

12

DEMANDE DE BREVET D'INVENTION

A1

22 Date de dépôt : 27.12.17.

30 Priorité :

43 Date de mise à la disposition du public de la
demande : 28.06.19 Bulletin 19/26.

56 Liste des documents cités dans le rapport de
recherche préliminaire : *Se reporter à la fin du
présent fascicule*

60 Références à d'autres documents nationaux
apparentés :

○ Demande(s) d'extension :

71 Demandeur(s) : COMMISSARIAT A L'ENERGIE ATO-
MIQUE ET AUX ENERGIES ALTERNATIVES Etablis-
sment public — FR.

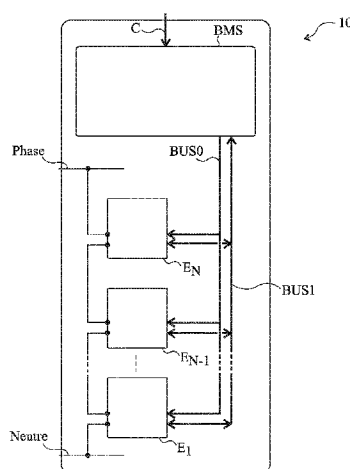
72 Inventeur(s) : FERNANDEZ ERIC, BACQUET
SYLVAIN, CASSARINO LEANDRO, DESPESSE
GHISLAIN, LOPEZ YAN et THOMAS REMY.

73 Titulaire(s) : COMMISSARIAT A L'ENERGIE ATO-
MIQUE ET AUX ENERGIES ALTERNATIVES Etablis-
sment public.

74 Mandataire(s) : CABINET BEAUMONT.

54 BATTERIE D'ACCUMULATEURS ELECTRIQUES.

57 L'invention concerne une batterie (10) comprenant un premier circuit de commande (BMS) et plusieurs modules ($E_{>1}$, $E_{>N-1}$, $E_{>N}$) disposés en série entre des première et deuxième bornes (Phase, Neutre), chaque module comprenant des accumulateurs électriques et des interrupteurs reliant les accumulateurs à des troisième et quatrième bornes et un deuxième circuit de commande des interrupteurs. La batterie comprend un premier bus de transmission de données (BUS0) reliant le premier circuit de commande à chaque deuxième circuit de commande et un deuxième bus de transmission de données (BUS1) reliant le premier circuit de commande à chaque deuxième circuit de commande. Le premier circuit de commande est adapté à transmettre des premières données aux deuxième circuits de commande par le premier bus à un premier débit et est adapté à transmettre des deuxième données aux deuxième circuits de commande par le deuxième bus à un deuxième débit inférieur au premier débit.



BATTERIE D'ACCUMULATEURS ELECTRIQUES

Domaine

La présente invention concerne une batterie d'accumulateurs électriques, également appelée pack batterie.

Exposé de l'art antérieur

5 Il existe de réaliser une batterie comprenant plusieurs étages ou modules dans chacun desquels des accumulateurs, également appelés cellules, peuvent être connectés en série ou en parallèle par des interrupteurs commandables. Une telle batterie est adaptée à fournir une tension dont la forme d'onde varie dans
10 le temps en faisant varier au cours du temps la connexion des cellules via la fermeture ou l'ouverture des interrupteurs.

La figure 1 représente un exemple d'une telle batterie 5. La batterie 5 comprend N modules E_1 à E_N . Le nombre N est un nombre entier pouvant être compris entre 1 et 50. Chaque module
15 comprend une borne positive B+ et une borne négative B- et plusieurs cellules, non représentées, pouvant être connectées entre elles en série et/ou en parallèle par l'intermédiaire d'interrupteurs, non représentés, entre les bornes B+ et B-. Les modules E_1 à E_N peuvent être connectés en série entre une première
20 borne Neutre de la batterie 5 et une deuxième borne Phase de la batterie 5. Un exemple d'une telle batterie est décrit dans la demande de brevet WO 2012/117110.

La batterie 5 comprend un circuit BMS de commande des modules E_1 à E_N , appelé circuit de commande maître par la suite. Le circuit de commande maître BMS peut échanger des données avec chaque module E_1 à E_N par l'intermédiaire d'un bus bidirectionnel
5 BUS de transmission de données. Chaque module E_1 à E_N comprend un circuit de commande, non représenté, des interrupteurs du module, appelé circuit de commande esclave par la suite, à partir de commandes fournies par le circuit de commande maître BMS. Chaque module comprend, en outre, des capteurs, non représentés, par
10 exemple des capteurs de la tension aux bornes de chaque cellule du module, des capteurs du courant fourni par chaque cellule du module et/ou des capteurs de la température de chaque cellule du module. Le circuit de commande esclave de chaque module E_1 à E_N est adapté à transmettre au circuit de commande maître BMS des
15 données représentatives des mesures de tensions, de courants et/ou de températures par le bus de transmission de données Bus.

Le circuit de commande maître BMS est adapté à recevoir une consigne C, par exemple une consigne de tension et/ou de courant et/ou de connexion d'un nombre donné d'accumulateurs
20 électriques entre les bornes Phase et Neutre, et à sélectionner les cellules à connecter ou à déconnecter pour chaque module de façon à obtenir la tension et/ou le courant souhaités entre les bornes Phase et Neutre de la batterie 5. Le circuit de commande maître BMS fournit alors des commandes aux modules par
25 l'intermédiaire du bus de transmission de données BUS à partir desquelles le circuit de commande esclave de chaque module connecte ou déconnecte les cellules selon la configuration souhaitée.

Il est souhaitable que la sélection des cellules à
30 connecter/déconnecter soit réalisée en assurant que chaque cellule fonctionne dans sa plage de fonctionnement optimale en fonction des mesures de tensions, de courants et de température fournies par les modules. En particulier, il est souhaitable que le circuit de commande maître BMS réalise un équilibrage des cellules, c'est-
35 à-dire que la sélection des cellules soit réalisée de façon que

les écarts entre les états de charge des cellules soient en permanence les plus faibles possibles. Il est en outre souhaitable que la sélection des cellules tienne compte d'une éventuelle défaillance d'une cellule de façon, par exemple, à exclure cette

5 cellule de la sélection.

Pour effectuer la fonction d'équilibrage, le circuit de commande maître BMS peut déterminer un classement des cellules selon un niveau de priorité, les cellules les plus prioritaires du classement étant celles qui devraient être sélectionnées les

10 premières. Le classement de priorités, également appelé table de priorités, est susceptible d'évoluer au cours du fonctionnement de la batterie, notamment suite à l'évolution des états de charges des cellules ou suite à la défaillance d'une cellule.

Le circuit de commande maître BMS peut tenir compte du

15 classement de priorités lors de la détermination des commandes de connexion/déconnexion des cellules et en particulier tenir compte de l'évolution du classement de priorités dans le temps. A titre de variante, le circuit de commande maître peut transmettre aux circuits de commande esclave des données représentatives de la

20 table de priorités et ce sont les circuits de commande esclave qui, à partir des commandes fournies par le circuit de commande maître, déterminent les cellules à sélectionner en tenant compte de la table de priorités.

Pour certaines applications, la consigne reçue par le

25 circuit de commande maître BMS peut varier rapidement de sorte qu'il peut être difficile de prendre en compte une modification du classement de priorités sans perturber la transmission des commandes du circuit de commande maître BMS aux circuits de commande esclave pour suivre la consigne. En outre, il peut alors

30 être difficile d'assurer la transmission de données autres que les commandes entre les circuits de commande esclave et le circuit de commande maître BMS sans perturber la transmission des commandes du circuit de commande maître BMS aux circuits de commande esclave pour suivre la consigne.

Ainsi, un objet d'un mode de réalisation est de prévoir une batterie qui pallie au moins certains des inconvénients des batteries décrites précédemment.

5 Un autre objet d'un mode de réalisation est que la transmission des commandes du circuit de commande maître de la batterie aux circuits de commande esclave des modules pour suivre la consigne ne soit pas perturbée par la modification du classement de priorités.

10 Un autre objet d'un mode de réalisation est que la transmission des commandes du circuit de commande maître de la batterie aux circuits de commande esclave des modules pour suivre la consigne ne soit pas perturbée par la transmission de données autres que les commandes entre les circuits de commande esclave et le circuit de commande maître BMS.

15 Ainsi, un mode de réalisation prévoit une batterie comprenant un premier circuit de commande et plusieurs modules disposés en série entre des première et deuxième bornes, chaque module comprenant des troisième et quatrième bornes, au moins l'une des troisième et quatrième bornes de chaque module étant
20 reliée à l'une des troisième et quatrième bornes d'un autre module, chaque module comprenant des accumulateurs électriques et des interrupteurs reliant les accumulateurs entre eux et aux troisième et quatrième bornes du module et un deuxième circuit de commande des interrupteurs, la batterie comprenant en outre un
25 premier bus de transmission de données reliant le premier circuit de commande à chaque deuxième circuit de commande et un deuxième bus de transmission de données reliant le premier circuit de commande à chaque deuxième circuit de commande. Le premier circuit de commande est adapté à transmettre des premières données aux
30 deuxième circuits de commande par le premier bus à un premier débit et est adapté à transmettre des deuxième données aux deuxième circuits de commande par le deuxième bus à un deuxième débit inférieur au premier débit.

35 Selon un mode de réalisation, le premier circuit de commande est adapté à transmettre les premières données aux deuxième circuits de commande par le premier bus au premier débit qui varie de 5 mégabits par seconde à 7 mégabits par seconde.

Selon un mode de réalisation, le premier circuit de commande est adapté à transmettre les deuxièmes données aux deuxièmes circuits de commande par le deuxième bus au deuxième débit qui varie de 0,5 mégabit par seconde à 1 mégabit par seconde.

5 Selon un mode de réalisation, le premier bus est unidirectionnel.

Selon un mode de réalisation, le deuxième bus est bidirectionnel.

10 Selon un mode de réalisation, chaque deuxième circuit de commande est adapté à transmettre des troisièmes données au premier circuit de commande par le deuxième bus.

Selon un mode de réalisation, chaque module comprend au moins un capteur relié au deuxième circuit de commande.

15 Un mode de réalisation prévoit l'utilisation d'une batterie telle que définie précédemment, dans laquelle le premier circuit de commande reçoit une consigne de fourniture d'une tension et/ou d'un courant et/ou de connexion d'un nombre donné d'accumulateurs électriques entre les première et deuxième bornes et détermine les premières données à partir de la consigne, le
20 deuxième circuit de commande de chaque module recevant les premières données et commandant la fermeture ou l'ouverture des interrupteurs du module à partir des premières données.

25 Selon un mode de réalisation, le premier circuit de commande détermine une table de priorité de connexion des accumulateurs électriques des modules, les deuxièmes données transmises étant représentative de la table de priorité.

Selon un mode de réalisation, la table de priorité de connexions est déterminée par le premier circuit de commande à partir des troisièmes données.

30 Brève description des dessins

Ces caractéristiques et avantages, ainsi que d'autres, seront exposés en détail dans la description suivante de modes de réalisation particuliers faite à titre non limitatif en relation avec les figures jointes parmi lesquelles :

35 la figure 1, décrite précédemment, représente, de façon partielle et schématique, un exemple d'une batterie d'accumulateurs ;

la figure 2 représente, de façon partielle et schématique, un mode de réalisation d'une batterie d'accumulateurs ; et

la figure 3 représente, de façon partielle et schématique, un exemple de module de la batterie de la figure 1.
5 Description détaillée

De mêmes éléments ont été désignés par de mêmes références dans les différentes figures. Par souci de clarté, seuls les éléments utiles à la compréhension des modes de réalisation décrits ont été représentés et sont détaillés. En particulier, les fonctions classiques réalisées par un circuit de commande maître d'une batterie d'accumulateurs telles que l'équilibrage des cellules sont bien connues de l'homme du métier et ne sont pas décrites plus en détail par la suite. Dans la suite
10 de la description, les expressions "sensiblement", "environ", "approximativement" et "de l'ordre de" signifient "à 10 % près", de préférence à 5 % près.
15

La figure 2 représente un mode de réalisation d'une batterie 10. La batterie 10 comprend l'ensemble des éléments de la batterie 5 représentée en figure 1 à la différence que le bus BUS est remplacé par deux bus BUS0 et BUS1 qui relient chacun le circuit de commande maître BMS à chaque module E_1 à E_N .
20

Le bus BUS0 est un bus rapide, c'est-à-dire un bus sur lequel des données sont transmises avec un débit supérieur à 3 mégabits par seconde, de préférence compris entre 5 mégabits par seconde et 7 mégabits par seconde. Le bus BUS0 peut être un bus unidirectionnel. A titre d'exemple, le bus BUS0 est un bus selon la norme RS485.
25

Le bus BUS1 est un bus lent, c'est-à-dire sur lequel des données sont transmises avec un débit inférieur à 3 mégabits par seconde, de préférence compris entre 0,5 mégabits par seconde et 1 mégabits par seconde. Le bus BUS1 est un bus bidirectionnel. A titre d'exemple, le bus BUS1 est un bus de données CAN, notamment selon la norme ISO 11898.
30

Le bus rapide BUS0 est utilisé pour la transmission de commandes fournies par le circuit de commande maître BMS pour suivre la consigne C et éventuellement pour suivre une modification du classement de priorité. Selon un mode de
5 réalisation, les commandes correspondent à des ordres de connexion/déconnexion des cellules de chaque module E_1 à E_N . Selon un autre mode de réalisation, les commandes correspondent à un nombre de cellules à connecter.

Le bus lent BUS1 est utilisé pour l'échange de toutes
10 les autres données entre le circuit de commande maître BMS et chaque module E_1 à E_N .

Le circuit de commande maître BMS peut correspondre à un circuit dédié ou peut comprendre un processeur, par exemple un microprocesseur ou un microcontrôleur, adapté à exécuter des
15 instructions d'un programme d'ordinateur stocké dans une mémoire.

La figure 3 représente un mode de réalisation du module E_i , où i varie de 1 à N, chaque module E_1 à E_N pouvant avoir une structure analogue.

Selon le présent mode de réalisation, le module E_i est
20 adapté à fournir une tension U entre la borne positive B+ et la borne négative B-. Le module E_i comprend des cellules C_1 à C_M où M est un nombre entier compris entre 2 et 10, de préférence entre 2 et 5, quatre cellules C_1 , C_2 , C_3 et C_4 étant représentées à titre d'exemple en figure 3. Les cellules C_1 à C_M sont reliées
25 entre elles et aux bornes B+ et B- par des interrupteurs. Dans le présent mode de réalisation, pour chaque cellule C_k , k étant un nombre entier variant de 1 à M, le module E_i comprend un premier interrupteur $SW_{1,k}$ en série avec la cellule C_k et un deuxième interrupteur $SW_{2,k}$ en parallèle de l'ensemble comprenant la
30 cellule C_k et l'interrupteur $SW_{1,k}$. Les M ensembles comprenant la cellule C_k et le premier interrupteur $SW_{1,k}$ sont disposés en série entre un noeud A et un noeud B. La commande des interrupteurs $SW_{1,k}$ et $SW_{2,k}$, k variant de 1 à M, permet de mettre en série entre les noeuds A et B, 1 à M cellules parmi les M cellules C_1 à
35 C_M . Dans le présent mode de réalisation, le module E_i comprend en

outre un pont inverseur, également appelé pont en H, entre les noeuds A et B et les bornes B+ et B- qui permet d'appliquer la tension présente entre les noeuds A et B entre les bornes B+ et B- dans les deux sens. Selon un mode de réalisation, le pont

5 inverseur comprend un interrupteur SW_3 reliant le noeud A à la borne B+, un interrupteur SW_4 reliant le noeud A à la borne B-, un interrupteur SW_5 reliant le noeud B à la borne B+ et un interrupteur SW_6 reliant le noeud B à la borne B-. A titre d'exemple chaque interrupteur $SW_{1,k}$ et $SW_{2,k}$, k variant de 1 à M,

10 SW_3 , SW_4 , SW_5 et SW_6 peut correspondre à un transistor à effet de champ à grille isolée, également appelé transistor MOS, notamment un transistor MOS de puissance, par exemple un transistor MOS à canal N.

Chaque module E_i comprend, en outre, le circuit de

15 commande esclave 12 (μC) adapté à échanger et à recevoir des données émises par le circuit de commande maître BMS sur le bus BUS0 et à échanger des données avec le circuit de commande maître BMS sur le bus BUS1. Le circuit de commande esclave 12 peut correspondre à un circuit dédié ou peut comprendre un processeur,

20 par exemple un microprocesseur ou un microcontrôleur, adapté à exécuter des instructions d'un programme d'ordinateur stocké dans une mémoire.

Chaque module E_i comprend, en outre, un circuit de pilotage 14 (Inverter bridge driver) relié aux interrupteurs SW_3 , SW_4 , SW_5 et SW_6 du pont inverseur et un circuit de pilotage 16 (Transistors driver) relié aux interrupteurs $SW_{1,k}$ et $SW_{2,k}$, k variant de 1 à M. Chaque circuit de pilotage 14, 16 est adapté à convertir les signaux de commande fournis par le circuit de commande esclave 12 en signaux adaptés à la commande des

30 interrupteurs.

Chaque module E_i comprend, en outre, des capteurs 18 (U, I, T° sensor) reliés au circuit de commande esclave 12. Le module E_i peut comprendre, pour chaque cellule C_k , un capteur de température adapté à mesurer la température de la cellule C_k . Le

35 module E_i peut en outre comprendre, pour chaque cellule C_k , un

capteur de tension adapté à mesurer la tension aux bornes de la cellule C_k . Le module E_i peut en outre comprendre, pour chaque cellule C_k , un capteur de courant adapté à mesurer le courant fourni par la cellule C_k . Le circuit de commande esclave 12 de
5 chaque module E_i est adapté à transmettre des troisièmes données au circuit de commande maître BMS sur le bus lent BUS1 représentatives des mesures réalisées par les capteurs 18 du module E_i . Le nombre et le type de capteurs dépend notamment de l'agencement des cellules du module E_i . Dans l'agencement de
10 cellules représenté en figure 3, un seul capteur du courant circulant au noeud A ou au noeud B peut être prévu.

Dans le mode de réalisation illustré en figure 3, un ordre de connexion d'une cellule C_k d'un module E_i signifie que la cellule C_k doit être connectée en série entre les noeuds A et
15 B du module E_i , ce qui est obtenu en fermant l'interrupteur $SW_{1,k}$ et en ouvrant l'interrupteur $SW_{2,k}$, et un ordre de déconnexion d'une cellule C_k d'un module E_i signifie que la cellule C_k ne doit pas être connectée en série entre les noeuds A et B du module E_i , ce qui est obtenu en ouvrant l'interrupteur $SW_{1,k}$ et en fermant
20 l'interrupteur $SW_{2,k}$. Toutefois, pour un agencement différent des cellules C_k du module E_i dans lequel les cellules C_k peuvent être agencées en série ou en parallèle entre elles entre les noeuds A et B, un ordre de connexion d'une cellule C_k doit en outre préciser dans quelle configuration, série ou parallèle, la cellule C_k se
25 trouve par rapport aux autres cellules du module E_i .

Le circuit de commande maître BMS est adapté à déterminer la table de priorités des cellules. La table de priorités peut être stockée dans une mémoire du circuit de commande maître BMS sous la forme d'une liste chaînée ou d'un
30 tableau. Selon un mode de réalisation, certaines des commandes transmises par le circuit de commande maître BMS aux circuits de commandes esclave 12 des modules E_i sur le bus rapide BUS0 peuvent être représentatives d'ordres de connexion/déconnexion de cellules des modules E_i pour satisfaire la table de priorités.
35 Selon un autre mode de réalisation, des données transmises par le

circuit de commande maître BMS aux circuits de commande esclave 12 sur le bus lent BUS1 peuvent être représentatives de la table de priorité ou d'une partie de celle-ci.

La transmission des commandes sur le bus rapide BUS0 par
5 le circuit de commande maître BMS vers le circuit de commande
esclave 12 de chaque module E_i , i variant de 1 à N , peut être
réalisée selon différents procédés de transmission. Le procédé de
transmission des commandes mis en oeuvre sur le bus rapide BUS0
peut être différent du procédé de transmission des données mis en
10 oeuvre sur le bus lent BUS1.

Selon un mode de réalisation, les commandes transmises
par le circuit de commande maître BMS aux circuits de commande
esclave 12 des modules E_i sont représentatives d'ordres de
connexion/déconnexion des cellules C_k des modules E_i . Selon un
15 mode de réalisation, les commandes fournies sont représentatives
d'ordres de connexion/déconnexion des cellules C_k des modules E_i
pour suivre la consigne C . Selon un mode de réalisation, lorsque
le circuit de commande maître BMS détermine ces commandes, il peut
ne pas tenir compte de la table de priorité. Dans ce cas, des
20 commandes supplémentaires peuvent être transmises par le circuit
de commande maître BMS aux circuits de commande esclave 12 des
modules E_i correspondant à des ordres de connexion/déconnexion
des cellules C_k des modules E_i pour tenir compte de la table de
priorités. Les circuits de commande esclave 12 traitent alors de
25 façon prioritaire les commandes pour suivre la consigne et
traitent de façon non prioritaire les commandes supplémentaires
pour suivre la table de priorité. Selon un autre mode de
réalisation, lorsque le circuit de commande maître BMS détermine
les commandes pour suivre la consigne C , il peut tenir compte au
30 moins d'une partie de la table de priorité, notamment de la partie
de la table de priorité concernant les cellules à connecter.

Selon un mode de réalisation du procédé de transmission
de données sur le bus BUS0 ou BUS1, une commande transmise par le
circuit de commande maître BMS est adressée au circuit de commande
35 esclave 12 d'un seul module E_i . Le circuit de commande esclave 12

de chaque module E_i est alors adapté à déterminer si la commande qu'il reçoit lui est destiné. Si cela est le cas, le circuit de commande esclave 12 commande les circuits de pilotage 14 et 16 pour appliquer les ordres de connexion/déconnexion demandé par le circuit de commande maître BMS. A titre d'exemple, les commandes sont transmises sous la forme de trames, chaque trame comprenant un entête contenant l'adresse du module E_i désigné suivi d'octets relatifs à la commandes des interrupteurs, et éventuellement suivis d'au moins un octet de contrôle. Un avantage d'un tel mode de réalisation est que la réactivité de la batterie 5 à réception d'une nouvelle consigne C est optimale. En outre, les commutations des interrupteurs des modules E_i sont étalées dans le temps de sorte que la génération de perturbations électromagnétiques est réduite. En outre, un contrôle d'erreur de trame efficace peut être mis en oeuvre.

Selon un autre mode de réalisation du procédé de transmission de données, chaque trame transmise par le circuit de commande maître BMS contient l'ensemble des ordres de connexion/déconnexion pour toutes les cellules C_k de tous les modules E_i . Le circuit de commande esclave 12 de chaque module E_i est donc sollicité à chaque trame envoyée par le circuit de commande maître BMS. Le circuit de commande esclave 12 de chaque module E_i est adapté à analyser la trame en extraire les ordres de connexion/déconnexion des interrupteurs appartenant au module E_i .

Selon un procédé de transmission de données, les commandes transmises par le circuit de commande maître BMS sur le bus rapide BUS0 ne sont pas représentatives d'ordres de connexion/déconnexion des cellules C_k des modules E_i mais sont représentatives du nombre total de cellules en série souhaité entre les bornes Phase et Neutre de la batterie 10. Le circuit de commande esclave 12 de chaque module E_i est donc sollicité à chaque trame envoyée. Le circuit de commande maître BMS détermine la table de priorités des cellules et la transmet de façon régulière aux circuits de commande esclave 12 des modules E_i par

le bus lent BUS1. En particulier, une mise à jour de la table de priorités peut être transmise par le circuit de commande maître BMS aux circuits de commande esclave 12 à chaque modification de la table de priorités déterminée par le circuit de commande maître
5 BMS. Des données représentatives de la table de priorités peuvent alors être transmises sur le bus lent BUS1. Le circuit de commande esclave 12 de chaque module E_i a mémorisé la table de priorités d'utilisation des cellules du module E_i par rapport aux autres cellules de la batterie 10. Le circuit de commande esclave 12 de
10 chaque module E_i est adapté à comparer le nombre de cellules demandées par le circuit de commande maître BMS avec la priorité des cellules qui composent le module E_i . Un avantage d'un tel mode de réalisation est que la réactivité de la batterie 5 à réception d'une nouvelle consigne C est optimale.

15 Des modes de réalisation particuliers de la présente invention ont été décrits. Diverses variantes et modifications apparaîtront à l'homme de l'art. Bien que la figure 3 représente un mode de réalisation d'agencement des cellules et des interrupteurs d'un module E_i , il est clair que la structure de
20 chaque module E_i peut être différente. En particulier, la structure de chaque module E_i peut correspondre à l'une des structures décrites dans la demande de brevet WO 2012/117110.

REVENDEICATIONS

1. Batterie (10) comprenant un premier circuit de commande (BMS) et plusieurs modules (E_i) disposés en série entre des première et deuxième bornes (Phase, Neutre), chaque module (E_i) comprenant des troisième et quatrième bornes (B+, B-), au moins l'une des troisième et quatrième bornes de chaque module étant reliée à l'une des troisième et quatrième bornes d'un autre module, chaque module comprenant des accumulateurs électriques (C_1, C_2, C_3, C_4) et des interrupteurs reliant les accumulateurs entre eux et aux troisième et quatrième bornes du module et un deuxième circuit de commande (12) des interrupteurs, la batterie comprenant en outre un premier bus de transmission de données (BUS0) reliant le premier circuit de commande à chaque deuxième circuit de commande et un deuxième bus de transmission de données (BUS1) reliant le premier circuit de commande à chaque deuxième circuit de commande, dans lequel le premier circuit de commande est adapté à transmettre des premières données aux deuxièmes circuits de commande par le premier bus à un premier débit et est adapté à transmettre des deuxièmes données aux deuxièmes circuits de commande par le deuxième bus à un deuxième débit inférieur au premier débit.

2. Batterie selon la revendication 1, dans lequel le premier circuit de commande (BMS) est adapté à transmettre les premières données aux deuxièmes circuits de commande (12) par le premier bus (BUS0) au premier débit qui varie de 5 mégabits par seconde à 7 mégabits par seconde.

3. Batterie selon la revendication 1 ou 2, dans lequel le premier circuit de commande (BMS) est adapté à transmettre les deuxièmes données aux deuxièmes circuits de commande (12) par le deuxième bus (BUS1) au deuxième débit qui varie de 0,5 mégabit par seconde à 1 mégabit par seconde.

4. Batterie selon l'une quelconque des revendications 1 à 3, dans lequel le premier bus (BUS0) est unidirectionnel.

5. Batterie selon l'une quelconque des revendications 1 à 4, dans lequel le deuxième bus (BUS1) est bidirectionnel.

6. Batterie selon l'une quelconque des revendications 1 à 5, dans lequel chaque deuxième circuit de commande (12) est

adapté à transmettre des troisièmes données au premier circuit de commande (BMS) par le deuxième bus (BUS1).

7. Batterie selon l'une quelconque des revendications 1 à 6, dans lequel chaque module (E_i) comprend au moins un capteur
5 (18) relié au deuxième circuit de commande (12).

8. Utilisation d'une batterie selon l'une quelconque des revendications 1 à 7, dans laquelle le premier circuit de commande (BMS) reçoit une consigne (C) de fourniture d'une tension et/ou d'un courant et/ou de connexion d'un nombre donné
10 d'accumulateurs électriques (C_1, C_2, C_3, C_4) entre les première et deuxième bornes (Phase, Neutre) et détermine les premières données à partir de la consigne, le deuxième circuit de commande (12) de chaque module (E_i) recevant les premières données et commandant la fermeture ou l'ouverture des interrupteurs du module
15 à partir des premières données.

9. Utilisation selon la revendication 8, dans laquelle le premier circuit de commande (BMS) détermine une table de priorité de connexion des accumulateurs électriques (C_1, C_2, C_3, C_4) des modules (E_i), les deuxièmes données transmises étant
20 représentative de la table de priorité.

10. Utilisation selon la revendication 9, dans laquelle la batterie (10) est selon la revendication 6, dans laquelle la table de priorité de connexions est déterminée par le premier circuit de commande (12) à partir des troisièmes données.

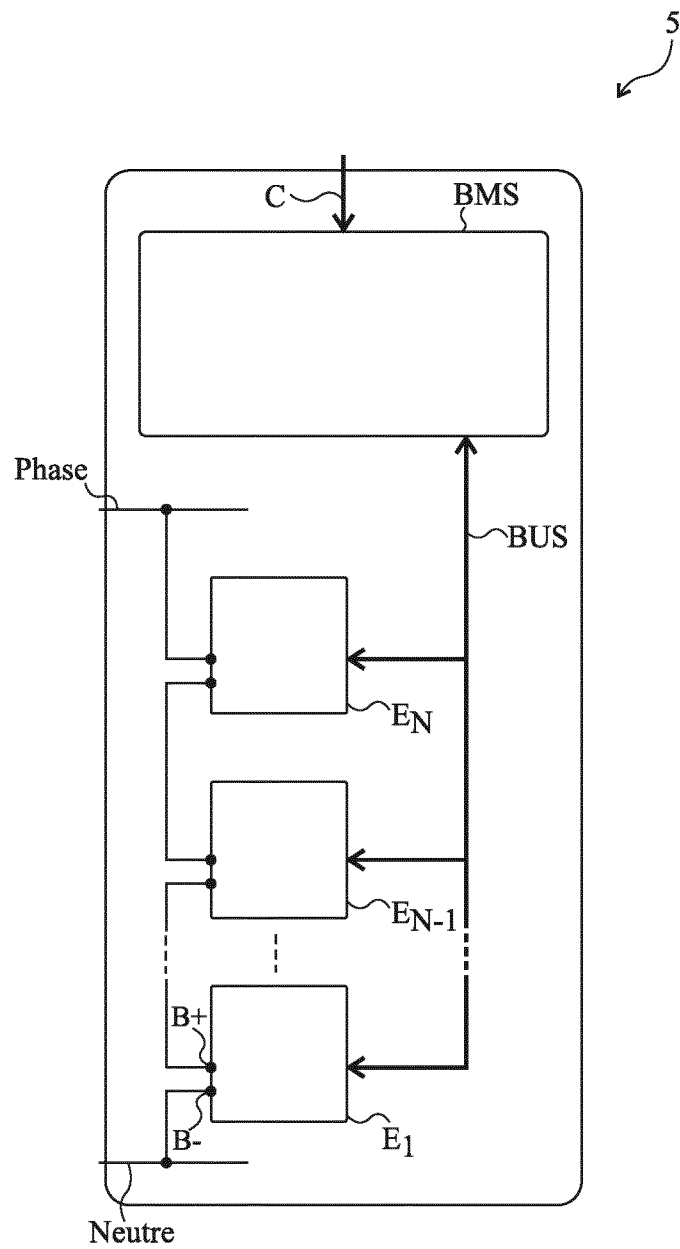


Fig 1

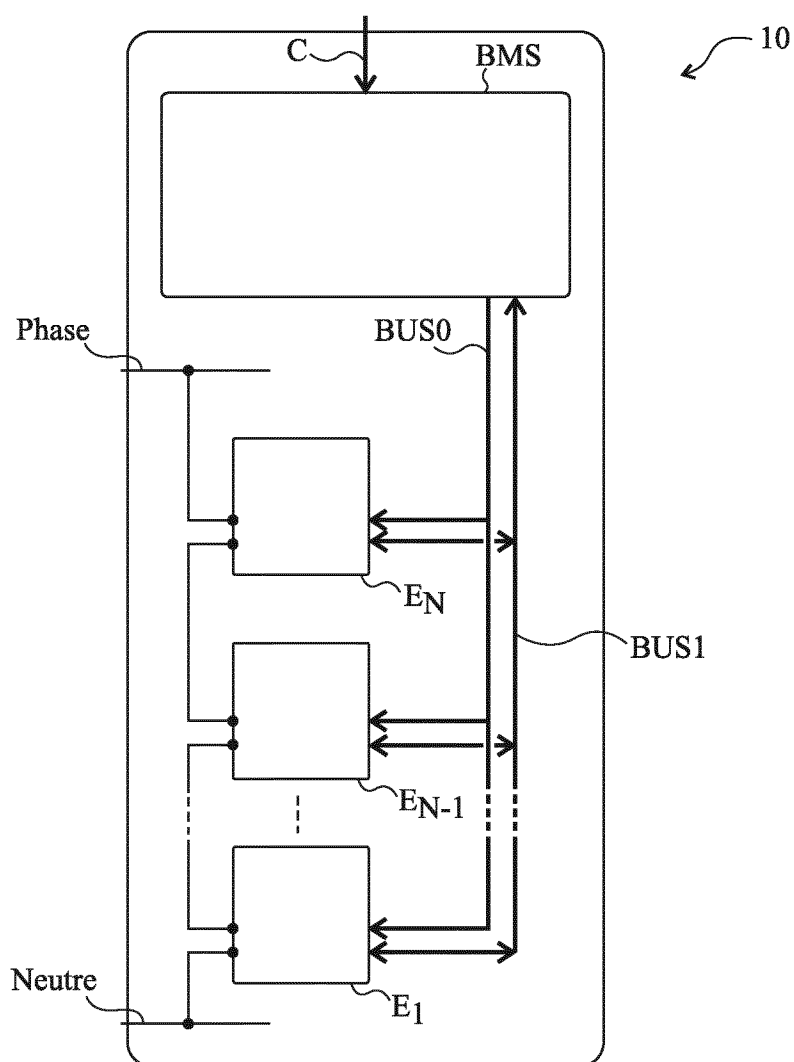


Fig 2

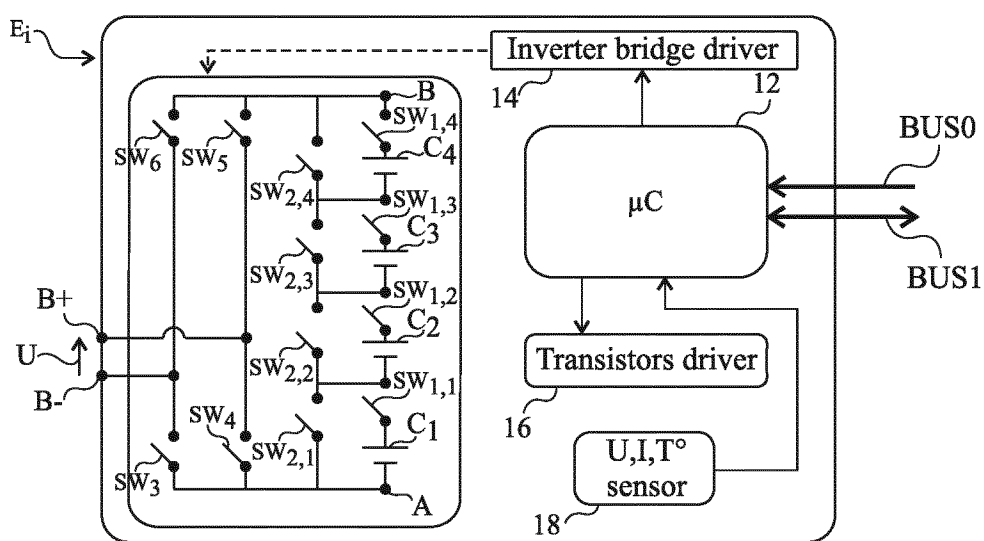


Fig 3

RAPPORT DE RECHERCHE PRÉLIMINAIRE

établi sur la base des dernières revendications
déposées avant le commencement de la recherche

N° d'enregistrement
national

FA 849699
FR 1763250

DOCUMENTS CONSIDÉRÉS COMME PERTINENTS		Revendication(s) concernée(s)	Classement attribué à l'invention par l'INPI
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes		
X	GB 2 537 616 A (UPGRADE TECH ENG LTD [GB]) 26 octobre 2016 (2016-10-26) * page 7, ligne 1 - page 13, ligne 14 * -----	1-10	H01M10/44
A	FR 2 947 112 A1 (COMMISSARIAT ENERGIE ATOMIQUE [FR]) 24 décembre 2010 (2010-12-24) * le document en entier * -----	1-10	
A	WO 2012/030455 A2 (PROTERRA INC [US]; GALLEGOS NICKY G [US]; WALKER MICHAEL [US]) 8 mars 2012 (2012-03-08) * le document en entier * -----	1-10	
			DOMAINES TECHNIQUES RECHERCHÉS (IPC)
			H02J B60L
Date d'achèvement de la recherche		Examineur	
28 mai 2018		Hunckler, José	
CATÉGORIE DES DOCUMENTS CITÉS X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : arrière-plan technologique O : divulgation non-écrite P : document intercalaire T : théorie ou principe à la base de l'invention E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure. D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant			

**ANNEXE AU RAPPORT DE RECHERCHE PRÉLIMINAIRE
RELATIF A LA DEMANDE DE BREVET FRANÇAIS NO. FR 1763250 FA 849699**

La présente annexe indique les membres de la famille de brevets relatifs aux documents brevets cités dans le rapport de recherche préliminaire visé ci-dessus.

Les dits membres sont contenus au fichier informatique de l'Office européen des brevets à la date du **28-05-2018**

Les renseignements fournis sont donnés à titre indicatif et n'engagent pas la responsabilité de l'Office européen des brevets, ni de l'Administration française

Document brevet cité au rapport de recherche		Date de publication	Membre(s) de la famille de brevet(s)		Date de publication
GB 2537616	A	26-10-2016	CN	107683222 A	09-02-2018
			EP	3286035 A1	28-02-2018
			GB	2537616 A	26-10-2016
			US	2018099579 A1	12-04-2018
			WO	2016170314 A1	27-10-2016

FR 2947112	A1	24-12-2010	AUCUN		

WO 2012030455	A2	08-03-2012	AU	2011296468 A1	21-03-2013
			CA	2810369 A1	08-03-2012
			CN	103299473 A	11-09-2013
			CO	6700845 A2	28-06-2013
			EP	2612395 A2	10-07-2013
			TW	201223069 A	01-06-2012
			US	2012105001 A1	03-05-2012
			US	2013221919 A1	29-08-2013
WO	2012030455 A2	08-03-2012			
