

A1

**DEMANDE
DE BREVET D'INVENTION**

(21)

N° 80 16607

(54)

Générateur de courbe de temps.

(51)

Classification internationale (Int. Cl.³). H 02 P 13/24, 7/28.

(22)

Date de dépôt..... 28 juillet 1980.

(33) (32) (31)

Priorité revendiquée : *EUA, le 27 juillet 1979, n° 061 531.*

(41)

Date de la mise à la disposition du
public de la demande..... B.O.P.I. — « Listes » n° 7 du 13-2-1981.

(71)

Déposant : Société dite : WESTINGHOUSE ELECTRIC CORP., résidant aux EUA.

(72)

Invention de : William R. Caputo.

(73)

Titulaire : *Idem* (71)

(74)

Mandataire : Cabinet Bert, de Keravenant et Herrburger,
115, bd Haussmann, 75008 Paris.

La présente invention concerne un générateur de courbe de temps et notamment un générateur permettant de commander des thyristors dans un convertisseur de puissance.

Les convertisseurs à pont polyphase, formés de thyristors, servent à réaliser une source réglable de tension de courant continu pour alimenter les moteurs à courant continu. Par exemple on peut utiliser un convertisseur en pont double pour former une source de tension réglable d'un moteur d'entraînement à courant continu d'une installation d'ascenseur à traction. L'application aux ascenseurs pose des conditions de réalisation strictes au convertisseur réalisé en technique état solide, car les ascenseurs doivent fonctionner normalement à partir d'une alimentation habituelle, ainsi qu'à partir d'une alimentation de secours. Le convertisseur doit traiter de façon satisfaisante les phénomènes transitoires qui peuvent exister dans le cas d'une alimentation normale ainsi que les échelons très stricts des courbes de la plupart des alimentations de secours. Les fonctions qui sont les plus susceptibles d'être influencées de façon gênante par les phénomènes transitoires et les échelons d'une alimentation sont d'une part la fonction de courbe de temps et d'autre part la fonction de contrôle de phase. Les courbes de temps d'un convertisseur doivent être liées de façon précise à la tension de la source polyphase pour assurer le synchronisme entre le dispositif de commande de phase et le convertisseur de puissance. Le dispositif de commande phase commande la conduction ou l'angle d'allumage des thyristors et assure que chaque thyristor soit déclenché entre des angles ou butées prédéterminés. Une solution connue pour réduire les déformations et les courbes de temps consiste à choisir un signal en avance et de l'appliquer à un circuit de déphasage pour déphaser ce signal en retard jusqu'à la position de phase voulue.

La fonction de contrôle de phase doit interpréter correctement les phénomènes transitoires ou les échelons en tant que tels et ne doit pas perdre la phase ou la séquence de phase car cela couperait inutilement le convertisseur.

La présente invention a principalement pour but de créer un générateur de courbe de temps et de contrôle de phase, travaillant de façon satisfaisante à partir d'une alimentation normale ayant des phénomènes transitoires habituels ainsi qu'à partir d'une alimentation de secours qui peut

avoir des échelons très stricts dans ses courbes.

A cet effet, l'invention concerne un générateur de courbe de temps d'un système alimenté par une source de courant alternatif ainsi qu'un transducteur fournissant un

- 5 premier signal sinusoïdal synchronisé sur la source alternative, le générateur de courbe de temps se composant d'un déphaseur donnant une courbe de temps en retard par rapport à la première courbe sinusoïdale, suivant un angle de déphasage prédéterminé, le déphaseur se composant d'un filtre et d'un moyen à hystérésis, 10 le filtre assurant le filtrage du premier signal sinusoïdal pour donner un second signal sinusoïdal en retard par rapport au premier signal sinusoïdal d'un angle prédéterminé et le filtre étant choisi de façon que le premier angle soit inférieur à l'angle prédéterminé, moyen d'hystérésis créant une courbe 15 de temps correspondant au second signal sinusoïdal, ce moyen à hystérésis ayant un seuil prédéterminé, choisi pour retarder la courbe de temps suivant un second angle qui est égal à l'angle prédéterminé diminué du premier angle pour que la courbe de temps soit en retard par rapport à la première courbe 20 sinusoïdale, suivant un angle prédéterminé.

La présente invention sera décrite plus en détails à l'aide des dessins annexés dans lesquels :

- la figure 1 est un schéma bloc d'un convertisseur selon l'invention.
- 25 - la figure 2 est un schéma d'un générateur de courbe de temps et d'un contrôleur de phase selon l'invention, détaillant les blocs de la figure 1.
- la figure 3 est un graphique d'un traitement de déphasage en deux étapes donnant une courbe de temps, numé- 30 rique selon l'invention.
- la figure 4 est un graphique montrant à échelle agrandie certaines parties de la courbe de la figure 3.
- la figure 5 est un graphique comportant 35 des courbes servant à décrire la détection de la perte de phase de la fonction de contrôle de phase.
- la figure 6 représente des chronogrammes servant à décrire la détection d'une séquence de phase fausse de la fonction de contrôle de phase.

40 En résumé, la présente description concerne

un générateur de courbe de temps qui donne des courbes de temps, sous forme numérique convenant pour des convertisseurs réalisés en technique dite état solide. Les courbes de temps sont précises et de durée appropriée quels que soient les

5 phénomènes transitoires et les échelons des courbes de la source d'énergie polyphase. Chaque courbe de temps, numérique, est déphasée suivant un angle approprié par rapport à une courbe sinusoïdale de référence, au cours d'une première et d'une deuxième étape, contrairement à la solution à une seule

10 étape de l'art antérieur. La première étape consiste à filtrer la courbe sinusoïdale de référence pour supprimer les plus grandes déformations. L'étape de filtrage atténue et déphase le signal sinusoïdal de référence ; le filtrage est choisi pour donner un déphasage qui est légèrement inférieur à l'angle

15 de déphasage voulu. Le signal filtré est alors appliqué à un moyen ou fonction d'hystérésis suivant la seconde étape du déphasage et donne la courbe de temps, numérique, voulue. Le moyen d'hystérésis qui est par exemple un amplificateur à déclencheur de Schmitt, a un seuil réglé pour assurer le reste

20 du déphasage voulu. L'étape de filtrage et d'hystérésis sont coordonnées de façon que l'amplitude de la déformation qui reste dans le signal après le filtrage de la courbe sinusoïdale de référence soit inférieure au seuil de la fonction d'hystérésis pour éviter de multiples passages à zéro de la courbe si-

25 nusoïdale filtrée évitant ainsi la génération de signaux numériques erronés. La présente invention comporte également un moyen logique pour combiner de façon logique certaines des courbes de temps et donner une nouvelle perte de phase, améliorée ainsi qu'un contrôle de séquence de phase.

30 La figure 1 montre un convertisseur 10 selon l'invention. Le convertisseur 10 sera décrit dans son application à une installation d'ascenseur mais l'invention s'applique dans les mêmes conditions à d'autres cas sans être limitée à cet exemple caractéristique qui sera décrit.

35 De façon plus particulière, le convertisseur 10 comporte un premier moteur d'entraînement 12 à courant continu ayant une armature 14 et un enroulement de champ 16. L'armature 14 est reliée électriquement à une source réglable de courant continu. La source de courant peut être constituée

40 par un convertisseur double 18 tel que celui qui est représenté

ou encore par un convertisseur simple.

Le convertisseur double 18 se compose d'un premier et d'un second ensemble I, II de convertisseurs qui peuvent être des ponts redresseurs pleine onde, triphase, en montage anti-parallèle. Chaque convertisseur se compose de plusieurs redresseurs statiques commandés. Par exemple l'ensemble I se compose des redresseurs commandés Q1, Q2, Q3, Q4, Q5, et Q6 branchés de façon à échanger de l'énergie électrique entre le circuit alternatif et le circuit continu. Le circuit alternatif se compose d'une source 22 de courant alternatif et des conducteurs de ligne A, B, C. Le circuit de courant continu se compose des conducteurs 30, 32 auxquels est reliée l'armature 14 du moteur à courant continu. Le convertisseur à pont double 18 permet non seulement de régler l'amplitude de la tension continue appliquée à l'armature 14 en commandant l'angle de conduction ou de déclenchement des redresseurs commandés mais il permet également de choisir le sens du courant qui traverse l'armature, pour l'inverser le cas échéant en commandant sélectivement les ensembles de convertisseurs. Lorsque l'ensemble I est en oeuvre, le courant alimente l'armature 14 à partir du conducteur 30 vers le conducteur 32 ; lorsque l'ensemble II est en oeuvre le courant passe du conducteur 32 vers le conducteur 30.

L'enroulement de champ 16 du moteur d'entraînement 14 est relié à la source 34 de tension continue (ou courant continu) schématisée par une batterie à la figure 1 ; tout autre source appropriée telle qu'un convertisseur à pont simple pourrait s'utiliser.

Le moteur d'entraînement 12 comporte un arbre d'entraînement représenté par la ligne en pointillés 36 ; une poulie de traction 38 est fixée à cet arbre 36. La cabine d'ascenseur 40 est portée par un câble 42 passant sur la poulie 38 ; l'autre extrémité du câble est reliée à un contrepoids 44. La cabine de l'ascenseur est placée dans une cage d'ascenseur 46 d'un immeuble à plusieurs niveaux ou étages à desservir, tel que le niveau 47.

Le mode de fonctionnement de la cabine 40 et sa position dans la cage 46 sont commandés par un sélecteur de niveau 48 qui choisit la polarité de la tension appliquée à l'armature 14 et au moteur d'entraînement 12. L'amplitude

de la tension de courant continu appliquée à l'armature 14 correspond au signal de commande de vitesse VSP fourni par un générateur de schéma de vitesse 50, approprié.

Le générateur de schéma de vitesse 50 donne
5 son schéma de vitesse VSP en réponse à un signal fourni par le sélecteur de niveau 48.

La boucle de commande de la vitesse et ainsi de la position de la cabine 40 de l'ascenseur en fonction du signal de commande de vitesse VSP se compose d'un générateur
10 tachymétrique 52 donnant un signal correspondant à la vitesse réelle de la cabine de l'ascenseur. Le signal de schéma de vitesse VSP est traité dans un circuit de traitement 54, le schéma de vitesse traité VSP' est comparé au signal de vitesse réel fourni par le générateur 52 ; cette comparaison se fait
15 dans un amplificateur d'erreur 56 dont le signal de sortie RB est comparé au courant réel qui traverse l'ensemble convertisseur, en fonctionnement ; cette comparaison est faite par le comparateur de courant 60.

Le convertisseur 10 fonctionne suivant un
20 mode en boucle de courant fermée utilisant une réaction de courant pour faire fonctionner le convertisseur essentiellement comme amplificateur de courant.

Le signal d'erreur VC est appliqué à un circuit de commande de phase 80 qui donne les impulsions
25 de déclenchement FPI, FP2 pour les ensembles convertisseurs 16, 18 respectifs. Les impulsions de déclenchement commandent l'angle de conduction des redresseurs commandés en fonction du signal d'erreur VC. L'inversion d'un ensemble convertisseur et ainsi la sélection du convertisseur à mettre en oeuvre dépend
30 des signaux de commutation Q_0 , \bar{Q}_0 . Pour conserver le synchronisme entre le circuit de commande de phase 80 et les convertisseurs 16, 18 on maintient l'angle de conduction entre des limites prédéterminées ou butées, qui sont appelées respectivement butées de redressement et butées d'inversion. Le circuit
35 de commande de phase 80 donne un signal ESP lorsqu'on atteint la butée d'inversion ; ce signal est appliqué au comparateur de courant 60. Le comparateur 60 donne un signal BS qui force l'état de butée d'inversion. Le circuit de commande de phase 80 comporte un oscillateur commandé en tension (encore appelé
40 VC0) 82, un générateur de courbe 84, un compteur en anneau 86,

un générateur de fonction composée 88 et un circuit de contrôle d'alimentation 89. La sortie du circuit de commande de phase 80 est appliquée à des circuits d'entraînement de portes 90 qui donnent à leur tour des impulsions d'allumage FPI ou FPII
5 suivant celui des ensembles convertisseurs en fonctionnement.

La figure 2 est un schéma du générateur de courbe de temps 84 de l'invention ainsi que du circuit de contrôle d'alimentation 89 qui contrôle la perte de phase et la séquence de phase en combinant de façon logique les
10 signaux de temps suivant une manière prédéterminée.

La fonction principale du générateur de courbe 84 est de donner des signaux logiques utilisés par le générateur de fonction composée 88. Chacun des redresseurs commandés Q1 ... Q6 doit être commandé sur sa porte lorsque
15 les tensions de ligne V_{AC} , V_{BC} , V_{BA} , V_{CA} , V_{CB} , V_{AB} sont respectivement positives. Le générateur de courbe 84 donne des signaux logiques liés aux tensions de ligne en commençant par les tensions entre une phase et le neutre A, B, C. Les tensions de phase ont une position angulaire prédéterminée
20 par rapport aux tensions de ligne. Chacune des tensions de phase A, B, C, c'est-à-dire les tensions des conducteurs A, B, C (figure 1) par rapport au neutre ou à la masse, sont appliquées à un déphaseur distinct tel que le déphaseur 230, 232, 234 respectif. Comme chacun des circuits 230, 232, 234
25 présente la même structure, la description détaillée selon la figure 3 se limitera au déphaseur 230 correspondant à la tension de phase A.

Les transducteurs appropriés tels que des transformateurs de tension (non représentés) peuvent donner
30 les courbes de référence ϕ_A , ϕ_B , ϕ_C d'amplitude appropriée ; ces courbes sont des sinusoides synchronisé sur les tensions de phase A, B, C. La courbe ϕ_A est représentée à la figure 3 qui est un graphique donnant le développement de certains signaux logiques fournis par le générateur de courbe 84. Le
35 développement des courbes de temps correspondant aux courbes de référence ϕ_B , ϕ_C est analogue et les courbes de temps résultant sont décalées de 120° électriques dans l'ordre A, B, C.

De façon plus particulière, la courbe de
40 référence ϕ_A est appliquée à un circuit de déphasage et d'hystérésis 239 qui donne le déphasage voulu, total en deux

étapes pour assurer l'immunité au bruit. La première étape correspond à un filtre 240 qui atténue et retarde la courbe sinusoïdale de référence ϕA d'un nombre de degrés électriques prédéterminé. Le déphasage prédéterminé est choisi intentionnellement à un niveau inférieur au déphasage total voulu. Par exemple si le déphasage total voulu est égal à 60° , on peut choisir le filtre de 240 pour donner un déphasage de 55° . Comme représenté à la figure 3, le signal de sortie du filtre 240 est un signal sinusoïdal AD dont l'amplitude est inférieure à la courbe de référence ϕA et qui est en retard par rapport à la courbe de référence d'un angle θ .

Le traitement ou le déphasage du signal de référence ϕA atténue considérablement la plupart des harmoniques supérieures en laissant la courbe fondamentale avec peu de distorsion mais le signal résultant AD contient encore suffisamment de bruit pour engendrer une information erronée si ce signal AD était appliqué à un amplificateur à gain élevé ou à un comparateur de tension. Pour éviter cet inconvénient l'invention combine l'opération de filtrage à la fonction d'hystérésis 248 ayant un seuil qui dépasse l'amplitude de la déformation résiduelle du signal AD. En plus du choix du seuil qui dépasse la fréquence supérieure de bruit ou le bruit du signal AD, le circuit est réalisé pour compléter le déphasage commencé par le moyen de filtrage. Dans l'exemple ci-dessus, la fonction d'hystérésis est choisie pour déphaser le passage à zéro de 5° donnant au total 55° plus 5° , soit 60° . A la figure 3, le signal X' représente le signal de sortie de la fonction d'hystérésis 248 ; le signal X' est retardé d'un angle α comparé au signal AD. Le déphasage total entre la courbe de référence ϕA et le signal numérique X' fourni par le moyen de filtrage et d'hystérésis est ainsi égal à $\theta + \alpha$.

La figure 4 est un graphique montrant les parties du signal AD passant à zéro selon la figure 3 ; ce graphique est fortement agrandi pour montrer que même si le bruit du signal ϕA est atténué de façon importante par l'étape de filtrage, le signal AD peut comporter une composante de haute fréquence d'amplitude 300. Si le signal AD était appliqué tel quel à un comparateur de tension, sans hystérésis, on arriverait à de multiples passages à zéro tels que ceux por-

tant les références 302, 304, 306 de la partie devenant positive de la courbe et 308, 310, 312 de la partie devenant négative de cette courbe. Ainsi le signal X' deviendrait positif pendant une courte période pour donner un signal 314 puis le signal 314 se terminerait rapidement seulement pour commencer de nouveau et donner un autre signal positif 316. On aurait alors un court signal positif 318 peu après la fin du signal 316. Il en résulterait des informations numériques erronées.

10 Le moyen d'hystérésis 248 présente un seuil positif prédéterminé +et et un seuil négatif prédéterminé -et (figure 4) ; l'amplitude 320 du seuil positif et du seuil négatif dépasse l'amplitude 300 de la composante de bruit. Ainsi en décalant les points de commutation par rapport à la
15 ligne de zéro, les passages à zéro, multiples deviennent imaginaires et le signal X' prend la forme représentée en 322 à la figure 4, en se mettant en oeuvre la première fois que la courbe AD traverse le seuil positif +et et s'arrêtant la première fois que la courbe AD passe le seuil négatif
20 -et. Le moyen d'hystérésis 248 retarde le signal 322 d'un angle α (par rapport au signal AD). Cet angle α est prédéterminé de façon que la somme des angles θ et α soit égale au déphasage choisi entre la courbe de temps, numérique X' et le signal de référence ϕA .

25 La courbe de temps opposée au bruit X' est transformée en des signaux logiques X et \bar{X} destinés au générateur de fonction composée 88. De même le circuit 232 (figure 2) donne une courbe de temps Y' et des signaux logiques Y, \bar{Y} ; le circuit 234 (figure 2) donne la courbe de temps Z' et les signaux logiques Z, \bar{Z} pour le générateur de fonction
30 composée 88. Les signaux X, \bar{X} , Y, \bar{Y} , Z, \bar{Z} et leurs positions relatives sont indiqués à la figure 5.

Dans le circuit 230 de la figure 2, le déphaseur 240 se compose d'un filtre RC et d'un circuit de
35 déphasage formé des résistances 242, 244 et d'un condensateur 246. Le signal de sortie du circuit 240 est appliqué à un comparateur de tension 248 formé d'un amplificateur opérationnel 250 branché comme déclencheur de Schmitt. La résistance 244 est reliée à l'entrée non inversée de l'amplificateur
40 opérationnel 250. Une résistance de réaction 252 relie la sortie de l'amplificateur 250 à son entrée non inversée et

l'entrée inversée est reliée à la masse. Les diodes 251, 253 servent à filtrer correctement puisque l'amplificateur opérationnel 250 travaille en saturation, sauf pendant le fonctionnement transitoire. La sortie de l'amplificateur 250 est
 5 reliée à une source de potentiel unidirectionnel, positif par l'intermédiaire de la résistance 254 ainsi qu'à la borne de sortie X par la diode 256, la résistance 260, les portes d'inversion 262, 264. Une résistance 258 relie la jonction entre la diode 256 et la résistance 260 à la masse ; la jonction
 10 entre les portes d'inversion 262, 264 est reliée à la borne de sortie \bar{X} .

Selon la figure 5, la borne X donne un signal logique X qui est une succession de signaux d'état logique 1 280, 282, espacés, etc., liés à la tension de ligne V_{AC} et le
 15 signal logique complémentaire \bar{X} donne une succession de signaux d'état logique 1, 284, 286, etc., espacés, qui apparaissent dans les intervalles séparant les signaux logiques X.

De même, le circuit 232 représenté par un bloc à la figure 2, correspond à la courbe ϕB et donne des
 20 signaux logiques Y, \bar{Y} (figure 5) qui sont liés à la tension de ligne V_{BA} de la même manière que les signaux logiques X, \bar{X} sont liés en phase à la tension de ligne V_{AC} .

Le circuit 234 donne des signaux logiques Z, \bar{Z} (figure 5) qui correspondent à la courbe ϕC ; ces signaux
 25 logiques sont liés en phase à la tension de ligne V_{CB} de la même manière que les signaux logiques X, \bar{X} sont liés à la tension de ligne V_{AC} .

Chacun des six signaux logiques X, \bar{X} , Y, \bar{Y} , Z, \bar{Z} de la combinaison logique à six signaux logiques 0 ... 5
 30 du compteur en anneau 86, fournit les butées de redressement et d'inversion appropriées pour les six redresseurs commandés des redresseurs en pont total triphase I, II du convertisseur à double pont 18.

Les signaux de temps, numériques X.... \bar{Z}
 35 assurent non seulement une immunité au bruit mais lorsqu'ils sont synchronisés correctement sur les courbes de la source de courant alternatif polyphase 22, ces signaux de temps peuvent donner un circuit de contrôle ou de détection, peu coûteux mais fiable de perte de phase et/ou de séquence de phase
 40 non correcte. Les signaux de temps X', Y', Z' commencent à des origines distantes de 120° électriques dans l'ordre X', Y'

Z' pour une rotation de phase correcte. De plus, dès que les signaux ont commencé il se poursuivent pendant une durée supérieure à 120° électriques, par exemple 180° électriques. Ainsi à chaque début ou de fin de signal de temps, il y a des courbes
5 de temps caractéristiques fournies par une phase choisie dans les deux autres phases. L'invention combine de façon logique les courbes de temps, appropriées pour donner un signal W qui est à un premier niveau logique prédéterminé sans perte de phase et avec une séquence de rotation de phase correcte ;
10 au cas contraire le signal est à un second niveau logique. Lorsque le signal W est au second niveau logique on peut l'utiliser par exemple pour interdire le fonctionnement.

De façon plus particulière la figure 5 montre les signaux de temps X', Y', Z' et la relation entre ces
15 signaux. Lorsque le signal X' passe au niveau haut en 330, le signal de temps Z' doit être à l'état logique 1. Lorsque le signal \bar{Y} passe au niveau haut à l'instant 332, le signal de temps X' doit être au niveau logique 1.

Lorsque le signal de temps Z' passe au niveau
20 haut en 334, le signal Y' doit être à l'état logique 1. Ainsi les flancs devenant positifs aux instants 330, 332, 334 peuvent servir pour donner les signaux FFZ, FFX, FFY qui vérifient ou interrogent les signaux de temps Z', X', Y' respectifs. Les signaux FFZ, FFY et FFX correspondant aux flancs 330, 332,
25 334 sont représentés aux références 336, 338, 340 à la figure 5. Le mode de réalisation de l'invention de la figure 2 utilise les flancs avant des signaux de temps pour l'interrogation. Toutefois on pourrait également utiliser les flancs descendant les signaux de temps X', Y', Z' pour générer des signaux d'in-
30 terrogation qui dans ce cas contrôlent respectivement les signaux de temps Y', Z' et X'.

De façon plus particulière, le circuit de contrôle d'alimentation 89 se compose d'un moyen de contrôle de phase 301 formé d'une première, d'une seconde et d'une
35 troisième mémoires telles que des bascules bistables (flip-flops) 342, 344, 346. Ces flip-flops peuvent être des flip-flops de données ou de type D qui transfèrent le niveau logique apparaissant à l'entrée D sur la sortie Q pendant la transition devenant positive d'une impulsion de cadence appliquée à l'entrée de cadence (horloge) CL. A titre d'exemple
40 on peut utiliser avantageusement un flip-flop de type D diffusé

sous la référence CD4013 de la marque RCA.

Les courbes de temps X', Y', Z' sont appliquées aux entrées D des flip-flops 342, 344, 346 respectives. Les courbes de temps servent également comme entrées de cadence

5 pour celui des autres flip-flops qui est choisi, suivant que la courbe de temps donne le signal qui interroge ou verrouille la courbe de temps caractéristique de l'autre phase. Comme indiqué ci-dessus, lorsqu'on utilise les flancs montants ou avant des courbes de temps pour les signaux de cadence, le

10 flanc montant du signal de cadence X' contrôle la présence du signal de temps Z', le flanc avant du signal de temps Y' vérifie la présence du signal de temps X' et le flanc avant du signal de temps Z' vérifie la présence du signal de temps Y'. Le signal X' est ainsi lié en plus à l'entrée de cadence

15 CL du flip-flop 346, le signal Y' à l'entrée de cadence CL du flip-flop 342 et le signal Z' à l'entrée de cadence CL du flip-flop 344. Aussi longtemps que le niveau logique à l'entrée D est au niveau haut chaque fois qu'un flip-flop est commandé en cadence, les sorties Q de tous les autres

20 flip-flops restent au niveau haut et les sorties Q peuvent ainsi être combinées de façon logique pour donner un signal unique W qui est à un premier niveau logique que lorsque les sorties Q sont toutes au niveau haut et à un second niveau logique lorsque l'une ou plusieurs des sorties Q est au niveau

25 bas. Comme représenté à la figure 2, la première, la seconde et la troisième diodes 348, 350, 352 sont reliées par leurs cathodes aux sorties Q des flip-flops 342, 344, 346 et leurs anodes sont reliées en commun à la borne de sortie W. Aussi longtemps que les sorties Q sont au niveau haut, le signal W

30 sera au niveau haut. Si l'une des sorties Q passe au niveau bas, la borne de sortie W passe également au niveau bas. En variante à la place des diodes on peut relier chacune des trois sorties Q des flip-flops à une entrée d'une porte ET à trois entrées.

35 La figure 5 montre la perte de phase Y' en 354. Ainsi lorsque le signal de temps Z' passe au niveau haut en 356 pour donner un signal de cadence 358 contrôlant la présence du signal de temps Y', le flip-flop 344 reçoit un signal logique nul sur son entrée et la sortie Q_Y du flip-flop 344

40 passe au niveau bas au point 360 ; le signal W passe en même temps au niveau bas au point 362.

Si la séquence de phase n'est pas correcte, les flip-flops ont toujours un signal logique zéro sur leur entrée D lorsqu'ils sont commandés en cadence si bien que leur sortie Q sera également à zéro et le signal W sera de même à zéro. La figure 6 est un graphique qui montre ce fonctionnement du circuit de contrôle de phase pour une erreur de séquence A, C, B (X', Z', Y').

Pour éviter que le signal W ne bascule entre les niveaux lorsque l'alimentation est erratique, il est souhaitable que le signal W commande un élément de mémoire ou flip-flop 370, par exemple formé de portes NAND (NI) 372, 374 branchées de façon croisée. Le signal W constitue l'une des entrées dont l'autre est reliée au circuit de contrôle de l'intégrité de l'alimentation 376. Le circuit de contrôle 376 contrôle les courbes de référence ϕA , ϕB , ϕC et donne une fonction de temps lorsqu'il y a une discontinuité dans l'une des courbes. Par exemple si le signal de sortie est au niveau logique zéro alors que l'alimentation est normale ou à l'état logique 1 dans la situation inverse. Le signal de sortie d'état logique zéro autorise le signal W à déclencher le flip-flop 374 lorsque le signal W revient de son état logique zéro. Un état logique 1 fourni par le circuit de contrôle 376 éviterait que le signal W ne déclenche le flip-flop 370 lorsque celui-ci revient à l'état logique 1.

Le circuit de contrôle 376 peut être réalisé de façon à ne pas tenir compte d'une discontinuité dont la durée est suffisamment courte pour ne pas avoir d'importance et pour qu'en cas de discontinuité d'importance, son signal de sortie passe à l'état logique 1 et démarre un circuit de temps qui exige que l'alimentation revienne en fonctionnement normal pendant une période prédéterminée avant que le signal de sortie du circuit de contrôle ne revienne à zéro. Dans ces conditions, la perte puis la réapparition d'un état logique 1 à la borne de sortie W ne rétablit pas les circuits d'entraînement de portes 90 aussi longtemps que le circuit de contrôle 376 n'a pas constaté que le dérangement de l'alimentation s'est arrêté.

On peut brancher un inverseur 378 sur la sortie de la porte NAND 374 pour donner un signal GPS qui peut être utilisé par le circuit logique associé par exemple

aux circuits d'entraînement de portes 90. Aussi longtemps que le signal GPS est au niveau haut, le système est autorisé à fonctionner. Lorsque le signal GPS passe au niveau bas, cela interdit le fonctionnement du système.

En résumé l'invention concerne un générateur de courbe de temps qui est immunisé aux bruits et interdit la création d'informations numériques erronées. Le signal de temps est créé en deux étapes, au cours de la première étape le signal de référence est déphasé d'un angle prédéterminé inférieur à l'angle de déphasage total, voulu. Un moyen d'hystérésis complète le déphasage tout en vérifiant que l'information numérique soit précise et les signaux de temps numériques sont combinés de façon logique pour donner une perte de phase d'alimentation et un circuit de contrôle de séquence de phase.

R E V E N D I C A T I O N S

1°) Générateur de courbe de temps pour un système alimenté par une source de courant alternatif (22) et comportant un transducteur (70) donnant un premier signal
5 sinusoïdal (ϕA) synchronisé sur la source de courant alternatif, générateur caractérisé en ce qu'il comporte un déphaseur (230) donnant une courbe de temps (X') en retard par rapport à la première courbe sinusoïdale, d'un angle de déphasage déterminé, le déphaseur se composant d'un filtre (240) et d'un moyen
10 d'hystérésis (248), le filtre assurant le filtrage du premier signal sinusoïdal pour donner un second signal sinusoïdal (AD) en retard par rapport au premier signal sinusoïdal, d'un premier angle (θ), le filtre étant choisi de façon que le premier angle de déphasage soit inférieur à l'angle prédéterminé ($\theta + \alpha$), ce moyen d'hystérésis créant une courbe de temps
15 correspondant au second signal sinusoïdal, ce moyen d'hystérésis ayant un seuil prédéterminé ($\pm \epsilon$) choisi pour retarder la courbe de temps dans le second angle (α) qui est égal à l'angle prédéterminé diminué du premier angle, pour que la courbe de temps
20 soit en retard par rapport à la première courbe sinusoïdale de l'angle prédéterminé.

2°) Générateur selon la revendication 1, caractérisé en ce que le second signal sinusoïdal a une
composante de bruit d'amplitude prédéterminée (300), l'ampli-
25 tude du seuil prédéterminée du moyen d'hystérésis dépassant cette amplitude de bruit.

3°) Générateur selon l'une quelconque des revendications 1 et 2, caractérisé en ce que le filtre est
formé d'un réseau de filtrage RC (242, 244, 246) et le moyen
30 d'hystérésis comporte un comparateur de tension (250) recevant le second signal sinusoïdal et qui a des seuils de mise en oeuvre et de blocage choisis pour donner le second angle prédéterminé.

4°) Générateur selon la revendication 3, caractérisé en ce que le comparateur de tension se compose
35 d'un amplificateur branché comme un déclencheur de Schmitt pour donner une courbe de temps sinusoïdale (X') sous forme numérique, qui est déphasée par rapport à la première courbe sinusoïdale suivant l'angle prédéterminé.

40 5°) Générateur selon l'une quelconque des

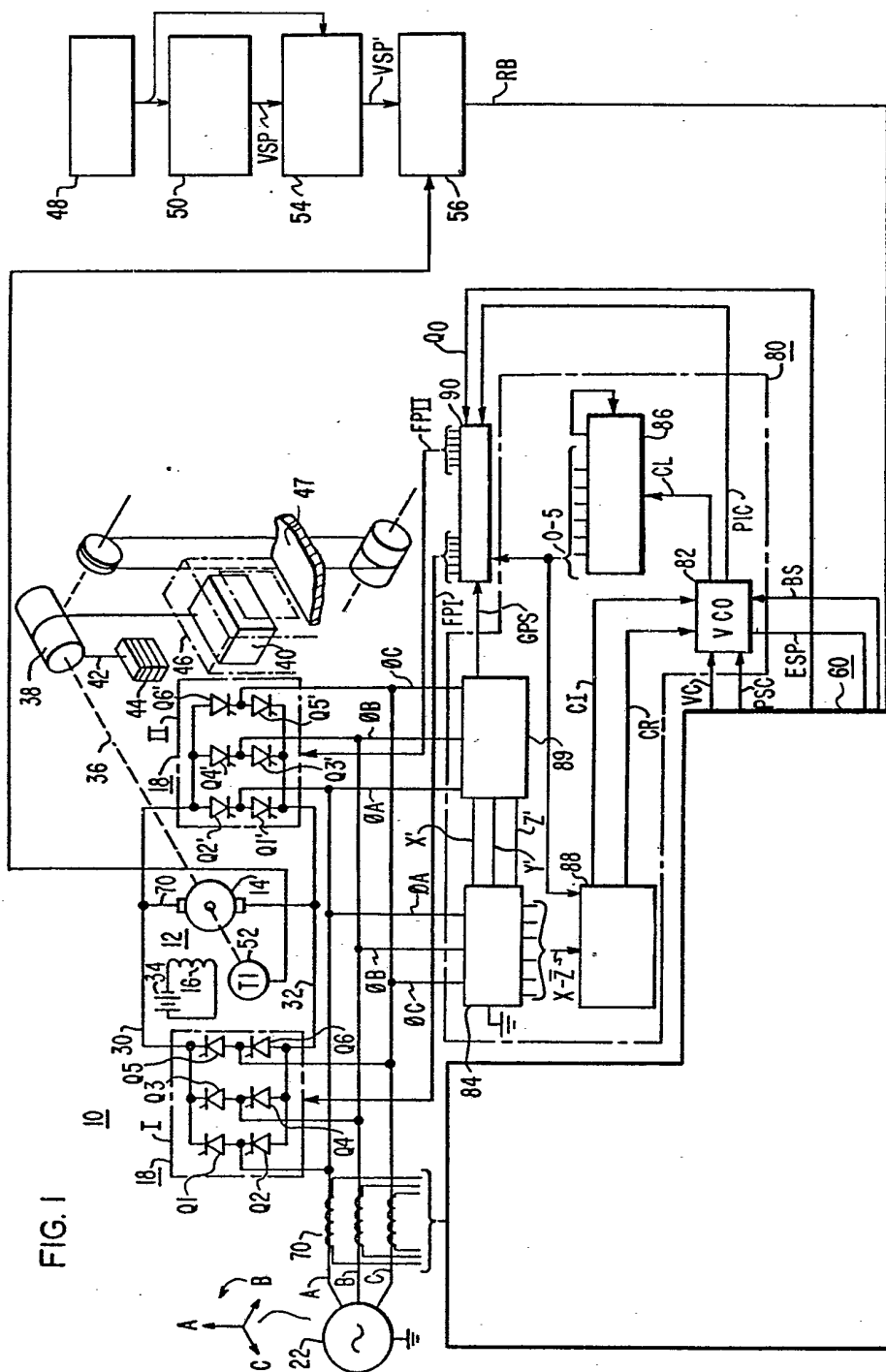
revendications 1 à 4, caractérisé en ce que la source de courant alternatif est une source triphase et le transducteur donne un premier signal sinusoïdal relatif à la tension de chaque phase et le déphaseur donne une courbe de temps
5 (X', Y', Z') en retard de l'angle prédéterminé par rapport aux premières courbes sinusoïdales.

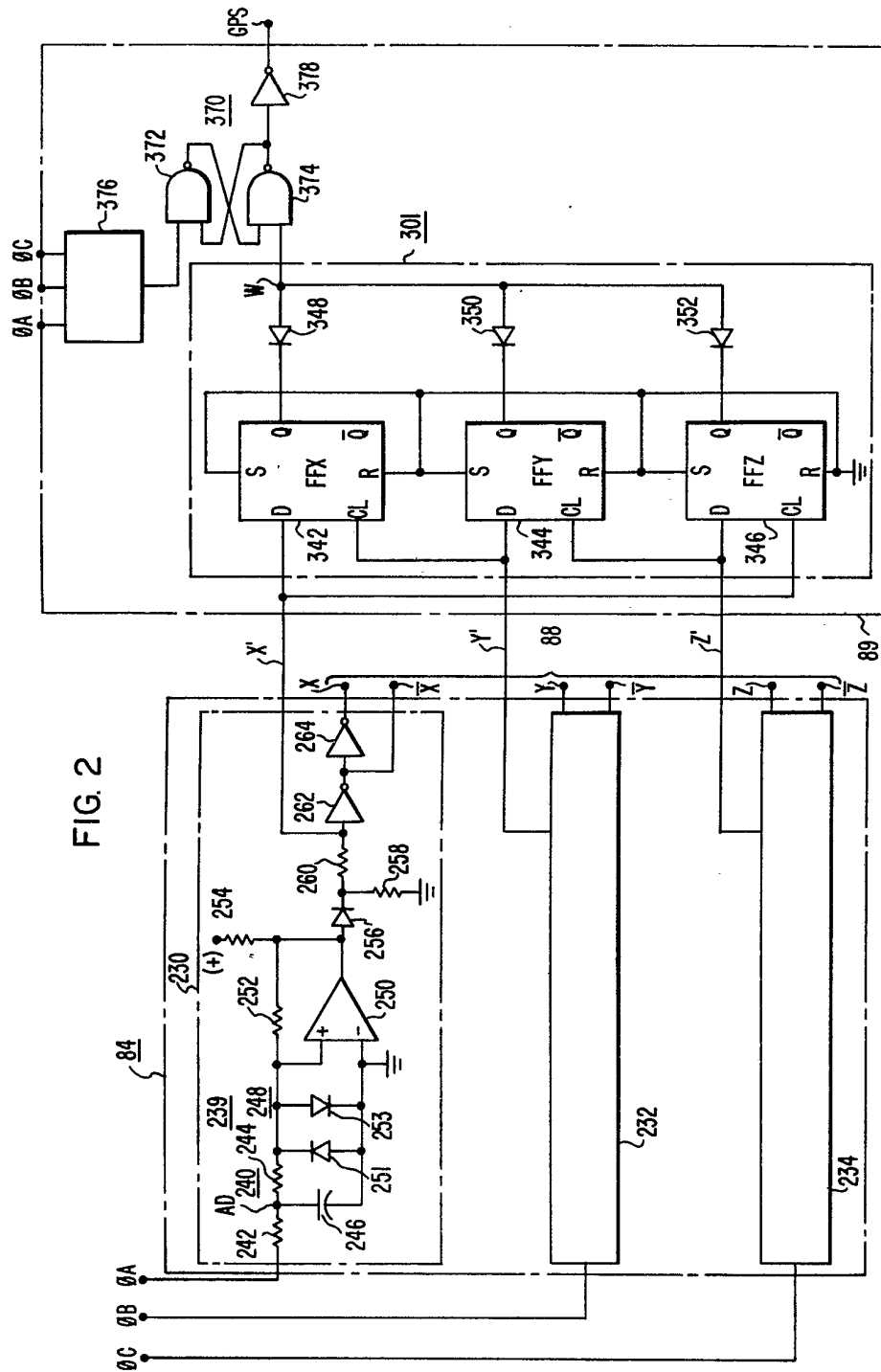
6°) Générateur selon la revendication 5, caractérisé en ce que les courbes de temps commencent avec un décalage de 120° électriques l'une par rapport à l'autre
10 et ont une durée supérieure à 120° électriques, le circuit comportant un circuit de contrôle de phase (301) qui combine de façon logique un flanc prédéterminé de chacune des courbes de temps et l'une des autres courbes de temps, le moyen de contrôle de phase donnant un signal W indiquant si la combi-
15 naison n'est pas correcte.

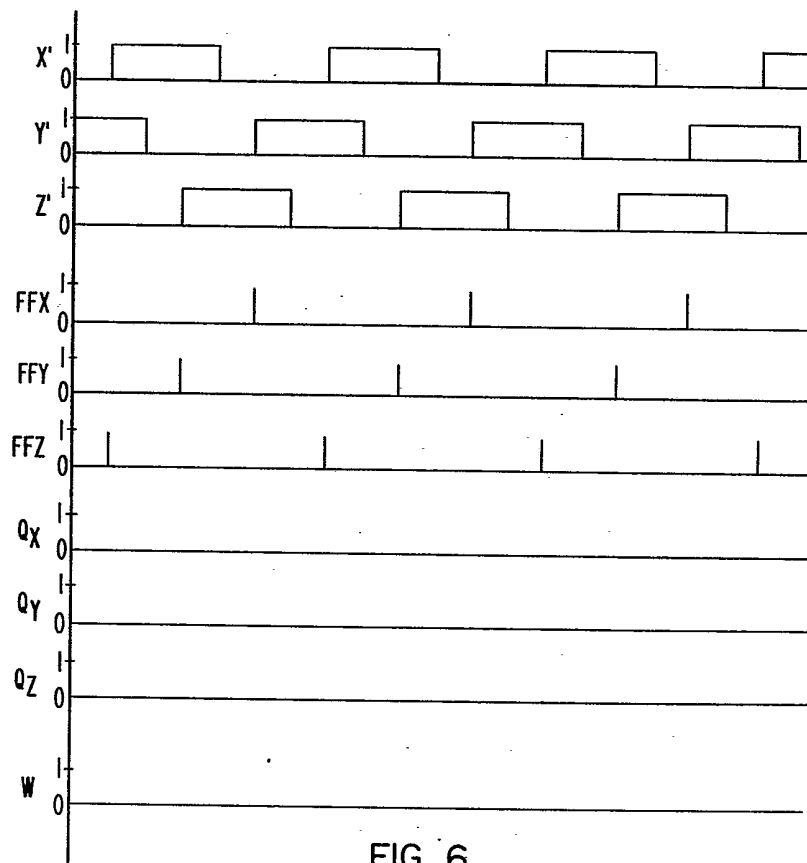
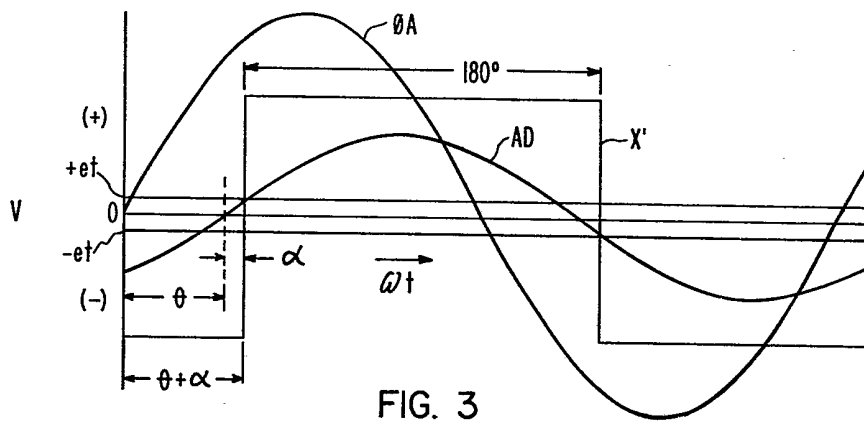
7°) Générateur selon la revendication 6, caractérisé en ce que le signal fourni par le circuit de contrôle de phase présente un premier niveau logique lorsque les courbes de temps sont toutes présentes et apparaissent
20 dans l'ordre approprié, au cas contraire le circuit fournit un signal qui est au second niveau logique.

8°) Générateur selon l'une quelconque des revendications 5, 6 et 7, caractérisé en ce que le circuit de contrôle de phase se compose d'un premier (342), d'un
25 second (344) et d'un troisième (346) flip-flops, la première, la seconde et la troisième courbes de temps ayant des données d'entrée (D) pour le premier, le second et le troisième flip-flops respectifs et les entrées de cadence (CL) pour un flip-flop différent prédéterminé (X' pour 346, Y' pour 342 et Z'
30 pour 344) de façon que lorsque toutes les courbes de temps apparaissent dans l'ordre approprié, chaque flip-flop est commandé en cadence pendant qu'apparaît une courbe de temps sur son entrée de données et un moyen (348, 350, 352) qui combine de façon logique les signaux de sortie du premier, du
35 second et du troisième flip-flops pour donner un signal qui indique si un flip-flop est commandé en cadence en l'absence d'un signal de temps appliqué à son entrée de données.

Fig. 1







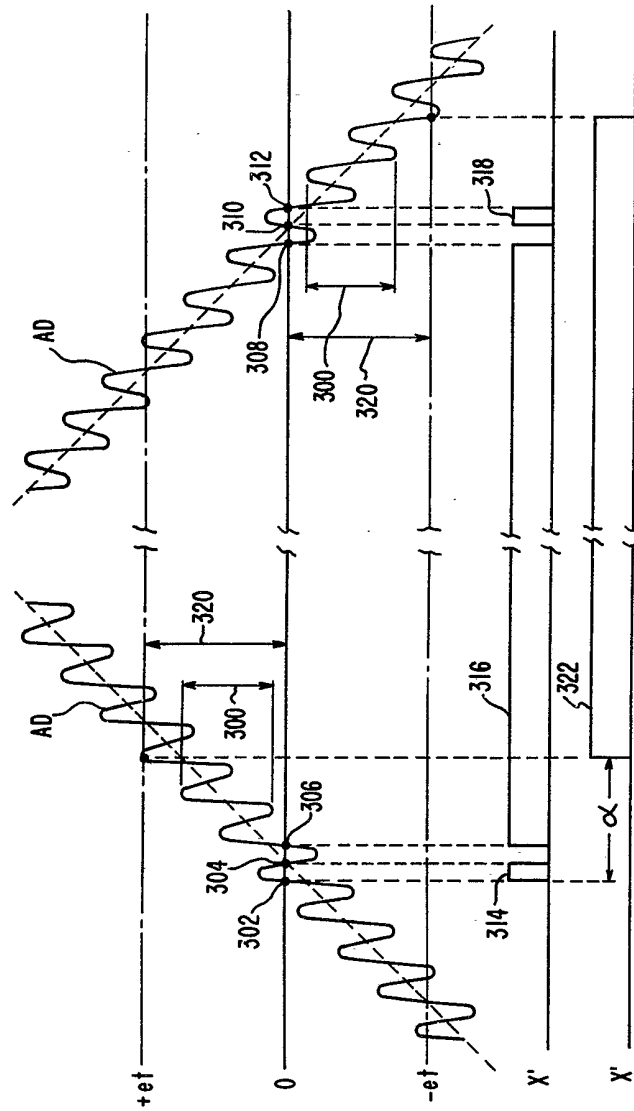


FIG. 4

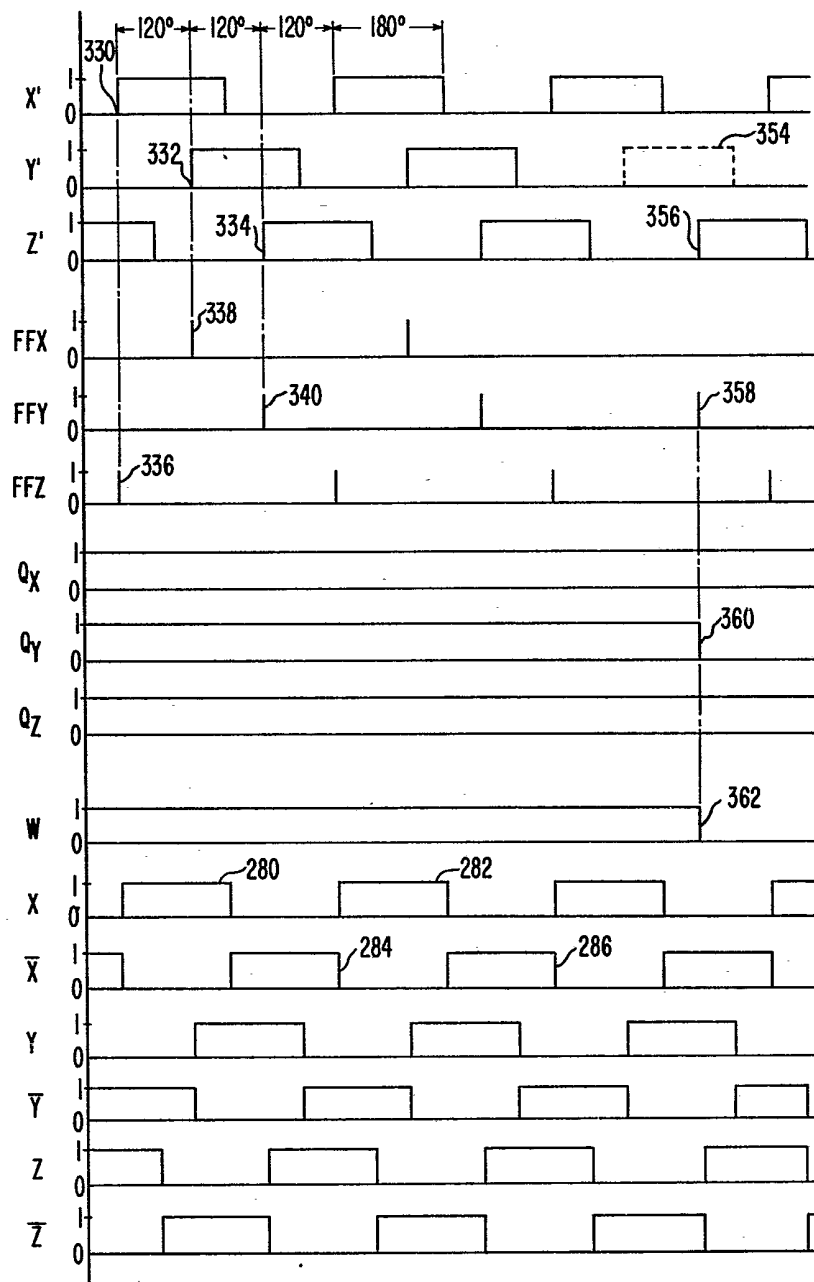


FIG. 5