

Patentgesuch für die Schweiz und Liechtenstein
Schweizerisch-liechtensteinischer Patentschutzvertrag vom 22. Dezember 1978

12 AUSLEGESCHRIFT A3

11 628 491 G

21 Gesuchsnummer: 10428/76

22 Anmeldungsdatum: 16.08.1976

30 Priorität(en): 14.08.1975 JP 50-99165

42 Gesuch bekanntgemacht: 15.03.1982

44 Auslegeschrift veröffentlicht: 15.03.1982

71 Patentbewerber:
Sharp Kabushiki Kaisha, Osaka (JP)

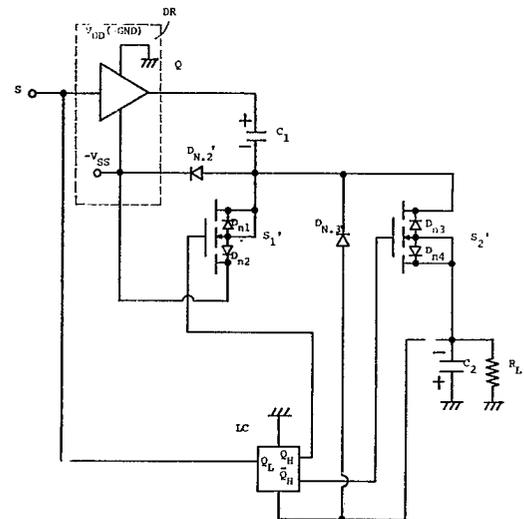
72 Erfinder:
Mitsuo Morihisa, Nara-shi/Nara-ken (JP)

74 Vertreter:
E. Blum & Co., Zürich

56 Recherchenbericht siehe Rückseite

54 Elektronischer Zeitmesser mit einer Gleichstromkonverterschaltung.

57 Der Gleichstromkonverter für die Spannungsversorgung von elektronischen Uhren weist Feldeffekt-Schalttransistoren (S_1' , S_2') auf, welche auf Lade- und Entladepfade einer mehrstufigen Kondensatoranordnung einwirken. Die Feldeffekt-Schalttransistoren sprechen auf Ausgangssignale eines Pegelkonverters (LC) an, welcher seinerseits seine Eingangsspannung in Ladespannung am Kondensator (C_2) der letzten Stufe der Anordnung umwandelt in Abhängigkeit von Einschaltsignalen. Während eines anfänglichen Betriebszustandes werden die Feldeffekt-Schalttransistoren und der Pegelkonverter via die parasitären Dioden (D_{N1} , D_{N2} , D_{N3} , D_{N4}) der Feldeffekt-Transistoren betrieben, wobei P-N-Dioden (D_{N2}' , D_{N3}') vom junction-Typ vorgesehen sind zum Schutze der parasitären Dioden vor Beschädigung.





RAPPORT DE RECHERCHE RECHERCHENBERICHT

Demande de brevet No.:
Patentgesuch Nr.:

CH 10 428/76

I.I.B. Nr.:

HO 13 231

Documents considérés comme pertinents Einschlägige Dokumente		Revendications con- cernées Betrifft Anspruch Nr.	Domaines techniques recherchés Recherchierte Sachgebiete (INT. CL.2)
Catégorie Kategorie	Citation du document avec indication, en cas de besoin, des parties pertinentes. Kennzeichnung des Dokuments, mit Angabe, soweit erforderlich, der massgeblichen Teile		
	<p><u>DE - A - 2 347 404</u> (CITIZEN WATCH CO. LTD.)</p> <p>* Seite 6, Absatz 2 - Seite 7, Absatz 3; Seite 26, Absatz 2 - Seite 27, Absatz 3; Figuren 1-5, 24 und 25 *</p> <p>--</p> <p>IBM TECHNICAL DISCLOSURE BULLETIN, Vol. 15, No. 2, Juli 1972 NEW YORK (US) W.P. HUMMEL: "Sentry Circuit for Substrate Voltage Control" Seiten 478-479</p> <p>* Seiten 478-479, Absatz 1; Figur 1 *</p> <p>--</p>	<p>1, 3, 5, 7, 8</p> <p>1, 5</p>	<p>H 02 M 3/335 G 04 G 1/00</p>
P	<p><u>FR - A - 2 278 194</u> (OPTEL CORP.)</p> <p>* Figuren 3 und 5 *</p> <p>--</p>	<p>1, 4, 5</p>	<p>Catégorie des documents cités Kategorie der genannten Dokumente:</p> <p>X: particulièrement pertinent von besonderer Bedeutung A: arrière-plan technologique technologischer Hintergrund O: divulgation non-écrite nichtschriftliche Offenbarung P: document intercalaire Zwischenliteratur T: théorie ou principe à la base de l'invention der Erfindung zugrunde liegende Theorien oder Grundsätze E: demande faisant interférence kollidierende Anmeldung L: document cité pour d'autres raisons aus andern Gründen angeführtes Dokument &: membre de la même famille, document correspondant Mitglied der gleichen Patentfamilie; übereinstimmendes Dokument</p>
A	<p><u>FR - A - 2 335 081</u> (EBAUCHES S.A.)</p> <p>* Figuren 6 und 8 *</p> <p>--</p>	<p>1, 3, 4</p>	
A	<p><u>FR - A - 2 162 159</u> (K.K. DAINI SEIKOSHA)</p> <p>* Figuren *</p> <p>-----</p>	<p>1</p>	
Etendue de la recherche/Umfang der Recherche			
<p>Revendications ayant fait l'objet de recherches alle Recherchierte Patentansprüche:</p> <p>Revendications n'ayant pas fait l'objet de recherches Nicht recherchierte Patentansprüche: Raison: Grund:</p>			
Date d'achèvement de la recherche/Abschlussdatum der Recherche		Examineur I.I.B./I.I.B Prüfer	
-----21.4.1980-----			

PATENTANSPRÜCHE

1. Elektronischer Zeitmesser mit einer Gleichstromkonverterschaltung, welche eine C-MOS Treiberstufe und eine Spannungsvervielfacherstufe aufweist, welche letztere eine Mehrzahl von Kondensatoren (C_1, C_2, C_3) umfasst, wobei Feldeffekt-Schalttransistoren ($S_1, S_2, S_3; S_1', S_2', S_3'$) in Serie mit den entsprechenden Kondensatoren der Spannungsvervielfacherschaltung angeordnet sind zur Steuerung des Aufladens und Entladens der entsprechenden Kondensatoren in Abhängigkeit von Steuersignalen ($Q_N, \bar{Q}_N; Q_H, \bar{Q}_H$), welche an die Feldeffekt-Schalttransistoren angelegt werden, wobei ein Pegelkonverter (LC) vorgesehen ist zur Erzeugung von Steuersignalen für die Feldeffekt-Schalttransistoren in Abhängigkeit von Einschaltsignalen (S), welche an die Treiberstufe angelegt werden, und wobei die höchste Spannung an der letzten Stufe ($C_2; C_3$) des Spannungsvervielfachers auftritt, gekennzeichnet durch eine Nebenwegschaltung zur Bereitstellung von Auflade- und Entladepfaden für die entsprechenden Kondensatoren (C_1, C_2, C_3) über parasitäre Dioden ($D_{n2}, D_{n1}, D_{n3}, D_{n4}, D_{n6}$) der Feldeffekttransistoren, wobei diese Auflade- und Entladepfade den steuerbaren Kanal zwischen Drain und Source der Feldeffekttransistoren nicht einschliessen und die Nebenwegschaltung in einer Anlaufphase vom Start bis zum Erreichen des stabilen Betriebszustandes betreibbar ist.

2. Elektronischer Zeitmesser nach Anspruch 1, dadurch gekennzeichnet, dass zusätzliche Dioden ($D_{N2}, D_{N1.3}, D_{N4.6}, D_{N3.6}, D_{N.2'}, D_{N.3}''$) in Parallelschaltung zu den parasitären Dioden angeordnet sind, um die parasitären Dioden vor grossem Momentanstrom zu schützen.

3. Elektronischer Zeitmesser nach Anspruch 1, dadurch gekennzeichnet, dass die Feldeffekt-Schalttransistoren einzelne Feldeffekttransistoren (S_1', S_2', S_3') umfassen, deren Substrat mit der Source- oder Draineelektrode verbunden ist, wodurch der On-Widerstand der Schalttransistoren herabgesetzt wird.

4. Elektronischer Zeitmesser nach Anspruch 1, dadurch gekennzeichnet, dass die Feldeffekt-Schalttransistoren komplementäre Schaltpaare von P-Kanal- und N-Kanal-Feldeffekttransistoren (S_1, S_2) umfassen.

5. Elektronischer Zeitmesser nach Anspruch 4, dadurch gekennzeichnet, dass das Substrat des P-Kanal-Transistors geteilt ist und das Substrat des N-Kanal-Transistors auf dem höchsten, an der letzten Stufe (C_3) des Spannungsvervielfachers auftretenden Potential liegt, wodurch der On-Widerstand der Schalttransistoren herabgesetzt wird.

6. Elektronischer Zeitmesser nach Anspruch 5, dadurch gekennzeichnet, dass eine Diode (D_{ST}) zum Starten der Erzeugung der Gleichstromkonverterschaltung vorgesehen ist und mit einem Kondensator (C_1) sowie einem komplementären Schaltpaar der ersten Stufe des Gleichstromkonverters verbunden ist.

7. Elektronischer Zeitmesser nach Anspruch 1, dadurch gekennzeichnet, dass die Ladespannung an der letzten Stufe (C_2, C_3) des Spannungsvervielfachers an einen Zeitmessschaltkreis geliefert wird.

8. Elektronischer Zeitmesser nach Anspruch 1, dadurch gekennzeichnet, dass die Feldeffekttransistoren und der Pegelkonverter integriert sind.

Die vorliegende Erfindung betrifft einen elektronischen Zeitmesser mit einer Gleichstromkonverterschaltung gemäss dem Oberbegriff des Patentanspruches 1.

In der US-A 3 818 484 ist ein Konverter bekannter Art beschrieben, wie in Fig. 1 gezeigt. Der Konverter ist vom Schenkel-Typ, bei welchem Einschaltsignale S mit rechteckiger Wellenform einer Zweistufen-CMOS-Treiberschaltung DR

zugeführt werden, die zudem mit einer Gleichspannung $-V_{SS}$ gespeist wird, so dass zweiphasige Einschaltsignale Q und \bar{Q} von der Treiberschaltung DR erzeugt werden. Durch Umschalten von Dioden D_1, D_2, \dots, D_n werden Kondensatoren C_1, C_2, \dots, C_n , auf aufeinanderfolgend verstärkte Spannung aufgeladen. Als Folge davon erscheint an einem Belastungswiderstand R_L eine Gleichspannung von $-nV_{SS}$.

Bei diesem Spannungsvervielfacher, bei dem die Schaltfunktionen dieser Dioden D_1, D_2, \dots, D_n ausgenutzt werden, stellt sich das Problem, dass der Umschaltwirkungsgrad merklich sinkt, wenn die Gleichspannung $-V_{SS}$ gegenüber den Vorwärtsspannungen der Dioden D_1, D_2, \dots, D_n merklich fällt. Zum Beispiel werden elektronische Armbanduhren mit einer verhältnismässig kleinen Spannung von etwa 1,5 V gespeist. In denjenigen Fällen, in denen der oben erwähnte Schaltkreis als DC-DC Konverter für elektronische Uhren verwendet wird, können herkömmliche P-N Flächendioden verwendet werden, weil deren Vorwärtsspannung im Vergleich zur Speisespannung nicht vernachlässigt werden kann, wobei jedoch ein merklich herabgesetzter Wirkungsgrad in Kauf genommen werden muss. Es können jedoch auch Schottkey Sperrschichtdioden verwendet werden, da deren Vorwärtsspannung kleiner ist als diejenigen von herkömmlichen P-N Flächendioden. In diesem Fall wird ein hoher Wirkungsgrad von etwa 80% erreicht bei Anwendung in elektronischen Armbanduhren.

Mit den Schottkey Sperrschichtdioden, jedoch nicht mit den herkömmlichen P-N Flächendioden, tauchen jedoch Schwierigkeiten beim Unterbringen der Dioden D_1, D_2, \dots, D_n in einem IC oder LSI Halbleiterchip, welcher einen Zeitmessschaltkreis enthält, auf. Obwohl eine grosse Nachfrage nach elektronischen Armbanduhren besteht, die billig sind und möglichst wenige Schaltkreiskomponenten aufweisen, müssen die Schottkey Sperrschichtdioden als einzelne Komponenten ausgebildet sein.

Im Zusammenhang mit dieser Problematik wird in der FR-A 2 278 194 ein Konverter für elektronische Uhren beschrieben, dessen Schalterstufen entweder als einzelne MOS-Transistoren aufgebaut sind, welche keine Substratanschlüsse aufweisen, oder aber als komplementäre Zusammenschaltung zweier MOS-Transistoren. Im letzteren Fall bleibt die Funktion jedoch grundsätzlich unverändert. Die Erzeugung der Steuersignale für die Schalterstufen erfolgt durch externe Generatoren, die an einen Taktgeber angeschlossen sind. Damit ist es jedoch nicht möglich den DC-DC-Konverter ohne Erregerspannung von aussen zu starten und zugleich die MOS-Schalter in einem günstigen Steuerspannungsbereich zu betreiben.

Ein in der FR-A 2 162 159 dargestellter, bekannter Konverter weist denselben Nachteil auf.

In der DE-A 2 347 404 (= CH-PS 577 769) ist ferner eine Anordnung gezeigt, welche neben dem Kanal der MOS-FET einen zweiten Leitungsweg aufweist. Es geht jedoch bei der bekannten Einrichtung darum, beim Betrieb des Converters einen MOS-FET als ideale Diode (ohne Spannungsabfall) einzusetzen, wobei der Kanalstrom nicht gegen die Durchlassrichtung einer der von den Elektroden gebildeten Dioden fliessen soll. Es geht also darum, den Durchlasswiderstand der herkömmlichen Dioden auszuschalten.

Die MOS-FET werden dabei so gesteuert, dass die leitend werden, sobald das Potential der einen, mit dem Substrat gekoppelten Elektrode dasjenige der anderen Elektrode übersteigt.

Eine in «IBM Technical Disclosure Bulletin, Vol. 15, No 2, July 1972» gezeigte Schaltung ähnlicher Art ist zur Erzeugung einer negativen Vorspannung für das Substrat von Feldeffekttransistoren aus einer Rechteckspannung bestimmt, wobei das Problem der Regelung der gleichgerichteten Spannung im Vordergrund steht.

Schliesslich ist in der FR-A 2 335 081 ein Wandler für ein Batterieladegerät mit schwankender Eingangsspannung in C-MOS-Aufbau gezeigt. Durch entsprechende Beeinflussung der Anschlüsse eines Kondensators in Abhängigkeit der gemessenen Spannung kann ein Stromrückfluss aus der Batterie vermieden werden.

Keine der genannten Veröffentlichungen befasst sich mit dem Problem, einen Gleichstromkonverter unter Verwendung von Feldeffektschalt-elementen für einen elektronischen Zeitmesser derart auszugestalten, dass er ohne äussere Erregerspannung zu starten ist und die Schaltelemente dennoch in einem günstigen Steuerspannungsbereich zu betreiben sind. Es stellt sich deshalb die Aufgabe, einen elektronischen Zeitmesser mit einer Gleichstromkonverterschaltung zu schaffen, welcher diese Anforderungen erfüllt. Dies wird durch die in Anspruch 1 genannten Merkmale erreicht.

Im folgenden werden anhand der Zeichnungen Ausführungsbeispiele des Erfindungsgegenstandes näher erläutert. Es zeigt:

Fig. 1 ein Schaltschema eines bekannten Gleichstrom-Konverters,

Fig. 2 ein Schaltschema eines Gleichstrom-Konverters einer bevorzugten Ausführungsform des erfindungsgemässen Zeitmessers,

Fig. 3 ein Schaltschema der Einzelheiten des ersten Teils der Schaltung gemäss Fig. 2,

Fig. 4 ein Impulsdiagramm mit den verschiedenen Signalen, welche im Schaltkreis gemäss Fig. 3 auftreten,

Fig. 5 einen Schnitt durch die Anordnung einer integrierten Halbleiterschaltung gemäss Fig. 2,

Fig. 6 ein Schaltschema einer weiteren bevorzugten Ausführungsform der vorliegenden Erfindung,

Fig. 7 ein Schaltschema einer weiteren Ausführungsform der vorliegenden Erfindung,

Fig. 8 ein Schaltschema eines Beispiels eines Pegelkonverters,

Fig. 9 ein Impulsdiagramm mit den verschiedenen Signalen, die im Schaltkreis gemäss Fig. 8 auftreten,

Fig. 10 ein Schaltschema eines weiteren Beispiels eines bekannten Gleichstrom-Konverters, und

Fig. 11 ein Schaltschema einer weiteren bevorzugten Ausführungsform der vorliegenden Erfindung, welche der Schaltung gemäss Fig. 10 entspricht.

Gemäss der vorliegenden Erfindung werden FET's, im speziellen MOS-FET's in einem Gleichstrom-Konverter für eine Festkörperarmbanduhr mit einer Anordnung zum Herabsetzen des Stromverbrauches verwendet, wobei alle Bauteile in einer komplementären MOS-Halbleiteranordnung untergebracht sind. Bipolare Transistoren werden nicht bevorzugt zum Zwecke des Herabsetzens des Stromverbrauches. Obwohl die vorliegende Erfindung anhand von MOS-FET's beschrieben wird, ist es gleichermaßen möglich, andere Arten von FET's zu verwenden.

Der On-Widerstand R_{ON} von P- oder N-Kanal-MOSFET's erreicht dann sein Minimum, wenn zwischen dem Substratpotential und dem Source- oder Drain-Potential Übereinstimmung besteht. Angenommen, zwischen dem Gate und dem Substrat entwickle sich eine Potentialdifferenz, welche zwischen Gate und Substrat einen Kanal schafft. Unter diesen Umständen, falls die Differenz zwischen dem Substratpotential und dem Source- oder Drain-Potential verhältnismässig gross ist, wird die Möglichkeit geschaffen, dass der FET infolge Erhöhung des ON-Widerstandes R_{ON} eingeschaltet wird. Das ist eine für die Schaltfunktionen unerwünschte Erscheinung. Daher wird ein Paar von Schaltelementen, d.h. parallel geschaltete P-Kanal-MOSFET und N-Kanal-MOSFET, als bevorzugte Schaltfunktionselemente verwendet, wobei das Source-Potential oder das Drain-Potential nicht fixiert ist. In diesem

Fall, da die entsprechenden ON-Widerstände R_{ON} die Form einer Parallelschaltung annehmen, werden die ON-Widerstände R_{ON} auf einen verhältnismässig stabilen, niedrigen Wert gehalten, auch wenn das Source- oder Drain-Potential variiert.

Fig. 2 zeigt einen komplementären MOS DC-DC-Konverter vom Schenkel-Typ, welcher die Gleichspannung mit drei multipliziert, wobei ein Schaltpaar verwendet wird, das durch parallel geschaltete P-Kanal-MOSFET und N-Kanal-MOSFET gebildet wird. Das kann als dreistufiger Spannungsvervielfacher bezeichnet werden.

Obwohl die Treiberschaltung DR gleich wie die bekannte Anordnung gemäss Fig. 1 aufgebaut ist, entspricht der Paarschalter S_1 der Diode D_1 der Fig. 1, der Paarschalter S_2 der Dioden D_2 und der Schalter S_3 , welcher nur einen N-Kanal-MOSFET enthält entspricht der Diode D_3 . Jeder der Paarschalter S_1 und S_2 ist so ausgebildet, dass beide Source-Elektroden und beide Drain-Elektroden des P-Kanal-MOSFET und des N-Kanal-MOSFET zusammen geschaltet sind und dass beide Substrate an V_{DD} (= GND) und eine Klemme des Kondensators C_3 der letzten Stufe angeschlossen sind. Der Pegelkonverter LC erhält als Speisespannung die Spannung, die an der einen Klemme des Kondensators C_3 erscheint, welche die Ausgangsspannung V_{OUT} ist. Im weiteren erhält der Pegelkonverter LC als Taktimpuls Q_L die Einschalt-signale S von der Treiberschaltung DR. Der Pegelkonverter LC erzeugt Ausgangssignale Q_H und \bar{Q}_H , welche an die Gates G der N-Kanal-MOSFET des Paarschalters S_1 , des P-Kanal-MOSFET des Paarschalters S_2 , des N-Kanal-MOSFET des Schalters S_3 und an die Gates des P-Kanal-MOSFET des Schalters S_1 und des N-Kanal-MOSFET des Schalters S_2 angelegt werden. Als Folge davon schalten die Schalter S_1 , S_2 und S_3 entsprechend.

Einzelheiten des Pegelkonverters LC sind im Schaltschema der Fig. 3 gezeigt, während die zeitliche Beziehung im Impulsdiagramm der Fig. 4 dargestellt ist. Bei Empfang des Taktsignals Q_L erzeugt der CMOS-Inverter In_1 , der ersten Stufe ein Umkehrsignal \bar{Q}_L . Gleichzeitig werden die gleichphasigen, jedoch etwas verzögerten Signale Q_L' am CMOS-Inverter In_2 der zweiten Stufe erzeugt. Diese Signale liegen im Spannungsbereich zwischen V_{DD} (=GND) und $-V_{SS}$. Das gleichphasige Signal Q_L' wird an das Gate des ersten P-Kanal-MOSFET 1 angelegt, während das phasenverschobene Signal \bar{Q}_L an das Gate des zweiten P-Kanal-MOSFET 2 angelegt wird. Der erste P-Kanal-MOSFET 1 und der zweite P-Kanal-MOSFET 2 sind über den dritten N-Kanal-MOSFET 3 und den vierten N-Kanal-MOSFET 4 zwischen V_{DD} (= GND) und V_{OUT} geschaltet. Die Ausgangssignale \bar{Q}_H und Q_H , die an den Verbindungen erscheinen, werden den Gates des dritten und vierten N-Kanal-MOSFET 3 und 4 zugeführt.

Es wird angenommen, dass das phasenverschobene Signal \bar{Q}_L gleich V_{DD} (= GND) und das phasengleiche Signal Q_L' gleich $-V_{SS}$ sei. Der erste P-Kanal-MOSFET 1 ist eingeschaltet und der zweite P-Kanal-MOSFET 2 ist ausgeschaltet. Das Ausgangssignal \bar{Q}_H ist gleich V_{DD} (= GND) was ein Einschalten des vierten N-Kanal-MOSFET 4 bewirkt. Wenn der vierte N-Kanal-MOSFET 4 eingeschaltet ist, so weist das Ausgangssignal Q_H dasselbe Potential wie V_{OUT} auf, um den dritten N-Kanal-MOSFET 3 in den ausgeschalteten Zustand zu versetzen.

Wenn das umgekehrte oder phasenverschobene Signal \bar{Q}_L gleich $-V_{SS}$ ist, so ist der zweite P-Kanal-MOSFET 2 und auch der dritte N-Kanal-MOSFET 3 eingeschaltet. Mit anderen Worten sind alle MOSFET's 1, 2, 3 und 4 eingeschaltet.

Falls die ON-Widerstände des ersten und zweiten P-Kanal-MOSFET 1 und 2 im Vergleich zu denjenigen des dritten und vierten N-Kanal-MOSFET 3 und 4 genügend klein sind, wird das Ausgangssignal Q_H zu einem Wert von ungefähr V_{DD} (= GND) umgekehrt und das umgekehrte Signal \bar{Q}_H wird auf einem Wert gehalten, der etwas kleiner ist als V_{DD} (= GND).

Ist das gleichphasige Signal Q_L' gleich V_{DD} (= GND) so ist der erste P-Kanal-MOSFET 1 ausgeschaltet und das Ausgangssignal \bar{Q}_H wird als V_{OUT} erzeugt. Unter diesen Umständen wird der vierte N-Kanal-MOSFET 4 ausgeschaltet, so dass das Ausgangssignal Q_H absolut gleich V_{DD} (= GND) wird. Wenn das phasenverschobene Signal \bar{Q}_L gleich V_{DD} (= GND) ist, ist der zweite P-Kanal-MOSFET 2 ausgeschaltet und das Ausgangssignal Q_H wird auf V_{DD} gehalten, und zwar wegen der kapazitiven Komponente des zweiten P-Kanal-MOSFET 2 und des vierten N-Kanal-MOSFET 4, welche beide im ausgeschalteten Zustand sind. Der dritte N-Kanal-MOSFET 3 wird durch das Ausgangssignal Q_H im eingeschalteten Zustand gehalten. Wenn das gleichphasige Signal Q_L' gleich $-V_{SS}$ ist, wird der erste P-Kanal-MOSFET 1 eingeschaltet, um das Ausgangssignal \bar{Q}_H benachbart zu V_{DD} (= GND) zu setzen und den vierten N-Kanal-MOSFET 4 einzuschalten. Wenn das erfolgt, wird Ausgangssignal Q_H gleich V_{OUT} , so dass der dritte N-Kanal-MOSFET 3 ausgeschaltet wird und das Ausgangssignal \bar{Q}_H gleich V_{DD} (= GND) wird.

Auf diese Weise dient der Pegelkonverter LC dazu, die Signale des Spannungsbereiches von V_{DD} (= GND) bis $-V_{SS}$ in Signale des Spannungsbereiches von V_{DD} (= GND) bis V_{OUT} umzuwandeln. Aus Fig. 2 ist es offensichtlich, dass das Ausgangssignal Q der Treiberschaltung DR in Phase ist mit dem Ausgangssignal Q_H des Pegelkonverters LC, und dass das Ausgangssignal \bar{Q} der Treiberschaltung DR in Phase ist mit dem Ausgangssignal \bar{Q}_H des Pegelkonverters LC.

Es ist für den oben beschriebenen Gleichstrom-Konverter mit MOSFET-Schaltelementen von Wichtigkeit, dass die verschiedenen Schaltungsteile mit den gewünschten Spannungen versorgt werden, und zwar so, dass während dem transienten Zustand vom Anfangszustand bis zum stabilen Zustand die normalen Umschaltarten möglich sind. Es erübrigt sich, darauf hinzuweisen, dass der Gleichstrom-Konverter die vervielfachte Spannung nicht erzeugt, wenn er nicht erregt wird. Es ist jedoch schwierig, den Gleichstrom-Konverter mit einer solchen hohen Erregungsspannung von ausserhalb zu versorgen. Beim gezeigten Ausführungsbeispiel erlaubt die Verwendung von Startdioden, wie z. B. parasitäre Dioden der zwei MOSFET's, ein Selbststarten des Gleichstrom-Konverters.

In Fig. 2 sind D_{n1} , D_{n2} , ... D_{n6} und D_{p1} , D_{p2} , ... D_{p6} , welche in den Schaltern S_1 , S_2 und S_3 enthalten sind, solche parasitäre Dioden der MOSFET's. Da die P-N-Übergangszonen in der Herstellung von MOS integrierten Schaltungen einen verhältnismässig kleinen Bereich belegen, besteht die Möglichkeit, dass die parasitären Dioden beschädigt werden, wenn durch diese in Vorwärtsrichtung grosse Ströme fliessen. Demzufolge werden falls nötig, Schutzdioden parallel zu den parasitären Dioden geschaltet. In der Schaltung gemäss Fig. 2 werden dementsprechend Schutzdioden $D_{N1,3}$, D_{N2} und $D_{N4,6}$ parallel zu diesen parasitären Dioden geschaltet. Die Diode $D_{N1,3}$ dient zum Schutze der zwei parasitären Dioden D_{n1} und D_{n3} , während die Diode $D_{N4,6}$ zum Schutze der zwei parasitären Dioden D_{n4} und D_{n6} dient. Die Schutzdioden können vom herkömmlichen P-N Flächentyp sein, da sie nur dazu dienen, die parasitären Dioden vor Beschädigung zu schützen. Die Diode D_{ST} ist eine Diode für spezielle Zwecke zum Starten der Erregung des Gleichstrom-Konverters und ist zwischen dem Verbindungspunkt des Kondensators C_1 mit dem Schalter S_1 und der Speisespannung $-V_{SS}$ geschaltet.

Wenn nun die Speisespannung $-V_{SS}$ angelegt wird und das Ausgangssignal Q der Treiberschaltung DR gleich V_{DD} (= GND) ist, wird der Kondensator C_1 über die Startdiode D_{ST} auf etwa $-V_{SS}$ aufgeladen. In diesem Zeitpunkt, obwohl der Kondensator C_3 über die parasitäre Diode D_{n2} und die Schutzdiode D_{N2} des Schalters 1 von der Speisespannung $-V_{SS}$ aufgeladen wird, wird die resultierende Ladespannung wegen des Vorwärtsspannungsabfalles dieser Dioden etwas kleiner als

$|-V_{SS}|$. Wird mit anderen Worten der Vorwärtsspannungsabfall α berücksichtigt, so wird der Kondensator C_3 auf $|-V_{SS}| - |\alpha|$ aufgeladen. Die Ladespannung $|-V_{SS}| - |\alpha|$ wird als V_{OUT} dem Pegelkonverter LC zugeführt. Falls die Schwellwertspannung $|-V_{th}|$ der MOSFET's im Pegelkonverter LC, der Paarschalter S_1 , S_2 , usw. beim Auslegen des DC-DC-Konverters im Vergleich zu $|-V_{SS}| - |\alpha|$ genügend klein gewählt, so werden die Ausgangssignale Q_H und \bar{Q}_H des Pegelkonverters LC $|-V_{SS}| - |\alpha|$, bzw. V_{DD} (= GND). Die Folge davon ist, dass der Schalter S_1 eingeschaltet wird, um die Diode D_{ST} in den Shuntzustand zu versetzen und den Kondensator C_1 auf den Wert $-V_{SS}$ aufzuladen. Falls nachher die Ausgangssignale Q und \bar{Q} der Treiberschaltung DR variieren, wird die Ladespannung des Kondensators C_3 grösser als $|-V_{SS}|$ und erreicht demzufolge einen Wert, der für die Erregung des Pegelkonverters LC, der Schalter S_1 , S_2 , S_3 , usw. ausreicht. Die Schaltungsanordnung wird über den transienten Spannungsvervielfachungszustand in den Normalzustand versetzt. In diesem Falle kann die Schaltung in den Betriebszustand versetzt werden ohne die Hilfe der parasitären Dioden D_{n1} , D_{n3} und ihrer Schutzdiode $D_{N1,3}$.

Ist jedoch die Impedanz der äusseren Last R_L klein und der Vorwärtsspannungsabfall wegen der parasitären Diode D_{n2} und der Schutzdiode D_{N2} gross, so wird die Ladespannung $|-V_{SS}| - |\alpha|$ des Kondensators C_3 kleiner als die Schwellwertspannung $|-V_{th}|$ der MOSFET's, so dass der Pegelkonverter LC und die Schalter S_1 , S_2 und S_3 nicht in Betrieb gesetzt werden. In diesem Fall wird die Schaltungsanordnung auf die folgende Weise erregt.

Wenn die Speisespannung $-V_{SS}$ angelegt wird und das Ausgangssignal Q der Treiberschaltung DR gleich V_{DD} (= GND) ist, so wird der Kondensator C_1 auf alle Fälle auf eine Spannung von etwa $|-V_{SS}|$ aufgeladen, und zwar unabhängig davon, ob der Schalter S_1 ein- oder ausgeschaltet ist. Unter diesen Umständen ist das Ausgangssignal Q der Treiberschaltung DR gleich $-V_{SS}$, so dass der Kondensator C_3 über die parasitäre Diode D_{n1} des Schalters 1, die parasitäre Diode D_{n3} des Schalters 2 und deren Schutzdiode $D_{N1,3}$ auf die Spannung $|-2V_{SS}| - |\beta|$ aufgeladen wird, wobei β der Vorwärtsspannungsabfall der oben genannten Dioden plus der Vorwärtsspannungsabfall der Startdiode D_{ST} ist. Im allgemeinen ist die Vorwärtsspannung einer üblichen P-N-Flächendiode etwa 0,6 V und die unten stehende Beziehung gilt, wenn die Speisespannung $-V_{SS}$ kleiner ist als $-1,0$ V:

$$|-2V_{SS}| - |\beta| > |V_{SS}| - |\alpha|$$

Wenn die Ladespannung $|-2V_{SS}| - |\beta|$ des Kondensators C_3 oberhalb der Schwellwertspannung $|-V_{th}|$ der Mosfet's im Pegelkonverter LC, der Schalter S_1 , S_2 , usw. ist, so wird der Schalter S_2 eingeschaltet. Anschliessend sind der Pegelkonverter LC und die Schalter S_1 , S_2 , S_3 vollständig eingeschaltet.

Während für die vorhergehenden Ausführungen vorausgesetzt wurde, dass die äussere Last R_L eine kleine Impedanz hat, so wird die oben beschriebene Betriebsweise gleichermaßen erwartet, wenn die Schwellwertspannung der MOSFET's des Pegelkonverters LC und der Schalter S_1 , S_2 , S_3 gleich $|-V_{th}|$ ist. In diesem Fall wird bei der Herstellung von MOS integrierten Schaltungen eine hohe Ausbeute erreicht.

Wie oben erwähnt, wird der Kondensator C_3 auf $|-V_{SS}| - |\alpha|$ aufgeladen, wenn die Speisespannung $-V_{SS}$ angelegt wird und das Ausgangssignal Q der Treiberschaltung DR gleich V_{DD} (= GND) ist. Wenn das Ausgangssignal Q der Treiberschaltung DR gleich $-V_{SS}$ ist, so wird der Kondensator C_3 auf $|-2V_{SS}| - |\beta|$ aufgeladen. Als Folge davon beginnt der Pegelkonverter LC zu arbeiten und die Spannungsvervielfachung wird durch das Schalten der Schalter S_1 , S_2 und S_3 eingeleitet. Unter diesen Umständen wird die Möglichkeit geschaffen, dass

ein grosser Vorwärtsstrom durch die parasitären Dioden D_{n4} und D_{n6} der Schalter S_2 und S_3 fliessen kann, da für eine kurze Zeitperiode über dem Kondensator C_2 eine Spannung grösser als $|-2V_{SS}| - |\beta|$ gebildet werden kann. Die Schutzdiode $D_{N4,6}$, die zu diesen parasitären Dioden parallel geschaltet ist, shuntet den Vorwärtsstrom für Schutzzwecke. Im Normalzustand sind die parasitären Dioden und die Schutzdioden in Gegenrichtung vorgespannt und daher ausser Betrieb wegen der genügend kleinen ON-Widerstände der Schalter S_1, S_2, S_3 .

In Fig. 5 ist die Anordnung einer integrierten Schaltung gezeigt, welche die Schaltungsanordnung gemäss Fig. 2 in einem einzigen Halbleiterchip enthält. In dieser Fig. 5 sind nur der Paarschalter S_1 die Startdiode D_{ST} und die Schutzdiode $D_{N2}, D_{N1,3}$ zum Zwecke der Illustration dargestellt. Aus dieser Fig. 5 geht hervor, dass die P-N Übergangszone der parasitären Dioden, welche in der Source-Region und der Drain-Region des N-Kanal-MOSFET und des P-Kanal-MOSFET des Schalters S_1 vorgesehen ist, verhältnismässig klein ist. Falls daher bei der Herstellung des N-Kanal-MOSFET und des P-Kanal-MOSFET die P-N Übergangszone von den Schutzdioden $D_{N2}, D_{N1,3}$ her gesehen gross gewählt wird, so wird der zulässige Strom in den MOSFET's beträchtlich erhöht, wodurch es sich erübrigt, die Schutzdioden D_{N2} und $D_{N1,3}$ vorzusehen. Mit anderen Worten kann der Betrieb mit Hilfe der parasitären Dioden allein gestartet werden. In dieser Fig. 5 sind P⁺- und eine N⁺-Regionen innerhalb eines N⁻-Substrates als Anschluss für entsprechende Elektroden dargestellt.

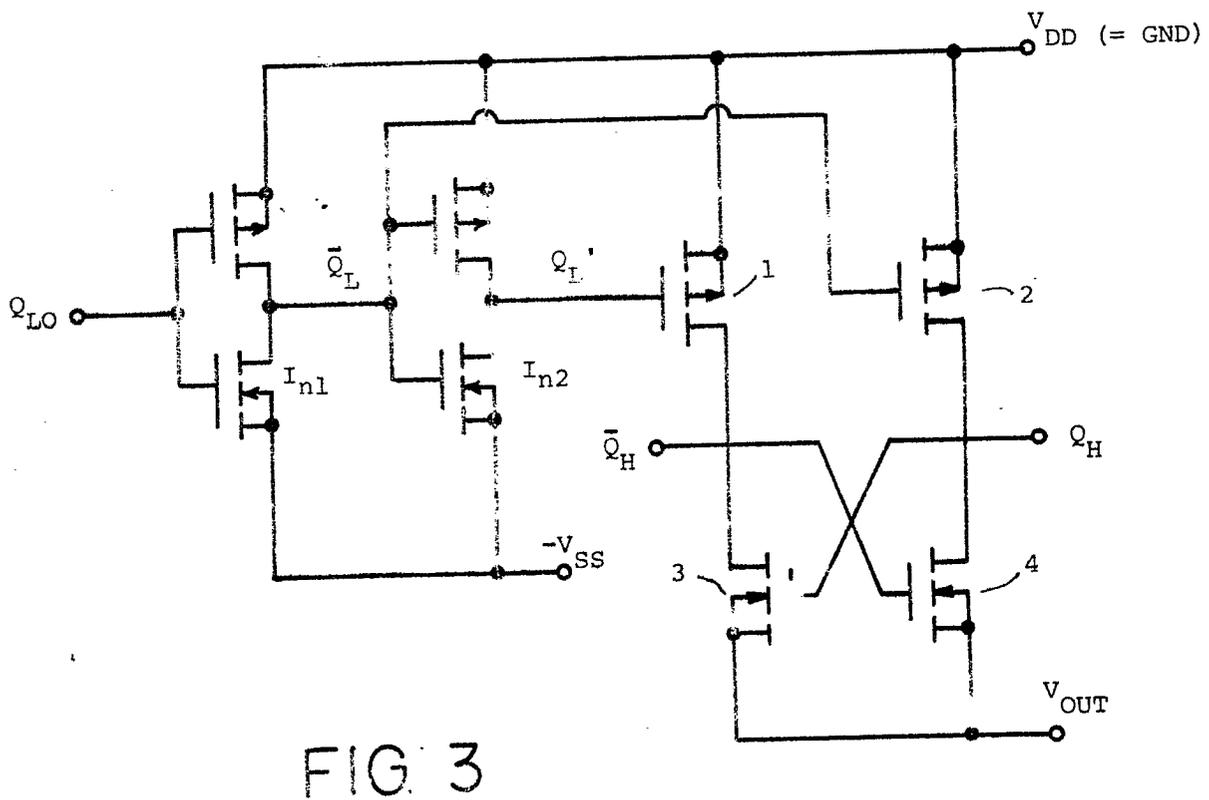
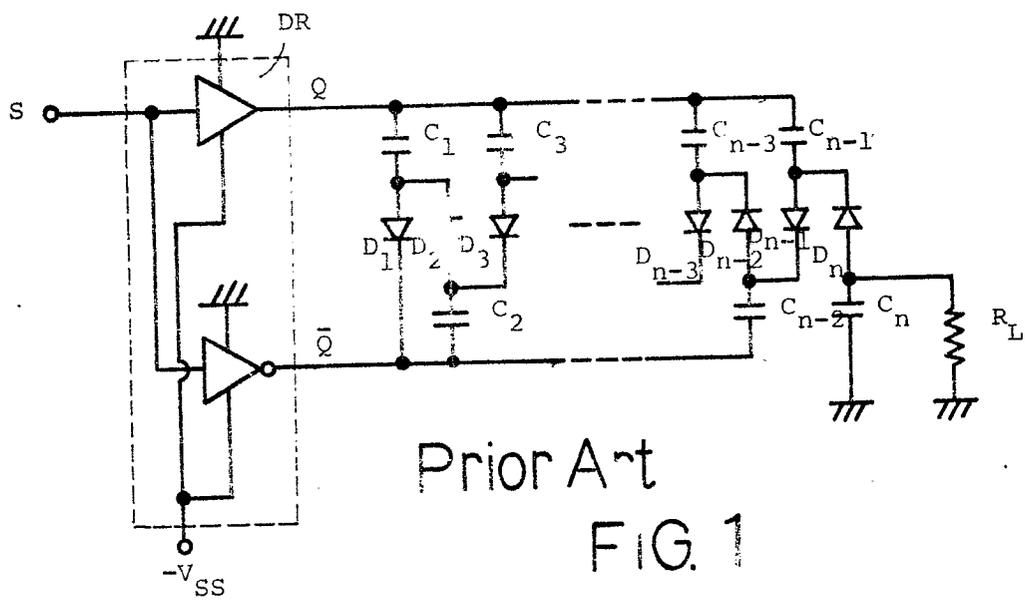
Obwohl im oben erwähnten Ausführungsbeispiel ein Paarschalter bestehend aus P-Kanal und N-Kanal-MOSFET's als Schaltelement verwendet wird, ist es möglich, einen einzigen MOSFET zu verwenden, sofern die Potentialdifferenz zwischen dem Substrat und dem Drain oder der Source im eingeschalteten Zustand nicht variiert. Ein Beispiel eines aus einem einzigen MOSFET gebildeten Schaltelement ist in den Fig. 6 und 7 gezeigt. Die Fig. 6 zeigt einen Dreifach-Spannungsvervielfacher, während die Fig. 7 einen Zweifach-Spannungsvervielfacher zeigt.

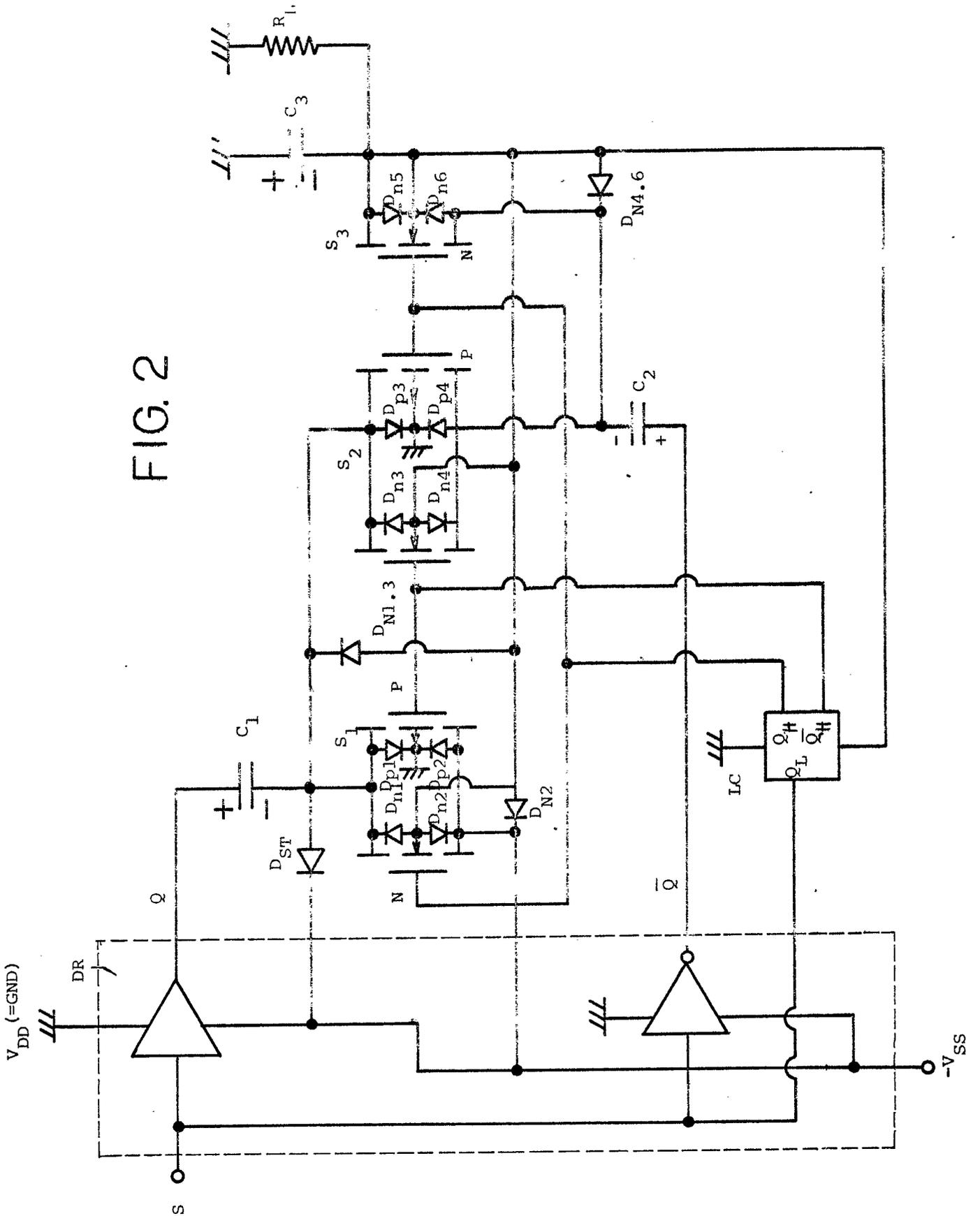
In Fig. 6 weisen die Schalter S_1', S_2' und S_3' einen N-Kanal-MOSFET auf, dessen Drain und dessen Substrat gemeinsam verbunden sind. Die Dioden D_{N2}' und $D_{N4,6}$ haben dieselbe Funktion wie die Startdiode D_{ST} und die Schutzdiode $D_{N1,3}$ der Fig. 2 und sind parallel geschaltet zu einer Kombination der parasitären Diode D_{n2} des Schalters S_1' und der parasitären Dioden D_{n4} und D_{n6} der Schalter S_2' und S_3' . Sie dienen ebenfalls zum Schutze dieser parasitären Dioden. Die Gates der Schalter S_1', S_2' und S_3' empfangen die Ausgangssignale des Pegelkonverters LC, welchem die Ausgangsspannung V_{OUT} zugeführt wird, d. h. die Ladespannung des Kondensators C_3 . Wenn die Schalter S_1', S_2' , usw. im ausgeschalteten Zustand sind, ist das Gatepotential bezüglich des Substrates negativ. In diesem Fall ist jedoch keine Beschädigung der MOSFET's festgestellt worden.

Der Zweifach-Vervielfacher gemäss Fig. 7 entspricht im wesentlichen demjenigen der Fig. 6. Beim gezeigten Ausführungsbeispiel hat die Treiberschaltung DR nur das Ausgangssignal Q zu liefern und die Diode $D_{N,3}''$ dient dazu, die parasitäre Diode D_{n3} des Schalters S_2' vor Beschädigung zu schützen. Im Falle des Zweifach-Vervielfachers ist das Substrat und das Gate des N-Kanal-MOSFET gleich $-2V_{SS}$ und wird daher auf demselben Potential gehalten, wenn der Schalter S_1 ausgeschaltet ist. Um das Problem einer Beschädigung des Gates der MOSFET-Schaltelemente zu lösen, wird wie in Fig. 2 gezeigt ein Paarschalter benötigt, wodurch es ermöglicht wird, das Substrat und das Gate auf demselben Potential zu halten. Es versteht sich, dass der Schalter der letzten Stufe, wie z. B. der Schalter S_3 der Fig. 2, einen einzigen MOSFET aufweisen kann, da im ausgeschalteten Zustand das Substrat und das Gate auf demselben Pegel gehalten werden.

Der Pegelkonverter LC kann auch eine andere Ausbildung erfahren, wie das in Fig. 8 gezeigt ist. Fig. 9 zeigt verschiedene Signale, die im Schaltkreis gemäss Fig. 8 auftreten. Ein Frequenzteiler DV, der aus vier in Serie geschalteten T-Flip-Flop gebildet ist, und AND-Tore A_1, A_2 und A_3 werden mit der Speisespannung $-V_{SS}$ gespeist, während P-Kanal-MOSFET's 5 und 6 und ein Flip-Flop FF mit der Ladespannung V_{OUT} des Kondensators der letzten Stufe, wie z. B. des Kondensators C_3 in Fig. 2, gespeist werden. Dementsprechend weist die Speisespannung $-V_{SS}$ eine extrem begrenzte Impulsbreite auf, und zwar entsprechend der Ausgangssignale Q_O und \bar{Q}_O , wodurch Strom gespart wird, der von Widerständen R_1 und R_2 abgegeben wird, welche in Serie mit dem P-Kanal-MOSFET's 5 und 6, welche durch V_{OUT} erregt werden, geschaltet sind. Die Ausgangssignale Q_L und \bar{Q}_L des Teilers DV können der Treiberschaltung zugeführt werden.

Obwohl das Konzept der vorliegenden Erfindung anhand eines Gleichstrom-Konverters vom Schenkel-Typ beschrieben worden ist, kann diese Erfindung ebenso für einen Cockcroft-Typ angewendet werden wie das in Fig. 10 gezeigt ist. Beide Typen von Gleichstrom-Konvertern können bis zu Dreifach-Vervielfachern im wesentlichen gleich ausgebildet werden. Für einen vierfachen oder grösseren Vervielfacher kann der Gleichstrom-Konverter vom Schenkel-Typ gemäss Fig. 1 dadurch in einen Cockcroft-Typ abgewandelt werden, dass die Kondensatoren der dritten Stufe oder der höheren Stufen in Serie mit den Kondensatoren der vorhergehenden zwei Stufen geschaltet werden. Zum Beispiel wird für einen Vierfach-Vervielfacher, wie das in Fig. 11 gezeigt wird, der Kondensator C_3 der dritten Stufe in Serie mit dem Kondensator C_1 der ersten Stufe geschaltet, wodurch eine Änderung in einen Cockcroft-Typ erzielt wird. In Fig. 11 zeigt eine Verbindung, welche durch gestrichelte Linien A dargestellt ist, einen Vierfach-Vervielfacher vom Schenkel-Typ.





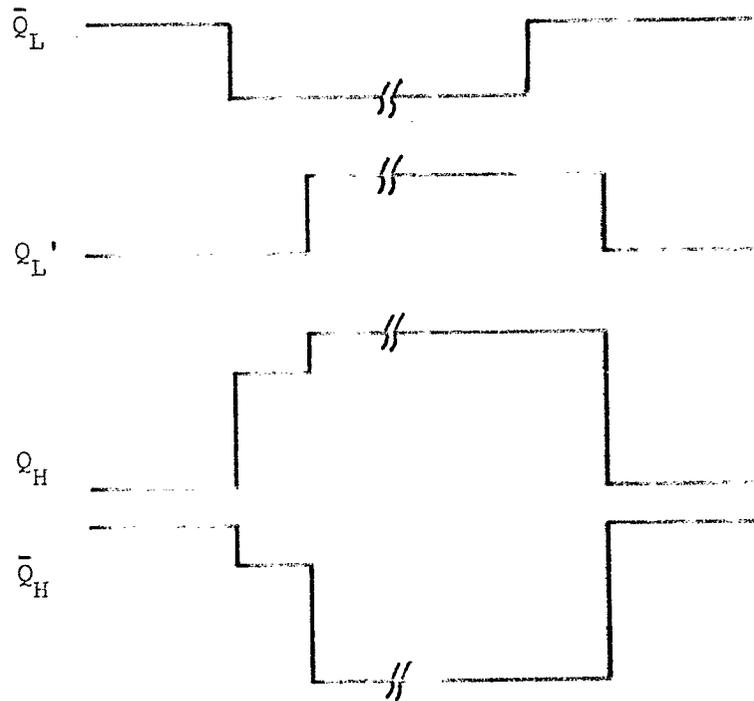


FIG. 4

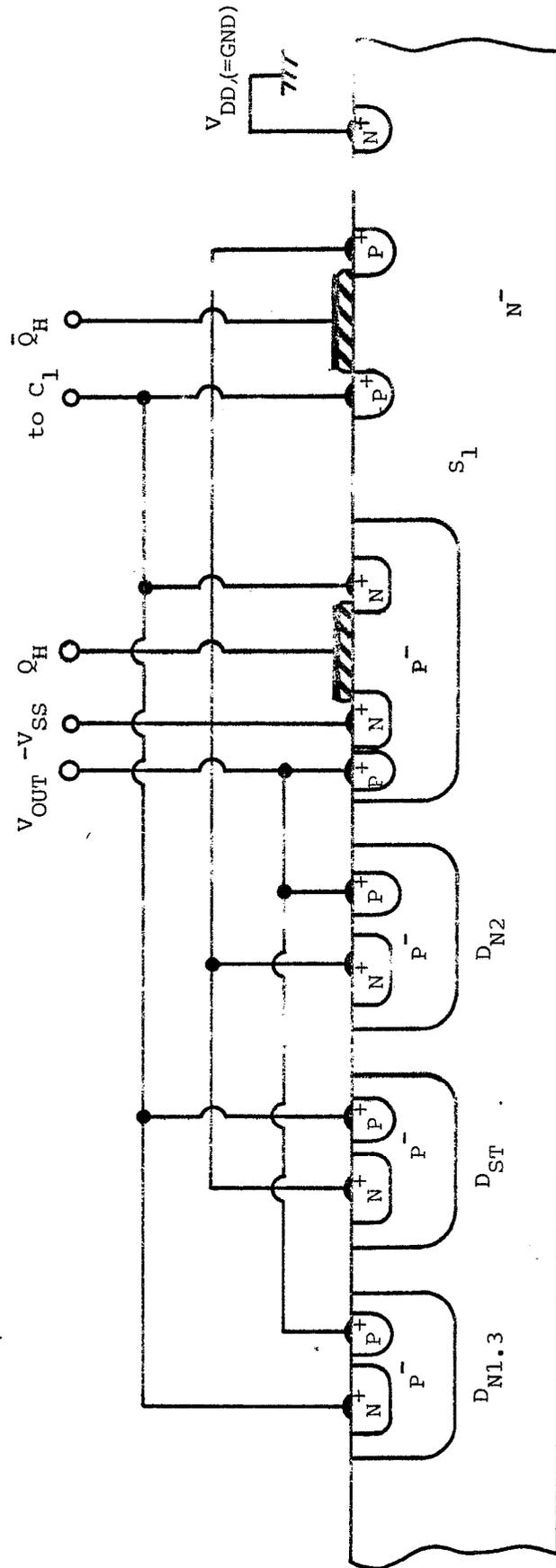


FIG. 5

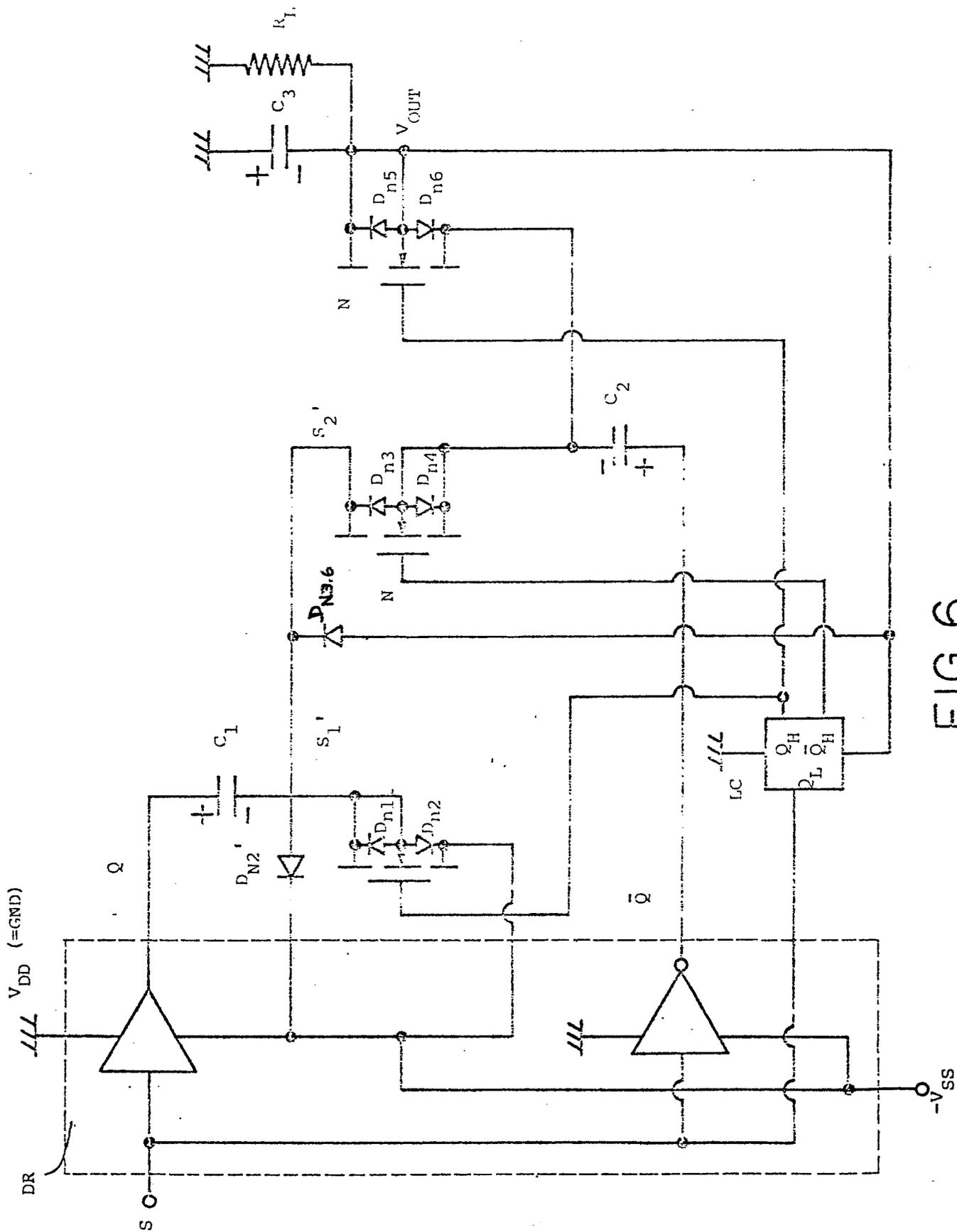
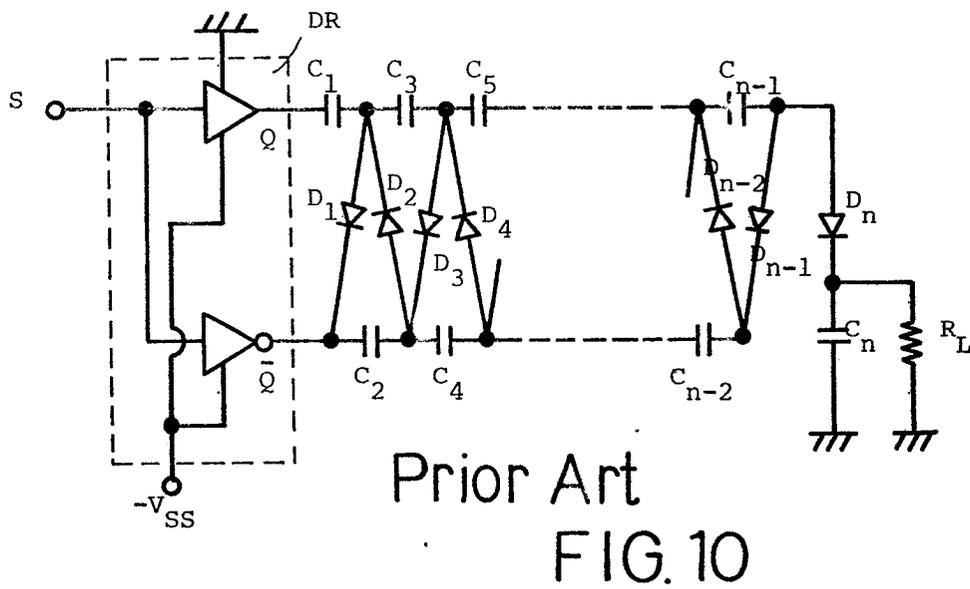
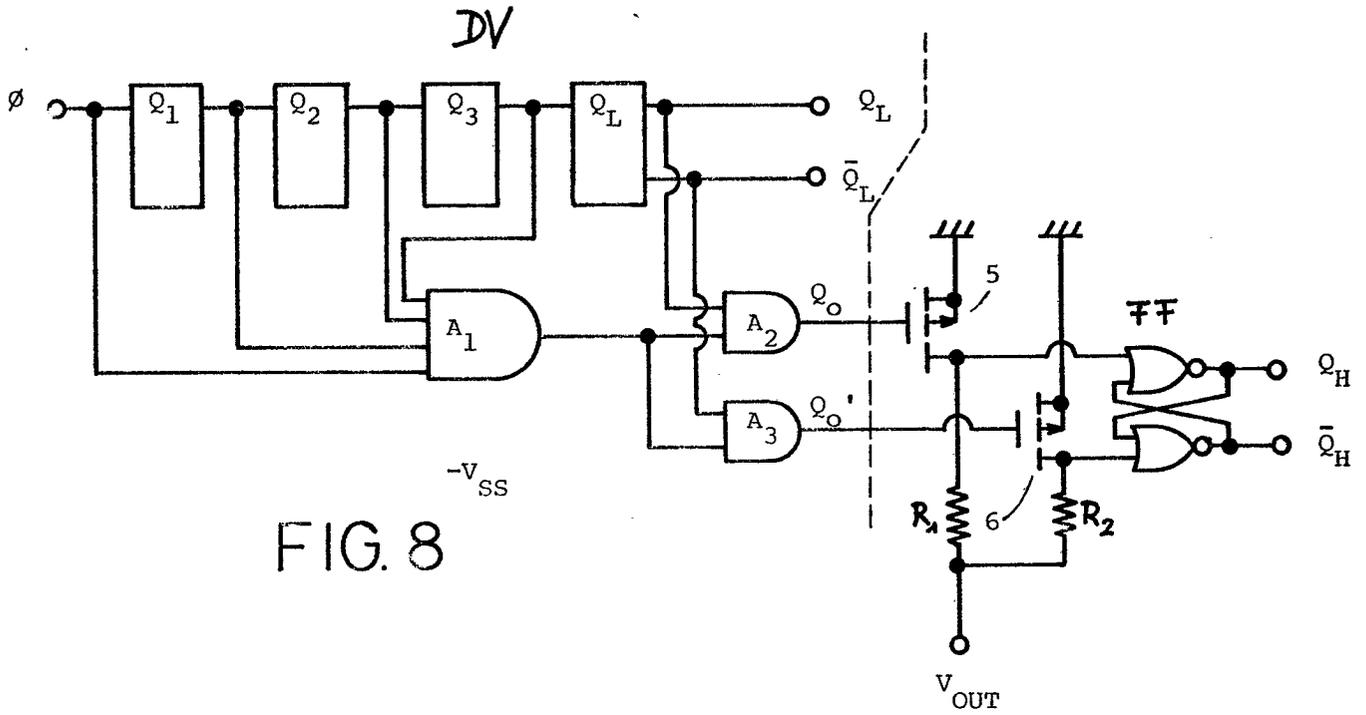


FIG. 6



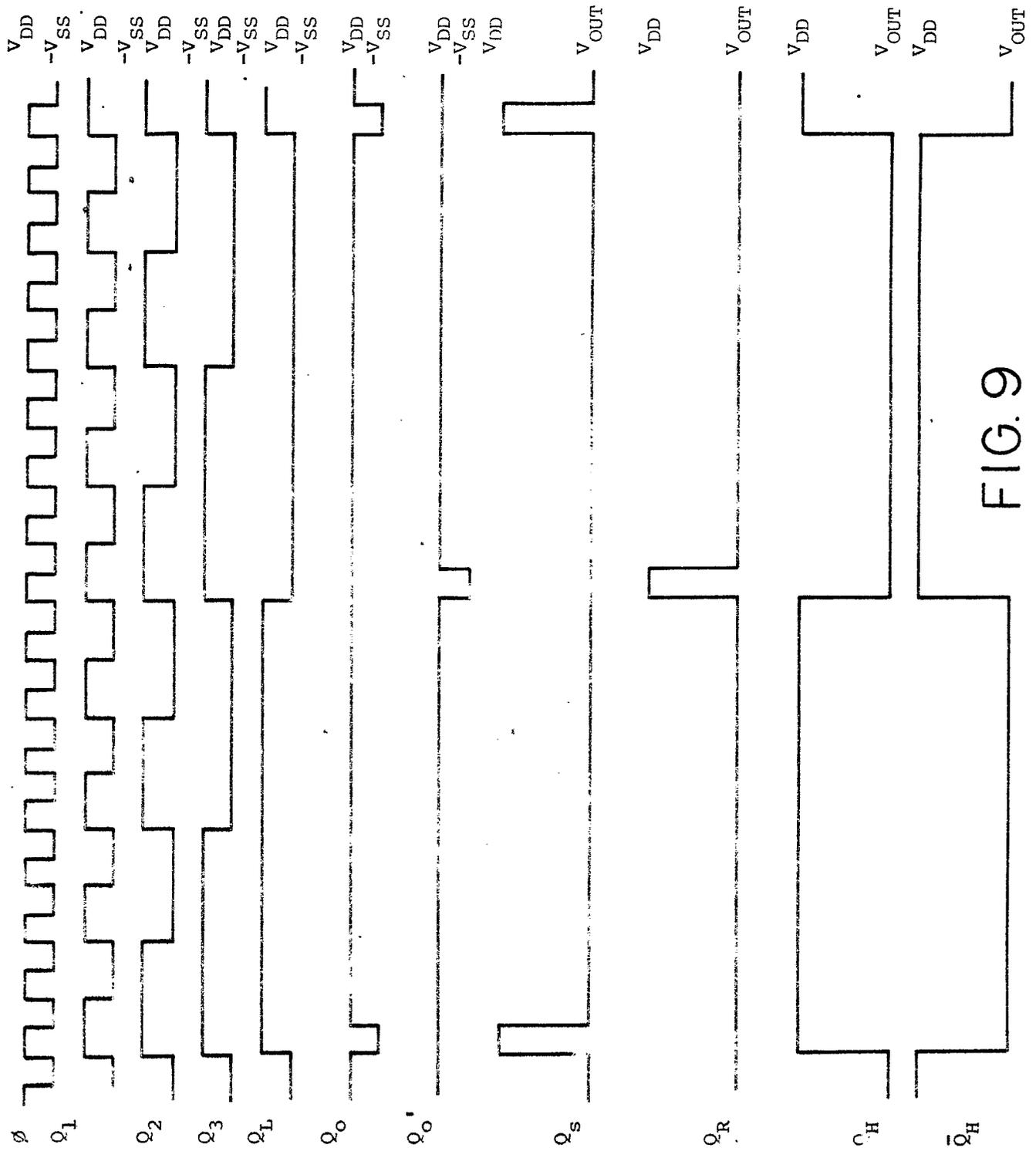


FIG. 9

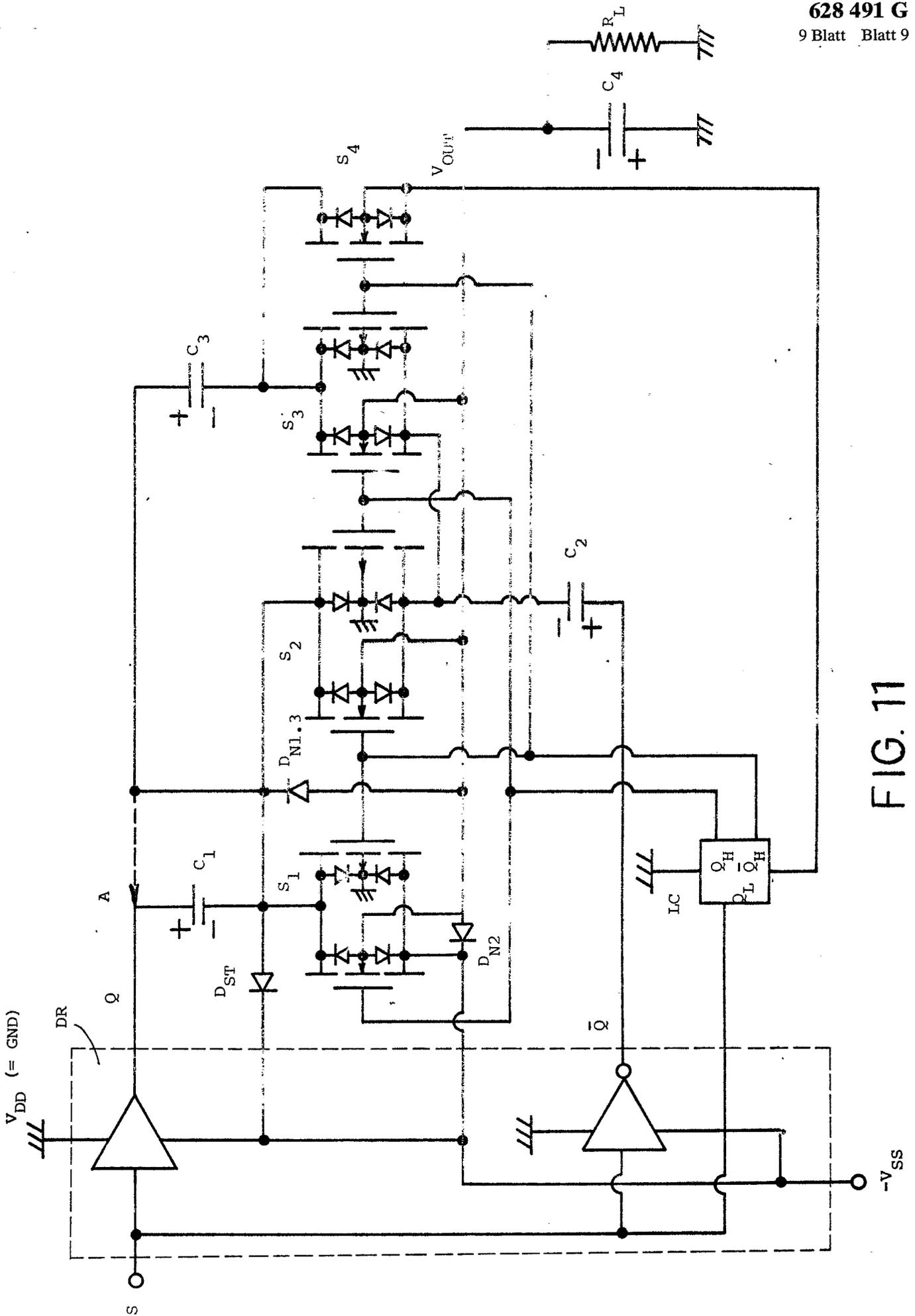


FIG. 11