ČESKOSLOVENSKÁ SOCIALISTICKÁ REPUBLIKA
(19)

ÚŘAD PRO VYNÁLEZY A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

258 992

(11) (B1)

(61)
(23) Výstavní priorita
(22) Přihlášeno 17 06 86
(21) PV 4467-86.S

(51) Int. Cl.[4]
H 03 K 21/00

(40) Zveřejněno 12 02 87
(45) Vydáno 1.11.1989

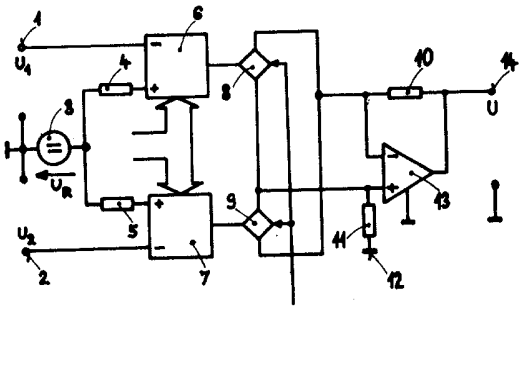
(75)
Autor vynálezu

VRBA KAMIL doc. ing. CSc., BRNO

(54)

Zapojení diferenční čtyřkvadrantové analogově číslicové násobičky

Zapojení se týká diferenční čtyčkvadrantové analogově číslicové násobičky. Podstatou řešení je, že první napětí se zavede na vstup pro záporné referenční napětí prvního číslicově analogového převodníku (6) a druhé napětí se zavede na vstup pro záporné referenční napětí druhého číslicově analogového převodníku (7). Na číslicové vstupy obou číslicově analogových převodníků (6, 7) se přivede kódová kombinace úměrná absolutní hodnotě násobeného signálu. Informace o znaménku tohoto signálu se zavede na řídicí vstupy obou elektronických přepínačů (8, 9). V závislosti na přepnutí těchto elektronických přepínačů (8, 9) jsou přímé proudové výstupy číslicově analogových převodníků (6, 7) střídavě připojovány k invertujícímu nebo neinvertujícímu vstupu rozdílového převodníku proudu na napětí s operačním zesilovačem (13). Výstupní napětí je úměrné součinu rozdílu prvního a druhého napětí s číslicově zadaným signálem. Zapojení má obecné využití pro přístrojové a průmyslové aplikace, zejména ho lze využít jako stavební jednotku pro realizaci kmitočtových analyzátorů využívajících principu Fourierovy analýzy nebo pro realizaci korelátorů.



258 992

Vynález se týká zapojení diferenční čtyřkvadrantové analogově číslicové násobičky.

Je známo několik uspořádání číslicově analogových čtyřkvadrantových násobiček. Uspořádání se liší podle typu použitého násobicího číslicově analogového převodníku.

První z nich využívá číslicově analogový převodník, který sestává pouze z rezistorové váhové sítě a elektronických spínačů. Kódová kombinace odpovídající jednomu z násobených signálů se přivede na číslicový vstup číslicově analogového převodníku a druhý signál, kterým se má násobit, se přivede na vstup pro referenční napětí. Přímý proudový výstup číslicově analogového převodníku se převede na napětí pomocí převodníku proudu na napětí s operačním zesilovačem. Toto napětí se pak sečte se signálem, kterým se má násobit, ve sčítacím zesilovači s dalším operačním zesilovačem. Na výstupu dostáváme napětí, které je úměrné součinu násobených signálů.

Jiná modifikace tohoto uspořádání využívá ke své činnosti i komplementární proudový výstup číslicově analogového převodníku, který se pomocí převodníku proudu na napětí s operačním zesilovačem převede na odpovídající napětí. Toto napětí je přivedeno do sčítacího zesilovače s operačním zesilovačem, který současně slouží jako převodník přímého proudového výstupu číslicově analogového převodníku na napětí. Na výstupu opět dostáváme napětí úměrné součinu násobených signálů, přičemž vstupní signály mohou být obou polarit.

Nevýhodou obou uspořádání je snížení přesnosti násobení, protože 1 bit vstupní kódové kombinace je nutno vyhradit in-

formaci o znaménku tohoto signálu. 258 992

Další uspořádání využívá ke své činnosti opět číslicově analogový převodník, sestávající pouze z rezistorové váhové sítě a elektronických spínačů. Na číslicový vstup číslicově analogového převodníku se přivádí kódová kombinace úměrná absolutní hodnotě prvního vstupního signálu, přičemž do vstupu pro referenční napětí se zavádí druhý ze signálů. Přímý proudový výstup číslicově analogového převodníku se pomocí operačního zesilovače převede na napětí. Vynásobení znaménkem prvního ze signálů se provádí až v následném střídači sestávajícím z elektronického přepínače a jednoho nebo pro přesnější účely ze dvou operačních zesilovačů. Při tomto uspořádání nedochází ke snížení přesnosti, protože informace o znaménkovém bitu prvního ze signálů vstupuje až do elektronického střídače.

Nevýhodou tohoto uspořádání je skutečnost, že zapojení je vázáno na použití číslicově analogového převodníku, sestávajícího pouze z váhových rezistorů a elektronických spínačů. V některých případech může být na závadu velký počet operačních zesilovačů.

V případech, kdy je nutno použít jako stavebního prvku násobičky číslicově analogový převodník využívající ke své činnosti přepínané zdroje proudu, je situace složitější, protože u těchto převodníků je možno aplikovat do vstupu pro referenční napětí signál pouze jedné polarity, např. převodníky čs. produkce MDAC08, MDAC566. Přesněji řečeno vstupy pro kladné a záporné referenční napětí jsou vyvedeny na samostatné svorky. Proto je nutno použít ke konstrukci čtyřkvadrantové násobičky dva číslicově analogové převodníky. Vstupní kódová informace o jednom z násobených signálů se zavádí současně do obou číslicově analogových převodníků. Napětí, kterým chceme násobit se zavede na vstup pro záporné referenční napětí prvního z číslicově analogových převodníků. Vstup pro záporné referenční napětí druhého číslicově analogového převodníku se připojí na nulový potenciál. Připojíme-li však i tento vstup na nějaké

napětí, bude násobička pracovat jako diferenční čtyřkvadrantová. Přímý proudový výstup prvního číslicově analogového převodníku je spojen s komplementárním výstupem druhého číslicově analogového převodníku a s invertujícím vstupem rozdílového převodníku proudu na napětí s operačním zesilovačem. Komplementární proudový výstup prvního číslicově analogového převodníku je spojen s přímým proudovým výstupem druhého číslicově analogového převodníku a s neinvertujícím vstupem rozdílového převodníku proudu na napětí.

Nevýhodou tohoto uspořádání je opět skutečnost, že znaménkovému bitu je nutno ve vstupní kódové kombinaci vyhradit 1 bit, čímž se snižuje dosažitelná přesnost násobičky.

Uvedené nevýhody do značné míry odstraňuje zapojení diferenční čtyřkvadrantové analogově číslicové násobičky podle vynálezu, tvořené dvěma číslicově analogovými převodníky, elektronickými přepínači a operačním zesilovačem. Jeho podstatou je, že číslicový vstup prvního číslicově analogového převodníku je propojen s číslicovým vstupem druhého číslicově analogového převodníku, vstup záporného referenčního napětí prvního číslicově analogového převodníku je spojen s invertující vstupní svorkou a vstup záporného referenčního napětí druhého číslicově analogového převodníku s neinvertující vstupní svorkou. Vstup kladného referenčního napětí prvního číslicově analogového převodníku je přes první referenční rezistor spojen se zdrojem referenčního napětí a taktéž vstup kladného referenčního napětí druhého číslicově analogového převodníku je přes druhý referenční rezistor spojen se zdrojem referenčního napětí. Přímý proudový výstup prvního číslicově analogového převodníku je spojen se vstupem prvního elektronického přepínače, jehož první výstup je spojen s invertujícím vstupem operačního zesilovače a druhý výstup s neinvertujícím vstupem operačního zesilovače. Obdobně přímý proudový výstup druhého číslicově analogového převodníku je spojen se vstupem druhého elektronického přepínače, jehož první výstup je spojen s neinvertujícím vstupem operačního zesilovače a druhý výstup s invertujícím vstupem operačního zesilovače. Řídící vstupy obou elektronic-

kých přepínačů jsou připojeny na výstup informace o znaménku násobeného signálu. Mezi neinvertující vstup operačního zesilovače a společný vodič je zapojen rezistor a mezi invertující vstup operačního zesilovače a jeho výstup je zapojen zpětnovazební rezistor. Výstup operačního zesilovače je spojen s výstupní svorkou.

Výhody zapojení diferenční čtyřkvadrantové analogově číslicové násobičky podle vynálezu spočívají zejména v tom, že nedochází ke snížení přesnosti násobení, protože znaménkovému bitu číslicového signálu není nutno ve vstupní kódové kombinaci vyhrazovat zvláštní místo. Informace o znaménku se zavádí až za číslicově analogové převodníky. Další výhodou uspořádání je okolnost, že elektronické přepínače jsou zařazeny přímo do proudových výstupů číslicově analogových převodníků a proto se neuplatňují jejich nežádoucí reálné vlastnosti jako je zbytkový odpor přepínače v sepnutém stavu a změny tohoto zbytkového odporu v závislosti na protékajícím proudu či na teplotě. Výhodou také je, že mimo operace násobení obvod umožňuje také realizovat nejprve rozdíl obou signálů, a ten pak násobit třetím signálem.

Vynález bude v dalším blíže popsán podle přiloženého obrázku, na němž je znázorněno příkladné provedení zapojení diferenční čtyřkvadrantové analogově číslicové násobičky.

Zapojení využívá dvou číslicově analogových převodníků 6, 7. Číslicový vstup prvního číslicově analogového převodníku 6 je propojen s číslicovým vstupem druhého číslicově analogového převodníku 7. Vstup záporného referenčního napětí prvního číslicově analogového převodníku 6 je spojen s invertující vstupní svorkou 1 a vstup záporného referenčního napětí druhého číslicově analogového převodníku 7 s neinvertující vstupní svorkou 2. Vstup kladného referenčního napětí prvního číslicově analogového převodníku 6 je přes první referenční rezistor 4 spojen se zdrojem 3 referenčního napětí. Taktéž vstup kladného referenčního napětí druhého číslicově analogového převodníku 7 je přes druhý referenční rezistor 5 spojen se zdrojem 3 referenč-

ního napětí. Přímý proudový výstup prvního číslicově analogového převodníku 6 je spojen se vstupem prvního elektronického přepínače 8, jehož první výstup je spojen s invertujícím vstupem operačního zesilovače 13 a druhý výstup s neinvertujícím vstupem operačního zesilovače 13. Obdobně přímý proudový výstup druhého číslicově analogového převodníku 7 je spojen se vstupem druhého elektronického přepínače 9, jehož první výstup je spojen s neinvertujícím vstupem operačního zesilovače 13 a druhý výstup s invertujícím vstupem operačního zesilovače 13. Mezi neinvertující vstup operačního zesilovače 13 a společný vodič 12 je zapojen třetí rezistor 11 amezi invertující vstup operačního zesilovače 13 a jeho výstup je zapojen zpětnovazební rezistor 10. Výstup operačního zesilovače 13 je spojen s výstupní svorkou 14.

V činnosti se první napětí přivede na invertující vstupní svorku 1 proti společnému vodiči 12 a druhé napětí na neinvertující vstupní svorku 2 opět proti společnému vodiči 12. Na číslicové vstupy obou číslicově analogových převodníků 6, 7 se přivede kódová kombinace D úměrná absolutní hodnotě násobeného signálu. Informace ZNA o znaménku tohoto signálu se zavede na řídící vstupy obou elektronických přepínačů 8, 9. Budou-li oba elektronické přepínače 8, 9 signálem ZNA přepnuty do první polohy, bude pro výstupní napětí U odebírané z výstupní svorky 14 proti společnému vodiči 12 platit

$$U \sim - D_{10} /U_1 - U_2/,$$

kde U_1 značí první napětí přivedené na invertující vstupní svorku 1 proti společnému vodiči 12, U_2 druhé napětí přivedené na neinvertující vstupní svorku 2 proti společnému vodiči 12 a D_{10} dekadický ekvivalent kódové kombinace D úměrný absolutní hodnotě uvedeného signálu. Při přepnutí obou elektronických přepínačů 8, 9 do druhé polohy bude platit

$$U \sim D_{10} /U_1 - U_2/,$$

přičemž význam veličin je shodný jako v předchozím případě.

Použijeme-li příkladně pro realizaci zapojení diferenční čtyřkvadrantové analogově číslicové násobičky podle vynálezu

osmibitové binární číslicově analogové převodníky a budou-li odpory všech rezistorů 4, 5, 10, 11 shodné, lze pro výstupní napětí odvodit vztah

$$U = - \frac{D_{10}}{256} \quad /U_1 - U_2/,$$

resp. po přepnutí obou elektronických přepínačů 8, 9 signálem ZNA bude

$$U = \frac{D_{10}}{256} \, /U_1 - U_2/.$$

Přitom dekadický ekvivalent D_{10} osmibitového binárního čísla je z intervalu celých čísel 0 až 255.

Pro správnou činnost násobičky musí být splněny následující podmínky

$$U_R > U_1 , \qquad U_R > U_2 .$$

Zde U_R značí napětí zdroje 3 referenčního napětí a význam veličin U_1, U_2 je shodný jako v předchozím. S výhodou je možno jako zdroj 3 referenčního napětí použít neznázorněné kladné napájecí napětí celého zařízení. Na kolísání napětí U_R zdroje 3 referenčního napětí totiž příliš nezáleží, protože veličina U_R nevstupuje do výsledných vztahů pro výstupní napětí.

Má-li zapojení diferenční čtyřkvadrantové analogově číslicové násobičky podle vynálezu pracovat jako normální čtyřkvadrantová násobička, stačí neinvertující vstupní svorku 2 spojit se společným vodičem 12 a násobičku budit do invertující vstupní svorky 1. Obdobně lze spojit invertující vstupní svorku 1 se společným vodičem 12 a násobičku budit do neinvertující vstupní svorky 2.

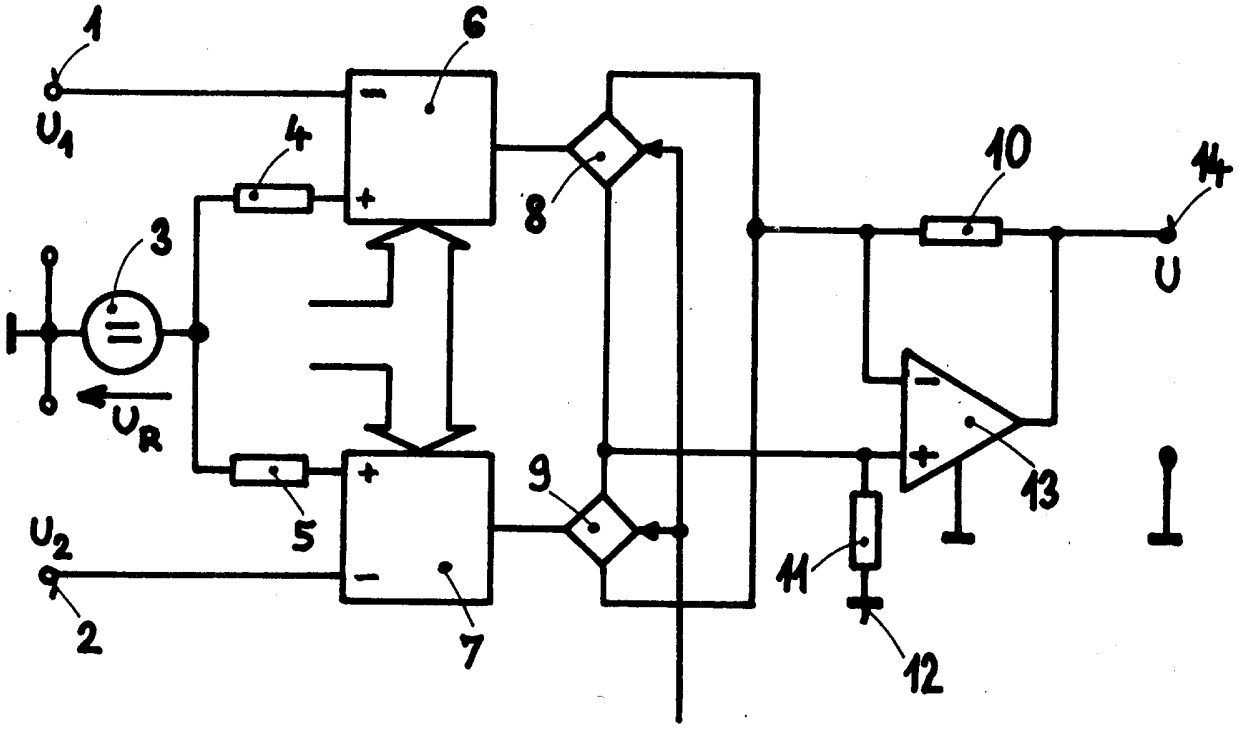
Zapojení diferenční čtyřkvadrantové analogově číslicové násobičky podle vynálezu má obecné využití pro přístrojové a průmyslové aplikace. Zejména lze zapojení použít jako stavební jednotku kmitočtových analyzátorů pracujících na principu Fourierovy analýzy signálu. Obdobně lze zapojení použít jako stavební jednotku korelátorů.

PŘEDMĚT VYNÁLEZU

258 992

Zapojení diferenční čtyřkvadrantové analogově číslicové násobičky, tvořené dvěma číslicově analogovými převodníky, dvěma elektronickými přepínači a operačním zesilovačem, vyznačující se tím, že číslicový vstup prvního číslicově analogového převodníku /6/ je propojen s číslicovým vstupem druhého číslicově analogového převodníku /7/, vstup záporného referenčního napětí prvního číslicově analogového převodníku /6/ je spojen s invertující vstupní svorkou /1/ a vstup záporného referenčního napětí druhého číslicově analogového převodníku /7/ s neinvertující vstupní svorkou /2/, vstup kladného referenčního napětí prvního číslicově analogového převodníku /6/ je přes první referenční rezistor /4/ spojen se zdrojem /3/ referenčního napětí a taktéž vstup kladného referenčního napětí druhého číslicově analogového převodníku /7/ je přes druhý referenční rezistor /5/ spojen se zdrojem /3/ referenčního napětí, přímý proudový výstup prvního číslicově analogového převodníku /6/ je spojen se vstupem prvního elektronického přepínače /8/, jehož první výstup je spojen s invertujícím vstupem operačního zesilovače /13/ a druhý výstup s neinvertujícím vstupem operačního zesilovače /13/, přímý proudový výstup druhého číslicově analogového převodníku /7/ je spojen se vstupem druhého elektronického přepínače /9/, jehož první výstup je spojen s neinvertujícím vstupem operačního zesilovače /13/ a druhý výstup s invertujícím vstupem operačního zesilovače /13/ a řídící vstupy obou elektronických přepínačů /8, 9/ jsou připojeny na výstup informace o znaménku násobeného signálu, přičemž mezi neinvertující vstup operačního zesilovače /13/ a společný vodič /12/ je zapojen rezistor /11/ a mezi invertující vstup operačního zesilovače /13/ a jeho výstup je zapojen zpětnovazební rezistor /10/ a výstup operačního zesilovače /13/ je spojen s výstupní svorkou /14/.

1 výkres


1
6
U_1
4
10
14
8
3
U
U_R
9
13
U_2
5
11
2
7
12