

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4175384号
(P4175384)

(45) 発行日 平成20年11月5日(2008.11.5)

(24) 登録日 平成20年8月29日(2008.8.29)

(51) Int.Cl.		F I	
G09G	3/36	(2006.01)	G09G 3/36
G02F	1/133	(2006.01)	G02F 1/133 505
G09G	3/34	(2006.01)	G09G 3/34 J
G09G	3/20	(2006.01)	G09G 3/20 642F
			G09G 3/20 612R

請求項の数 10 (全 19 頁)

(21) 出願番号	特願2006-137410 (P2006-137410)	(73) 特許権者	304053854 エプソンイメージングデバイス株式会社 長野県安曇野市豊科田沢6925
(22) 出願日	平成18年5月17日(2006.5.17)	(74) 代理人	100095728 弁理士 上柳 雅誉
(65) 公開番号	特開2007-310051 (P2007-310051A)	(74) 代理人	100107261 弁理士 須澤 修
(43) 公開日	平成19年11月29日(2007.11.29)	(72) 発明者	小橋 裕 東京都港区浜松町二丁目4番1号 三洋エ プソンイメージングデバイス株式会社内
審査請求日	平成19年12月14日(2007.12.14)	審査官	福村 拓

最終頁に続く

(54) 【発明の名称】 電子回路、電気光学装置およびこれを備える電子機器

(57) 【特許請求の範囲】

【請求項1】

基板上に薄膜ポリシリコンを能動層に用いたトランジスターを備えた電子回路であって、
 測定量を電流量に変換するセンサーと、
 前記電流量に応じた電圧に変換する電流電圧変換回路と、
 前記電流電圧変換回路で変換された前記電圧を検出し所定の信号を出力する電圧検出回路とを備え、
 前記電流電圧変換回路は、蓄積回路と、該蓄積回路の容量値を切り替えることで該電流電圧変換回路の電流電圧変換レンジを切り替えるレンジ切替回路と、前記電流電圧変換レンジに応じて前記蓄積回路に供給するリセット電位を切り替えるリセット電位切替回路とを具備したことを特徴とする電子回路。

【請求項2】

前記蓄積回路は、前記センサーに接続される第1の容量素子及び第2の容量素子を備え、
 前記レンジ切替回路は、レンジ切り替え信号に応じて、前記第1の容量素子と前記第2の容量素子のいずれか一方、あるいは両方を前記センサーと電氣的に接続することを特徴とする請求項1に記載の電子回路。

【請求項3】

前記蓄積回路に接続され、所定のタイミングで前記第1の容量素子及び前記第2の容量

素子にリセット電位を書き込むための第1のスイッチ素子を備え、

前記第1のスイッチ素子には、前記リセット電位切替回路が接続されることを特徴とする請求項2に記載の電子回路。

【請求項4】

前記蓄積回路は薄膜ポリシリコンを能動層に用いた容量用トランジスタを有してなり、前記レンジ切り替え信号は前記容量用トランジスタのソース電極及びドレイン電極に接続されてなり、前記センサーの他の一端は前記容量用トランジスタのゲート電極に接続されてなることを特徴とする請求項2に記載の電子回路。

【請求項5】

前記センサーは前記容量用トランジスタの能動層と同一層である薄膜ポリシリコンを能動層としたPIN接合ダイオード又はPN接合ダイオードであり、前記測定量は光照度であることを特徴とする請求項1乃至請求項4のいずれか一項に記載の電子回路。

10

【請求項6】

前記センサーは前記容量用トランジスタの能動層と同一層である薄膜ポリシリコンを用いた抵抗体であり、前記測定量は温度であることを特徴とする請求項1乃至請求項4のいずれか一項に記載の電子回路。

【請求項7】

前記電圧検出回路は互いに同じ回路構成を有した複数のコンパレータ回路であり、異なる比較基準電位を与えられていることを特徴とする請求項1乃至請求項6のいずれか一項に記載の電子回路。

20

【請求項8】

前記電圧検出回路は複数のCMOSインバータ又はCMOSクロックド・インバータで構成され、前記CMOSインバータ又は前記CMOSクロックド・インバータを構成するNチャンネル型トランジスタのチャンネル幅とPチャンネル型トランジスタのチャンネル幅の比が異なることを特徴とする請求項1乃至請求項7のいずれか一項に記載の電子回路。

【請求項9】

請求項1乃至請求項8のいずれか一項に記載の電子回路を備えたことを特徴とする電気光学装置。

【請求項10】

少なくとも、請求項9に記載の前記電気光学装置と、該電気光学装置に表示する表示情報を処理する表示情報処理回路とを備えたことを特徴とする電子機器。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電子回路、電気光学装置、およびこれを備える電子機器に関し、特に、薄膜ポリシリコン形成技術を用いて基板上に形成される回路や該回路を用いた液晶表示装置、該液晶表示装置を備えた電子機器に関する。

【背景技術】

【0002】

近年、低温ポリシリコン形成技術を用いてガラス基板上に各種薄膜トランジスタ回路を形成する、いわゆるSystem On Glass (SOG) 技術がさかんに開発されている。例えば液晶ディスプレイのガラス基板上にドライバ回路を内蔵するモノシリックドライバなどである。

40

【0003】

System On Glass (SOG) 技術の応用の一つとしてセンサーとそのセンシング回路をガラス基板上に形成することが考えられる。例えば液晶ディスプレイを構成する透明基板上に光センサーとセンシング回路とを内蔵し、外光の状態を検出してその結果によってバックライトの照度をコントロールするように構成すれば環境にかかわらず、液晶の視認状態を最良に保つことができる。その他、温度センサー、ジャイロセンサー、傾きセンサー

50

など、ガラス基板上に形成することでメリットのあるセンサーは数多い。一般的にこれらのセンサーの出力はアナログ信号であって、これをガラス基板上に形成したデジタルロジック回路で処理し、適切な制御に用いるためにはA/D変換回路で信号をデジタル変換することが必要となる。

【0004】

図12は従来の電流デバイスのA/D変換回路の例である。

電流デバイスのセンサー1は、一端を電源電位VDに、もう一端(このノードをNode-Aとし、その電位をVAとする)をトランジスタ2のドレイン及びゲート電極に接続されてなる。トランジスタ2のソース電極は電源電位VSに接続される。また、Node-Aはコンパレータ回路3に接続されている。

10

【0005】

電流デバイスのセンサー1は、センスする対象の物理量及び電源電位VDとNode-Aとの間にかかる電圧(VD-VA)によって電源電位VDとNode-Aとの間に流れる電流量Isenseが変化する。

【0006】

トランジスタ2のゲート・ソース間電位Vgs=VA-VSであって、ドレイン・ソース間電位Vds=VA-VSであるのでVds=Vgs、ゆえにトランジスタ2の閾値電圧Vth>0であればVds>Vgs-Vthとなり、このトランジスタ2はVth<VA-VSであれば常にトランジスタ2は飽和領域で動作する。飽和領域での一般的なMOSトランジスタ特性の次の(式1)で示される。

20

【0007】

【数1】

$$I_{ds} = \frac{W}{2L} \times \mu \times C0 \times (V_{gs} - V_{th})^2 \dots\dots\dots (式1)$$

ここで、Wはトランジスタのチャンネル幅、Lはチャンネル長、μは移動度、C0はゲート容量をそれぞれ表す。キルヒホッフの法則からIsense=Idsは明らかであるので、次の(式2)が成り立つ。

【0008】

【数2】

$$I_{sense} = \frac{W}{2L} \times \mu \times C0 \times (V_{gs} - V_{th})^2 \dots\dots\dots (式2)$$

(式2)を変形して(式3)を得る。

【0009】

【数3】

$$V_{gs} = \sqrt{\frac{I_{sense} \times 2L}{W \times \mu \times C0}} + V_{th} \dots\dots\dots (式3)$$

40

VA=Vgs+VSであるから、(式4)が導かれる。

【0010】

【数4】

$$VA = \sqrt{\frac{I_{sense} \times 2L}{W \times \mu \times C0}} + V_{th} + VS \dots\dots\dots (式4)$$

ここで電流量Isenseが電位VAによらないと仮定すれば、容易に電位VAから電流量Isenseを得ることができる。

【0011】

50

このような仮定が成り立つセンサーデバイスとして、例えばPN接合ダイオードあるいはPIN接合ダイオードを用いた光センサーデバイスがあげられる。このようなデバイスに逆バイアスを印加すると、電流量 I_{sense} は一定の範囲であれば光照度に比例した電流の流れる定電流源となるので、(式5)のようになる。

【0012】

【数5】

$$VA = \sqrt{\frac{2L \times I_{sense}}{W \times \mu \times C0}} + V_{th} + VS \dots\dots\dots (式5)$$

10

すなわち、次の(式6)で電位VAから電流量 I_{sense} が求まる。

【0013】

【数6】

$$I_{sense} = (VA - V_{th} - VS)^2 \times \frac{W \times \mu \times C0}{2L} \dots\dots\dots (式6)$$

【0014】

ここでNode-Aの電位VAはコンパレータ回路3に入力される。図13はコンパレータ回路3の回路構成であって、入力電位 V_{in} と基準電位 V_{ref} とを比較して $V_{in} (=VA) > V_{ref}$ ならHigh電位 (VD)、 $V_{in} (=VA) < V_{ref}$ ならLow電位 (VS) をOutへ出力する回路である。ゆえに、コンパレータ回路3に基準電位 V_{ref} を与え、出力信号OUTの端子のデジタル出力結果を参照すれば電位VAが基準電位 V_{ref} より上か下かがわかる。この際、256階調でデジタル変換したければコンパレータ回路3を255個並列配置し、それぞれに異なった基準電位 V_{ref} を与えればよい。あるいは、基準電位 V_{ref} に255STEPの階段波を入力し、出力結果をメモリしていけば同様の変換が可能である。どちらを選択するかは回路面積や消費電力、サンプリングレートとの関係で決めればよい。また、両者の折中案を採用することも無論可能である。すなわち、各々レベルの異なる16個の15STEP階段波をそれぞれ16個のコンパレータに入力してやれば256階調がデジタル変換することができる。

20

30

【0015】

なお、図13のトランジスタ3aとトランジスタ3b、トランジスタ3cとトランジスタ3dは互いに同じサイズの素子であることが望ましい。例えばトランジスタ3a, 3b, 3c, 3d全てチャンネル幅 $W = 10 \mu m$ 、チャンネル長 $= 6 \mu m$ とすればよい。

【0016】

このようにして電位VAが一定範囲で求まるので、そこから(式6)を使えば電流量 I_{sense} がわかり、したがって求める物理量、例えば照度がわかる。すなわち、センスした結果をA/D変換できるのである。

【0017】

また、センサー1の電流量 I_{sense} が一定ではなく、電圧 ($VD - VA$) の関数となるセンサーであっても同じ電子回路でA/D変換が可能である。例えば測定量によって決まる一定のインピーダンス R_{sense} を持つようなセンサーデバイスであれば以下の式で電流量 I_{sense} は表される。

40

【0018】

【数7】

$$I_{sense} = \frac{(VD - VA)}{R_{sense}} \dots\dots\dots (式7)$$

このようなデバイスの例として抵抗を用いた温度センサー、可変抵抗を用いたジャイロ

50

センサーなどがあげられる。例えば、インピーダンス R_{sense} が温度によって以下のような変化をするセンサーを考える。

【 0 0 1 9 】

【 数 8 】

$$R_{sense} = R_0 \times \exp\left(\frac{B}{T}\right) \cdots \cdots \cdots \text{(式8)}$$

ここで T は絶対温度 (K)、 R_0 と B は温度センサー固有の定数である。

【 0 0 2 0 】

(式 4)、(式 7) より以下の方程式を得る。

10

【 0 0 2 1 】

【 数 9 】

$$V_A = \sqrt{\frac{2L \times (V_D - V_A)}{R_{sense} \times W \times \mu \times C_0}} + V_{th} + V_S \cdots \cdots \cdots \text{(式9)}$$

これを解くと、以下の通りになる。

【 0 0 2 2 】

【 数 1 0 】

$$R_{sense} = \frac{2L \times (V_D - V_A)}{W \times \mu \times C_0 \times (V_A - V_{th} - V_S)^2} \cdots \cdots \cdots \text{(式10)}$$

20

となり、電位 V_A からインピーダンス R_{sense} が求まる。これを (式 8) に戻すことで温度 T が求まる。

しかしながら、一般にポリシリコン薄膜トランジスタは単結晶シリコン基板上に形成された MOS トランジスタに比べて特性が悪く、特に飽和特性が悪い。このため、A / D 変換が可能なダイナミックレンジが著しく狭くなるという問題点を有する。

【 0 0 2 3 】

図 1 4 はトランジスタの出力特性を示す図であり、グラフ (A) は単結晶シリコンデバイス上に形成された MOS デバイスの出力特性グラフ、グラフ (B) はポリシリコン薄膜トランジスタデバイスの出力特性グラフである。

30

グラフ (A)、グラフ (B) 上でほぼ水平となっている部分が (式 1) に従う飽和領域であって、 $V_{gs} > V_{th}$ かつ $V_{gs} - V_{th} < V_{ds} < V_{kink}$ の範囲である。ここで V_{kink} はキンク (k i n k) 現象が起こり始める電圧である。 $V_{ds} > V_{kink}$ の領域では (式 1) に従わなくなる。単結晶シリコンデバイス上に形成された MOS デバイスでは V_{kink} が高く、(式 1) は比較的広範囲で成り立つ。(グラフ上、水平になっている部分が広い)。このため、(式 6) で導出できる電流量 I_{sense} のレンジも相対的に大きくなる。

【 0 0 2 4 】

40

例えば $V_{kink} = 10 \text{ V}$ のデバイスであれば $V_{ds} = V_A - V_S < 10 \text{ V}$ である必要があり、仮に $W = 10 \mu\text{m}$ 、 $L = 6 \mu\text{m}$ 、移動度 $1300 \text{ cm}^2 / \text{V} / \text{S}$ 、ゲート酸化膜厚 = 100 nm とすると、(式 4) から $I_{sense} < 3 \text{ mA}$ 程度である。ここで下限は理論的には $V_{gs} - V_{th} (V_A - V_{th} - V_S)$ で $I_{ds} = 0$ であるが、実際には微小リーク電流 I_{leak} が常に流れているため、 $V_{gs} - V_{th}$ でも $I_{ds} = I_{leak}$ となって、ある程度以下の領域では変化が見られなくなる。また、現実的には閾値電圧 V_{th} の製造ばらつき最大範囲を V_{th} とすると、 $V_A = V_{th} - V_S$ 程度以上である必要がある。これらを勘案すると、現実的な $I_{sense} > 1 \text{ nA}$ 程度であり、単結晶シリコンデバイス上に形成された MOS デバイスであれば図 1 2 の構成で $I_{sense} = 1 \text{ nA} \sim 3 \text{ mA}$ の範囲の A / D 変換が可能である。すなわち、測定ダイナミックレンジは 3 ,

50

000, 000倍程度である。なお、レンジを低電流側にシフトさせるにはトランジスタ-2のチャンネル幅 W を小さくし(あるいはチャンネル長 L を大きくし)、高電流側にシフトさせるにはトランジスタ-2のチャンネル幅 W を大きくすれば良い(あるいはチャンネル長 L を小さくする)。この場合もダイナミックレンジは変化しない。

【0025】

しかしながら、ポリシリコン薄膜トランジスタ、特に600以下の低温プロセスで形成されたいわゆるLTPS(Low Temperature Poly Silicon)薄膜トランジスタにおいては、移動度が $100\text{ cm}^2/\text{V}/\text{S}$ 前後であり、Kink電圧が低く、 $V_{\text{kink}} = 6\text{ V}$ 程度でKink現象が生じはじめる。また、オフリークが高く、 $V_{\text{ds}} = V_{\text{gs}} = V_{\text{th}}$ での I_{leak} は $W = 10\text{ }\mu\text{m}$ 、 $L = 6\text{ }\mu\text{m}$ で 10 nA 程度になる。また前述の V_{th} も数 $10\text{ mV} \sim 200\text{ mV}$ 程度と大きくなり、先ほどと同様の計算を行うと、測定可能な電流範囲は $I_{\text{sense}} = 10\text{ nA} \sim 80\text{ }\mu\text{A}$ であって、ダイナミックレンジは8,000倍程度とMOSトランジスタに比べ非常に狭くなる。

10

【0026】

以上のように、ポリシリコン薄膜トランジスタを用いたA/D変換回路は単結晶シリコンデバイス上のMOSトランジスタを用いる場合に比べ、十分なA/D変換ダイナミックレンジがとれないという問題点を有する。

【0027】

【特許文献1】特開平6-245152号公報

【発明の開示】

20

【発明が解決しようとする課題】

【0028】

本発明で提案する回路は上記の問題点に鑑み、ポリシリコン薄膜トランジスタを用いたA/D変換回路であって、十分なA/D変換ダイナミックレンジをとることを可能とし、更には、ポリシリコン薄膜トランジスタに相応しいA/D変換回路を提案するものである。

【課題を解決するための手段】

【0029】

本発明は、基板上に薄膜ポリシリコンを能動層に用いたトランジスタを備えた電子回路であって、測定量を電流量に変換するセンサーと、前記電流量に応じた電圧に変換する電流電圧変換回路と、前記電流電圧変換回路で変換された前記電圧を検出し所定の信号を出力する電圧検出回路とを備え、前記電流電圧変換回路は、蓄積回路と、該蓄積回路の容量値を切り替えることで該電流電圧変換回路の電流電圧変換レンジを切り替えるレンジ切替回路と、前記電流電圧変換レンジに応じて前記蓄積回路に供給するリセット電位を切り替えるリセット電位切替回路とを具備したことを特徴とする電子回路を提案する。

30

【0030】

このような構成を用いれば、レンジ切り替え回路によって測定レンジを切り替えられると共に、測定レンジに応じて、蓄積回路に供給するリセット電位も切り替えられるため、薄膜ポリシリコンを能動層に用いた電界効果型トランジスタを用いた回路であっても十分なA/D変換ダイナミックレンジを確保することができる。

40

【0031】

さらに本発明では、前記蓄積回路は第1の容量素子及び第2の容量素子により構成されてなり、レンジ切り替え信号に応じて、前記第1の容量素子と前記第2の容量素子のいずれか一方、あるいは両方が前記センサーと電氣的に接続されるように構成されてなること、あるいは前記蓄積回路は前記第1の容量素子及び前記第2の容量素子と第1のスイッチ素子により構成されてなり、前記第1のスイッチ素子は適切なタイミングで前記第1の容量素子にリセット電位を書き込むように構成されてなり、前記レンジ切り替え信号に応じて前記リセット電位が変化するように構成されてなること、あるいは前記蓄積回路は薄膜ポリシリコンを能動層に用いた容量用トランジスタを有してなり、前記レンジ切り替え信号は前記容量用トランジスタのソース電極及びドレイン電極に接続されてなり、前記

50

センサーの他の一端は容量用トランジスタのゲート電極に接続されてなること、のいずれかの構成を提案する。このような構成によって簡易な回路構成でレンジの切り替えを実現することができる。

【0032】

さらに本発明では、前記センサーは前記容量用トランジスタの能動層と同一層である薄膜ポリシリコンを能動層としたPIN接合ダイオード又はPN接合ダイオードであり、前記測定量は光照度であることを特徴とする。このような構成によってコストを上昇させること無く基板に照射されている光の照度を測定でき、例えば表示装置に応用した時に外光に応じて表示品位を最適に保つことができる。

【0033】

さらに本発明では前記センサーは前記容量用トランジスタの能動層と同一層である薄膜ポリシリコンを用いた抵抗体であり、前記測定量は温度であることを特徴とする。このような構成によってコストを上昇させること無く基板の温度を測定でき、例えば表示装置に応用した時に温度に応じて表示品位を最適に保つように階調を最適に制御することができる。

【0034】

さらに本発明では前記電圧検出回路は互いに同じ回路構成を有した複数のコンパレータ回路であり、異なる比較基準電位を与えられていること、もしくは前記電圧検出回路はCMOSインバータであり、互いにNチャネル型トランジスタのチャネル幅とPチャネル型トランジスタのチャネル幅の比が異なっていることを提案する。このような構成によってA/D変換できるダイナミックレンジをさらに広げることができる。

【0035】

さらに本発明ではこれらの電子回路を用いた電気光学装置とそれを用いた電子機器を提案する。これによれば、A/D変換回路をガラス基板上にアクティブマトリクスと同一製造工程で製造することができるために、安価にセンサー内蔵の電気光学装置を製造できる。これを電子機器に組み込むことで表示品位に優れて多機能な電子機器をより低コストで製造することができる。また、センサーの配置自由度が高まるため、外形を小さくでき、デザイン性に優れた電子機器を製造できるというメリットも有する。

【発明を実施するための最良の形態】

【0036】

以下に添付図面を参照して、本発明の好適な実施例を詳細に説明する。

【実施例1】

【0037】

図1は本発明の電子回路を実現する実施例1の電子回路としてのセンサー1及びA/D変換回路100aの構成例であり、図12の従来構成と同じ箇所には、同じ符号を付して、説明を省略する。

この回路では電流量I senseと電位VAとの変換にトランジスタを用いず、第1の容量素子としてのコンデンサー12及び第2の容量素子としてのコンデンサー14を配置している。レンジ切替回路としてのトランジスタ15、第1のスイッチ素子としてのトランジスタ11および電圧検出回路としてのコンパレータ回路3を構成する各トランジスタは基板としてのガラス基板上に形成された薄膜ポリシリコンを能動層に用いた電界効果型トランジスタにより構成される。

【0038】

コンデンサー12、コンデンサー14、トランジスタ15およびトランジスタ11は、センサー1からの出力を電流量に応じた電圧に変換する電流電圧変換回路を構成し、トランジスタ15は、該電流電圧変換回路の測定レンジとしての電流電圧変換範囲の範囲を切り替えるレンジ切り替え回路を構成する。

【0039】

図1に示したようにコンデンサー12と、トランジスタ15に直列に接続されたコンデンサー14が、Node-Aと電源電位VSとの間に並列に接続される。トランジスタ

10

20

30

40

50

- 15のゲート電極には、電流電圧変換レンジの範囲を切り替えるためのレンジ切り替え信号V1が接続されている。

【0040】

ここではコンデンサー12の容量 $C_{12} = 100 \text{ fF}$ 、コンデンサー14の容量 $C_{14} = 9.9 \text{ pF}$ とする。VD、VSは外部から与えられる電源電位であって、例えば $V_D = 8 \text{ V}$ 、 $V_S = 0 \text{ V}$ とする。トランジスタ11、トランジスタ15は薄膜ポリシリコンを能動層としてもつNチャネル型電界効果型トランジスタであって、それぞれチャネル幅 $W = 20 \text{ }\mu\text{m}$ 、チャネル長 $L = 6 \text{ }\mu\text{m}$ とする。

【0041】

レンジ切り替え信号V1は、電源電位VD又は電源電位VSをとる。V1 = VDのとき、トランジスタ15はONし、Node-Aに繋がっている容量は $C_{12} + C_{14} = 10 \text{ pF}$ となる。V1 = VSのとき、トランジスタ15はOFFし、Node-Aに繋がっている容量は $C_{12} = 100 \text{ fF}$ となる。

10

【0042】

Vresetは初期電位書き込み信号であって、測定前に初期電位書き込み信号Vresetは電源電位VDとなり、トランジスタ11がONしてNode-Aの電位VAは初期電位Vpが書き込まれる。初期電位Vpは、基準電位Vrefよりも小さい値である。ここでは例えば $V_{ref} = 4 \text{ V}$ 、 $V_p = 3 \text{ V}$ とする。

【0043】

時間t0で初期電位書き込み信号Vresetが電源電位VSとなるとトランジスタ11はOFFする。この後、時間 $t > t_0$ でセンサー1にはその測定量に応じて電流量Isenseが流れ、電位VAは電源電位VDに近づいていく。従って電位VAは時間tの関数となって以下の(式11)で表すことができる。

20

【0044】

【数11】

$$V_A(t) = V_p + \frac{1}{C_1} \int_{t_0}^t I_{sense} dt \dots\dots\dots (式11)$$

ここでC1はNode-Aに接続される容量であって、前述の通りV1 = VDのとき $C_1 = C_{12} + C_{14} = 10 \text{ pF}$ であり、V1 = VSのとき $C_1 = C_{12} = 100 \text{ fF}$ である。

30

【0045】

本発明においてセンサー1はトランジスタ11、15と同じ工程で製造された薄膜ポリシリコン膜を能動層として用いたラテラル型PIN接合ダイオードを用いた光センサーデバイスである。ここではカソード電極を電源電位VDに接続し、アノード電極をNode-Aに接続し、常時逆バイス状態で使用する。この時、センサー1には電圧(VD - VA)が一定の条件下では照度にも依存する定常電流源となるので以下の(式12)が成立する。

【0046】

【数12】

$$V_A(t) = V_p + \frac{I_{sense} \times (t - t_0)}{C_1} \dots\dots\dots (式12)$$

40

但し電源電位VDと電位VAがあまり近くなると定電流源との仮定は正しくなくなる。 $V_p < V_A(t) < V_{ref}$ で使用するので、基準電位Vrefをあまり大きくしないことが必要となる。

ここでNode-Aはコンパレータ回路3に接続されており、電位VA(t)と基準電位Vrefが比較され、 $V_{ref} > V_A(t)$ の時はLow電位(VS)が、 $V_{ref} < V_A(t)$ の時はHigh電位(VD)が出力される。なお、コンパレータ回路3は図13の従来例と同じ構成であっても良いし、図2、図3に示すような構成であって

50

もよい。

【0047】

図2の構成は図13に対してTFTのNchとPchが逆になった構成である。基準電位Vrefが電源電位VSにより近い場合は図13の構成が、基準電位Vrefが電源電位VDにより近い場合は図2の構成が適している。一方、図3の構成は素子数が大きく回路面積が大きくなるが図13あるいは図2の構成より動作する基準電位Vrefの範囲が広い。また、これらの他に図13や図2の構成に定電流源（バイアス電圧をゲートに印加したトランジスタなどが用いられる）を電源電位VD又は電源電位VSの電源に直列に繋ぐことで動作マージンの拡大を図った構成なども考えられる。以上のうち、いずれのコンパレータを用いるかは面積、動作マージンなどのトレードオフで最も適したものを選択すればよい。

10

【0048】

従って、(式12)でVA(t) = Vref電位となる反転時間t'で出力信号OUTは反転する。従って、出力信号OUTの電位が反転した反転時間t'がわかれば(式14)から電流量Isenseを知ることができる。

【0049】

【数13】

$$I_{sense} = \frac{CI \times (V_{ref} - V_p)}{t' - t_0} \dots\dots (式13)$$

20

ここで、t' - t0は無限に大きく出来るわけではない。というのも、t' - t0が長くなるとセンサー1の1センス期間が長くなるからであり、要求に応じて一定の期間以下としなくてはならない。本実施例は液晶表示装置に搭載する照度センサー回路であり、外光の照度が変化した時にすみやかにフィードバックをする必要があるため、t' - t0 < 1 / 10秒という制約があるとする。

【0050】

また、t' - t0は無限に小さくはできない。というのもコンパレータ回路3はその動作速度が有限であり、コンパレータ回路3からの出力を処理する回路も一定の処理時間を要するからで、本実施例ではt' - t0 > 10μ秒という制約があるとする。

また、VD >> Vref > Vp > VSという制約があるので、Vref - Vpもあまり大きく変える事はできない。

30

【0051】

以上の制約から、本実施例の各値を入れると、V1 = VSの時は測定できる電流量Isenseの範囲は、1pA ~ 10nAとなって測定ダイナミックレンジは10,000倍であって従来例の薄膜トランジスタでの結果と大きな差異は無い。

しかしながら、V1 = VDに切り替えることによって、電流量Isenseは100pA ~ 10μAの範囲で測定可能であって、両モードでのレンジをあわせるとIsense = 1pA ~ 10μAとが測定可能な電流領域であって測定ダイナミックレンジを10,000,000倍に広げることが可能である。

【0052】

40

図4は本実施例のアクティブマトリクス基板101である。図4(a)は本発明の液晶表示装置を実現する実施例1での透過型VGA解像度液晶表示装置のためのアクティブマトリクス基板101の構成図である。アクティブマトリクス基板101上には、480本の走査線A1 ~ A480と1920本のデータ線B1 ~ B1920が直交して形成されており、480本の容量線D1 ~ D480は走査線A1 ~ A480と並行かつ交互に配置されている。容量線D1 ~ D480は相互に短絡されてコモン電位入力端子602に接続される。対向導通部304もまた、コモン電位入力端子602に接続される。また、図1で示すセンサー1及びA/D変換回路100aもやはりアクティブマトリクス基板101上に形成され、その出力信号OUT1 ~ OUT8は出力端子603に繋がっており、外光の照度に応じた出力がなされる。

50

【 0 0 5 3 】

図 4 (b) は図 4 (a) の点線 3 1 0 部の拡大図である。走査線 A_n (n は、 $1 \leq n \leq 480$ の整数) とデータ線 B_m (m は、 $1 \leq m \leq 1920$ の整数) の各交点には N チャンネル型電界効果ポリシリコン薄膜トランジスタよりなる画素スイッチング素子 4 0 1 (A_n, B_m) が形成されており、そのゲート電極は走査線 A_n に、ソース・ドレイン電極はそれぞれデータ線 B_m と画素電極 4 0 2 (A_n, B_m) に接続されている。画素電極 4 0 2 (A_n, B_m) は容量線 D_n (n は、 $1 \leq n \leq 480$ の整数) と補助容量コンデンサーを形成し、また液晶表示装置として組み立てられた際には液晶素子をはさんでコモン電極としての対抗基板電極とやはりコンデンサーを形成する。ここでトランジスタ 1 1、トランジスタ 1 5、コンパレータ - 回路 3 を構成する各トランジスタと画素スイッチング素子 4 0 1 (A_n, B_m) は同一工程で製造されている。

10

【 0 0 5 4 】

走査線 $A_1 \sim A_{480}$ は走査線駆動回路 3 0 1 に接続されて駆動信号を与えられる。また、データ線 $B_1 \sim B_{1920}$ はデータ線駆動回路 3 0 2 およびデータ線プレチャージ回路 3 0 3 に接続されて映像信号及びプレチャージ電位を与えられる。走査線駆動回路 3 0 1、データ線駆動回路 3 0 2 およびデータ線プレチャージ回路 3 0 3 は信号入力端子 6 0 1 に接続され、必要な各種信号および電源電位を与えられる。走査線駆動回路 3 0 1、データ線駆動回路 3 0 2、データ線プレチャージ回路 3 0 3 はアクティブマトリクス基板上にポリシリコン薄膜トランジスタを集積することで形成されており、画素スイッチング素子 4 0 1 (A_n, B_m) と同一工程で製造される、いわゆる駆動回路内蔵型の液晶表示装置となっている。

20

【 0 0 5 5 】

図 5 は図 4 のアクティブマトリクス基板を用いた実施例 1 における透過型 V G A 解像度液晶装置の斜視構成図 (一部断面図) である。液晶表示装置 9 1 0 は、第 1 の基板としてのアクティブマトリクス基板 1 0 1 と第 2 の基板としての対向基板 9 1 2 とでネマティック相をなす液晶材料 9 2 2 を挟持し、シール材 9 2 3 でアクティブマトリクス基板 1 0 1 と対向基板 9 1 2 とを貼り合わせ、液晶材料 9 2 2 を封入している。アクティブマトリクス基板 1 0 1 の画素電極上には、図示しないがポリイミドなどからなる配向材料が塗布されラビング処理された配向膜が形成されている。また、対向基板 9 1 2 は、図示しないが画素に対応したカラーフィルタと、光抜けを防止し、コントラストを向上させるためのブラックマトリクスと、コモン電位が供給される I T O 膜でなる対向電極が形成され、液晶材料 9 2 2 と接触する面にはポリイミドなどからなる配向材料が塗布され、アクティブマトリクス基板 1 0 1 の配向膜のラビング処理の方向とは直交する方向にラビング処理されている。

30

【 0 0 5 6 】

さらに対向基板 9 1 2 の外側には、上偏光板 9 2 4 を、アクティブマトリクス基板 1 0 1 の外側には、下偏光板 9 2 5 を各々配置し、互いの偏光方向が直交するよう (クロスニコル状) に配置する。さらに下偏光板 9 2 5 下には、面光源を成すバックライトユニット 9 2 6 が配置される。バックライトユニット 9 2 6 は、冷陰極管や L E D に導光板や散乱板をとりつけたものでも良いし、E L 素子によって全面発光するユニットでもよい。バックライトユニット 9 2 6 は、コネクタ 9 2 6 a を通じて電子機器本体と接続され、電源を供給される。図示しないが、さらに必要に応じて、周囲を外殻で覆っても良いし、あるいは上偏光板 9 2 4 のさらに上に保護用のガラスやアクリル板を取り付けても良いし、視野角改善のため光学補償フィルムを貼っても良い。

40

【 0 0 5 7 】

また、アクティブマトリクス基板 1 0 1 は、対向基板 9 1 2 から突出している張り出し部 9 2 7 が設けられ、その張り出し部 9 2 7 にある信号入力端子 6 0 1、コモン電位入力端子 6 0 2、出力端子 6 0 3 (図 4 参照) には、可撓性基板としての F P C 9 2 8 a 及び外部駆動 I C 9 2 9 が実装され、アクティブマトリクス基板 1 0 1 上の複数の信号入力端子が電氣的に接続されている。図 1 では、外部駆動 I C 9 2 9 は 2 個の I C で構成されて

50

いるが、1個もしくは3個以上でもよい。FPC928aは、電源IC、信号制御IC、コンデンサー、抵抗、ROM、バックライト制御ユニット930などを有する制御基板921に接続され、基準電位、制御信号、映像データをアクティブマトリクス基板101へ供給する。また、制御基板921はコネクタ928cを通じてバックライトユニット926にも接続され、制御基板921上のバックライト制御ユニット930によってバックライトユニット926はそのON・OFF、輝度調整が可能になっている。

【0058】

制御基板921はFPC928aを通じて出力端子603から出力されたセンサー1及びA/D変換回路100aの出力信号OUTが入力される。また、同様に制御基板921はFPC928aを通じてセンサー1及びA/D変換回路100aに対してレンジ切り替え信号V1を出力することで、センサー1及びA/D変換回路100aの測定レンジを切り替えることができる。出力信号OUT1～OUT8は外部の照度に応じて変化するので、この信号をもとに制御基板921上のバックライト制御ユニット930はバックライトユニット926の輝度を調整、あるいはON/OFFを行うことで外光に応じて最も視認性の良い状態にバックライトユニット926を保つことができるのである。

10

【0059】

具体的なバックライト制御ユニット930によるバックライト制御アルゴリズムを図6に示す。ここでバックライト制御ユニット930からバックライトユニット926に送られる輝度制御信号は0～255の1Byteデータであり、制御信号が255のとき輝度MAXであり、制御信号が0のときバックライトOFFであるとする。バックライト制御ユニット930はまずV1=VSとして出力信号OUTのデータを読み込む。このとき、出力信号OUTが全てHigh(VD)であればV1=VDに切り替え、再度読み込みを行う。切り替え後、出力信号OUTが全てLow(VS)であれば再度V1=VSに切り替える。このようにしてレンジを切り替えながら出力信号OUTを読み込み、図7のようなルックアップテーブルを参照して出力信号OUTおよびレンジ切り替え信号V1の状態から設定値を読み込み、バックライト照度を読み込んだ設定値に設定する。このような動作を0.1秒おきに繰り返すアルゴリズムとなっている。図7のルックアップテーブルは照度がセンサー限界検出感度程度の非常に暗い時にはまぶしくないようにある程度の照度でバックライトをつけ、明るくなるにつれて照度を増して外光によってみにくくなることを防止している。V1=VDの時のレンジの下限とV1=VDの時のレンジの上限はオーバーラップしているから、設定値もオーバーラップしている。本実施例では透過型液晶表示装置であるので、外光に対してバックライト照度が単調に増加する設定にしているが、半透過型液晶表示装置の場合はある程度外光が明るくなり、反射モードのみで十分視認性が良いくらいの外光照度になればバックライトをOFF(設定=0)にすればよい。

20

30

【0060】

なお、本実施例ではセンサー1によって外光照度を計測し、バックライト輝度を自動調整する構成を例としてあげたが、温度センサーを内蔵して液晶やバックライトの温度依存性を調整して常に最適な表示特性を得る構成など、様々なセンサー1を基板上に内蔵する際にも応用可能である。例えば(式8)のようにインピーダンスが温度によって変化する温度センサーを内蔵するのであれば、(式12)にかわって次の(式14)を用いる。

40

【0061】

【数14】

$$VA(t) = Vp + \frac{1}{CI} \int_{t_0}^t \frac{(VD - VA(t))}{Rsense} dt \dots\dots (式14)$$

ここでインピーダンスRsenseはセンサー1の測定量(温度)によって決まる抵抗である。この積分方程式を解いて反転時間t'でVA(t')=Vrefとなる条件から次の(式15)を得る。

【0062】

50

【数 15】

$$R_{sense} = \frac{t' - t_0}{C1 \times \log \frac{VD - VS}{VD - Vref}} \dots\dots\dots (式15)$$

従って、反転時間から容易にセンサー 1 のインピーダンス R_{sense} が求まり、ここから温度を計算することは容易である。

【0063】

なお、(式 13)、(式 15) を用いる際に $C1$ が必要であるが、 $C1$ が製造工程上でばらつく場合は事前に較正を行って(式 13)、(式 15) に基づく $I_{sense} - t'$ あるいは $R_{sense} - t'$ 変換テーブルをモジュール内に EPROM 等で個別に書き込んでおき、変換する際はそのテーブルを参照すると良い。

10

【0064】

図 8 は、本発明に係る電子機器の一実施例を示している。ここに示す電子機器は、電気光学装置としての液晶表示装置 910 と、これを制御する表示情報処理回路 780、中央演算回路 781、外部 I/F 回路 782、入出力機器 783、電源回路 784 よりなる。表示情報処理回路 780 は、中央演算回路 781 からのコマンドに基づき、RAM (Random Access Memory) に格納した映像データを適宜書き換え、タイミング信号とともに液晶表示装置 910 へ映像信号を供給する。中央演算回路 781 は、外部 I/F 回路 782 からの入力に基づいて様々な演算を行い、その結果をもとに表示情報処理回路 780 および外部 I/F 回路 782 へコマンドを出力する。外部 I/F 回路 782 は、入出力機器 783 からの情報を中央演算回路 781 へ送るとともに、中央演算回路 781 からのコマンドに基づいて入出力機器 783 を制御する。入出力機器 783 とは、スイッチ、キーボード、ハードディスク、フラッシュメモリユニットなどである。また、電源回路 784 は、上記の各構成要素に所定の電源電圧を供給する。

20

ここで電子機器とは、具体的にはモニター、TV、ノートパソコン、PDA、デジタルカメラ、ビデオカメラ、携帯電話、フォトビューワー、ビデオプレイヤー、DVD プレイヤー、オーディオプレイヤーなどである。

【0065】

以上のように、図 1 のような構成のセンサー 1 及び A/D 変換回路 100a をアクティブマトリクス基板 101 上に形成し、これを用いて電気光学装置を構成することで、センサー 1 を内蔵した高付加価値のパネルを作成でき、またそのパネルを電子機器に応用することで高品質な表示品位を有する電子機器を実現できるのである。

30

【実施例 2】

【0066】

図 9 は図 1 に示したセンサー 1 及び A/D 変換回路 100a の実施例 2 を示すセンサー 1 及び A/D 変換回路 100b の回路構成図である。

第 1 のスイッチ素子としてのトランジスタ 11、第 1 の容量素子としてのコンデンサー 12、第 2 の容量素子としてのコンデンサー 14、レンジ切替回路としてのトランジスタ 15 については実施例 1 の同じ番号の説明と全く構成・動作であって、Node-A の総容量 $C1$ が $V1 = VS$ の時は 100 fF 、 $V1 = VD$ の時は 10 pF になるのも同様である。トランジスタ 36 及びトランジスタ 37 のチャンネル長・チャンネル幅はトランジスタ 15 と同じである。

40

【0067】

トランジスタ 36 とトランジスタ 37 は、それぞれ一端がトランジスタ 11 を介して Node-A に接続され、他端がそれぞれ電位 $Vp1$ および電位 $Vp2$ に接続されており、レンジ切り替え信号 $V1$ に応じて、リセット電位を切り替えるリセット電位切替回路を構成する。信号 $XV1$ はレンジ切り替え信号 $V1$ の逆極性信号であって、 $V1 = VD$ のとき $XV1 = VS$ 、 $V1 = VS$ のとき $XV1 = VD$ である。 $V1 = VS$ ($XV1 = VD$) の時は実施例 1 と同様に電位 $Vp1$ が $Vreset = VD$ タイミングにおいて書き込ま

50

れる。一方、 $V1 = VD$ ($XV1 = VS$) の時は電位 $Vp2$ が $Vreset = VD$ タイミングにおいて書き込まれる。

【0068】

すなわち、実施例1での(式13)は本実施例では以下の(式16)に置き換わる。

【0069】

【数16】

$$I_{sense} = \frac{C1 \times (V_{ref} - V_{p1})}{t' - t0} \quad (V1 = VS \text{ の場合}) \quad \dots\dots (式16)$$

$$I_{sense} = \frac{C1 \times (V_{ref} - V_{p2})}{t' - t0} \quad (V1 = VD \text{ の場合})$$

10

ここで $VD = 8V$ 、 $Vref = 4V$ 、 $Vp1 = 3V$ 、 $Vp2 = 0V$ という設定であって、その他の特に記載しない値や制約条件は全て実施例1と同様とすると、 $V1 = VS$ の時は測定できる電流量 I_{sense} の範囲は、 $1pA \sim 10nA$ となり、 $V1 = VD$ の時は電流量 I_{sense} は $400pA \sim 40\mu A$ の範囲で測定可能である。両モードでのレンジをあわせると $I_{sense} = 1pA \sim 40\mu A$ と $40,000,000$ 倍となって測定ダイナミックレンジを実施例1よりさらに広げることが可能である。

本回路の液晶表示装置への応用などは実施例1と同様であるので省略する。

【実施例3】

【0070】

20

図10は図1に示したセンサー1及びA/D変換回路100aの実施例3を示すセンサー1及びA/D変換回路100cの回路構成図である。

Node-Aのレンジ切替回路としての容量切り替えの手段として、実施例1や実施例2で示したようなコンデンサーとスイッチを用いる構成の代わりに電界効果型のトランジスタ23のソース・ドレイン電極を短絡した電界効果コンデンサーを用いている。電界効果型のトランジスタ23のソース・ドレイン電極はレンジ切り替え信号 $V1$ に接続されている。Node-Aの電位 VA は初期電位 Vp と基準電位 $Vref$ との間であって、 $VS + Vth < Vp < VD - Vth$ とする。ここで閾値電圧 Vth はトランジスタ23の閾値電圧である。トランジスタ21のチャンネル幅 $W = 20\mu m$ 、チャンネル長 $L = 6\mu m$ 、トランジスタ23のチャンネル幅 $W = 2770\mu m$ 、チャンネル長 $L = 10\mu m$ とする。また、コンデンサー22の容量は $100fF$ とする。

30

【0071】

ここで $V1 = VS$ であれば、トランジスタ23のゲート・ソース電圧 $Vgs = Vp - VS > Vth$ であって、トランジスタ23はONし、ゲート電極とオーバーラップした薄膜ポリシリコン領域にはチャンネルが形成される。この時、トランジスタ23のゲート絶縁膜膜厚 $= 100nm$ 、比誘電率 $= 4.0$ とすると、トランジスタ23のゲートとソース・ドレインとの間、すなわちNode-Aと $V1$ との間の容量は $9.9pF$ である。すなわち、この時のNode-Aと $V1$ との間の総容量はコンデンサー22の容量を足して $10pF$ となる。

【0072】

40

一方、 $V1 = VD$ であれば、トランジスタ23のゲート・ソース電圧 $Vgs = Vp - VD < 0$ であって、トランジスタ23はOFFし、ゲート電極とオーバーラップした薄膜ポリシリコン領域は高抵抗となる。この時、トランジスタ23のゲートとソース・ドレインとの間、すなわちNode-Aと $V1$ との間の容量はほぼ0となって、この時のNode-Aと $V1$ との間の総容量はコンデンサー22の容量のみで $100fF$ となる。

【0073】

さらに本実施例では実施例1・実施例2のコンパレータ回路3に変わって、電圧検出回路としての電圧検出手段としてクロックド・インバータ370、クロックド・インバータ380を用いる。信号 $XV1$ はレンジ切り替え信号 $V1$ の逆極性信号であって、 $V1 = VD$ のとき $XV1 = VS$ 、 $V1 = VS$ のとき $XV1 = VD$ である。すなわち、 $V1 =$

50

V S の時はクロックド・インバーター 380 が動作し、V 1 = V D の時はクロックド・インバーター 370 が動作する。ここでクロックド・インバーター 370 の動作点 V 37 とクロックド・インバーター 380 の動作点 V 38 は $V 38 > V 37 > V p$ となるようにクロックド・インバーター 370、クロックド・インバーター 380 を構成するトランジスタのサイズを設定する。ここで動作点とは、クロックド・インバーターがクロック・オン時に入力電位と出力電位が等しくなる時の入力電位として定義され、動作点を境にクロックド・インバーターの出力は High・Low が逆転することになる。

【0074】

例えばクロックド・インバーター 370 を構成する N チャンネル型トランジスタのチャネル幅を $50 \mu\text{m}$ 、p チャンネル型トランジスタのチャネル幅を $10 \mu\text{m}$ 、クロックド・インバーター 380 を構成する N チャンネル型トランジスタのチャネル幅を $30 \mu\text{m}$ 、p チャンネル型トランジスタのチャネル幅を $30 \mu\text{m}$ と構成して、チャネル幅の比を異ならせて、 $V 37 = 2.5 \text{V}$ 、 $V 38 = 4 \text{V}$ と設定した。また、トランジスタ 23 の閾値電圧 V_{th} は 1V 程度であって、 $V D = 8 \text{V}$ 、 $V S = 0 \text{V}$ 、 $V p = 2 \text{V}$ とする。

10

【0075】

この時、Node - A の電位 $V A(t)$ の変化は実施例 1 と同様であり、(式 11) で表される。V 1 = V D の時、クロックド・インバーター 370 は $V A(t) = V 37 = 2.5 \text{V}$ で出力信号 OUT が反転するから、この時のタイミングを反転時間 t' とすると、電流量 I_{sense} は(式 17) で表される ($C 1 = 100 \text{fF}$)。

【0076】

【数 17】

$$I_{sense} = \frac{C1 \times (V37 - Vp)}{t' - t0} \dots\dots\dots \text{(式17)}$$

V 1 = V D の場合は同様に(式 18) で表される ($C 1' = 10 \text{pF}$)。

【0077】

【数 18】

$$I_{sense} = \frac{C1' \times (V38 - Vp)}{t' - t0} \dots\dots\dots \text{(式18)}$$

20

30

【0078】

実施例 1 と同様の制約により、 $10 \mu\text{秒} < t' - t0 < 0.1 \text{秒}$ とすると、V 1 = V D と V 1 = V S の時のレンジをあわせ、 $I_{sense} = 0.5 \text{pA} \sim 2 \mu\text{A}$ が測定可能な領域となつて、4,000,000 倍の測定ダイナミックレンジを有することになる。

以下、電気光学装置への応用などは実施例 1 と同様であるので省略する。

【0079】

また、別の実施例としてセンサー 1 及び A/D 変換回路 100d として図 11 の構成を使用しても良い。この構成はクロックド・インバーター 370, 380 の代わりに 2 つのコンパレータ - 回路 31, 32 を与えた回路構成で、基準電位として $V 37 (= 2.5 \text{V})$ と $V 38 (= 4.0 \text{V})$ を与えることで、本実施例と全く同様の動作を実現している。コンパレータ - 回路 31, 32 の具体的な構成としては図 2、図 3、図 13 のいずれかの回路を使用すればよい。図 11 の構成はコンパレータ - 回路を使用しているため、トランジスタの閾値電圧 V_{th} が変動しても図 10 の構成に比べ精度が低下しにくい。しかしながら、素子数が多くなるため、回路面積が増大するというデメリットも有するので、バランスを考慮してどちらを使用するかを決めればよい。

40

【産業上の利用可能性】

【0080】

本発明は実施例の形態に限定されるものではなく、光センサーや温度センサーのみならず、測定量を電流量に変換するセンサーであればいかなるセンサーにも応用可能である。また、電気光学装置として液晶表示装置だけでなく、有機 EL ディスプレイ等に応用して

50

も一向に差し支えない。基板としてガラス基板ではなく石英基板やプラスチック基板上を用いてもよい。

【0081】

また、各実施例の構成要素を組み合わせても差し支えないことはもちろんである。例えば、実施例1でコンパレータ-3の代わりに実施例3でのクロックド・インバータ-370, 380のような構成を組み合わせても良いし、実施例2でも同様である。

【0082】

また、レンジ切り替え信号は1本のみならず、さらに増やしても良いし、コンパレータ-やインバータ-、伝送ゲートの数を増やしてより多階調でA/D変換できるようにしてもよい。

【図面の簡単な説明】

【0083】

【図1】本発明の実施例1のセンサー1及びA/D変換回路100aを示す回路図。

【図2】本発明の実施例1のコンパレータ-回路3の詳細回路図。

【図3】本発明の実施例1のコンパレータ-回路3の別の形態を示す詳細回路図。

【図4】本発明の実施例による液晶表示装置のアクティブマトリクス基板101の構成図であり、(a)は平面図、(b)は点線310部の拡大図。

【図5】本発明の実施例による液晶表示装置の斜視図。

【図6】本発明の実施例によるバックライト制御ユニット930のバックライト制御アルゴリズムの一例を示すフローチャート図。

【図7】本発明の実施例によるルックアップテーブルの一例を示す図。

【図8】本発明の実施例による電子機器のブロック図。

【図9】本発明の実施例2のセンサー1及びA/D変換回路100bを示す回路図。

【図10】本発明の実施例3のセンサー1及びA/D変換回路100cを示す回路図。

【図11】本発明の実施例3のセンサー1及びA/D変換回路100dを示す回路図。

【図12】従来のセンサー及びA/D変換回路を示す回路図。

【図13】従来のコンパレータ-の詳細回路図。

【図14】従来のトランジスタの出力特性を説明する図。

【符号の説明】

【0084】

1...電子回路としてのセンサー、3...電圧検出回路としてのコンパレータ-回路、11...第1のスイッチ素子としてのトランジスタ、12...第1の容量素子としてのコンデンサ、14...第2の容量素子としてのコンデンサ、15...レンジ切替回路としてのトランジスタ、21, 23, 36, 37...トランジスタ、22...コンデンサ、31, 32...コンパレータ-回路、100a, 100b, 100c, 100d...A/D変換回路、101...第1の基板としてのアクティブマトリクス基板、301...走査線駆動回路、302...データ線駆動回路、303...データ線プレチャージ回路、304...対向導通部、370, 380...クロックド・インバータ、401(A_n, B_m)...画素スイッチング素子、402(A_n, B_m)...画素電極、601...信号入力端子、602...コモン電位入力端子、603...出力端子、780...表示情報処理回路、781...中央演算回路、782...外部I/F回路、783...入出力機器、784...電源回路、910...電気光学装置としての液晶表示装置、912...第2の基板としての対向基板、921...制御基板、922...液晶材料、923...シール材、924...上偏光板、925...下偏光板、926...バックライトユニット、926a, 928c...コネクタ、927...張り出し部、928a...可撓性基板としてのFPC、929...外部駆動IC、930...バックライト制御ユニット、A_n, A₁~A₄₈₀...走査線、B_m, B₁~B₁₉₂₀...データ線、C₁...総容量、D_n, D₁~D₄₈₀...容量線、I_{sense}...電流量、MAX...輝度、OFF...バックライト、OUT, OUT₁~OUT₈...出力信号、PIN...ラテラル型、R_{sense}...インピーダンス、t, t₀...時間、t'₀...反転時間、V₁...レンジ切り替え信号、V₃₇, V₃₈...動作点、V_{A(t)}, V_A, V_{p1}, V_{p2}...電位、V_D, V_S...電源電位、V_{G A}...透

10

20

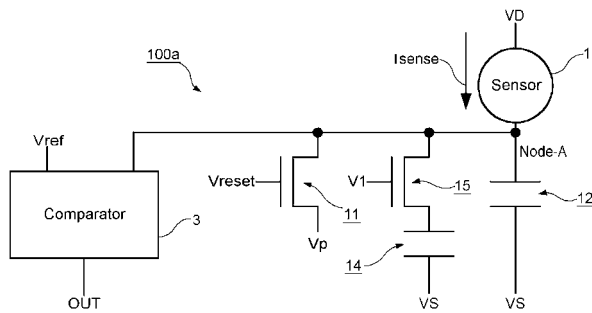
30

40

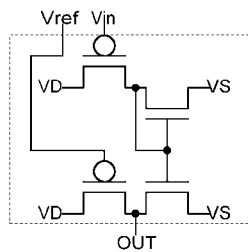
50

過型、 V_p ...初期電位、 V_{ref} ...基準電位、 V_{reset} ...初期電位書き込み信号、 V_{th} ...閾値電圧、 $XV1$...信号。

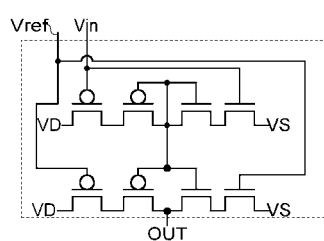
【図1】



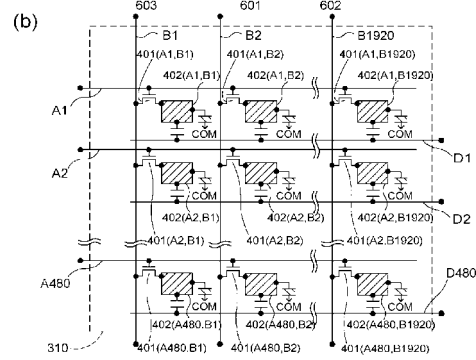
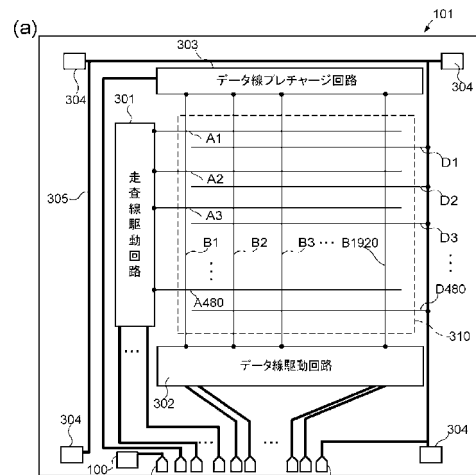
【図2】



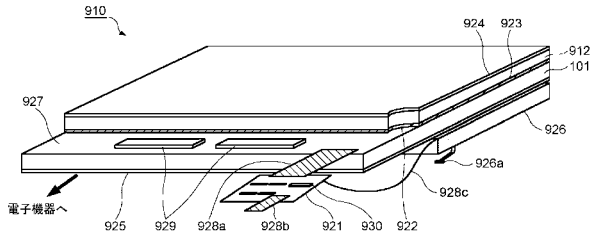
【図3】



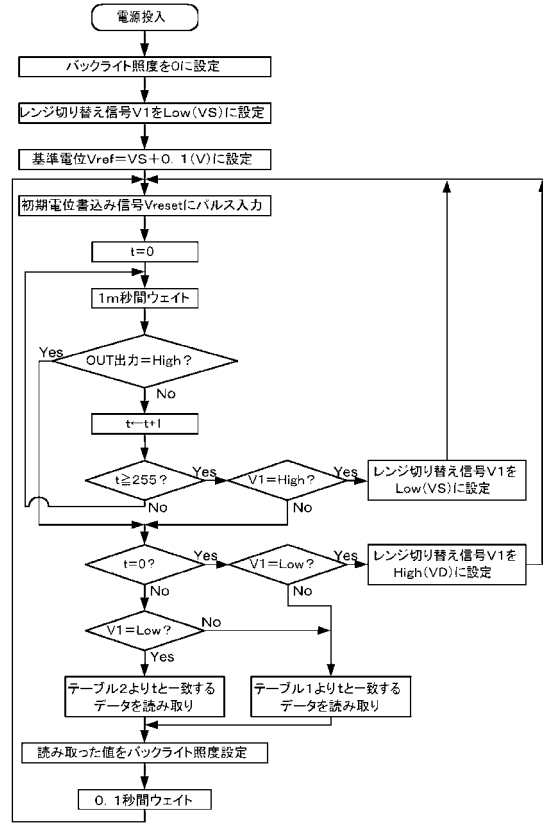
【図4】



【図5】



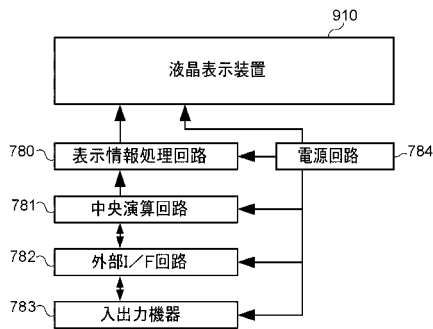
【図6】



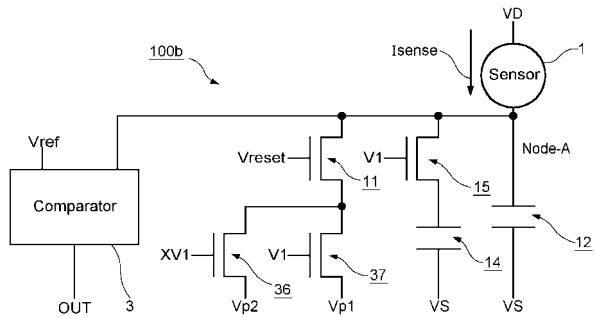
【図7】

<テーブル1 (V1=High)>		<テーブル2 (V1=Low)>	
t	設定値	t	設定値
0	255	0	N/A
1	255	1	200
2	254	2	199
3	254	3	199
4	253	4	199
5	253	5	198
6	253	6	198
7	252	7	198
...		...	
254	190	254	101
255	N/A	255	100

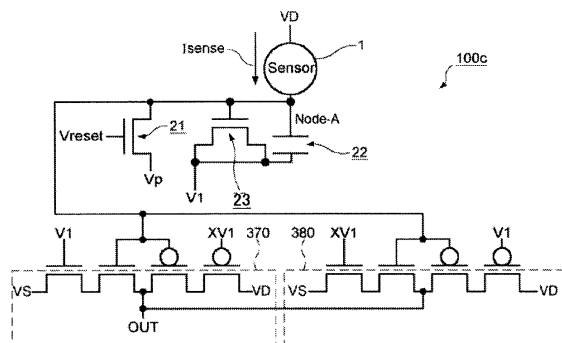
【図8】



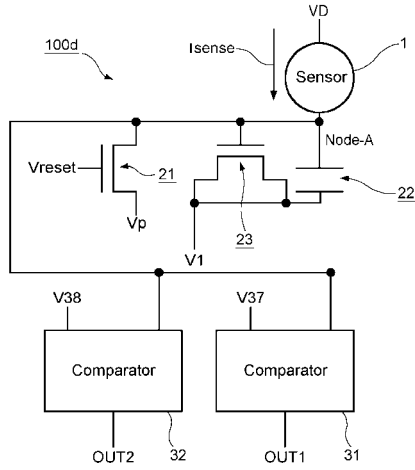
【図9】



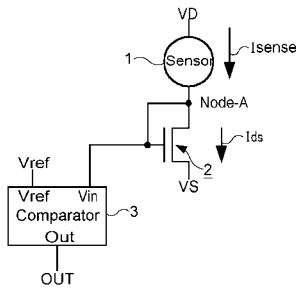
【図10】



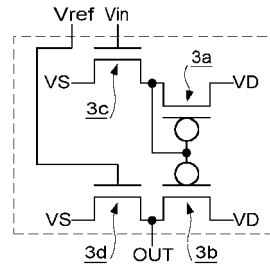
【 1 1 】



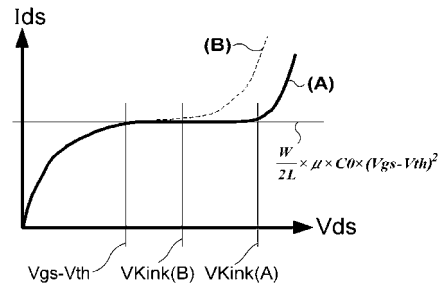
【 1 2 】



【 1 3 】



【 1 4 】



フロントページの続き

- (56)参考文献 特開平 1 1 - 1 5 3 4 8 5 (J P , A)
特開平 0 9 - 1 2 7 5 5 6 (J P , A)
特開平 0 4 - 0 3 4 5 1 9 (J P , A)
特開 2 0 0 5 - 3 4 5 2 8 6 (J P , A)
国際公開第 2 0 0 6 / 1 1 7 9 5 5 (W O , A 1)

(58)調査した分野(Int.Cl. , D B 名)

G 0 9 G 3 / 3 6
G 0 2 F 1 / 1 3 3
G 0 9 G 3 / 2 0
G 0 9 G 3 / 3 4
G 0 1 J 5 / 0 0 - 5 / 6 2