

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 27 年 4 月 9 日 (2015.4.9)

【公表番号】特表 2014-509454 (P2014-509454A)

【公表日】平成 26 年 4 月 17 日 (2014.4.17)

【年通号数】公開・登録公報 2014-019

【出願番号】特願 2013-555567 (P2013-555567)

【国際特許分類】

H 0 1 L 21/8247 (2006.01)

H 0 1 L 27/115 (2006.01)

H 0 1 L 21/336 (2006.01)

H 0 1 L 29/788 (2006.01)

H 0 1 L 29/792 (2006.01)

【 F I 】

H 0 1 L 27/10 4 3 4

H 0 1 L 29/78 3 7 1

【手続補正書】

【提出日】平成 27 年 2 月 10 日 (2015.2.10)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

NOT AND (NAND) スtring の複数の電荷蓄積トランジスタにチャネルを提供するためのシリコン膜と、

第 1 の位置で前記シリコン膜を少なくとも部分的に包囲する第 1 の電荷蓄積構造と

、

第 2 の位置で前記シリコン膜を少なくとも部分的に包囲する第 2 の電荷蓄積構造と

、

前記第 1 の電荷蓄積構造と前記シリコン膜との間、および前記第 2 の電荷蓄積構造と前記シリコン膜との間に誘電体と、

を備え、

前記電荷蓄積トランジスタのうちの第 1 の 1 つが、前記第 1 の電荷蓄積構造と、第 1 のワード線の少なくとも一部分と、を備え、前記電荷蓄積トランジスタのうちの第 2 の 1 つが、前記第 2 の電荷蓄積構造と、第 2 のワード線の少なくとも一部分と、を備える、装置。

【請求項 2】

前記シリコン膜が、約 3 ナノメートル～約 15 ナノメートルの厚さである、請求項 1 に記載の装置。

【請求項 3】

前記第 1 の電荷蓄積構造を少なくとも部分的に包囲する、導電性の第 1 のワード線をさらに備える、請求項 1 に記載の装置。

【請求項 4】

前記第 1 の電荷蓄積構造と前記第 1 のワード線との間にインターゲート誘電体 (IGD)をさらに備える、請求項 3 に記載の装置。

【請求項 5】

前記誘電体が、トンネリング誘電体を備える、請求項 1 に記載の装置。

【請求項 6】

前記シリコン膜の横断面が U 字形である、請求項 1 に記載の装置。

【請求項 7】

前記第 1 の電荷蓄積構造と前記第 2 の電荷蓄積構造との間に分離誘電体をさらに備える、請求項 5 に記載の装置。

【請求項 8】

前記第 1 の電荷蓄積構造が、前記第 1 の位置の前記シリコン膜の周囲にドーブされたポリシリコンの環を備える、請求項 1 に記載の装置。

【請求項 9】

前記誘電体がトンネリング誘電体を備え、前記ドーブされたポリシリコンの環を少なくとも部分的に包囲するインターゲート誘電体 (I G D) をさらに備える、請求項 8 に記載の装置。

【請求項 10】

前記第 1 のワード線は、前記ドーブされたポリシリコンの環を少なくとも部分的に包囲し、前記 I G D が、前記ワード線と前記ドーブされたポリシリコンの環との間にある、請求項 9 に記載の装置。

【請求項 11】

NOT AND (NAND) ストリングの複数の電荷蓄積トランジスタにチャンネルを提供するために、開口部を通過して一対の第 1 の誘電体内に延在するシリコン膜と、

前記一対の第 1 の誘電体間の前記シリコン膜を少なくとも部分的に包囲するポリシリコンゲートと、

前記ポリシリコンゲートと前記シリコン膜との間の第 2 の誘電体と、

前記ポリシリコンゲートと制御ゲートとの間の第 3 の誘電体と、

を備える、装置。

【請求項 12】

前記一対の第 1 の誘電体が、二酸化ケイ素の一対の層を備え、

前記第 2 の誘電体が、二酸化ケイ素または窒化ケイ素を含み、

前記第 3 の誘電体が、二酸化ケイ素、窒化ケイ素、および二酸化ケイ素を含む、請求項 11 に記載の装置。

【請求項 13】

前記シリコン膜が、約 3 ナノメートル～約 15 ナノメートルの厚さである、請求項 11 に記載の装置。

【請求項 14】

前記ポリシリコンゲートが、P 型ポリシリコン、N 型ポリシリコン、またはドーブされていないポリシリコンを備える、請求項 11 に記載の装置。

【請求項 15】

NOT AND (NAND) ストリングの複数の電荷蓄積トランジスタにチャンネルを提供するためのシリコン膜と、

第 1 の位置で前記シリコン膜を少なくとも部分的に包囲する第 1 の電荷蓄積構造と

、

第 2 の位置で前記シリコン膜を少なくとも部分的に包囲する第 2 の電荷蓄積構造と

、

前記第 1 の電荷蓄積構造と前記第 2 の電荷蓄積構造の間の第 1 の誘電体と、

前記第 1 の電荷蓄積構造と前記シリコン膜との間、および前記第 2 の電荷蓄積構造と前記シリコン膜との間の第 2 の誘電体と、

を備え、

前記電荷蓄積トランジスタのうちの第 1 の 1 つが、前記第 1 の電荷蓄積構造と、第 1 のワード線の少なくとも一部分と、を備え、前記電荷蓄積トランジスタのうちの第 2 の 1 つが、前記第 2 の電荷蓄積構造と、第 2 のワード線の少なくとも一部分と、を備える、

装置。

【請求項 16】

前記第 1 の誘電体が分離誘電体をさらに備える、請求項 15 に記載の装置。

【請求項 17】

前記シリコン膜が、約 3 ナノメートル～約 15 ナノメートルの厚さである、請求項 15 に記載の装置。

【請求項 18】

前記第 2 の誘電体が、トンネリング誘電体を備える、請求項 15 に記載の装置。

【請求項 19】

前記第 1 の電荷蓄積構造が、前記第 1 の位置の前記シリコン膜の周囲にドーブされたポリシリコンの環を備える、請求項 15 に記載の装置。

【請求項 20】

NOT AND (NAND) スtringの複数の電荷蓄積トランジスタにチャンネルを提供するための、約 15 ナノメートルの厚さより薄いシリコン膜と、

第 1 の位置で前記シリコン膜を少なくとも部分的に包囲する第 1 の電荷蓄積構造と

、

第 2 の位置で前記シリコン膜を少なくとも部分的に包囲する第 2 の電荷蓄積構造と

、

前記第 1 の電荷蓄積構造と前記シリコン膜との間、および前記第 2 の電荷蓄積構造と前記シリコン膜との間に誘電体と、
を備える、装置。

【請求項 21】

前記シリコン膜が、約 3 ナノメートル～約 15 ナノメートルの厚さであり、

前記電荷蓄積トランジスタのうちの第 1 の 1 つが、前記第 1 の電荷蓄積構造と、第 1 のワード線の少なくとも一部分と、を備え、

前記電荷蓄積トランジスタのうちの第 2 の 1 つが、前記第 2 の電荷蓄積構造と、第 2 のワード線の少なくとも一部分と、を備える、

請求項 20 に記載の装置。

【請求項 22】

前記第 1 の電荷蓄積構造が、前記第 1 の位置の前記シリコン膜の周囲にドーブされたポリシリコンの環を備える、請求項 20 に記載の装置。

【請求項 23】

前記誘電体が、トンネリング誘電体を備え、ドーブされたポリシリコンの環を少なくとも部分的に包囲するインターゲート誘電体 (IGD) をさらに備える、
請求項 22 に記載の装置。

【請求項 24】

導電性ワード線は、前記ドーブされたポリシリコンの環を少なくとも部分的に包囲し、
前記 IGD が、前記ワード線と前記ドーブされたポリシリコンの環との間にある、請求項 23 に記載の装置。