

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成27年4月9日(2015.4.9)

【公表番号】特表2014-509454(P2014-509454A)

【公表日】平成26年4月17日(2014.4.17)

【年通号数】公開・登録公報2014-019

【出願番号】特願2013-555567(P2013-555567)

【国際特許分類】

H 01 L 21/8247 (2006.01)

H 01 L 27/115 (2006.01)

H 01 L 21/336 (2006.01)

H 01 L 29/788 (2006.01)

H 01 L 29/792 (2006.01)

【F I】

H 01 L 27/10 4 3 4

H 01 L 29/78 3 7 1

【手続補正書】

【提出日】平成27年2月10日(2015.2.10)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

NOT AND (NAND) ストリングの複数の電荷蓄積トランジスタにチャネルを提供するためのシリコン膜と、

第1の位置で前記シリコン膜を少なくとも部分的に包囲する第1の電荷蓄積構造と

、
第2の位置で前記シリコン膜を少なくとも部分的に包囲する第2の電荷蓄積構造と

、
前記第1の電荷蓄積構造と前記シリコン膜との間、および前記第2の電荷蓄積構造と前記シリコン膜との間に誘電体と、

を備え、

前記電荷蓄積トランジスタのうちの第1の1つが、前記第1の電荷蓄積構造と、第1のワード線の少なくとも一部分と、を備え、前記電荷蓄積トランジスタのうちの第2の1つが、前記第2の電荷蓄積構造と、第2のワード線の少なくとも一部分と、を備える、装置。

【請求項2】

前記シリコン膜が、約3ナノメートル～約15ナノメートルの厚さである、請求項1に記載の装置。

【請求項3】

前記第1の電荷蓄積構造を少なくとも部分的に包囲する、導電性の第1のワード線をさらに備える、請求項1に記載の装置。

【請求項4】

前記第1の電荷蓄積構造と前記第1のワード線との間にインターゲート誘電体(IGD)をさらに備える、請求項3に記載の装置。

【請求項5】

前記誘電体が、トンネリング誘電体を備える、請求項1に記載の装置。

【請求項6】

前記シリコン膜の横断面がU字形である、請求項1に記載の装置。

【請求項7】

前記第1の電荷蓄積構造と前記第2の電荷蓄積構造との間に分離誘電体をさらに備える、請求項5に記載の装置。

【請求項8】

前記第1の電荷蓄積構造が、前記第1の位置の前記シリコン膜の周囲にドープされたポリシリコンの環を備える、請求項1に記載の装置。

【請求項9】

前記誘電体がトンネリング誘電体を備え、前記ドープされたポリシリコンの環を少なくとも部分的に包囲するインターチェース誘電体（IGD）をさらに備える、請求項8に記載の装置。

【請求項10】

前記第1のワード線は、前記ドープされたポリシリコンの環を少なくとも部分的に包囲し、前記IGDが、前記ワード線と前記ドープされたポリシリコンの環との間にある、請求項9に記載の装置。

【請求項11】

NOT AND (NAND)ストリングの複数の電荷蓄積トランジスタにチャネルを提供するために、開口部を通じて一対の第1の誘電体内に延在するシリコン膜と、

前記一対の第1の誘電体間の前記シリコン膜を少なくとも部分的に包囲するポリシリコンゲートと、

前記ポリシリコンゲートと前記シリコン膜との間の第2の誘電体と、

前記ポリシリコンゲートと制御ゲートとの間の第3の誘電体と、
を備える、装置。

【請求項12】

前記一対の第1の誘電体が、二酸化ケイ素の一対の層を備え、

前記第2の誘電体が、二酸化ケイ素または窒化ケイ素を含み、

前記第3の誘電体が、二酸化ケイ素、窒化ケイ素、および二酸化ケイ素を含む、請求項11に記載の装置。

【請求項13】

前記シリコン膜が、約3ナノメートル～約15ナノメートルの厚さである、請求項11に記載の装置。

【請求項14】

前記ポリシリコンゲートが、P型ポリシリコン、N型ポリシリコン、またはドープされていないポリシリコンを備える、請求項11に記載の装置。

【請求項15】

NOT AND (NAND)ストリングの複数の電荷蓄積トランジスタにチャネルを提供するためのシリコン膜と、

第1の位置で前記シリコン膜を少なくとも部分的に包囲する第1の電荷蓄積構造と

、
第2の位置で前記シリコン膜を少なくとも部分的に包囲する第2の電荷蓄積構造と

、
前記第1の電荷蓄積構造と前記第2の電荷蓄積構造の間の第1の誘電体と、

前記第1の電荷蓄積構造と前記シリコン膜との間、および前記第2の電荷蓄積構造と前記シリコン膜との間の第2の誘電体と、

を備え、

前記電荷蓄積トランジスタのうちの第1の1つが、前記第1の電荷蓄積構造と、第1のワード線の少なくとも一部分と、を備え、前記電荷蓄積トランジスタのうちの第2の1つが、前記第2の電荷蓄積構造と、第2のワード線の少なくとも一部分と、を備える、

装置。

【請求項 1 6】

前記第1の誘電体が分離誘電体をさらに備える、請求項15に記載の装置。

【請求項 1 7】

前記シリコン膜が、約3ナノメートル～約15ナノメートルの厚さである、請求項15に記載の装置。

【請求項 1 8】

前記第2の誘電体が、トンネリング誘電体を備える、請求項15に記載の装置。

【請求項 1 9】

前記第1の電荷蓄積構造が、前記第1の位置の前記シリコン膜の周囲にドープされたポリシリコンの環を備える、請求項15に記載の装置。

【請求項 2 0】

NOT AND (NAND)ストリングの複数の電荷蓄積トランジスタにチャネルを提供するための、約15ナノメータの厚さより薄いシリコン膜と、

第1の位置で前記シリコン膜を少なくとも部分的に包囲する第1の電荷蓄積構造と、

第2の位置で前記シリコン膜を少なくとも部分的に包囲する第2の電荷蓄積構造と、

前記第1の電荷蓄積構造と前記シリコン膜との間、および前記第2の電荷蓄積構造と前記シリコン膜との間に誘電体と、
を備える、装置。

【請求項 2 1】

前記シリコン膜が、約3ナノメートル～約15ナノメートルの厚さであり、

前記電荷蓄積トランジスタのうちの第1の1つが、前記第1の電荷蓄積構造と、第1のワード線の少なくとも一部分と、を備え、

前記電荷蓄積トランジスタのうちの第2の1つが、前記第2の電荷蓄積構造と、第2のワード線の少なくとも一部分と、を備える、

請求項20に記載の装置。

【請求項 2 2】

前記第1の電荷蓄積構造が、前記第1の位置の前記シリコン膜の周囲にドープされたポリシリコンの環を備える、請求項20に記載の装置。

【請求項 2 3】

前記誘電体が、トンネリング誘電体を備え、ドープされたポリシリコンの環を少なくとも部分的に包囲するインターフェース誘電体 (IGD) をさらに備える、

請求項22に記載の装置。

【請求項 2 4】

導電性ワード線は、前記ドープされたポリシリコンの環を少なくとも部分的に包囲し、
前記IGDが、前記ワード線と前記ドープされたポリシリコンの環との間にある、請求項23に記載の装置。