(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.[6]
H04L 7/00

(45) 공고일자 2000년08월01일
(11) 등록번호 10-0262788
(24) 등록일자 2000년05월08일

(21) 출원번호 10-1993-0001307
(22) 출원일자 1993년01월29일
(65) 공개번호 특1993-0017344
(43) 공개일자 1993년08월30일
(30) 우선권주장 92-38572 1992년01월29일 일본(JP)

(73) 특허권자 소니 가부시끼 가이샤 이데이 노부유끼
일본국 도쿄도 시나가와쿠 키타시나가와 6쵸메 7반 35고
(72) 발명자 이노우에하지메
일본 도오꾜도 시나가와꾸 기다시나가와 6쵸메 7반 35고소니가부시끼가이샤 나이
세끼다까히또
일본 도오꾜도 시나가와꾸 기다시나가와 6쵸메 7반 35고소니가부시끼가이샤 나이
가노따게이지
일본 도오꾜도 시나가와꾸 기다시나가와 6쵸메 7반 35고소니가부시끼가이샤 나이
(74) 대리인 이병호

심사관 : 정용주

(54) 디지탈 정보 신호 전달 장치 및 방법

요약

엔코드된 동기, ID 및 디지탈 정보 신호로 구성되는 순차적인 동기 블럭 데이터를 전달하는 디지탈 정보 신호 전달 장치에서, 디지탈 정보 신호는 엔코드되고, 삽입 영역은 그 내에 형성되며, 동시에 ID신호는 삽입 영역내에 가산되고, 포맷 식별 신호, 디지탈 정보 신호의 형태를 식별하는 신호 및 동기 블럭수로 이루어진다.

대표도

도1

명세서

[발명의 명칭]

디지탈 정보 신호 전달 장치 및 방법

[도면의 간단한 설명]

제1도는 본 발명의 실시예에 따른 디지탈 VTR의 기록 데이터 처리 회로를 도시한 블럭도.

제2도는 동기 및 ID 영역을 합성한 개략도.

제3a 및 b도는 전달 데이터의 동기 블럭의 포맷을 도시한 개략도.

제4도는 본 발명의 실시예에 따른 디지탈 VTR의 재생된 데이터 처리 회로를 도시한 블럭도.

제5a 및 b도는 전달 데이터의 동기 블럭에 대한 포맷의 따른 예를 도시한 개략도.

* 도면의 주요부분에 대한 부호의 설명

8 : 가변 길이 코드 엔코딩 회로 9 : 패킹 회로

13 : 메모리 17 : 가산 회로

25 : 에러 교정 회로

[발명의 상세한 설명]

본 발명은 불연속 코사인 변환(DCT) 압축된(compressed) 디지탈 영상 신호, PCM 오디오 신호 및 제어 서브코드를 위한 디지탈 정보 장치에 관한 것으로, 특히 전달된 데이터의 각 동기 블록에 부가된 ID 신호에

관한 것이다.

예를 들어, 자기 테이프상에 디지탈 비디오 신호를 기록하기 위한 회전 헤드를 이용하는 디지탈 VTR은 공지되어 있다. 디지탈 비디오 신호가 상당량의 정보로 이루어지므로, 디지탈 VTR은 때때로 기록되거나, 전송된 데이터량을 압축하는 고율 코딩 기술을 이용하여 왔다. 이런 기술중에, 불연속 코사인 변환(DCT) 코딩이 실제이용되어 왔다. 이런 디지탈 VTR에서 DCT 엔코드된 디지탈 비딩 신호 이외에. PCM 오디오 신호 및 제어 서브코드는 또한 회전 헤드에 의해 자기 테이프상에 기록된다. DCT 코딩에서, 영상 정보의 한 프레임은 예를 들어 (8x8) 화상 소자 또는 픽셀로 구성된 블록으로 변환되며, 그때 이런 블록은 일종의 직교 변환인 코사인 변환에 의해 처리된다. 따라서, (8x8) 계수 데이터가 발생된다. 이런 계수 데이터는 런 길이(run length) 코드 또는 테프맨 크드와 같은 가변 길치 코드로 처리된다. 수신 시스템으로 전달되기 전에, 엔코드된 데이터, ID 신호등은 재생 시스템이 수신된 데이터를 쉽게 처리할 수 있도록 프레임으로 변환된다. 각 프레임은 블록 동기 신호가 예정된 구간에서 데이터에 부가되는 동기 블록으로 구성될 수 있다. 재생 시스템은 그때 이런 프레임을 바람직한 재생 데이터로 변환시킬 수 있다.

ID 신호는 동기 블록수(어드레스)등을 포함한다. 디지탈 VTR 내의 카셋트 테이프 및 테이프 헤드 메카니즘을 이용하므로써, ID 신호는 컴퓨터내에 이용되는 외부 메모리(데이터 스트림머)에 인가될 수 있다. 그러나, 통상적인 ID 신호로 그런 외부 응용은 계획되어 오지 않았다. 디지탈 VTR에서, 기록 모드, 방송 시스템 포맷등을 식별하는 ID 신호의 삽입이 고려되어 왔다. 그러나, 디지탈 VTR이 컴퓨터용 외부 메모리로서 이용될시에, 각 기록 모드 및 각 방송 포맷에 대한 ID 신호를 필요가 없다. 그래서, ID 신호에 통상적으로 포함된 정보량은 불필요하고, 유효 데이터 영역을 바람직하지 않게도 감소된다.

그래서, 본 발명의 목적은 디지탈 VTR에 적당할 뿐만 아니라 다른 응용 또는 장치에도 적절할 수 있는 디지탈 정보 신호 전달 장치를 제공하고 있다.

본 발명의 견지에 따르면, 엔크드된 동기, ID 및 디지탈 정보 신호로 구성된 순차적인 동기 블록 데이터를 전달하는 디지탈 정보 신호 전달 장치게 제공되는데, 상기 장치는, 디지탈 정보 신호를 엔코딩하는 엔코딩 수단, 엔코딩 수단의 출력 데이터내의 동기 및 ID 신호를 위한 삽입 영역을 형성하는 삽입 영역 수단 및, 삽입 영역내의 ID 신호를 가산하는 ID 가산수단을 포함하며, 그런 ID 신호를 포맷 식별 신호, 디지탈 정보 신호형을 식별하는 신호 및 동기 블록수를 포함한다.

ID 신호내에 포함된 포맷 식별 신호는 데이터 스트림머와 같은 다른 장치에 대한 기록 포맷이나 디지탈 VTR 기록 포맷이 식별되게 한다. 재생 시스템 또는 히ㅗ로는 그때 포맷 식별 신호에 의해 재생된 데이터를 적확히 처리할 수 있다. 따라서, 포맷 식별 신호는 다른 외부 장치로 사용하기 위한 디지탈 정보 신호 전달 장치를 적합시키기 위해 쉽게 사용될 수 있다. 게다가, 기록 정보형이 삽입되므로, 기록 정보형에 따른 AUX 영역내로의 ID 신호가 삽입될 뿐이다. 따라서, ID 신호내의 데이터 량은 증가될 필요가 없다.

이하, 첨부된 도면을 참조로 하여 본원 명세서를 더욱 상세히 설명하기로 한다.

본 발명의 실시예는 디지탈 VTR의 기록 시스템내에 포함된 비디오 데이터 처리 회로에 블록도를 도시한 첨부된 도면중의 제1도를 참조로 기술된다. 제1도에서, 디지탈화된 비디오 데이터는 입력 단자(1)를 통해 블록 세그멘트(segmentation)회로(2)에 공급된다. 블록 세그멘트 회로(2)는 라스터 주사 시퀀스내에 공급된 비디오 데이터를 2차원 블록의 데이터를 변환시키며, 상기 2차원 블록의 각각은 예를 들어 각 화상 소자의 주파수 콤포넌트를 나타내는 계수 데이터의 8x8 어레이로 구성된다.

블록 세그멘트 회로(2)의 출력은 수신된 데이터가 에러의 일정치 않은 방해로 인해 화질의 저하를 방지하도록 서플(shuffle)되는 서플링 회로(3)에 공급된다. 예를 들면, 서플링 회로(3)에서, 데이터의 매크로블럭의 그룹은 서로 다른 물리적 위치내에 위치된다. 서플링 회로(3)의 출력은 DCT (불연속코사인 변환)회로(4)에 공급된다.

매크로 블록은 다수의 블록으로 구성되며, 그의 각각은 계수 데이터의 (8x8) 어레이로 구성된다. 예를 들면, 콤포넌트 시스템 비디오 데이터(Y: U: V = 4 : 1 : 1)의 경우에, 1프레임의 동일한 위치의 4Y 블록, 1U 블록 및 1V 블록은 1매크로 블록을 구성한다. 샘플링 주파수가 4fsc 일시에(여기서 fsc는 색부반송파임), 1프레임의영상은(910샘플 x 525라인)으로 구성되며, 그 중(720샘플x480라인)은 유효 데이터로서 이용된다.

따라서, 전술된 콤포넌트 시스템에서, 1프레임으로 이루어진 블록의 총수는 (720x6/4)x480/(8x8)=8100이다. 그래서, 1프레임 내의 매크로 블록수는 (8100÷6=1350)이다.

DCT 회로(4)에 의해 발생된 (8x8)계수 데이터의 DC 콤포넌트 DC는 프레임 회로(11)에 공급된다. AC 콤포넌트 AC1 내지 AC63인 잔여 63콘포넌트는 지연회로(5)를 통해 DCT 회로(4)로부터 양자화 회로(6)에 공급된다. AC 콤포넌트 계수 데이터는 저-고 순위 지그자그 시퀀스로 양자화 회로(6)로 전달된다. 계수 데이터는 또한 평가기(estimator)(7)에 공급된다. 지연회로(5)는 적당한 양자화 수 QNO를 결정하는 평가기(7)에 의해 요구된 시간 주기에 대응하는 지연 시간을 제공한다.

양자화 회로(5)는 AC 콤포넌트 AC1 내지 AC63를 재양자화한다. 환언하면, 양자화 회로(6)는 적당한 양자화 단계에 의해 AC 계수 데이터를 분할시켜, 정수의 계수를 얻는다. 양자화 단계는 평가기(7)로부터 수신된 양자화 수 QNO에 의해 결정된다. 디지탈 VTR에서, 편집과 같은 프로세스가 필드씩 또는 프레임씩 기초에 의해 수행되므로, 필드 또는 프레임 마다의 데이터량은 타겟값보다 크지 않다. DCT 프로세스 및 가변 길이 엔코딩 프로세스에서 발생되는 데이터량이 엔코드될 화상 패턴에 의해 변하므로, 버퍼링 프로세스는 타겟값보다 많지 않게 발생되는 데이터량을 제한하기 위해 수행됨으로써, 1프레임 또는 1프레임의 구간보다 짧은 버퍼링 유니트가 사용될 수 있다. 버퍼링 유니트가 감소되는 이유는 버퍼링하는 데에 필요한 메모리 용량을 감소시킴으로써 버퍼링 회로를 감소화시킬 수 있다. 이런 실시예에서, 버퍼링 유니트는 15매크로 블록이지만, 소수의 5매크로 블록이 사용될 수 있다. 환언하면, 버퍼링 유니트는 정수의 매크로 블럭으로 구성된다.

양자화 회로(6)의 출력은 가변 길이 코드 엔코딩 회로(8)에 공급된다. 가변 길이 코드 엔코딩 회로(8)는 런 길이 엔코딩, 허프맨 엔코딩 등을 수행시킨다. 예를 들면, 회로(8)는, 계수 데이터의 연속수 0s를 나

타내는 0 런값 및 계수 데이터 값이 허프맨 테이블에 인가되어, 가변 길이 코드(엔코드된 데이터 출력)가 발생되는 2차원 허프맨 엔코딩 프로세스를 수행시킬 수 있다. 가변 길이 코드 엔코딩 회로(8)로부터의 DCT 코드는 동기 블록의 데이터 영역의 바이트 길이는 나타내는 데이터로 DCT 코드를 분할하는 패킹 회로(9)에 공급된다.

프레밍 회로(11)은 DCT 회로(4)로부터의 DC 콤포넌트 DC, 패킹 회로(9)로부터의 가변 길이 코드, 평가기(7)로부터의 양자화 수 QNO와, 보조 코드 발생 회로(10)로부터의 보조 코드 AUX를 수신하며, 그로부터 프레밍 회로(11)는 동기블럭의 데이터 영역을 구성하는 데이터를 출력시킨다. 프레임 회로(11)의 출력은 프로덕트(product) 코드와 같은 에러 교정 코드로 수신된 데이터를 엔코드하는 패리티 발생 회로(12)에 공급된다.

에러 교정 코드의 수평 및 수직 데이터는 리드(Reed)솔로몬 코드로 엔코드 된다. 수평 에러 교정 코드는 내부(inner) 코드라 부른다. 다른 한편, 수직 에러 교번 코드는 외부(outer) 코드라 부른다. 내부 코드는 단일 동기 블록의 데이터 영역내에 포함된 데이터에 이용되어, 수정 패리티 PT가 발생된다. 단지 수직 패리티가 포함하는 동기 블록일 수 있다. 가변 속도 재생 모드에서, 동기 블록으로서 인출된 데이터는 유효하게 처리되어, 내부 코드로 에러 교정된다.

패리티 발생 회로(12)의 출력은 메모리 제어기(14)가 접속되는 메모리(13)에 공급된다. 제2도에 도시된 바와 같이, 메모리(13)는 (예를 들어, 86 바이트를 포함하는) 유효 데이터 및, (5바이트를 포함하고, 도면에서 해치(hatch)된) 동기 및 ID 영역으로 구성되는 데이터를 출력시킨다. 따라서, 도시된 예에서, 메모리(13)에 의해 출력된 각 동기 블록은 91바이트를 포함한다.

메모리(13)의 출력은 ID 가산 회로(15)에 공급된다. ID 발생 회로(16)는 메모리 제어기(14)로부터 메모리 제어 정보(예를 들어, 기록 타입, 동기 블록수 등을 나타내는 정보)를 수신하여, 전술된 동기 및 ID 영역내에 ID 신호를 삽입시킨다. ID 가산 회로(15)의 출력 신호는 동기 발생 회로(18)로부터의 블록 동기 신호가 동기 및 ID 영역내에 삽입되는 가산 회로(17)에 공급된다. 가산 회로(17)로부터의 동기 블록 합성 기록 데이터는 출력 단자(19)에 인가된다. 출력 단자(19)로부터의 기록 데이터는 채널 엔코딩 회로 및 기록 증폭기(도시되지 않음)를 통해 두 회전 헤드에 공급되어, 자기 테이프상에 기록된다.

두 트랙은 인접 배치되는 두 회전 헤드에 의해 자기 테이프상에 동시에 형성된다. 예를 들면 1프레임의 데이터는 10부분 또는 세그멘트로 분할되어, 자기 테이프상의 10대응 트랙상에 기록된다. PCM 오디오 신호는 에러 교정 코드로 엔코드되어, 비디오 데이터에 따라 자기 테이프상에 기록된다. 선택적으로, PCM 오디오 데이터는 비디오 데이터가 기록되는 트랙으로부터 떨어져 자기 테이프의 한 트랙상에 배치된 오디오데이터 기록 영역상에 기록된다. PCM 오디오 신호의 동기 블록의 합성은 전술된 비디오 데이터의 것과 같다. 게다가, 프로그램 개시점등의 검출을 제어하는 서브코드는 비디오 데이터와 같은 합성부를 갖는다. 서브코드는 자기 테이프의 트랙의 예정된 영역상에 기록된다.

제3도는 제1도의 장치에 의해 발생된(91바이트의) 한동기 블록의 합성부를 도시한 것이다. 동기 블록은(2바이트의) 블록 동기 신호 SYNG, 2 바이트(IDo 및 ID_1)의 ID 신호 및, ID 신호에 대한 패리티 IDP로 이루어진 바이트 시퀀스로 구성된다. 다음 78 바이트는 데이터 영역을 구성하며, 최종 8바이트는 내부 프로덕트 코드의 패리티이다. 데이터 영역의 헤드에서, 양자화 단계를 식별하는 1-바이트-양자화수 QNO 및 보조 코드 AUX 가 배치된다. 보조 코드 AUX는 데이터의 76 바이트에 선행된다. 양자화수 QNO 및 보조 코드 AUX의 위치는 제5도에 도시된 바와 같이 데이터 영역내의 어느 곳으로 변화될 수 있다.

제3도에 도시된 바와 같이, ID 신호 ID_0는 프레임 식별 비트 FRID, 포맷 식별 비트 OTHERS, 기록 데이터형 비스 RTYPE1 및 RTYPE0와 동기 블록수의 4 고순위 비트 SYNC8 내지 SYNC11로 이루어진다. 신호 ID_1는 동기 블록수의 잔여 8비트 SYNC0 내지 SYNC7로 이루어진다. IDP는 PARITY 00 내지 PARITY 03 및 PRAITY 10 내지 RARITY 13에서 표시된 각각의 4비트의 두 패리티로 이루어진다. 제3도에 도시된 바와 같이, ID 신호 IDO 및 ID1는 4비트 각각의 4 니블(nibble)로 분할된다, 4니블에 대하여 , 두 패리티(예를 들어, 리드 솔로몬 크드의 패리티)가 발생된다.

프레임 ID은 한 프레임씩 반전된다. 식별 비트 OTHERS는 실시예의 디지탈 VTR 포맷 및 디지탈 스트림머 포맷과 같은 다른 포맷을 식별하는 데에 이용된다. 예를 들면, "1"의 값을 가진 식별 비트 OTHERS 는 디지탈 VTR 포맷을 나타내는 반면에, "0"의 값을 가진 식별 비트 OTHERS 는 다른 포맷을 나타낸다. 제3a도에 도시된 바와 같이, RTYPE1 및 RTYPE0 비트는 비디오, 오디오 1, 오디오 2 및 서브데이터와 같은 각 동기 블록내의 기록 데이터 타입을 나타낸다. 게다가, 12비트의 동기 블록수는 분할되어 다수의 트랙상에 기록된 모든 동기 블록에 거의 제공된 어드레스를 표시한다. 전술한 것에 대립되는 것으로, 트랙 어드레스와 트랙의 동기 블록수가 이용될 수 있다. 그러나, 트랙수가 증가할 시에, 트랙 어드레스는 트랙 어드레스 및 동기 블록수가 이용되는 경우보다 더 비트수가 감소시킬 수 있다.

데이터 영역내의 보조 코드 AUX는 일종의 ID 신호이다. 보조 코드 AUX는 비디오 신호, 오디오 모드등의 방송시스템 타입을 식별하기 위한 정보를 포함한다. 보조 코드 AUX 나타내는 것은 비트 RTYPE1 및 RTYPE0에 의해 지정된 기록 데이터의 타입에 달려 있다. 따라서, 모든 타입의 기록 데이터에 대한 모든 ID 신호를 기록할 필요가 없다. 식별 수 QNO 및 보조 코드 AUX는 데이터 영역내에 기록되는데, 그 이유는 데이터 영역내의 데이터를 위한 교정 코드가 ID 신호를 위한 것보다 더 높은 교정 능력을 갖고 있다. 게다가. 보조 코드 AUX 및 식별수 QNO는 디지탈 VTR에 한정된 IDs이다. 이런 포맷이 데이터 스트림머와 같은 다른 시스템에 이용되는 경우에, 식별수 QNO 및 보조 코드 AUX를 기록할 필요가 없어, 각 비트를 기록 영역으로서 이용될 수 있다. 그런 경우에, 데이터 영역내의 684kbps의 신호를 기록할 수 있다.

제5도는 디지탈 VTR내의 이용에 적당한 다른 기록 포맷을 도시한 것이다. 제5a도의 테이블은 보조코드 AUX의 값에 의한 기록 데이터 타입을 도시한 것이다.

AUX가 "0"일시에, 필드 식별 비트 60/50는 60필드를 나타낸다. AUX가 "1" 일시에, 필드 식별 비트 60/50는 50필드를 나타낸다.

게다가, 비트 STYPE2 내지 STYPE0의 지시값은 아래와 같은 신호 포맷을 나타낸다.

값(SD-H 4 : 3)은 (예를 들어, 4: 3 종횡비를 가진 화상을 대략 25 마이크로 bps의 데이터율을 가진 화상으로 압축하기 위한) 디지탈 VTR에 대한 기본 포맷을 나타낸다.

값(SD-L)은 SD-H 4: 3의 데이터율을 가진 영상이 원래의 데이터율의 절반을 가진 영상으로 압축된 포맷을 나타낸다.

값 (SD-H 16: 9)은 16 : 9 종횡비를 가진 영상을 대량 25마이크로 bps의 데이터율을 가진 영상으로 압축하는 디지탈 VTR에 대한 기본 포맷을 나타낸다.

값 (HC 1125/60)은 1125 라인을 가진 고해상도 TV 신호 및 60Hz의 필드 주파수를 대략 50마이크로 bps의 데이터율을 가진 신호로 압축하는 데에 이용될 수 있는 포맷을 나타낸다.

값 (HD 1250/60)은 1250 라인을 가진 고해상도 TV 신호 및 50Hz의 필드 주파수를 대략 50마이크로 bps의 데이터율을 가진 신호로 압축하는 데에 이용될 수 있는 포맷을 나타낸다.

제4도에서, 본 발명의 실시예에 따른 디지탈 VTR의 재생 처리 회로에서, (도시되지 않은) 헤드를 회전시킴으로서 자기 테이프로부터 재생된 데이터는 재생 증폭기, 채널 코딩 엔코딩 회로 등(도시되지 않음)을 통해 입력 단자(21)로 전송된다. 그런 재생된 데이터는 단자(21)로부터 타임 베이스 교정기(TBC)(22)에 공급되고, 동기 검출 회로(23)는 재생된 데이터의 동기 블록의 동기 신호를 검출하고, ID 신호를 검출하는 ID 검출 회로(24)에 접속된다.

(TBC)(22)는 (도시되지 않은) 메모리를 포함하여, 그런 메모리의 기록 어드레스를 재생된 데이터, 동기 블록수 및 기록 데이터 ID와 동기하여 기록 클럭에 의해 형성된다. 재생된 데이터는 TBC 메모리의 예정된 영역에서 맵된다. 예정된 주파수에서 클럭에 따른 (TBC)(22)의 메모리로부터 판독되는 데이터는 데이터의 에러를 교정하는 에러 교정 회로(25)에 공급된다.

에러 교정 엔코딩이 전술된 바와 같이 ID 신호 및 데이터에 대해 수행되므로, ID 신호 및 데이터의 각 에러는 검출될 수 있고, 교정될 수 있다. 에러 교정 회로(25)는 교정된 ID 신호 및 데이터 이외에, 에러가 발생된 여부를 나타내는 에러 플래그를 출력시킨다. 에러 교정 회로(25)의 출력은 예를 들어 2차원 허프맨 코드를 디코딩 할 수 있는 가변 길이 코드 디코더(27)에 공급된 가변 길이 코드로 바이트 시퀀스의 코드 신호를 변환시키는 디패킹 회로(26)에 공급된다.

가변길이 코드 디코더(27)는 반전(inversely) 양자화 회로(28)에 접속된다. 양자화 회로와 구별되듯이, 반전 양자화 회로(28)는 각 값을 형성하도록 양자화 단계에 의해 코드 신호를 증배시킨다. 반전 양자화 회로(28)는 이전 교정되지 않은 데이터 에러를 숨기는 교정 데이터를 이용하는 에러숨김(concealment) 회로(29)에 접속된다. 에러숨김 회로(29)는 반전 DCT 변환 회로(20)에 접속된다. 반전 DCT 변환 회로(30)는 계수 데이터를 픽셀 데이터로 복원시킨다. 반전 DCT변환 회로(30)로 부터의 복원된 픽셀 데이터는 서플링(shuffling)회로(3)에 의해 수행되는 프로세스의 역인 프로세스를 처리하는 디서플링 회로(31)에 공급된다. 디서플링 회로(31)의 출력은 블록 시퀀스의 데이터를 라스터 주사 시퀀스의 데이터로 변환시키는 블록 디세그멘테이션 회로(32)에 공급된다. 에러 숨김 회로(29) 및 반전 DCT 변환 회로(30)는 제4도에 도시된 것으로부터 위치가 상호 교환될 수 있다.

PCM 오디오 신호 및 , 자기 테이프로부터 재생된 서브 코드는 TBC(22)에 후행하는 회로에 의해 에러 교정된다. 포맷 식별 비트가 다른 포맷, 즉, 디지탈 VTR 포맷과 다른 포맷을 나타낼시에, ID 신호 검출 회로(24)는 관련 데이터가 재생될 수 없는 것을 나타내는 경고 메시지를 사용자에게 부여한다. 게다가, ID 신호 검출 회로(24)는 기록 데이터 식별 비트로부터 기록 데이터의 형태를 검출하여, 그런 데이터에 대한 프로세스를 적당히 수행시킨다.

본 발명에 따르면, 재생된 데이터내에 포함된 ID 신호를 이용함으로서, 데이터의 포맷이 식별될 수 있다.

따라서, 디지탈 VTR 이외에, ID 신호는 데이터 스트림머와 같은 다른 장치를 식별하는데 더 쉽게 이용될 수 있다. 더욱이, 기록 데이터 식별 비트가 ID 신호내에 삽입되므로, 각 기록 데이터에 대한 ID를 기록할 필요가 없다. ID 신호는 그에 의해 유효 데이터 영역을 좁게하지 않을 수 있다.

첨부된 도면을 참조로 하여 본 발명의 특정 양호한 실시예를 기술하였지만, 본 발명은 정확한 실시예에 제한되지 않고, 첨부된 청구범위에 한정된 바와 같이 본 발명의 정신 및 범주로부터 벗어나지 않고 본 분야의 숙련자에게는 다양하게 변형될 수 있다.

(57) 청구의 범위

청구항 1

엔코드된 동기, ID 및 디지탈 정보 신호로 이루어진 순차적인 동기 블럭 데이터를 전달하는 디지탈 정보 신호 전달 장치에 있어서, 상기 디지탈 정보 신호를 엔코딩하여, 대응하는 출력 데이터를 제공하는 엔코딩 수단, 상기 엔코딩 수단의 상기 출력 데이터에서, 상기 동기 신호 및 상기 ID 신호에 대한 삽입 신호를 형성하는 삽입 영역 형성 수단과, 상기 삽입 영역내의 ID 신호를 가산하는 ID가산 수단을 포함하는데, 상기 ID 신호는 포맷 식별 신호, 상기 디지탈 정보 신호의 형태를 식별하는 신호 및 동기 불럭수로 이루어지는 디지탈 정보 신호 전달 장치.

청구항 2

제1항에 있어서, 상기 엔코딩 수단의 상기 출력 데이터를 양자화하는 양자화 수단, 가변 길이 코드로 상기 양자화 수단의 출력을 엔코딩 하는 가변 길이 코드 엔코딩 수단, 상기 가변 길이 코드 코딩 수단의 출력을 대부분 예정된 시간 주기의 예정된 데이터 량으로 제한하도록 상기 양자화 수단의 양자화 단계를 결정하는 추정 수단, 상기 정보 신호 형태에 따라 보조 코드를 발생시키는 보조 코드 발생 수단과, 상기양자화 단계에 따른 동기 블럭의 데이터 영역, 상기 보조 코드, 상기 디지탈 정보 신호의 DC 콤포넌트와,

가변 길이 코드 엔코딩 수단의 상기 출력을 형성하는 프레밍 수단을 더 포함하는 디지탈 정보 신호 전달 장치.

청구항 3

제2항에 있어서, 가변 길이 코드 엔코딩 수단의 상기 출력을 바이트의 예정된 수의 데이터 영역을 각각 가진 동기 블럭으로 분할하는 패킹 수단을 더 포함하는 디지탈 정보 신호 전달 장치.

청구항 4

제2항에 있어서, 상기 데이터 영역의 상기 에러 교정 코드의 교정 능력이 크게 되도록 에러 교정 코드로 각각의 상기 동기 블럭의 상기 ID 신호 및 상기 데이터 영역을 엔코딩하는 에러 교정 코드 엔코딩 수단을 더 포함하는 디지탈 정보 신호 전달 장치.

청구항 5

제3항에 있어서, 디지탈 자기 기록 장치의 기록 모드에서, 상기 ID 가산 수단은 상기 디지탈 자기 기록 장치의 기록 포맷을 나타내는 코드를 상기 ID신호의 포맷 식별 신호에 가산하기에 적합하고, 상기 프레밍 수단은 상기 기록 포맷을 나타내는 코드를 상기 보조 코드에 가산하도록 동작하는 디지탈 정보 신호 전달 장치.

청구항 6

엔코드된 동기, ID 및 디지탈 정보 신호로 이루어진 순차적인 동기 블럭 데이터를 기록하는 디지탈 정보 신호 기록 장치에 있어서, 상기 디지탈 정보 신호를 엔코딩하여, 대응하는 출력 데이터를 제공하는 엔코딩 수단. 상기 엔코딩 수단의 상기 엔코딩된 출력 데이터에서, 상기 동기 신호 및 상기 ID 신호에 대한 삽입 신호를 형성하는 삽입 영역 형성 수단과, 상기 삽입 영역내의 ID신호를 가산하며, 상기 ID 신호는 포맷 식별 신호, 상기 디지탈 정보 신호의 형태를 식별하는 신호 및 동기 블럭수로 이루어지는 ID 가산 수단 및 상기 ID 신호가 가산되는 상기 엔코드된 출력 데이터를 기록하는 수단을 포함하는 디지탈 정보 신호 기록 장치.

청구항 7

제6항에 있어서, 상기 엔코딩 수단의 상기 엔코딩된 출력 데이터를 양자화하는 양자화 수단과, 가변 길이 코드로 상기 양자화 수단의 출력을 엔코딩하는 가변 길이 코드 엔코딩 수단과, 상기 가변 길이 코드 엔코딩 수단의 출력을 대부분 예정된 시간 주기의 예정된 데이터 량으로 제한하도록 상기 양자화 수단의 양자화 단계를 결정하는 추정 수단과, 상기 정보 신호 형태에 따라 보조 코드를 발생시키는 보조 코드 발생 수단과, 상기 양자화 단계에 따른 동기 블럭의 데이터영역, 상기 보조 코드, 상기 디지탈 정보 신호의 DC 콤포넌트 및, 가변 길이 코드 엔코딩 수단의 상기 출력을 형성하는 프레밍 수단을 더 포함하는 디지탈 정보 신호 기록 장치.

청구항 8

제7항에 있어서, 가변 길이 코드 엔코딩 수단의 상기 출력을 바이트의 예정된 수의 데이터 영역을 각각 가진 동기 블럭으로 분할하는 패킹 수단을 더 포함하는 디지탈 정보 신호 기록 장치

청구항 9

제8항에 있어서, 상기 데이터 영역의 상기 에러 교정 코드의 교정 능력이 크게 되도록 에러 교정 코드로 상기 동기 블럭의 상기 ID 신호 및 상기 데이터 영역을 엔코딩하는 에러 교정 코드 엔코딩 수단을 더 포함하는 디지탈 정보 신호 기록 장치

청구항 10

엔코드된 동기, ID 및 디지탈 정보 신호로 구성된 순차적인 동기 블럭 데이터를 전달하는 디지탈 정보 신호 전달 방법에 있어서, 상기 디지탈 정보 신호를 엔코딩하는 단계, 엔코드된 디지탈 정보 신호의 상기 ID 신호 및 상기 동기 신호에 대한 삽입 영역을 형성하는 단계 및, 포맷 식별 신호로 이루어진 ID 신호, 상기 디지탈 정보 신호의 형태를 식별하는 신호 및 블럭수를 상기 삽입 영역내에 가산하는 단계로 이루어지는 디지탈 정보 신호 전달 방법.

청구항 11

제10항에 있어서, 엔코드된 디지탈 정보 신호를 양자화 하는 단계, 가변 길이 코드로 양자화된 정보 신호를 엔코딩하는 단계, 상기 가변 길이 코드 엔코딩 출력을 예정된 시간 주기 내에서 예정된 데이터 량으로 제한하도록 양자화하는 양자화 단계를 결정하는 단계, 상기 정보 신호의 형태에 따라 보조 코드를 발생시키는 단계 및, 상기 양자화 단계를 나타내는 데이터를 가진 동기 블럭의 데이터 영역, 상기 보조 코드, 상기 디지탈 정보 신호의 DC 콤포넌트 및 가변 길이 코드 엔코딩의 상기 출력을 형성하는 단계를 더 포함하는 디지탈 정보 신호 전달 방법

청구항 12

제11항에 있어서, 바이트의 예정된 수의 데이터 영역을 각각 가진 동기 블럭으로 가별 길이 코드 엔코딩의 상기 출력을 분할하는 단계를 더 포함하는 디지탈 정보 신호 전달 방법.

청구항 13

제12항에 있어서, 상기 데이터 영역의 에러 교정 코드의 교정 능력이 크게 되도록 에러 교정 코드로 각 동기 블럭의 상기 ID 신호 및 상기 데이터 영역을 엔코딩하는 단계를 더 포함하는 디지탈 정보 신호 전달

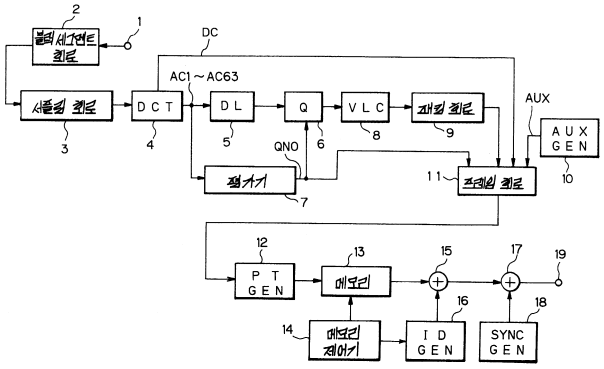
방법.

청구항 14

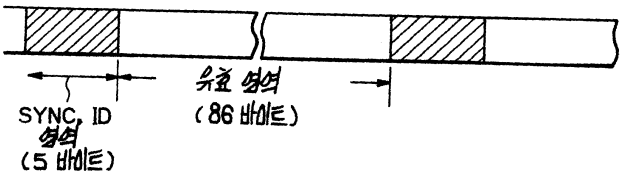
엔코드된 동기, ID 및 디지탈 정보 신호로 구성되며, 상기 동기 및 ID 신호는 디지탈 정보 신호를 나타내는 데이터를 포함하는 데이터 영역내의 삽입되는 순차적인 동기 블럭 데이터를 수신하는 디지탈 정보 신호 수신 장치에 있어서, 신호 처리 회로는, 포맷 식별 신호, 상기 디지탈 정보 신호의 형태를 식별하는 신호 및 동기 블럭수로 이루어지는 ID 신호의 에러를 교정하는 ID 에러 교정 수단, 데이터 영역내의 데이터를 나타내는 디지탈 정보의 에러를 교정하는 데이터 에러 교정 수단 및, 에러 교정된 데이터를 원래의 디지탈 정보 신호로 역으로 변환하는 반전 변환 수단을 포함하며, 상기 신호 처리 회로는 에러 교정된 ID 신호 및 기록 데이터 ID의 동기 블럭수로 제어되는 디지탈 정보 신호 수신 장치.

도면

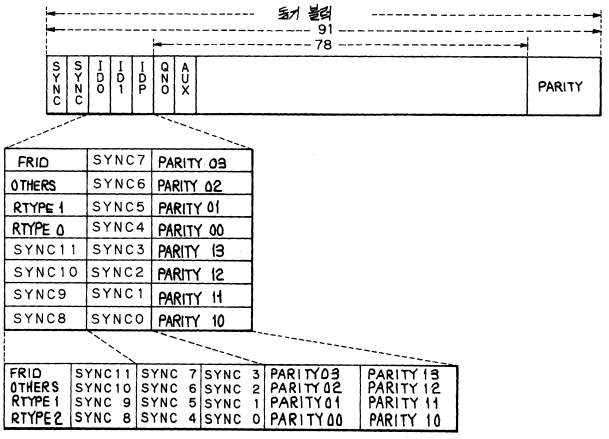
도면1



도면2



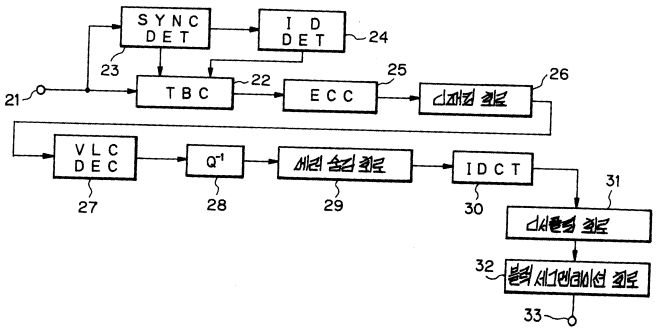
도면3a



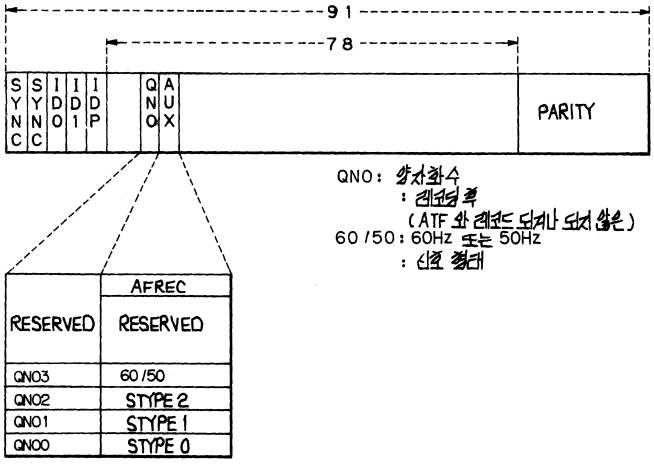
도면3b

RTYPE 1	RTYPE 0	SIGNAL
0	0	VIDEO
0	1	AUDIO1 OR AUDIO
1	0	AUDIO2 SUB CODE
1	1	SUB DATA RESERVED

도면4



도면5a



RESERVED	AFREC RESERVED
QNO3	60/50
QNO2	STYPE 2
QNO1	STYPE 1
QNO0	STYPE 0

도면5b

60/50	STYPE 2	STYPE 1	STYPE 0	SIGNAL
0	0	0	0	SD-H4:3
	0	0	1	SD-L
	0	1	0	SD-H16:9
	0	1	1	HD 1125/60
	⋮	⋮	⋮	RESERVED
1	0	0	0	SD-H4:3
	0	0	1	SD-L
	0	1	0	SD-H16:9
	0	1	1	HD1250/50
	⋮	⋮	⋮	RESERVED