

十一、圖式：

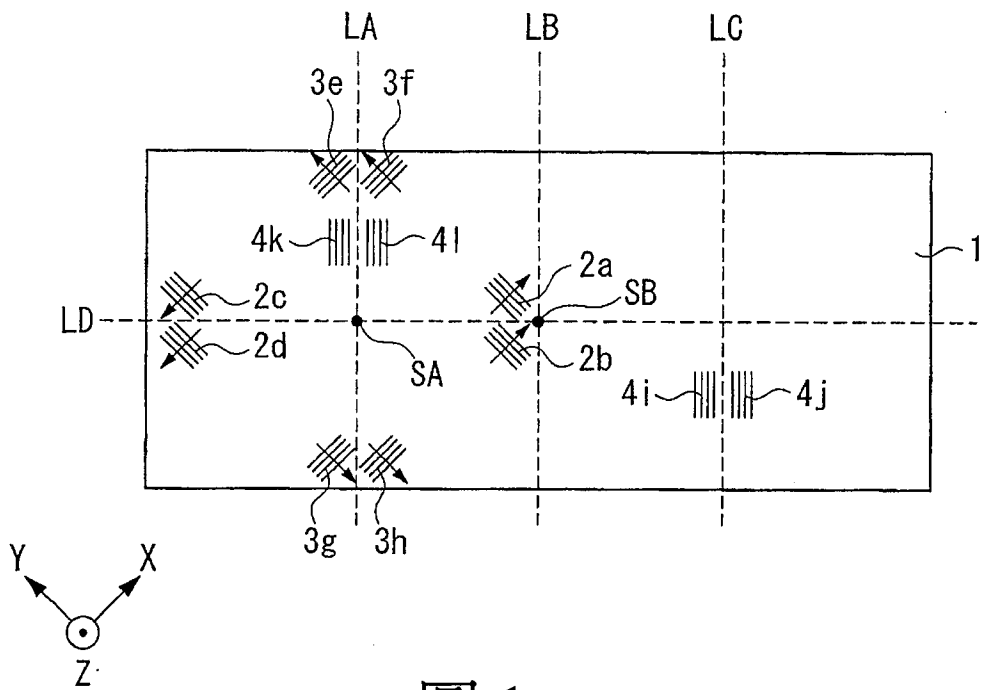


圖 1

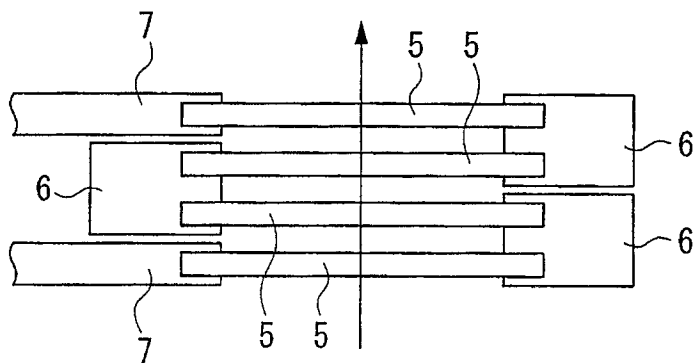


圖 2

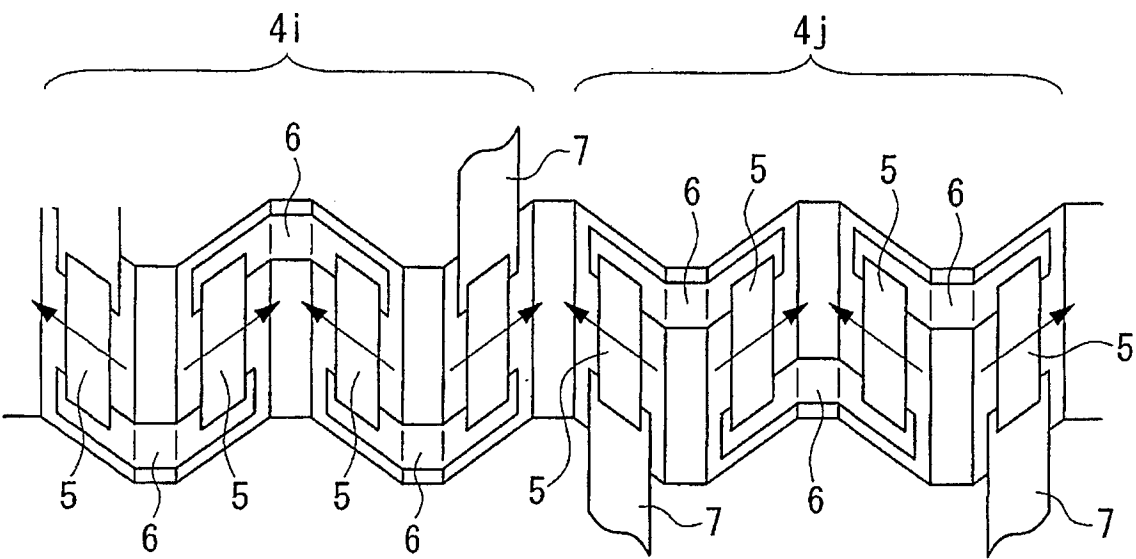


圖 5

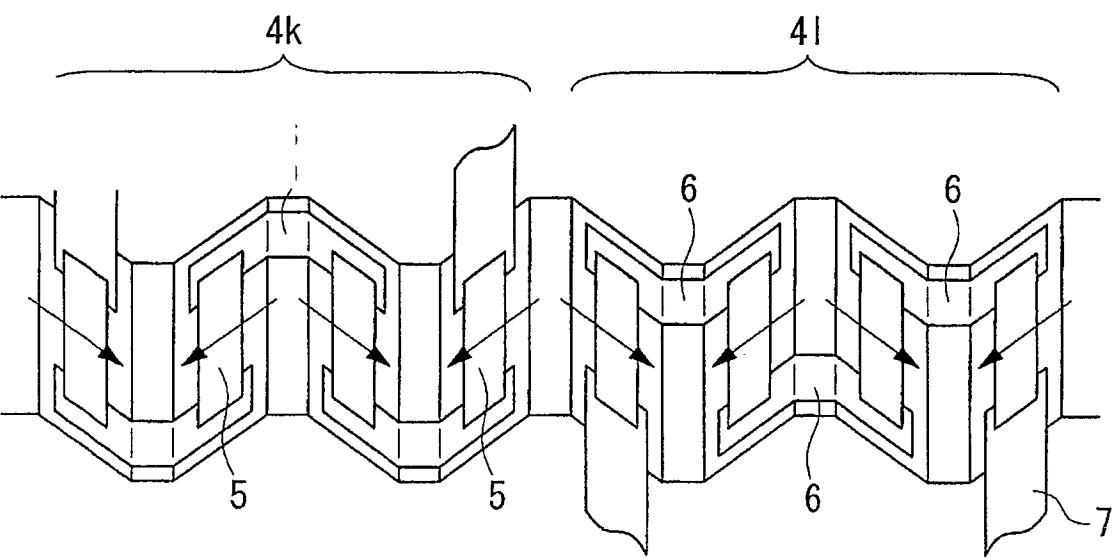


圖 6

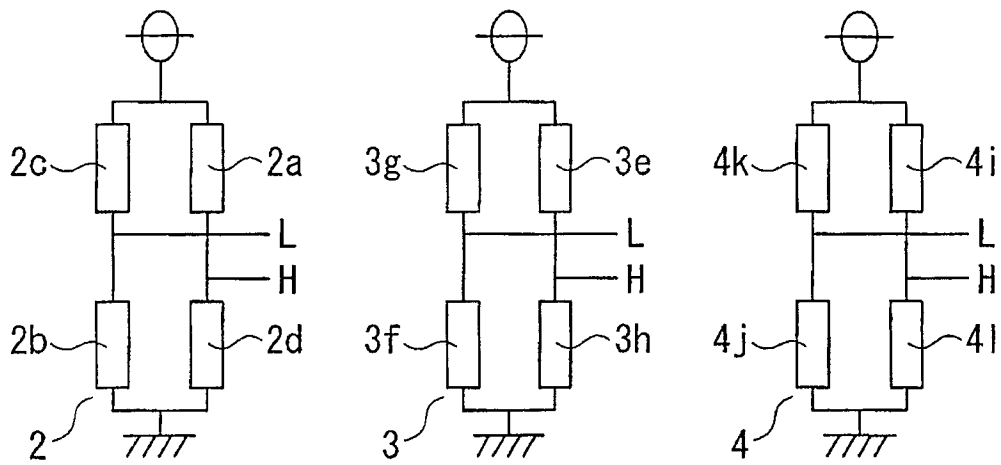


圖 7

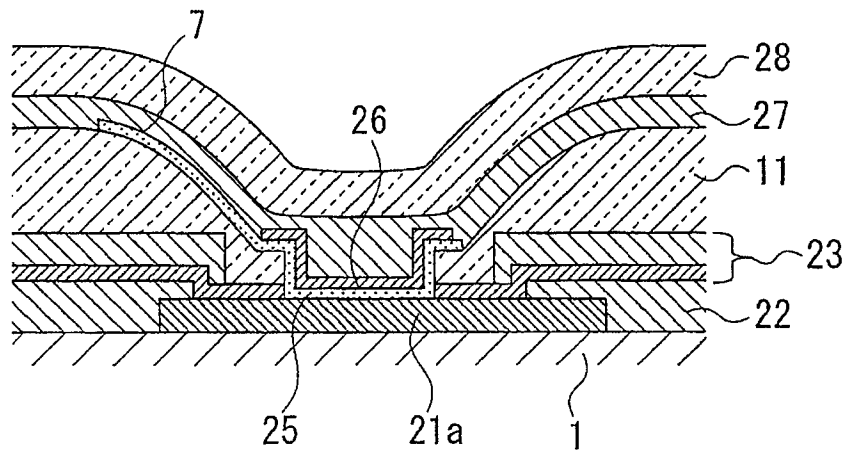


圖 8

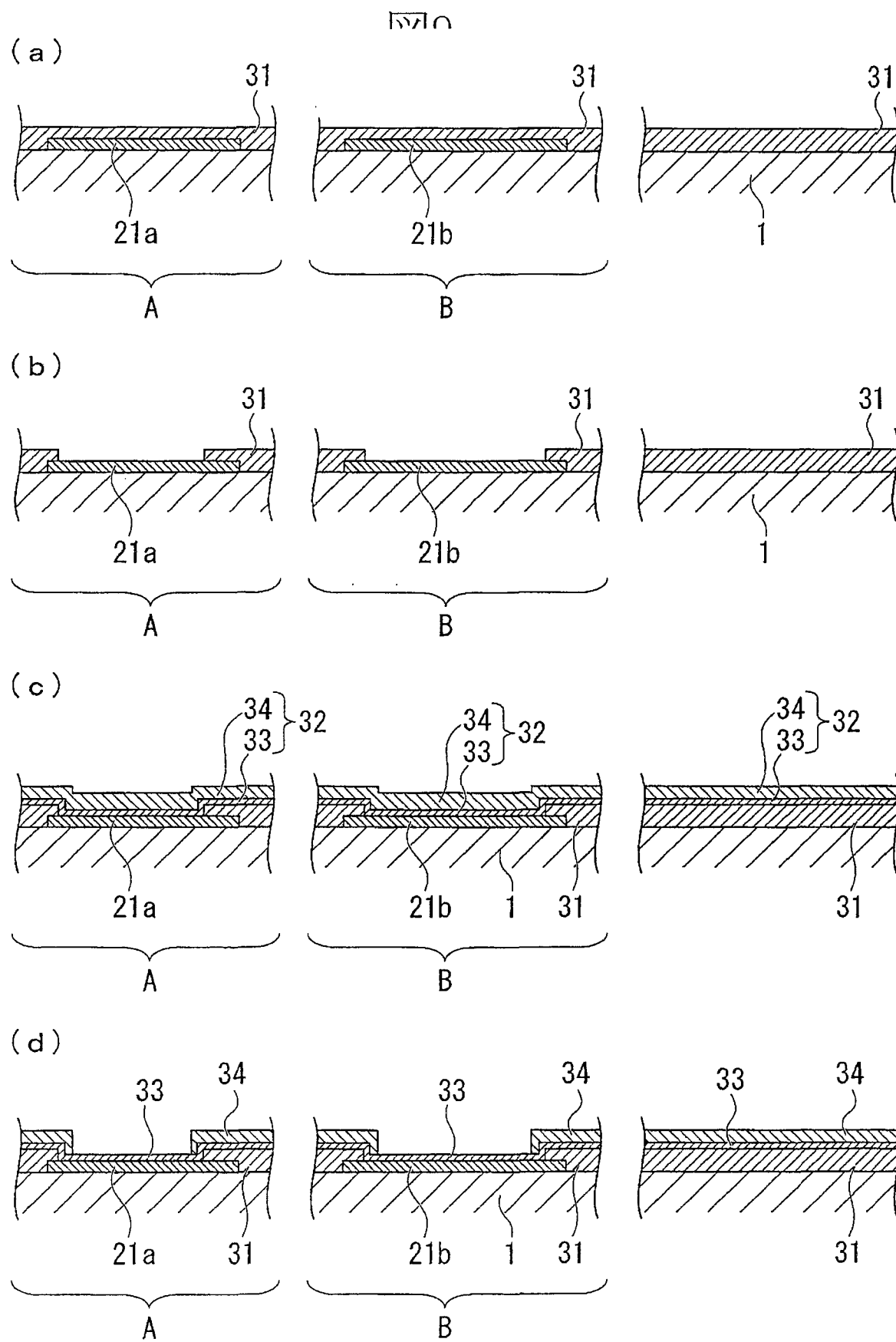


圖 9

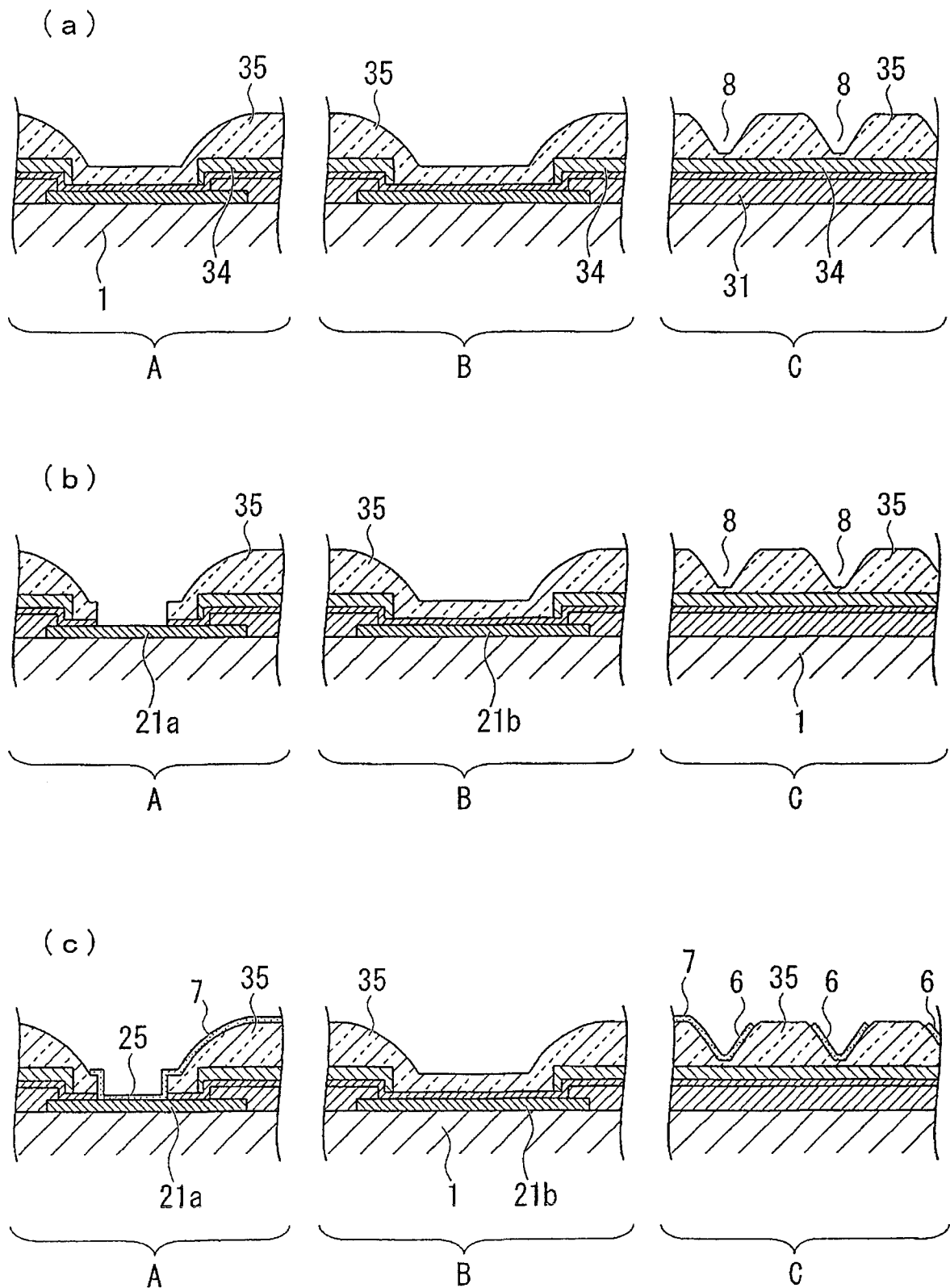


圖 11

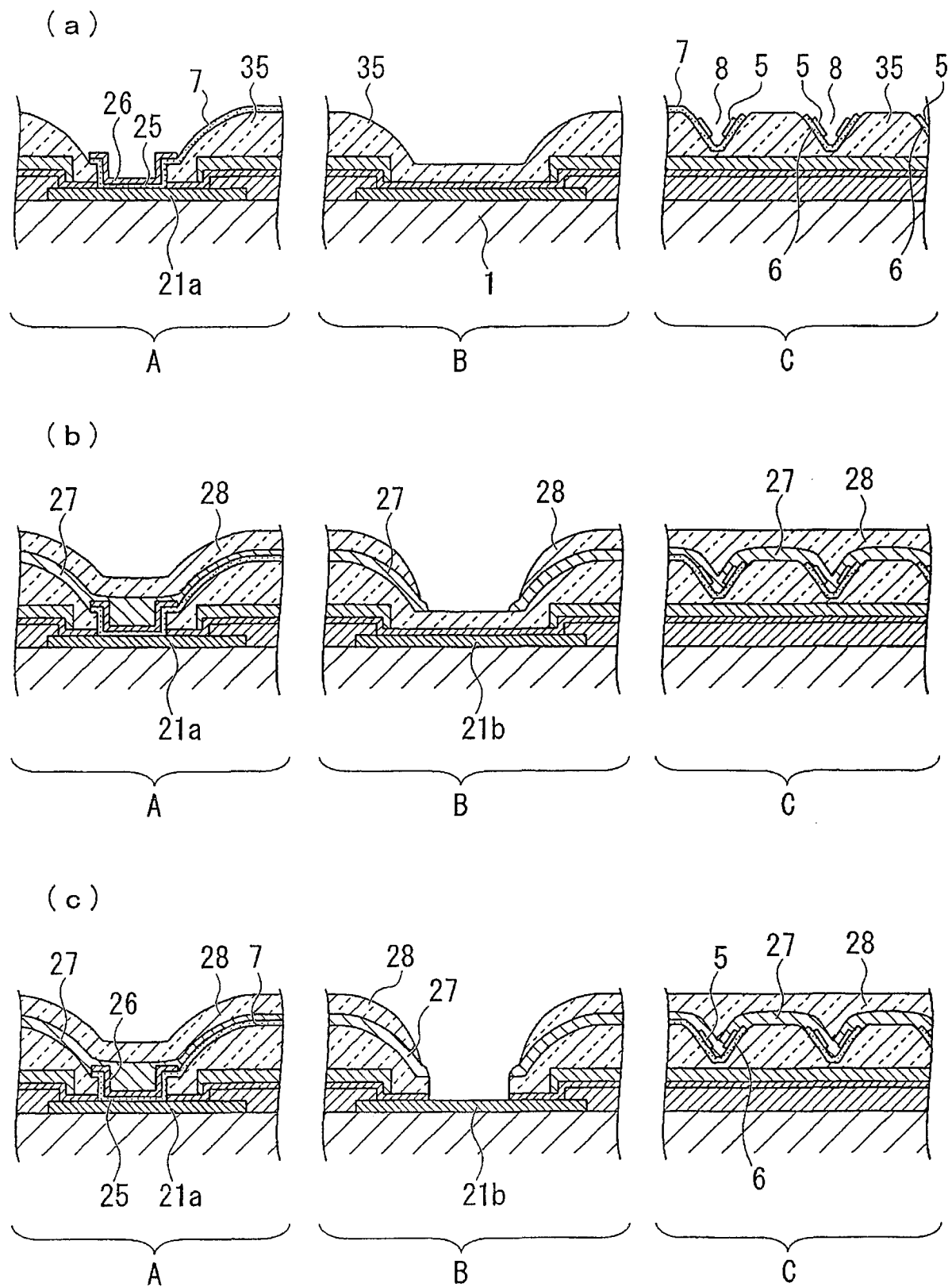


圖 12

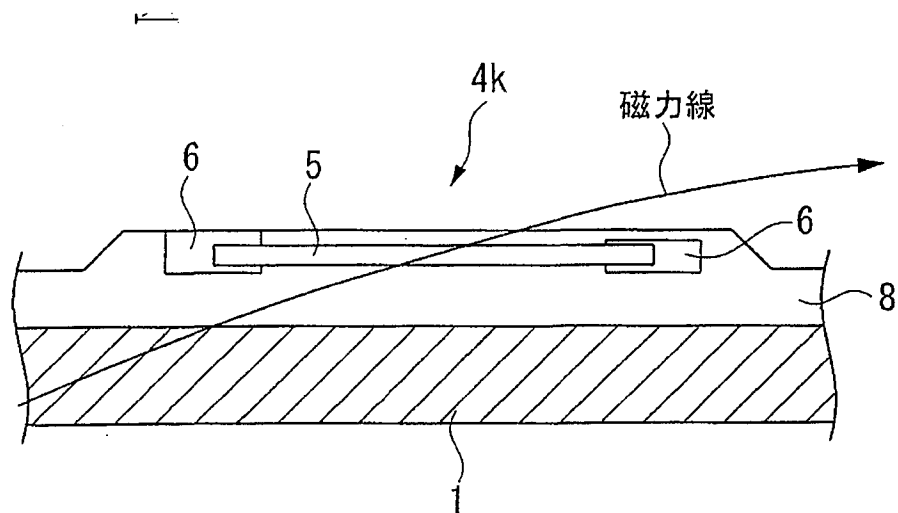


圖 14

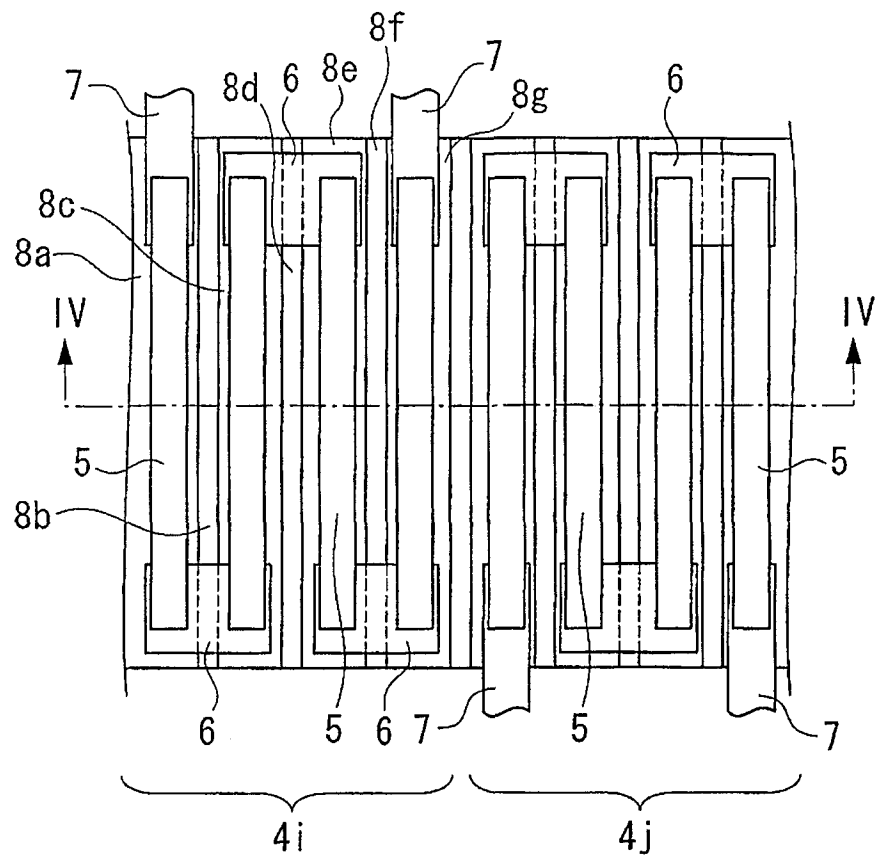


圖 15

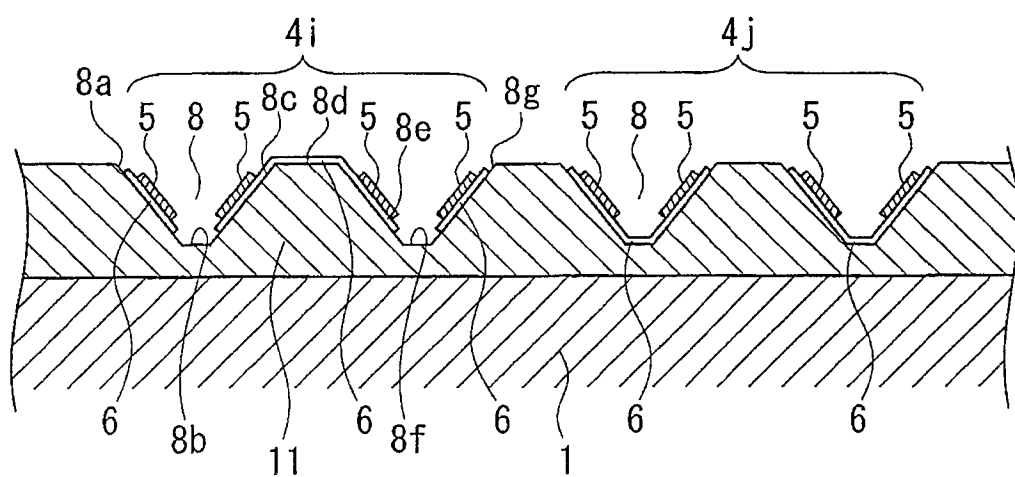


圖 16

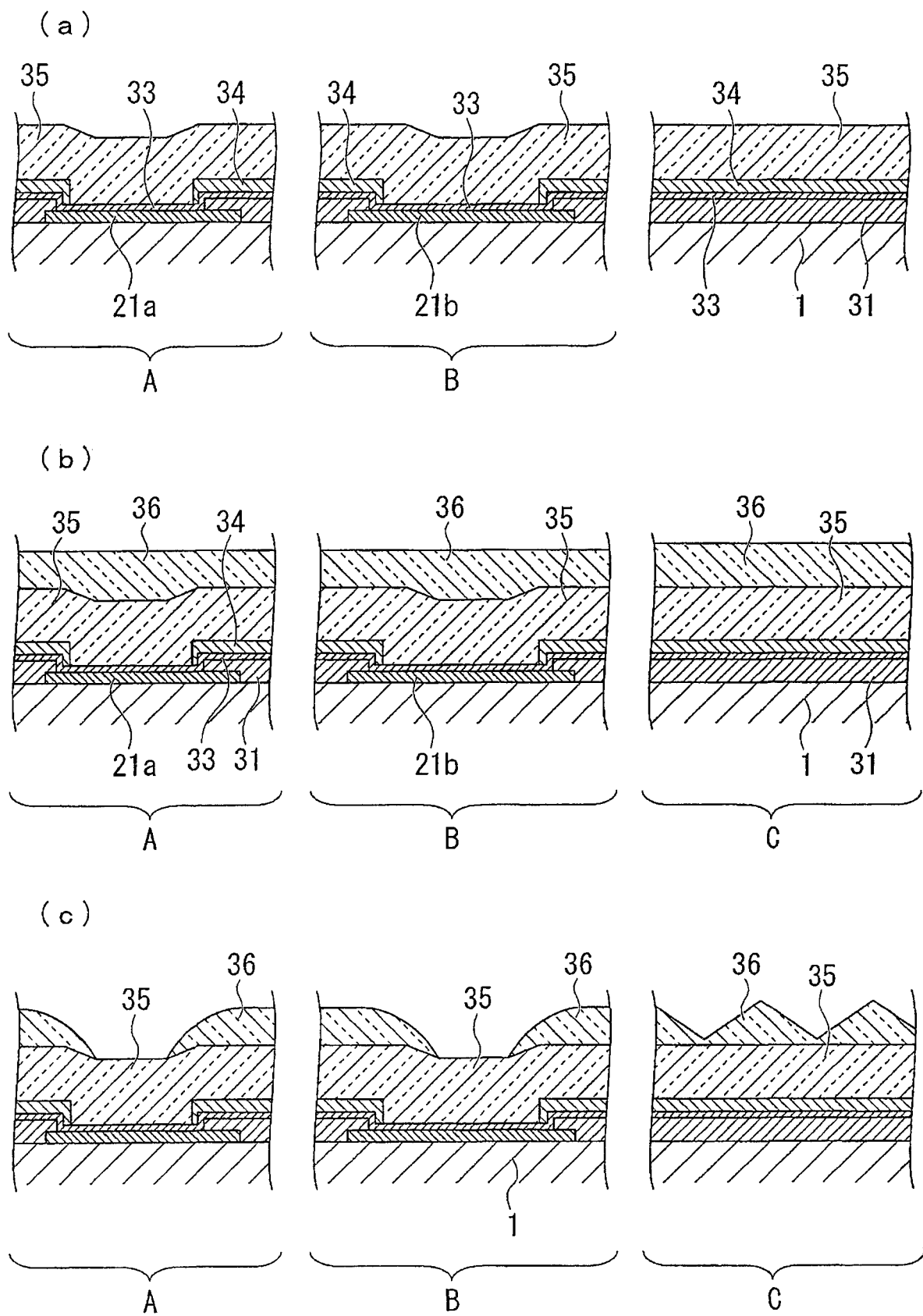


圖 17

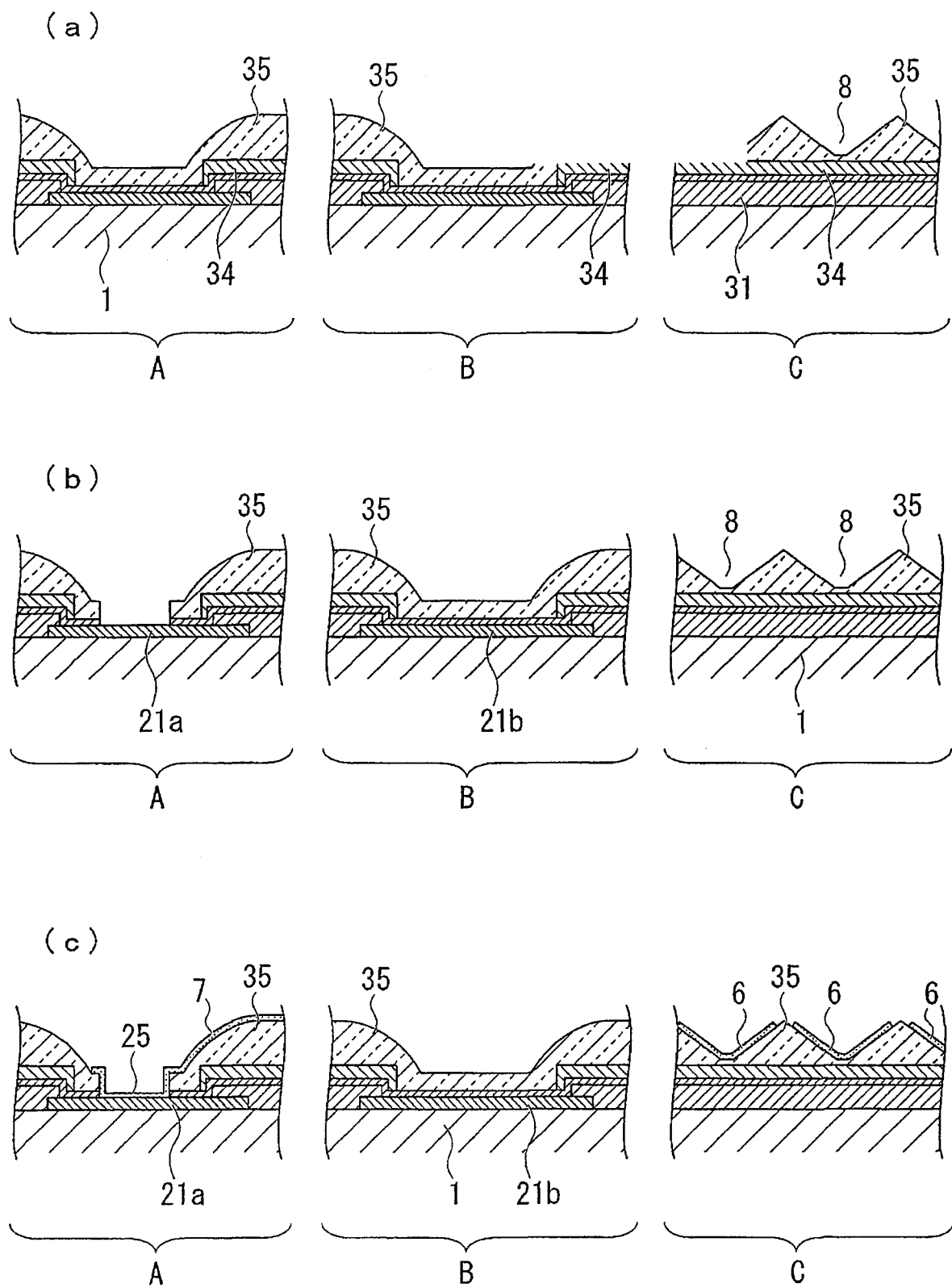


圖 19

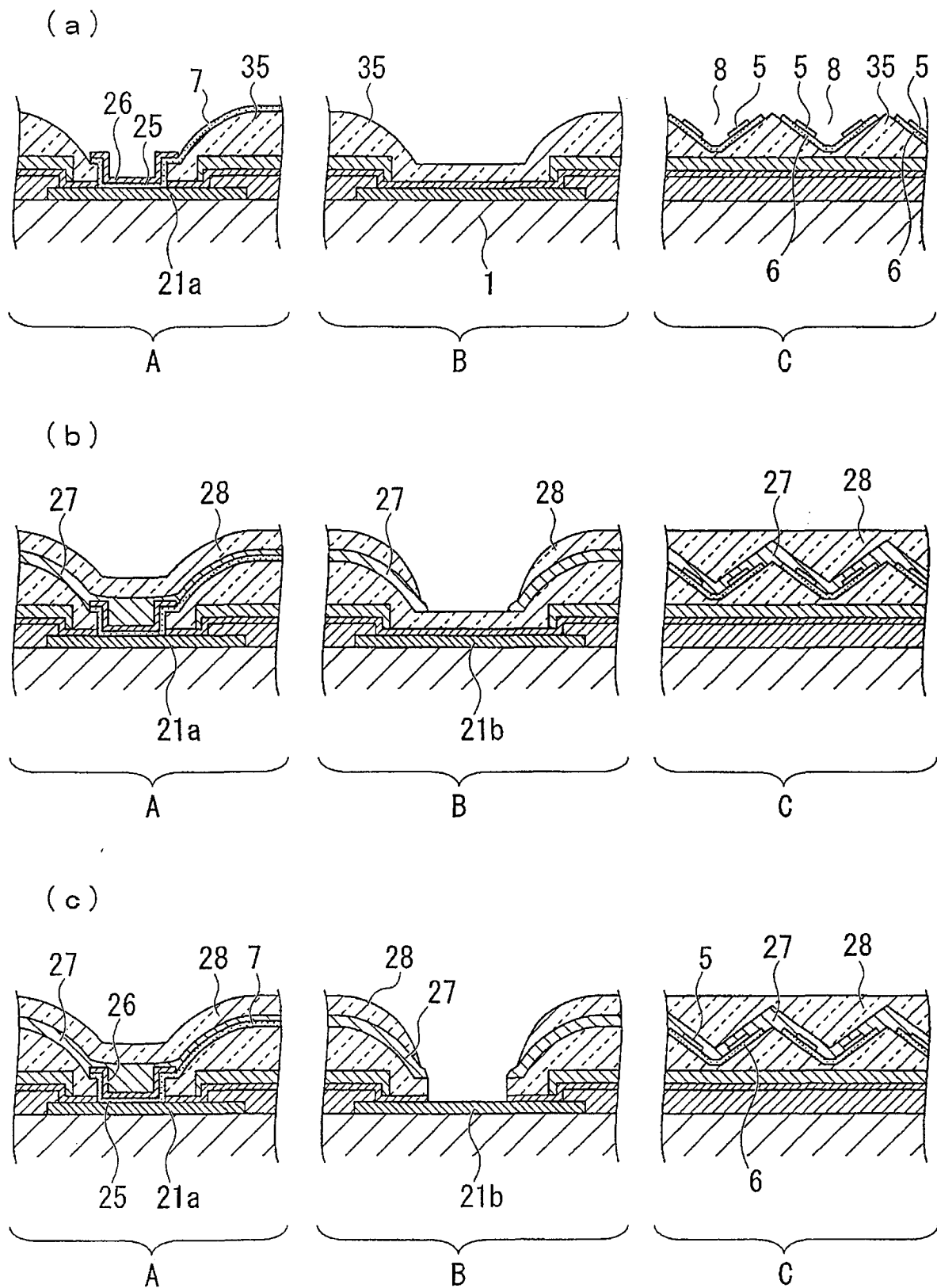
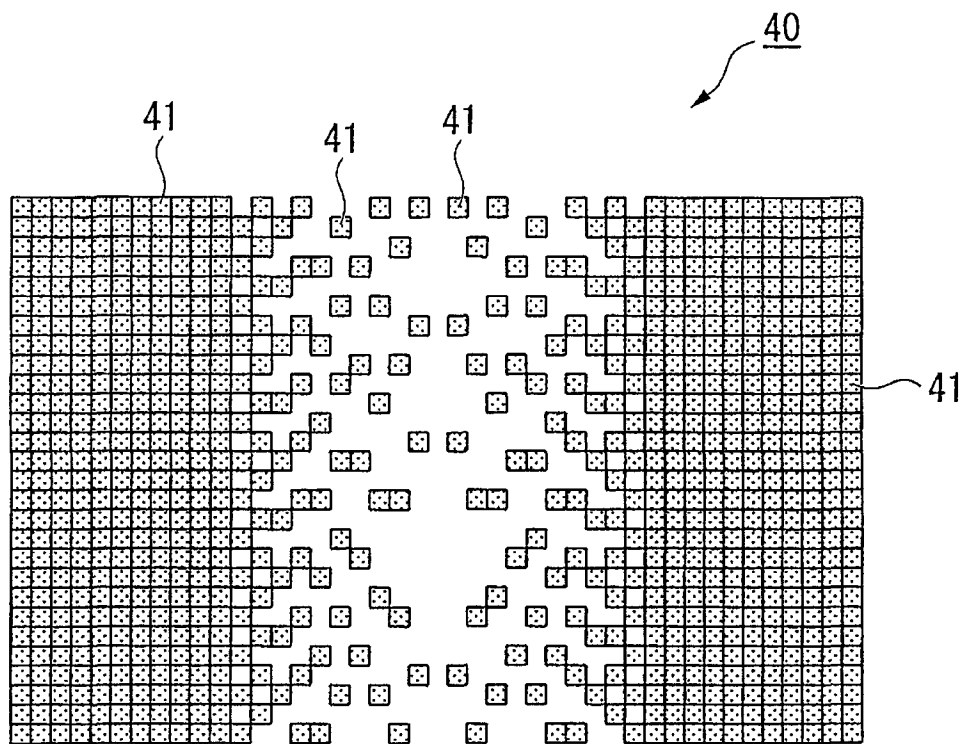


圖 20

(a)



(b)

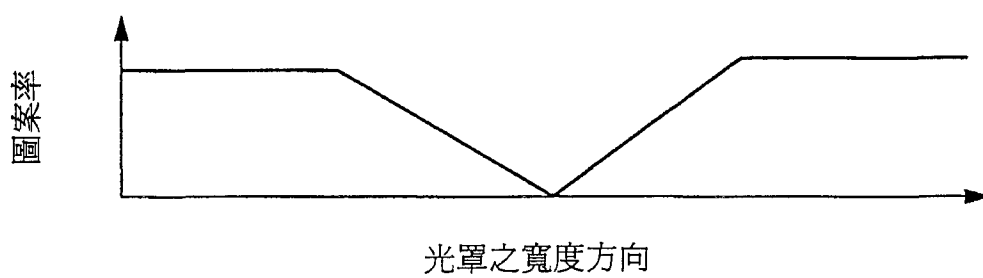


圖 21

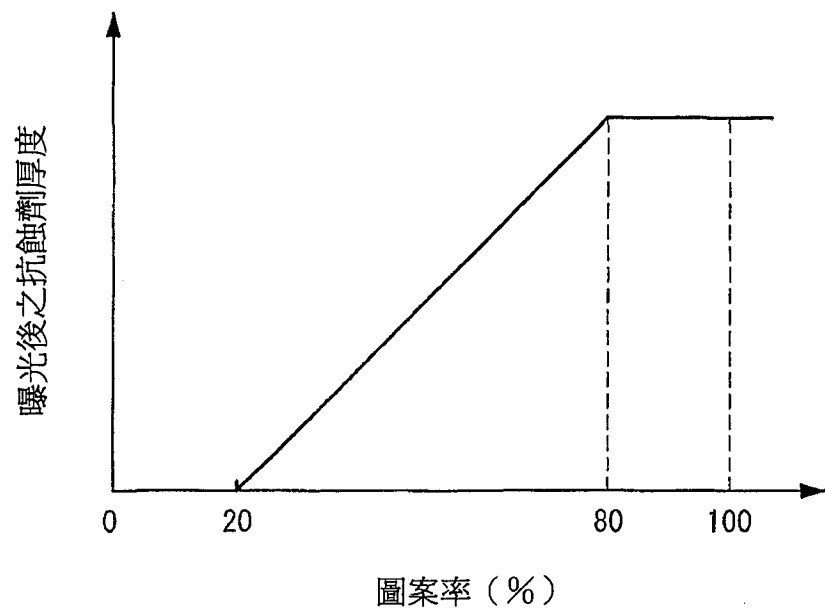


圖 22

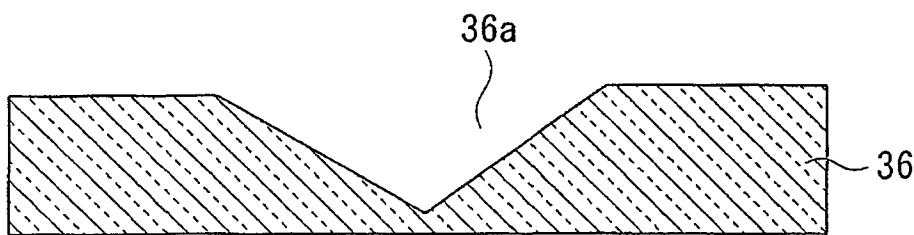


圖 23

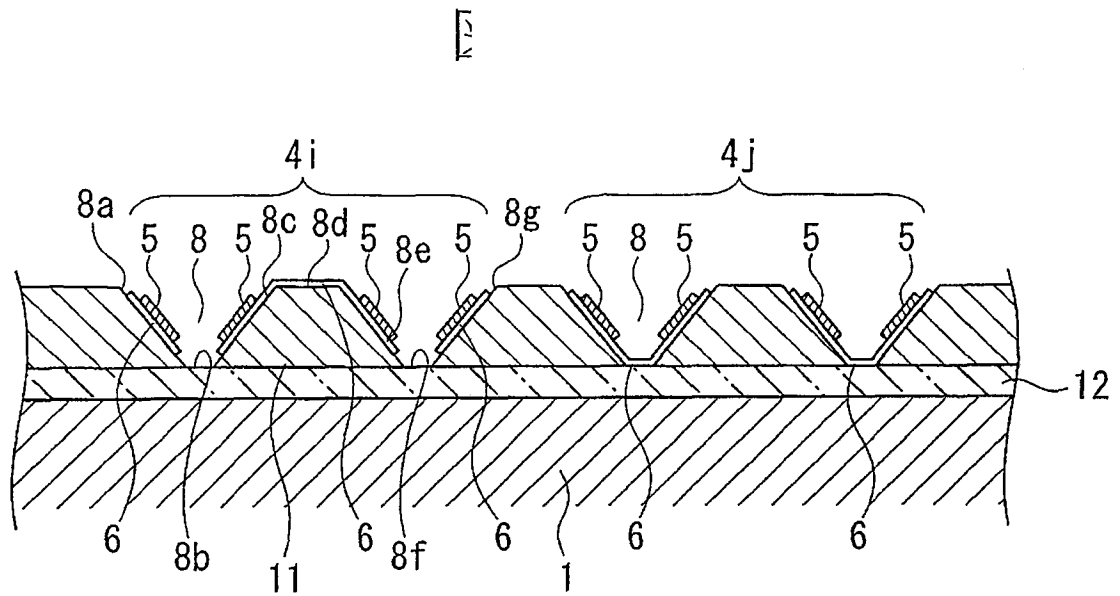


圖 25

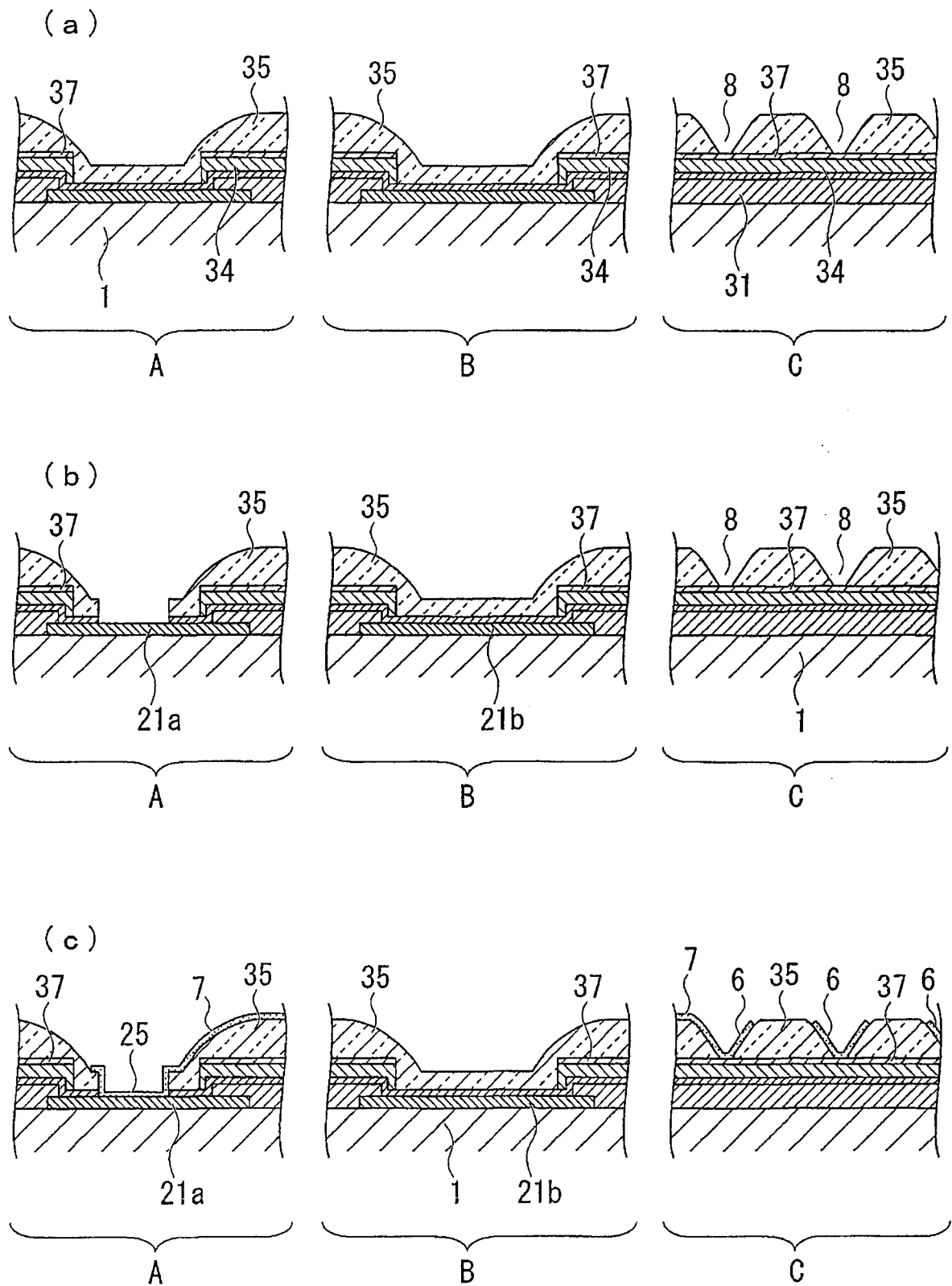


圖 29

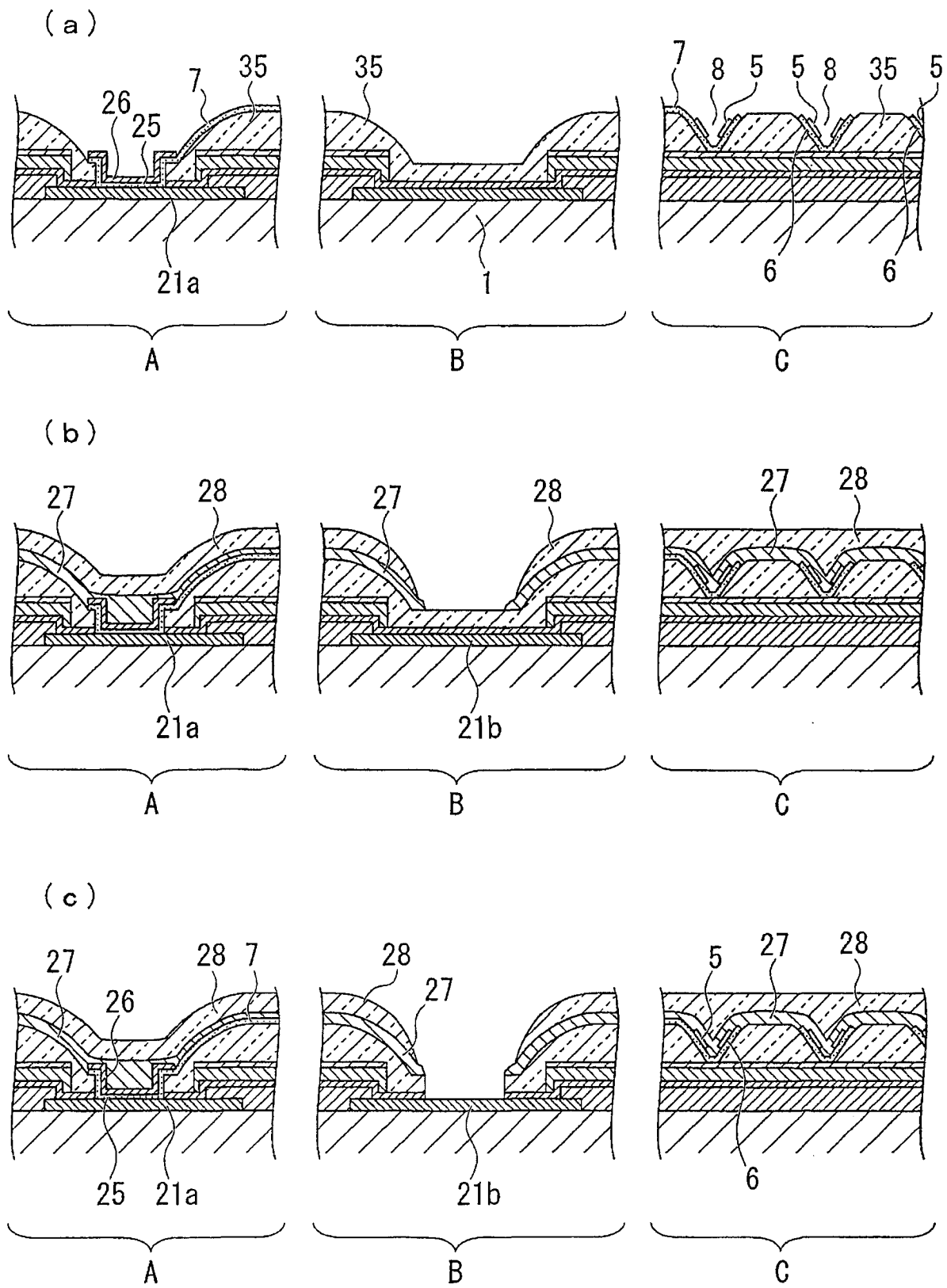


圖 30

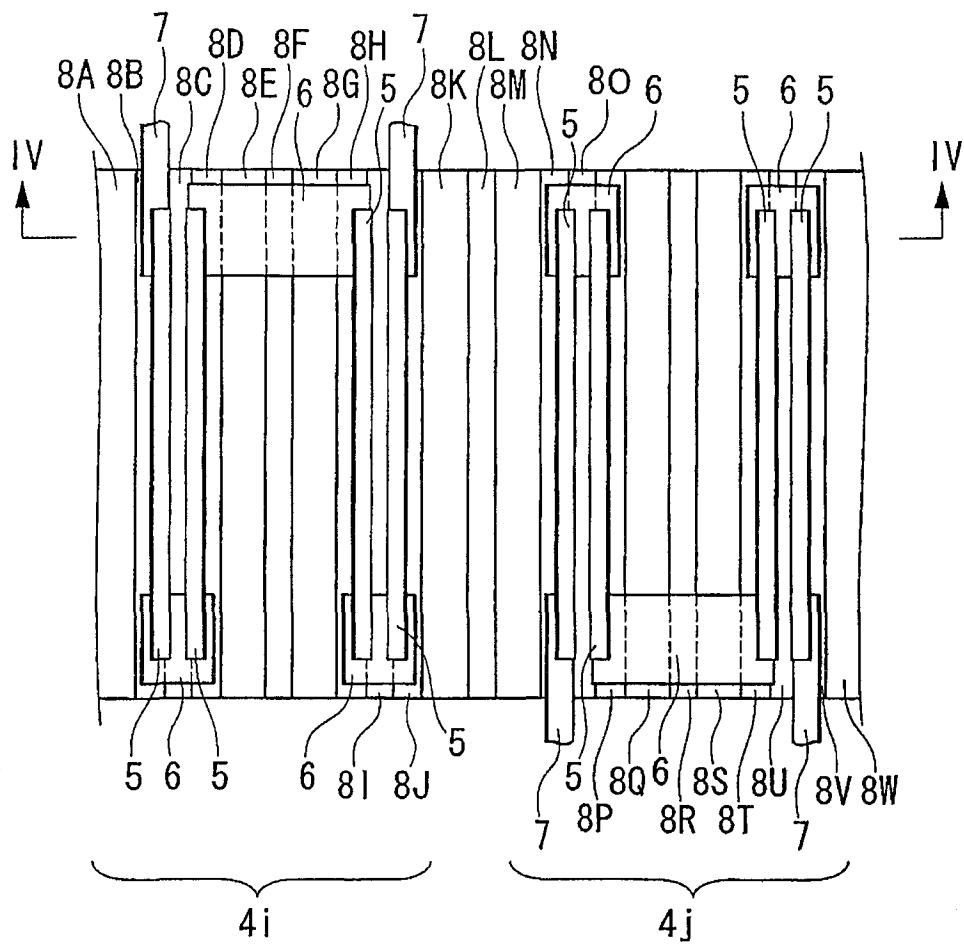


圖 31

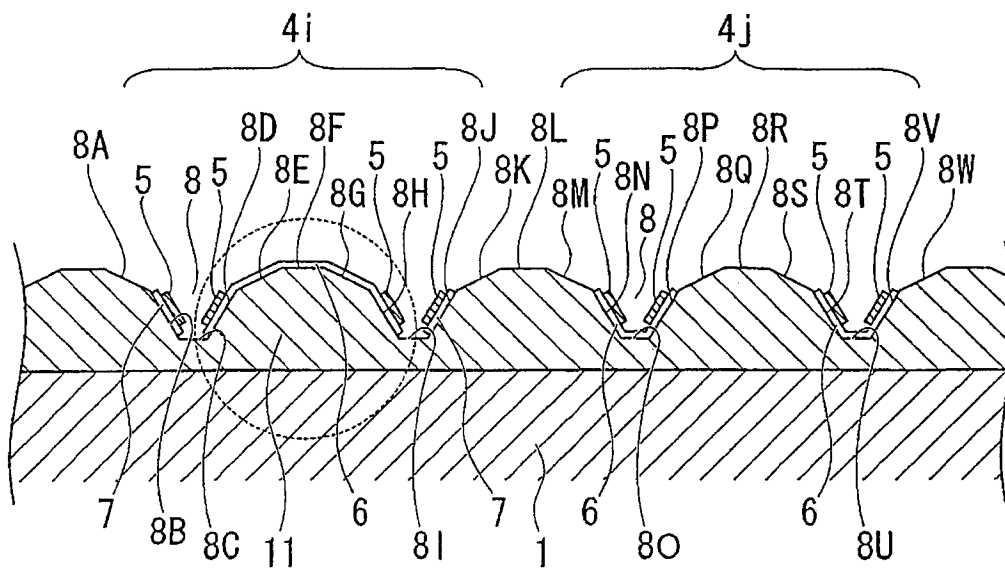


圖 32

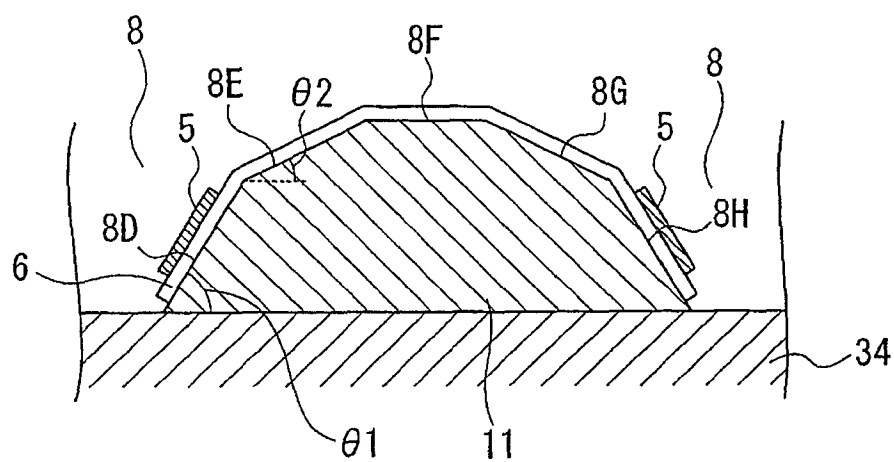


圖 33

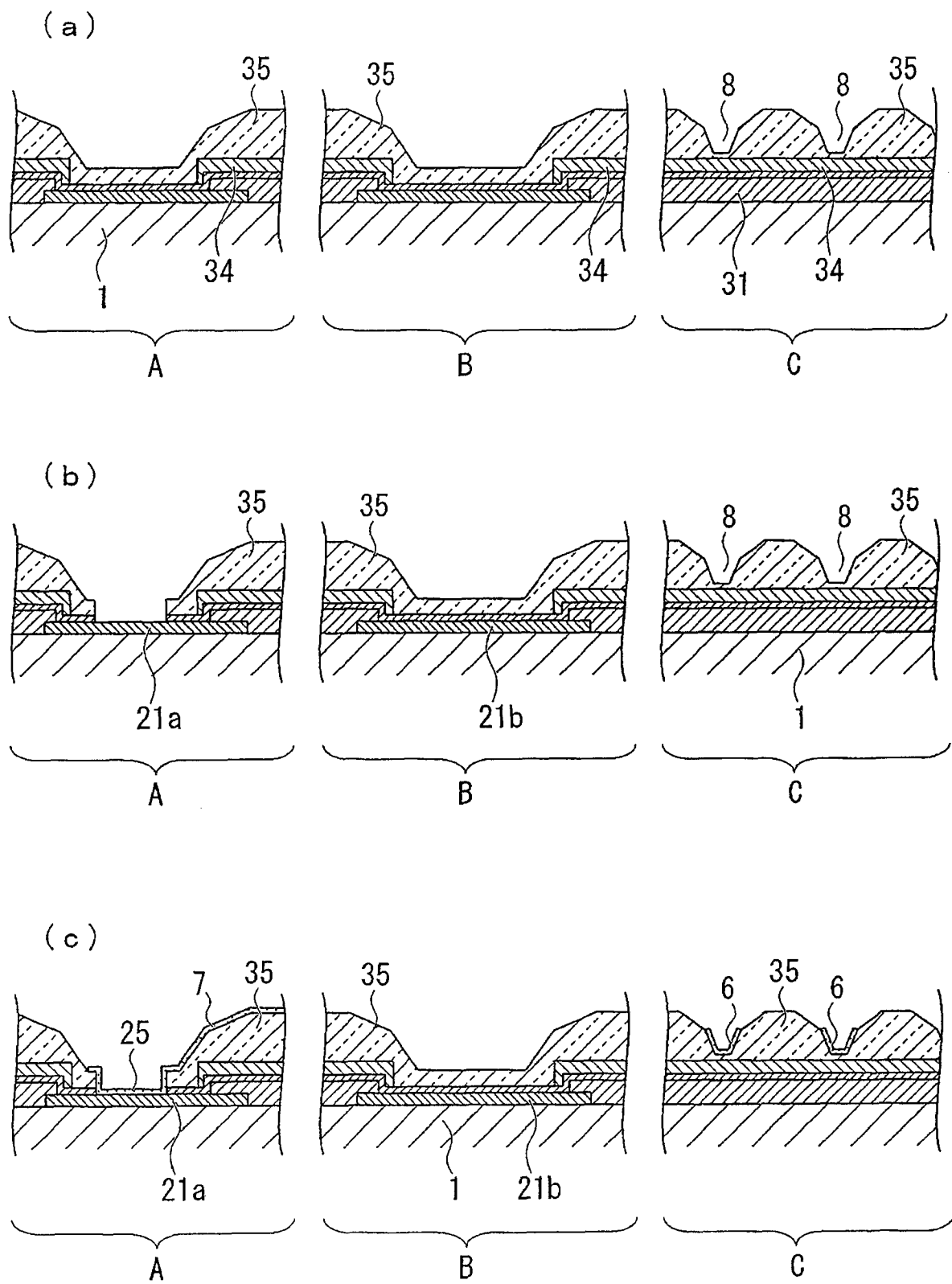


圖 34

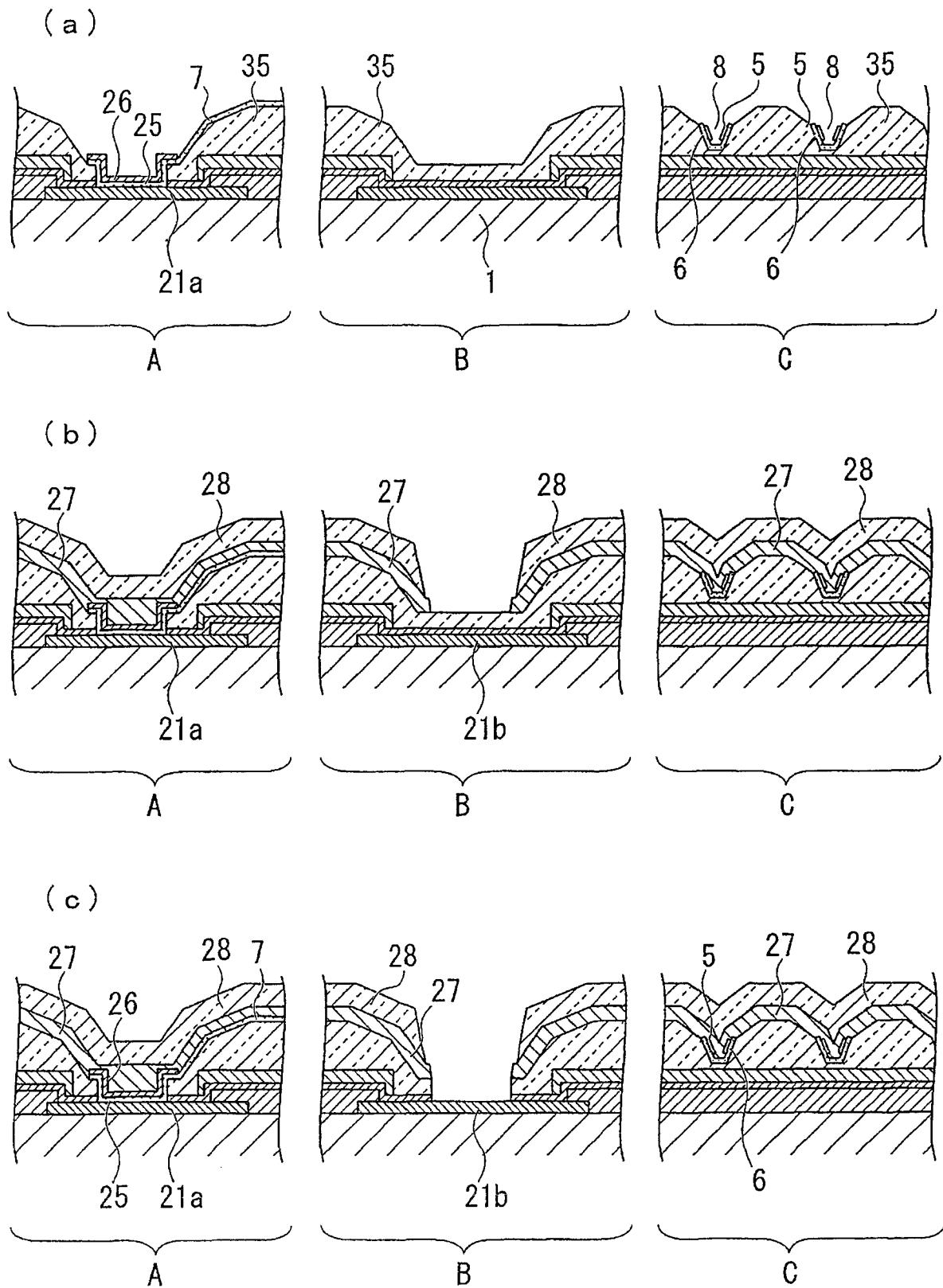


圖 35

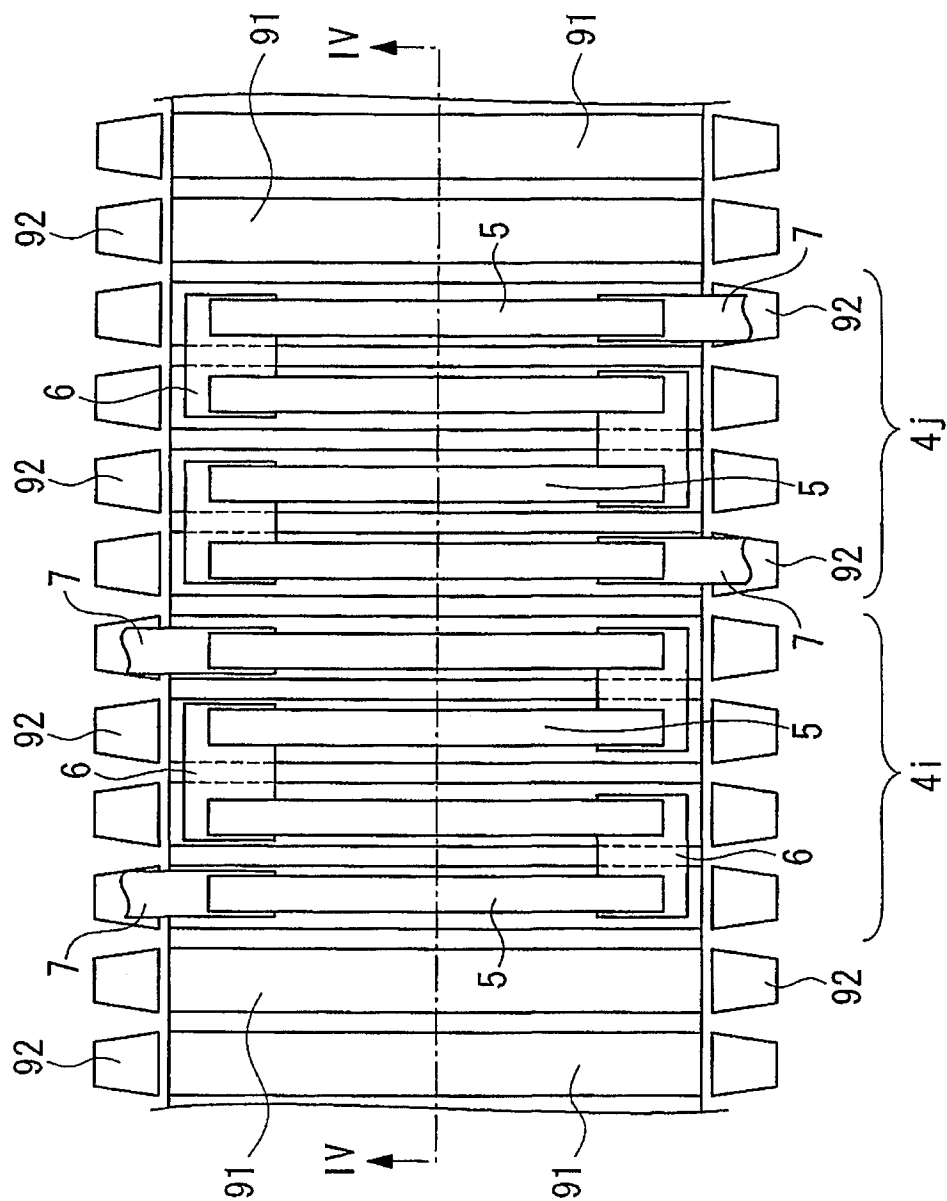


圖 36

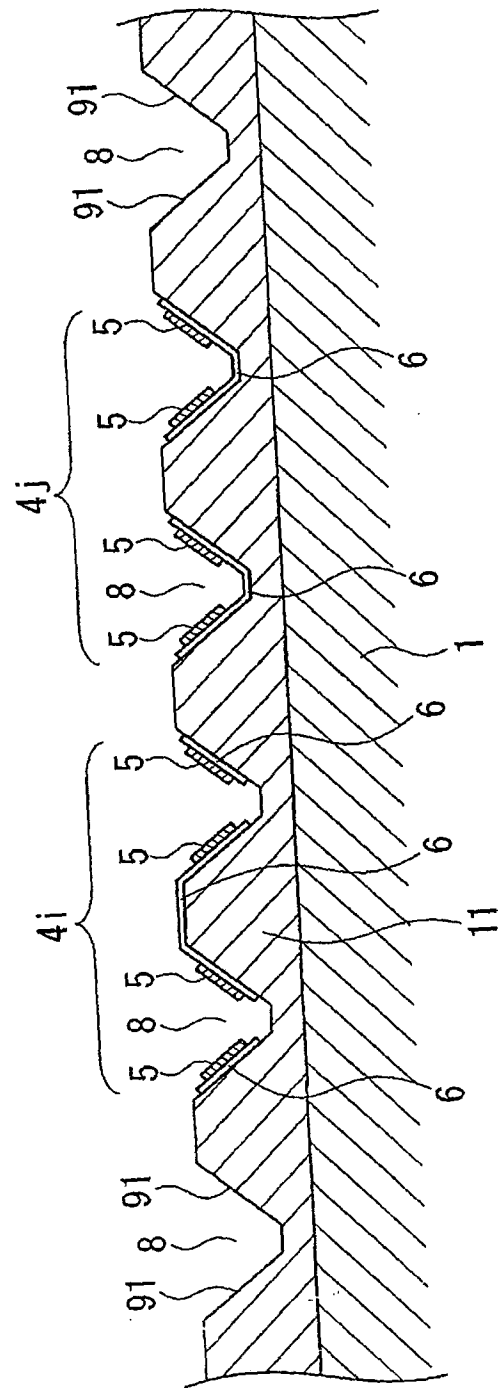
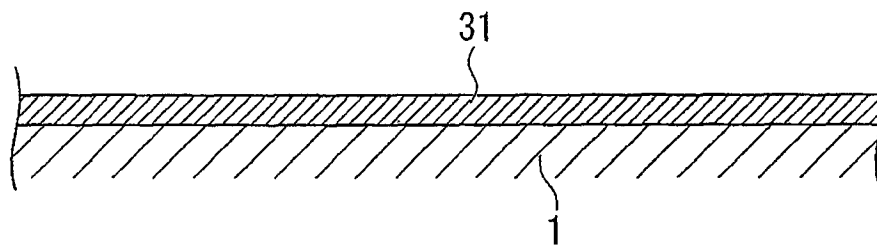


圖 37

(a)



(b)

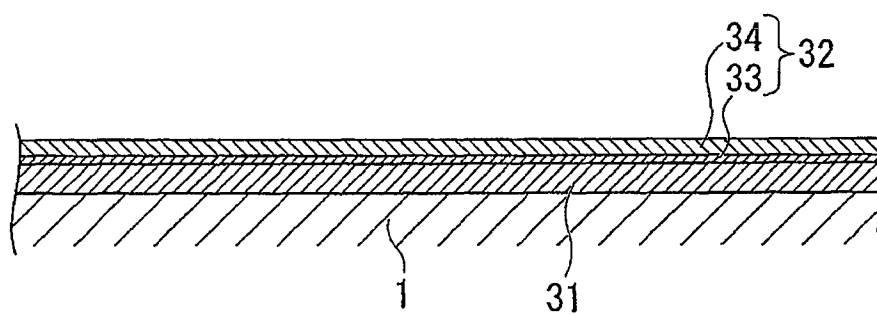
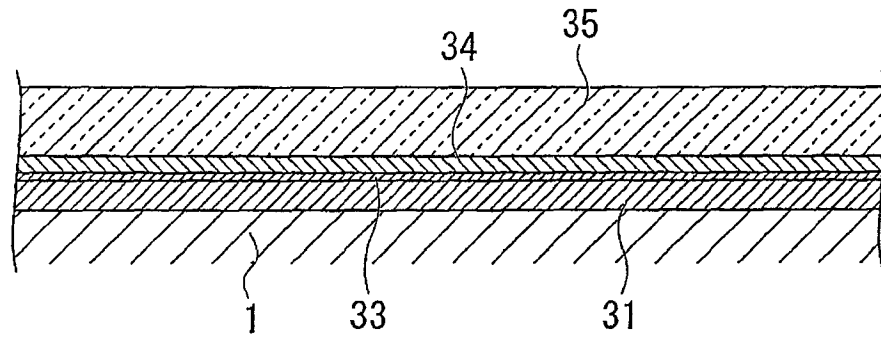
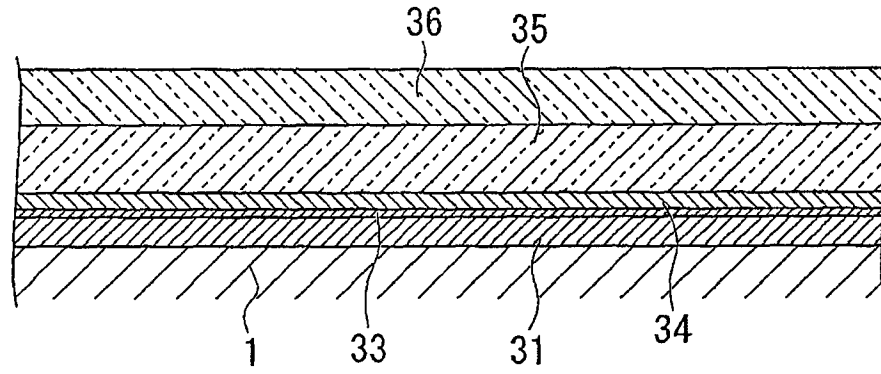


圖 38

(a)



(b)



(c)

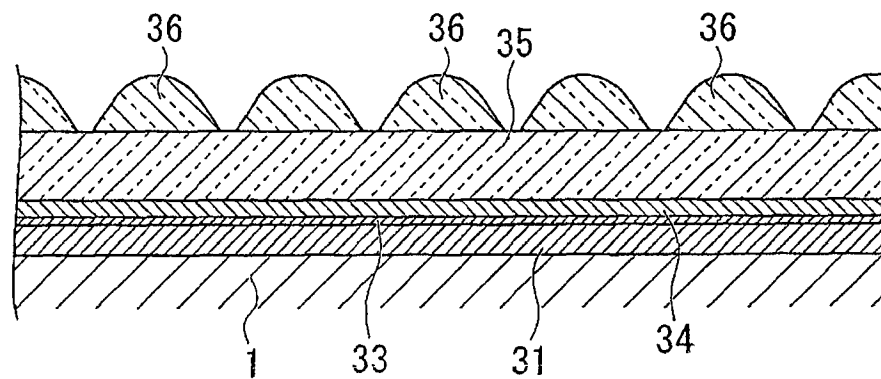


圖 39

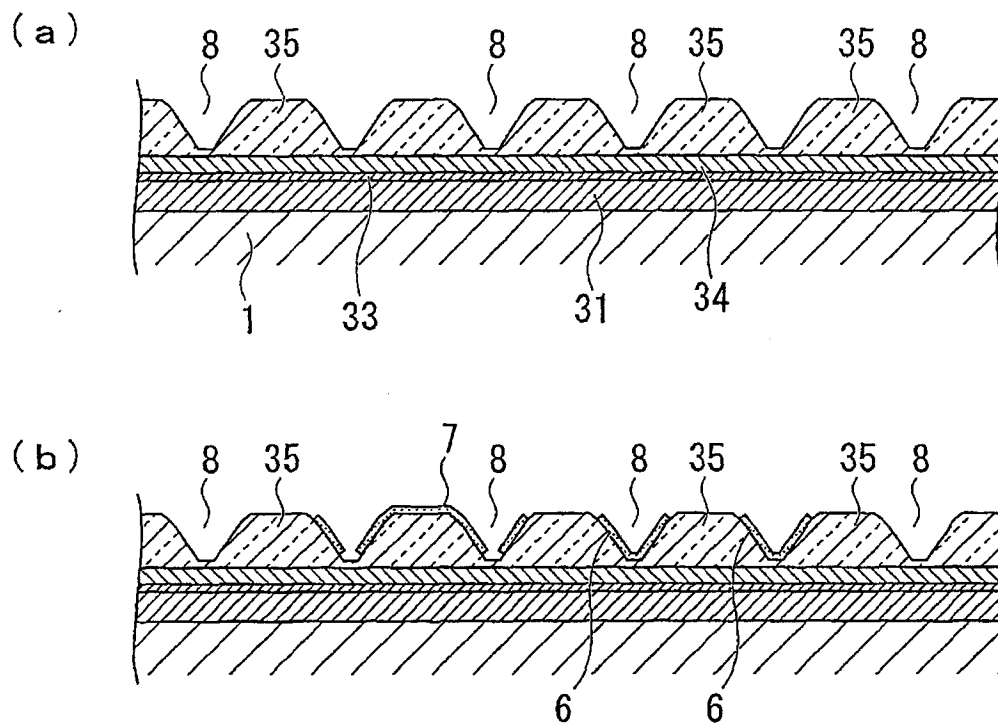


圖 40

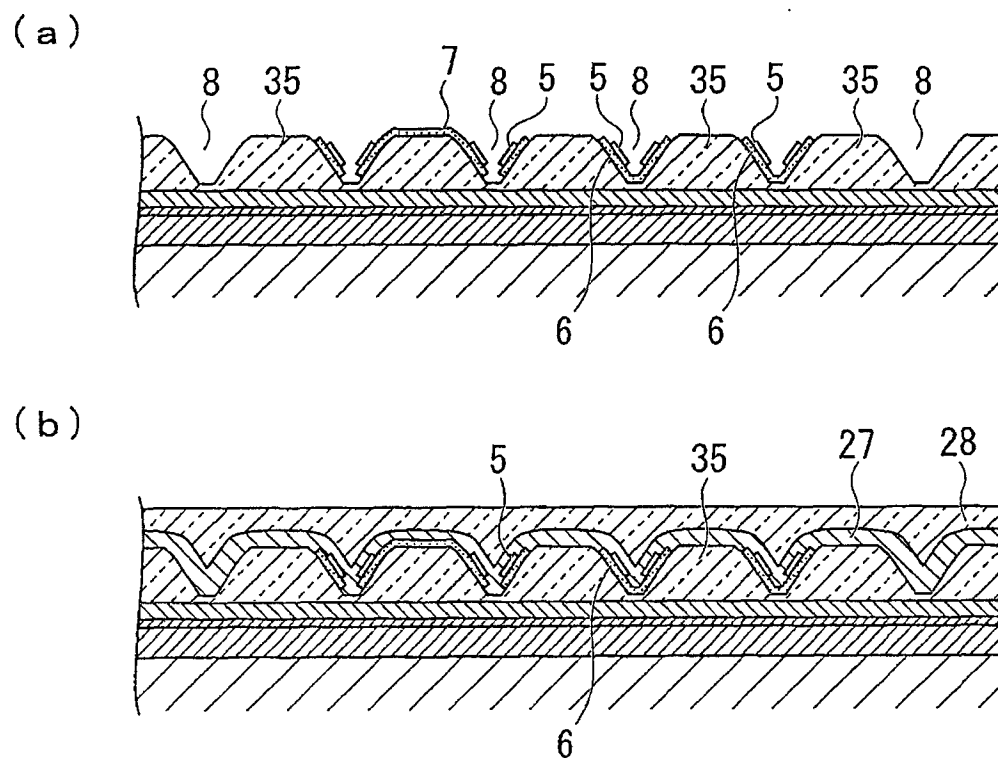


圖 41

圖 42

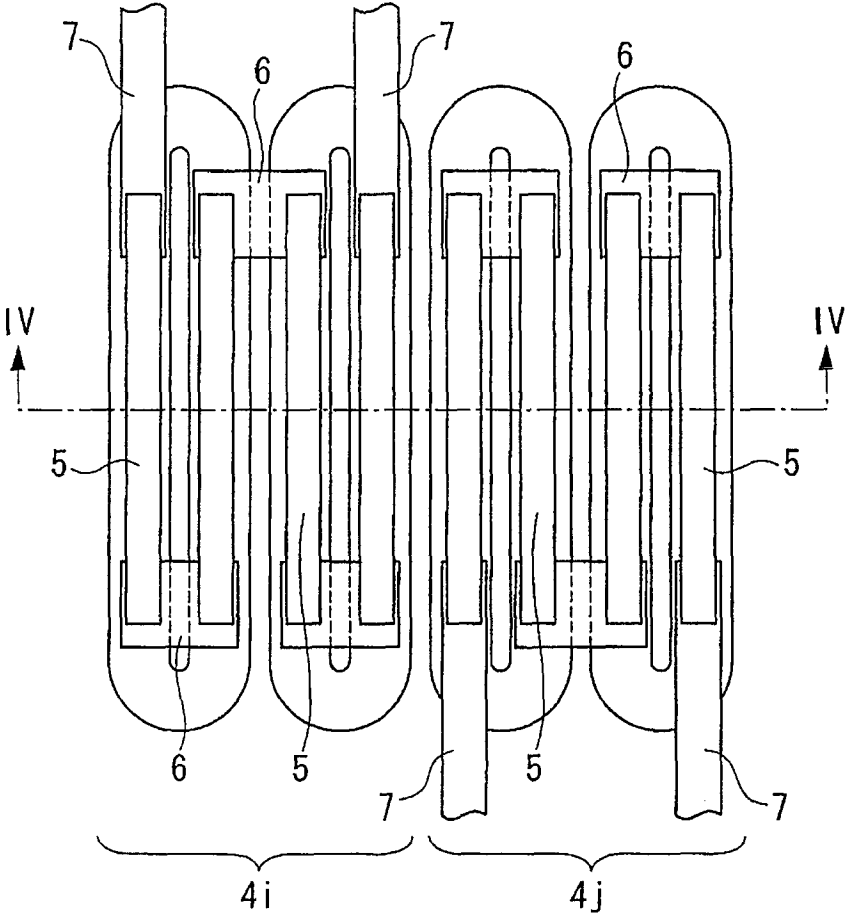


圖 42

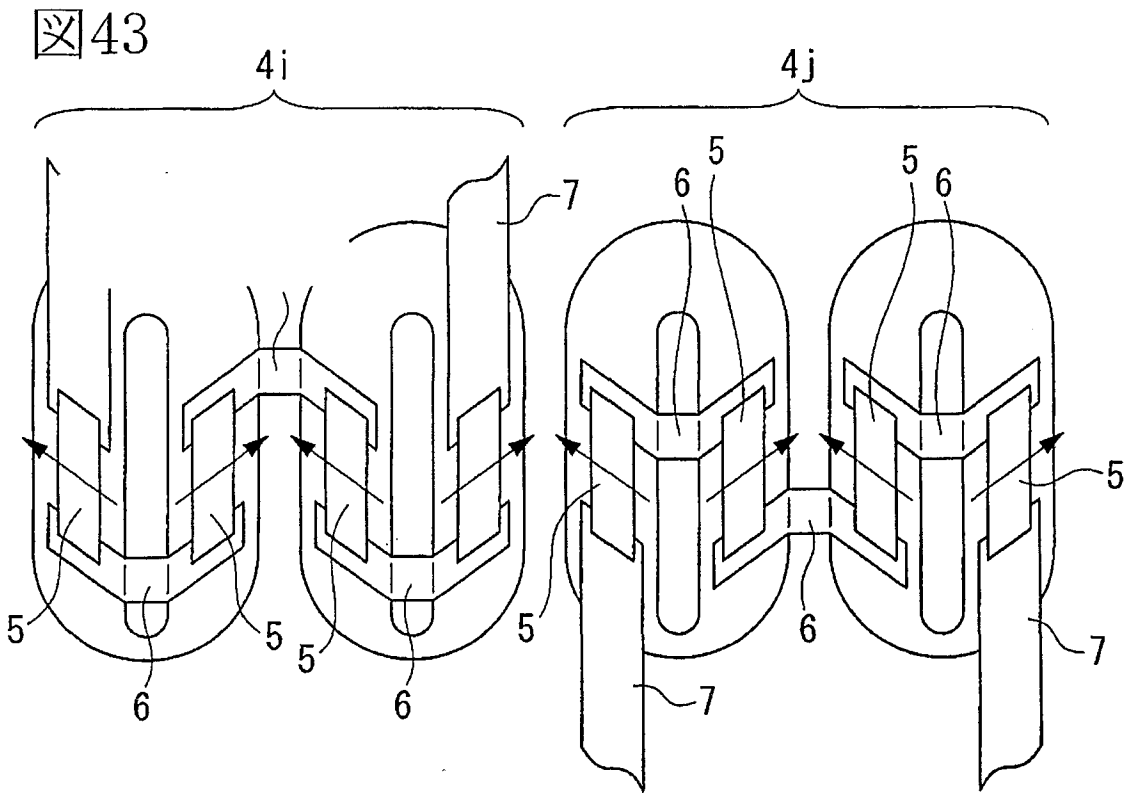


圖 43

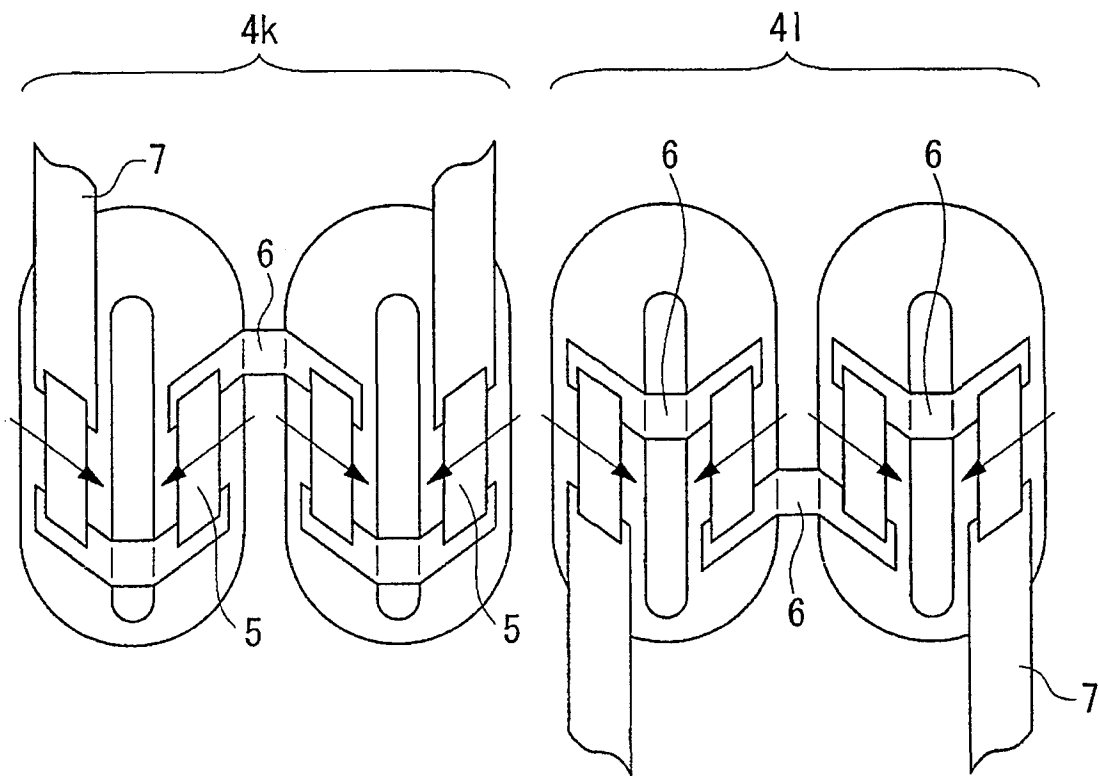


圖 44

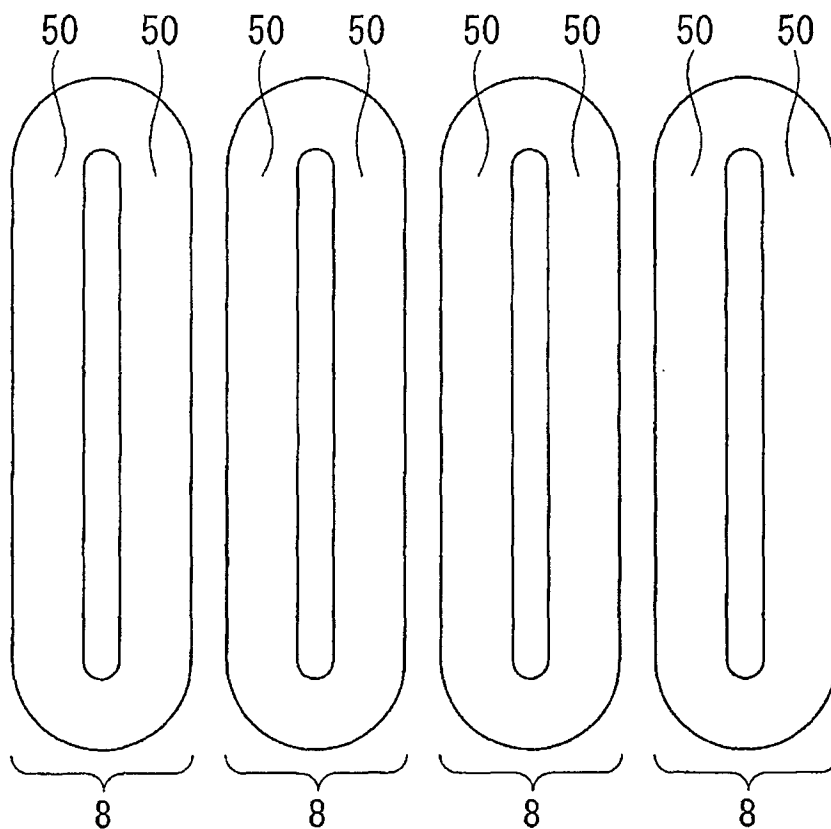


圖 45

# 發明專利說明書

年 月 日修正本  
98.3.06

中文說明書替換本(98年3月)

公告本

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：095108810

※申請日期：95/3/15

※IPC 分類：H01F

H01L 43/68

H01L 43/12

G01R 33/09

## 一、發明名稱：(中文/英文)

磁性感測器及其製造方法

MAGNETIC SENSOR AND MANUFACTURING METHOD

THEREFOR

## 二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

日商山葉股份有限公司

YAMAHA CORPORATION

代表人：(中文/英文)

伊藤 修二

ITO, SHUJI

住居所或營業所地址：(中文/英文)

日本國靜岡縣濱松市中澤町10番1號

10-1, NAKAZAWA-CHO, HAMAMATSU-SHI, SHIZUOKA-KEN,

JAPAN

國 籍：(中文/英文)

日本 JAPAN

三、發明人：(共 4 人)

姓 名：(中文/英文)

1. 內藤 寬

NAITO, HIROSHI

2. 佐藤 秀樹

SATO, HIDEKI

3. 涌井 幸夫

WAKUI, YUKIO

4. 大村 昌良

OMURA, MASAYOSHI

國 籍：(中文/英文)

1. 日本 JAPAN

2. 日本 JAPAN

3. 日本 JAPAN

4. 日本 JAPAN

#### 四、聲明事項：

☐ 主張專利法第二十二條第二項☐第一款或☐第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 日本；2005年03月17日；特願2005-077010
2. 日本；2005年03月25日；特願2005-088828
3. 日本；2005年03月28日；特願2005-091616
4. 日本；2005年03月28日；特願2005-091617
5. 日本；2005年03月30日；特願2005-098498
6. 日本；2005年04月28日；特願2005-131857
7. 日本；2005年12月05日；特願2005-350487

☐ 無主張專利法第二十七條第一項國際優先權：

- 1.
- 2.

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

## 九、發明說明：

### 【發明所屬之技術領域】

本發明係關於磁性感測器及其製造方法，特別係關於在1塊基板上配置3個以上之巨磁阻元件，以檢知三軸方向之磁場強度之小型磁性感測器及其製造方法。

本案係依據7件日本國發明專利申請案，即：特願2005-77010號(申請日：2005年3月17日)、特願2005-91616號(申請日：2005年3月28日)、特願2005-88828號(申請日：2005年3月25日)、特願2005-131857號(申請日：2005年4月28日)、特願2005-350487號(申請日：2005年12月5日)、特願2005-91617號(申請日：2005年3月28日)及特願2005-98498號(申請日：2005年3月30日)主張優先權，並將其內容援用於此。

### 【先前技術】

以往，已開發種種之磁性感測器，例如，在日本特開2004-6752號公報中，曾揭示在1塊基板上配置3個以上之巨磁阻元件，以檢知三軸方向之磁場強度之磁性感測器。

在上述公報所揭示之磁性感測器中，在矽基板形成溝，在該溝之斜面配置Z軸用之巨磁阻元件，在矽基板之平坦面配置X軸用之巨磁阻元件與Y軸用之巨磁阻元件，藉此謀求小型化。

另外，也知悉有在矽基板上形成氧化矽構成之山部，在該山部之斜面配置Z軸用之巨磁阻元件，在矽基板之平坦面配置X軸用之巨磁阻元件與Y軸用之巨磁阻元件之三軸

磁性感測器。

[專利文獻1]日本特開2004-6752號公報

(發明所欲解決之問題)

本發明之目的係在1片基板上配置3個以上之巨磁阻元件，以檢知三軸方向之磁場強度之磁性感測器中，進一步謀求小型化，並提高檢知精度。

【發明內容】

本發明之第1重點在於：設置有包含處理形成於半導體基板上之厚膜而並排地形成多數溝，且設於溝之斜面之感磁部、與電性串聯連接感磁部之偏磁體構成之多數巨磁阻元件之Z軸感測器，並設置有包含配置於厚膜之平坦面之特定位置之多數巨磁阻元件之X軸感測器及Y軸感測器而構成磁性感測器。

依據上述之磁性感測器之製造方法，形成覆蓋半導體基板之布線層而平坦化之平坦化層，在平坦化層上形成鈍化膜，在鈍化膜上形成厚膜，在厚膜上形成抗蝕劑膜，除去抗蝕劑膜之一部分，在抗蝕劑膜施以加熱處理而使其側面傾斜，以蝕刻選擇比1比1蝕刻抗蝕劑膜與厚膜，而在厚膜形成多數溝，在厚膜之平坦面以及溝之斜面與頂部及底部形成構成巨磁阻元件之偏磁體(bias magnet)，形成巨磁阻元件膜，將形成巨磁阻元件膜之半導體基板近接配置於磁體陣列而施以熱處理，利用蝕刻除去巨磁阻元件膜之一部分，藉以在厚膜之平坦面以及溝之斜面形成構成巨磁阻元件之感磁部，形成保護膜。

在上述中，也可利用上層及下層構成鈍化膜。此情形，除去平坦化層之一部分而露出通路及墊，由通路及墊除去鈍化膜之上層，在抗蝕劑膜之蝕刻後，除去存在於通路中央部之厚膜與鈍化膜之下層，而露出通路之導體部，偏磁體形成後，形成連接偏磁體與通路之導體部之布線膜，在保護膜形成後，除去覆蓋墊之厚膜與鈍化膜之下層而露出墊之導體部。

本發明之第2重點在於：在厚膜形成多數溝之前，在抗蝕劑膜形成多數溝。即，在抗蝕劑膜形成後，將設有相當於形成在厚膜之多數溝之形狀之多數突起之模具按壓在抗蝕劑膜而形成多數溝。或者，在抗蝕劑膜形成後，將具有單位面積數由形成在厚膜之溝之中央部向兩端部徐徐增加之微細圖案之光罩相向配置於抗蝕劑膜，將抗蝕劑膜曝光、顯影而在抗蝕劑膜形成溝。

本發明之第3重點在於：在抗蝕劑膜之加熱處理後。對在抗蝕劑膜與厚膜，利用高離子性蝕刻條件執行反應性離子蝕刻法，以便在厚膜形成多數溝。又，也可在厚膜上利用高密度電漿CVD法沉積氧化矽而形成絕緣膜，且在絕緣膜之一部分形成具有直線狀之稜線之多數突起部，其後，利用高離子性蝕刻條件蝕刻具有多數突起部之絕緣膜與厚膜，而在厚膜形成多數溝，且減少在通路及墊中殘存之厚膜之厚度。

藉此，可在厚膜形成連續成鋸齒狀之多數溝，並可提高各溝之斜面之平坦度。

本發明之第4重點在於：藉增進蝕刻控制之容易度而對溝之斜面賦予一定之傾斜角度，以便形成具有良好特性之巨磁阻元件。

即，在磁性感測器中，在厚膜與半導體基板間形成蝕刻阻擋膜。詳言之，在厚膜與鈍化膜間形成絕緣膜，利用此作為蝕刻阻擋膜而執行蝕刻。

藉此，可增大抗蝕劑膜與厚膜之蝕刻選擇比，且可藉蝕刻使厚膜向蝕刻阻擋膜凹入而形成溝。

本發明之第5重點在於：改善形成於厚膜之溝之斜面之斜面角度之誤差，特別是改善斜面之上側與下側之斜面角度之誤差引起之磁性感測器之感知精度之誤差。即，利用上側之第1斜面與下側之第2斜面構成各溝之斜面，使第2斜面之斜面角度大於第1斜面之斜面角度，且在第2斜面形成巨磁阻元件之感磁部。藉此，可提高感磁部之表面之平坦度，以實現在Z軸方向使巨磁阻元件之感知方向一致，且感度較高之磁性感測器。

本發明之第6重點在於：有鑑於難以均勻地執行電漿蝕刻會引起溝之周邊部形狀之不確定而在溝之周邊部與中央部難以獲得希望之平坦度與斜面角度，故僅在具有特定形狀之溝形成巨磁阻元件。

即，在多數溝中至少1個溝形成第1假斜面，在第1假斜面上不形成巨磁阻元件。又，在接近於多數溝之長度方向之端部形成第2假斜面。

本發明之第7重點在於：使形成於半導體基板上之厚膜

之溝之斜面之端部具有圓形，藉以使斜面形狀及傾斜角度均一化。

#### (發明之效果)

在本發明中，可在1塊半導體基板上搭載檢知X軸、Y軸及Z軸方向之磁場強度之巨磁阻元件，以實現小型之三軸磁性感測器。處理形成於半導體基板之厚膜而形成溝，可在具有溝之斜面之良好之平坦性之部分形成巨磁阻元件之感磁部，故可實現性能優異之磁性感測器。在通路之凹部緣部，將巨磁阻元件膜疊層於磁體膜構成之布線上，故可防止在階差部之角部之布線之斷線。且可實現具有強磁場穩定性之巨磁阻元件。

依據上述之磁性感測器之製造方法，可利用一連串之製程執行溝之形成、與在溝之斜面之巨磁阻元件之形成。另外，通路及墊也可利用一連串之製程形成，因此，可有效地製造磁性感測器。

由於預先在半導體基板上之抗蝕劑膜形成多數溝，故在蝕刻之際，可在厚膜上容易形成特定形狀之溝，且可提高溝之斜面之平坦度，因此，可形成具有特定感知方向之良好感度之Z軸感測器。

#### 【實施方式】

本案發明之目的在於實現使用可謀求小型化及提高檢知精度之巨磁阻元件之磁性感測器，茲依照各種實施例，配合附圖予以說明之。

#### (第1實施例)

圖1係模式地表示本發明之第1實施例之磁性感測器，表示配置於半導體基板上之多數巨磁阻元件之配置圖。

在圖1中，符號1表示矽構成之半導體基板，在此預先形成有磁性感測器之驅動電路、信號處理電路等之半導體積體電路及布線層，在其上，逐次疊層平坦化膜、鈍化膜、氧化矽膜(未圖示)而形成厚膜。

在半導體基板1之厚膜上，設置X軸感測器2、Y軸感測器3及Z軸感測器4，以檢知在三軸方向之外部磁場強度。在圖1所示之座標軸中，X軸感測器2具有X軸方向之感度，Y軸感測器3具有Y軸方向之感度，Z軸感測器4具有Z軸方向之感度。

詳言之，X軸感測器2係由4個巨磁阻元件2a、2b、2c、2d所構成，Y軸感測器3係由4個巨磁阻元件3e、3f、3g、3h所構成，Z軸感測器4係由4個巨磁阻元件4i、4j、4k、4l所構成。

X軸感測器2及Y軸感測器3係設於半導體基板1之厚膜之平坦面，Z軸感測器4係設於形成於厚膜之溝之斜面。詳情容後再述。

構成X軸感測器2之4個巨磁阻元件中，巨磁阻元件2a、2b係鄰接配置於半導體基板1之略中央部，巨磁阻元件2c、2d係鄰接配置於半導體基板1之端部。即，巨磁阻元件2a、2b係與巨磁阻元件2c、2d保持距離且被配置成相向。

構成Y軸感測器3之4個巨磁阻元件中，巨磁阻元件3e、

3f係鄰接配置於半導體基板1之略中央部，巨磁阻元件3g、3h係鄰接配置於半導體基板1之他端部。即，巨磁阻元件3e、3f係與巨磁阻元件3g、3h保持距離且被配置成相向。

構成Z軸感測器4之4個巨磁阻元件中，巨磁阻元件4k、4l係接近配置於巨磁阻元件3e、3f，巨磁阻元件4i、4j係稍微離開巨磁阻元件2a、2b而被鄰接配置。

上述之X軸感測器2、Y軸感測器3及Z軸感測器4之巨磁阻元件之配置係依據以下之規則性加以決定。

在圖1中，虛線LA、LB、LC係將半導體基板1沿著其長度方向分成四等分之假想線，虛線LD係將半導體基板1沿著其短邊方向分成二等分之假想線。又，虛線LA與虛線LD之交點為SA，虛線LB與虛線LD之交點為SB。

即，在X軸感測器2中，巨磁阻元件2a、2b與巨磁阻元件2c、2d係對交點SA被對稱地配置。在Y軸感測器3中，巨磁阻元件3e、3f與巨磁阻元件3g、3h係對交點SA被對稱地配置。在Z軸感測器4中，巨磁阻元件4i、4j與巨磁阻元件4k、4l係對交點SB被對稱地配置。

上述巨磁阻元件係採用與以往同樣之構成，例如，如圖2所示，各巨磁阻元件係由4個感磁部5、與電性串聯連接於該等之3個偏磁體6所構成。

感磁部5係構成巨磁阻元件之本體，具有細長之帶狀之平面形狀。又，感磁部5係平行地被配置於形成半導體基板1之溝之長度方向。

感磁部5係具有磁化方向被固定之鎖磁層、與磁化方向因外部磁場而變化之自由層，詳言之，係由在自由層上逐次疊層導電性之隔間層、鎖磁層及壓頂層而成之多層金屬薄膜疊層物所構成。

例如，自由層具有鈷-銦-鈳之非晶形磁性層與鎳-鐵之磁性層及鈷-鐵之磁性層構成之三層構造。隔間層係由銅所構成，鎖磁層係由鈷-鐵之強磁性層與鉑-錳之反磁性層，壓頂層係由鉭所構成。

偏磁體6係電性串聯連接4個感磁部5，並將調整感磁部5之磁氣特性用之偏磁場施加至感磁部5。偏磁體6例如係由具有鈷-鉑-鉻層與鉻層之二層構造之薄膜金屬疊層物所構成。

構成設於半導體基板1之平坦面之X軸感測器2及Y軸感測器3之巨磁阻元件2a、2b、2c、2d、3e、3f、3g、3h係分別如圖2所示，由4個感磁部5與3個偏磁體6所構成，外側之2個感磁部5並未連接於偏磁體6，其端部分別連接於布線層7，該布線層7係連接於通路(未圖示)。

圖3至圖5係表示構成Z軸感測器4之4個巨磁阻元件中之巨磁阻元件4i、4j之詳細構造。又，其他巨磁阻元件4k、4l之詳細構造也相同，故省略其說明。

圖3係表示巨磁阻元件4i、4j之平面圖，圖4係圖3之IV-IV線所視之剖面圖。圖5係模式地表示巨磁阻元件4i、4j所含之感磁部5與偏磁體6之配置之立體圖。

在圖4中，符號11係表示沉積於半導體基板1之氧化矽構

成之厚膜。局部地削掉厚膜11而平行地形成4個V字形溝8。

各溝8係具有特定尺寸之細長凹部，深為3~8  $\mu\text{m}$ ，長為200~400  $\mu\text{m}$ ，斜面之寬為3~16  $\mu\text{m}$ 。斜面與厚膜11表面之角度設定為30~80°，最好設定為70°程度。

又，在圖4中，將溝8之斜面劃成平坦，但在實際之製程中，斜面係向外側(即半導體基板1之上側)略微突出而彎曲。

在圖4中顯示4個溝8，在互相鄰接之8個斜面，沿著其長度方向且在斜面之中央部之平坦位置設有8個巨磁阻元件之感磁部5。又，在巨磁阻元件4j，由形成於溝8之一方斜面之感磁部5經底部而至形成於他方斜面之感磁部5，形成偏磁體6，電性連接著在溝8內鄰接之感磁部5。另外，在巨磁阻元件4i，由形成於溝8之斜面之感磁部5經頂部而至形成於鄰接之溝8之斜面之感磁部5，形成偏磁體6，電性連接著鄰接之溝8內之感磁部5。

如上所述，在各巨磁阻元件中，利用3個偏磁體6電性連接著4個感磁部5。

如前所述，與設於厚膜11之平坦面之構成X軸感測器2及Y軸感測器3之巨磁阻元件同樣地，在構成Z軸感測器4之各巨磁阻元件中，外側之2個感磁部5並未連接於偏磁體6，而連接於布線層7，布線層7係連接於通路(未圖示)。布線層7係利用構成巨磁阻元件之偏磁體6之磁體膜所形成，因此，在各巨磁阻元件中，可同時形成偏磁體6與布線層

7。

構成X軸感測器2及Y軸感測器3之巨磁阻元件分別如圖2所示，感知方向與感磁部5之長度方向正交，且被平行地設定於半導體基板1之表面。又，感磁部5之鎖磁方向及偏磁體6之偏磁場之磁化方向對感磁部5之長度方向傾斜 $30\sim 60^\circ$ ，最好傾斜 $45^\circ$ ，且平行於半導體基板1之表面。

Z軸感測器4所含之巨磁阻元件4i、4j如圖5所示，感知方向與感磁部5之長度方向正交，被設定成與溝8之斜面平行且向上。又，感磁部5之鎖磁方向及偏磁體6之磁化方向對感磁部5之長度方向傾斜 $30\sim 60^\circ$ ，最好傾斜 $45^\circ$ ，被設定成與溝8之斜面平行且向上。

Z軸感測器4所含之巨磁阻元件4k、4l如圖6所示，感知方向與感磁部5之長度方向正交，被設定成與溝8之斜面平行且向下。又，感磁部5之鎖磁方向及偏磁體6之偏磁場之磁化方向對感磁部5之長度方向傾斜 $30\sim 60^\circ$ ，最好傾斜 $45^\circ$ ，被設定成與溝8之斜面平行且向下。

為實現上述之感知方向，以使磁體陣列由半導體基板上側接近之狀態，利用 $260\sim 290^\circ\text{C}$ 之溫度對該半導體基板施行加熱處理3~5小時。此方法與以往之鎖磁處理相同。

通常，巨磁阻元件之感知方向與鎖磁方向皆與感磁部5之長度方向正交，且設定與半導體基板之表面平行，但在本實施例中，則異於感知方向與鎖磁方向，藉此，可提高強磁場穩定性。

圖7係表示構成X軸感測器2之4個巨磁阻元件2a、2b、

2c、2d、構成Y軸感測器3之4個巨磁阻元件3e、3f、3g、3h及構成Z軸感測器4之4個巨磁阻元件4i、4j、4k、4l之各接線方法，各感測器所含之4個巨磁阻元件係被橋式連接。

利用上述橋式連接，將磁場施加於圖1所示之座標軸之X軸、Y軸、Z軸時，X軸感測器2、Y軸感測器3、Z軸感測器4之各輸出會增加，將磁場施加X軸、Y軸、Z軸之反方向時，X軸感測器2、Y軸感測器3、Z軸感測器4之各輸出會減少。

在圖1至圖6中雖未圖示，但包含構成X軸感測器2、Y軸感測器3、Z軸感測器4之全部巨磁阻元件之半導體基板1之全面係被氮化矽構成之鈍化膜及聚醯亞胺構成之保護膜所包覆，藉以由外部環境中加以保護。

圖8係表示形成於半導體基板1之通路之構造，符號21a係表示構成通路之鋁所形成之導體部。導體部21a係電性連接於其下層之布線層。

導體部21a之表面之周邊部係被平坦化膜22、第1鈍化膜23及厚膜11所覆蓋。厚膜11之端面成傾斜面。

導體部21a之表面之中央部係被布線膜25所包覆。布線膜25連接於前述巨磁阻元件之布線層7。與布線層7同樣地，布線膜25也由構成偏磁體6之磁體膜所形成。因此，布線膜25也可與偏磁體6同時製成。

在厚膜11之端部附近，在布線膜25形成有階差部，在該階差部之角部，布線膜25之厚度因製程而變得較薄而有斷

線之虞。因此，以覆蓋階差部及中央部方式，疊層著保護導體膜26。

在本實施例中，使用構成前述感磁部5之巨磁阻元件膜作為保護導體膜26。因此，在形成感磁部5之同時，可將保護導體膜26疊層於布線膜25上，故可避免布線膜25之斷線。

又，具有上述構造之通路係被氮化矽構成之鈍化膜27及聚醯亞胺構成之保護膜28所包覆，藉以由外部環境中加以保護。

本實施例之磁性感測器係在1片半導體基板1上配置X軸感測器2、Y軸感測器3及Z軸感測器4，具有作為小型之三軸磁性感測器之功能。又，在溝8之斜面之平坦性良好之部分形成有巨磁阻元件之感磁部5，故可製造具有良好感知度之磁性感測器。

在通路之開口緣部，於偏磁體膜構成之布線膜25上疊層有巨磁阻元件膜構成之保護導體膜26，以便避免在階差部之角部之布線膜25之斷線。

又，藉使感磁部5之鎖磁方向對其長度方向傾斜 $30\sim 60^\circ$ ，可製成具有強磁場穩定性之巨磁阻元件。

其次，說明本實施例之磁性感測器之製造方法。

以下，主要說明構形成於溝8之斜面之Z軸感測器4之巨磁阻元件、通路及墊之製造方法。

圖9、圖10、圖11及圖12係表示本實施例之磁性感測器之製造方法之通路A、墊B及溝形成部C之剖面圖。

首先，準備半導體基板1。即，在矽構成之半導體基板1，預先形成有磁性感測器之驅動電路、信號處理電路等之半導體積體電路及布線層。

如圖9(a)所示，在半導體基板1，形成構成其最上層之布線層之一部分之通路A與墊B，在通路A形成鋁構成之導體部21a，在墊B形成鋁構成之導體部21b。

在上述半導體基板1上形成平坦化膜31。例如，平坦化膜31係逐次疊層利用電漿CVD法(plasma chemical vapor deposition；化學氣相沉積)法製成之厚度300 nm之氧化矽膜、厚度600 nm之SOG膜及使用TEOS法別用電漿CVD法形成之厚度50 nm之氧化矽膜，以形成平坦的絕緣膜。

其次，如圖9(b)所示，利用蝕刻由通路A之導體部21a及墊B之導體部21b上除去平坦化膜31，而露出導體部21a及21b。其次，如圖9(c)所示，在半導體基板1之全面形成第1鈍化膜32(對應於圖8所示之第1鈍化膜23)。例如，第1鈍化膜32係逐次疊層利用電漿CVD法製成之厚度250 nm之氧化矽膜33、及利用電漿CVD法製成之厚度600 nm之氮化矽膜34所形成。

其次，如圖9(d)所示，利用蝕刻除去沉積於通路A之導體部21a及墊B之導體部21b上之氮化矽膜34。其時，會留下氧化矽膜33，氮化矽膜34之除去範圍小於平坦化膜31之開口寬度。因此，在通路A及墊B之開口部，會露出平坦化膜31之端部，藉以防止水分侵入布線層及半導體積體電路。

其次，如圖10(a)所示，利用電漿CVD法形成氧化矽構成之厚度5  $\mu\text{m}$ 程度之厚膜35。此厚膜35相當於圖4及圖8所示之厚膜11，形成有溝8。

其次，如圖10(b)所示，在厚膜35之全面形成厚3  $\mu\text{m}$ 程度之抗蝕劑膜36。其後，利用曝光現像除去抗蝕劑膜36之一部分，形成特定之抗蝕劑圖案。藉此，露出通路A及墊B、以及溝形成部C之溝區域。

其次，如圖10(c)所示，對殘存之抗蝕劑膜36施以溫度150°C、時間10分鐘程度之加熱處理，使該抗蝕劑膜36熔化。利用此加熱處理溶解抗蝕劑所產生之熔融液之表面張力，使抗蝕劑膜36之上面隆起，同時使端面傾斜。尤其，在溝形成部C之抗蝕劑膜36會變形成為具有多數直線狀之稜線之突起部，其剖面形狀之高度成為約5  $\mu\text{m}$ 。

其後，以抗蝕劑與氧化矽之蝕刻選擇比約1比1之條件對抗蝕劑膜36與厚膜35執行蝕刻。蝕刻係在以下之條件下執行。

蝕刻氣體： $\text{CF}_4/\text{CHF}_3/\text{N}_2/\text{O}_2$ ，其混合比為60/180/10/100 sccm。

處理壓力：400 mTorr(53.2 Pa)。

RF功率：750 W。

電極溫度：15°C。

處理室溫度：15°C。

在乾式蝕刻中，如圖11(a)所示，通路A及墊B之凹部之寬度係設定為不大於鈍化膜32之凹部之寬度。其後，除去

殘存於厚膜35上之抗蝕劑膜36。

因此，如圖11(a)所示，在溝形成部C之厚膜35形成多數溝8。其次，如圖11(b)所示，除去覆蓋通路A之導體部21a之厚膜35及氧化矽膜33，以露出導體部21a。

其次，在半導體基板1之全面，利用濺射法形成作為巨磁阻元件之偏磁體6之磁體膜，其後，利用抗蝕作業及蝕刻除去不要部分。如圖11(c)所示，沿著溝8之斜面形成偏磁體6，同時，在通路A之導體部21a上形成布線膜25，藉以形成連結該布線膜25與巨磁阻元件之偏磁體6之布線層7。

如前所述，磁體膜例如係以Co-Cr-Pt組成之多層金屬薄膜形成。其時，也在厚膜35之平坦面形成對應於構成X軸感測器2及Y軸感測器3之巨磁阻元件之偏磁體6之布線層7。

在執行形成偏磁體6之抗蝕作業之際，為了在溝8之斜面適切地執行磁體膜之蝕刻，最好對形成特定圖案後之抗蝕劑膜施以加熱處理而使抗蝕劑膜之端面傾斜。

其次，在半導體基板1之全面，利用濺射法形成作為巨磁阻元件之感磁部5之巨磁阻元件膜。如前所述，巨磁阻元件膜係以多層金屬薄膜形成。

其後，在磁體陣列上設置半導體基板1，執行溫度260~290℃、時間3~5小時之熱處理，以對巨磁阻元件膜施行鎖磁處理。鎖磁處理之詳情留待後述。

其後，對巨磁阻元件膜施行抗蝕作業及蝕刻而除去不要部分。藉此，如圖12(a)所示，在溝8之斜面上形成感磁部5，以完成巨磁阻元件之形成。即，完成Z軸感測器4之製

作。

同時，在事先形成於通路A之導體部21a上之磁體膜構成之布線膜25上，殘留巨磁阻元件膜，以此作為保護導體膜26。藉此，可獲得如圖8所示之通路A之構造。又，同時，也在厚膜35之平坦面形成感磁部5而製成巨磁阻元件。藉此，完成X軸感測器2及Y軸感測器3之製作。

其次，如圖12(b)所示，利用電漿CVD法形成厚1  $\mu\text{m}$ 程度之氮化矽膜構成之鈍化膜27，再形成聚醯亞胺構成之保護膜28。除去在墊B之保護膜28及鈍化膜27之部分而形成凹部。

其次，如圖12(c)所示，以保護膜28為遮罩施行蝕刻，除去覆蓋墊B之導體部21b之鈍化膜32與厚膜35，以露出導體部21b。藉此，完成本實施例之磁性感測器之製造。

茲參照圖13及圖14說明有關前述鎖磁處理。圖13係表示磁體陣列內之磁體之配置。磁體陣列係被配置於半導體基板1上形成有巨磁阻元件之表面上方。

圖13(a)係表示在半導體基板1之表面之巨磁阻元件與磁體陣列內之磁體之關係位置，S、N係表示與半導體基板1之表面相向之磁體極性。圖13(b)係圖13(a)之虛線Q之剖面之極性及磁體之配置。圖13(c)係圖13(a)之虛線R之剖面之極性及磁體之配置。又，圖14係圖13(b)之放大圖，表示作用於1個巨磁阻元件之磁力線之方向。

依據本實施例之磁性感測器之製造方法，可在1片半導體基板1上形成X軸感測器2、Y軸感測器3及Z軸感測器4，

且可同時形成通路A及墊B，故可利用一連串之製程迅速製造小型之三軸磁性感測器。

(第2實施例)

其次，說明有關本發明之第2實施例。

第2實施例係與第1實施例同樣地，利用形成於半導體基板1上之多數巨磁阻元件形成X軸感測器2、Y軸感測器3及Z軸感測器4，故使用與第1實施例同樣之符號，並省略重複部分之說明。

在第2實施例中，採用圖1及圖2所示之構成。茲參照圖15及圖16說明第1實施例與第2實施例之構造上之相異。即，與圖3及圖4同樣地，圖15及圖16係表示Z軸感測器4之巨磁阻元件4i、4j，在鄰接之溝8之斜面、底部及頂部分別附上符號。

如圖16所示，各溝8係具有特定尺寸之細長凹部，深為 $3\sim 7\ \mu\text{m}$ ，長為 $250\sim 300\ \mu\text{m}$ ，斜面之寬為 $3\sim 8\ \mu\text{m}$ 。斜面與厚膜11表面之角度設定為 $30\sim 80^\circ$ ，最好設定為 $70^\circ$ 程度。

又，在圖16中，將溝8之斜面劃成平坦，但在實際之製程中，斜面係向外側(即半導體基板1之上側)略微突出而彎曲。

在圖15及圖16所示之巨磁阻元件4i中，在斜面8a經由偏磁體6形成感磁部5。形成於經底部8b而鄰接於斜面8a之斜面8c之感磁部5係利用偏磁體6電性連接至形成於經頂部8d而鄰接於斜面8c之斜面8e之感磁部5。又，在經底部8f而鄰接於斜面8e之斜面8g，經由偏磁體6而形成感磁部5。

第2實施例之磁性感測器之詳細構造如圖5至圖8所示，係與第1實施例相同。

其次，說明第2實施例之磁性感測器之製造方法。

有關前述第1實施例之圖9所示之製程，在第2實施例也相同，故省略其說明。

經過圖9(a)~(d)所示之製程後，如圖17(a)所示，利用電漿CVD法形成形成氧化矽構成之厚度5  $\mu\text{m}$ 程度之厚膜35。在其後之製程中，利用厚膜35形成多數溝8。

其次，如圖17(b)所示，在厚膜35上之全面形成厚5  $\mu\text{m}$ 程度之抗蝕劑膜36。其後，如圖17(c)所示，利用蝕刻除去抗蝕劑膜36之一部分，而露出通路A及墊B。又，利用濺射法成形溝形成部C之抗蝕劑膜36之一部分而形成連續之鋸齒形狀。即，形成多數突起及溝，各突起之剖面形狀為略三角形狀，其頂部呈尖狀。

茲參照圖18，說明有關利用上述濺射法在溝形成部C之抗蝕劑膜36形成多數之溝之製程。

使用濺射法之情形，在形成半導體基板1之最上層之布線層之際，在半導體基板1之兩端部預先設置至少1對之定位用之對準標記。

首先，圖18(a)所示，在厚膜35之全面塗佈抗蝕劑而形成抗蝕劑膜36。其後，對抗蝕劑膜36施行溫度120°C、5分鐘之加熱處理。藉此，提高厚膜35與抗蝕劑膜36之密接性，在後步驟中，可容易由抗蝕劑膜36剝離接觸配置於抗蝕劑膜36之模具。

其次，圖18(b)所示，將模型137安裝於接觸對準器(未圖示)後，將形成有抗蝕劑膜36之半導體基板1配置於接觸對準器之特定位置，藉以使模型137相向配置於形成在半導體基板1之抗蝕劑膜36。此際，執行附在半導體基板1之對準標記與在模型137中附在與半導體基板1相向位置之對準標記之定位，藉以施行半導體基板1與模型137之正確定位。

模型137係由石英所構成，如上所述，在與半導體基板1相對之位置附有對準標記。又，在模型137中，在對應於厚膜35之溝形成部C之位置形成有連續成鋸齒狀之多數突起137a(其剖面呈現具有頂點之銳角之三角形狀)。

其次，圖18(c)所示，將模型137按壓在形成在半導體基板1上之抗蝕劑膜36。為了使在後步驟中，抗蝕劑膜36與模型137容易脫離，最好在模型137與抗蝕劑膜之接觸面(尤其是設有突起137a之下面)包覆含氟樹脂，或施行特定之表面處理(或砂處理)。

其後，對抗蝕劑膜36執行溫度150℃、10分鐘程度之加熱處理，以溶解抗蝕劑膜36。藉此，使通路A及墊B傾斜，在溝形成部C，形成相當於突起137a之溝。

又，當抗蝕劑膜36由室溫使溫度上升時，在150℃會開始軟化，溫度進一步超過200℃時，會被燒固。即，抗蝕劑膜36在150℃之溫度不會固化。在本實施例中，在抗蝕劑膜36軟化之狀態下，藉由按壓模型137而使溝形成部C變形成為對應於突起137a之形狀。其次，在模型137一直按

壓於半導體基板1上之抗蝕劑膜36之狀態下，將抗蝕劑膜36冷卻，其後，使模型137脫離，藉以使抗蝕劑膜36在不改變所形成之溝形狀之情形下硬化。又，從加熱溫度超過100℃之時點起，溶媒會開始揮發，藉以提高半導體基板1與抗蝕劑膜36之密接性。

其次，如圖18(d)所示，使模型137脫離抗蝕劑膜36，藉此，在半導體基板1上之抗蝕劑膜36形成相當於模型137之突起137a形狀之溝36a。又，也可將上述模型137設成與光罩成一體而同時執行抗蝕劑膜36之圖案形成與溝36a之形成。

其次，如圖19(a)所示，以抗蝕劑與氧化矽之蝕刻選擇比約1比1，對抗蝕劑膜36與厚膜35執行蝕刻，以在厚膜35形成多數溝8，同時在通路A及墊B留下變薄之厚膜35。

上述蝕刻係在以下之條件下執行。

蝕刻氣體： $\text{CF}_4/\text{CHF}_3/\text{N}_2/\text{O}_2$ ，其混合比為60/180/10/100 sccm。

處理壓力：400 mTorr。

RF功率：750 W。

電極溫度：15℃。

處理室溫度：15℃。

在上述乾式蝕刻之際，如圖19(a)所示，通路A及墊B之凹部之寬度係設定為不大於鈍化膜32之凹部之寬度。其後，除去殘存於厚膜35上之抗蝕劑膜36。

因此，如圖19(a)所示，在厚膜35之溝形成部C形成多數

溝8。其後，如圖19(b)所示，利用抗蝕作業及蝕刻除去覆蓋通路A之厚膜35及氧化矽膜33，以露出通路A之導體部21a。

其次，在半導體基板1之全面，利用濺射法形成作為形成巨磁阻元件之偏磁體6用之磁體膜，其後，利用抗蝕作業及蝕刻除去磁體膜之不要部分，藉以如圖19(c)所示，在多數溝8之斜面形成偏磁體6，同時，在通路A之導體部21a上形成布線膜25。又，形成連結布線膜25與巨磁阻元件之偏磁體6之布線層7。

如前所述，使用多層金屬薄膜作為磁體膜。

此際，在厚膜35之平坦面形成構成X軸感測器2及Y軸感測器3之巨磁阻元件之偏磁體6與其布線層7。

在執行形成偏磁體6時之抗蝕作業之際，為了在溝8之斜面適切地執行磁體膜之蝕刻，最好對形成特定圖案後之抗蝕劑膜36施以加熱處理而使其端面傾斜。

其次，在半導體基板1之全面，利用濺射法形成巨磁阻元件之感磁部5用之巨磁阻元件膜。作為巨磁阻元件膜，使用前述之多層金屬薄膜。

其後，在磁體陣列上設置半導體基板1，執行溫度260~290℃、3~5小時之熱處理，以對巨磁阻元件膜施行鎖磁處理。

其後，對巨磁阻元件膜施行抗蝕作業及蝕刻而除去不要部分。藉此，如圖20(a)所示，在溝8之斜面上形成感磁部5，以製成巨磁阻元件。藉此，完成Z軸感測器4之製作。

在上述中，在形成於通路A之導體部21a上之磁體膜構成之布線膜25上，會殘留巨磁阻元件膜，作為保護導體膜26。藉此，可形成如圖8所示之構造之通路A。

同時，也在厚膜35之平坦面形成感磁部5而完成構成X軸感測器2及Y軸感測器3之巨磁阻元件之製作。

其次，如圖20(b)所示，利用電漿CVD法形成厚1  $\mu\text{m}$ 之氮化矽膜構成之鈍化膜27，於其上形成聚醯亞胺構成之保護膜28。其後，除去在墊B之保護膜28及鈍化膜27而露出墊B。

其次，如圖20(c)所示，以保護膜28為遮罩施行蝕刻，除去覆蓋墊B之導體部21b之氧化矽膜33與厚膜35，以露出墊B。藉此，完成本實施例之磁性感測器之製造。

依據本實施例之磁性感測器之製造方法，可在1片半導體基板1上配置X軸感測器2、Y軸感測器3及Z軸感測器4，且可形成通路A及墊B，故可利用一連串之製程迅速製造小型之三軸磁性感測器。又，因將設有相當於形成於厚膜35之多數溝8之形狀之突起137a之模型137按壓在形成於半導體基板1上之抗蝕劑膜36而形成該溝8，故在厚膜35之蝕刻中，可容易形成溝8。因此，可提高溝8之斜面之平坦度。在此種斜面形成構成巨磁阻元件之感磁部5，故具有一定感知方向，可形成高感度之Z軸感測器。

在本實施例之磁性感測器之製造方法中，在形成於半導體基板1上之抗蝕劑膜36之溝形成部C中，可將形成多數溝8之製程變更成如以下所示。

即，使用如圖21(a)所示之標線片構成之光罩40。在光罩40中，形成具有比構成抗蝕劑膜36之抗蝕劑之解像度更細之多數圖案41。如圖21(b)所示，在光罩40中，單位面積中之微細圖案41之數(以下稱「圖案率」)由形成在抗蝕劑膜36之溝8之中央部向該溝8之兩端部會逐漸增加。圖案率可依照溝8之形狀或溝8之斜面傾斜度而適宜地加以調整。

利用上述光罩40將抗蝕劑膜36曝光時，圖案率愈高之區域愈容易曝光，圖案率愈低之區域愈難以曝光。即，如圖22所示，曝光後之抗蝕劑厚度會因圖案率而變化。此結果，如圖23所示，在抗蝕劑膜36會形成由中央部向兩端部之厚度徐徐增加之溝36a。

其後，利用蝕刻在厚膜形成溝而製造希望之磁性感測器。

在上述之變形例中，在利用光罩40形成對抗蝕劑膜36之溝36a中，雖使用正型抗蝕劑，但也可將該光罩40之圖案率之變化率設定成與圖22相反，而形成負型抗蝕劑，藉此，在在抗蝕劑膜36形成希望之溝。

依據本實施例之磁性感測器之製造方法，可在1片半導體基板1上形成X軸感測器2、Y軸感測器3及Z軸感測器4，且可同時形成通路A及墊B。藉此，可利用一連串之製程迅速製造小型之三軸磁性感測器。

又，在形成溝之際，可使用設有單位面積數由溝之中央部向兩端部徐徐增加之多數微細圖案41之光罩40。將光罩40與抗蝕劑膜36相向配置，將抗蝕劑膜36曝光及顯影而形成希望之溝36a。藉此，在厚膜35之蝕刻中，容易形成希

望形狀之溝，並提高溝之斜面之平坦度。即，可在提高平坦度後之溝之斜面設置巨磁阻元件之感磁部，形成具有一定感知方向之高感度之Z軸感測器。

(第3實施例)

第3實施例之磁性感測器雖與第1及第2實施例之磁性感測器相同，但在其製造方法中，有局部差異。即，在執行第1實施例所說明之圖9及圖10之製程後，依照利用高離子性蝕刻條件之反應性離子蝕刻(RIE: reactive ion etching)法，對抗蝕劑膜36與厚膜35施行乾式蝕刻，以在厚膜35形成多數溝8，同時薄化在通路A及墊B之厚膜35。

反應性離子蝕刻之高離子性蝕刻條件如以下所示。

蝕刻氣體： $\text{CF}_4/\text{CHF}_3/\text{O}_2/\text{Ar}$ ，混合比為30/90/50~100/50~200 sccm。

壓力：100~400 mTorr。

RF功率：750~1200 W。

利用如上述之高離子性蝕刻條件，實現第2實施例所使用之圖19(a)所示之形狀。其後，如第2實施例所說明，執行圖19(b)、(c)及圖20(a)、(b)、(c)之製程。

依據第3實施例，可在1塊半導體基板1上形成X軸感測器2、Y軸感測器3及Z軸感測器4，且可同時形成通路A及墊B，可藉此利用一連串之製程迅速製造小型之三軸磁性感測器。又，依照利用高離子性蝕刻條件之反應性離子蝕刻法，施行乾式蝕刻，可使在溝形成部C之厚膜35所形成之多數溝8之剖面形狀連續成鋸齒狀，提高溝8之斜面之平坦度。

又，也可在執行圖 9(a)~(d)所示之製程後，執行圖 24(a)、(b)所示之製程。

即，圖 24(a)所示，利用電漿 CVD 法形成厚 5  $\mu\text{m}$  程度之氧化矽構成之厚膜 35。在此，僅在溝形成部 C 形成具有矩形狀之剖面之多數之突起 35a。

其次，圖 24(b)所示，利用高密度電漿 CVD 法在厚膜 35 上沉積氧化矽而形成厚 3~5  $\mu\text{m}$  程度之絕緣膜 37。在此，在通路 A 及墊 B，形成形成具有平坦面之絕緣膜 37，但在溝形成部 C，則形成具有斜面之突起部 37a。

高密度電漿 CVD 法係利用高密度之電漿(例如電子密度  $1 \times 10^9 \sim 5 \times 10^{10} / \text{cm}^3$ )合成氧化矽而加以沉積，同時電漿蝕刻之方法。

利用上述之高密度電漿 CVD 法，將氧化矽構成之絕緣膜 37 沉積於厚膜 35 之突起部 35a，且由其周邊部向上方突出。在溝形成部 C，絕緣膜 37 之上部之角部被削掉，藉以形成具有斜面之突起部 37a。

高密度電漿 CVD 法之條件如以下所示。

單矽烷流量：50~150 sccm。

氧流量：100~200 sccm。

壓力：1~10 Pa。

溫度：250~450°C。

高頻輸出：2~5 kW。

頻率：10~20 MHz。

其後，利用反應性離子蝕刻法、電漿乾式蝕刻法、離子

銑削法蝕刻厚膜35及絕緣膜37之全體，而形成在厚膜35具有斜面之突起(參照圖19所示之溝形成部C)。利用如此方式形成多數溝。其後，僅對通路A及墊B，使用具有開口圖案之抗蝕劑膜36作為遮罩，對厚膜35施行乾式蝕刻，以減少殘存於通路A及墊B之厚膜35之厚度。

形成多數溝8之際執行之反應性離子蝕刻法所適用之蝕刻條件如以下所示。

蝕刻氣體：CF<sub>4</sub>/CHF<sub>3</sub>/O<sub>2</sub>/Ar，混合比為30/90/50~100/50~200 sccm。

壓力：100~400 mTorr。

RF功率：750~1200 W。

又，形成多數溝8之際執行之電漿乾式蝕刻法所適用之蝕刻條件如以下所示。

蝕刻氣體：Ar，100 sccm。

RF功率：1200 W。

壓力：100 mTorr。

電極溫度：100℃

另外，形成多數溝8之際執行之離子銑削法所適用之條件如以下所示。

Ar氣體：4~10 sccm。

壓力： $1 \times 10^{-4} \sim 1 \times 10^{-3}$  Torr。

加速電壓：50~1000 W。

電流：150~350 mA。

電極角度(即，加速粒子之行進方向與晶圓之路線所成

之角度)： $0\pm 45$

上述製程後，如在第2實施例所說明，執行圖19及圖20所示之製程。

(第4實施例)

第4實施例之磁性感測器雖與第1實施例及第2實施例之磁性感測器相同，但在其製造方法中，有局部差異。再者，異於圖4及圖16所示之構成，在第4實施例中，如圖25所示，在半導體基板1與厚膜11之間插入鈍化膜或絕緣膜構成之蝕刻阻擋層12。

其次，說明有關第4實施例之磁性感測器之製造方法。

與第1實施例同樣地，在圖9及圖10所示之製程後，在圖11(a)中，利用構成鈍化膜32之上層之氮化矽膜34作為蝕刻阻擋膜，對抗蝕劑膜36與厚膜35施行乾式蝕刻，在厚膜35形成多數溝8，同時減少殘存於通路A及墊B之厚膜35之厚度。

利用氮化矽膜34作為蝕刻阻擋膜，在溝形成部C，在露出氮化矽膜34之時點結束乾式蝕刻。

即，利用以下之條件執行反應性離子蝕刻(RIE)。

蝕刻氣體： $C_4F_8/Ar/CH_2F_2$ 、混合比為7/500/4 sccm。

氣體壓力：50 mTorr。

RF功率：1500W。

利用上述條件執行乾式蝕刻時，可增大構成抗蝕劑膜36之抗蝕劑與構成厚膜35之氧化矽之蝕刻選擇比，故可利用氮化矽膜34作為蝕刻阻擋膜。藉此，如圖11(a)所示，形成

於厚膜35之溝8可形成向氮化矽膜34凹入。又，蝕刻選擇比例如可設定為「6」。

其後，與第1實施例同樣地，執行圖11(b)、(c)及圖12(a)、(b)、(c)所示之製程。

其次，說明有關第4實施例之磁性感測器之製造方法。

首先，與第1實施例同樣地，執行圖9(a)~(d)所示之製程。其後，如圖26(a)所示，利用濺射法形成厚0.2  $\mu\text{m}$ 程度之絕緣膜37。絕緣膜37例如係由氧化鋁( $\text{Al}_2\text{O}_3$ )、氮化硼(BN)、金剛石狀碳所構成。又，絕緣膜可使用對矽氮化膜或矽氧化膜等之厚膜35使蝕刻率變慢者。

其次，如圖26(b)所示，在絕緣膜37上之全面形成厚3  $\mu\text{m}$ 程度之抗蝕劑膜38。其後，如圖26(c)所示，利用蝕刻除去抗蝕劑膜38之一部分，形成特定之抗蝕劑圖案。抗蝕劑圖案僅開口於相當於通路A及墊B之區域，藉此，露出絕緣膜37。

其次，如圖27(a)所示，利用離子銑削法除去相當於通路A及墊B之區域之絕緣膜37，露出氧化矽膜33。其後，如圖27(b)所示，除去抗蝕劑膜38。

其次，如圖28(a)所示，利用電漿CVD法形成厚5  $\mu\text{m}$ 程度之厚膜35。其後，在厚膜35形成多數溝8。

其次，如圖28(b)所示，在厚膜35之全面形成厚3  $\mu\text{m}$ 程度之抗蝕劑膜36。其後，利用蝕刻除去抗蝕劑膜36之一部分，形成特定之抗蝕劑圖案。抗蝕劑圖案僅開口於相當於形成於溝形成部C之溝8之區域、以及相當於通路A及墊B

之區域。

其次，如圖28(c)所示，對殘存之抗蝕劑膜36施以溫度150℃、時間10分鐘程度之加熱處理，使該抗蝕劑膜36熔化。利用加熱處理熔解抗蝕劑之結果所產生之熔融液之表面張力，使抗蝕劑膜36之上面隆起，且使端面傾斜。尤其，在溝形成部C，抗蝕劑膜36會變形成為具有多數直線狀之稜線之突起部，其剖面形狀之高度成為約5 μm。

其次，如圖29(a)所示，利用絕緣膜37作為蝕刻阻擋膜，以抗蝕劑與氧化矽之蝕刻選擇比1比1之條件對抗蝕劑膜36與厚膜35執行蝕刻，藉以在厚膜35形成多數溝8，同時減少在通路A及墊B中殘存之厚膜35之厚度。

即，在以下之條件執行逐片式反應性離子蝕刻(RIE)。

蝕刻氣體：CF<sub>4</sub>/CHF<sub>3</sub>/N<sub>2</sub>，其混合比為30/90/5 sccm。

氣體壓力：200 mTorr。

RF功率：750W。

由於可利用上述之乾式蝕刻條件，將構成蝕劑膜36之抗蝕劑與構成厚膜35之氧化矽之蝕刻選擇比設定為1比1，故可利用絕緣膜37作為蝕刻阻擋膜。因此，如圖29(a)所示，可使厚膜35向絕緣膜37凹入而形成各溝8。

在上述乾式蝕刻之際，如圖29(a)所示，通路A及墊B之凹部之寬度係設定為不大於鈍化膜32之凹部之寬度。其後，除去殘存於厚膜35上之抗蝕劑膜36。

因此，如圖29(a)所示，在溝形成部C之厚膜35形成多數溝8。其後，如圖29(b)所示，除去覆蓋通路A之導體部

21a之厚膜35及氧化矽膜33，以露出導體部21a。

其後，在半導體基板1之全面，利用濺射法形成作為巨磁阻元件之偏磁體6之磁體膜，利用抗蝕作業及蝕刻除去不要部分。如圖29(c)所示，在多數溝8之斜面上形成偏磁體6，同時，在通路A之導體部21a上形成布線膜25，進一步形成連結該布線膜25與巨磁阻元件之偏磁體6之布線層7。

在磁體膜使用多層金屬薄膜。

又，在厚膜35之平坦面形成構成X軸感測器2及Y軸感測器3之巨磁阻元件之偏磁體6與該布線層7。

在執行形成偏磁體6之抗蝕作業中，為了在溝8之斜面適切地執行磁體膜之蝕刻，對形成特定抗蝕劑圖案後之抗蝕劑膜36施以加熱處理而使抗蝕劑膜36之端面傾斜。

其後，在全面，利用濺射法形成作為巨磁阻元件之感磁部5之巨磁阻元件膜。作為巨磁阻元件膜，使用多層金屬薄膜。

在磁體陣列上設置形成有上述巨磁阻元件膜之半導體基板1，執行溫度260~290℃、3~5小時之熱處理，以對巨磁阻元件膜施行鎖磁處理。

其次，對巨磁阻元件膜施行抗蝕作業及蝕刻而除去不要部分。如圖30(a)所示，在多數溝8之斜面上分別形成感磁部5，以完成巨磁阻元件之形成。藉此，完成Z軸感測器4之製作。

同時，在事先形成於通路A之導體部21a上之磁體膜構成之布線膜25上，局部殘留巨磁阻元件膜，以此作為保護導

體膜26。藉此，可獲得如圖8所示之通路A之構造。

又，同時，也在厚膜35之平坦面形成感磁部5而製成巨磁阻元件。藉此，完成X軸感測器2及Y軸感測器3之製作。

其次，如圖30(b)所示，利用電漿CVD法形成厚1  $\mu\text{m}$ 之氮化矽膜構成之鈍化膜27，再形成聚醯亞胺構成之保護膜28。其後，對相當於墊B之區域，除去保護膜28及鈍化膜27而露出墊B。

最後，如圖30(c)所示，以保護膜28為遮罩施行蝕刻，除去覆蓋墊B之導體部21b之氧化矽膜33與厚膜35，以露出墊B之導體部21b。藉此，完成第4實施例之磁性感測器之製成。

依據本第4實施例之磁性感測器之製造方法，可在1片半導體基板1上形成X軸感測器2、Y軸感測器3及Z軸感測器4，且可同時形成通路A及墊B。藉此，可利用一連串之製程迅速製造小型之三軸磁性感測器。又，可利用形成於鈍化膜32上之絕緣膜37作為蝕刻阻擋膜，藉蝕刻抗蝕劑膜36與厚膜35，可使厚膜35向絕緣膜37凹入而形成多數溝8。藉此，在厚膜35形成特定角度之斜面，以便可製成使用可具體顯現對半導體基板1之表面垂直之方向之感度之巨磁阻元件之磁性感測器。第4實施例之特徵即係在鈍化膜32上形成絕緣膜37，而可使深度方向之溝之形成之控制更為容易。

(第5實施例)

本發明之第5實施例之磁性感測器雖與前述第1實施例同樣之構成，茲參照圖31至圖33說明其不同點。

圖31係表示巨磁阻元件4i、4j之平面圖，圖32係表示在圖31中之IV-IV線所視之剖面圖，圖33係表示在圖32中虛線所圍成之部分之放大剖面圖。

在圖32中，在半導體基板1形成氧化矽構成之厚膜11，局部地削掉厚膜11而平行地形成4個V字狀之溝8。

溝8係具有特定尺寸之細長凹部，深為3~8  $\mu\text{m}$ ，長為200~400  $\mu\text{m}$ ，斜面之寬為3~16  $\mu\text{m}$ 。

溝8之斜面係由上側之第1斜面8A、8E、8G等與下側之第2斜面8B、8D、8H等所構成，雖具有各異之傾斜角度，但與厚膜11表面之角度均為60~80°，第2斜面之傾斜角度大於第1斜面。

圖32係將各溝8之斜面劃成由平坦之第1及第2斜面所形成，但在實際之製程中，各溝8之斜面係向外側略微突出而彎曲。

如圖33所示，各溝8之斜面係在第2斜面8D與氮化矽膜34(或半導體基板1)之角度為 $\theta_1$ ( $0^\circ < \theta_1 < 90^\circ$ )，第1斜面8E與氮化矽膜34(或半導體基板1)之角度為 $\theta_2$ ( $0^\circ < \theta_2 < 90^\circ$ )之情形，以滿足 $\theta_1 > \theta_2$ 之關係之方式形成。

又，在具有大的傾斜角度 $\theta_1$ 之第2斜面8D設置巨磁阻元件之感磁部5。

如此，在具有大的傾斜角度 $\theta_1$ 之第2斜面8D設置巨磁阻元件之感磁部5時，可使Z軸感測器4之感知方向一致，且

提高感度。

如上所述，在圖32所示之4個溝8中互相鄰接之8個斜面，分別在下側之第2斜面沿著其長度方向，且在良好之平坦度之中央部設置巨磁阻元件之感磁部5。

在巨磁阻元件4i中，形成於第2斜面8D之感磁部5係經第1斜面8E、頂部8F及鄰接之第1斜面8G，且介著形成於第2斜面8H之感磁部5及偏磁體6被電性連接。

另一方面，在巨磁阻元件4j中，形成於第2斜面8N之感磁部5係經底部8O，且介著形成於鄰接之第2斜面8P之感磁部5及偏磁體6被電性連接。

其次，說明有關第5實施例之磁性感測器之製造方法。

與前述第1實施例同樣地，執行圖9(a)~(d)及圖10(a)~(c)所示之製程。

其後，如圖34(a)所示，在溝形成部C之厚膜35形成多數溝，但，各溝8之斜面會因前述乾式蝕刻而在途中彎折，成為氮化矽膜34側之第2斜面與頂部側之第1斜面相連續之形狀。

即，各溝8之斜面係在第2斜面與氮化矽膜34(或半導體基板1)之角度為 $\theta_1$  ( $0^\circ < \theta_1 < 90^\circ$ )，第1斜面與氮化矽膜34(或半導體基板1)之角度為 $\theta_2$  ( $0^\circ < \theta_2 < 90^\circ$ )之情形，以滿足 $\theta_1 > \theta_2$ 之關係之方式形成。

在本實施例中，在對半導體基板1具有大傾斜角度 $\theta_1$ 之第2斜面形成巨磁阻元件之感磁部5。又，角度 $\theta_1$ 與 $\theta_2$ 會因形成溝8之際之蝕刻條件而變動，但角度 $\theta_1$ 應儘可能地大，

最好接近於 $90^{\circ}$ 。

其次，如圖34(b)所示，利用蝕刻除去覆蓋通路A之導體部21a之厚膜35及氧化矽膜33，以露出導體部21a。

其次，在半導體基板1之全面，利用濺射法形成作為巨磁阻元件之偏磁體6之磁體膜，其後，利用抗蝕作業及蝕刻除去不要部分。此結果，如圖34(c)所示，在多數溝8之第2斜面上形成偏磁體6，同時，在通路A之導體部21a上形成布線膜25，藉以形成連結該布線膜25與巨磁阻元件之偏磁體6之布線層7。磁體膜例使用多層金屬薄膜。

又，在厚膜35之平坦面也形成對應於構成X軸感測器2及Y軸感測器3之巨磁阻元件之偏磁體6之布線層7。

在執行形成偏磁體6之抗蝕作業中，為了在溝8之第2斜面適切地執行磁體膜之蝕刻，在形成特定抗蝕劑圖案後，對抗蝕劑膜施以加熱處理而使抗蝕劑膜之端面傾斜。

其次，在全面，利用濺射法形成作為巨磁阻元件之感磁部5之巨磁阻元件膜。巨磁阻元件膜使用多層金屬薄膜。

其後，在磁體陣列上設置半導體基板1，執行溫度 $260\sim 290^{\circ}\text{C}$ 、時間3~5小時之熱處理，以對巨磁阻元件膜施行鎖磁處理。

其後，對巨磁阻元件膜施行抗蝕作業及蝕刻而除去不要部分。藉此，如圖35(a)所示，在多數溝8之第2斜面上形成感磁部5，以製成巨磁阻元件。藉此，完成Z軸感測器4之製作。

又，在事先形成於通路A之導體部21a之磁體膜構成之布

線膜25上，以殘留巨磁阻元件膜作為保護導體膜26。藉此，可獲得如圖8所示之通路A之構造。又，同時，也在厚膜35之平坦面形成感磁部5而製成巨磁阻元件。藉此，完成X軸感測器2及Y軸感測器3之製作。

其次，如圖35(b)所示，利用電漿CVD法形成厚1  $\mu\text{m}$ 程度之氮化矽膜構成之鈍化膜27，於其上形成聚醯亞胺構成之保護膜28。又，在保護膜28與鈍化膜27中，除去相當於墊B之區域而露出墊B。

其次，如圖35(c)所示，以保護膜28為遮罩施行蝕刻，除去覆蓋墊B之導體部21b之氧化矽膜33與厚膜35，以完全露出墊B。藉此，完成本實施例之磁性感測器之製造。

(第6實施例)

其次，說明有關本發明之第6實施例，對於與前述第1實施例同樣之構成，省略其說明。

即，第6實施例係與第1實施例同樣地，在半導體基板1上配置多數巨磁阻元件而形成X軸感測器2、Y軸感測器3及Z軸感測器4，但構成Z軸感測器4之巨磁阻元件卻相異。

圖36係表示構成Z軸感測器4之巨磁阻元件4i、4j之平面圖，圖37係表示在圖36中之IV-IV線所視之剖面圖。

在圖37中，在半導體基板1形成氧化矽構成之厚膜11。局部地削掉厚膜11而平行地形成6個V字形溝8。各溝8係具有特定尺寸之細長凹部，深為3~7  $\mu\text{m}$ ，長為250~300  $\mu\text{m}$ ，斜面之寬為3~8  $\mu\text{m}$ 。斜面與厚膜11表面之角度設定為

60~80°，最好設定為70°程度。又，在實際之製程上，溝8之斜面係向外側略微彎曲而非平坦面。

在圖37中，在鄰接之6個溝8中，在位於中央之4個溝8之互相鄰接之8個斜面，沿著其長度方向且在具有良好之平坦度之中央部形成有構成巨磁阻元件之8個感磁部5。

在巨磁阻元件4i，形成於溝8之感磁部5係經頂部而介著形成於鄰接之溝8之斜面之感磁部5與偏磁體6被電性連接。又，在巨磁阻元件4j，形成於溝8之一方斜面之感磁部5係經底部而介著形成於他方之斜面之感磁部5與偏磁體6被電性連接。

在本實施例中，如圖36及圖37所示，利用設於形成巨磁阻元件之4個溝8之外側之2個溝8形成合計4個第1假斜面91。又，將形成於6個溝8之合計12個斜面之長度方向之兩端延長，且介著間隙形成合計24個第2假斜面92。

第1假斜面91具有與其他斜面同樣之形狀，由平面視之，呈矩形狀，但設定於小傾斜角度。第2假斜面92如圖36所示，由平面視之，呈梯形狀，向各溝8之兩端側呈現尖狀，且設定於小傾斜角度。

在第1假斜面91及第2假斜面92，並未設有構成巨磁阻元件之感磁部5及偏磁體6。第1假斜面91及第2假斜面92係在形成溝8之際同時被形成。詳情留待後述。

在本實施例中，由於形成有第1假斜面91及第2假斜面92，即使因溝8之形成而使周邊部之形狀及斜面之傾斜角度發生誤差，也無必要在該區域設置巨磁阻元件，即，可

避免巨磁阻元件之性能之誤差，故可製成具有良好之磁氣檢知特性之巨磁阻元件。藉此，可獲得良好性能之Z軸感測器。

又，由於將感磁部5之鎖磁方向設定為對其長度方向保持 $30^{\circ}\sim 60^{\circ}$ ，故可提高巨磁阻元件對強磁場之穩定度。

其次，說明本實施型態之磁性感測器之製造方法。

首先，如圖38(a)所示，在半導體基板1上形成平坦化膜31。平坦化膜31係逐次疊層利用電漿CVD法法製成之厚度300 nm之氧化矽膜、厚度600 nm之SOG膜及厚度50 nm三乙氧基矽烷構成之氧化矽膜所形成。

其次，如圖38(b)所示，在半導體基板1之全面形成鈍化膜32。鈍化膜32係逐次疊層利用電漿CVD法製成之厚度250 nm之氧化矽膜33、及利用電漿CVD法製成之厚度600 nm之氮化矽膜34所形成。

其次，如圖39(a)所示，利用電漿CVD法形成氧化矽構成之厚度5  $\mu\text{m}$ 程度之厚膜35。在此厚膜35，在後面步驟中形成有多數溝8。

其次，如圖39(b)所示，在厚膜35之全面形成厚3  $\mu\text{m}$ 程度之抗蝕劑膜36。其後，利用蝕刻除去抗蝕劑膜36之一部分，形成特定之抗蝕劑圖案。在抗蝕劑圖案中，對應於溝形成部之各溝之區域呈開口狀。又，在本實施例中，抗蝕劑圖案也同時形成第1假斜面91及第2假斜面92，故也需適宜地處置對應於此等斜面之區域。

其次，如圖39(c)所示，對殘存之抗蝕劑膜36施以溫度

150°C、時間10分鐘程度之加熱處理，使該抗蝕劑膜36熔解。利用加熱處理熔解抗蝕劑所產生之熔融液之表面張力，使抗蝕劑膜36之上面隆起，同時使端面傾斜。藉此，在形成具有多數直線狀之稜線之突起部，其高度為約5 μm。

其後，以抗蝕劑與氧化矽之蝕刻選擇比約1比1，對抗蝕劑膜36與厚膜35執行乾式蝕刻。乾式蝕刻之條件如下所示。

蝕刻氣體：CH<sub>4</sub>/CHF<sub>3</sub>/N<sub>2</sub>/O<sub>2</sub>，混合比為60/180/10/100 sccm。

壓力：400 mTorr(53.2 Pa)。

RF功率：750 W。

電極溫度：15°C。

處理室溫度：15°C。

其後，除去殘存於厚膜35上之抗蝕劑膜36。

因此，如圖40(a)所示，在溝形成部之厚膜35形成多數溝8。

其次，在半導體基板1之全面，利用濺射法形成作為巨磁阻元件之偏磁體6之磁體膜，其後，利用抗蝕作業及蝕刻除去不要部分。藉此，如圖40(b)所示，除去第1假斜面91及第2假斜面92，在多數溝8之斜面形成偏磁體6及其布線膜。

磁體膜使用多層金屬薄膜形成。

又，也在厚膜35之平坦面形成構成X軸感測器2及Y軸感測器3之巨磁阻元件之偏磁體6及其布線層7。

在執行形成偏磁體6之抗蝕作業之際，為了在溝8之斜面適切地執行磁體膜之蝕刻，在形成特定抗蝕劑圖案後，對抗蝕劑膜36施以加熱處理而使其端面傾斜。

其次，在半導體基板1之全面，利用濺射法形成作為巨磁阻元件之感磁部5之巨磁阻元件膜。巨磁阻元件膜係使用多層金屬薄膜。

在磁體陣列上設置上述半導體基板1，執行溫度 $260\sim 290^{\circ}\text{C}$ 、3~5小時之熱處理，以對巨磁阻元件膜施行鎖磁處理。

其後，對巨磁阻元件膜施行抗蝕作業及蝕刻而除去不要部分。藉此，如圖41(a)所示，除去第1假斜面91及第2假斜面92，在溝8之斜面上形成感磁部5，以完成巨磁阻元件之形成。藉此，完成Z軸感測器4之製作。

同時，也在厚膜35之平坦面形成感磁部5而製成巨磁阻元件。藉此，完成X軸感測器2及Y軸感測器3之製作。

其次，如圖41(b)所示，利用電漿CVD法形成厚1  $\mu\text{m}$ 程度之氮化矽膜構成之鈍化膜27，再形成聚醯亞胺構成之保護膜28。藉此，完成本實施例之磁性感測器之製造。

在本實施例中，雖在厚膜形成多數溝8，並形成同樣利用溝形狀實現之第1假斜面91及第2假斜面92，但未必需要形成溝形狀，例如，也可在半導體基板1上形成多數堤狀之突起部，利用該突起部之斜面。

上述突起部之形成可利用與溝8之形成同樣之方法形成。即，在圖39(c)中，對抗蝕劑膜36施行圖案化，且施行

加熱處理，再以抗蝕劑與氧化矽之蝕刻選擇比1比1對抗蝕劑膜36與厚膜35施行電漿蝕刻。

在電漿蝕刻之際，除了形成溝8之區域以外，將厚膜35之表面蝕刻成平坦狀，藉除去其大部分之厚膜35，即可形成多數堤狀之突起部。

又，在突起部形成時，為獲得可實現第1假斜面91及第2假斜面92之突起部，需預先在抗蝕劑膜36賦與抗蝕劑圖案。

(第7實施例)

本發明之第7實施例之磁性感測器與第1實施例相同，省略重複之記述，以下記載其相異點。

圖42係表示構成Z軸感測器4之巨磁阻元件4i、4j之平面圖。又，圖42之IV-IV線所視之剖面圖與圖4相同。圖43係表示巨磁阻元件4i、4j之配置例之立體圖，圖44係表示巨磁阻元件4k、4l之配置例之立體圖。

在本實施例中，將各溝8之長度方向之端部形成半圓形狀之曲斜面。在利用蝕刻之溝8之形成中，以符合溝8之形狀方式將抗蝕劑膜圖案化而加熱成形，但其時，將抗蝕劑圖案溝斜面之長度方向之端部形成半圓形狀之曲斜面係為了防止加熱成形後斜面之端部之寬度變窄。又，溝斜面之端部形狀並無必要限定於半圓形狀，只要是具有特定之圓形，其他形狀也可。

又，本實施例之磁性感測器之製造方法與第1實施例及第6實施例相同，故省略其說明。但在溝形成時，加熱處

理後，斜面50會變成如圖45所示狀態。即，斜面50係由其中央部至長度方向之端部形成相同寬度，藉以實現均一之平面形狀及傾斜角度。又，斜面50之長度方向之端部係呈現連續之曲斜面，藉以連結鄰接而相向之斜面，使溝8之端部呈半圓形狀。

#### (產業上之可利用性)

本發明由於係將形成於半導體基板之厚膜削成溝或形成具有直線狀之稜線之突起，在其斜面配置構成Z軸感測器之巨磁阻元件，故可適用於在1片半導體基板上設置三軸感測器之小型磁性感測器。

又，本發明可適用於搭載於手機等各種攜帶式電子機器之電子羅盤。

#### 【圖式簡單說明】

圖1係表示構成本發明之第1實施例之磁性感測器配置於半導體基板上之X軸感測器、Y軸感測器及Z軸感測器之巨磁阻元件之平面圖。

圖2係表示巨磁阻元件之內部構造之平面圖。

圖3係表示構成Z軸感測器之巨磁阻元件之構造之平面圖。

圖4係表示構成Z軸感測器之巨磁阻元件之形成方法之剖面圖。

圖5係表示構成Z軸感測器之巨磁阻元件之配置例之立體圖。

圖6係表示構成Z軸感測器之巨磁阻元件之另一配置例之

立體圖。

圖7係表示X軸感測器、Y軸感測器及Z軸感測器之巨磁阻元件之接線方法之接線圖。

圖8係表示第1實施例之磁性感測器之通路之構造之剖面圖。

圖9(a)~(d)係表示第1實施例之磁性感測器之製造方法之剖面圖。

圖10(a)~(c)係表示接續在圖9後之第1實施例之磁性感測器之製造方法之剖面圖。

圖11(a)~(c)係表示接續在圖10後之第1實施例之磁性感測器之製造方法之剖面圖。

圖12(a)~(c)係表示接續在圖11後之第1實施例之磁性感測器之製造方法之剖面圖。

圖13(a)~(c)係表示第1實施例之磁性感測器之製造方法之鎖磁處理中使用之磁體陣列之磁體極性與半導體基板上之巨磁阻元件之關係之平面圖及剖面圖。

圖14係表示在圖13(b)所示之鎖磁處理中作用於巨磁阻元件之磁力線方向之剖面圖。

圖15係表示在第2實施例中構成Z軸感測器之巨磁阻元件之構造之平面圖。

圖16係表示圖15所示之Z軸感測器之巨磁阻元件之形成方法之剖面圖。

圖17(a)~(c)係表示第2實施例之磁性感測器之製造方法之剖面圖，相當於第1實施例之圖10。

圖 18(a)~(d)係表示如圖 17(c)所示利用濺射法在溝形成部形成鋸齒狀之突起及溝之製程之剖面圖。

圖 19(a)~(c)係表示接續在圖 17後之第 2 實施例之磁性感測器之製造方法之剖面圖。

圖 20(a)~(c)係表示接續在圖 19後之第 2 實施例之磁性感測器之製造方法之剖面圖。

圖 21(a)、(b)係表示具有在半導體基板上之抗蝕劑膜形成溝之際使用之多數微細圖案之光罩之概念圖及圖案率之曲線圖。

圖 22係表示圖案率及與曝光後之抗蝕劑厚度之關係之曲線圖。

圖 23係模式地表示光罩所形成之溝形狀之剖面圖。

圖 24(a)、(b)係表示在本發明之第 3 實施例中，利用高密度電漿 CVD 法在溝形成部之絕緣膜形成具有多數斜面之突起之方法之剖面圖。

圖 25係表示在本發明之第 4 實施例中，構成 Z 軸感測器之巨磁阻元件之方法之剖面圖。

圖 26(a)~(c)係表示本發明之第 4 實施例之磁性感測器之製造方法之剖面圖，表示接續在圖 9 後執行之製程。

圖 27(a)、(b)係表示接續在圖 26 後之第 4 實施例之磁性感測器之製造方法之剖面圖。

圖 28(a)~(c)係表示接續在圖 27 後之第 4 實施例之磁性感測器之製造方法之剖面圖。

圖 29(a)~(c)係表示接續在圖 28 後之第 4 實施例之磁性感

測器之製造方法之剖面圖。

圖30(a)~(c)係表示接續在圖29後之第4實施例之磁性感測器之製造方法之剖面圖。

圖31係表示構成搭載於本發明之第5實施例之磁性感測器之Z軸感測器之巨磁阻元件之平面圖。

圖32係表示在圖31中之IV-IV線所視之剖面圖。

圖33係表示在圖32中虛線所圍成之部分之放大剖面圖。

圖34(a)~(c)係表示第5實施例之磁性感測器之製造方法之剖面圖，表示接續在圖10後執行之製程。

圖35(a)~(c)係表示接續在圖34後之第5實施例之磁性感測器之製造方法之剖面圖。

圖36係表示構成搭載於本發明之第6實施例之磁性感測器之Z軸感測器之巨磁阻元件之平面圖。

圖37係表示在圖36中之IV-IV線所視之剖面圖。

圖38(a)、(b)係表示第6實施例之磁性感測器之製造方法之剖面圖。

圖39(a)~(c)係表示接續在圖38後之第6實施例之磁性感測器之製造方法之剖面圖。

圖40(a)、(b)係表示接續在圖39後之第6實施例之磁性感測器之製造方法之剖面圖。

圖41(a)、(b)係表示接續在圖40後之第6實施例之磁性感測器之製造方法之剖面圖。

圖42係表示構成搭載於本發明之第7實施例之磁性感測器之Z軸感測器之巨磁阻元件之平面圖。

圖 43 係表示構成第 7 實施例之 Z 軸感測器之巨磁阻元件之配置例之立體圖。

圖 44 係表示構成第 7 實施例之 Z 軸感測器之巨磁阻元件之另一配置例之立體圖。

圖 45 係表示在第 7 實施例之磁性感測器之製造方法中連續使形成厚膜之溝之斜面之端部具有圓形之概念圖。

### 【主要元件符號說明】

|                                 |                 |
|---------------------------------|-----------------|
| 1                               | 半導體基板           |
| 2a、2b、2c、2d                     | 構成 X 軸感測器之巨磁阻元件 |
| 3e、3f、3g、3h                     | 構成 Y 軸感測器之巨磁阻元件 |
| 4i、4j、4k、4l                     | 構成 Z 軸感測器之巨磁阻元件 |
| 5                               | 感磁部             |
| 6                               | 偏磁體             |
| 7                               | 布線層             |
| 8                               | 溝               |
| 8A、8E、8G、<br>8K、8M、8Q、<br>8S、8W | 第 1 斜面          |
| 8B、8D、8H、<br>8J、8N、8P、<br>8T、8V | 第 2 斜面          |
| 21a                             | 通路 A 之導體部       |
| 21b                             | 墊 B 之導體部        |
| 27                              | 鈍化膜             |

|    |      |
|----|------|
| 28 | 保護膜  |
| 31 | 平坦化膜 |
| 32 | 鈍化膜  |
| 33 | 氧化矽膜 |
| 34 | 氮化矽膜 |
| 35 | 厚膜   |
| 36 | 抗蝕劑膜 |
| 37 | 絕緣膜  |
| 38 | 抗蝕劑膜 |
| 40 | 光罩   |
| 41 | 微細圖案 |
| 50 | 斜面   |
| A  | 通路   |
| B  | 墊    |
| C  | 溝形成部 |

## 五、中文發明摘要：

本發明之目的在於提供在1片半導體基板上配置多數巨磁阻元件，以檢知三軸方向之磁場強度之小型磁性感測器。在半導體基板形成厚膜，於其平坦面設有構成X軸感測器及Y軸感測器之巨磁阻元件，另一方面，構成Z軸感測器之巨磁阻元件係利用形成於厚膜之多數溝之斜面所形成。有關溝之形成，也可採用反應性離子蝕刻法及高密度電漿CVD法。又，也可在厚膜與鈍化膜之間形成絕緣膜，利用此作為蝕刻阻擋膜。也可利用第1斜面與第2斜面構成各溝之斜面，將感磁部形成於傾斜角較大之第2斜面。為確保各溝之斜面形狀及傾斜之正確化，也可形成不直接參與巨磁阻元件之形成之假斜面。

## 六、英文發明摘要：

There is provided a small-size magnetic sensor in which plural giant magnetoresistive elements are arranged on a single semiconductor substrate so as to detect intensity of magnetism in three axial directions. A thick film is formed on the semiconductor substrate, wherein giant magnetoresistive elements forming an X-axis sensor and a Y-axis sensor are formed on the planar surface thereof, and giant magnetoresistive elements forming a Z-axis sensor are formed using slopes of channels formed in the thick film. Channels can be formed by way of the reactive ion etching or the high-density plasma CVD method. An insulating layer is formed between the thick film and a passivation film and is used as an etching stopper. When each channel has a first slope and a second slope, a magneto-sensitive element can be formed on the second slope having a larger inclination angle. Dummy slopes not directly related to the formation of giant magnetoresistive elements can be formed to optimize the slopes of the channels in shape and inclination.

## 十、申請專利範圍：

1. 一種磁性感測器，其特徵在於包含：

Z軸感測器，其係包含由感磁部與偏磁體所構成之多數巨磁阻元件者，其中該感磁部係設於對形成於半導體基板上之厚膜加以處理而並排地形成之多數溝之斜面，該偏磁體係將前述感磁部加以電性串聯連接；及

X軸感測器及Y軸感測器，其係包含配置於前述厚膜之平坦面之特定位置之多數巨磁阻元件者。

2. 一種磁性感測器之製造方法，其特徵在於：

形成覆蓋半導體基板之布線層而平坦化之平坦化層；

在前述平坦化層上形成鈍化膜；

在前述鈍化膜上形成厚膜；

在前述厚膜上形成抗蝕劑膜；

除去前述抗蝕劑膜之一部分；

在前述抗蝕劑膜施以加熱處理而使其側面傾斜；

以蝕刻選擇比1比1蝕刻前述抗蝕劑膜與前述厚膜，而在前述厚膜形成多數溝；

在前述厚膜之平坦面以及前述溝之斜面與頂部及底部形成構成巨磁阻元件之偏磁體；

形成巨磁阻元件膜；

將形成有前述巨磁阻元件膜之前述半導體基板近接配置於磁體陣列而施以熱處理；

利用蝕刻除去前述巨磁阻元件膜之一部分，藉以在前述厚膜之平坦面以及前述溝之斜面形成構成前述巨磁阻

元件之感磁部，形成保護膜。

3. 如請求項2之磁性感測器之製造方法，其中

除去前述平坦化層之一部分而露出通路及墊；

由前述通路及前述墊除去前述鈍化膜之上層；

在前述抗蝕劑膜之蝕刻後，除去存在於前述通路中央部之前述厚膜與前述鈍化膜之下層，而露出前述通路之導體部；

前述偏磁體形成後，形成連接前述偏磁體與前述通路之導體部之布線膜；

在前述保護膜形成後，除去覆蓋前述墊之前述厚膜與前述鈍化膜之下層而露出前述墊之導體部者。

4. 如請求項2之磁性感測器之製造方法，其中

在前述抗蝕劑膜形成後，將設有與形成在前述厚膜之多數溝之形狀相當之多數突起之模具按壓前述抗蝕劑膜而形成多數溝者。

5. 如請求項2之磁性感測器之製造方法，其中

在前述抗蝕劑膜形成後，將具有每單位面積數由形成在前述厚膜之溝之中央部向兩端部徐徐增加之微細圖案之光罩相向於前述抗蝕劑膜而配置；

藉由將前述抗蝕劑膜曝光、顯影而在前述抗蝕劑膜形成前述溝者。

6. 如請求項2之磁性感測器之製造方法，其中在前述抗蝕劑膜之加熱處理後，對在前述抗蝕劑膜與前述厚膜，以高離子性蝕刻條件執行反應性離子蝕刻法，以便在前述

厚膜形成多數溝者。

7. 如請求項2之磁性感測器之製造方法，其中

在前述厚膜上利用高密度電漿CVD法沉積氧化矽而形成絕緣膜，且在前述絕緣膜之一部分形成具有直線狀之稜線之多數突起部；

以高離子性蝕刻條件蝕刻具有前述多數突起部之前述絕緣膜與前述厚膜，而在前述厚膜形成多數溝，且使在通路及墊中殘存之厚膜之厚度減少者。

8. 如請求項1之磁性感測器，其中在前述厚膜與前述半導體基板間形成蝕刻阻擋膜者。

9. 如請求項2之磁性感測器之製造方法，其中在前述厚膜與前述鈍化膜間形成絕緣膜，利用此作為蝕刻阻擋膜而執行前述蝕刻者。

10. 如請求項1之磁性感測器，其中以上側之第1斜面與下側之第2斜面構成各溝之斜面，第2斜面之斜面角度大於第1斜面之斜面角度，且將前述感磁部設在第2斜面者。

11. 如請求項2之磁性感測器之製造方法，其中以上側之第1斜面與下側之第2斜面構成藉由前述蝕刻所形成之各溝之斜面，第2斜面之斜面角度大於第1斜面之斜面角度，且將前述感磁部形成在第2斜面。

12. 如請求項1之磁性感測器，其中在前述多數溝之中之至少1者形成第1假斜面，在該第1假斜面上不形成前述巨磁阻元件。

13. 如請求項1之磁性感測器，其中在接近於前述多數溝之

長度方向之端部形成第2假斜面者。

14. 如請求項1之磁性感測器，其中使前述多數溝之長度方向之端部具有圓形者。

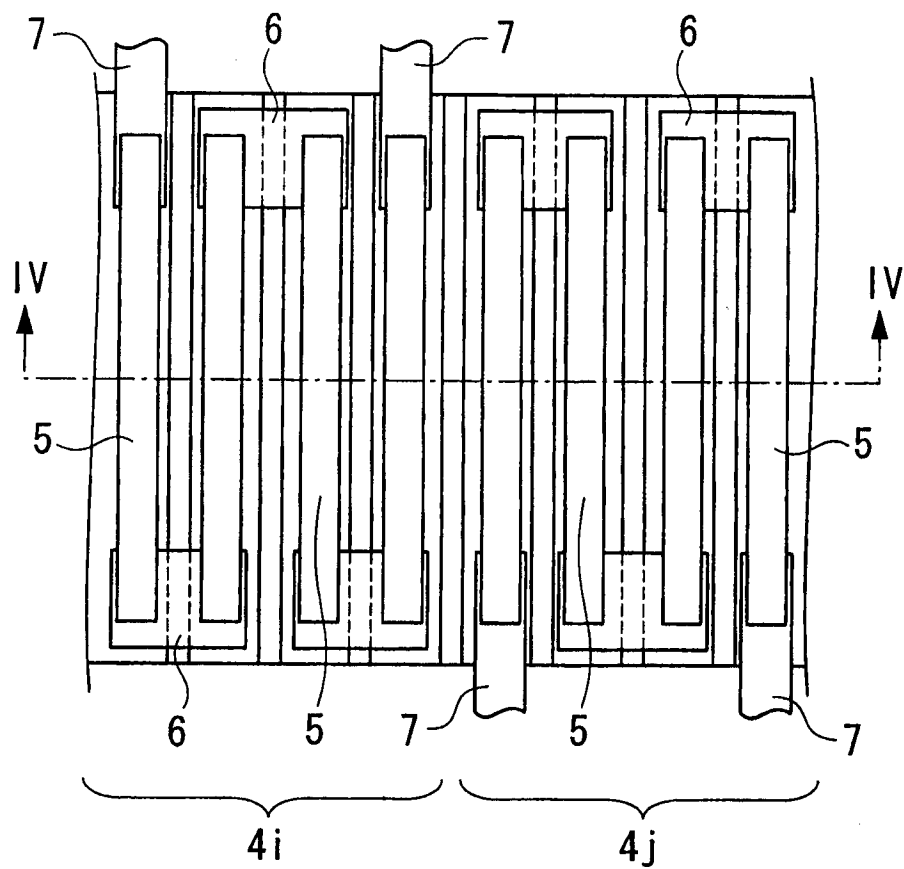


圖 3

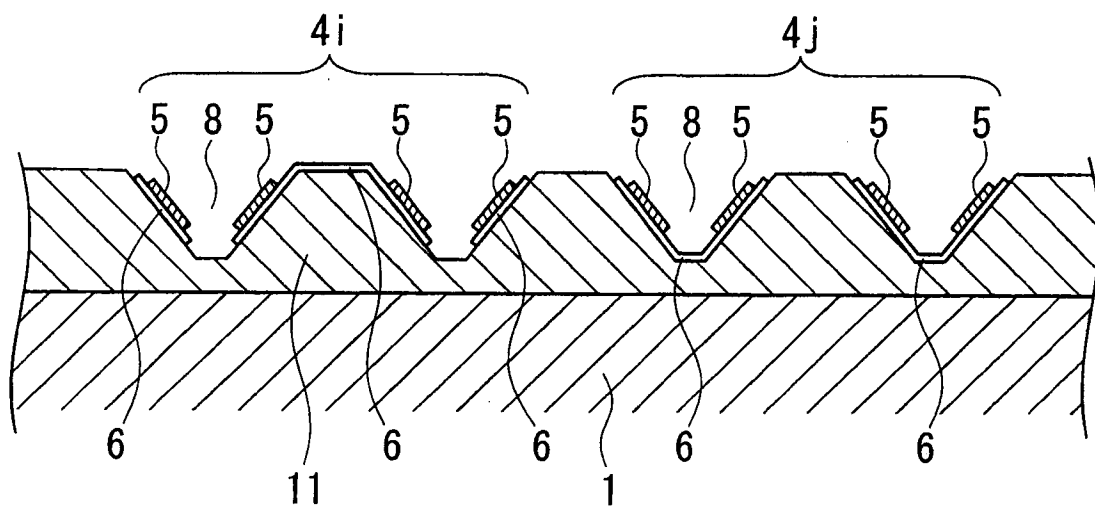


圖 4

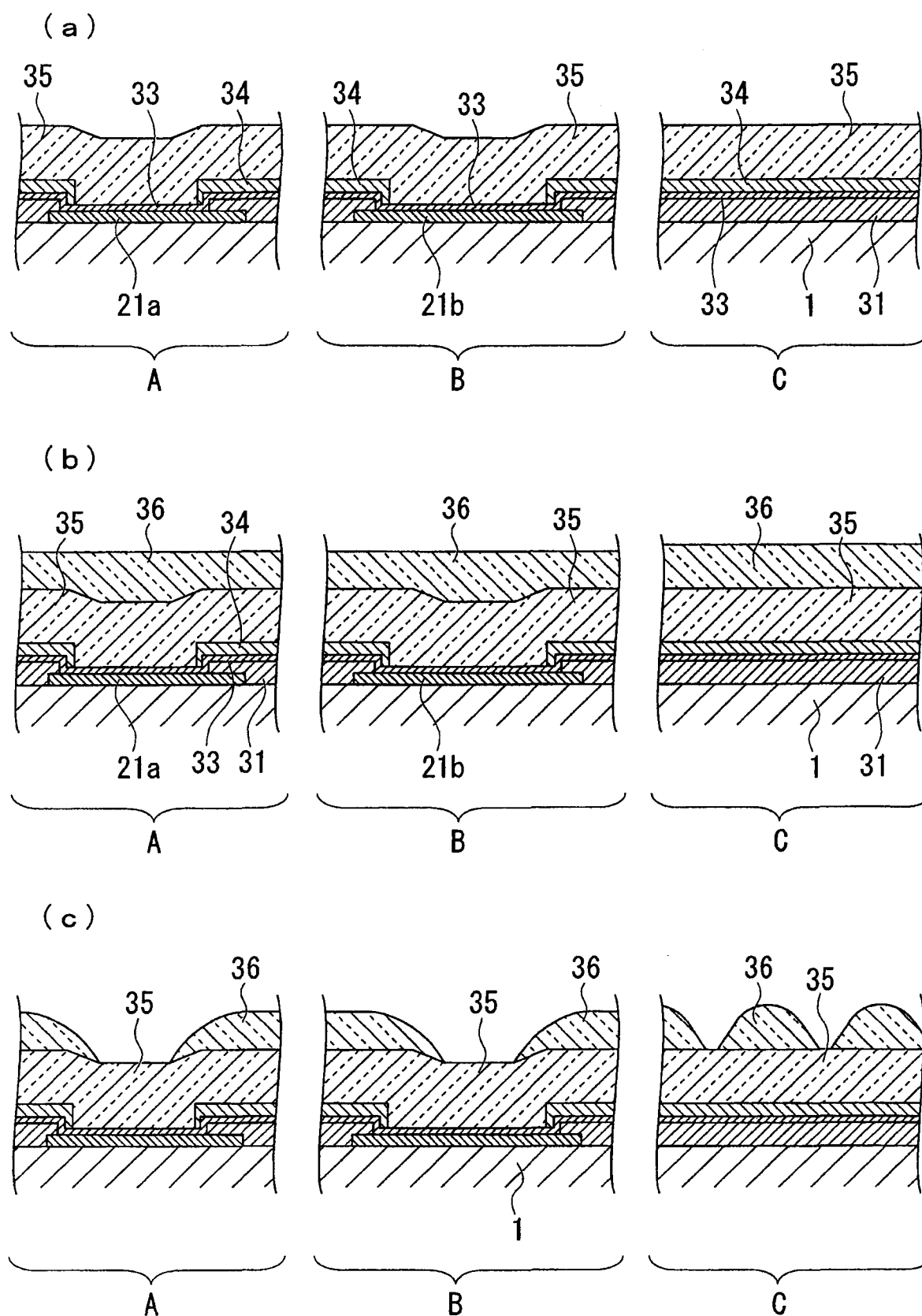


圖 10

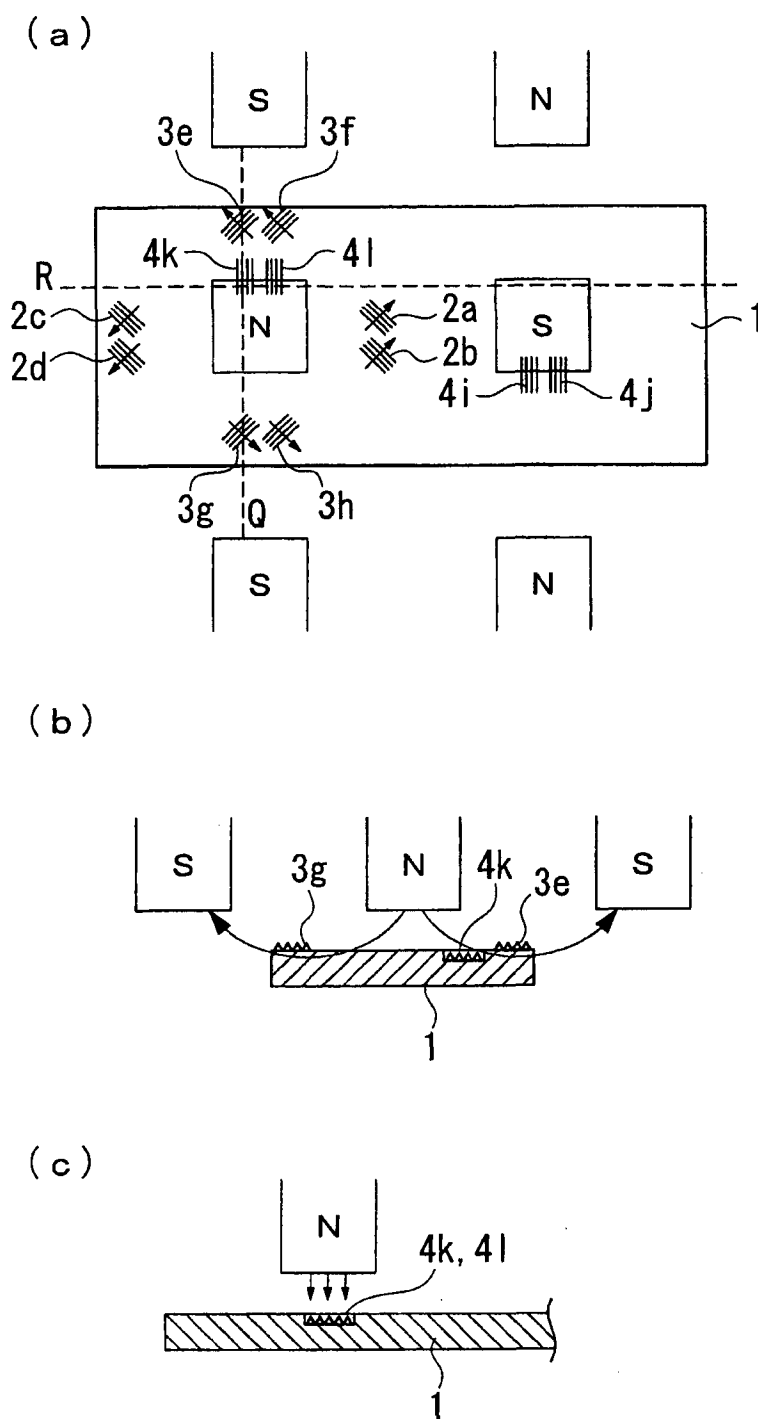
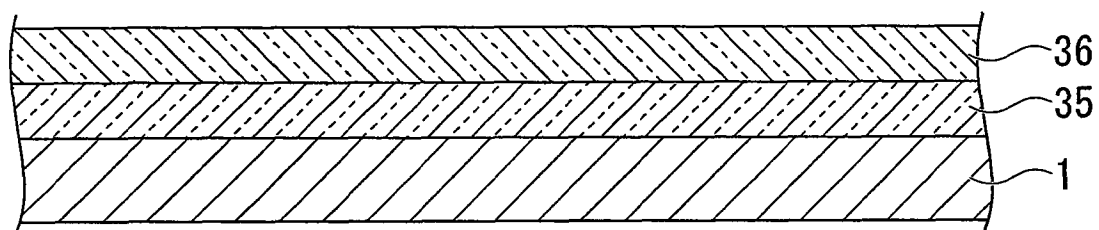


圖 13

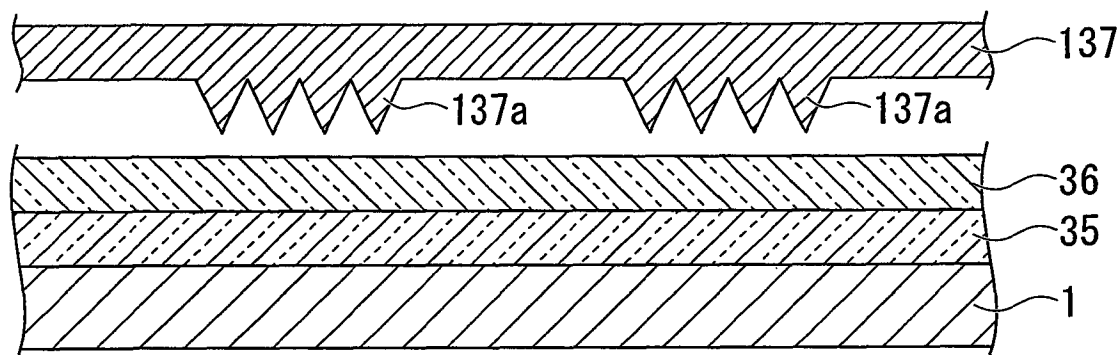
97.2.05

圖 18

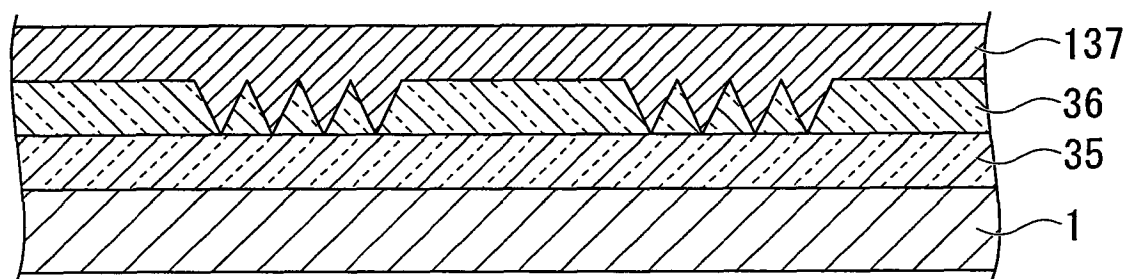
(a)



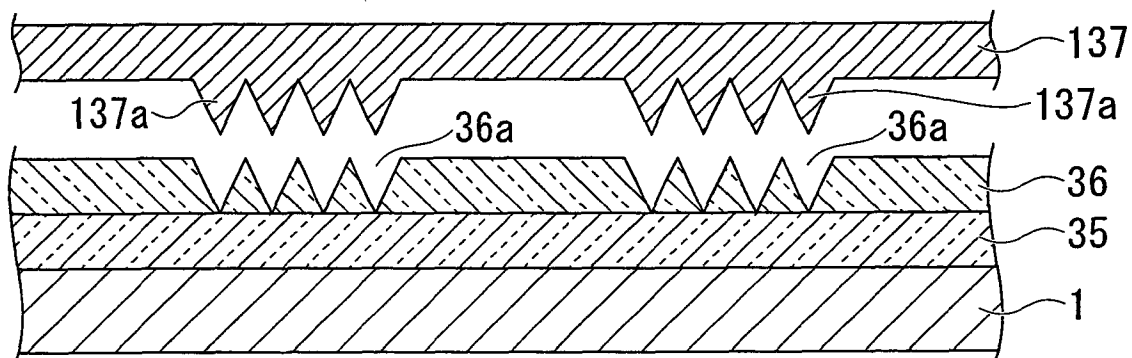
(b)



(c)



(d)



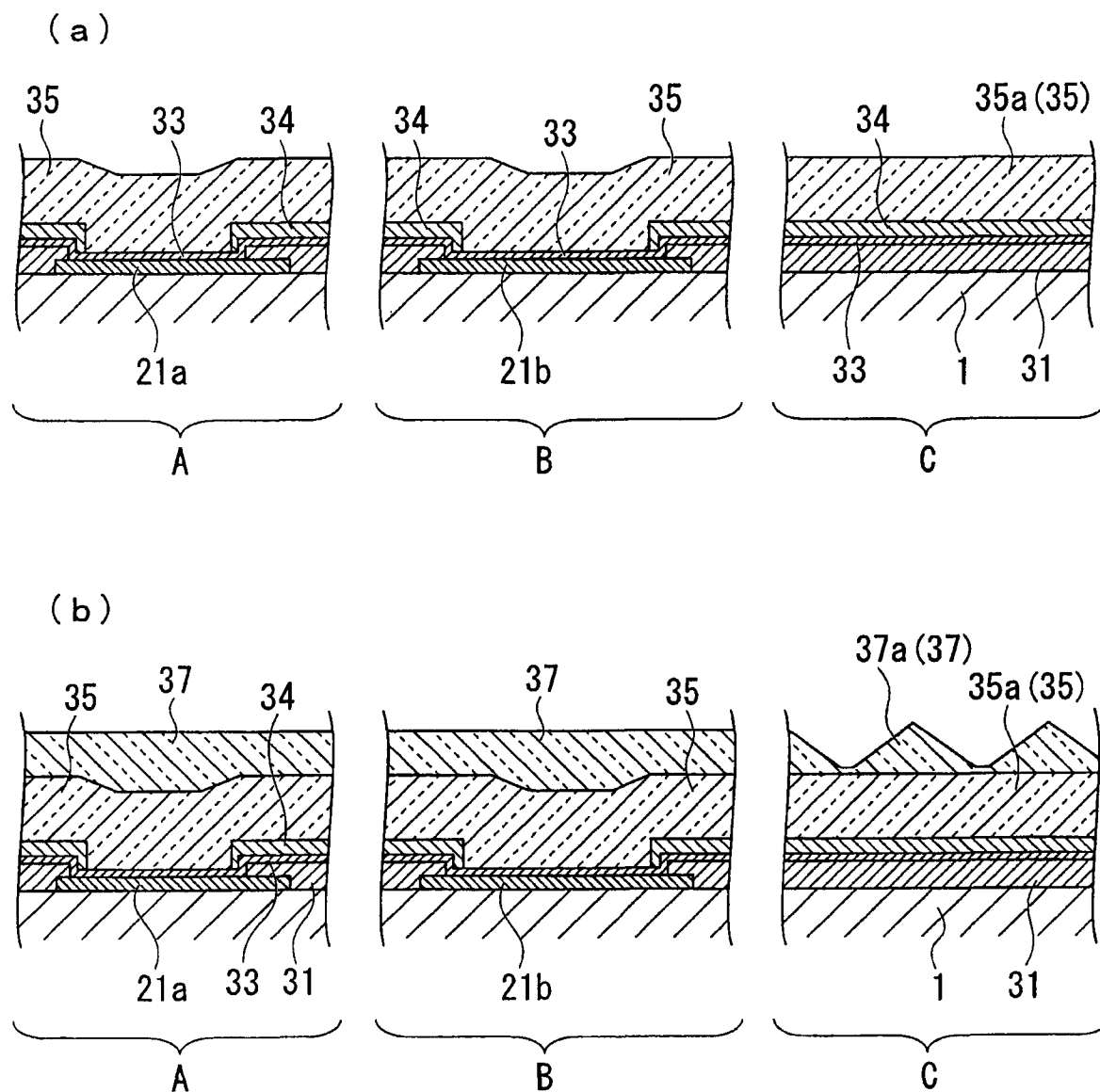


圖 24

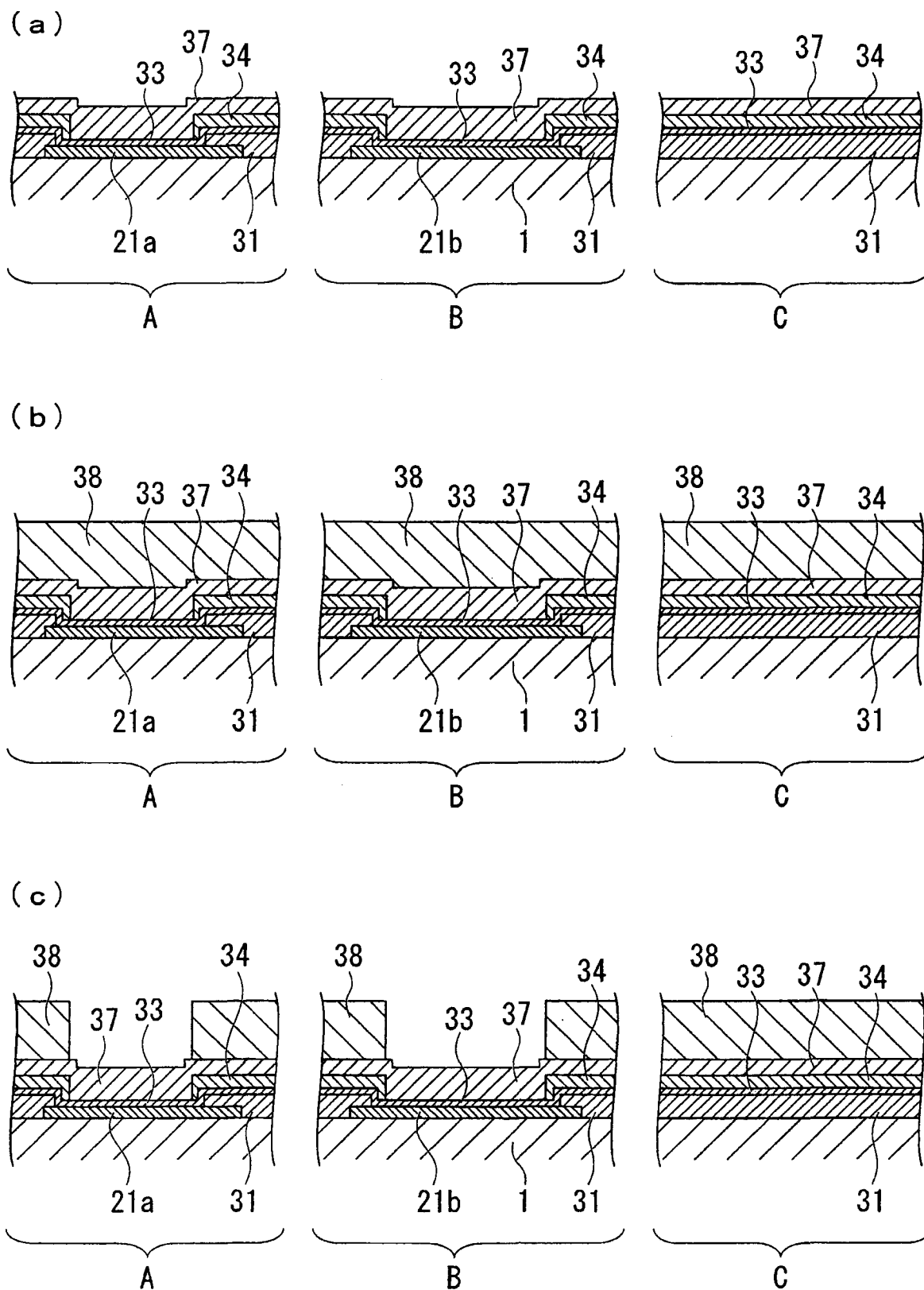


圖 26

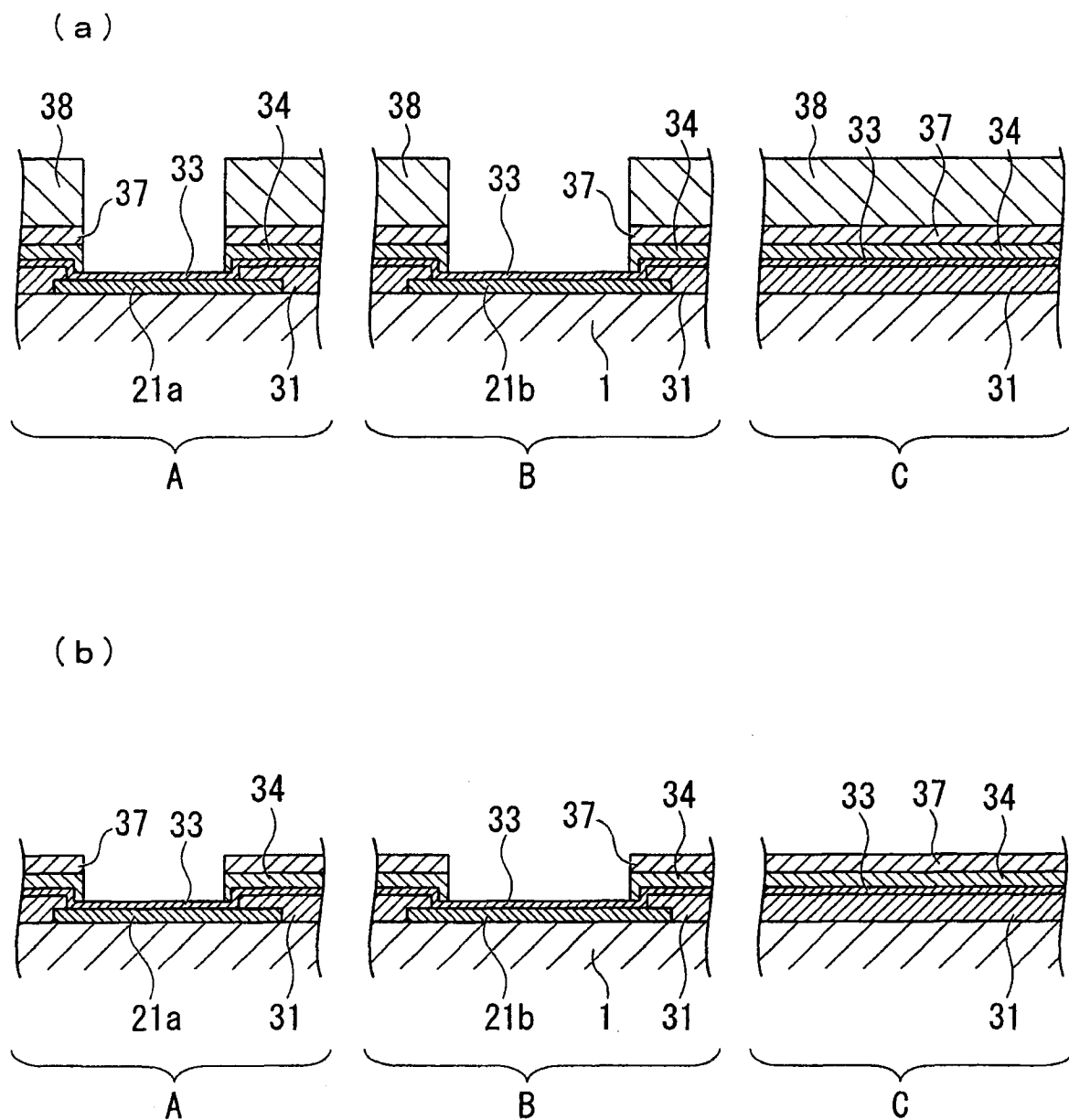


圖 27

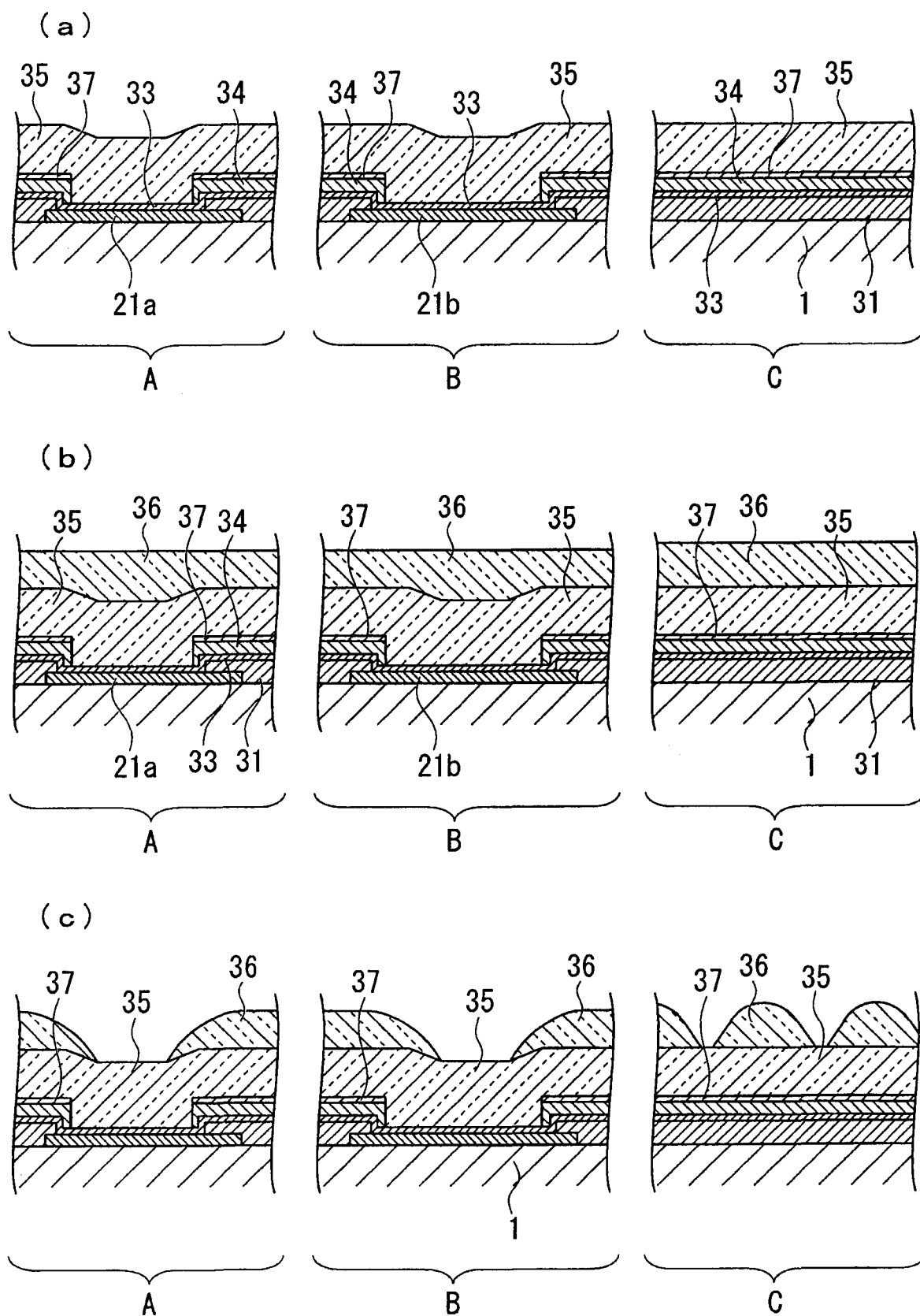


圖 28

**七、指定代表圖：**

(一)本案指定代表圖為：第 ( 8 ) 圖。

(二)本代表圖之元件符號簡單說明：

|      |           |
|------|-----------|
| 1    | 半 導 體 基 板 |
| 7    | 布 線 層     |
| 11   | 厚 膜       |
| 21 a | 導 體 部     |
| 22   | 平 坦 化 膜   |
| 23   | 第 1 鈍 化 膜 |
| 25   | 布 線 膜     |
| 26   | 保 護 導 體 膜 |
| 27   | 鈍 化 膜     |
| 28   | 保 護 膜     |

**八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：**

( 無 )