

ITALIAN PATENT OFFICE

Document No.

102012902063541A1

Publication Date

20131227

Applicant

STMICROELECTRONICS S.R.L.

Title

DISPOSITIVO ELETTRONICO FLIP CHIP E RELATIVO METODO DI
PRODUZIONE

DESCRIZIONE

La soluzione in accordo con una o più forme di realizzazione della presente invenzione si riferisce in generale al settore dell'elettronica. In particolare, tale soluzione riguarda connessioni di dispositivi elettronici.

5 Ciascun dispositivo elettronico tipicamente comprende una o più piastrine (ad esempio, in materiale semiconduttore), ciascuna delle quali è dotata di terminali per la sua connessione a circuiti esterni.

Secondo una tipica modalità di connessione, la piastrina è incapsulata in un corpo isolante avente piedini (leads) esposti per il collegamento ad una scheda a
10 circuito stampato (PCB); i terminali della piastrina sono collegati a rispettivi piedini mediante fili di collegamento ("wire-bonding").

Tuttavia, i fili di collegamento determinano un aumento delle dimensioni del dispositivo elettronico, ed introducono parassitismi resistivi, capacitivi e/o induttivi (di valori non predicibili a priori) che ne inficiano le prestazioni. Inoltre, i fili di
15 collegamento comportano processi di produzione lunghi (in quanto essi devono essere saldati serialmente) e progettazioni onerose (in quanto è necessario realizzare configurazioni che evitino cortocircuiti tra i fili di collegamento).

Secondo un'altra modalità di connessione (detta a piastrina rovesciata o "flip chip"), la piastrina è montata rovesciata sulla PCB (o su un supporto di piastrina -
20 chip carrier), in modo che i suoi terminali contattino direttamente la PCB (oppure mediante sfere conduttive del chip carrier, collegate ai terminali della piastrina attraverso suoi fori metallizzati). In questo modo, l'assenza dei fili di collegamento consente di ottenere dispositivi elettronici aventi dimensioni ridotte ed elevate prestazioni.

25 Tuttavia, la modalità di connessione "flip chip" presenta inconvenienti che ne precludono un impiego più vasto, ad esempio, in caso di una piastrina avente terminali esposti su differenti superfici della stessa (come nei dispositivi elettronici per applicazioni di potenza). In tal caso, infatti, prima di montare la piastrina sulla PCB (o sul chip carrier), è necessario effettuare operazioni per rendere accessibili
30 tutti i suoi terminali da un medesimo lato della stessa.

Ad esempio, in caso di un transistor di potenza a struttura verticale con un terminale inferiore (terminale di drain) e due terminali superiori (terminali di gate e

di source), tali operazioni comprendono: fissaggio della piastrina su un piatto di base elettricamente conduttivo (con il terminale di drain a contatto con il piatto di base), formazione di uno strato isolante sulla piastrina e su una porzione del piatto di base non coperta dalla piastrina (ad esempio, tramite crescita elettrolitica), realizzazione
5 di fori passanti attraverso lo strato isolante per esporre il terminale di gate, il terminale di source e la porzione del piatto di base (ad esempio tramite attacco selettivo), e metallizzazione dei fori passanti per contattare il terminale di gate, il terminale di source ed il piatto di base (e quindi il terminale di drain). In questo modo, i terminali di gate e di source ed il terminale di drain risultano accessibili,
10 mediante i rispettivi contatti, su una stessa superficie, rendendo così possibile attraverso di essi la connessione flip chip sulla PCB (o sul chip carrier). Tuttavia, tali operazioni, comportano una durata eccessiva del processo di produzione del dispositivo elettronico, e determinano anche inefficienze pratiche e costruttive.

In particolare, la realizzazione dei fori passanti deve essere eseguita in più
15 fasi (in quanto essi hanno profondità differenti), ed espone la piastrina a rischi di perforazioni.

In termini generali, la soluzione in accordo con una o più forme di realizzazione della presente invenzione è basata sull'idea di impiegare uno strato isolante con fori passanti preformati.

20 In particolare, uno o più aspetti della soluzione in accordo con specifiche forme di realizzazione dell'invenzione sono indicati nelle rivendicazioni indipendenti e caratteristiche vantaggiose della stessa soluzione sono indicate nelle rivendicazioni dipendenti, con il testo di tutte le rivendicazioni che è incorporato nella presente alla lettera per riferimento (con qualsiasi caratteristica vantaggiosa fornita con riferimento
25 ad uno specifico aspetto della soluzione in accordo con una forma di realizzazione dell'invenzione che si applica *mutatis mutandis* ad ogni altro suo aspetto).

Più specificamente, un aspetto della soluzione in accordo con una forma di realizzazione della presente invenzione propone un metodo per realizzare un insieme di dispositivi elettronici, in cui un insieme di piastrine in materiale semiconduttore è
30 fissato su un piatto di base conduttivo, un nastro isolante comprendente una pluralità di fori passanti è fissato su ciascuna piastrina, ed almeno un primo contatto elettrico ad ogni piastrina è formato attraverso un primo insieme dei fori passanti ed almeno

un secondo contatto elettrico al piatto di base è formato attraverso un secondo insieme dei fori passanti.

Un ulteriore aspetto della soluzione in accordo con una forma di realizzazione della presente invenzione propone un corrispondente dispositivo elettronico.

5 Un ulteriore aspetto della soluzione in accordo con una forma di realizzazione della presente invenzione propone un sistema comprendente almeno uno di tali dispositivi elettronici.

La soluzione in accordo con una o più forme di realizzazione dell'invenzione, come pure ulteriori caratteristiche ed i relativi vantaggi, sarà meglio compresa con
10 riferimento alla seguente descrizione dettagliata, data puramente a titolo indicativo e non limitativo, da leggersi congiuntamente alle figure allegate (in cui, per semplicità, elementi corrispondenti sono indicati con riferimenti uguali o simili e la loro spiegazione non è ripetuta, ed il nome di ogni entità è in generale usato per indicare sia il suo tipo sia suoi attributi – come valore, contenuto e rappresentazione). A tale
15 riguardo, è espressamente inteso che le figure non sono necessariamente in scala (con alcuni particolari che possono essere esagerati e/o semplificati) e che, a meno di indicazione contraria, esse sono semplicemente utilizzate per illustrare concettualmente le strutture e le procedure descritte. In particolare:

FIG.1 mostra una vista in pianta di un dispositivo elettronico in accordo con
20 una forma di realizzazione della presente invenzione;

FIG.2 mostra una vista in sezione di una parte di tale dispositivo elettronico lungo il piano di sezione II-II di FIG.1, e

FIGG.3A-3C mostrano schematicamente alcuni passi significativi del processo di produzione del dispositivo elettronico di FIG.1 in accordo con una forma
25 di realizzazione della presente invenzione.

Considerando in particolare FIG.1, essa mostra una vista in pianta di un dispositivo elettronico 100 in accordo con una forma di realizzazione della presente invenzione. Per semplicità di descrizione, tale figura sarà discussa congiuntamente a FIG.2, la quale mostra una vista in sezione di una parte di tale dispositivo elettronico
30 100 lungo il piano di sezione II-II di FIG.1.

Il dispositivo elettronico 100 comprende una piastrina 105 in materiale semiconduttore (o più) nella quale, ad esempio, è integrato un transistor di potenza

di tipo MOS a struttura verticale. La piastrina 105 ha un terminale di conduzione T_D (ad esempio, un terminale di drain del transistorore di potenza) che si estende su una intera superficie (posteriore) 110_L della piastrina 105; un altro terminale di conduzione T_S (ad esempio, un terminale di source del transistorore di potenza) è
 5 presente su un'altra superficie (frontale) 110_U della piastrina 105 opposta alla superficie 110_L , unitamente ad un terminale di controllo T_G (ad esempio, un terminale di gate del transistorore di potenza). Come sarà chiarito a breve, i terminali T_D, T_S, T_G sono tutti accessibili, senza fili di collegamento, da un medesimo lato del dispositivo elettronico 100 (così da consentirne il montaggio su una PCB, o su un
 10 chip carrier – entrambi non mostrati - in modalità “flip chip”). In particolare, il dispositivo elettronico 100 comprende (esposti su una sua superficie frontale) uno o più contatti di source C_{Si} ($i=1, 2, \dots N$, con $N=11$ nell'esempio in questione), uno o più contatti di drain C_{Dj} ($j=1, 2, \dots M$, con $M=6$ nell'esempio in questione), ed uno o più contatti di gate C_G (uno nell'esempio in questione), i quali sono collegati
 15 elettricamente ai terminali T_S, T_D, T_G , rispettivamente.

La piastrina 105 è fissata ad una porzione 110_C di un piatto di base 110 in materiale elettricamente conduttivo (ad esempio, rame) - il quale, visibile solo in parte in FIG.2, è impiegato per formare contemporaneamente più dispositivi elettronici identici. In particolare, la superficie 110_L della piastrina 105 è rivolta
 20 verso la porzione 110_C , con il terminale T_D collegato elettricamente ad essa (ad esempio, mediante interposizione di uno strato conduttivo saldante 115).

Nella soluzione in accordo con una forma di realizzazione della presente invenzione (come descritto in dettaglio nel seguito), il dispositivo elettronico 100 comprende un nastro 120_C in materiale elettricamente isolante (ad esempio, poliammide), il quale è provvisto di una pluralità di fori passanti preformati. Il nastro
 25 120_C è fissato sulla superficie 110_U della piastrina 105 e sporge dalla stessa sopra una ulteriore porzione 110_P (ad esempio, perimetrale) del piatto di base 110 non coperta dalla piastrina 105. I fori passanti del nastro 120_C comprendono uno o più fori passanti 125_{CSi} (come il foro passante 125_{CS9} visibile in FIG.2) ciascuno che espone
 30 una rispettiva regione del terminale T_S (per realizzare un corrispondente contatto C_{Si}), uno o più fori passanti (come il foro passante 125_{CG} visibile in FIG.2) ciascuno che espone una rispettiva regione del terminale T_G , ed uno o più fori passanti 125_{CDj}

(come il foro passante 125_{CD3} visibile in FIG.2) ciascuno che espone una rispettiva regione della porzione 110_P .

Ciascun contatto C_{Si}, C_{Dj}, C_G comprende una piazzola $130_{Si}, 130_{Dj}, 130_G$ sulla superficie frontale del dispositivo elettronico 100 per contattare la PCB (o il chip carrier), ed un elemento di connessione verticale $135_{Si}, 135_{Dj}, 135_G$ (solo gli elementi $135_{S9}, 135_{D3}, 135_G$ visibili in FIG.2), o più, per connettere elettricamente la piazzola $130_{Si}, 130_{Dj}, 130_G$ al terminale T_S, T_D, T_G , rispettivamente, attraverso i corrispondenti fori passanti $125_{CSi}, 125_{CDj}, 125_{CG}$ del nastro 120_C .

Pertanto, rispetto alle soluzioni note, in cui i fori passanti sono realizzati in uno strato isolante (dopo la sua deposizione), la presente invenzione sfrutta un nastro pre-forato (ad esempio, già utilizzato per realizzare altri prodotti noti).

Ciò determina un processo di produzione più breve, in quanto non sono necessarie operazioni di attacco per realizzare i fori passanti. Inoltre, il processo di produzione risulta più efficiente, in quanto la piastrina 105 non è soggetta a rischi di perforazioni e/o danneggiamenti.

Preferibilmente, il dispositivo elettronico 100 comprende un ulteriore nastro 120_P in materiale elettricamente isolante (ad esempio, ancora poliammide), il quale è provvisto di uno o più ulteriori fori passanti 125_{PDj} (solo il foro passante 125_{PD3} visibile in FIG.2). Il nastro 120_P è fissato tra la porzione 110_P ed il nastro 120_C in modo che ciascuno dei fori passanti 125_{PDj} del nastro 120_P (o una parte di essi) esponga una rispettiva regione della porzione 110_P , e sia coassiale con un rispettivo foro passante 125_{CDj} . In questo modo, ciascuna connessione verticale 135_{Dj} è formata attraverso il foro passante 125_{CDj} ed il foro passante 125_{PDj} da esso intercettato.

Ciò consente di ottenere un'ottima stabilità meccanica, senza alcun problema nella realizzazione dei fori passanti (più lunghi) per raggiungere la porzione 110_P , i quali sono ottenuti semplicemente sovrapponendo i nastri 120_C e 120_P ed allineandoli opportunamente.

Vantaggiosamente, come illustrato in FIG.2, i fori passanti $125_{CSi}, 125_{CDj}, 125_{CG}$ hanno una larghezza maggiore dei fori passanti 125_{PDj} (ad esempio, con il raggio dei fori passanti $125_{CSi}, 125_{CDj}, 125_{CG}$ maggiore di 0,1 volte, preferibilmente maggiore di 0,3 volte, ed ancora più preferibilmente maggiore di 0,5 volte il raggio dei fori passanti 125_{PDj}). Tale caratteristica, consente di semplificare

l'allineamento dei nastri $120_P, 120_C$ e/o di renderlo più efficiente. Infatti, la maggiore larghezza dei fori passanti 125_{CDj} può consentire di intercettare completamente i fori passanti 125_{PDj} anche in presenza di lievi disallineamenti costruttivi.

Alcuni passi significativi del processo di produzione del dispositivo elettronico 100 in accordo con una forma di realizzazione della presente invenzione sono illustrati in FIGG.3A-3C.

Come accennato in precedenza, il processo di produzione è eseguito a livello di un lotto (batch) di dispositivi elettronici 100 del tutto identici, i quali sono realizzati contemporaneamente in grande numero per essere separati al termine tramite un'operazione di taglio (per semplicità di descrizione, comunque, nel seguito si farà riferimento ad uno solo di tali dispositivi elettronici).

Considerando in particolare FIG.3A, il processo di produzione inizia fissando la piastrina 105 sulla porzione 110_C del piatto di base 110 ed il nastro 120_P sulla porzione 110_P ; in alternativa, il nastro 120_P può essere fornito come facente parte di un supporto pre-assemblato insieme al piatto di base 110 per il solo fissaggio della piastrina 105.

La piastrina 105 è fissata sulla porzione 110_C come usuale, ad esempio, mediante lo strato in materiale saldante 115. Invece, il nastro 120_P è dotato di uno strato di colla attivabile termicamente 340_P su una sua superficie di fissaggio 345_{Pfix} affacciata al piatto di base 110. Il fissaggio del nastro 120_P alla porzione 110_P è ottenuto posizionando il nastro 120_P sulla porzione 110_P , e sottoponendolo ad un processo di laminazione a caldo per ridurne uno spessore (ad esempio, adattandolo allo spessore della piastrina 105). In questo modo, la temperatura relativamente elevata raggiunta durante il processo di laminazione è sufficiente ad attivare lo strato di colla 340_P , e quindi ottenere l'adesione del nastro 120_P alla porzione 110_P .

Passando ora a FIG.3B, il nastro 120_C è fissato sulla superficie 110_U della piastrina 105 e su una superficie libera 320_{Pfree} del nastro 120_P opposta alla superficie 345_{Pfix} . Il nastro 120_C ha anche esso una ulteriore superficie libera 345_{Cfree} ed una ulteriore superficie di fissaggio 345_{Cfix} opposta alla superficie 345_{Cfree} , la quale è dotata di un ulteriore strato di colla attivabile termicamente 340_C . Analogamente al caso precedente, il fissaggio è ottenuto posizionando il nastro 120_C sulla superficie 345_{Pfree} del nastro 120_P e sulla superficie 110_U della piastrina 105, e sottoponendolo

ad un processo di laminazione a caldo che, nel contempo, attiva lo strato di colla 340_C.

In questa fase, il posizionamento del nastro 120_C è tale da consentire ai fori passanti 125_{CDj} di intercettare i fori passanti 125_{PDj} del nastro 120_P (così da esporre le
 5 rispettive regioni della porzione 110_P), ai fori passanti 125_{CSi} di esporre le rispettive regioni del terminale T_S, ed al foro passante 125_{CG} di esporre la rispettiva regione del terminale T_G. Pertanto, nella forma di realizzazione descritta, il numero complessivo di fori passanti nel nastro 120_C è pari a $N+M+1$ (ma può anche essere maggiore di tale valore, nel qual caso vi saranno fori passanti che, se non espongono regioni utili
 10 della piastrina o del piatto di base 110, sono inutilizzati). Analogamente, il numero complessivo di fori passanti nel nastro 120_P può essere anche maggiore di M (nel qual caso potranno esserci fori passanti che, se non sono intercettati dai fori passanti del nastro 120_C, possono essere chiusi rimanendo così inutilizzati).

A questo punto, il lavorato fin qui ottenuto è sottoposto ad un processo di
 15 consolidamento degli strati di colla 340_C, 340_P, ad esempio collocandolo in un apparato ad atmosfera controllata per un predeterminato periodo di tempo.

Passando a FIG.3C, un processo di galvanoplastica (electroplating) è effettuato per crescere, mediante elettrolisi, il materiale in cui è formato il piatto di base 110 (nell'esempio in questione, rame) nei fori passanti 125_{PDj}, nei fori passanti
 20 125_{CDj} che intercettano questi ultimi, sulla superficie 345_{Cfree} del nastro 120_C, nei fori passanti 125_{CSj}, 125_{CG} che espongono le regioni dei terminali T_S, T_G, rispettivamente, ed eventualmente nei fori passanti inutilizzati (se presenti). Alla fine di tale processo, sono ottenuti gli elementi 135_{Si}, 135_{Dj}, 135_{CG} e la superficie 345_{Cfree} del nastro 120_C risulta ricoperta da uno strato di rame 350.

Successivamente, una maschera in materiale fotosensibile (photo-resist), non mostrata in figura, è realizzata sullo strato 350 tramite una tecnica foto-litografica; porzioni dello strato 350 non protette dalla maschera sono attaccate (etched) - ad esempio, tramite un'operazione di attacco a secco. Il risultato di tale operazione è mostrato in FIG.2, con la definizione delle piazzole 130_{Si}, 130_{Dj}, 130_G (e quindi dei
 30 contatti C_{Si}, C_{Dk}, C_G) – con gli eventuali fori passanti inutilizzati nel nastro 120_C (non mostrati nella figura) che rimangono riempiti a filo della sua superficie libera.

A questo punto, dopo che i dispositivi elettronici 100 così ottenuti sono stati

opportunamente finalizzati in accordo con esigenze specifiche (ad esempio, rivestendo i contatti C_{Si} , C_{Dk} , C_G mediante uno o più strati di copertura in materiali anti-ossidanti – passi non mostrati), essi vengono separati meccanicamente gli uni dagli altri in maniera nota (ad esempio, mediante tranciature meccaniche attraverso il
 5 piatto di base 110 ed i nastri 120_C, 120_P – passi non mostrati).

Naturalmente, al fine di soddisfare esigenze contingenti e specifiche, un tecnico del ramo potrà apportare alla soluzione sopra descritta numerose modifiche e varianti logiche e/o fisiche. Più specificamente, sebbene tale soluzione sia stata descritta con un certo livello di dettaglio con riferimento ad una o più sue forme di
 10 realizzazione, è chiaro che varie omissioni, sostituzioni e cambiamenti nella forma e nei dettagli così come altre forme di realizzazione sono possibili. In particolare, diverse forme di realizzazione dell'invenzione possono essere messe in pratica anche senza gli specifici dettagli (come gli esempi numerici) esposti nella precedente descrizione per fornire una loro più completa comprensione; al contrario,
 15 caratteristiche ben note possono essere state omesse o semplificate al fine di non oscurare la descrizione con particolari non necessari. Inoltre, è espressamente inteso che specifici elementi e/o passi di metodo descritti in relazione ad ogni forma di realizzazione della soluzione esposta possono essere incorporati in qualsiasi altra forma di realizzazione come una normale scelta di disegno. In ogni caso,
 20 qualificatori ordinali o altro sono usati meramente come etichette per distinguere elementi con lo stesso nome ma non connotano per sé stessi alcuna priorità, precedenza o ordine. Inoltre, i termini includere, comprendere, avere, contenere e comportare (e qualsiasi loro forma) dovrebbero essere intesi con un significato aperto e non esauriente (ossia, non limitato agli elementi recitati), i termini basato su,
 25 dipendente da, in accordo con, secondo, funzione di (e qualsiasi loro forma) dovrebbero essere intesi con un rapporto non esclusivo (ossia, con eventuali ulteriori variabili coinvolte) ed il termine uno/una dovrebbe essere inteso come uno o più elementi (a meno di espressa indicazione contraria).

Ad esempio, una forma di realizzazione della presente invenzione propone un
 30 metodo per realizzare un insieme di (uno o più) dispositivi elettronici. Il metodo comprende i seguenti passi. Un supporto comprendente un piatto di base in materiale elettricamente conduttivo è fornito. Un insieme di piastrine in materiale

semiconduttore è fissato su rispettive porzioni del piatto di base; ogni piastrina ha una prima superficie principale con almeno un primo terminale di conduzione ed una seconda superficie principale opposta alla prima superficie principale con almeno un secondo terminale di conduzione collegato elettricamente al piatto di base. Un nastro
 5 isolante in materiale elettricamente isolante comprendente una pluralità di fori passanti è fissato alla superficie principale di ciascuna piastrina; il nastro isolante sporge dalle piastrine sopra un'ulteriore porzione del piatto di base non coperta dalle piastrine. Almeno un primo contatto elettrico a ciascun primo terminale delle piastrine è formato attraverso un primo insieme dei fori passanti che espongono
 10 almeno in parte detto primo terminale, ed almeno un secondo contatto elettrico al piatto di base è formato attraverso un secondo insieme dei fori passanti che espongono almeno in parte l'ulteriore porzione del piatto di base.

Comunque, sebbene nella presente descrizione si sia fatto esplicito riferimento ad un dispositivo elettronico avente una singola piastrina con integrato un
 15 transistor di potenza di tipo MOS a struttura verticale, ciò non è da intendersi in maniera limitativa; a tale proposito, numero e tipo di piastrine possono essere qualsiasi, così come numero e tipo di componenti elettronici integrati in ognuna di esse. In particolare, gli stessi principi possono essere estesi a qualsiasi applicazione che richieda di rendere accessibili i terminali della piastrina da un medesimo lato del
 20 dispositivo elettronico (senza fili di collegamento).

Il numero di fori passanti non è limitativo, e non coincide necessariamente con il numero di contatti elettrici. A tale proposito, è possibile prevedere che il nastro isolante comprenda un numero elevato di fori passanti, alcuni dei quali, non esponendo alcuna regione utile, possono essere ridondanti (e quindi inutilizzati,
 25 oppure utilizzati per implementare specifici accorgimenti tecnici).

Inoltre, il numero di contatti non è limitativo. Ciascun contatto può avere una o più piazzole, e ciascuna piazzola può essere associata a più elementi di connessione verticale (ovvero, fori passanti). In aggiunta, la dimensione e la distribuzione dei contatti può essere scelta sulla base di considerazioni elettriche e meccaniche. Ad
 30 esempio, il contatto di gate può comprendere, oltre alla piazzola, strisce conduttive (finger) distribuite sulla superficie superiore del dispositivo elettronico, così da evitare distribuzioni non uniformi dei segnali elettrici.

In accordo con una forma di realizzazione della presente invenzione, il passo di fornire un supporto comprende fornire il supporto con un ulteriore nastro isolante in materiale elettricamente isolante comprendente un insieme di ulteriori fori passanti fissato sull'ulteriore porzione del piatto di base; il nastro isolante sporgente dalle
5 piastrine è fissato sull'ulteriore nastro isolante e detto almeno un secondo contatto elettrico è formato attraverso un ulteriore insieme degli ulteriori fori passanti che espongono l'ulteriore porzione del piatto di base.

Comunque, l'ulteriore nastro isolante può anche non essere presente, se non necessario. Ad esempio, è possibile prevedere un'implementazione in cui la
10 piastrina, inserita completamente in un incavo del piatto di base, sia a filo di quest'ultimo; in tal caso, quindi, il nastro isolante può poggiare direttamente sulla superficie principale della piastrina e sull'ulteriore porzione del piatto di base.

In accordo con una forma di realizzazione della presente invenzione, il passo di fornire il supporto con un ulteriore nastro isolante comprende fissare l'ulteriore
15 nastro isolante sull'ulteriore porzione del piatto di base.

Ad ogni modo, tale passo può anche essere omesso in una implementazione di base. Inoltre, in caso di dislivello tra l'ulteriore nastro isolante e la piastrina (ad esempio, nel caso in cui l'ulteriore nastro isolante abbia uno spessore minore della
20 piastrina), il nastro isolante può anche non essere a contatto con l'ulteriore nastro isolante (oppure possono essere previsti strati intermedi per compensare il dislivello).

In accordo con una forma di realizzazione della presente invenzione, i fori passanti hanno una larghezza maggiore degli ulteriori fori passanti; ciascun foro passante del secondo insieme dei fori passanti è sostanzialmente coassiale con un corrispondente ulteriore foro passante dell'ulteriore insieme degli ulteriori fori
25 passanti.

Tuttavia, nulla vieta che gli ulteriori fori passanti abbiano una larghezza maggiore o uguale a quella dei fori passanti. Inoltre, al fine di compensare differenze strutturali tra il nastro isolante e l'ulteriore nastro isolante (ad esempio, differenze nella distribuzione dei rispettivi fori passanti), l'allineamento dei fori passanti può
30 anche non essere coassiale.

In accordo con una forma di realizzazione della presente invenzione, il nastro isolante comprende una superficie di fissaggio per il fissaggio alla prima superficie

di ogni piastrina ed all'ulteriore nastro isolante, ed una superficie libera opposta alla superficie di fissaggio. Il passo di formare almeno un primo contatto elettrico ed almeno un secondo contatto elettrico comprende crescere il materiale elettricamente conduttivo del piatto di base nell'ulteriore insieme degli ulteriori fori passanti, nel
 5 secondo insieme dei fori passanti, sulla superficie libera del nastro isolante e nel primo insieme dei fori passanti, e definire il materiale elettricamente conduttivo cresciuto per ottenere detto almeno un primo contatto elettrico e detto almeno un secondo contatto elettrico.

Ad ogni modo, nulla vieta di realizzare i contatti elettrici in materiale
 10 differente da quello del piatto di base. In tal caso, quindi, è anche possibile effettuare operazioni di deposizione (ad esempio, deposizione chimica da fase vapore oppure deposizione fisica da fase vapore), anziché di crescita.

In accordo con una forma di realizzazione della presente invenzione, il passo di crescere il materiale elettricamente conduttivo comprende crescere il materiale
 15 elettricamente conduttivo in tutti i primi fori passanti.

Ad ogni modo, in presenza di fori passanti ridondanti è possibile escluderli durante il processo di crescita (o di deposizione) - ad esempio, utilizzando opportune maschere.

In accordo con una forma di realizzazione della presente invenzione,
 20 l'ulteriore nastro isolante comprende una ulteriore superficie di fissaggio per il fissaggio sull'ulteriore porzione del piatto di base, ed una ulteriore superficie libera opposta all'ulteriore superficie di fissaggio per il fissaggio alla superficie di fissaggio del nastro isolante. La superficie di fissaggio del nastro isolante e l'ulteriore superficie di fissaggio dell'ulteriore nastro isolante comprendono rispettivamente
 25 uno strato di colla ed un ulteriore strato di colla elettricamente conduttive ed attivabili termicamente: il passo di fissare il nastro isolante ed il passo di fissare l'ulteriore nastro isolante comprendono riscaldare lo strato di colla e l'ulteriore strato di colla.

Tale passo può essere effettuato dopo il posizionamento dell'ulteriore nastro
 30 isolante e/o dopo il posizionamento del nastro isolante. Inoltre, il riscaldamento dello strato di colla e dell'ulteriore strato di colla può essere sfruttato anche per riscaldare lo strato saldante; in questo modo, il fissaggio della piastrina può essere eseguito

contestualmente al fissaggio del nastro isolante e/o dell'ulteriore nastro isolante.

Inoltre, tale passo può anche essere omesso in una implementazione di base. A tale proposito, gli strati di colla possono non essere presenti, oppure possono essere sostituiti da qualunque altro tipo di adesivo adatto allo scopo. In ogni caso, lo
5 strato di colla e l'ulteriore strato di colla possono anche non essere forniti insieme al nastro isolante ed all'ulteriore nastro isolante, rispettivamente.

In accordo con una forma di realizzazione della presente invenzione, il passo di fissare il nastro isolante ed il passo di fissare l'ulteriore nastro isolante comprendono eseguire un processo di laminazione a caldo.

10 Ad ogni modo, il processo di laminazione può anche essere omesso in una implementazione di base. In aggiunta, il processo di laminazione, se effettuato, può essere eseguito in una o più fasi. Ad esempio, è possibile eseguire un primo processo di laminazione dopo, o durante, il fissaggio dell'ulteriore nastro isolante (se presente) ed un secondo processo di laminazione dopo, o durante, il fissaggio del nastro
15 isolante.

In accordo con una forma di realizzazione della presente invenzione, il metodo ulteriormente comprende il passo di tagliare il piatto di base ed il nastro isolante per ottenere un pluralità di detti dispositivi elettronici ciascuno comprendente almeno una di dette piastrine con i rispettivi primi contatti e secondi
20 contatti.

Ad ogni modo, sulla base di specifiche esigenze progettuali, tale passo può essere effettuato a qualsiasi avanzamento del processo di produzione. In tal caso, quindi, i passi del metodo precedentemente descritti con riferimento ad una pluralità di dispositivi elettronici possono essere effettuati singolarmente su ciascun lavorato
25 tagliato per ottenere il dispositivo elettronico corrispondente. Ad ogni modo, lo stesso metodo può essere anche utilizzato per realizzare un singolo dispositivo elettronico sull'intero piatto di base.

In generale, la soluzione in accordo con una forma di realizzazione dell'invenzione si presta ad essere implementata con un metodo equivalente (usando
30 passi simili, rimuovendo alcuni passi non essenziali, o aggiungendo ulteriori passi opzionali); inoltre, i passi possono essere eseguiti in ordine diverso, in parallelo o sovrapposti (almeno in parte).

Una forma di realizzazione della presente invenzione propone un dispositivo elettronico comprendente un supporto comprendente un piatto di base in materiale elettricamente conduttivo, ed un insieme di (una o più) piastrine in materiale semiconduttore fissate su una rispettiva porzione del piatto di base; ciascuna piastrina
5 ha una prima superficie principale con almeno un primo terminale di conduzione ed una seconda superficie principale opposta alla prima superficie principale con almeno un secondo terminale di conduzione collegato elettricamente al piatto di base. Il dispositivo elettronico inoltre comprende un nastro isolante in materiale elettricamente isolante comprendente una pluralità di fori passanti fissato alla
10 superficie principale di ciascuna piastrina, con il nastro isolante che sporge dalle piastrine sopra un'ulteriore porzione del piatto di base non coperta dalle piastrine. Il dispositivo elettronico comprende almeno un primo contatto elettrico a ciascun primo terminale delle piastrine attraverso un primo insieme dei fori passanti che espongono almeno in parte detto primo terminale, ed almeno un secondo contatto
15 elettrico al piatto di base attraverso un secondo insieme dei fori passanti che espongono almeno in parte l'ulteriore porzione del piatto di base.

Ad ogni modo, considerazioni analoghe si applicano se il dispositivo elettronico ha una diversa struttura o include componenti equivalenti. In ogni caso, qualsiasi suo componente può essere separato in più elementi, o due o più
20 componenti possono essere combinati in un singolo elemento; inoltre, ogni componente può essere replicato per supportare l'esecuzione delle corrispondenti operazioni in parallelo. Si fa anche notare che (a meno di indicazione contraria) qualsiasi interazione tra diversi componenti generalmente non necessita di essere continua, e può essere sia diretta sia indiretta tramite uno o più intermediari.

25 Una forma di realizzazione della presente invenzione propone un sistema (ad esempio, una telefono cellulare, un computer, e simili) comprendente uno o più di tali dispositivi elettronici.

Comunque, il dispositivo elettronico può essere utilizzato in qualsiasi altra applicazione, e può ovviamente essere realizzato e messo in commercio come
30 prodotto a sé stante.

* * * * *

RIVENDICAZIONI

1. Un metodo per realizzare un insieme di dispositivi elettronici (100), il metodo comprendendo i passi di:

5 fornire un supporto (110,110_C,110_P,120_P) comprendente un piatto di base (110,110_C,110_P) in materiale elettricamente conduttivo,

fissare un insieme di piastrine (105) in materiale semiconduttore su rispettive porzioni (110_C) del piatto di base, ogni piastrina avendo una prima superficie principale (110_U) con almeno un primo terminale di conduzione (T_S,T_G) ed una seconda superficie principale (110_L) opposta alla prima superficie principale con
10 almeno un secondo terminale di conduzione (T_D) collegato elettricamente al piatto di base,

fissare un nastro isolante (120_C) in materiale elettricamente isolante comprendente una pluralità di fori passanti (125_{CSi},125_{CDj},125_{CG}) alla superficie principale di ciascuna piastrina, il nastro isolante sporgendo dalle piastrine sopra
15 un'ulteriore porzione (110_P) del piatto di base non coperta dalle piastrine, e

formare almeno un primo contatto elettrico (C_{Si},C_G) a ciascun primo terminale delle piastrine attraverso un primo insieme dei fori passanti che espongono almeno in parte detto primo terminale, ed almeno un secondo contatto elettrico (C_{Dj}) al piatto di base attraverso un secondo insieme dei fori passanti che espongono
20 almeno in parte l'ulteriore porzione del piatto di base.

2. Il metodo secondo la Rivendicazione 1, in cui il passo di fornire un supporto (110,110_C,110_P,120_P) comprende:

fornire il supporto con un ulteriore nastro isolante (120_P) in materiale elettricamente isolante comprendente un insieme di ulteriori fori passanti (125_{PDj})
25 fissato sull'ulteriore porzione del piatto di base, il nastro isolante (120_C) sporgente dalle piastrine essendo fissato sull'ulteriore nastro isolante e detto almeno un secondo contatto elettrico essendo formato attraverso un ulteriore insieme degli ulteriori fori passanti che espongono l'ulteriore porzione del piatto di base.

3. Il metodo secondo la Rivendicazione 2, in cui il passo di fornire il supporto con un ulteriore nastro isolante comprende:

fissare l'ulteriore nastro isolante sull'ulteriore porzione del piatto di base.

4. Il metodo secondo la Rivendicazione 2 o 3, in cui i fori passanti hanno una

larghezza maggiore degli ulteriori fori passanti, ciascun foro passante del secondo insieme dei fori passanti essendo sostanzialmente coassiale con un corrispondente ulteriore foro passante dell'ulteriore insieme degli ulteriori fori passanti.

5. Il metodo secondo la Rivendicazione 4, in cui il nastro isolante comprende
 5 una superficie di fissaggio (345_{Cfix}) per il fissaggio alla prima superficie di ogni piastrina ed all'ulteriore nastro isolante, ed una superficie libera (345_{Cfree}) opposta alla superficie di fissaggio, ed in cui il passo di formare almeno un primo contatto elettrico ed almeno un secondo contatto elettrico comprende:

10 crescere il materiale elettricamente conduttivo del piatto di base nell'ulteriore insieme degli ulteriori fori passanti, nel secondo insieme dei fori passanti, sulla superficie libera del nastro isolante e nel primo insieme dei fori passanti, e

definire il materiale elettricamente conduttivo cresciuto per ottenere detto almeno un primo contatto elettrico e detto almeno un secondo contatto elettrico.

6. Il metodo secondo la Rivendicazione 5, in cui il passo di crescere il
 15 materiale elettricamente conduttivo comprende:

crescere il materiale elettricamente conduttivo in tutti i primi fori passanti.

7. Il metodo secondo la Rivendicazione 5 o 6 quando dipendente direttamente o indirettamente dalla rivendicazione 3, in cui l'ulteriore nastro isolante comprende una ulteriore superficie di fissaggio (345_{Pfix}) per il fissaggio sull'ulteriore porzione
 20 del piatto di base, ed una ulteriore superficie libera (345_{Cfree}) opposta all'ulteriore superficie di fissaggio per il fissaggio alla superficie di fissaggio del nastro isolante, ed in cui la superficie di fissaggio del nastro isolante e l'ulteriore superficie di fissaggio dell'ulteriore nastro isolante comprendono rispettivamente uno strato di colla (340_C) ed un ulteriore strato di colla (340_P) elettricamente conduttive ed
 25 attivabili termicamente, il passo di fissare il nastro isolante ed il passo di fissare l'ulteriore nastro isolante comprendendo:

riscaldare lo strato di colla e l'ulteriore strato di colla.

8. Il metodo secondo la Rivendicazione 7, in cui il passo di fissare il nastro isolante ed il passo di fissare l'ulteriore nastro isolante comprendono:

30 eseguire un processo di laminazione a caldo.

9. Il metodo secondo una qualsiasi delle precedenti Rivendicazioni, ulteriormente comprendente il passo di:

tagliare il piatto di base ed il nastro isolante per ottenere un pluralità di detti dispositivi elettronici ciascuno comprendente almeno una di dette piastrine con i rispettivi primi contatti e secondi contatti.

10. Un dispositivo elettronico (100) comprendente:

5 un supporto (110,110_C,110_P,120_P) comprendente un piatto di base (110,110_C,110_P) in materiale elettricamente conduttivo,

un insieme di piastrine (105) in materiale semiconduttore fissate su una rispettiva porzione (110_C) del piatto di base, ciascuna piastrina avendo una prima superficie principale (110_U) con almeno un primo terminale di conduzione (T_S,T_G) ed
 10 una seconda superficie principale (110_L) opposta alla prima superficie principale con almeno un secondo terminale di conduzione (T_D) collegato elettricamente al piatto di base,

un nastro isolante (120_C) in materiale elettricamente isolante comprendente una pluralità di fori passanti (125_{CSi},125_{CDj},125_{CG}) fissato alla superficie principale di
 15 ciascuna piastrina, il nastro isolante sporgendo dalle piastrine sopra un'ulteriore porzione (110_P) del piatto di base non coperta dalle piastrine, e

almeno un primo contatto elettrico (C_{Si},C_G) a ciascun primo terminale delle piastrine attraverso un primo insieme dei fori passanti che espongono almeno in parte detto primo terminale, ed almeno un secondo contatto elettrico (C_{Dj}) al piatto di base
 20 attraverso un secondo insieme dei fori passanti che espongono almeno in parte l'ulteriore porzione del piatto di base.

* * * * *

CLAIMS

1. A method for making a set of electronic devices (100), the method comprising the steps of:

providing a support (110,110_C,110_P,120_P) comprising a base plate
5 (110,110_C,110_P) of electrically conductive material,

fixing a set of chips (105) of semiconductor material onto respective portions (110_C) of the base plate, each chip having a first main surface (110_U) with at least one first conduction terminal (T_S,T_G) and a second main surface (110_L) opposite the first main surface with at least one second conduction terminal (T_D) electrically
10 connected to the base plate,

fixing an insulating tape (120_C) of electrically insulating material comprising a plurality of through-holes (125_{CSi},125_{CDj},125_{CG}) to the main surface of each chip, the insulating tape protruding from the chips over a further portion (110_P) of the base plate being not covered by the chips, and

forming at least one first electrical contact (C_{Si},C_G) to each first terminal of the chips through a first set of the through-holes exposing at least in part said first terminal, and at least one second electrical contact (C_{Dj}) to the base plate through a second set of the through-holes exposing at least in part the further portion of the base plate.

20 2. The method according to Claim 1, wherein the step of providing a support (110,110_C,110_P,120_P) comprises:

providing the support with a further insulating tape (120_P) of electrically insulating material comprising a set of further through-holes (125_{PDj}) fixed on the further portion of the base plate, the insulating tape (120_C) protruding from the chips
25 being fixed on the further insulating tape and said at least one second electrical contact being formed through a further set of the further through-holes exposing the further portion of the base plate.

3. The method according to Claim 2, wherein the step of providing the support with a further insulating tape comprises:

30 fixing the further insulating tape onto the further portion of the base plate.

4. The method according to Claim 2 or 3, wherein the through-holes have a width greater than the additional through-holes, each through-hole of the second set

of the through-holes being substantially coaxial with a corresponding further through-hole of the further set of the further through-holes.

5 5. The method according to Claim 4, wherein the insulating tape comprises a fixing surface (345_{Cfix}) for the fixing to the first surface of each chip and to the further insulating tape, and a free surface (345_{Cfree}) opposite the fixing surface, and wherein the step of forming at least one first electrical contact and at least one second electrical contact comprises:

10 growing the electrically conductive material of the base plate in the further set of the further through-holes, in the second set of the through-holes, on the free surface of the insulating tape and in the first set of the through-holes, and

 shaping the grown electrically conductive material for obtaining said at least one first electrical contact and said at least one second electrical contact.

 6. The method according to Claim 5, wherein the step of growing the electrically conductive material comprises:

15 growing the electrically conductive material in all the first through-holes.

 7. The method according to Claim 5 or 6 when depending directly or indirectly on Claim 3, wherein the further insulating tape comprises a further fixing surface (345_{Pfix}) for the fixing on the further portion of the base plate, and a further free surface (345_{Cfree}) opposite the further fixing surface for the fixing to the fixing surface of the insulating tape, and wherein the fixing surface of the insulating tape and the further fixing surface of the further insulating tape comprise an electrically conductive and thermally activatable glue layer (340_C) and further glue layer (340_P), respectively, the step of fixing the insulating tape and the step of fixing the further insulating tape comprising:

25 heating the glue layer and the further glue layer.

 8. The method according to Claim 7, wherein the step of fixing the insulating tape and the step of fixing the further insulating tape comprise:

 performing a hot lamination process.

30 9. The method according to any of the preceding Claims, further comprising the step of:

 cutting the base plate and the insulating tape for obtaining a plurality of said electronic devices each one comprising at least one of said chips with the respective

first contacts and second contacts.

10. An electronic device (100) comprising:

a support (110,110_C,110_P,120_P) comprising a base plate (110,110_C,110_P) of electrically conductive material,

5 a set of chips (105) of semiconductor material fixed on a respective portion (110_C) of the base plate, each chip having a first main surface (110_U) with at least one first conduction terminal (T_S,T_G) and a second main surface (110_L) opposite the first main surface with at least one second conduction terminal (T_D) electrically connected to the base plate,

10 an insulating tape (120_C) of electrically insulating material comprising a plurality of through-holes (125_{CSi},125_{CDj},125_{CG}) fixed to the main surface of each chip, the insulating tape protruding from the chips over a further portion (110_P) of the base plate being not covered by the chips, and

at least one first electrical contact (C_{Si},C_G) to each first terminal of the chips
 15 through a first set of the through-holes exposing at least in part said first terminal, and at least one second electrical contact (C_{Dj}) to the base plate through a second set of the through-holes exposing at least in part the further portion of the base plate.

* * * * *

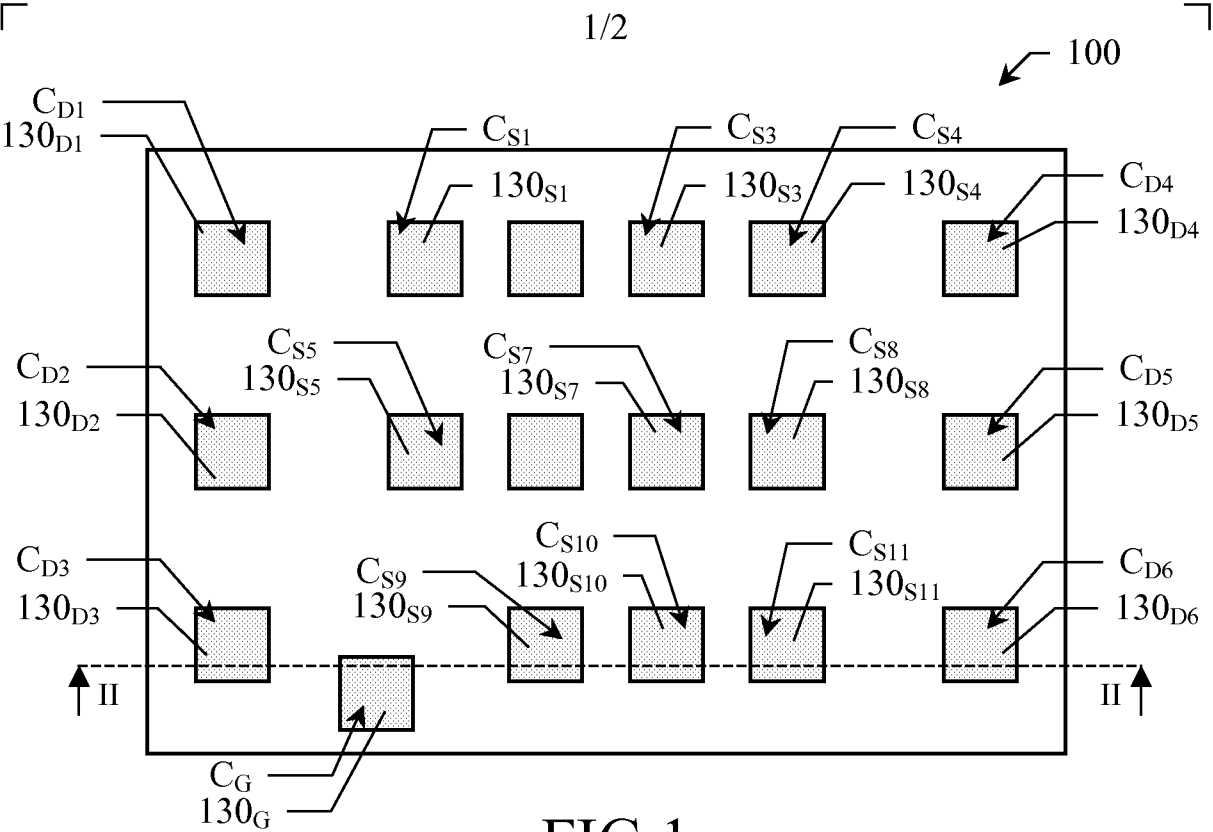


FIG.1

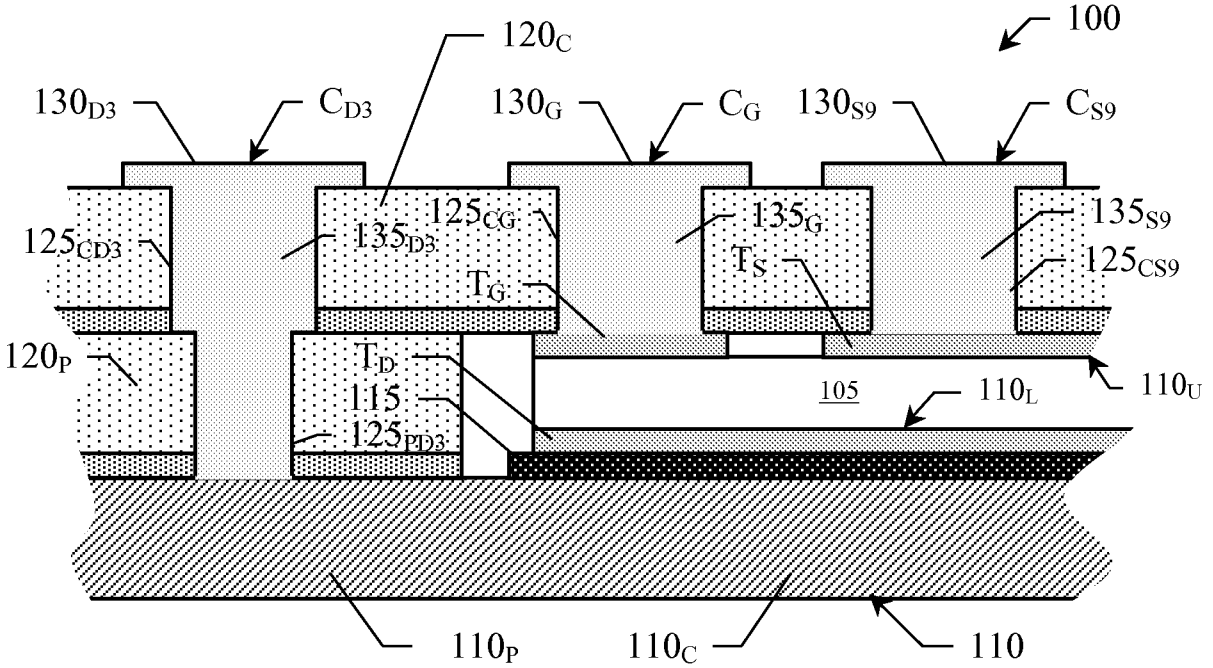


FIG.2

