



(12) 发明专利申请

(10) 申请公布号 CN 104885034 A

(43) 申请公布日 2015. 09. 02

(21) 申请号 201380066944. 2

代理人 周敏

(22) 申请日 2013. 12. 20

(51) Int. Cl.

(30) 优先权数据

G06F 1/32(2006. 01)

13/726, 066 2012. 12. 22 US

(85) PCT国际申请进入国家阶段日

2015. 06. 19

(86) PCT国际申请的申请数据

PCT/US2013/076827 2013. 12. 20

(87) PCT国际申请的公布数据

W02014/100546 EN 2014. 06. 26

(71) 申请人 高通股份有限公司

地址 美国加利福尼亚州

(72) 发明人 A · 塔哈 V · 甘地 P · B · 基迪

(74) 专利代理机构 上海专利商标事务所有限公司 31100

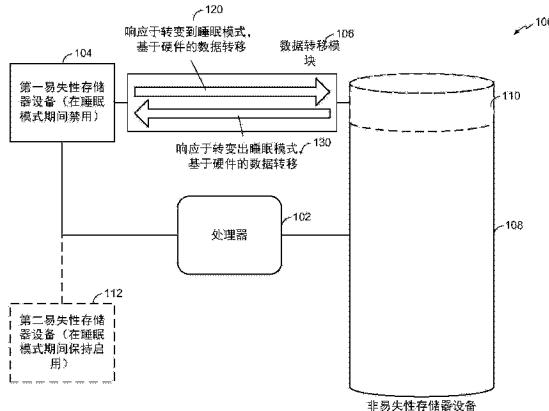
权利要求书4页 说明书12页 附图7页

(54) 发明名称

经由使用非易失性存储器来降低易失性存储器的功耗

(57) 摘要

一种方法包括在电子设备处发起从操作模式到睡眠模式的转变，该电子设备包括易失性存储器和非易失性存储器。响应于该发起，将数据从易失性存储器复制到非易失性存储器，且禁用易失性存储器的一部分。另一方法包括确定低性能模式条件在电子设备处得到满足，该电子设备包括存储只读数据的第一副本的易失性存储器和存储该只读数据的第二副本的非易失性存储器。将该只读数据的存储器映射从易失性存储器更新到非易失性存储器。易失性存储器的存储第一副本的一部分被禁用，且对该只读数据的存取被定向到非易失性存储器而不是易失性存储器。



1. 一种方法，包括：

在电子设备处发起从操作模式到睡眠模式的转变，其中所述电子设备包括具有第一大小的易失性存储器设备和具有大于或等于所述第一大小的第二大小的非易失性存储器设备；

响应于所述发起，将数据从所述易失性存储器设备复制到所述非易失性存储器设备；以及

在所述睡眠模式期间禁用所述易失性存储器设备的一部分。

2. 如权利要求 1 所述的方法，其特征在于，从所述易失性存储器设备复制到所述非易失性存储器设备的数据包括数据映像。

3. 如权利要求 1 所述的方法，其特征在于，所述数据被复制到所述非易失性存储器设备的被保留用于来自所述易失性存储器设备的数据转移的一部分。

4. 如权利要求 1 所述的方法，其特征在于，禁用所述易失性存储器设备的所述部分包括使所述易失性存储器设备的所述部分断电。

5. 如权利要求 1 所述的方法，其特征在于，所述易失性存储器设备包括动态随机存取存储器 (DRAM)。

6. 如权利要求 5 所述的方法，其特征在于，禁用所述易失性存储器设备包括在所述睡眠模式期间禁用所述易失性存储器设备的刷新。

7. 如权利要求 5 所述的方法，其特征在于，所述 DRAM 包括双数据率 (DDR) 同步 DRAM (SDRAM)。

8. 如权利要求 5 所述的方法，其特征在于，所述非易失性存储器设备包括 NOR 闪存、NAND 闪存、嵌入式多媒体卡 (eMMC)、或它们的任何组合。

9. 如权利要求 1 所述的方法，其特征在于，还包括响应于从所述睡眠模式转变到所述操作模式：

启用所述易失性存储器设备的所述部分；以及

将所述数据从所述非易失性存储器设备复制到所述易失性存储器设备。

10. 如权利要求 9 所述的方法，其特征在于，在所述数据从所述非易失性存储器设备复制到所述易失性存储器设备之后，在将所述数据复制到所述非易失性存储器设备之前与所述数据相关联的存储器映射保持有效。

11. 如权利要求 9 所述的方法，其特征在于，在启用所述易失性存储器设备之后，从所述易失性存储器设备的特定位置复制的数据元素被从所述非易失性存储器设备复制到所述易失性存储器设备的所述特定位置。

12. 如权利要求 9 所述的方法，其特征在于，所述电子设备包括移动电话，其中所述易失性存储器设备与多媒体数据相关联，其中所述移动电话包括与调制解调器数据相关联的第二易失性存储器设备，并且其中所述第二易失性存储器设备在所述睡眠模式期间保持启用。

13. 一种装置，包括：

具有第一大小的易失性存储器设备；

具有大于或等于所述第一大小的第二大小的非易失性存储器设备；

处理器，其被配置成：发起从操作模式到睡眠模式的转变以及在所述睡眠模式期间禁

用所述易失性存储器设备的一部分；以及

数据转移模块，其被配置成：响应于所述发起并且在所述睡眠模式期间禁用所述易失性存储器设备之前将数据从所述易失性存储器设备复制到所述非易失性存储器设备。

14. 如权利要求 13 所述的装置，其特征在于，所述数据转移模块包括耦合到所述易失性存储器设备和所述非易失性存储器设备的硬件，并且所述硬件被配置成将所述数据从所述易失性存储器设备复制到所述非易失性存储器设备而不将所述数据发送到所述处理器，以及将所述数据从所述非易失性存储器设备复制到所述易失性存储器设备而不将所述数据发送到所述处理器。

15. 如权利要求 13 所述的装置，其特征在于，所述数据转移模块被集成到所述处理器中、可由所述处理器执行、或它们的任何组合。

16. 如权利要求 15 所述的装置，其特征在于，所述数据转移模块被配置成经由所述处理器将所述数据从所述易失性存储器设备复制到所述非易失性存储器设备，以及经由所述处理器将所述数据从所述非易失性存储器设备复制到所述易失性存储器设备。

17. 一种包括指令的计算机可读存储设备，所述指令在由处理器执行时使所述处理器：

在电子设备处发起从操作模式到睡眠模式的转变，其中所述电子设备包括具有第一大小的易失性存储器设备和具有大于或等于所述第一大小的第二大小的非易失性存储器设备；

响应于所述发起，使得数据从所述易失性存储器设备复制到所述非易失性存储器设备；以及

在所述睡眠模式期间禁用所述易失性存储器设备的一部分。

18. 一种装备，包括：

具有第一大小的易失性存储器设备；

具有第二大小的非易失性存储器设备；

处理器，其被配置成：发起从操作模式到睡眠模式的转变以及在所述睡眠模式期间禁用所述易失性存储器设备的一部分；以及

用于响应于所述发起并且在所述睡眠模式期间禁用所述易失性存储器设备之前将数据从所述易失性存储器设备复制到所述非易失性存储器设备的装置。

19. 一种方法，包括：

确定低性能模式 (LPM) 条件在电子设备处得到满足，其中所述电子设备包括存储只读数据的第一副本的易失性存储器设备和存储所述只读数据的第二副本的非易失性存储器设备；以及

响应于所述 LPM 条件得到满足：

将所述只读数据的存储器映射从所述易失性存储器设备更新到所述非易失性存储器设备；

禁用所述易失性存储器设备的存储所述只读数据的所述第一副本的一部分；以及

将针对所述只读数据的存取请求定向到所述非易失性存储器设备而不是所述易失性存储器设备。

20. 如权利要求 19 所述的方法，其特征在于，确定所述 LPM 条件得到满足包括确定所述

电子设备的电池的剩余电池寿命小于阈值。

21. 如权利要求 19 所述的方法, 其特征在于, 确定所述 LPM 条件得到满足包括接收请求转变到所述 LPM 的输入。

22. 如权利要求 19 所述的方法, 其特征在于, 所述只读数据的所述第一副本被存储在所述易失性存储器设备的第一物理地址处, 其中所述只读数据的所述第二副本被存储在所述非易失性存储器设备的第二物理地址处, 并且所述方法还包括在所述 LPM 期间使用所述第二物理地址来存取所述只读数据。

23. 如权利要求 19 所述的方法, 其特征在于, 还包括响应于确定所述 LPM 条件不再满足:

启用所述易失性存储器设备的所述部分; 以及

将所述只读数据的存储器映射从所述非易失性存储器设备更新到所述易失性存储器设备。

24. 如权利要求 23 所述的方法, 其特征在于, 还包括在更新所述存储器映射之前将所述只读数据从所述非易失性存储器设备复制到所述易失性存储器设备。

25. 如权利要求 19 所述的方法, 其特征在于, 所述非易失性存储器设备包括支持就地执行 (XIP) 操作的 NOR 闪存, 且所述方法还包括在所述 LPM 期间, 从所述 NOR 闪存执行所述只读数据的一个或多个指令。

26. 如权利要求 19 所述的方法, 其特征在于, 还包括在更新所述存储器映射之前禁用中断并且在更新所述存储器映射之后启用中断。

27. 如权利要求 19 所述的方法, 其特征在于, 还包括在更新所述存储器映射之前挂起所述电子设备的处理器处的线程调度, 且在更新所述存储器映射之后恢复所述线程调度。

28. 如权利要求 19 所述的方法, 其特征在于, 还包括在更新所述存储器映射之前在所述电子设备的处理器处从多线程模式切换到单线程模式, 且在更新所述存储器映射之后从所述单线程模式切换到所述多线程模式。

29. 如权利要求 19 所述的方法, 其特征在于, 还包括在更新所述存储器映射之前在所述电子设备的处理器处使转译后备缓冲器 (TLB) 的一个或多个条目无效。

30. 如权利要求 19 所述的方法, 其特征在于, 禁用所述易失性存储器设备的存储所述只读数据的所述第一副本的所述部分包括在所述 LPM 期间禁用所述部分的刷新。

31. 如权利要求 19 所述的方法, 其特征在于, 禁用所述易失性存储器设备的存储所述只读数据的所述第一副本的所述部分包括在所述 LPM 期间关闭所述部分。

32. 一种装置, 包括:

存储只读数据的第一副本的易失性存储器设备;

存储所述只读数据的第二副本的非易失性存储器设备; 以及

处理器, 其被配置成在低性能模式 (LPM) 中:

将所述只读数据的存储器映射从所述易失性存储器设备更新到所述非易失性存储器设备;

禁用所述易失性存储器设备的存储所述只读数据的所述第一副本的一部分; 以及

将针对所述只读数据的存取请求定向到所述非易失性存储器设备而不是所述易失性存储器设备。

33. 如权利要求 32 所述的装置, 其特征在于, 所述处理器还被配置成确定 LPM 条件是否得到满足。

34. 如权利要求 32 所述的装置, 其特征在于, 所述易失性存储器设备还存储第二只读数据的副本, 并且其中在所述 LPM 期间所述第二只读数据是在所述易失性存储器设备处存取的。

35. 如权利要求 32 所述的装置, 其特征在于, 所述易失性存储器设备还存储第二读写数据的副本, 并且其中在所述 LPM 期间所述读写数据是在所述易失性存储器设备处存取的。

36. 如权利要求 32 所述的装置, 其特征在于, 所述只读数据和所述读写数据与电子设备的特定子系统相关联, 并且其中所述只读数据和所述读写数据通过生成与所述子系统相对应的映像的链接器来分开编组。

37. 一种包括指令的计算机可读存储设备, 所述指令在由处理器执行时使所述处理器:

响应于低性能模式 (LPM) 条件在电子设备处得到满足, 所述电子设备包括存储只读数据的第一副本的易失性存储器设备和存储所述只读数据的第二副本的非易失性存储器设备:

将所述只读数据的存储器映射从所述易失性存储器设备更新到所述非易失性存储器设备;

禁用所述易失性存储器设备的存储所述只读数据的所述第一副本的一部分; 以及

将针对所述只读数据的存取请求定向到所述非易失性存储器设备而不是所述易失性存储器设备。

38. 如权利要求 37 所述的计算机可读存储设备, 其特征在于, 还包括在由所述处理器执行时使得所述处理器确定所述 LPM 条件得到满足的指令。

39. 一种装备, 包括:

存储只读数据的第一副本的易失性存储器设备;

存储所述只读数据的第二副本的非易失性存储器设备;

用于响应于低性能模式 (LPM) 条件得到满足来将所述只读数据的存储器映射从所述易失性存储器设备更新到所述非易失性存储器设备的装置;

用于禁用所述易失性存储器设备的存储所述只读数据的所述第一副本的一部分的装置; 以及

用于将针对所述只读数据的存取请求定向到所述非易失性存储器设备而不是所述易失性存储器设备的装置。

40. 如权利要求 39 所述的装备, 其特征在于, 还包括用于确定所述 LPM 条件得到满足的装置。

经由使用非易失性存储器来降低易失性存储器的功耗

[0001] I. 领域

[0002] 本公开一般涉及经由使用非易失性存储器来降低易失性存储器的功耗的系统和方法。

[0003] II. 相关技术描述

[0004] 随着便携式计算设备（诸如移动电话）变得越来越小，半导体漏泄电流对电池寿命的不利影响可增加。例如，半导体漏泄电流可增加移动电话的睡眠底限电流，其中睡眠底限电流表示在移动电话处于睡眠模式和 / 或某一其他功率节省状态（诸如，空闲模式、待机模式，等等）时移动电话中流动的最小电流量。据估计，在移动电话处于空闲待机模式时，移动电话可能在 95% 以上的时间处于睡眠模式。因而，即使将睡眠底限电流降低很小量都可造成空闲待机电池寿命的很大增加。

[0005] 在利用动态随机存取存储器 (DRAM) 的移动电话中，睡眠底限电流的很大部分可能是由于 DRAM 的周期性刷新。降低存储器刷新对睡眠底限电流的贡献的一种方式是使用部分阵列自刷新 (PASR)。在 PASR 中，DRAM 的“上”（或“下”）半部的页中的数据被迁移至 DRAM 的“下”（或“上”）半部的页中。在页迁移完成之后，在睡眠模式期间，存储器的“下”（或“上”）半部可被刷新，但存储器的“上”（或“下”）半部可不被刷新，这可降低所使用的总体存储器刷新电流量。然而，如果初始利用了 50% 以上的 DRAM，则 PASR 可能是不方便的。在 50% 以上的 DRAM 被利用时，在不压缩数据（这可能是耗时的）的情况下将所有数据合并到 DRAM 的一半中或许是不可能的。在睡眠模式期间，过量数据可被删除或可留在以在 DRAM 的未被刷新的一半中退化。

[0006] PASR 中涉及的页迁移也可能是耗时的且电池密集的（例如，页迁移在 250 毫安 (mA) 下可花费 10 到 40 秒）。此外，取决于使用中的存储器分配管理（例如，操作系统的存储器分配管理软件），反向页迁移可以在转变出睡眠模式时执行。页迁移也可能难以实现，因为 DRAM 中空页的位置可能直至页迁移开始之后才是已知的。

III. 发明内容

[0007] 公开了用于降低功耗的动态存储器管理的系统和方法。所描述的技术或其各部分可以在电子设备的睡眠模式期间、电子设备的正常操作模式期间、或其任何组合期间使用。

[0008] 例如，第一技术可涉及利用电子设备处的非易失性存储器来降低睡眠底限电流。为了解说，除易失性存储器（例如，RAM）之外，移动电话或其他电子设备可包括非易失性存储器，诸如 NOR 闪存、NAND 闪存、嵌入式多媒体卡 (eMMC)，等等。非易失性存储器的一部分可被保留或分配以用于来自易失性存储器的数据转移。在移动电话转变到睡眠模式时，来自易失性存储器的数据可按地址次序被转移到非易失性存储器的保留部分。在睡眠模式期间，易失性存储器可被关闭，这通过避免 DRAM 自刷新而降低了睡眠底限电流。在退出睡眠模式时，该数据可按地址次序从非易失性存储器复制回易失性存储器。因为该数据按地址次序被转移到易失性存储器并从易失性存储器转移，所以在睡眠模式之前使用的存储器映射在退出睡眠模式之后保持有效。易失性存储器和非易失性存储器之间的转移机制可以是

处理器无关类型的（例如，使用直接存储器存取（DMA）引擎、直接总线连接，等等）或者可涉及处理器（例如，在复制期间每一数据元素可通过处理器）。

[0009] 作为另一示例，第二技术可涉及在正常（例如，非睡眠）模式期间监视电池寿命。在电池寿命落在阈值之下时，电子设备可以进入低性能模式（LPM）。也可响应于用户命令来进入 LPM。LPM 与睡眠模式的不同之处可在于：LPM 可以提供持续的系统操作，虽然是以降低的性能来提供。在 LPM 期间，只读数据可以从非易失性存储器存取，而不是从易失性存储器存取。在进入 LPM 之际，只读数据的存储器映射可被修改为指向非易失性存储器中的物理地址而不是易失性存储器中的物理地址。为了解说，非易失性存储器可以是启用就地执行（XIP）操作以用于执行所存储的代码的 NOR 闪存。在 LPM 期间，存储只读数据的易失性存储器部分的自刷新可被禁用，因为只读数据改为从非易失性存储器存取。替换地，在 LPM 期间，其易失性存储器部分可被完全关闭。

[0010] 在一特定实施例中，一种方法包括在电子设备处发起从操作模式到睡眠模式的转变。该电子设备包括具有第一大小的易失性存储器设备和具有大于或等于第一大小的第二大小的非易失性存储器设备。该方法还包括响应于该发起，将数据从易失性存储器设备复制到非易失性存储器设备。该方法进一步包括在睡眠模式期间禁用易失性存储器设备。

[0011] 在另一特定实施例中，一种装置包括具有第一大小的易失性存储器设备和具有大于或等于第一大小的第二大小的非易失性存储器设备。该装置还包括处理器，其被配置成：发起从操作模式到睡眠模式的转变以及在睡眠模式期间禁用易失性存储器设备。该装置还包括数据转移模块，其被配置成响应于该发起并且在睡眠模式期间禁用易失性存储器设备之前将数据从易失性存储器设备复制到非易失性存储器设备。

[0012] 在又一特定实施例中，一种包括指令的计算机可读存储设备，该指令在由处理器执行时使得该处理器在电子设备处发起从操作模式到睡眠模式的转变。该电子设备包括具有第一大小的易失性存储器设备和具有大于或等于第一大小的第二大小的非易失性存储器设备。该指令在由该处理器执行时还使该处理器响应于该发起，使数据从易失性存储器设备复制到非易失性存储器设备。该指令在由该处理器执行时进一步使该处理器在睡眠模式期间禁用易失性存储器设备。

[0013] 在另一特定实施例中，一种装备包括具有第一大小的易失性存储器设备和具有大于或等于第一大小的第二大小的非易失性存储器设备。该装备还包括处理器，其被配置成：发起从操作模式到睡眠模式的转变；以及在睡眠模式期间禁用易失性存储器设备。该装备进一步包括用于响应于该发起并且在睡眠模式期间禁用易失性存储器设备之前将数据从易失性存储器设备复制到非易失性存储器设备的装置。

[0014] 在又一特定实施例中，一种方法包括确定低性能模式（LPM）条件在电子设备处得到满足。该电子设备包括存储只读数据的第一副本的易失性存储器设备和存储该只读数据的第二副本的非易失性存储器设备。该方法还包括响应于 LPM 条件得到满足，将该只读数据的存储器映射从易失性存储器设备更新到非易失性存储器设备。该方法进一步包括：禁用易失性存储器设备的存储该只读数据的第一副本的一部分；以及将针对该只读数据的存取请求定向到非易失性存储器设备而不是易失性存储器设备。

[0015] 在又一特定实施例中，一种装置包括存储只读数据的第一副本的易失性存储器设备和存储该只读数据的第二副本的非易失性存储器设备。该装置还包括处理器，其被配置

成：响应于 LPM 条件得到满足，将该只读数据的存储器映射从易失性存储器设备更新到非易失性存储器设备。该处理器进一步被配置成禁用易失性存储器设备的存储该只读数据的第一副本的一部分；以及将针对该只读数据的存取请求定向到非易失性存储器设备而不是易失性存储器设备。

[0016] 在又一特定实施例中，一种包括指令的计算机可读存储设备，该指令在由处理器执行时使得该处理器响应于 LPM 条件得到满足，将只读数据的存储器映射从易失性存储器设备更新到非易失性存储器设备。在电子设备处 LPM 条件得到满足，该电子设备包括存储该只读数据的第一副本的易失性存储器设备和存储该只读数据的第二副本的非易失性存储器设备。该指令在由该处理器执行时进一步使该处理器禁用易失性存储器设备的存储该只读数据的第一副本的一部分；以及将针对该只读数据的存取请求定向到非易失性存储器设备而不是易失性存储器设备。

[0017] 在又一特定实施例中，一种装备包括存储只读数据的第一副本的易失性存储器设备和存储该只读数据的第二副本的非易失性存储器设备。该装备还包括用于响应于 LPM 条件得到满足来将该只读数据的存储器映射从易失性存储器设备更新到非易失性存储器设备的装置。该装备进一步包括用于禁用易失性存储器设备的存储该只读数据的第一副本的一部分的装置；以及用于将针对该只读数据的存取请求定向到非易失性存储器设备而不是易失性存储器设备的装置。

[0018] 所公开的实施例中的至少一者所提供的一个特定优点是在响应于转变到睡眠模式将数据从易失性存储器复制到非易失性存储器之后通过禁用易失性存储器或其一部分来降低睡眠底限电流的能力。另一特定优点是通过从非易失性存储器而不是从易失性存储器存取只读数据来降低存储器刷新电流的能力。本公开的其他方面、优点和特征将在阅读了整个申请后变得明了，整个申请包括下述章节：附图简述、详细描述以及权利要求。

[0019] IV. 附图简述

[0020] 图 1 是解说可操作用于在从易失性存储器到非易失性存储器的处理器无关型数据转移之后通过禁用该易失性存储器或其一部分来降低该易失性存储器的功耗的系统的特定实施例的图示；

[0021] 图 2 是解说可操作用于在从易失性存储器到非易失性存储器的处理器依赖型数据转移之后通过禁用该易失性存储器或其一部分来降低该易失性存储器的功耗的系统的特定实施例的图示；

[0022] 图 3 是解说图 1-2 的数据转移操作的特定实施例的图示；

[0023] 图 4 是解说可操作用于降低易失性存储器关于只读数据的功耗的系统的特定实施例的图示；

[0024] 图 5 是图 1-2 的系统处的操作方法的特定实施例的流程图；

[0025] 图 6 是图 4 的系统处的操作方法的特定实施例的流程图；以及

[0026] 图 7 是包括可操作用于经由使用非易失性存储器来降低易失性存储器的功耗的组件的通信设备的框图。

[0027] V. 详细描述

[0028] 图 1 是解说在从易失性存储器到非易失性存储器的处理器无关型数据转移之后通过禁用该易失性存储器或其一部分来降低该易失性存储器的功耗的系统 100 的特定实

施例的图示。系统 100 可包括耦合到第一易失性存储器设备 104 的处理器 102，且系统 100 可包括或耦合到非易失性存储器设备 108。在一特定实施例中，图 1 的系统 100 可被包括在电子设备内，如移动电话、平板计算设备、膝上型计算设备，等等。

[0029] 在一特定实施例中，第一易失性存储器设备 104 包括随机存取存储器 (RAM)。例如，第一易失性存储器设备 104 可以是动态随机存取存储器 (DRAM)，诸如单列 (rank) 或双列双数据率 (DDR) 同步 DRAM 设备（本文中也称为“DDR”）。在第一易失性存储器设备 104 包括 DRAM 的情况下，即使在系统 100 处于不活跃或睡眠模式时，第一易失性存储器设备 104 也可消耗功率（例如，电池功率）来刷新并维护存储在 DRAM 中的数据。然而，如本文进一步描述的，经由涉及在将数据从第一易失性存储器设备 104 转移到非易失性存储器设备 108 之后禁用第一易失性存储器设备 104 或其一部分的技术，可降低第一易失性存储器设备 104 的功耗。

[0030] 非易失性存储器设备 108 可包括基于盘的存储器、闪存、固态存储器、或某一其他类型的非易失性存储器。例如，非易失性存储器设备 108 可包括 NOR 闪存、NAND 闪存、嵌入式多媒体卡 (eMMC)、或它们的任何组合。在一特定实施例中，非易失性存储器设备 108 的一部分 110 可被保留或分配以用于来自系统 100 中的易失性存储器的数据转移，诸如来自第一易失性存储器设备 104 的数据转移。因而，少于非易失性存储器设备 108 的整个容量可供用于一般存储（例如，应用 / 用户数据的存储）。然而，因为非易失性存储器设备 108 可显著大于易失性存储器设备 104，所以保留部分 110 以用于数据转移对性能或用户体验可不具有明显影响。

[0031] 在一特定实施例中，保留部分 110 的大小等于第一易失性存储器设备 104 的容量或第一易失性存储器设备 104 的容量的一部分。例如，非易失性存储器设备 108 可以是 16 千兆字节 (GB) eMMC 且第一易失性存储器设备 104 可以是 512 兆字节 (MB) DDR。因而，作为示例，512MB 或 256MB 的 eMMC 可被保留用于来自 DDR 的数据转移。在存在多个 DDR 时，保留部分 110 的大小可以等于其中一个 DDR 的容量或其容量的一部分、其中一个以上但非全部 DDR 的容量总和或其容量的一部分、或者全部 DDR 的容量的总和或其容量的一部分。

[0032] 如图 1 所示，第一易失性存储器设备 104 与非易失性存储器设备 108 之间的数据转移可以独立于处理器 102 来执行（例如，无需将所转移的数据发送给处理器 102）。例如，数据转移模块 106 可耦合到第一易失性存储器设备 104 和非易失性存储器设备 108。为了解说，数据转移模块 106 可包括被配置成将数据从第一易失性存储器设备 104 复制到非易失性存储器设备 108 以及反向复制的硬件，诸如，直接存储器存取 (DMA) 引擎或控制器、直接数据总线连接等。

[0033] 在一特定实施例中，使用数据转移模块 106 来转移数据而不将数据发送到处理器 102 实现了该数据的低功率高速转移。例如，数据转移模块 106 可以在处理器 102 断电（例如，在睡眠模式中）时在小于 1 秒内转移 512MB DDR 的全部内容（或 512MB DDR 的内容的一部分）。一旦第一易失性存储器设备 104 的全部内容或内容的一部分被复制到非易失性存储器设备 108，第一易失性存储器设备 104 或第一易失性存储器设备 104 的一部分在睡眠模式期间就可被禁用。例如，禁用第一易失性存储器设备 104 或第一易失性存储器设备 104 的一部分可包括关闭第一易失性存储器设备 104 或关闭第一易失性存储器设备 104 的对应部分、禁用第一易失性存储器设备 104 的刷新或禁用第一易失性存储器设备 104 的对

应部分的刷新、或者它们的任何组合。在系统 100 退出睡眠模式时，数据转移模块 106 可被用来将数据从非易失性存储器设备 108 复制回第一易失性存储器设备 104。

[0034] 在一特定实施例中，数据在第一易失性存储器设备 104 与非易失性存储器设备 108 之间按地址次序来复制。如本文所使用的，“按地址次序”复制数据意味着从易失性存储器设备复制的每一数据元素被写回易失性存储器设备中的、在禁用易失性存储器设备之前从中复制的同一位置。例如，整个第一易失性存储器设备 104 的数据映像（例如，快照）（例如，512MB 数据映像）可被复制到非易失性存储器设备 108，而不管整个 DDR 第一易失性存储器设备 104 是否正存储活跃数据（例如，系统 100 处的硬件组件和 / 或软件应用正使用的数据）。生成并复制整个第一易失性存储器设备 104 的数据映像可比压缩数据或只定位并复制活跃数据到非易失性存储器设备 108 更快。此外，因为非易失性存储器设备 108 的大小可显著大于第一易失性存储器设备 104 的大小，所以复制整个第一易失性存储器设备 104 的快照的存储成本可相对较小且是用户可接受的。另外，因为数据按地址次序被转移到第一易失性存储器设备 104 且从第一易失性存储器设备 104 转移，所以在睡眠模式之前使用的存储器映射（例如，虚拟地址到物理地址映射）可在退出睡眠模式之后保持有效。此外，与部分阵列自刷新 (PASR) 系统不同，第一易失性存储器设备 104 充满 50% 以上时的数据损失可被避免。

[0035] 在操作期间，可发起从正常或活跃操作模式转移到睡眠模式的转变。例如，处理器 102 或某一其他组件（例如，功率控制器）可以基于用户输入（例如，用户按下电子设备的电源或待机按钮）或者基于事件或中断（例如，超时）来发起到睡眠模式的转变。响应于发起到睡眠模式的转变，数据转移模块 106 可以将数据从第一易失性存储器设备 104 复制到非易失性存储器设备 108，如在 120 所示。在一特定实施例中，处理器 102 将消息发送到数据转移模块 106 以触发复制。

[0036] 在数据被复制之后，第一易失性存储器设备 104 可被禁用。例如，提供给第一易失性存储器设备 104 的功率可被关闭（例如，通过将启用信号或功率信号解除断言）和 / 或第一易失性存储器设备 104 的刷新可被停止（例如，通过将刷新信号解除断言或者设置与第一易失性存储器设备 104 相关联的寄存器或其他存储器中的配置值）。在一特定实施例中，处理器 102 或某一其他组件（例如，功率控制器）可以禁用第一易失性存储器设备 104。因而，与在睡眠模式期间刷新 DRAM 设备的现有系统相比，第一易失性存储器设备 104 可以在睡眠模式中消耗较少功率。在睡眠模式期间，系统 100 的其他组件（诸如处理器 102 和 / 或非易失性存储器设备 108）也可被禁用。响应于从睡眠模式转变回正常或活跃操作模式，第一易失性存储器设备 104 被启用且存储在非易失性存储器设备 108 中的数据被从非易失性存储器设备 108 复制回第一易失性存储器设备 104，如在 130 所示。

[0037] 在一特定实施例中，附加易失性存储器设备也可存在于系统 100 中。例如，第二易失性存储器设备 112 可耦合到处理器 102。替换地，易失性存储器设备 104、112 可以是多列 DDR 的不同列。例如，第一易失性存储器设备 104 可以是 1GB DDR 的 512MB 下列，且第二易失性存储器设备 112 可以是 1GB DDR 的 512MB 上列。附加非易失性存储器设备和 / 或处理器也可存在于系统 100 中。因而，本文描述的各设备的数量、配置、容量、以及类型应当被认为仅仅是说明性的而非限制性的。当存在多个易失性存储器设备时（或存在多列易失性存储器设备时），响应于发起睡眠模式，来自任何数量的易失性存储器设备（或列）的数据可

被转移到非易失性存储器设备 108。

[0038] 例如,如果移动电话包括两个 DDR(或双列 DDR),则一个 DDR(或列)可专用于多媒体应用 / 数据且另一 DDR(或列)可专用于调制解调器应用 / 数据和其他“关键”数据。在这种情况下,在睡眠模式期间,来自多媒体 DDR(或列)的数据可被复制到非易失性存储器,且多媒体 DDR(或列)可被禁用以节省功率。然而,调制解调器应用 / 数据可以保持在调制解调器 DDR(或列)中,且在睡眠模式期间,调制解调器 DDR(或列)可继续执行自刷新。在睡眠模式期间将调制解调器数据和其他关键数据维持在调制解调器 DDR(或列)中可使得移动电话能够更快地响应无线循环,诸如寻呼循环。在一些实施例中,某些应用或用户界面(UI)数据(诸如移动电话解锁屏)可被维持在调制解调器 DDR(或列)中,以使得移动电话在退出睡眠模式时对用户进行响应,这可改进用户体验。

[0039] 将领会,其他存储器配置可从图 1 的系统 100 中获益。例如,在睡眠模式中,多媒体存储器的全部内容和调制解调器存储器的非关键部分(例如,下列)可被转移到盘,而调制解调器存储器的关键部分(例如,上列)可继续被刷新。

[0040] 在一特定实施例中,图 1 的系统 100 可以支持存储在易失性存储器中的某些数据的选择性优先级排序。例如,应用开发人员(例如,经由应用编程接口(API)、编译器、链接器,等等)或用户(例如,经由图形用户界面(GUI)选项)可以能够指定动态存储器的分配(例如,应用或操作系统所请求的)或数据的加载(例如,应用或操作系统所请求的)应当是发生于在睡眠模式期间将保持启用的较高优先级易失性存储器中、还是发生于在睡眠模式期间在将数据转移到非易失性存储器设备之后将被禁用的较低优先级易失性存储器中。

[0041] 图 1 的系统 100 因而可通过将数据从易失性存储器复制到非易失性存储器并在睡眠模式期间禁用易失性存储器或其一部分,从而避免易失性存储器上的消耗功率的自刷新操作,来降低睡眠底限电流。有利地,与关联于 PASR 的页迁移相比,数据转移操作可以是较少计算和较不功率密集的。例如,数据转移操作可以使用专用硬件(例如,数据转移模块 106)来执行。此外,图 1 的系统 100 可以启用动态存储器管理来平衡功率降低与性能。例如,来自一个 DDR(或列)的较不关键数据可被复制到非易失性存储器,以使得在睡眠模式期间该 DDR(或列)可被禁用,但在睡眠模式期间较关键数据可被维持在另一 DDR(或列)中以改进睡眠模式期间 / 之后的响应性和性能。

[0042] 图 2 是解说在从易失性存储器到非易失性存储器的处理器依赖型数据转移之后通过禁用该易失性存储器或其一部分来降低该易失性存储器的功耗的系统 200 的特定实施例的图示。系统 200 可包括处理器 102、第一易失性存储器设备 104、以及非易失性存储器设备 108,非易失性存储器设备 108 包括被保留用于来自第一易失性存储器设备 104 的数据转移的部分 110。

[0043] 图 2 解说处理器 102 内的数据转移模块 206。例如,数据转移模块 206 可以使用集成到处理器 102 内的硬件和 / 或可由处理器 102 执行的指令来实现。数据转移模块 206 可被配置成经由处理器 102 在第一易失性存储器设备 104 和非易失性存储器设备 108 之间转移数据。

[0044] 例如,响应于发起到睡眠模式的转变,数据转移模块 206 可以执行数据映像(例如,快照)从第一易失性存储器设备 104 到非易失性存储器设备 108 的保留部分 110 的处理器辅助式(例如,基于软件的)复制,如在 220 所示。作为另一示例,响应于转变出睡眠

模式,数据转移模块 206 可以执行数据映像(例如,快照)从非易失性存储器设备 108 的保留部分到第一易失性存储器设备 104 的处理器辅助式(例如,基于软件的)复制,如在 230 所示。

[0045] 图 2 因而解说了图 1 中所示的数据转移机制的替换数据转移机制。尽管图 1 的基于硬件的处理器无关型机制可以更快地执行数据转移,但图 2 的处理器辅助型(例如,基于软件的)机制可以在现有电子设备中实现,而不引入可增加制造成本的附加硬件元件。

[0046] 图 3 解说图 1-2 的数据转移操作的特定实施例,且被一般性地指定为 300。图 3 解说了 RAM 310 和盘 320。例如,RAM 310 可以是图 1-2 的第一易失性存储器设备 104 或图 1 的第二易失性存储器设备 112。盘 320 可以是图 1-2 的非易失性存储器设备 108。

[0047] 如参考图 1-2 描述的,RAM 310 与盘 320 之间的数据转移可以按地址次序执行。在数据转移之前,可能在使用存储器映射 330 且 RAM 310 可以存储标记为 A-F 的五个文件(例如,数据文件或代码文件)。这些文件中的每一者可包括一个或多个部分(例如,页),如图所示。例如,文件 A 可包括八个部分且文件 B-F 可各自包括两个部分。存储器映射 330 可以指示这些文件中的每一者的起始地址。例如,文件 A 的起始地址可以是 0x0000 且文件 D 的起始地址可以是 0x001F,如图所示。

[0048] 响应于发起到睡眠模式的转变,RAM 310 的数据映像(例如,快照)可被复制到盘 320 的保留部分 322。如图 3 中所解说了,每一文件的每一部分可被复制到盘上的对应位置,且文件的各部分的相对次序和布置被维持。响应于转变出睡眠模式,数据映像可被复制回 RAM 310。因而,在睡眠模式之前使用的存储器映射 330 可在退出睡眠模式之后保持有效。例如,文件 A 的第八部分 312 可继续位于地址 0x0007 处,如图所示。

[0049] 将领会,按地址次序复制数据(例如,无需压缩和/或重新定位)并保持存储器映射(如在图 3 中所示)可以简化存储器管理并减少与图 1-2 的系统相关联的准备/清除操作。

[0050] 图 4 是解说可操作用于降低易失性存储器关于只读数据的功耗的系统 400 的特定实施例的图示。尽管图 1-3 解说在电子设备处于睡眠模式时降低睡眠底限电流的技术,图 4 解说了可在“正常”(例如,活跃)操作模式期间应用的技术。系统 400 包括易失性存储器设备(例如,同步 DRAM(SDRAM)402)和非易失性存储器设备(例如,NOR 闪存 404)。在图 4 的实施例中,SDRAM 402 具有四个存储体(bank)(存储体 0-3)。每一存储体的功率控制可以是独立的,如在本文中进一步描述的。

[0051] 在操作期间,存储在 NOR 闪存 404 中的一个或多个数据段的副本可被加载到 SDRAM 402 中。例如,在特定应用正在执行时,与该应用相关联的数据可被加载到 SDRAM 402 以供更快的存取。一般而言,与电子设备相关联的数据可被划分成两类——只读(“RO”)数据和读写(“RW”)数据。只读数据是不可修改的(例如,服从读请求但不服从写请求),而读写数据是可修改的(例如,服从读请求和写请求两者)。电子设备处的每一应用和子系统(SS)(例如,操作系统的子系统)可包括或关联于只读数据和读写数据。例如,如图 4 所示,NOR 闪存 404 可以存储与子系统 0、子系统 1、子系统 2、子系统 3 以及子系统 4 相关联的只读数据和读写数据。NOR 闪存 404 也可存储“关键”只读数据(例如,在无线电话的情况下是调制解调器的只读数据)。

[0052] 如图 4 所示,各只读数据和读写数据的副本可被加载在 SDRAM 402 中。例如,子系

统 1 只读数据的第一副本 410 和子系统 2 只读数据的第一副本 412 可被存储在 SDRAM 402 中。子系统 1 只读数据的第二副本 420 和子系统 2 只读数据的第二副本 422 可被存储在 NOR 闪存 404 中。在正从 SDRAM 402 存取数据时,该数据的存储器映射可以标识 SDRAM 402。例如,如在存储器映射 440(例如,存储器管理单元 (MMU) 表) 中所示,“关键”只读数据 430 可以从位于 SDRAM 的存储体 3 的物理地址存取。

[0053] 在操作期间,电子设备可以监视电池寿命。在电池寿命落在阈值(例如,10%)之下时,电子设备可以进入低性能模式(LPM)。作为替换或补充,可响应于请求转变到 LPM 的用户命令或用户输入来进入 LPM。LPM 与睡眠模式的不同之处可在于:LPM 可以提供持续系统操作,虽然是以降低的性能来提供。

[0054] 响应于 LPM 条件(例如,电池寿命小于或等于 10%)得到满足,只读数据的存储器映射可从 SDRAM 402 被更新到 NOR 闪存 404。例如,如在存储器映射 440 中所示,子系统 1 只读数据和子系统 2 只读数据的映射可被更新成指向 NOR 闪存 404 中的物理地址而不是 SDRAM 402 的存储体 2。SDRAM 402 的存储只读数据的一部分可被禁用,且在 LPM 期间针对只读数据的存取请求(例如,读请求)可被定向到 NOR 闪存 404 而不是 SDRAM 402。例如,SDRAM 402 的存储体 2 可被禁用,且在 LPM 期间,根据经更新的存储器映射 440,对读子系统 1 只读数据和子系统 2 只读数据的存取请求可被定向到 NOR 闪存 404。

[0055] 在一特定实施例中,在 LPM 期间禁用 SDRAM 402 的存储体 2 可包括在 LPM 期间关闭存储体 2(例如,通过将启用信号或功率信号解除断言)或在 LPM 期间禁用存储体 2 的刷新(例如,通过将刷新信号解除断言或设置寄存器中的配置值)。将领会在,LPM 期间禁用 SDRAM 402 的一部分(或整个 SDRAM 402)可降低功耗。在 LPM 期间,读写数据和其他只读数据(例如,“关键”只读数据 430)的副本可继续从 SDRAM 402 存取。

[0056] 响应于确定 LPM 条件(例如电池寿命超过 10%)不再满足,SDRAM 402 的存储体 2 可被启用且存储在 SDRAM 402 的存储体 2 中的只读数据的存储器映射 440 可被更新成指向 SDRAM 402 的存储体 2 而不是 NOR 闪存 404。因为在 LPM 期间 SDRAM 402 中只读数据的副本可能已经降级,所以在更新存储器映射 440 之前,只读数据的新副本可被加载到 SDRAM 402。

[0057] 在一特定实施例中,如图 4 中所示,系统 400 中的非易失性存储器可包括 NOR 闪存 404。NOR 闪存 404 可以启用就地执行(XIP) 操作以用于执行所存储的代码。因而,在 LPM 期间,与只读代码相对应的指令可以从 NOR 闪存 404 执行而不使用 SDRAM 402。

[0058] 在一特定实施例中,在转变到 LPM 之前(例如,在更新存储器映射 440 以指向 NOR 闪存 404 之前)附加操作可被执行(例如,由操作系统或控制器执行)。例如,中断可被禁用,处理器处的线程调度可被挂起,处理器可以从多线程模式切换到单线程模式,和 / 或转译后备缓冲器(TLB)条目可被无效。在转变出 LPM 时(例如,在更新存储器映射 440 以指向 SDRAM 402 之后),附加操作也可被执行(例如,由操作系统或控制器执行)。例如,中断可被启用,线程调度可以在处理器处恢复,且处理器可以从单线程模式切换到多线程模式。

[0059] 在一特定实施例中,为了支持 LPM 的实现,电子设备的各子系统(例如,调制解调器子系统、图形子系统、音频子系统,等等)可以将只读数据与读写数据分开。例如,用来创建与各子系统相对应的映像的链接器可以将只读数据与读写数据分开编组。

[0060] 在一特定实施例中,在 LPM 期间,某些只读数据可以继续驻留在 SDRAM 402 中且从

SDRAM 402 存取。例如，在 LPM 期间，“关键”只读数据 430 可以继续从 SDRAM 402 存取。在 LPM 期间在 SDRAM 402 中将“关键”只读数据 430 维持在可存取状态可以使得系统 400 能够以较短的时间量来执行与“关键”只读数据 430 相关联的操作。例如，在“关键”只读数据 430 包括调制解调器数据时，图 4 的系统 400 在 LPM 中时可以能够快速响应寻呼循环。图 4 的系统 400 因而可支持某些只读数据的选择性优先级排序。例如，应用开发人员（例如，经由应用编程接口 (API)、编译器、链接器，等等）或用户（例如，经由图形用户界面 (GUI) 选项）可以能够指定在 LPM 期间，特定只读数据是否应当继续从易失性存储器（例如，SDRAM 402）存取。

[0061] 图 4 的系统 400 因而可通过在低功率条件期间从非易失性存储器而不是易失性存储器存取某些只读数据来降低非睡眠（例如，活跃）操作模式下的功耗。易失性存储器的存储只读数据的至少一部分可被禁用，从而避免易失性存储器的该部分上的消耗功率的自刷新操作。

[0062] 图 5 是可在图 1-2 的系统处执行的操作方法 500 的特定实施例的流程图。

[0063] 方法 500 包括在 502，在电子设备处发起从操作模式到睡眠模式的转变。该电子设备可包括具有第一大小的易失性存储器设备和具有大于或等于第一大小的第二大小的非易失性存储器设备。例如，参考图 1 或图 2，处理器 102 可以在包括第一易失性存储器设备 104 和非易失性存储器设备 108 的电子设备处发起到睡眠模式的转变。

[0064] 方法 500 还包括在 504，响应于该发起，将数据从易失性存储器设备复制到非易失性存储器设备。例如，参考图 1，数据转移模块 106 可以执行数据从第一易失性存储器设备 104 到非易失性存储器设备 108 的处理器无类型复制。作为另一示例，参考图 2，数据转移模块 206 可以执行数据从第一易失性存储器设备 104 到非易失性存储器设备 108 的处理器辅助式复制。在一特定实施例中，数据可以按地址次序来复制，如参考图 3 描述的。

[0065] 方法 500 进一步包括在 506，在睡眠模式期间禁用易失性存储器设备。例如，参考图 1 或图 2，处理器 102 可以禁用第一易失性存储器设备 104。方法 500 还包括在 508，响应于从睡眠模式转变到操作模式，启用易失性存储器设备并将数据从非易失性存储器设备复制到易失性存储器设备。例如，参考图 1，数据转移模块 106 可以执行数据从非易失性存储器设备 108 到第一易失性存储器设备 104 的处理器无类型复制。作为另一示例，参考图 2，数据转移模块 206 可以执行数据从非易失性存储器设备 108 到第一易失性存储器设备 104 的处理器辅助式复制。

[0066] 图 5 的方法 500 因而可被用来通过将数据从易失性存储器复制到非易失性存储器并在睡眠模式期间禁用易失性存储器的全部或部分，从而分别避免或降低易失性存储器上的消耗功率的自刷新操作，来降低睡眠底限电流。

[0067] 图 6 是可在图 4 的系统处执行的操作方法 600 的特定实施例的流程图。

[0068] 方法 600 包括在 602，在正常模式中操作电子设备。该电子设备可包括存储只读数据的第一副本的易失性存储器设备和存储该只读数据的第二副本的非易失性存储器设备。例如，在图 4 中，SDRAM 402 存储子系统 1 只读数据的第一副本 410 且 NOR 闪存 404 存储子系统 1 只读数据的第二副本 420。

[0069] 方法 600 还包括在 604，确定 LPM 条件是否得到满足。例如，响应于用户输入和 / 或在电子设备的剩余电池寿命低于阈值（例如，10%）时，LPM 条件可得到满足。在不满足

LPM 条件时,方法 600 返回 602 且电子设备继续在正常模式中操作,同时监视电池寿命。

[0070] 在 LPM 条件得到满足时,方法 600 可任选地包括在 606,禁用中断、挂起线程调度、从多线程模式切换到单线程模式、和 / 或使 TLB 条目无效。方法 600 还包括在 608,将只读数据的存储器映射从易失性存储器设备更新到非易失性存储器设备。例如,在图 4 的存储器映射 440 中,子系统 1 只读数据的映射可以从 0x4000(即,SDRAM 402 的存储体 2 中的地址)更新到 0xBBB(即,NOR 闪存 404 中的地址)。

[0071] 方法 600 进一步包括在 610,禁用易失性存储器设备的存储只读数据的第一副本的一部分(例如,关闭或禁用刷新该部分),以及在 612,在 LPM 中操作电子设备。在 LPM 中操作电子设备可包括将针对只读数据的存取请求定向到非易失性存储器设备而不是易失性存储器设备。在一特定实施例中,非易失性存储器设备包括 NOR 闪存且指令的 XIP 执行可以从 NOR 闪存来执行。为了解说,NOR 闪存可以通过提供类处理器存储器接口和 NOR 闪存中存储的各单独字的寻址来支持 XIP 执行。例如,参考图 4,SDRAM 402 的存储体 2 可被禁用且在 LPM 期间可根据经更新的存储器映射 440 来存取子系统 1 只读数据的第二副本 420。

[0072] 在 LPM 期间,方法 600 包括在 614,确定 LPM 条件是否继续得到满足。在 LPM 条件得到满足时,方法 600 返回至 612 且电子设备继续在 LPM 中操作。在 LPM 条件不再满足时(例如,电池寿命大于 10% 或用户请求退出 LPM),方法 600 包括在 616,启用易失性存储器设备的该部分,以及在 618,将只读数据从非易失性存储器设备复制到易失性存储器设备。例如,在图 4 中,SDRAM 402 的存储体 2 可被启用且子系统 1 只读数据可被复制到 SDRAM 402。

[0073] 方法 600 可任选地包括在 620,启用中断、恢复线程调度、和 / 或从单线程模式切换到多线程模式。方法 600 还包括在 622,将只读数据的存储器映射从非易失性存储器设备更新到易失性存储器设备。例如,在图 4 中,子系统 1 只读数据的存储器映射可以从 0xBBB 更新回 0x4000。

[0074] 图 6 的方法 600 因而可被用来在低功率条件期间通过从非易失性存储器而不是从易失性存储器存取只读数据来降低功耗。易失性存储器的存储只读数据的至少一部分可被禁用,从而避免易失性存储器的该部分上的消耗功率的自刷新操作。

[0075] 应当注意,虽然图 1-3 和 5 描述了睡眠模式技术且图 4 和 6 描述了正常模式技术,但这一组织只是出于易于解释的目的。根据本公开,电子设备(例如,移动电话)可以实现所描述的技术中的任一者或两者的全部或部分。例如,参考图 7,示出了包括用于实现这两种技术的组件的电子设备 700 的框图。在一特定实施例中,电子设备 700 或其组件可被包括在以下各项中:移动电话、机顶盒、音乐播放器、视频播放器、娱乐单元、导航设备、通信设备、个人数字助理(PDA)、固定位置数据单元、计算设备、或它们的任何组合。

[0076] 电子设备 700 包括耦合到易失性存储器设备和非易失性存储器设备的处理器 710。例如,易失性存储器设备可包括多媒体 DDR 762(例如,图 1-2 的第一易失性存储器设备 104、图 3 的 RAM 310、和 / 或图 4 的 SDRAM 402) 和调制解调器 DDR 764(例如,图 1 的第二易失性存储器设备 112、图 3 的 RAM 310、和 / 或图 4 的 SDRAM 402) 非易失性存储器设备可包括 NOR 闪存 766(例如,图 1-2 的非易失性存储器设备 108、图 3 的盘 320、和 / 或图 4 的 NOR 闪存 404)。多媒体 DDR 762 可包括只读数据的第一副本 782 且 NOR 闪存 766 可包括只读数据的第二副本 786,如图所示。NOR 闪存 766 还可包括被保留以用于来自多媒体 DDR 762 和 / 或调制解调器 DDR 764 的数据转移的部分 784。虽然在图 7 中示出了两个易失性

存储器设备和一个非易失性存储器设备,但应当注意,也可使用具有不同数量的易失性和 / 或非易失性存储器设备的其他配置。

[0077] 处理器 710 可包括功率控制模块 792 和存储器映射 796(例如,图 3 的存储器映射 330 和 / 或图 4 的存储器映射 440)。在一特定实施例中,处理器 710 可包括或实现数据转移模块 794(例如,图 2 的被配置成执行处理器辅助式数据转移的数据转移模块 206)。作为替换或补充,数据转移模块 770(例如,图 1 的被配置成执行处理器无关型数据转移的数据转移模块 106) 可耦合到多媒体 DDR 762、调制解调器 DDR 764、和 / 或 NOR 闪存 766,如图所示。

[0078] 在操作期间,电子设备 700 可以执行本文描述的各种功能和方法,诸如图 5-6 的方法。在一特定实施例中,此类功能性可以使用硬件来实现。作为替换或补充,此类功能性可以使用存储在有形非瞬态介质(例如,多媒体 DDR 762、调制解调器 DDR 764、和 / 或 NOR 闪存 766) 中且可由处理器 710 执行的指令来实现。例如,此类功能性可以使用指令 799(在图 7 中解说为存储在调制解调器 DDR 764 中) 来实现。

[0079] 例如,功率控制模块 792 可以在电子设备 700 处发起到睡眠模式的转变。响应于发起睡眠模式,数据转移模块 770 或数据转移模块 794 可以将数据从多媒体 DDR 762 复制到 NOR 闪存 766 的保留部分 784。调制解调器 DDR 764 中的数据(例如,“关键”数据)可不被复制。功率控制模块 792 可以禁用多媒体 DDR 762,同时让调制解调器 DDR 764 被启用。随后,功率控制模块 792 可以发起转变出睡眠模式。数据可从 NOR 闪存 766 的保留部分 784 复制到多媒体 DDR 762。数据可按地址次序复制到 NOR 闪存 766 并从 NOR 闪存 766 复制,以使得存储器映射 796 保持有效。

[0080] 作为另一示例,功率控制模块 792 可检测到 LPM 条件。作为响应,存储器映射 796 可被更新,以使得在 LPM 期间针对某些只读数据的存取请求被定向到存储在 NOR 闪存 766 中的第二副本 786 而非存储在多媒体 DDR 762 中的第一副本 782。在 LPM 期间,多媒体 DDR 762 可被禁用。在功率控制模块 792 检测到 LPM 条件不再满足时,只读数据可被复制到多媒体 DDR 762 且存储器映射 796 可被更新。

[0081] 图 7 包括耦合至处理器 710 和显示器 728 的显示控制器 726。编码器 / 解码器(CODEC)734 可耦合至处理器 710。一个或多个扬声器 736 和话筒 738 可耦合至 CODEC 734。图 7 还指示无线控制器 740 可被耦合至处理器 710 和天线 742(例如,经由射频(RF)接口)。

[0082] 在一特定实施例中,处理器 710、显示控制器 726、多媒体 DDR 762、调制解调器 DDR 764、NOR 闪存 766、CODEC 734、以及无线控制器 740 被包括在系统级封装或片上系统设备 722 中。在特定实施例中,输入设备 730 和电源 744 被耦合至片上系统设备 722。此外,在特定实施例中,如图 7 中所解说的,显示器 728、输入设备 730、扬声器 736、话筒 738、天线 742 和电源 744 在片上系统设备 722 的外部。然而,显示器 728、输入设备 730、扬声器 736、话筒 738、天线 742 和电源 744 中的每一者可被耦合到片上系统设备 722 的组件,诸如接口或控制器。

[0083] 结合所描述的实施例,一种装备可包括具有第一大小的易失性存储器设备、具有第二大小的非易失性存储器设备、以及处理器。处理器可被配置成:发起从操作模式到睡眠模式的转变以及在睡眠模式期间禁用易失性存储器设备。该装备还可包括用于响应于该发起并且在睡眠模式期间禁用易失性存储器设备之前将数据从易失性存储器设备复制到非

易失性存储器设备的装置。例如，该用于复制的装置可包括图 1 的数据转移模块 106、图 2 的数据转移模块 206、图 7 的数据转移模块 770、图 7 的数据转移模块 794、配置成复制数据的一个或多个其他设备或模块、或它们的任何组合。

[0084] 另一种装备可包括存储只读数据的第一副本的易失性存储器设备和存储该只读数据的第二副本的非易失性存储器设备。该装备可包括用于响应于 LPM 条件得到满足来将该只读数据的存储器映射从易失性存储器设备更新到非易失性存储器设备的装置。例如，该用于更新的装置可包括图 1-2 的处理器 102、图 7 的处理器 710、被配置成更新存储器映射的一个或多个其他设备或模块（例如，存储器控制器、存储器管理单元（MMU），等等）、或它们的任何组合。

[0085] 该装备可进一步包括用于禁用易失性存储器设备的存储该只读数据的第一副本的一部分的装置。例如，该用于禁用的装置可包括图 7 的功率控制模块 792、被配置成禁用易失性存储器设备的一部分的一个或多个其他设备或模块、或它们的任何组合。

[0086] 该装备可包括用于将针对该只读数据的存取请求定向到非易失性存储器设备而不是易失性存储器设备的装置。例如，该用于定向的装置可包括图 1-2 的处理器 102、图 7 的处理器 710、被配置成定向存储器存取的一个或多个其他设备或模块（例如，存储器控制器、MMU，等等）、或它们的任何组合。

[0087] 该装备还可包括用于确定 LPM 条件得到满足的装置。例如，该用于确定的装置可包括图 7 的功率控制模块 792、被配置成确定 LPM 条件是否得到满足的一个或多个其他设备或模块、或它们的任何组合。

[0088] 技术人员将进一步领会，结合本文所公开的实施例来描述的各种解说性逻辑框、配置、模块、电路、和算法步骤可实现为电子硬件、由处理器执行的计算机软件、或这两者的组合。各种解说性组件、框、配置、模块、电路、和步骤已经在上文以其功能性的形式作了一般化描述。此类功能性是被实现为硬件还是处理器可执行指令取决于具体应用和加诸于整体系统的设计约束。技术人员可针对每种特定应用以不同方式来实现所描述的功能性，但此类实现决策不应被解读为致使脱离本发明的范围。

[0089] 结合本文所公开的实施例描述的方法或算法的各个步骤可直接用硬件、由处理器执行的软件模块或两者的组合来实现。软件模块可驻留在随机存取存储器（RAM）、闪存、只读存储器（ROM）、可编程只读存储器（PROM）、可擦式可编程只读存储器（EPROM）、电可擦式可编程只读存储器（EEPROM）、寄存器、硬盘、可移动盘、压缩盘只读存储器（CD-ROM）、或本领域中所知的任何其他形式的非瞬态存储介质中。示例性的存储介质耦合至处理器以使得该处理器能从 / 向该存储介质读和写信息。替换地，存储介质可以被整合到处理器。处理器和存储介质可驻留在专用集成电路（ASIC）中。ASIC 可驻留在计算设备或用户终端中。在替换方案中，处理器和存储介质可作为分立组件驻留在计算设备或用户终端中。

[0090] 提供前面对所公开的实施例的描述是为了使本领域技术人员皆能制作或使用所公开的实施例。对这些实施例的各种修改对于本领域技术人员而言将是显而易见的，并且本文中定义的原理可被应用于其他实施例而不会脱离本公开的范围。因此，本公开并非旨在被限定于本文中示出的实施例，而是应被授予与如由所附权利要求定义的原理和新颖性特征一致的最广的可能范围。

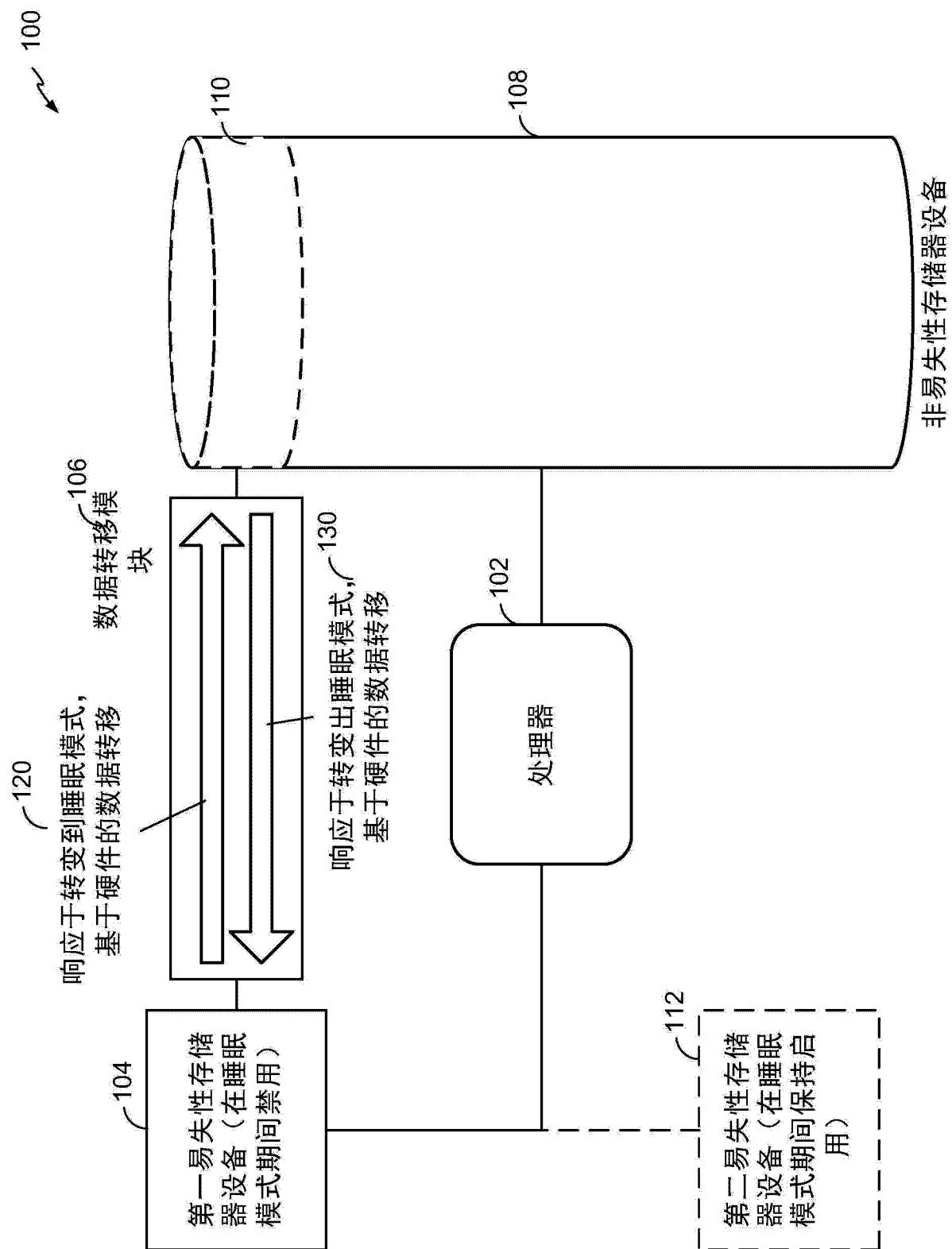


图 1

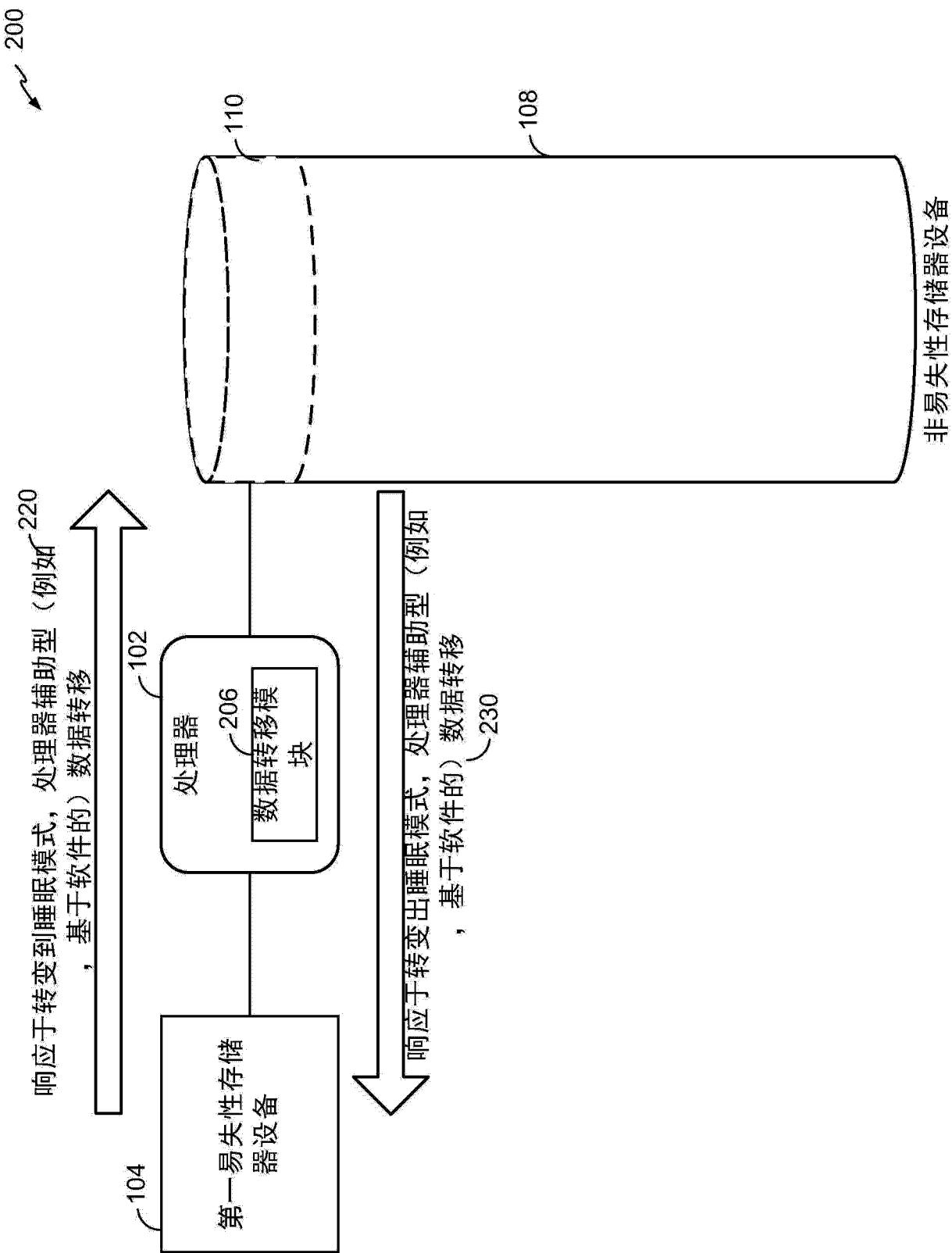


图 2

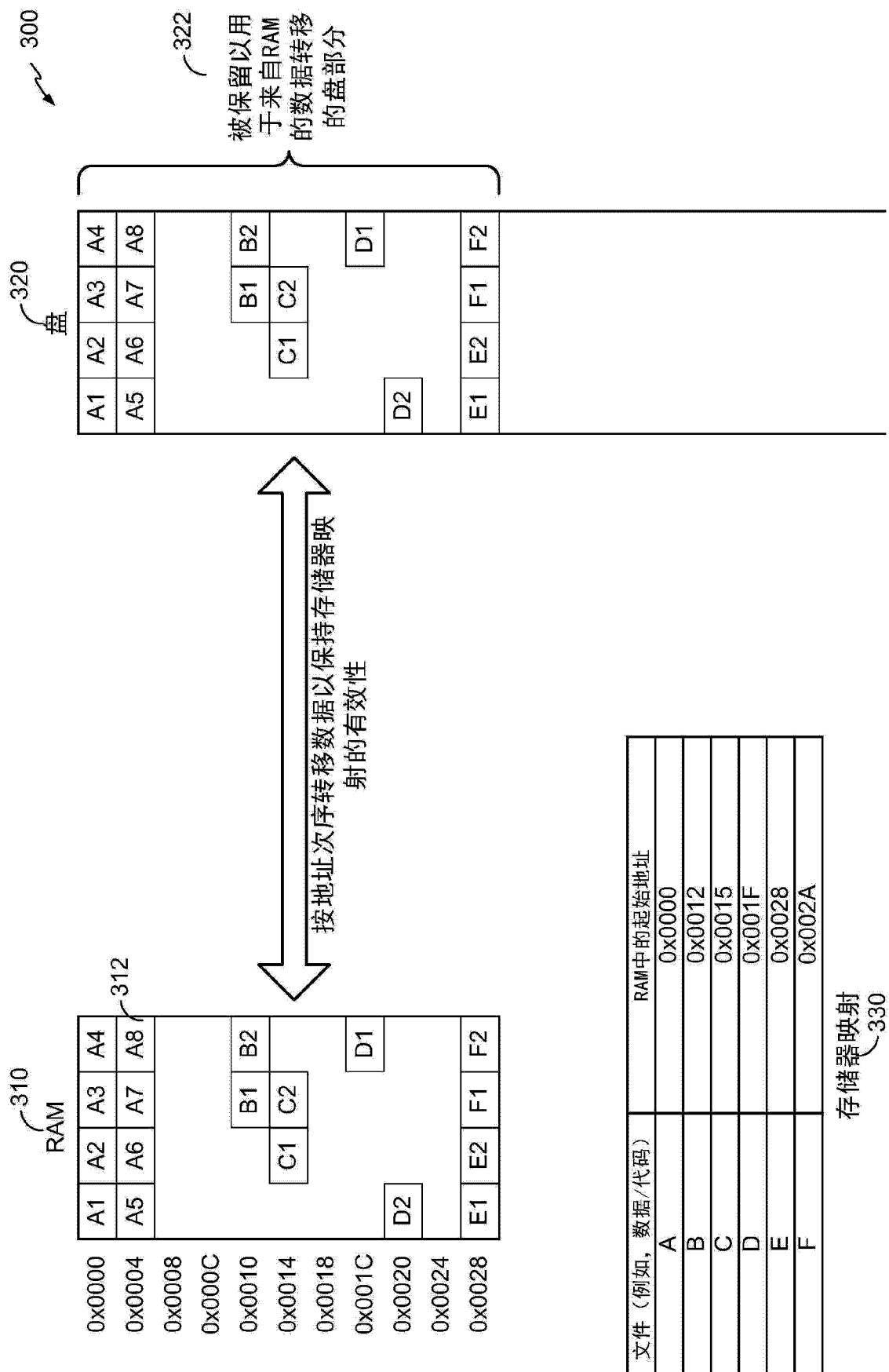
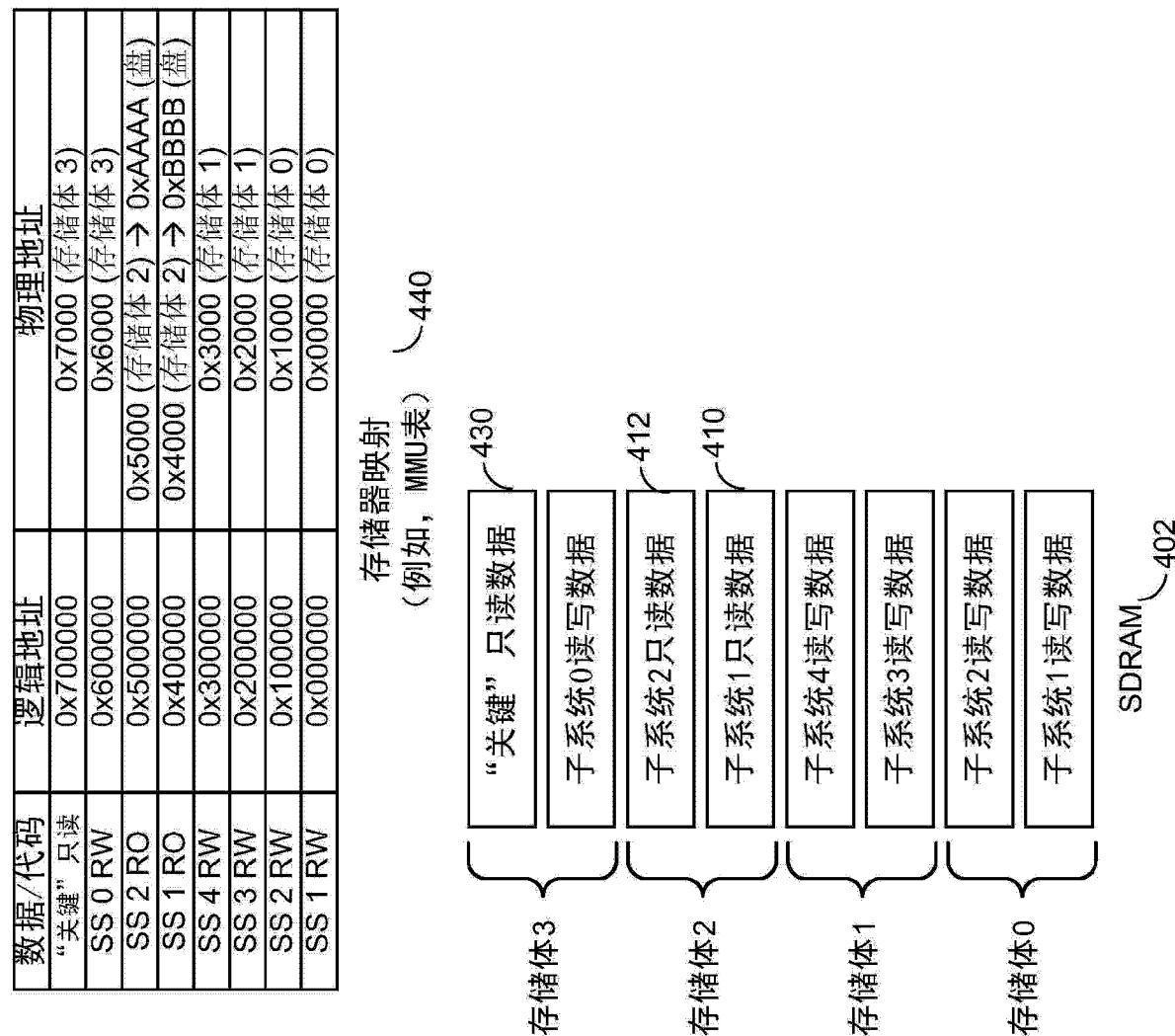


图 3



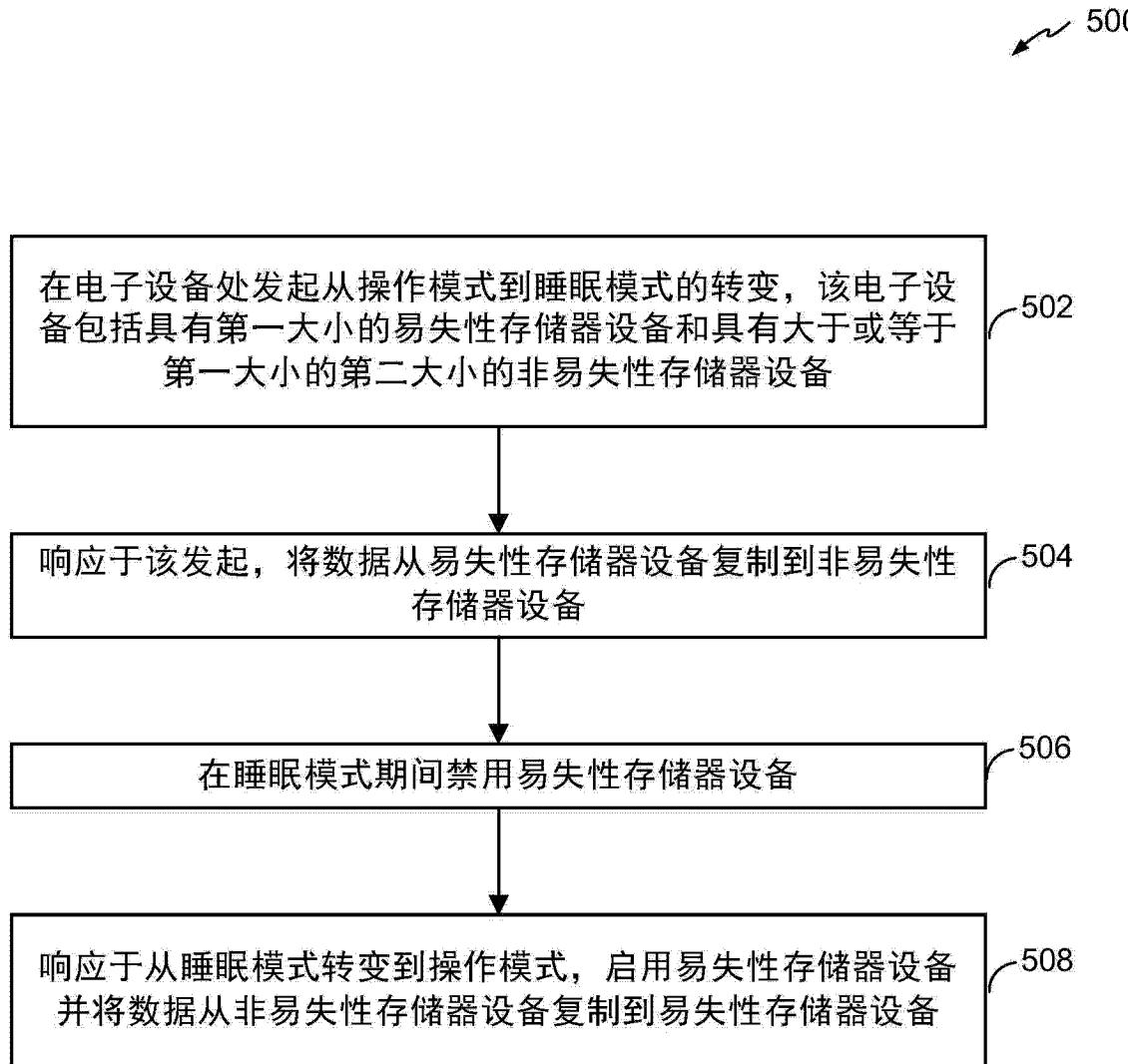


图 5

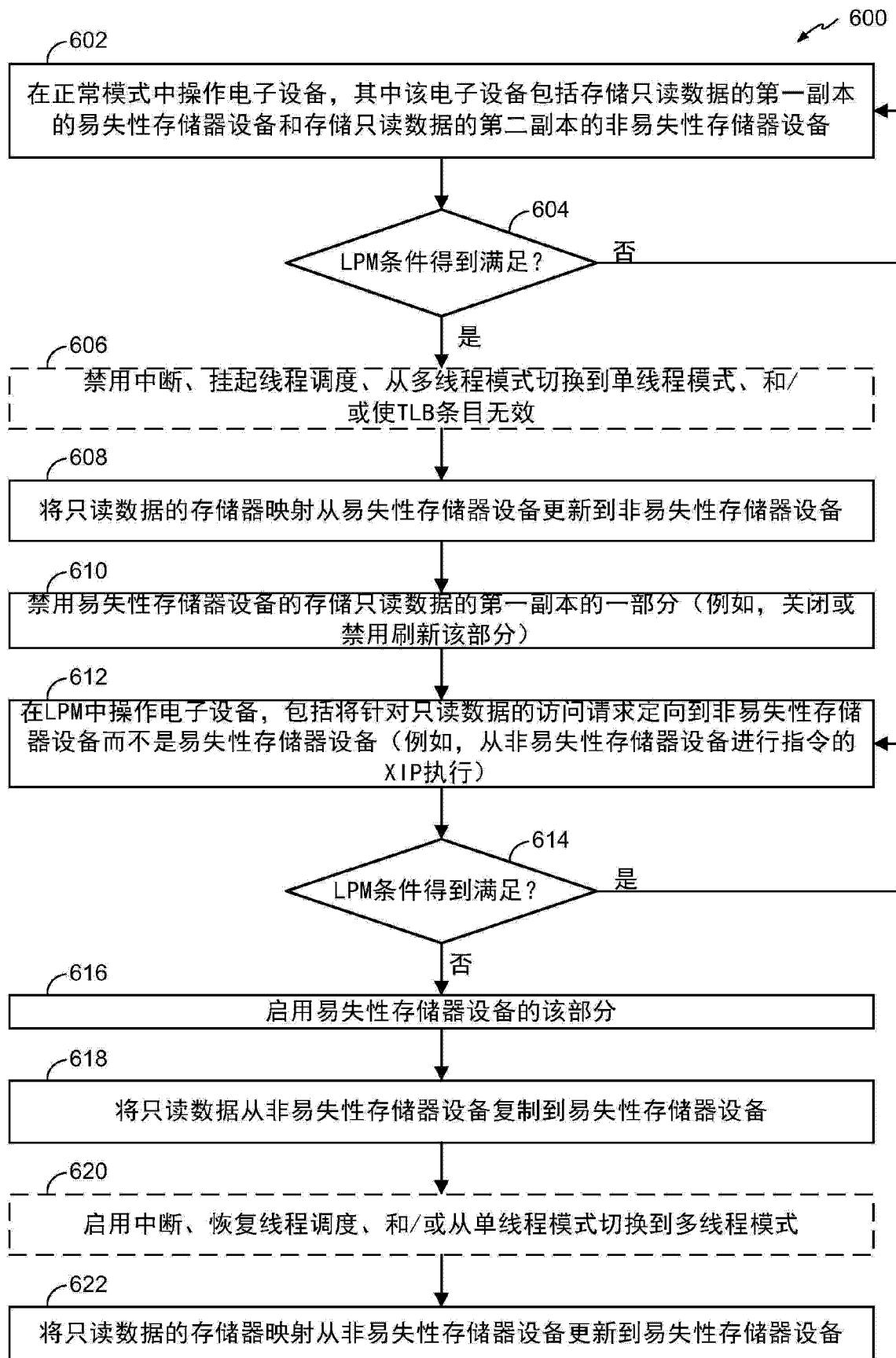


图 6

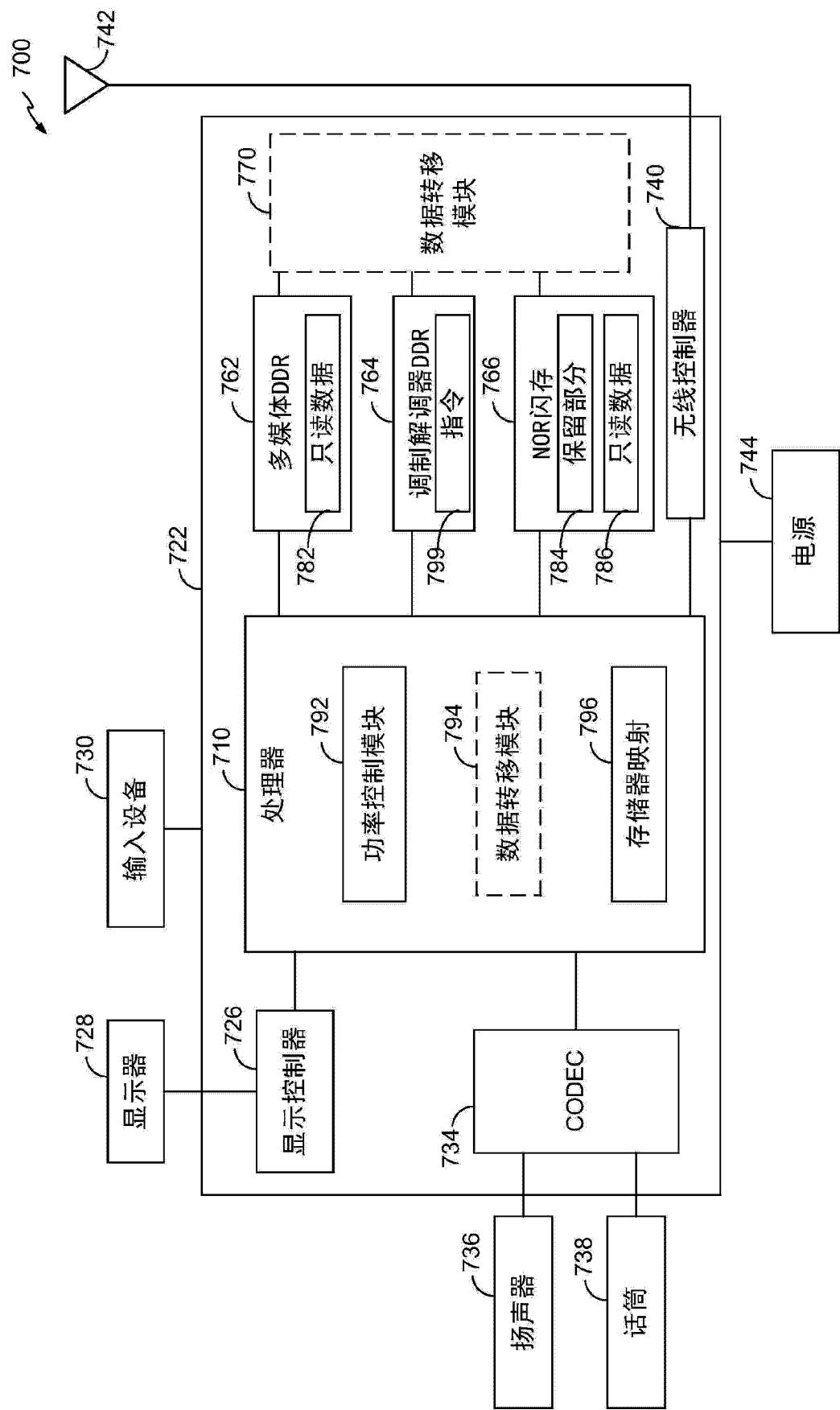


图 7