

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5762329号
(P5762329)

(45) 発行日 平成27年8月12日(2015.8.12)

(24) 登録日 平成27年6月19日(2015.6.19)

(51) Int.Cl.

F 1

H02M 7/497 (2007.01)
H02M 7/487 (2007.01)H02M 7/497
H02M 7/487

請求項の数 16 (全 18 頁)

(21) 出願番号	特願2012-23570 (P2012-23570)
(22) 出願日	平成24年2月7日 (2012.2.7)
(65) 公開番号	特開2013-162658 (P2013-162658A)
(43) 公開日	平成25年8月19日 (2013.8.19)
審査請求日	平成25年11月26日 (2013.11.26)

(73) 特許権者	000006013 三菱電機株式会社 東京都千代田区丸の内二丁目7番3号
(73) 特許権者	501137636 東芝三菱電機産業システム株式会社 東京都中央区京橋三丁目1番1号
(74) 代理人	100094916 弁理士 村上 啓吾
(74) 代理人	100073759 弁理士 大岩 増雄
(74) 代理人	100127672 弁理士 吉澤 憲治
(74) 代理人	100088199 弁理士 竹中 岳生

最終頁に続く

(54) 【発明の名称】電力変換装置

(57) 【特許請求の範囲】

【請求項 1】

多相交流の入力端子と多相交流の出力端子との間で電力変換を行う電力変換装置であって、

前記入力端子に接続された1次巻線と複数の互いに絶縁された単相オーブン巻線からなる2次巻線とを備えた変圧器と、スイッチング素子を備え入力端が前記各単相オーブン巻線に接続され出力端が互いに直列にして各相の前記出力端子に接続され单相交流 / 单相交流の変換を行う複数の変換器セルと、前記スイッチング素子のオン/オフを制御する制御手段とを備え、

前記各変換器セルは、前記入力端からの单相交流電圧を3レベル以上の直流電圧に変換してキャパシタ直列体に出力するコンバータと、前記キャパシタ直列体からの直流電圧を单相交流電圧に変換して前記出力端に出力するインバータとを備え、

前記各相の前記変換器セルの前記入力端は、前記変圧器を介して前記各相の前記入力端子に対して互いに並列に接続されるようにしたことを特徴とする電力変換装置。

【請求項 2】

前記制御手段は、前記各変換器セルの前記キャパシタ直列体の電圧である直流母線電圧を所定の電圧に制御する母線電圧制御手段を備えたことを特徴とする請求項1記載の電力変換装置。

【請求項 3】

多相交流の入力端子と多相交流の出力端子との間で電力変換を行う電力変換装置であって

10

20

前記入力端子に接続された1次巻線と複数の互いに絶縁された単相オープン巻線からなる2次巻線とを備えた変圧器と、スイッチング素子を備え入力端が前記各単相オープン巻線に接続され出力端が互いに直列にして各相の前記出力端子に接続され单相交流／单相交流の変換を行う複数の変換器セルと、前記スイッチング素子のオン／オフを制御する制御手段とを備え、

前記各変換器セルは、前記入力端からの单相交流電圧を3レベル以上の直流電圧に変換してキャパシタ直列体に出力するコンバータと、前記キャパシタ直列体からの直流電圧を单相交流電圧に変換して前記出力端に出力するインバータとを備え、

前記制御手段は、前記各変換器セルの前記キャパシタ直列体の電圧である直流母線電圧を所定の電圧に制御する母線電圧制御手段を備え、

前記母線電圧制御手段は、前記出力端子の互いに異なる相に接続された前記変換器セルにおける前記直流母線電圧の前記互いに異なる相にわたる平均値が所定の母線電圧指令値となるよう前記変圧器の1次巻線の入力電流有効成分を制御する平均電圧制御手段を備えたことを特徴とする電力変換装置。

【請求項4】

前記母線電圧制御手段は、前記出力端子の互いに異なる相に接続された前記変換器セルにおける前記直流母線電圧が互いに均一にバランスするよう前記出力端子の互いに異なる相に接続された前記変換器セルのインバータの電圧指令値を制御する相間バランス制御手段を備えたことを特徴とする請求項3記載の電力変換装置。

【請求項5】

前記母線電圧制御手段は、前記出力端子の各相毎に互いに直列に接続された複数台の前記変換器セルにおける前記直流母線電圧が互いに均一にバランスするよう前記複数台の前記各変換器セルのインバータの電圧指令値を制御する相内バランス制御手段を備えたことを特徴とする請求項3または請求項4に記載の電力変換装置。

【請求項6】

前記キャパシタ直列体を互いに直列に接続された正極側キャパシタと負極側キャパシタとで構成し、前記変換器セルの前記直流母線電圧を前記正極側キャパシタに印加される正極側直流母線電圧と前記負極側キャパシタに印加される負極側直流母線電圧とで構成し、

前記母線電圧制御手段は、前記各変換器セルにおいて、前記正極側直流母線電圧と前記負極側直流母線電圧とが互いに均一にバランスするよう前記コンバータおよびまたは前記インバータを構成する前記スイッチング素子への電圧指令値を制御するセル内バランス制御手段を備えたことを特徴とする請求項3から請求項5のいずれか1項に記載の電力変換装置。

【請求項7】

前記制御手段は、前記入力端子への入力電流およびまたは前記出力端子からの出力電圧に含まれる高調波成分が低減するよう前記出力端子の各相毎に互いに直列に接続された複数台の前記変換器セルにおける前記コンバータおよびまたは前記インバータを構成するスイッチング素子をスイッチングするタイミングを前記複数台の前記変換器セルで互いにシフトさせるよう制御することを特徴とする請求項1から請求項6のいずれか1項に記載の電力変換装置。

【請求項8】

前記制御手段は、キャリア信号を使用してパルス幅変調制御を行う変調手段を備え、前記変調手段は、前記キャリア信号の位相を前記複数台の前記変換器セルで互いにシフトさせることにより、前記スイッチング素子をスイッチングするタイミングを前記複数台の前記変換器セルで互いにシフトさせるようにしたことを特徴とする請求項7記載の電力変換装置。

【請求項9】

前記変圧器は、それぞれの前記1次巻線が、前記入力端子に互いに並列に接続された複数台の変圧器でなることを特徴とする請求項1から請求項8のいずれか1項に記載の電力変

10

20

30

40

50

換装置。

【請求項 1 0】

前記変圧器は、1つの相の前記1次巻線に対して複数の前記2次巻線を備えたことを特徴とする請求項 1 から請求項 8 のいずれか 1 項に記載の電力変換装置。

【請求項 1 1】

前記入力端子の多相交流と前記出力端子の多相交流との相数が互いに同一であり、その出力端を互いに直列にして前記出力端子に接続された複数台の前記変換器セルの前記入力端が、当該出力端が接続される前記出力端子の相と同一の相の前記入力端子に前記変圧器を介して互いに並列に接続されていることを特徴とする請求項 1 から請求項 1 0 のいずれか 1 項に記載の電力変換装置。

10

【請求項 1 2】

前記多相交流は三相交流であり、前記変圧器の1次巻線は、三相のスター結線であることを特徴とする請求項 1 から請求項 1 1 のいずれか 1 項に記載の電力変換装置。

【請求項 1 3】

前記変圧器の鉄心は、4脚以上の鉄心で構成されることを特徴とする請求項 1 2 記載の電力変換装置。

【請求項 1 4】

前記各変換器セルの前記コンバータまたは前記インバータを構成する前記スイッチング素子およびダイオードを含む一群の半導体素子を1つのモジュールに収納する構成としたことを特徴とする請求項 1 から請求項 1 3 のいずれか 1 項に記載の電力変換装置。

20

【請求項 1 5】

前記各変換器セルの前記コンバータまたは前記インバータを構成する前記スイッチング素子およびダイオードのうちの少なくともいずれか一方は、珪素に比べてバンドギャップが大きいワイドバンドギャップ半導体材料により形成されていることを特徴とする請求項 1 から請求項 1 4 のいずれか 1 項に記載の電力変換装置。

【請求項 1 6】

前記ワイドバンドギャップ半導体材料は、炭化珪素、窒化ガリウム系材料またはダイヤモンドであることを特徴とする請求項 1 5 記載の電力変換装置。

【発明の詳細な説明】

【技術分野】

30

【0 0 0 1】

本発明は、交流電力を交流電力に変換する電力変換装置に関するもので、例えば、モータを可变速に駆動する装置に適用されるものに関する。

【背景技術】

【0 0 0 2】

図 1 7 に、従来の第 1 の電力変換装置の回路構成の一例を示す。図 1 7 の電力変換装置は、出力端子に接続されたモータへの高圧の出力電圧を得る目的で、各交流端子が直列に接続された複数台の単相変換器を有する。これら複数台の単相変換器に電力を供給する目的で、複数の巻線を有する変圧器と複数台のダイオード整流器によって、互いに絶縁された複数の直流電源を生成し、前記単相変換器の直流部に各々接続される。また、入力側の高調波電流を抑制する目的で、前記変圧器は、互いに位相をずらした複数の巻線 3 ~ 1 1 を備えた変圧器（移相変圧器）になっている（例えば、特許文献 1 参照）。

40

【0 0 0 3】

一方、図 1 8 に、従来の第 2 の電力変換装置の回路構成の一例を示す。図 1 8 の電力変換装置は、共通の直流電圧をもつ複数台の三相変換器と三相変圧器を用いて多重化し、変圧器の2次巻線をオープン巻線として直列に接続した回路構成である（例えば、特許文献 2 参照）。

【0 0 0 4】

更に、図 1 9 に、従来の第 3 の電力変換装置の回路構成の一例を示す。図 1 9 の電力変換装置は、単相変圧器の1次側を他の単相変圧器と多直列に接続して、その先を入力端子

50

に接続し、前記単相変圧器の2次側巻線には、各々、図20のような2レベルの電圧出力が可能なレグから構成された単相フルブリッジのコンバータ／インバータを有する変換器セルを接続する。インバータの交流端子は他のインバータの交流端子と多直列に接続される（例えば、特許文献3参照）。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】米国特許第5,625,545号公報（図1）

【特許文献2】特許第3019655号公報（図1）

【特許文献3】特開2009-106081号公報（図1、図2）

10

【発明の概要】

【発明が解決しようとする課題】

【0006】

図17の第1の電力変換装置においては、入力側の高調波電流を抑制する目的で、互いに位相をずらした複数の巻線を備えた変圧器（移相変圧器）が必要となる。この種の変圧器は、構造が複雑であるが故に、大型、高コストという課題が存在する。また、ダイオード整流器により電力フローが一方向に制限されるという短所もある。

【0007】

また、図18の第2の電力変換装置においては、出力側に変圧器を用いているが故に、出力側にモータなどの電圧変化が要求される負荷が接続される場合には、変圧器の磁気飽和を懸念して運転が制限されることが想定される。具体的には、低周波数の電圧を出力できないことが考えられる。また、共通の直流電源を生成するには、ダイオード整流器やスイッチング素子を使用した自励式コンバータなどの構成が検討されるが、高压電源から直流電源を生成する場合には、追加の変圧器、特に高調波を低減する目的では移相変圧器が必要になるなどの課題が想定される。

20

【0008】

更に、図19の第3の電力変換装置においては、自励式のコンバータを用いるので、双方向の電力フローが可能であるが、単相変圧器を用いているので、変圧器の台数が多くなる。また、単相変圧器を直接直列に接続しているため、コンバータが電圧を出力していない場合は、変圧器の1次側電圧が適切に分圧されない可能性がある。特許文献3には、単相変圧器の代わりに5脚鉄心の三相変圧器を使用するとの記載もある。

30

但し、5脚鉄心を用いたとしても、巻線を施さない4脚目および5脚目の鉄心断面積は有限であるので、磁気飽和を考慮しない制御を行うと、磁気飽和を生じることが懸念される。磁気飽和を防止しながら、入力電流や出力電圧、各変換器セルの直流母線電圧を制御する手段が公知ではないため、信頼性が懸念される。更には、変換器セルに2レベルの電圧出力が可能なレグを用いているため、1セルあたりの出力電圧が小さく、変換器セルの台数や変圧器の台数が多くなるという欠点もある。

【0009】

本発明は、以上のような課題を解決するためになされたもので、構造が複雑な移相変圧器を必要とすることなく、変圧器台数の増加を抑制しながら、回生動作も可能で、信頼性が高い、小型、軽量、低成本の電力変換装置を得ることを目的とする。

40

【課題を解決するための手段】

【0010】

本発明に係る電力変換装置は、多相交流の入力端子と多相交流の出力端子との間で電力変換を行う電力変換装置であって、入力端子に接続された1次巻線と複数の互いに絶縁された単相オーブン巻線からなる2次巻線とを備えた変圧器と、スイッチング素子を備え入力端が各単相オーブン巻線に接続され出力端が互いに直列にして各相の出力端子に接続され单相交流／单相交流の変換を行う複数の変換器セルと、スイッチング素子のオン／オフを制御する制御手段とを備え、前記各変換器セルは、入力端からの单相交流電圧を3レベル以上の直流電圧に変換してキャパシタ直列体に出力するコンバータと、キャパシタ直列

50

体からの直流電圧を単相交流電圧に変換して出力端に出力するインバータとを備え、各相の変換器セルの入力端は、変圧器を介して各相の入力端子に対して互いに並列に接続されるようにしたものである。

また、制御手段は、各変換器セルのキャパシタ直列体の電圧である直流母線電圧を所定の電圧に制御する母線電圧制御手段を備え、

母線電圧制御手段は、出力端子の互いに異なる相に接続された変換器セルにおける直流母線電圧の互いに異なる相にわたる平均値が所定の母線電圧指令値となるよう変圧器の1次巻線の入力電流有効成分を制御する平均電圧制御手段を備えたものである。

【発明の効果】

【0011】

10

以上のように、本発明に係る電力変換装置は、変圧器が、1次巻線と単相オープン巻線の2次巻線とからなる巻線数の少ない簡便軽量な構造のものでかつ少ない台数で済み、変換器セルは、3レベル以上の電圧変換を行うコンバータとインバータとで構成され、電圧波形の改善と高電圧仕様が可能となるので、高調波成分の発生が抑制されるとともに必要な台数を低減でき、小型、軽量、低コストの電力変換装置を実現することができる。

また、平均電圧制御手段を備えたものでは、各相の直流母線電圧が均等化される。

【図面の簡単な説明】

【0012】

【図1】本発明の実施の形態1における電力変換装置の主回路構成を示す回路図である。

【図2】図1の変圧器201～203の巻線構成を示す図である。

20

【図3】図1の変換器セル30U1～30W3の主回路構成を示す回路図である。

【図4】図1の制御手段601の内部構成を説明する図である。

【図5】図4の入力電流制御手段610を示すブロック図である。

【図6】図4の出力電圧制御手段620を示すブロック図である。

【図7】図4の平均電圧制御手段631を示すブロック図である。

【図8】図4の相間バランス制御手段632を示すブロック図である。

【図9】図4の相内バランス制御手段633を示すブロック図である。

【図10】図4のセル内バランス制御手段634を示すブロック図である。

【図11】図4の変調手段640を示すブロック図である。

【図12】コンバータ側の変調手段であるPWM制御器801の動作を説明するタイミングチャートである。

30

【図13】インバータ側の変調手段であるPWM制御器802の動作を説明するタイミングチャートである。

【図14】PWM制御器801、802における三角波キャリアの位相関係を説明するタイミングチャートである。

【図15】本発明の実施の形態2における電力変換装置の主回路構成を示す回路図である。

【図16】図15の変圧器211の巻線構成を示す図である。

【図17】従来の第1の電力変換装置の回路構成の一例を示す回路図である。

【図18】従来の第2の電力変換装置の回路構成の一例を示す回路図である。

40

【図19】従来の第3の電力変換装置の回路構成の一例を示す回路図である。

【図20】図19の変換器セルを示す回路図である。

【発明を実施するための形態】

【0013】

実施の形態1.

図1に、本発明の実施の形態1における電力変換装置の主回路構成の一例を示す。図1は、電力変換装置の入力端子R、S、Tに三相の電圧源101を接続し、出力端子U、V、Wに三相のモータ401を接続した例を示している。即ち、図1はモータ駆動装置として本発明を適用した例を示している。

【0014】

50

本発明の実施の形態1における電力変換装置の主回路は、変圧器 $20n$ ($n = 1, 2, 3, \dots$)と、変換器セル $30Xn$ ($X = U, V, W, \dots, n = 1, 2, 3, \dots$)で構成される。即ち、本発明では、入力端子、出力端子に印加される多相交流は三相に限られない。例えば、二相/二相の変圧器3台と変換器セル6台を備え、入力端子からの交流二相を交流三相に変換して出力端子から出力するものにも本願発明は適用可能である。また、変換器セルの直列数nも3に限られないが、この実施の形態1の図1の例では、電圧源101、モータ401は共に交流三相で、3台の変圧器201、202、203と、1相あたり3台、合計9台の変換器セル30U1、30U2、30U3、30V1、30V2、30V3、30W1、30W2、30W3を使用しているもので以下説明するものとする。また、電力変換装置内のスイッチング素子のオン/オフを制御する制御手段601を備える。

【0015】

図2(a)(b)に、変圧器 $20n$ の巻線構成の一例を示す。1次巻線は、三相のスター結線(Y結線)の巻線構造となっており、各端子は電力変換装置の入力端子R、S、Tに接続される。なお、1次巻線は、デルタ結線(△結線)を使用しても良いが、2次巻線に印加される電圧の総和が零でない場合は、デルタ結線内に循環電流が流れ、損失が増大する。よって、1次巻線はスター結線である方が望ましい。

【0016】

2次巻線は、複数の互いに絶縁された単相オープン巻線となっている。1次側の端子R、S、Tとスター結線の中性点Nとの間の電圧、即ち、R-N間、S-N間、T-N間の電圧に対応して、2次巻線には巻数比に依存した電圧がRs-Na間、Ss-Nb間、Ts-Nc間に生成される。2次巻線はオープン巻線のため、1つの2次巻線につき1つの絶縁された電圧源が生成されることになる。そのため、従来の図17の回路のように、1つの絶縁された電圧源を生成する目的で3つ以上の2次巻線を必要とすることがない。

【0017】

なお、1次巻線と2次巻線の合計の漏れインダクタンスは、後述する入力電流制御手段610を実現する目的で、5%以上の%インピーダンスに設計されることが望ましい。

即ち、%インピーダンスは電流の制御性を決定する重要な要素となる。主に電流の制御性は、%インピーダンス(変換器セルの出力側のインダクタンス成分)と、スイッチング周波数(制御できる周期)と関係し、両方とも大きい方が制御性が高い。一般的に、ターゲットとする電圧階級・容量帯(6.6kV、1MV Aなど)を考えるとスイッチング周波数がある程度制限されるので、%インピーダンスとしては、5%~10%程度が妥当である。

【0018】

また、変圧器の鉄心には3脚以上の鉄心が用いられる。3脚鉄心の脚の各々に巻線を巻回した場合、各巻線の合計電圧が零でない場合は、磁気飽和を起こす恐れがある。そのため、4脚か5脚鉄心を用いることが望ましい。但し、追加する脚(4脚目や5脚目)の有効断面積は有限であるため、後述する制御手段601において磁気飽和を起こさないように考慮する制御が必要である。

【0019】

図3(a)(b)に、変換器セル $30Xn$ の主回路構成を示す。変換器セル $30Xn$ は、3レベル以上の電圧出力が可能なレグを有する単相フルブリッジのコンバータとインバータとを有し、単相交流/単相交流の変換を行う。コンバータとインバータの直流端子は背中合わせにしてキャパシタ直列体CPCNに接続される。例として、図3は、スイッチング素子SWとそれに逆並列に接続される還流ダイオードFDとからなるアームを4直列に接続し、クランプダイオードCDによって中性点に接続される、ダイオードクランプ形3レベル変換器の回路を基本としている。

【0020】

そのダイオードクランプ形3レベル変換器は4つのレグを使用する。4つのレグの内、2つのレグは、コンバータとして動作する。

10

20

30

40

50

変換器セルの入力端である、コンバータの交流端子IN1およびIN2は、変圧器201の2次側の1つの巻線、例えば、図2の単相オープン巻線の両端Rs、Naに接続される。従って、変換器セルの入力端は、変圧器を介して各相の入力端子に対して互いに並列に接続されることになる。

【0021】

他の2つのレグは、インバータとして動作する。変換器セルの出力端である、インバータの出力端子OUT1およびOUT2は、他の変換器セルの出力端子と直列に接続されスター結線されて電力変換装置の出力端子U、V、Wに接続される。従って、変換器セルの出力端は、各相の出力端子に対して、互いに直列に接続されることになる。

そして、この互いに直列に接続される変換器セルの出力端が接続される出力端子の相と当該変換器セルの入力端が接続される入力端子の相が同一の相となる。

【0022】

レグの両端には正極側キャパシタCPと負極側キャパシタCNとの直列体が接続される。以下では、このキャパシタ直列体CPCNの両端に印加される電圧を直流母線電圧、正極側キャパシタCPに印加される電圧を正極側直流母線電圧、負極側キャパシタCNに印加される電圧を負極側直流母線電圧と定義する。

【0023】

以上のように、本発明の電力変換装置における回路構成上の利点は、自励式変換器を使用しているので、コンバータ側のスイッチング素子のオン／オフを制御して、入力側の高調波電流を抑制できるため、構造が複雑、大型、高コストとなる移相変圧器が不要であること、変圧器の2次巻線に単相オープン巻線を使用しているため、少ない巻線数で多くの互いに絶縁された電圧源を確保できること、変換器セルに3レベルの電圧出力が可能なレグを用いて高電圧化を図れるため、セル数を削減でき、更に、変圧器の2次巻線の数も少なくできること、などがある。

【0024】

特に、3レベルの電圧出力が可能なレグを用いることにより、2レベルの電圧出力が可能なレグを用いた場合と比較して、変換器セル数を半分に低減できるというメリットがある。変換器セル数が半分ということは、必要な絶縁電源の数が半分になるため、変圧器の巻線の数も半分に低減できる。更に、3レベルの電圧出力が可能なレグを用いることで、出力される電圧、あるいは電流の高調波成分も低減される。この高調波成分の低減は、本発明の回路構成に更なる利点をもたらす。それは、変圧器に印加される高調波電圧、流れる高調波電流が低減されることにより、変圧器の損失が低減される点にある。それ故に、変圧器をさらに軽量化、小型化でき、省エネルギー化にも寄与する。

【0025】

また、近年、3レベルの電圧出力が可能なレグ、即ち、4つのスイッチング素子SW、還流ダイオードFDおよび2つのクランプダイオードCDからなるレグを含む一群の半導体素子を1つのモジュールに収納したものが出現してきており、3レベルの電圧出力が可能なレグとなっても、1つの変換器セルは、2レベルのそれと大差ないサイズとなる。即ち、変換器セルの数が減少した分だけ、変換器セル全体の体積、重量、コストを低減することができる。

【0026】

次に、制御手段601について説明する。制御手段601は、入力端子に流れる電流を理想的な正弦波電流に近づけること（高調波を低減すること）、モータ401を所望の回転数あるいはトルクに制御すること、直流母線電圧を適正な値に制御し半導体素子の過電圧破壊を防止すること、の3点が主目的であり、電力変換装置の入力端子を流れる電流、あるいは変換器セルを流れる電流、電力変換装置の入力端子の電圧、変換器セルの直流母線電圧（正極側直流母線電圧、負極側直流母線電圧、両者の合計電圧の3つの電圧）などのセンサ検出値502（図2参照）を用いて、最終的には変換器セルのスイッチング素子のオン／オフを制御する制御信号501を導出する。

【0027】

10

20

30

40

50

制御手段 601 の内部構成を図 4 に示す。制御手段 601 は、入力電流制御手段 610 、出力電圧制御手段 620 、母線電圧制御手段 630 、変調手段 640 の 4 つに大別され、更に、母線電圧制御手段 630 は、平均電圧制御手段 631 、相間バランス制御手段 632 、相内バランス制御手段 633 、セル内バランス制御手段 634 の 4 つが含まれる。

【0028】

入力電流制御手段 610 は、コンバータ側の制御に反映され、出力電圧制御手段 620 は、インバータ側の制御に反映され、母線電圧制御手段 630 の内、平均電圧制御手段 631 は、コンバータ側の制御に反映され、相間バランス制御手段 632 は、インバータ側の制御に反映され、相内バランス制御手段 633 は、インバータ側の制御に反映され、セル内バランス制御手段 634 は、コンバータ側およびインバータ側の両方の制御、もしくはいずれか一方の制御に反映される。変調手段 640 は、最終的にコンバータ側およびインバータ側のスイッチング素子の制御に反映される。

【0029】

制御手段 601 の詳細な説明の前に、各変数について定義する。先ず、入力端子の電圧（電源電圧）を V_r 、 V_s 、 V_t とし、入力端子に流れる電流を I_r 、 I_s 、 I_t とする。変圧器の 2 次側に流れる電流を I_{Rsn} 、 I_{Ssn} 、 I_{Tsn} とする。なお、 n は、変圧器 201 、 202 、 203 の順に対応して、 $n = 1$ 、 2 、 3 とする。変換器セル $30Xn$ の直流母線電圧を V_{dcXn} とする。 X は、 U 、 V 、 W のいずれか、 n は 1 、 2 、 3 のいずれかである。

【0030】

また、変換器セル $30Xn$ のコンバータ側の電圧指令値を V_{CXn*} とし、図 3 (b) に矢印を付して示すように、その内、正極側のスイッチング素子への電圧指令値を V_{CXnP*} 、負極側のスイッチング素子への電圧指令値を V_{CXnN*} とする。同様に、インバータ側の電圧指令値を V_{IXn*} とし、その内、正極側のスイッチング素子への電圧指令値を V_{IXnP*} 、負極側のスイッチング素子への電圧指令値を V_{IXnN*} とする。

【0031】

入力電流制御手段 610 の一例を示した制御ブロック図を図 5 に示す。入力電流制御手段 610 の主目的は、入力端子 R 、 S 、 T 、あるいは変圧器の 2 次側に流れる電流 I_{Rsn} 、 I_{Ssn} 、 I_{Tsn} を電流指令値に追従させることである。入力電流制御手段 610 は、1 台の変圧器に接続されている 3 台の変換器セルを 1 セットとし、他のセットとは独立に制御を行う。

【0032】

先ず、変換器セルの入力電流 I_{Rsn} 、 I_{Ssn} 、 I_{Tsn} を検出する。それらに電源位相 α を用いて d-q 変換を施し、d 軸電流 I_{dn} と q 軸電流 I_{qn} を導出する。なお、電源位相 α および d-q 変換により、電源電圧が三相平衡時に d 軸電流が無効電流（無効電力）に相当し、q 軸電流が有効電流（有効電力）に相当する場合を想定して、以下を説明する。得られた I_{dn} 、 I_{dq} と、それぞれの電流指令値 I_{dn*} 、 I_{qn*} との偏差を計算し、制御器 $Gc(s)$ に与える。制御器 $Gc(s)$ には、 PI 制御などが適用可能である。ここで、 I_{dn*} は、無効電流に相当する指令値であるので、力率が略 1 となるよう $I_{dn*} = 0$ とし、 I_{qn*} は、有効電流に相当するので、後述する平均電圧制御手段 631 によって導出する。

【0033】

制御器 $Gc(s)$ の出力に、フィードフォワード量として電源電圧の d 軸電圧 V_{ds} と q 軸電圧 V_{qs} を考慮する。なお、 V_{ds} および V_{qs} は、電源電圧 V_r 、 V_s 、 V_t に d-q 変換を施し、変圧器の巻数比 TR を乗じたものである。その後、逆 d-q 変換を施し、変換器セルのコンバータ側の電圧指令値 V_{CUn*} 、 V_{CVn*} 、 V_{CWn*} を得る。なお、コンバータ側には変圧器が接続されるため、磁気飽和を防止する目的で零相電圧を出力しないようにする必要がある。あるいは、 I_{Rsn} 、 I_{Ssn} 、 I_{Tsn} の総和により導出される零相電流を零にするように制御し、磁気飽和を防止してもよい。

【0034】

10

20

30

40

50

上記は一例であり、d 軸、q 軸の電流を干渉しないように非干渉電流制御などの公知な手法を組み込むことも可能である。また、d q 変換ではなく P Q 変換を用いて、より厳格に有効電力 P と無効電力 Q とを区別して制御することも可能である。

【 0 0 3 5 】

次に、出力電圧制御手段 6 2 0 の一例を示した制御ブロック図を図 6 に示す。図 6 では、公知のモータ制御技術（例えば、V / f 一定制御や、ベクトル制御、ダイレクトトルク制御など）を用いて、各相のインバータ側の合計電圧指令値 V_{IU^*} 、 V_{IV^*} 、 V_{IW^*} を得る。更に、これらの電圧指令値に 3 倍の出力周波数の零相電圧成分 V_{z^*} を加算して電圧利用率を向上させる。

この方式自体は公知であるので、詳細は省略するが、インバータ側の各相の波高値の部分の振幅が小さくなるように共通の零相電圧 V_{z^*} を加算する方式である。この加算で電圧波形に歪みが生じるが、歪み波形の原因は零相電圧であるので、3 相 3 線で負荷に供給される場合、負荷にはこの歪み波形を取り除いた綺麗な正弦波のみが電圧として供給される。

【 0 0 3 6 】

なお、コンバータ側にこの方式を適用しないのは、コンバータ側には変圧器が接続されているので、零相電圧を加算して出力すると三相合計して零にならない磁束が変圧器に発生し、変圧器の 4 脚目や 5 脚目の鉄心を大きくする必要があり不利となるからである。

【 0 0 3 7 】

その後、後述する相間バランス制御手段 6 3 2 によって決定される零相電圧指令値 V_{zb^*} を加算し、それを 1 相あたりのセル台数 (= 3) で除することでインバータ側の 1 セルあたりの電圧指令値の仮決め値として $V_{IU^{**}}$ 、 $V_{IV^{**}}$ 、 $V_{IW^{**}}$ を出力する。

【 0 0 3 8 】

母線電圧制御手段 6 3 0 は、平均電圧制御手段 6 3 1、相間バランス制御手段 6 3 2、相内バランス制御手段 6 3 3、セル内バランス制御手段 6 3 4 の 4 つの制御手段により、各変換器セルの直流母線電圧を所定の電圧に制御する。

【 0 0 3 9 】

平均電圧制御手段 6 3 1 の一例を示した制御ブロック図を図 7 に示す。平均電圧制御手段 6 3 1 は、1 台の変圧器に接続される 3 台の変換器セルの直流母線電圧 V_{dcUn} 、 V_{dcVn} 、 V_{dcWn} の平均値、即ち、U、V、W 三相にわたる平均値 V_{dcAVGn} を所定の母線電圧指令値 V_{dc^*} に追従させるように、変圧器の 1 次巻線の入力電流有効成分に相当する q 軸電流指令値 I_{qn^*} を決定する。

具体的には、 V_{dcAVGn} と V_{dc^*} との偏差を計算し、制御器 $Gv(s)$ に与えて I_{qn^*} を計算する。制御器 $Gv(s)$ には、P I 制御器などを用いることができる。 I_{qn^*} は、有効電力に相当する電流であるので、 V_{dcAVGn} を V_{dc^*} に追従させることができ可能である。なお、前述の通り、入力電流制御手段 6 1 0 に P Q 変換を用いた場合は、有効電力の指令値 P^* を調整する。

【 0 0 4 0 】

変換器セルの接続に関して、インバータ側で直列接続される変換器セル同士が、コンバータ側で変圧器を介して並列接続され、これら互いに直列、並列に接続される変換器セル同士は、いずれも同じ相に接続される。そして、平均電圧制御手段 6 3 1 は、変圧器 1 台に接続される変換器セル 3 台を 1 セットとして制御を行う。この結果、直流母線電圧の平均値 V_{dcAVGn} を求める場合に、各々の直流母線電圧に生じる電圧振動がキャンセルされる。

【 0 0 4 1 】

即ち、例えば、一般的に単相電圧を出力している場合は、その 2 倍の周波数で出力電圧が振動する。よって、直流母線電圧も 2 倍の周波数で振動する。 V_{dcUn} と V_{dcVn} と V_{dcWn} は、それぞれその振動位相が 120° ずつ異なるため、3 相の平均値 V_{dcAVGn} ではキャンセルされて 2 倍の周波数の振動成分は零となる。それ故、平均電圧制

10

20

30

40

50

御手段 631 をより容易に実現できる。

【0042】

次に、相間バランス制御手段 632 の一例を示した制御ブロック図を図 8 に示す。相間バランス制御手段 632 は、各相のインバータ側の電圧指令値に重畠する零相電圧 V_{zb}^* を調整することにより（先の図 6 参照）、各相の平均電圧 V_{dcUAVG} ($V_{dcU1} \sim 3$ の平均値)、 V_{dcVAVG} ($V_{dcV1} \sim 3$ の平均値)、 V_{dcWAVG} ($V_{dcW1} \sim 3$ の平均値) を互いに均一にバランスさせる。

【0043】

具体的には、各相の平均電圧 V_{dcUAVG} 、 V_{dcVAVG} 、 V_{dcWAVG} について、全体の平均電圧 V_{dcAVG} との偏差をそれぞれ計算し、それに LPF (Low-Pass Filter) を介して、制御器 $G_p(s)$ に与え、その後、インバータ側の電圧指令値 V_{IU}^* 、 V_{IV}^* 、 V_{IW}^* との積を各相で計算し、その結果を合計して零相電圧指令値 V_{zb}^* を得る。LPF を施す理由は、前述の通り、直流母線電圧に生じる出力周波数の 2 倍の周波数成分を除去するためである。なお、制御器 $G_p(s)$ には PI 制御器などを用いることができる。

【0044】

このように制御を行うと、モータ力行時には、直流母線電圧の平均値が低下した相の電圧が小さくなるので、その相の出力電力が小さくなり、当該相の直流母線電圧が回復し、結果的に、全ての相の母線電圧平均値がバランスする。なお、モータ回生時には、制御器 $G_p(s)$ の極性を反転させることで対応できる。

10

【0045】

次に、相内バランス制御手段 633 の一例を示した制御ブロック図を図 9 に示す。相内バランス制御手段 633 は、相内のインバータの出力電圧分担を調整することで、相内の直流母線電圧を互いに均一にバランスさせる。具体的には、自身の直流母線電圧 $V_{dcX1} \sim 3$ と、相内の母線電圧平均値 V_{dcXAVG} との偏差をそれぞれ計算し、それを制御器 $G_b(s)$ に与える。その結果は、出力電圧分担の調整比率と等価であり、先の図 6 (出力電圧制御手段 620) で仮決めした電圧指令値 V_{IX}^{**} を乗じて、調整幅を導出する。その後、 V_{IX}^{**} に加算して、最終的な電圧指令値 V_{IX1}^* 、 V_{IX2}^* 、 V_{IX3}^* を導出する。

【0046】

20

以上のように制御を行うことで、モータ力行時には、母線電圧が相対的に小さい変換器セルのインバータの出力電圧が小さくなるため、出力電力を抑制でき、結果的に相内の直流母線電圧をバランスさせることができる。モータ回生時には、制御器 $G_b(s)$ の極性を反転させることで対応できる。

【0047】

次に、セル内バランス制御手段 634 の一例を図 10 に示す。セル内バランス制御手段 634 は、正極側レグと負極側レグの電圧比率を調整することで、正極側直流母線電圧と負極側直流母線電圧とを互いに均一にバランスさせるもので、コンバータ側、インバータ側のどちら一方または双方に反映させることで実現できる。

【0048】

30

先ず、図 10 (a) により、コンバータ側に関して説明する。コンバータの電圧指令値 V_{CXn}^* に $1/2$ を乗じて、正極側レグの電圧指令値 V_{XnP}^* と、更に、 -1 を乗じた負極側レグの電圧指令値 V_{XnN}^* を算出する。また、 V_{dcXnN} と V_{dcXnP} との偏差を計算し、制御器 $G_{CZ}(s)$ に与えて、 V_{XnCz}^* を算出する。その後、 V_{XnCz}^* を V_{XnP}^* 、 V_{XnN}^* にそれぞれ加算し、最終的な正極レグの電圧指令値 V_{CXnP}^* と、負極レグの電圧指令値 V_{CXnN}^* を算出する。

【0049】

以上のように制御を行うと、モータ力行時（即ち、電力はコンバータに入力される状態のとき）には、電圧が低いキャパシタ側の電圧指令値が増加し、正極側および負極側の直流母線電圧をバランスさせることができる。逆に、モータ回生時には、制御器 $G_{CZ}(s)$

40

50

)の極性を判定させることで対応できる。

【0050】

図10(b)に示すインバータ側に関しても基本原理は同等である。但し、モータ力行時には、インバータは電力を出力しているので、制御器Giz(s)で計算する V_{XnI}
Z*を正極、負極レグの指令値から引くことで、最終的な電圧指令値 $V_{IXnP}*$ 、 $V_{IXnN}*$ を計算する。モータ回生時には、制御器Giz(s)の極性を反転させて対応する。

【0051】

最後に、変調手段640は、上述した各制御手段によって導出された、コンバータ側の電圧指令値 $V_{CXnP}*$ 、 $V_{CXnN}*$ 、および、インバータ側の電圧指令値 $V_{IXnP}*$ 、 $V_{IXnN}*$ を適切に出力できるように、パルス幅変調(PWM)を行い、各スイッチング素子のオン／オフを制御するゲート信号を導出する。図11(a)(b)は、この変調手段640の一例を示しており、各々の電圧指令値をPWM制御器801(コンバータ側)あるいはPWM制御器802(インバータ側)に与え、更に、それぞれに、立ち上がりに遅延を持たせるようにデッドタイム処理を施し、スイッチング素子のオン／オフを制御するゲート信号を出力する。
10

【0052】

3レベル変換回路の1つのレグに注目した場合、その変調手段は様々な公知例があり、本発明ではその具体的な変調手段は限定しない。本発明における変調手段640が意図するところは、正極側レグと負極側レグとでスイッチングのタイミングが極力重ならないようにし、かつ変圧器を介して並列接続されるコンバータのスイッチングのタイミングが極力重ならないようにし、かつ直列接続されるインバータの各々のスイッチングのタイミングが極力重ならないようにして、高調波成分の少ない入力電流や出力電圧を得ることである。
20

【0053】

以下では、1つのレグに対して、正電圧出力用と負電圧出力用の2つの三角波キャリア1組を用いて変調を行う場合を例に説明する。

先ず、コンバータ側のレグに関しては、図12に示すように、三角波キャリアCarCPn、CarCNnと、正極側レグの電圧指令値 $V_{CXnP}*$ 、負極側レグの電圧指令値 $V_{CXnN}*$ とをそれぞれ比較する。CarCPnとCarCNnは同一の位相であり、CarCPnの振幅は、該当する変換器セルの正極側キャパシタCPの両端電圧に相当し、CarCNnの振幅は、負極側キャパシタCNの両端電圧に相当する。
30

【0054】

コンバータ側の正極側レグのゲート信号を正極の直流端子側のスイッチング素子から、GXnCP1、GXnCP2、GXnCP3、GXnCP4、負極側レグのゲート信号を正極の直流端子側のスイッチング素子から、GXnCN1、GXnCN2、GXnCN3、GXnCN4とすると、CarCPnと $V_{CXnP}*$ との大小関係からGXnCP1とGXnCP3を、CarCNnと $V_{CXnN}*$ との大小関係からGXnCP2とGXnCP4を、CarCPnと $V_{CXnN}*$ との大小関係からGXnCN1とGXnCN3を、CarCNnと $V_{CXnP}*$ との大小関係からGXnCN2とGXnCN4を決定する。
40

【0055】

三角波キャリアよりも電圧指令値が大きい場合に、正極側スイッチング素子をオン、負極側スイッチング素子をオフさせ、大小関係が逆の場合は、オン／オフを逆にする。そして最後にそれぞれのゲート信号の立ち上がりを遅延させるようにデッドタイム処理を施し、最終的なゲート信号を決定する。デッドタイム処理に関しては公知であるので説明は省略する。

【0056】

同様に、インバータ側のレグに関しては、図13に示すように、三角波キャリアCarIPn、CarINnと、正極側レグの電圧指令値 $V_{IXnP}*$ 、負極側レグの電圧指令値 $V_{IXnN}*$ とをそれぞれ比較する。CarIPnとCarINnは同一の位相あり
50

、CarIPnの振幅は、該当する変換器セルの正極側キャパシタCPの両端電圧に相当し、CarINnの振幅は、負極側キャパシタCNの両端電圧に相当する。

【0057】

なお、図13において、電圧指令値VIXnP*およびVIXnN*の波形が正弦波から歪んでいるのは、先の図6（出力電圧制御手段620）で説明した零相電圧成分Vz*を加算していることに基づくものである。

【0058】

インバータ側の正極側レグのゲート信号を正極の直流端子側のスイッチング素子から、GXnIP1、GXnIP2、GXnIP3、GXnIP4、負極側レグのゲート信号を正極の直流端子側のスイッチング素子から、GXnIN1、GXnIN2、GXnIN3、GXnIN4とすると、CarIPnとVIXnP*との大小関係からGXnIP1とGXnIP3を、CarINnとVIXnP*との大小関係からGXnIP2とGXnIP4を、CarIPnとVIXnN*との大小関係からGXnIN1とGXnIN3を、CarINnとVIXnN*との大小関係からGXnIN2とGXnIN4を決定する。
。

10

【0059】

三角波キャリアよりも電圧指令値が大きい場合に、正極側スイッチング素子をオン、負極側スイッチング素子をオフさせ、大小関係が逆の場合は、オン／オフを逆にする。そして最後にデッドタイム処理を施し、最終的なゲート信号を決定する。

【0060】

20

上記の変調手段640において重要な点は、三角波キャリアの位相関係にある。1つのレグが出力する電圧では、キャリア周波数近傍の高調波成分が支配的となる。1台のコンバータあるいはインバータに着目した場合、それぞれの正極側レグと負極側レグの電圧指令値はほぼ反転しているため（図10で負極側には、-1を乗じているため）、等価的にキャリア周波数成分が打ち消されて、キャリア周波数の2倍の周波数近傍の高調波成分が支配的となる。

【0061】

更に、コンバータ側に関しては、図14(a)に示すように、三角波キャリアCarCP1、CarCP2、CarCP3(CarCN1、CarCN2、CarCN3)の位相を60度(π/3 rad)ずつシフトすることで、入力電流に含まれるキャリア周波数の2倍の周波数近傍の高調波成分を打ち消すことが可能である。最終的には、レグ数×並列多重の台数、即ち、この例では、キャリア周波数の2×3=6倍の周波数近傍の高調波成分が支配的となる。よって、振幅が大きい低次の高調波成分を打ち消すことができるため、高調波成分の小さい入力電流を得ることができる。また、残留する高調波成分は、キャリア周波数の6倍の周波数近傍と、非常に高周波であるため、入力端子や変換器セルのコンバータ側に小さなフィルタを追加するだけで、容易に除去することが可能である。

30

【0062】

一方、インバータ側に関しては、図14(b)に示すように、三角波キャリアCarIP1、CarIP2、CarIP3(CarIN1、CarIN2、CarIN3)の位相を60度(π/3 rad)ずつシフトすることで、出力電圧に含まれるキャリア周波数の2倍の周波数近傍の高調波成分を打ち消すことが可能である。最終的には、レグ数×直列多重の台数、即ち、この例では、キャリア周波数の2×3=6倍の周波数近傍の高調波成分が支配的となる。よって、振幅が大きい低次の高調波成分を打ち消すことができるため、高調波成分の小さい出力電圧を得ることができる。

40

また、インバータ側は直列接続をしているので、スイッチングのタイミングがシフトされることによって、キャパシタが有する電位の数に応じて、出力電圧レベルを増加させることができるとなる。

【0063】

以上のように、本発明による電力変換装置を用いれば、従来のような構造が複雑な移相変圧器を必要とすることがなく、さらに変換器セルを3レベル以上の変換器とすること

50

、変換器セル数や変圧器の巻線数を低減できるので、小型、軽量、低コスト化が可能となる。さらに、変換器セルに自励式コンバータを用いているため、回生動作が可能である。さらには、制御手段により、変圧器の磁気飽和や、母線電圧が適切に制御されて、信頼性が向上する。

【0064】

実施の形態2.

図15に、本発明の実施の形態2における電力変換装置の主回路構成の一例を示す。図15では、その変圧器が先の実施の形態1の図1で示した変圧器と異なる。即ち、この実施の形態2における変圧器211は、その巻線構造を図16に示すように、1つの相の1次巻線に対して複数（ここでは3つ）の巻線からなる2次巻線を備えており、実施の形態1における変圧器201、202、203を1台の変圧器211に集約した構成をとる。
10

【0065】

そして、変圧器211の1次巻線は、三相のスター結線であり、2次巻線は1相あたり3つの単相オープン巻線であり、1台の変圧器211により、合計で9つの互いに絶縁された単相オープン巻線からなる電源を確保している。

【0066】

このように3台の変圧器を1台に集約することで、変圧器の更なる小型、軽量、低コスト化が可能となる。また、変圧器を集約することは、本発明において2次巻線にオープン巻線を用いているが故に、更なる効果を發揮する。それは、制御の組み合わせ自由度が増すことである。先の実施の形態1では、1台の変圧器に接続される変換器セルの組（例えば、30U1、30V1、30W1の組）において、入力電流制御手段610を適用したが、変圧器を1台に集約することにより、例えば、30U1、30V2、30W3を1組とする等、制御の組み合わせに自由度ができ、これを利用して制御線や制御信号間の絶縁などを考慮した最適設計が可能となる。
20

【0067】

なお、実施の形態1と同様に、変圧器の鉄心には3脚以上の鉄心が使用でき、また、漏れインダクタンスを5%程度以上とする方が望ましい。

また、実施の形態1および2では、変圧器の漏れインダクタンスを5%程度考慮しているが、追加のリアクトルを挿入してもよい。これは変圧器の1次側に挿入してもよいし、2次側に挿入してもよい、さらに、キャパシタを追加して、LCフィルタを変圧器の1次側や2次側に追加してもよい。このようにリアクトルやLCフィルタを追加すると、入力電流の高調波成分をさらに抑制することができる。
30

【0068】

更に、実施の形態1および2では、スイッチング素子SWとして、IGBT（Insulated-Gate Bipolar Transistor）を用いることを想定しているが、MOSFET（Metal-Oxide-Semiconductor Field-Effect Transistor）などの他のタイプのスイッチング素子を用いてもよい。

【0069】

また、通常、スイッチング素子SWやダイオードFD、CDを構成する半導体素子の材料に珪素を使用するが、炭化珪素や、窒化ガリウム系材料またはダイヤモンドなどのバンドギャップが珪素のそれより大きいワイドバンドギャップ材料を使用すると、半導体素子の高耐圧化が可能なため、上述した変換器セルの台数を一層低減できる。更には、スイッチングの高速化が可能なため、高調波成分がより小さい入力電流や出力電圧を得ることが可能である。
40

【0070】

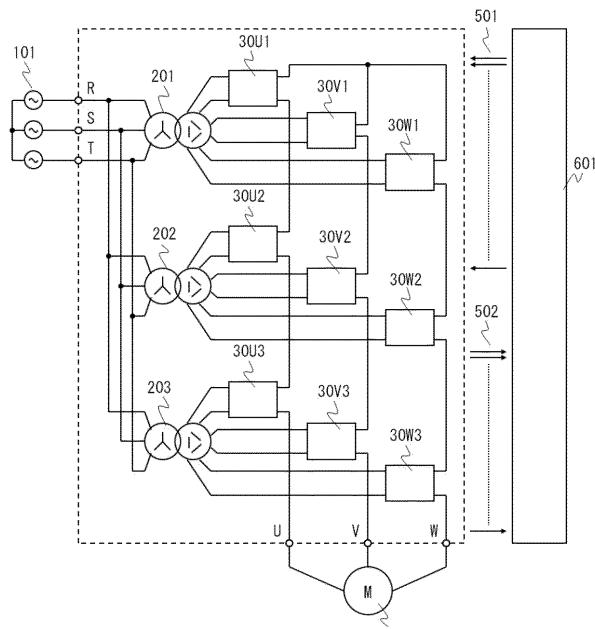
なお、本発明は、その発明の範囲内において、各実施の形態を自由に組み合わせたり、各実施の形態を適宜、変形、省略することが可能である。

【符号の説明】

【0071】

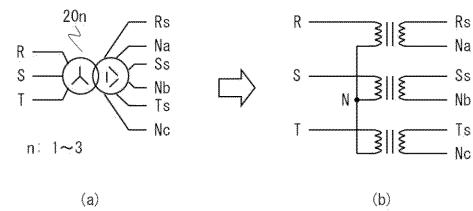
101 電圧源、20n, 201, 202, 203, 211 変圧器、
 30Xn, 30U1~30W3 変換器セル、401 モータ、601 制御手段、
 610 入力電流制御手段、620 出力電圧制御手段、630 母線電圧制御手段、
 631 平均電圧制御手段、632 相間バランス制御手段、
 633 相内バランス制御手段、634 セル内バランス制御手段、640 變調手段、
 801, 802 PWM制御器、R, S, T 入力端子、U, V, W 出力端子、
 SW スイッチング素子、CP 正極側キャパシタ、CN 負極側キャパシタ、
 CPCN キャパシタ直列体。

【図1】

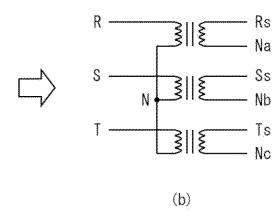


101: 電圧源
 201~203: 変圧器
 30U1~30W3: 変換器セル
 401: モータ
 601: 制御手段
 R, S, T: 入力端子
 U, V, W: 出力端子

【図2】

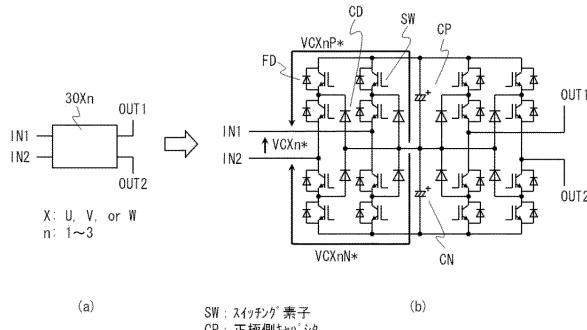


(a)



(b)

【図3】

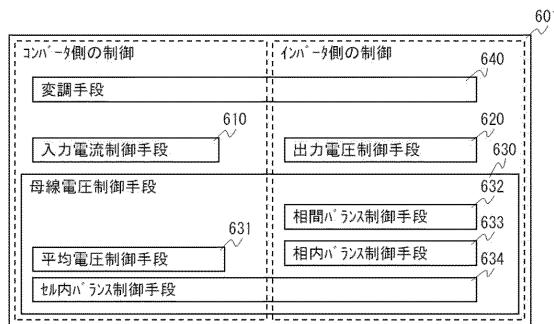


(a)

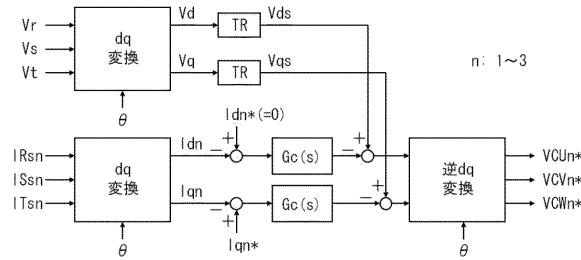
SW: スイッチング素子
 CP: 正極側キャパシタ
 CN: 負極側キャパシタ
 CPCN: キャパシタ直列体

(b)

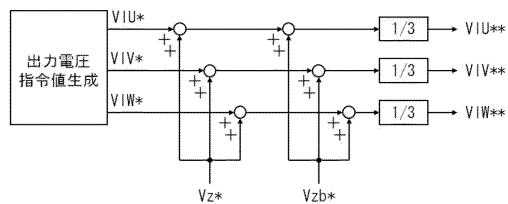
【図4】



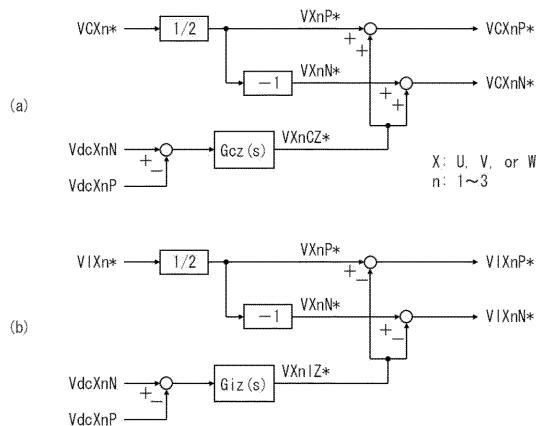
【図5】



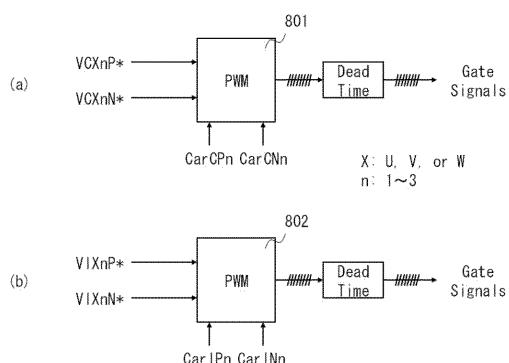
【図6】



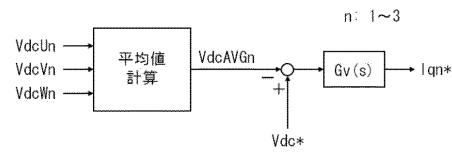
【図10】



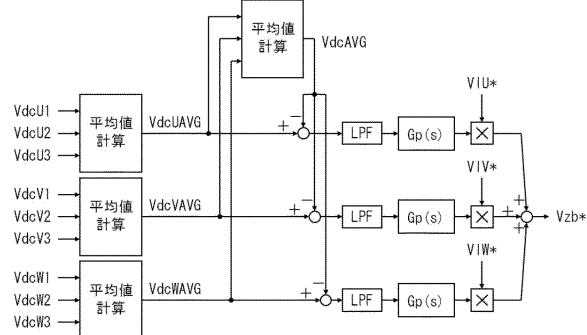
【図11】



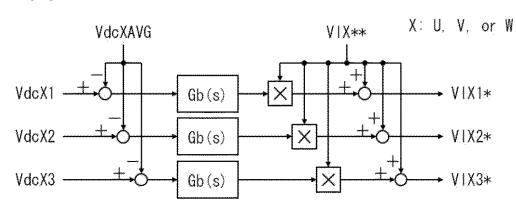
【図7】



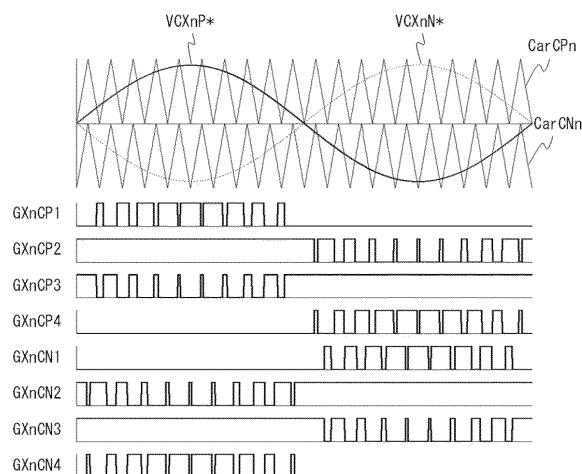
【図8】



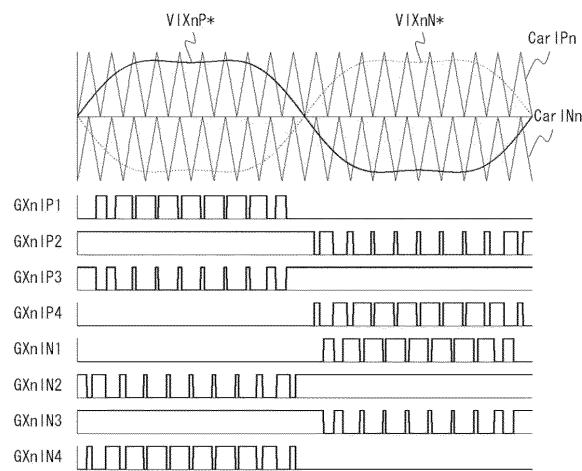
【図9】



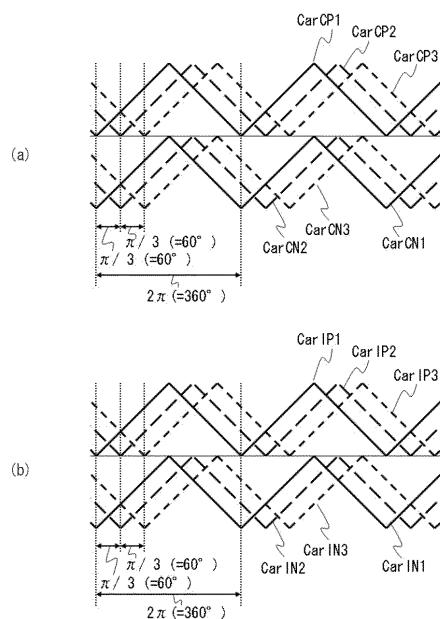
【図12】



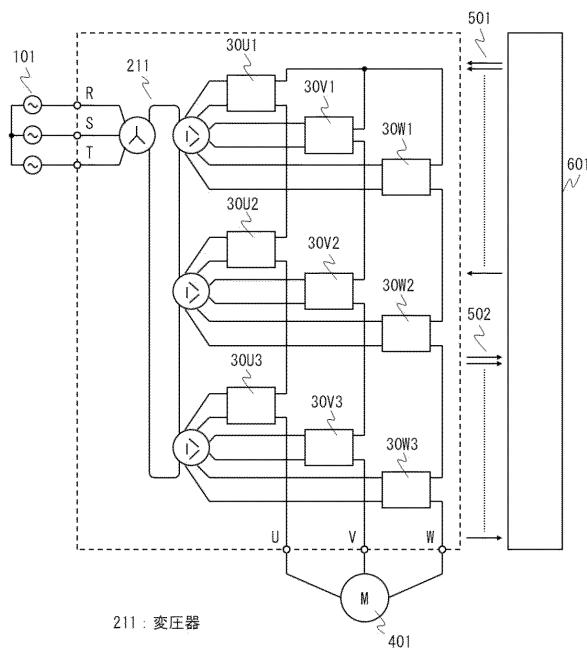
【図13】



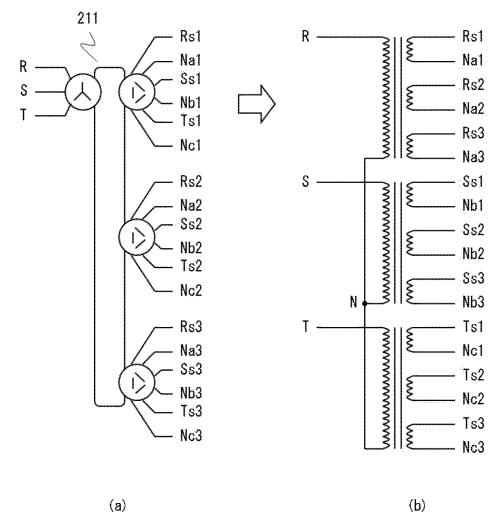
【図14】



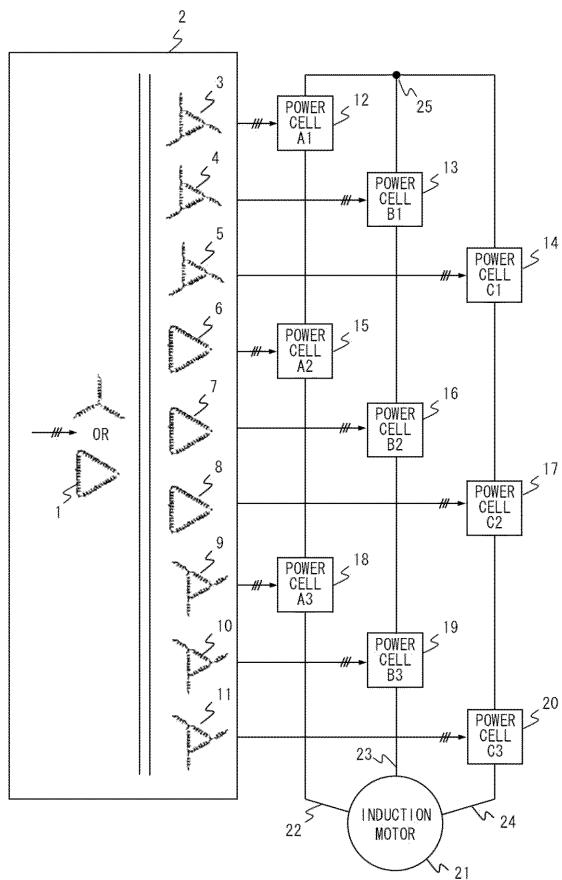
【図15】



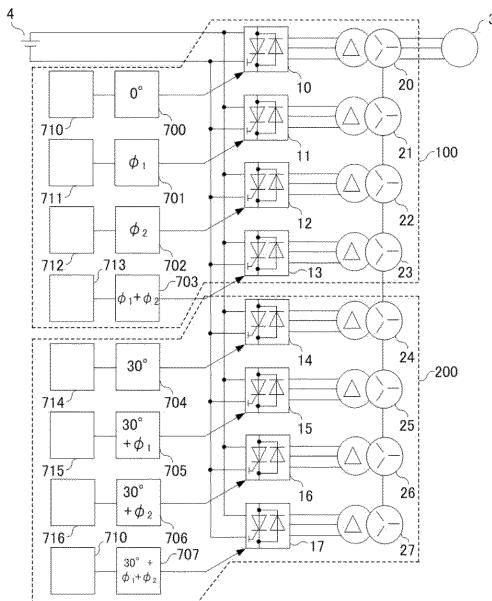
【図16】



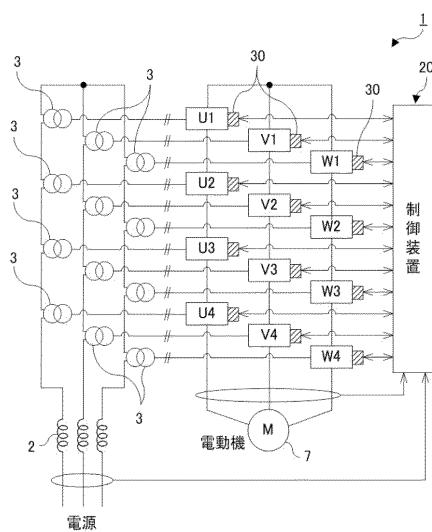
【図17】



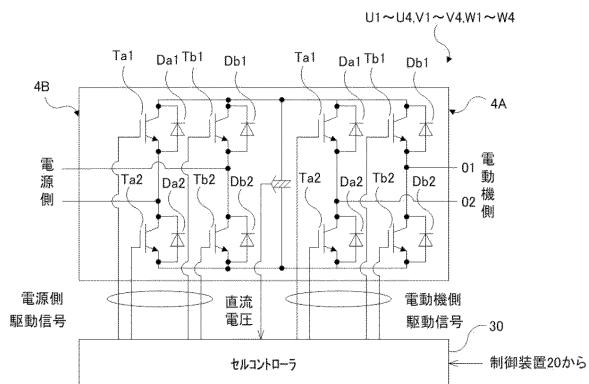
【図18】



【図19】



【図20】



フロントページの続き

(72)発明者 地道 拓志
東京都千代田区丸の内二丁目 7番 3号 三菱電機株式会社内

(72)発明者 東 聖
東京都千代田区丸の内二丁目 7番 3号 三菱電機株式会社内

(72)発明者 小柳 公之
東京都千代田区丸の内二丁目 7番 3号 三菱電機株式会社内

(72)発明者 中村 利孝
東京都港区三田三丁目 13番 16号 東芝三菱電機産業システム株式会社内

(72)発明者 下村 弥寿仁
東京都港区三田三丁目 13番 16号 東芝三菱電機産業システム株式会社内

(72)発明者 加藤 義人
東京都港区三田三丁目 13番 16号 東芝三菱電機産業システム株式会社内

審査官 宮地 将斗

(56)参考文献 特開2000-228883 (JP, A)
特開2000-184736 (JP, A)
特開2000-050636 (JP, A)
特開2010-148157 (JP, A)
実開平05-043734 (JP, U)
国際公開第2011/111262 (WO, A1)
特開2009-106081 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H 02 M 7 / 42 - 7 / 98