

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5013228号
(P5013228)

(45) 発行日 平成24年8月29日(2012.8.29)

(24) 登録日 平成24年6月15日(2012.6.15)

(51) Int.Cl. F I
G O 2 B 21/00 (2006.01) G O 2 B 21/00

請求項の数 4 (全 9 頁)

<p>(21) 出願番号 特願2009-545454 (P2009-545454) (86) (22) 出願日 平成20年12月12日(2008.12.12) (86) 国際出願番号 PCT/JP2008/072610 (87) 国際公開番号 W02009/075345 (87) 国際公開日 平成21年6月18日(2009.6.18) 審査請求日 平成22年6月11日(2010.6.11) (31) 優先権主張番号 特願2007-322063 (P2007-322063) (32) 優先日 平成19年12月13日(2007.12.13) (33) 優先権主張国 日本国(JP)</p>	<p>(73) 特許権者 000004112 株式会社ニコン 東京都千代田区有楽町1丁目12番1号 (74) 代理人 100082131 弁理士 稲本 義雄 (72) 発明者 岸本 弘 東京都千代田区有楽町一丁目12番1号 株式会社ニコン内 審査官 菊岡 智代 (56) 参考文献 欧州特許出願公開第01863228 (E P, A 1) (58) 調査した分野(Int.Cl., DB名) G02B 21/00</p>
---	---

(54) 【発明の名称】 レーザ走査顕微鏡

(57) 【特許請求の範囲】

【請求項1】

光源から射出されたレーザー光を試料上で走査する走査機構を有するレーザー走査顕微鏡において、

前記走査機構を駆動するための駆動データのビット幅よりも大きいビット幅を有し、前記ビット幅と直交する方向に、時系列の前記駆動データを記憶する記憶手段と、

前記記憶手段の有するビット幅のうち、前記駆動データにより使用されているビットを除いた残りのビットに、前記駆動データに基づいた走査と同期をして駆動するような厳密な時間関係を有している所定の機構における所定の動作を制御するための制御信号を、前記駆動データと同期関係の対応をつけて前記ビット幅と直交する方向に時系列に設定する設定手段と

を備え、

前記所定の機構は、前記記憶手段から前記ビット幅と直交する方向に順次前記駆動データが読み出されるときに同時に読み出される前記制御信号に基づいて、前記走査に同期して所定の動作を行う

ことを特徴とするレーザー走査顕微鏡。

【請求項2】

前記駆動データは、前記走査機構を駆動するための電圧値に対応するデータが時系列に並べられたテーブルであり、

前記設定手段は、所定のタイミングで前記テーブルの内容を書き換える

ことを特徴とする請求項 1 に記載のレーザ走査顕微鏡。

【請求項 3】

前記駆動データは、前記走査機構を駆動するための電圧値に対応するデータが時系列に並べられたテーブルであり、

前記記憶手段は、前記テーブルの内容を固定で記憶する

ことを特徴とする請求項 1 に記載のレーザ走査顕微鏡。

【請求項 4】

前記設定手段は、前記記憶手段の有するビット幅のうち、所定の上位のビットまたは下位のビットに前記制御信号を設定する

ことを特徴とする請求項 1 に記載のレーザ走査顕微鏡。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、レーザ走査顕微鏡に関し、より簡略化されたハードウェアの構成で、レーザ光を走査して試料を観察することができるようにしたレーザ走査顕微鏡に関する。

【背景技術】

【0002】

従来より、レーザ走査顕微鏡においては、レーザ光源と対物レンズとの間の光路上にガルバノスキャナ等の反射部材を配置し、この反射部材の回転角度を連続的に変化させることにより、試料上でレーザ光を走査している（例えば、特許文献 1 参照）。

20

【0003】

レーザ走査顕微鏡では、走査系に関する走査データの読み出しと、画像キャプチャ制御やレーザ制御等をするための制御信号とが、共通の基準クロックに同期した別の系として構成されるのが一般的である。例えば、特許文献 1 においては、スキャナ制御回路と、画像サンプリング回路は、それぞれ、クロック生成回路からの基準クロックに同期することで、別の系として構成されている。

【特許文献 1】特開 2004 - 212807 号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、特許文献 1 を含む従来技術においては、レーザの点灯制御や画像のキャプチャ制御等をハードウェアにより実現しているため、それらを制御するための複雑な制御信号の組み合わせに対応することが困難であるという問題があった。

30

【0005】

例えば、従来のようなハードウェアによる方式であると、1 周期の走査に対して 1 組の制御信号であれば容易に実現することが可能となるものの、複数の制御信号のセットを作るには、その都度、別のハードウェアを用意する必要があるので、回路構成が複雑化する。また、この制御信号の調整を行うためには、ハードウェア上で所定のタイミングを可変させる機構を新たに設ける必要もあるため、回路構成をさらに複雑化させることになる。

40

【0006】

また、回路の設計後には回路構成を変更できないため、一度設計が終了すると、任意の制御信号を作り出すことができない、という問題もある。

【0007】

本発明はこのような状況に鑑みてなされたものであり、ハードウェアの構成に依らず、任意の制御信号を作り出せるようにするものである。

【課題を解決するための手段】

【0008】

本発明のレーザ走査顕微鏡は、光源から射出されたレーザ光を試料上で走査する走査機構を有するレーザ走査顕微鏡において、走査機構を駆動するための駆動データのビット幅

50

よりも大きいビット幅を有し、ビット幅と直交する方向に、時系列の駆動データを記憶する記憶手段と、記憶手段の有するビット幅のうち、駆動データにより使用されているビットを除いた残りのビットに、駆動データに基づいた走査と同期をして駆動するような厳密な時間関係を有している所定の機構における所定の動作を制御するための制御信号を、駆動データと同期関係の対応をつけてビット幅と直交する方向に時系列に設定する設定手段とを備え、所定の機構は、記憶手段からビット幅と直交する方向に順次駆動データが読み出されたときに同時に読み出される制御信号に基づいて、走査に同期して所定の動作を行うことを特徴とする。

【発明の効果】

【0009】

以上の如く、本発明によれば、ハードウェアの構成に依らず、任意の制御信号を作り出すことができる。

【図面の簡単な説明】

【0010】

【図1】本発明を適用した共焦点レーザ走査型顕微鏡の光学系の一実施の形態を示す図である。

【図2】スキャナ駆動系の構成の例を示すブロック図である。

【図3】制御データと駆動データを格納するメモリの例を示す図である。

【図4】走査系と検出系との関係を示すタイミングチャートである。

【図5】複雑な制御が必要となる場合の駆動例を示す図である。

【符号の説明】

【0011】

1 共焦点レーザ走査型顕微鏡, 11 レーザ光源, 12 ダイクロイックミラー, 13 Xおよび13 Y ミラー, 14 Xおよび14 Y スキャナ, 15 走査レンズ系, 16 対物レンズ, 17 ピンホール, 18 蛍光フィルタ, 19 検出器, 20 制御装置, 21 表示装置, 22 ステージ, 51 スキャナ駆動系, 61 コントローラ, 62 基準クロック発生器, 63 Xおよび63 Y アドレス発生器, 64 Xおよび64 Y メモリ, 65 Xおよび65 Y D/Aコンバータ, 66 Xおよび66 Y 駆動回路

【発明を実施するための最良の形態】

【0012】

以下、図面を参照しながら本発明の実施の形態について説明する。

【0013】

図1は、本発明を適用した共焦点レーザ走査型顕微鏡1の光学系の一実施の形態を示す図である。ここで、共焦点レーザ走査型顕微鏡1の光学系の動作について説明する。

【0014】

レーザ光源11から発せられたレーザ光(励起光)は、出力端がファイバコネクタ(不図示)に接続された光ファイバ(不図示)によりスキャナ光学系に導入される。スキャナ光学系に導入されたレーザ光は、ダイクロイックミラー12によりミラー13Xの方向に反射される。ミラー13Xの方向に反射されたレーザ光は、ミラー13Xおよびミラー13Yにより走査レンズ系15の方向に反射される。そして、レーザ光は、走査レンズ系15および対物レンズ16を透過することにより集光され、ステージ22上の試料2に照射される。

【0015】

制御装置20は、スキャナ14Xを駆動し、ミラー13Xの角度を制御することにより、試料2に照射されるレーザ光を共焦点レーザ走査型顕微鏡1の左右方向(x軸方向)に走査し、スキャナ14Yを駆動し、ミラー13Yの角度を制御することにより、試料2に照射されるレーザ光を共焦点レーザ走査型顕微鏡1の奥行き方向(y軸方向)に走査する。

【0016】

10

20

30

40

50

レーザー光を照射することにより励起され試料 2 から発せられた蛍光は、対物レンズ 1 6 および走査レンズ系 1 5 を透過し、ミラー 1 3 Y およびミラー 1 3 X によりデスクャンされた後、ダイクロイックミラー 1 2 を透過する。そして、デスクャンされた蛍光のうち対物レンズ 1 6 の焦点面から発せられた蛍光のみが、ピンホール 1 7 を通過し、蛍光フィルタ 1 8 により所定の波長成分が透過され、例えば、PMT (光電子増倍管、Photomultiplier) により構成される検出器 1 9 により電気信号に変換される。その電気信号は、制御装置 2 0 に供給され、制御装置 2 0 により画像データに変換され、表示装置 2 1 に供給される。表示装置 2 1 は、画像データに基づく画像、すなわち、試料 2 の画像を表示する。

【 0 0 1 7 】

なお、制御装置 2 0 は、上述した以外にも、ピンホール 1 7 のピンホール径の制御、蛍光フィルタ 1 8 の切替えの制御等を行う。

10

【 0 0 1 8 】

図 2 は、共焦点レーザー走査型顕微鏡 1 の制御装置 2 0 を構成する要素のうち、スキャナ 1 4 X およびスキャナ 1 4 Y を介して、ミラー 1 3 X およびミラー 1 3 Y を駆動し、レーザー光のスキャン (走査) を制御するスキャナ駆動系 5 1 の構成の例を示すブロック図である。

【 0 0 1 9 】

コントローラ 6 1 は、例えば、CPU (Central Processing Unit) 等のプロセッサにより構成され、スキャナ駆動系 5 1 全体の動作を制御する。また、コントローラ 6 1 は、制御装置 2 0 を構成する他の要素からの情報に基づいて、共焦点レーザー走査型顕微鏡 1 の各部の動作の状況に関する情報を取得する。

20

【 0 0 2 0 】

コントローラ 6 1 は、指示された走査領域を指示された速度で走査するようにスキャナ 1 4 X およびスキャナ 1 4 Y を駆動する駆動信号 X, Y の生成に用いる駆動テーブルを作成し、メモリ 6 4 X およびメモリ 6 4 Y にそれぞれ格納する。すなわち、駆動テーブルは、スキャナ 1 4 X を駆動する駆動回路 6 6 X 用 (以下、x 軸用とも称する)、および、スキャナ 1 4 Y を駆動する駆動回路 6 6 Y 用 (以下、y 軸用とも称する) の 2 種類からなり、例えば、駆動回路 6 6 X から出力する駆動信号 X または駆動回路 6 6 Y から出力する駆動信号 Y の電圧値に対応するデータが時系列に並べられている。換言すれば、駆動テーブルは、スキャナ 1 4 X またはスキャナ 1 4 Y を駆動するための時系列のデータを示している。

30

【 0 0 2 1 】

また、コントローラ 6 1 は、メモリ 6 4 X に記憶されている x 軸用の駆動テーブル、および、メモリ 6 4 Y に記憶されている y 軸用の駆動テーブルに基づいて、指示された走査領域が指示された速度で走査されるように、アドレス発生器 6 3 X およびアドレス発生器 6 3 Y を制御する。

【 0 0 2 2 】

また、アドレス発生器 6 3 X およびアドレス発生器 6 3 Y には、基準クロック発生器 6 2 により発生されるクロック信号が供給される。なお、このクロック信号は、図示はしていないが、例えば、基準クロック発生器 6 2 からのクロック信号を変換する分周器により所定の周波数に変換された状態で、アドレス発生器 6 3 X およびアドレス発生器 6 3 Y に供給される。

40

【 0 0 2 3 】

アドレス発生器 6 3 X は、コントローラ 6 1 の制御に基づいて、基準クロック発生器 6 2 からのクロック信号に同期して、データを読み出すアドレスを指示するアドレス信号をメモリ 6 4 X に供給する。メモリ 6 4 X は、アドレス信号に基づいて、駆動テーブルに設定されているデータを順次 D/A (Digital/Analog) コンバータ 6 5 X に出力し、D/A コンバータ 6 5 X は、そのデータをアナログ信号に変換し、駆動回路 6 6 X に供給する。駆動回路 6 6 X は、D/A コンバータ 6 5 X からのアナログ信号に基づいて、駆動テーブルから読み出されたデータに対応する電圧の駆動信号 X をスキャナ 1 4 X に供給し、ミラー 1 3 X

50

の角度を制御する。

【 0 0 2 4 】

同様に、アドレス発生器 6 3 Y は、コントローラ 6 1 の制御に基づいて、基準クロック発生器 6 2 からのクロック信号に同期して、データを読み出すアドレスを指示するアドレス信号をメモリ 6 4 Y に供給する。メモリ 6 4 Y は、アドレス信号に基づいて、駆動テーブルに設定されているデータを順次 D/A コンバータ 6 5 Y に出力し、D/A コンバータ 6 5 Y は、そのデータをアナログ信号に変換し、駆動回路 6 6 Y に供給する。駆動回路 6 6 Y は、D/A コンバータ 6 5 Y からのアナログ信号に基づいて、駆動テーブルから読み出されたデータに対応する電圧の駆動信号 Y をスキャナ 1 4 Y に供給し、ミラー 1 3 Y の角度を制御する。

10

【 0 0 2 5 】

ここで、メモリ 6 4 X には、x 軸用の駆動テーブルが記憶されているが、この駆動テーブルは、通常、D/A コンバータ 6 5 X への入力データとしての駆動データを格納しているので、必要なデータの範囲は、D/A コンバータ 6 5 X の入力範囲に限定される。例えば、12ビットの D/A コンバータであれば、そこで扱える数値の範囲は、0乃至8191の範囲に限られることになる。

【 0 0 2 6 】

そこで、例えば、x 軸用の駆動テーブル用として、16ビット幅を有するメモリ 6 4 X を使用すれば、不要な4ビット(16-12=4ビット)分を別のデータに割り当てることが可能となる。すなわち、16ビット幅を有するメモリ 6 4 X は、図 3 に示すように、先頭の4ビットに駆動データとは異なる別のデータを格納し、それに続く12ビットに駆動データ(図 3 の例では“Data”と記述している)を格納することが可能となる。ここで、駆動データと異なる別データとしては、例えば、画像キャプチャ制御信号 X やレーザ制御信号 X 等の制御信号、すなわち、駆動データに基づいた走査と厳密な時間関係を有する制御データとすることができる。従って、駆動データが読み出されると同時に、所定の回路によってそれらの制御信号を分離して読み出すことで、特別な同期信号を用いることなく、駆動出力と同期した制御信号を作り出すことが可能となる。

20

【 0 0 2 7 】

例えば、図 3 においては、まず、メモリ 6 4 X には、制御信号としての“1”，“0”，“1”，“1”と、駆動データとしての“Data”とが格納されることで、“Data”に基づいて指示された走査領域が指示された速度で走査されるとともに、それと同時に読み出された、画像キャプチャ制御信号 X やレーザ制御信号 X 等の制御信号(図 3 では、例えば、“1”，“0”，“1”，“1”)によって、走査による画像の取得を行うことが可能となる。

30

【 0 0 2 8 】

すなわち、走査による画像の取得を行う場合、画像を取得するタイミングは、駆動信号 X に対する一定の時刻で開始する必要があるが、画像キャプチャ制御信号 X により制御される。例えば、図 4 においては、図中上側は駆動テーブルによる駆動波形を示しているが、その駆動波形のうち、「有効範囲」で示される範囲が、画像をキャプチャする範囲となるので、図中下側に示すように、その有効範囲内においては、画像キャプチャ制御信号 X はオンとなり、それ以外の範囲においてはオフとなる。

40

【 0 0 2 9 】

また、かかる画像の取得に先立ち、レーザ光の点灯を行う必要があるが、通常、レーザ光の点灯を行うには一定の時間が必要となるため、画像キャプチャ制御信号 X に対してレーザ光の点灯の遅れる分だけはやくオンするレーザ制御信号 X を作り出す必要が出てくる。そこで、図 4 においては、レーザ制御信号 X は、有効範囲内において、画像キャプチャ制御信号 X よりも、「レーザ点灯遅れ」分だけはやくオンしている。

【 0 0 3 0 】

すなわち、コントローラ 6 1 は、走査による画像の取得を行う場合、画像キャプチャ制御信号 X やレーザ制御信号 X 等の制御信号のオンオフを切り替えるために、メモリ 6 4 X の有するビット幅のうち、駆動テーブルにより使用されているビットを除いた残りのビット

50

トに、“0”または“1”となる制御信号を設定する。これにより、例えば、レーザの点灯を制御するレーザ機構は、レーザ制御信号Xに基づいて、画像キャプチャ機構による画像の取得が開始されるよりも前に、レーザ光の点灯をオンし、レーザ光が点灯される同時に、画像キャプチャ機構は、画像キャプチャ制御信号Xに基づいて、走査による画像の取得を開始する。なお、コントローラ61は、共焦点レーザ走査型顕微鏡1の各部の動作の状況に関する情報を取得しており、それらの情報に基づいて、制御信号をメモリ64Xに設定する。

【0031】

より具体的には、図3において、例えば、メモリ64Xの先頭から1ビット目に設定される制御信号をレーザ制御信号Xであるとし、その次の2ビット目に設定される制御信号を画像キャプチャ制御信号Xであるとする(3番目と4番目のビットにも他の制御信号が設定されるが、ここでは説明を簡略化するためその説明は省略する)、まず、メモリ64Xには、“1”、“0”、“1”、“1”が設定されるので、レーザ制御信号Xは、“1”となり、画像キャプチャ制御信号Xは、“0”となる。すなわち、レーザ制御信号Xはオンとなるので、レーザ機構はレーザ光の点灯をオンする。一方、画像キャプチャ制御信号Xはオフとなるので、画像キャプチャ機構は、この時点では画像の取得を開始しない。

10

【0032】

その後、メモリ64Xには、“1”、“1”、“0”、“0”が設定されるので、レーザ制御信号Xは、“1”のまま、画像キャプチャ制御信号Xが“1”に変更される。すなわち、レーザ制御信号Xとともに、画像キャプチャ制御信号Xもオンとなるので、画像キャプチャ機構は、レーザ光の点灯と同時に、走査による画像の取得を開始することになる。

20

【0033】

その後、メモリ64Xには、レーザ制御信号Xおよび画像キャプチャ制御信号X等の制御信号のオンオフに応じた“0”または“1”となる制御信号と、駆動データとが順次格納される。そして、それらの制御信号と駆動データとが順次格納された後、図3に示すように、最後に、例えば、制御信号としての“0”、“0”、“0”、“0”と、駆動データとしての“Data”とが格納される。これにより、画像キャプチャ機構によって、走査による画像が取得されることとなる。

【0034】

なお、画像キャプチャ制御信号Xやレーザ制御信号X等の制御信号として出力している4ビットは、通常のメモリの一部であるため、駆動データを格納している駆動テーブルの任意の位置を、オンまたはオフすることが可能となる。例えば、図3の例では、上位の4ビットに制御信号を設定するようにしたが、制御信号は、例えば、下位の4ビットに設定したり、上位の2ビットと下位の2ビットに分けて設定したりするなど、駆動テーブルにより使用されているビットを除いた残りの任意のビットに設定できる。すなわち、駆動データと制御信号とが一体化して同じメモリに記憶されているため、駆動信号に対する極めて複雑な制御信号の組み合わせも、メモリ上の単なるデータとして設定可能であり、駆動信号と制御信号が単なるデータとして取り扱われるので、ハードウェアの構成に依らず、それらの駆動信号と制御信号との関係を任意に作り出すことが可能となる。

30

【0035】

駆動信号と制御信号との関係であるが、例えば、図5に示すように、図中上側に示すような駆動波形で駆動している場合において、図中下側に示すように、画像取得等に有効な区間と、無効な区間とが繰り返し不規則に現れる場合がある。この場合、有効区間と無効区間における画像取得を制御するための制御信号を作り出す必要があるが、有効区間と無効区間の出現パターンが不規則であるために、時間的に複雑な制御信号を作り出す必要がある。そこで、本実施の形態においては、制御信号をメモリ上の単なるデータとして取り扱うことにより、駆動信号と制御信号との関係を任意に作り出すことができるので、例えば、図5に示すような時間的に複雑な制御信号も作り出すことが可能となる。また、回路の設計後であっても、メモリ上にセットするデータを変更するだけで、任意の制御信号を作り出すことができる。

40

50

【 0 0 3 6 】

ここで、仮に、制御信号をメモリ上のデータとして取り扱わない従来の構成により、図5の時間的に複雑な制御信号を作り出そうとした場合には、ハードウェアによる別の回路で制御信号を作り出す必要があるため、ハードウェア構成が複雑になるのは、上述した通りである。

【 0 0 3 7 】

一方、メモリ64Yには、y軸用の駆動テーブルが記憶されているが、メモリ64Xと同様に、その駆動データのビット幅よりも大きいビット幅を有しており、駆動データにより使用されているビットを除いた残りのビットに制御信号が格納される。すなわち、駆動信号Yと、画像キャプチャ制御信号Yやレーザ制御信号Y等の制御信号がメモリ上の単なるデータとして取り扱われるので、ハードウェアの構成に依らず、駆動信号と制御信号との関係を任意に作り出すことが可能となる。

10

【 0 0 3 8 】

なお、本実施の形態においては、説明を簡略化するために、x軸用の駆動テーブルを記憶するメモリ64Xと、y軸用の駆動テーブルを記憶するメモリ64Yとを分けて説明したが、それらのメモリは1つあればよく、その場合には、x軸用の駆動テーブルとy軸用の駆動テーブルは、同じメモリに記憶されることになるが、上述した駆動データと制御信号を記憶することには何ら変わりはない。また、メモリ64Xおよびメモリ64Yのビット幅は、16ビットに限らず、例えば24ビット等、駆動データのビット幅よりも大きいビット幅であればよい。例えば、24ビットのビット幅を有するメモリ64Xは、12ビットの駆動データを記憶している場合、その駆動データにより使用されているビットを除いた残りの12ビットを、制御信号用として空けていることになる。

20

【 0 0 3 9 】

また、制御信号は、メモリ64Xとメモリ64Yとの両方に設定しても、メモリ64Xまたはメモリ64Yのいずれか一方に設定するようにしてもよい。例えば、画像キャプチャ制御信号が1つの制御信号となる場合には、メモリ64Xにのみ画像キャプチャ制御信号Xが設定されればよい。さらに、本実施の形態においては、制御信号として、キャプチャ制御信号およびレーザ制御信号を一例にして説明したが、その他の制御信号であっても勿論よく、例えば、Xラインの開始若しくは終了を示す制御信号、またはYラインの開始若しくは終了を示す制御信号等、駆動データに基づいた走査と厳密な時間関係を有している所定の機構における所定の動作を制御するための制御信号であればよい。

30

【 0 0 4 0 】

また、コントローラ61は、メモリ64Xに記憶されているx軸用の駆動テーブル、および、メモリ64Yに記憶されているy軸用の駆動テーブルの内容を、例えば、フレームレート等に応じて適切な内容に変更することも可能である。すなわち、駆動テーブルは、駆動回路66Xから出力する駆動信号Xまたは駆動回路66Yから出力する駆動信号Yの電圧値に対応するデータが時系列に並べられたテーブルであるが、コントローラ61は、所定のタイミングとなったとき、任意のサイズの駆動テーブルを作成して、メモリ64Xまたはメモリ64Yに記憶させることができる。この場合、例えば、図3の“Data”の内容が書き換えられることになる。一方、駆動テーブルは固定されたものとするのも可能であり、その場合、例えば、図3の“Data”は固定された内容となる。

40

【 0 0 4 1 】

以上のように、共焦点レーザ走査型顕微鏡1においては、D/Aコンバータ65XまたはD/Aコンバータ65Yの入力データビット幅が固定されているので、駆動テーブルを記憶するメモリ64Xまたはメモリ64Yのビット幅をそれ以上のビット幅となるように構成すれば、駆動テーブルとして使用されないビットを直接出力することで、そのビットを制御信号として使用することができる。この場合、駆動テーブルの読み出しと、制御信号の読み出されるタイミングは、厳密に一致しているので、制御信号をオンオフしたいタイミングを駆動テーブル中の任意の位置に、任意の回数だけ設定することができる。つまり、駆動データと、制御信号との時間関係が単なるデータとして設定できるので、制御信号の設

50

定の自由度が高く、複雑な制御信号の組み合わせであっても容易に作り出すことが可能となる。

【0042】

また、駆動データを記憶するメモリの特定のビットに制御信号に対応する制御データを設定することで、独立した制御信号発生機構を省略できるため、回路構成の簡略化を図ることが可能となる。さらに、制御信号に対応するデータがメモリ上で設定されるため、ハードウェアの変更を行うことなく、簡単に、制御信号のタイミングを変更できる。

【0043】

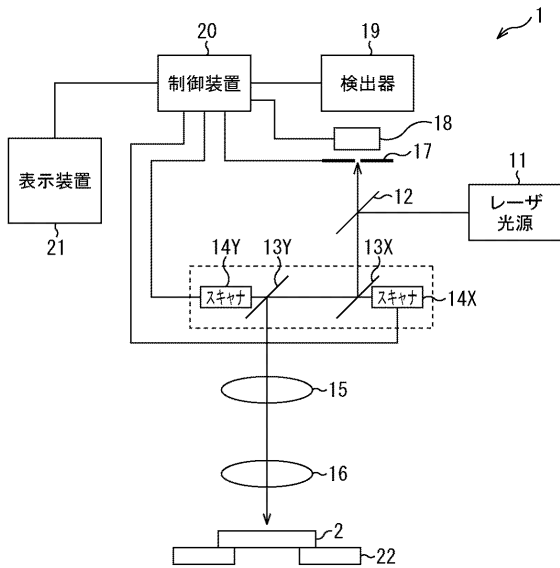
さらに、駆動信号と制御信号とがメモリ上のデータとして同時に読み出されるため、同期信号を必要とせず、その結果、制御信号の調整を行うためのハードウェア上でタイミングを可変にする機構を設ける必要がなく、回路構成をさらに簡略化できる。

【0044】

なお、本発明の実施の形態は、上述した実施の形態に限定されるものではなく、本発明の要旨を逸脱しない範囲において種々の変更が可能である。

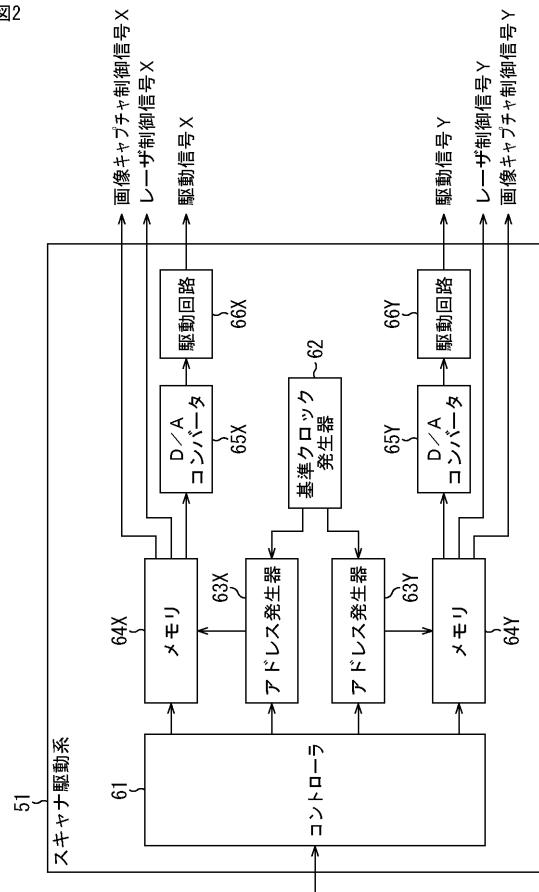
【図1】

図1



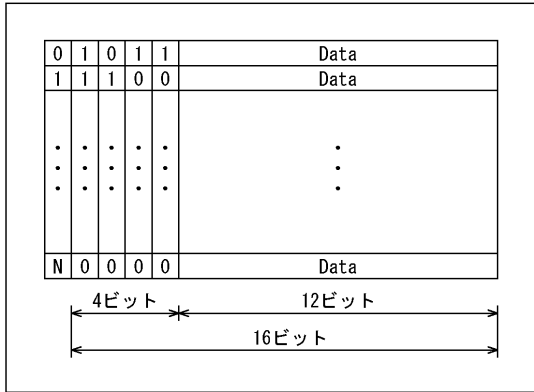
【図2】

図2



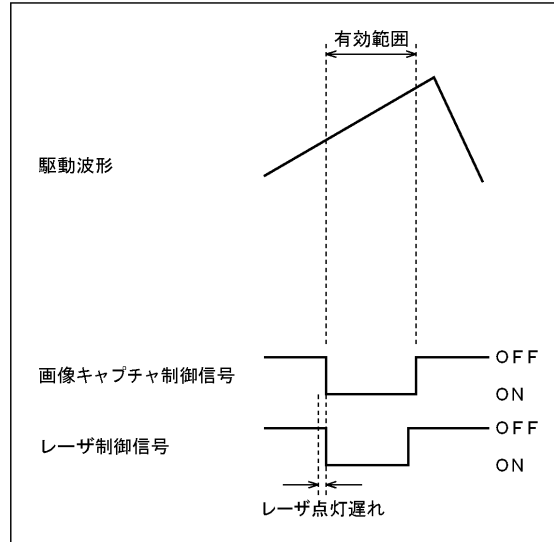
【図3】

図3



【図4】

図4



【図5】

図5

