

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5985196号
(P5985196)

(45) 発行日 平成28年9月6日(2016.9.6)

(24) 登録日 平成28年8月12日(2016.8.12)

(51) Int.Cl.

A63F 7/02 (2006.01)

F 1

A 6 3 F 7/02 3 3 4

請求項の数 1 (全 118 頁)

(21) 出願番号 特願2012-20148 (P2012-20148)
 (22) 出願日 平成24年2月1日 (2012.2.1)
 (65) 公開番号 特開2013-158358 (P2013-158358A)
 (43) 公開日 平成25年8月19日 (2013.8.19)
 審査請求日 平成25年5月23日 (2013.5.23)
 審判番号 不服2014-25281 (P2014-25281/J1)
 審判請求日 平成26年12月10日 (2014.12.10)

(73) 特許権者 000144153
 株式会社三共
 東京都渋谷区渋谷三丁目29番14号
 (74) 代理人 100095407
 弁理士 木村 满
 (72) 発明者 小倉 敏男
 東京都渋谷区渋谷三丁目29番14号 株式会社三共内

合議体
 審判長 本郷 敬
 審判官 齋藤 智也
 審判官 平城 俊雅

最終頁に続く

(54) 【発明の名称】遊技機

(57) 【特許請求の範囲】

【請求項 1】

遊技を行い、遊技価値を付与可能となる遊技機であって、
不揮発性メモリの記憶内容に基づき初期設定処理を実行した後、制御プログラムに従つて
遊技の進行を制御する遊技制御処理を実行する遊技制御用マイクロコンピュータと、
遊技機で用いられる所定の電源の状態を監視して、遊技機への電力の供給停止にかかる
検出条件が成立したことに基づいて検出信号を出力する電源監視手段と、

予め定められた監視時間を計測して、該監視時間が経過したことが計測されたときに、
 前記遊技制御用マイクロコンピュータをリセットするリセット手段と、

制御プログラムに従つて前記リセット手段の動作を有効化または無効化する設定を行う
 リセット設定手段と、

遊技機に対する電力供給が開始されたときに、前記電源監視手段からの検出信号が出力
されているか否かを判定する開始時判定手段と、

遊技機に対する電力供給が開始されたときに、前記リセット手段の設定を行う開始時設
定手段とを備え、

前記リセット手段により計測される監視時間は、制御プログラムに従つて所定の値が書き込まれることにより初期化され、

前記遊技制御用マイクロコンピュータは、

前記電源監視手段からの検出信号に応じて電力供給停止時処理を実行した後に待機状態に移行させるときに、前記リセット設定手段により前記リセット手段の動作を有効化して

10

20

から、待機状態に移行させる電断時制御手段と、

前記初期設定処理において前記不揮発性メモリの記憶内容が変更されたか否かを検査するセキュリティチェックを実行するセキュリティチェック手段と、

前記初期設定処理の期間を可変設定可能な期間設定手段とを含み、

待機状態では所定の値は書き込まれず、

待機状態に移行させた後には、前記電源監視手段からの検出信号が入力されなくなったときも前記リセット手段により計測される監視時間を初期化しない、

ことを特徴とする遊技機。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、パチンコ遊技機等の遊技機に係り、詳しくは、所定の遊技を行い、遊技結果に基づいて所定の遊技価値を付与可能となる遊技機に関する。

【背景技術】

【0002】

遊技機として、遊技球などの遊技媒体を発射装置によって遊技領域に発射し、遊技領域に設けられている入賞口などの入賞領域に遊技媒体が入賞して始動条件が成立すると、複数種類の識別情報（以下、表示図柄）を可変表示装置にて可変表示し、その表示結果により所定の遊技価値を付与するか否かを決定する、いわゆる可変表示ゲームによって遊技興味を高めたパチンコ遊技機がある。こうしたパチンコ遊技機では、可変表示ゲームにおける表示図柄の可変表示が完全に停止した際の停止図柄態様が特定表示態様となったときに、遊技者にとって有利な特定遊技状態（当たり遊技状態）となる。例えば、当たり遊技状態となったパチンコ遊技機は、大入賞口又はアタッカと呼ばれる特別電動役物を開放状態とし、遊技者に対して遊技球の入賞が極めて容易となる状態を一定時間継続的に提供する。

20

【0003】

また、メダルやコイン、あるいは、パチンコ遊技機と同様の遊技球といった遊技媒体を用いて1ゲームに対する所定数の賭数を設定した後、遊技者がスタートレバーを操作することにより可変表示装置による表示図柄の可変表示を開始し、遊技者が各可変表示装置に対応して設けられた停止ボタンを操作することにより、その操作タイミングから予め定められた最大遅延時間の範囲内で表示図柄の可変表示を停止し、全ての可変表示装置の可変表示を停止したときに導出された表示結果に従って入賞が発生し、入賞に応じて予め定められた所定の遊技媒体が払い出され、特定入賞が発生した場合に、遊技状態を所定の遊技価値を遊技者に与える状態にするように構成されたスロットマシンがある。

30

【0004】

このような遊技機として、短期間に電力供給が停止（瞬停）するときに、所定の監視時間を計測するタイマ（ウォッチドッグタイマ）がタイムアウトすることで遊技制御用マイクロコンピュータをリセットするものが提案されている（例えば特許文献1）。

【先行技術文献】

【特許文献】

40

【0005】

【特許文献1】特開2007-190095号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

特許文献1に記載の技術では、遊技の進行を制御する遊技制御処理の実行中にも、タイマのカウント値を定期的にクリアしリスタートさせる処理（初期化処理）を実行することにより、リセットされてしまうことを防止している。そのため、遊技の進行を制御するための制御負担が大きくなるという問題があった。

【0007】

50

この発明は、上記実状に鑑みてなされたものであり、遊技の進行を制御するための制御負担を軽減しつつ、電力供給の瞬停から適切に復旧することができる遊技機の提供を目的とする。

【課題を解決するための手段】

【0008】

(1) 上記目的を達成するため、本願発明に係る遊技機は、遊技を行い、遊技価値(例えば遊技球やメダルの払出し、これらに対応する得点、大当たり遊技状態や確変状態など)を付与可能となる遊技機(例えばパチンコ遊技機1やスロットマシンなど)であって、不揮発性メモリの記憶内容に基づき初期設定処理(例えばセキュリティチェック処理など)を実行した後、制御プログラムに従って遊技の進行を制御する遊技制御処理(例えば遊技制御メイン処理、遊技制御用タイマ割込処理となるステップS91～S98の処理など)を実行する遊技制御用マイクロコンピュータ(例えばCPU505を含む遊技制御用マイクロコンピュータ100など)と、遊技機で用いられる所定の電源の状態を監視して、遊技機への電力の供給停止にかかる検出条件が成立したこと(例えば+30V電源の電圧値が+22Vまで低下したことなど)に基づいて検出信号(例えば電源断信号など)を出力する電源監視手段(例えば電源監視回路303など)と、予め定められた監視時間(例えばタイムアウト時間)を計測して、該監視時間が経過したことが計測されたときに、前記遊技制御用マイクロコンピュータをリセットするリセット手段(例えばリセットコントローラ504Aやウォッチドッグタイマ520など)と、制御プログラムに従って前記リセット手段の動作を有効化または無効化する設定を行うリセット設定手段(例えばROM506のプログラム管理エリアにおけるリセット設定KRESやWDT制御回路533など)と、遊技機に対する電力供給が開始されたときに、前記電源監視手段からの検出信号が出力されているか否かを判定する開始時判定手段と、遊技機に対する電力供給が開始されたときに、前記リセット手段の設定を行う開始時設定手段とを備え、前記リセット手段により計測される監視時間は、制御プログラムに従って所定の値が書き込まれることにより初期化され、前記遊技制御用マイクロコンピュータは、前記電源監視手段からの検出信号に応じて電力供給停止時処理(例えばステップS52のメイン側電源断処理など)を実行した後に待機状態(例えばステップS53の処理を実行した後に無限ループの処理を実行する状態など)に移行させるときに、前記リセット設定手段により前記リセット手段の動作を有効化してから、待機状態に移行させる電断時制御手段(例えばステップS53の処理を実行する遊技制御用マイクロコンピュータ100のCPU505など)と、前記初期設定処理において前記不揮発性メモリの記憶内容が変更されたか否かを検査するセキュリティチェックを実行するセキュリティチェック手段と、前記初期設定処理の期間を可変設定可能な期間設定手段とを含み、待機状態では所定の値は書き込まれず、待機状態に移行させた後には、前記電源監視手段からの検出信号が入力されなくなったときも前記リセット手段により計測される監視時間を初期化しない。

このような構成によれば、遊技の進行を制御するための制御負担を軽減しつつ、電力供給の瞬停から適切に復旧することができる。

【0009】

(2) 上記(1)の遊技機において、前記リセット手段により計測される前記監視時間は、予め定められた複数種類のうちから設定可能であり(例えばリセット設定KRESのビット番号[5-4]およびビット番号[3-0]の値により図8(B)に示すようなタイムアウト時間を設定する部分など)、前記リセット設定手段は、前記電力供給停止時処理の実行に伴い前記リセット手段の動作を有効化するときに、前記監視時間として設定可能な最長時間を設定してもよい(例えばステップS53の処理が実行されたときに、リセット設定KRESに基づきWDT制御回路533がタイムアウト時間を $2^{25} \times T_{sec} \times 15$ に設定する部分など)。

このような構成においては、リセット手段により計測される監視時間として設定可能な最長時間が設定されることで、電源スイッチの切断等により電力供給が所定期間にわたり完全に停止するときに、誤ってリセットされてしまうことを防止できる。

10

20

30

40

50

【0010】

(3) 上記(1)または(2)の遊技機において、前記遊技制御用マイクロコンピュータは、前記電力供給停止時処理を実行した後に前記監視時間が経過して前記リセット手段によりリセットされたことを示すリセット情報を記憶するリセット情報記憶手段(例えば内部情報データCIFを記憶する内蔵レジスタのビット番号[1]など)と、前記所定の初期設定処理が実行されるときに、前記リセット情報記憶手段に前記リセット情報が記憶されているか否かを判定するリセット情報判定手段(例えばステップS72の処理を実行するCPU505など)と、前記リセット情報判定手段により記憶されていると判定されたときに、前記リセット設定手段により前記リセット手段の動作を無効化するリセット後起動制御手段(例えばステップS74の処理を実行するCPU505など)とを含んでもよい。

このような構成においては、初期設定処理が実行されるときにリセット情報が記憶されればリセット手段の動作を無効化することで、不用意にリセットされてしまうことを防止できる。

【0011】

(4) 上記(1)～(3)のいずれかの遊技機において、前記遊技制御用マイクロコンピュータは、所定の記憶領域に値が異なる複数のデータを所定順序で書き込むことにより、前記リセット手段が計測した時間を初期化させる計測初期化手段を含んでもよい(例えばステップS25Cの処理にて、WDTクリアレジスタWCLに「55H」と「AAH」を順次に書き込む部分など)。

このような構成においては、値が異なる複数のデータを所定順序で書き込まなければリセット手段が計測した時間が初期化されないので、電力供給が瞬停するときのノイズ等により誤って計測時間が初期化されてしまうことを防止できる。

【図面の簡単な説明】**【0012】**

【図1】この実施の形態におけるパチンコ遊技機の正面図である。

【図2】パチンコ遊技機に搭載された各種の制御基板などを示す構成図である。

【図3】電源基板の構成例を示すブロック図である。

【図4】リセット信号および電源断信号の状態を模式的に示すタイミング図である。

【図5】遊技制御用マイクロコンピュータの構成例を示すブロック図である。

【図6】遊技制御用マイクロコンピュータにおけるアドレスマップの一例を示す図である。

【図7】プログラム管理エリアおよび内蔵レジスタエリアの主要部分を例示する図である。

【図8】ヘッダおよびリセット設定における設定内容の一例を示す図である。

【図9】割込み初期設定、16ビット乱数初期設定第1、16ビット乱数初期設定第3における設定内容の一例を示す図である。

【図10】セキュリティ時間設定における設定内容の一例を示す図である。

【図11】内部情報レジスタの構成例等を示す図である。

【図12】ウォッチドッグタイマの構成例を示すブロック図である。

【図13】WDTスタートレジスタの構成例等を示す図である。

【図14】WDTクリアレジスタの構成例等を示す図である。

【図15】乱数回路の構成例を示すブロック図である。

【図16】乱数列変更レジスタの構成例等を示す図である。

【図17】乱数列更新規則をソフトウェアで変更する動作例を示す図である。

【図18】乱数列更新規則を自動で変更する動作例を示す図である。

【図19】乱数最大値設定レジスタの構成例を示す図である。

【図20】ハードラッチ選択レジスタの構成例等を示す図である。

【図21】乱数ハードラッチフラグレジスタの構成例等を示す図である。

【図22】ハードラッチ割込み制御レジスタの構成例等を示す図である。

10

20

30

40

50

- 【図23】乱数ソフトラッチレジスタの構成例等を示す図である。
- 【図24】乱数ソフトラッチフラグレジスタの構成例等を示す図である。
- 【図25】セキュリティチェック処理の一例を示すフローチャートである。
- 【図26】遊技制御メイン処理の一例を示すフローチャートである。
- 【図27】遊技制御メイン処理の一例を示すフローチャートである。
- 【図28】ウォッチドッグタイマを設定する処理の一例を示すフローチャートである。
- 【図29】メイン側電源断処理の一例を示すフローチャートである。
- 【図30】遊技制御用タイマ割込み処理の一例を示すフローチャートである。
- 【図31】特別図柄プロセス処理の一例を示すフローチャートである。
- 【図32】始動入賞判定処理の一例を示すフローチャートである。 10
- 【図33】始動口通過時処理の一例を示すフローチャートである。
- 【図34】特別図柄通常処理の一例を示すフローチャートである。
- 【図35】特図表示結果および大当たり種別の決定例を示す図である。
- 【図36】変動パターン設定処理の一例を示すフローチャートなどである。
- 【図37】特別図柄停止処理の一例を示すフローチャートである。
- 【図38】演出制御メイン処理の一例を示すフローチャートである。
- 【図39】演出制御プロセス処理の一例を示すフローチャートである。
- 【図40】乱数回路における動作例を示すタイミングチャートである。 20
- 【図41】ハードラッチ乱数値レジスタの読み出動作例を示すタイミングチャートである。
- 【図42】遊技制御の実行中に電源電圧が低下した場合の動作例を示すタイミングチャートである。
- 【図43】電源投入時に電源電圧の安定が確認できない場合の動作例を示すタイミングチャートである。
- 【発明を実施するための形態】
- 【0013】
- 以下、図面を参照しつつ、本発明の一実施形態を詳細に説明する。図1は、本実施の形態におけるパチンコ遊技機の正面図であり、主要部材の配置レイアウトを示す。パチンコ遊技機（遊技機）1は、大別して、遊技盤面を構成する遊技盤（ゲージ盤）2と、遊技盤2を支持固定する遊技機用枠（台枠）3とから構成されている。遊技盤2には、ガイドフレールによって囲まれた、ほぼ円形状の遊技領域が形成されている。この遊技領域には、遊技媒体としての遊技球が、図2に示す発射モータ61を含む打球発射装置により発射されて打ち込まれる。 30
- 【0014】
- 遊技盤2の所定位置（図1に示す例では、遊技領域の右側方）には、第1特別図柄表示装置4Aと、第2特別図柄表示装置4Bとが設けられている。第1特別図柄表示装置4Aと第2特別図柄表示装置4Bはそれぞれ、例えば7セグメントやドットマトリクスのLED（発光ダイオード）等から構成され、可変表示ゲームの一例となる特図ゲームにおいて、各々が識別可能な複数種類の識別情報（特別識別情報）である特別図柄（「特図」ともいう）を、変動可能に表示（可変表示）する。例えば、第1特別図柄表示装置4Aと第2特別図柄表示装置4Bはそれぞれ、「0」～「9」を示す数字や「-」を示す記号等から構成される複数種類の特別図柄を可変表示する。なお、第1特別図柄表示装置4Aや第2特別図柄表示装置4Bにて表示される特別図柄は、「0」～「9」を示す数字や「-」を示す記号等から構成されるものに限定されず、例えば7セグメントのLEDにおいて点灯させるものと消灯させるものとの組合せを異ならせた複数種類の点灯パターンが、複数種類の特別図柄として予め設定されていればよい。複数種類の特別図柄には、それぞれに対応した図柄番号が付されている。一例として、「0」～「9」を示す数字それぞれには、「0」～「9」の図柄番号が付され、「-」を示す記号には、「10」の図柄番号が付されればよい。以下では、第1特別図柄表示装置4Aにより可変表示される特別図柄を「第1特図」ともいい、第2特別図柄表示装置4Bにより可変表示される特別図柄を「第2特図」ともいう。 40

【0015】

第1特別図柄表示装置4Aと第2特別図柄表示装置4Bの上方には、第1保留表示器25Aと、第2保留表示器25Bとが設けられている。第1保留表示器25Aと第2保留表示器25Bはそれぞれ、特図ゲームにおける可変表示の保留記憶数（特図保留記憶数）を特定可能に表示（特図保留記憶表示）する。一例として、第1保留表示器25Aは、第1特別図柄表示装置4Aによる第1特図を用いた特図ゲームにおける可変表示の保留記憶数（第1特図保留記憶数）を特定可能に表示する。第2保留表示器25Bは、第2特別図柄表示装置4Bによる第2特図を用いた特図ゲームにおける可変表示の保留記憶数（第2特図保留記憶数）を特定可能に表示する。特図ゲームにおける可変表示の保留記憶は、普通入賞球装置6Aが形成する第1始動入賞口や普通可変入賞球装置6Bが形成する第2始動入賞口を遊技球が通過（進入）して始動入賞したときに発生する。すなわち、特図ゲームや飾り図柄の可変表示といった可変表示ゲームを実行するための始動条件（「実行条件」ともいう）は成立したが、先に成立した開始条件に基づく可変表示ゲームが実行中であることや、パチンコ遊技機1における遊技状態が大当たり遊技状態あるいは小当たり遊技状態に制御されていることなどにより、可変表示ゲームを開始するための開始条件が成立していないときに、成立した始動条件に対応する可変表示の保留記憶が行われる。第1保留表示器25Aと第2保留表示器25Bはそれぞれ、例えば第1特図保留記憶数と第2特図保留記憶数のそれれにおける上限値（例えば「4」）に対応した個数（例えば4個）のLEDを含んで構成されればよい。

【0016】

遊技盤2の所定位置（図1に示す例では、遊技領域の左側方）には、普通図柄表示器20が設けられている。一例として、普通図柄表示器20は、第1特別図柄表示装置4Aや第2特別図柄表示装置4Bと同様に7セグメントやドットマトリクスのLED等から構成され、特別図柄とは異なる複数種類の識別情報である普通図柄（「普図」あるいは「普通図」ともいう）を変動可能に表示（可変表示）する。このような普通図柄の可変表示は、普図ゲーム（「普通図ゲーム」ともいう）と称される。普通図柄表示器20は、例えば「0」～「9」を示す数字や「-」を示す記号等から構成される複数種類の普通図柄を可変表示する。複数種類の普通図柄には、それぞれに対応した図柄番号が付されている。一例として、「0」～「9」を示す数字それぞれには、「0」～「9」の図柄番号が付され、「-」を示す記号には、「10」の図柄番号が付されればよい。なお、普通図柄表示器20は、「0」～「9」を示す数字や「-」を示す記号等を普通図柄として可変表示するものに限定されず、例えば「_」と「x」とを示す装飾ランプ（又はLED）を交互に点灯させることや、「左」、「中」、「右」といった複数の装飾ランプ（またはLED）を所定順序で点灯させることにより、普通図柄を可変表示するものであってもよい。

【0017】

普通図柄表示器20の上方には、普図保留表示器25Cが設けられている。普図保留表示器25Cは、普図ゲームにおける可変表示の保留記憶数（普図保留記憶数）を特定可能に表示（普図保留記憶表示）する。ここで、普図ゲームにおける可変表示の保留記憶は、遊技領域に設けられた通過ゲート41を遊技球が通過したときに発生する。すなわち、普図ゲームの可変表示を実行するための条件は成立したが、普図ゲームを開始するための条件が成立していないときに、普図ゲームの保留記憶が行われる。普図保留表示器25Cは、例えば普図保留記憶数の上限値（例えば「4」）に対応した個数（例えば4個）のLEDを含んで構成されればよい。

【0018】

遊技盤2における遊技領域の中央付近には、画像表示装置5が設けられている。画像表示装置5は、例えば液晶表示装置（LCD：Liquid Crystal Display）等から構成され、各種の演出画像を表示する表示領域を形成している。画像表示装置5の表示領域では、特図ゲームにおける第1特別図柄表示装置4Aによる第1特図の可変表示や第2特別図柄表示装置4Bによる第2特図の可変表示のそれぞれに対応して、例えば3つといった複数に分割された可変表示部となる飾り図柄表示部にて、各々が識別可能な複数種類の識別情報

10

20

30

40

50

(装飾識別情報)である飾り図柄を可変表示する。

【0019】

一例として、画像表示装置5の表示領域には、「左」、「中」、「右」の飾り図柄表示部5L、5C、5Rが配置されている。そして、特図ゲームにおいて、第1特別図柄表示装置4Aによる第1特図の可変表示と、第2特別図柄表示装置4Bによる第2特図の可変表示とのうち、いずれかの可変表示が開始されることに対応して、「左」、「中」、「右」の飾り図柄表示部5L、5C、5Rの全部において飾り図柄の可変表示（例えば上下方向あるいは左右方向のスクロール表示など）が開始される。その後、特図ゲームにおける可変表示結果として確定特別図柄が停止表示（完全停止表示）されるときに、画像表示装置5における「左」、「中」、「右」の各飾り図柄表示部5L、5C、5Rにて、飾り図柄の可変表示結果となる確定飾り図柄（最終停止図柄）が停止表示（完全停止表示）される。10 なお、「左」、「中」、「右」の各飾り図柄表示部5L、5C、5Rは、画像表示装置5の表示領域内で移動可能とされ、飾り図柄を縮小あるいは拡大して表示することができるようにもよい。特別図柄や飾り図柄が完全停止表示されたときには、各図柄の可変表示における表示結果が確定的に表示され、それ以後は今回の可変表示が進行しないことを遊技者が認識できる表示状態となる。これに対して、飾り図柄の可変表示を開始してから可変表示結果となる確定飾り図柄が完全停止表示されるまでの可変表示中には、飾り図柄の変動速度が「0」となって、飾り図柄が停留して表示され、例えば微少な揺れや伸縮などを生じさせる表示状態となることがある。このような表示状態は、仮停止表示ともいい、可変表示における表示結果が確定的に表示されていないものの、スクロール表示や更新表示による飾り図柄の変動が進行していないことを遊技者が認識可能となる。20 なお、仮停止表示には、微少な揺れや伸縮なども生じさせず、所定時間（例えば1秒間）よりも短い時間だけ、飾り図柄を完全停止表示することなどが含まれてもよい。完全停止表示や仮停止表示のように、特別図柄や飾り図柄の変動が進行していないことを遊技者が認識できる程度に表示図柄を停止表示することは、導出表示ともいう。

【0020】

「左」、「中」、「右」の各飾り図柄表示部5L、5C、5Rにて可変表示される飾り図柄には、例えば8種類の図柄（英数字「1」～「8」あるいは漢数字「一」～「八」、英文字「A」～「H」、所定のモチーフに関連する8個のキャラクタを示す演出画像、数字や文字あるいは記号とキャラクタとを組み合わせた演出画像など。なお、キャラクタを示す演出画像は、例えば人物や動物、これら以外の物体、もしくは、文字などの記号、あるいは、その他の任意の図形を示す画像であればよい。）が含まれていればよい。また、こうした8種類の飾り図柄の他に、ブランク図柄（大当り組合せを構成しない図柄）が含まれていてもよい。飾り図柄のそれぞれには、対応する図柄番号が付されている。例えば、「1」～「8」を示す英数字それぞれに対して、「1」～「8」の図柄番号が付されている。30 なお、可変表示される飾り図柄の種類数は、8種類のものに限定されず、任意の複数種類からなる飾り図柄であればよい。

【0021】

飾り図柄の変動中には、「左」、「中」、「右」の各飾り図柄表示部5L、5C、5Rにおいて、例えば図柄番号が小さいものから大きいものへと順次に、上方から下方へ、あるいは、右側から左側へと、流れのようなスクロール表示が行われる。そして、図柄番号が最大（例えば「8」）である飾り図柄が表示されると、続いて図柄番号が最小（例えば「1」）である飾り図柄が表示される。あるいは、飾り図柄表示部5L、5C、5Rのうち少なくともいずれか1つ（例えば「左」の飾り図柄表示部5Lなど）において、図柄番号が大きいものから小さいものへとスクロール表示を行って、図柄番号が最小である飾り図柄が表示されると、続いて図柄番号が最大である飾り図柄が表示されるようにしてもよい。

【0022】

画像表示装置5の表示領域には、始動入賞記憶表示部5Hも配置されている。始動入賞記憶表示部5Hでは、特図ゲームにおける可変表示の保留記憶数（特図保留記憶数）を特4050

定可能に表示する。一例として、始動入賞記憶表示部 5 H には、始動入賞の発生に基づき先に始動条件が成立した可変表示ゲームから順に左から右へと、表示色が変更される複数の表示部位が設けられている。そして、第 1 始動入賞口に遊技球が進入したことに基づき第 1 特別図柄表示装置 4 A における第 1 特図を用いた特図ゲームの始動条件（第 1 始動条件）が成立したときには、通常非表示（透過色）となっている表示部位のうちの 1 つ（例えば非表示となっている表示部位のうち左端の表示部位）を青色表示に変化させる。また、第 2 始動入賞口に遊技球が進入したことに基づき第 2 特別図柄表示装置 4 B における第 2 特図を用いた特図ゲームの始動条件（第 2 始動条件）が成立したときには、通常非表示となっている表示部位のうちの 1 つを赤色表示に変化させる。その後、第 1 特図を用いた特図ゲームの開始条件（第 1 開始条件）と第 2 特図を用いた特図ゲームの開始条件（第 2 開始条件）のいずれかが成立したときには、例えば左端の表示部位における表示を除去するとともに、各表示部位における表示を 1 つずつ左方向に移動させる。このとき、青色表示や赤色表示に変化していた表示部位のうちの 1 つ（例えば表示色が変化していた表示部位のうち右端の表示部位）は、非表示に戻る。ここで、保留記憶表示を行う際に、可変表示ゲームの始動条件が成立したことに基づく特図保留記憶数は特定できたものの、その始動条件が第 1 始動条件であるか第 2 始動条件であるかを特定できない場合に、例えば特図保留記憶数に対応する個数の表示部位を灰色表示に変化させることなどにより、特図保留記憶数の表示態様を所定の表示態様に変更してもよい。10

【0023】

なお、始動入賞記憶表示部 5 H では、特図保留記憶数を示す数字を表示することなどにより、特図保留記憶数を遊技者等が認識できるようにしてもよい。図 1 に示す例では、始動入賞記憶表示部 5 H とともに、第 1 特別図柄表示装置 4 A および第 2 特別図柄表示装置 4 B の上部に、第 1 保留表示器 25 A と第 2 保留表示器 25 B とが設けられている。これに対して、始動入賞記憶表示部 5 H と、第 1 保留表示器 25 A および第 2 保留表示器 25 B とのうち、いずれか一方のみを設けるようにしてもよい。20

【0024】

画像表示装置 5 の表示領域には、飾り図柄とは異なる識別情報としての色図柄を可変表示する色図柄表示部が設けられていてもよい。一例として、色図柄表示部には、第 1 特別図柄表示装置 4 A による第 1 特図を用いた特図ゲームが開始されるときに、色図柄の変動（例えば表示色の更新表示）が開始される「左」の色図柄表示部と、第 2 特別図柄表示装置 4 B による第 2 特図を用いた特図ゲームが開始されるときに、色図柄の変動が開始される「右」の色図柄表示部とが含まれていればよい。そして、特図ゲームにおいて可変表示結果となる確定特別図柄が完全停止表示されるときには、色図柄の変動が終了して、色図柄の可変表示結果となる確定色図柄が完全停止表示される。「左」および「右」の色図柄表示部にて可変表示される色図柄には、例えば 5 種類の図柄（「黄色」、「緑色」、「赤色」、「青色」、「紫色」など）といった、複数種類の色図柄が含まれていればよい。色図柄のそれには、対応する図柄番号が付されている。一例として、「黄色」、「緑色」、「赤色」、「青色」、「紫色」の色図柄それぞれに対して、「1」～「5」の図柄番号が付されていればよい。そして、例えば特別図柄の可変表示結果（特図表示結果）が「ハズレ」である場合には色図柄の可変表示結果として「黄色」の確定色図柄が停止表示され、特図表示結果が「大当たり」で大当たり種別が「非確変」である場合には色図柄の可変表示結果として「緑色」の確定色図柄が停止表示され、特図表示結果が「大当たり」で大当たり種別が「確変」である場合には色図柄の可変表示結果として「赤色」の確定色図柄が停止表示され、特図表示結果が「大当たり」で大当たり種別が「突確」である場合には色図柄の可変表示結果として「青色」の確定色図柄が停止表示され、特図表示結果が「小当たり」である場合には色図柄の可変表示結果として「紫色」の確定色図柄が停止表示されればよい。3040

【0025】

画像表示装置 5 の下方には、普通入賞球装置 6 A と、普通可変入賞球装置 6 B とが設けられている。普通入賞球装置 6 A は、例えば所定の玉受部材によって常に一定の開放状態に保たれる第 1 始動入賞口を形成する。普通可変入賞球装置 6 B は、図 2 に示す普通電動50

役物用のソレノイド 8 1 によって垂直位置となる通常開放状態と傾動位置となる拡大開放状態とに変化する一対の可動翼片を有する電動チューリップ型役物（普通電動役物）を備え、第 2 始動入賞口を形成する。一例として、普通可変入賞球装置 6 B では、普通電動役物用のソレノイド 8 1 がオフ状態であるときに可動翼片が垂直位置となることにより、遊技球が第 2 始動入賞口に進入しにくい通常開放状態となる。その一方で、普通可変入賞球装置 6 B では、普通電動役物用のソレノイド 8 1 がオン状態であるときに可動翼片が傾動位置となることにより、遊技球が第 2 始動入賞口に進入しやすい拡大開放状態となる。なお、普通可変入賞球装置 6 B は、通常開放状態であるときでも、第 2 始動入賞口には遊技球が進入可能であるものの、拡大開放状態であるときよりも遊技球が進入する可能性が低くなるように構成してもよい。あるいは、普通可変入賞球装置 6 B は、通常開放状態において、例えば第 2 始動入賞口を閉鎖することなどにより、第 2 始動入賞口には遊技球が進入しないように構成してもよい。

【 0 0 2 6 】

普通入賞球装置 6 A に形成された第 1 始動入賞口に進入した遊技球は、例えば図 2 に示す第 1 始動口スイッチ 2 2 A によって検出される。普通可変入賞球装置 6 B に形成された第 2 始動入賞口に進入した遊技球は、例えば図 2 に示す第 2 始動口スイッチ 2 2 B によって検出される。第 1 始動口スイッチ 2 2 A によって遊技球が検出されたことに基づき、所定個数（例えば 3 個）の遊技球が賞球として払い出され、第 1 保留記憶数が所定の上限値（例えば「4」）以下であれば、第 1 始動条件が成立する。第 2 始動口スイッチ 2 2 B によって遊技球が検出されたことに基づき、所定個数（例えば 3 個）の遊技球が賞球として払い出され、第 2 保留記憶数が所定の上限値以下であれば、第 2 始動条件が成立する。なお、第 1 始動口スイッチ 2 2 A によって遊技球が検出されたことに基づいて払い出される賞球の個数と、第 2 始動口スイッチ 2 2 B によって遊技球が検出されたことに基づいて払い出される賞球の個数は、互いに同一の個数であってもよいし、異なる個数であってもよい。

【 0 0 2 7 】

普通入賞球装置 6 A と普通可変入賞球装置 6 B の下方には、特別可変入賞球装置 7 が設けられている。特別可変入賞球装置 7 は、図 2 に示す大入賞口扉用のソレノイド 8 2 によって開閉駆動される大入賞口扉を備え、その大入賞口扉によって開放状態（第 1 状態）と閉鎖状態（第 2 状態）とに変化する大入賞口を形成する。一例として、特別可変入賞球装置 7 では、大入賞口扉用のソレノイド 8 2 がオフ状態であるときに大入賞口扉が大入賞口を閉鎖状態にする。その一方で、特別可変入賞球装置 7 では、大入賞口扉用のソレノイド 8 2 がオン状態であるときに大入賞口扉が大入賞口を開放状態にする。特別可変入賞球装置 7 に形成された大入賞口に進入した遊技球は、例えば図 2 に示すカウントスイッチ 2 3 によって検出される。カウントスイッチ 2 3 によって遊技球が検出されたことに基づき、所定個数（例えば 13 個）の遊技球が賞球として払い出される。

【 0 0 2 8 】

遊技盤 2 の表面には、上記の構成以外にも、遊技球の流下方向や速度を変化させる風車および多数の障害釘が設けられている。また、第 1 始動入賞口、第 2 始動入賞口および大入賞口とは異なる入賞口として、例えば所定の玉受部材によって常に一定の開放状態に保たれる一般入賞口が 1 つ、または複数設けられてもよい。この場合には、一般入賞口のいずれかに進入した遊技球が所定の一般入賞球スイッチによって検出されたことに基づき、所定個数（例えば 10 個）の遊技球が賞球として払い出されればよい。遊技領域の最下方には、いずれの入賞口にも進入しなかった遊技球が取り込まれるアウト口が設けられている。遊技機用枠 3 の左右上部位置には、効果音等を再生出力するためのスピーカ 8 L、8 R が設けられており、さらに遊技領域周辺部には、遊技効果ランプ 9 が設けられている。パチンコ遊技機 1 の遊技領域における各構造物（例えば普通入賞球装置 6 A、普通可変入賞球装置 6 B、特別可変入賞球装置 7 等）の周囲には、装飾用 LED が配置されていてもよい。

【 0 0 2 9 】

10

20

30

40

50

遊技機用枠 3 の右下部位置には、遊技媒体としての遊技球を遊技領域に向けて発射するために遊技者等によって操作される打球操作ハンドルとなる操作ノブ 30 が設けられている。例えば、遊技者等による操作量（回転量）に応じて遊技球の弾发力を調整する。打球操作ハンドルには、打球発射装置が備える発射モータの駆動を停止させるための単発発射スイッチや、タッチリング（タッチセンサ）が設けられていればよい。遊技領域の下方における遊技機用枠 3 の所定位置には、賞球として払い出された遊技球や所定の球貸機により貸し出された遊技球を、打球発射装置へと供給可能に保持（貯留）する打球供給皿（上皿）が設けられている。例えば打球供給皿の上面における手前側の中央位置といった、パチンコ遊技機 1 の遊技機用枠 3 における所定位置には、押下操作などにより遊技者が操作可能な操作ボタンが設置されていてもよい。また、打球供給皿の下方には、打球供給皿に収容不能となった遊技球を保持（貯留）する余剰球受皿（下皿）が設けられている。10

【 0 0 3 0 】

さらに、パチンコ遊技機 1 に隣接する所定位置には、プリペイドカード等を用いた球貸しを可能にするための処理が実行されるプリペイドカードユニット（カードユニット）が設置されてもよい。カードユニットは、プリペイドカードを取り込んで球貸しの処理を実行するだけでなく、会員カードや現金を取り込んで球貸しの処理を実行するものであってもよい。

【 0 0 3 1 】

普通図柄表示器 20 による普図ゲームは、遊技領域に設けられた通過ゲート 41 を通過した遊技球が図 2 に示すゲートスイッチ 21 によって検出されたことといった、普通図柄表示器 20 にて普通図柄の可変表示を実行するための普図始動条件が成立した後に、例えば前回の普図ゲームが終了したことといった、普通図柄の可変表示を開始するための普図開始条件が成立したことに基づいて、開始される。この普図ゲームでは、普通図柄の変動を開始させた後、所定の可変表示時間（普図変動時間）が経過すると、普通図柄の可変表示結果となる確定普通図柄を完全停止表示する。普通図柄の可変表示時間は、例えば各普図ゲームの開始時に、所定の乱数値を示す数値データを抽出することなどにより、複数種類の可変表示時間のうちで、いずれかに決定されればよい。普図ゲームにおける普通図柄の可変表示結果となる確定普通図柄として、例えば「7」を示す数字あるいは「 」を示す記号といった、特定の普通図柄（普図当たり図柄）が停止表示されれば、普通図柄の可変表示結果が「普図当たり」となる。その一方、確定普通図柄として、例えば「7」を示す数字以外の数字あるいは「×」を示す記号といった、普図当たり図柄以外の普通図柄が停止表示されれば、普通図柄の可変表示結果が「普図ハズレ」となる。普通図柄の可変表示結果が「普図当たり」となったことに対応して、普通可変入賞球装置 6B を構成する電動チューリップの可動翼片が傾動位置となる拡大開放制御が行われ、所定時間が経過すると垂直位置に戻る通常開放制御が行われる。2030

【 0 0 3 2 】

第 1 特別図柄表示装置 4A による特図ゲームは、普通入賞球装置 6A に形成された第 1 始動入賞口に進入した遊技球が図 2 に示す第 1 始動口スイッチ 22A によって検出されたことなどにより第 1 始動条件が成立した後に第 1 開始条件が成立したことに基づいて、開始される。第 1 開始条件は、例えば前回の特図ゲームや大当たり遊技状態あるいは小当たり遊技状態が終了したときなどに、第 1 特図を用いた今回の特図ゲームが開始可能となることにより成立する。第 2 特別図柄表示装置 4B による特図ゲームは、普通可変入賞球装置 6B に形成された第 2 始動入賞口に進入した遊技球が図 2 に示す第 2 始動口スイッチ 22B によって検出されたことなどにより第 2 始動条件が成立した後に第 2 開始条件が成立したことに基づいて、開始される。第 2 開始条件は、例えば前回の特図ゲームや大当たり遊技状態あるいは小当たり遊技状態が終了したときなどに、第 2 特図を用いた今回の特図ゲームが開始可能となることにより成立する。40

【 0 0 3 3 】

第 1 特別図柄表示装置 4A や第 2 特別図柄表示装置 4B による特図ゲームでは、特別図柄の可変表示を開始させた後、所定の可変表示時間（特図変動時間）が経過すると、特別50

図柄の可変表示結果となる確定特別図柄を完全停止表示する。特別図柄の可変表示時間は、各特図ゲームの開始時に、例えば図14に示すような変動パターン種別決定用の乱数値MR4を示す数値データや、変動パターン決定用の乱数値MR5を示す数値データなどに基づいて決定された変動パターンに対応して、複数種類の可変表示時間のうちで、いずれかに決定される。特図ゲームにおける特別図柄の可変表示結果は、特図表示結果ともいう。特図ゲームにおける特別図柄の可変表示結果となる確定特別図柄として、特定の特別図柄（大当たり図柄）が停止表示されれば、特定表示結果としての「大当たり」となり、大当たり図柄とは異なる所定の特別図柄（小当たり図柄）が停止表示されれば、所定表示結果としての「小当たり」となり、大当たり図柄や小当たり図柄以外の特別図柄（ハズレ図柄）が停止表示されれば、非特定表示結果としての「ハズレ」となる。特図ゲームでの可変表示結果が「大当たり」になった後には、特定遊技状態としての大当たり遊技状態に制御される。また、特図ゲームでの可変表示結果が「小当たり」になった後には、大当たり遊技状態とは異なる小当たり遊技状態に制御される。この実施の形態におけるパチンコ遊技機1では、一例として、「1」、「3」、「7」を示す数字を大当たり図柄とし、「5」を示す数字を小当たり図柄とし、「-」を示す記号をハズレ図柄としている。なお、第1特別図柄表示装置4Aによる特図ゲームにおける大当たり図柄や小当たり図柄、ハズレ図柄といった各図柄は、第2特別図柄表示装置4Bによる特図ゲームにおける各図柄とは異なる特別図柄となるようにしてもよいし、双方の特図ゲームにおいて共通の特別図柄が大当たり図柄や小当たり図柄、ハズレ図柄となるようにしてもよい。

【0034】

この実施の形態では、大当たり図柄となる「1」、「3」、「7」の数字を示す特別図柄のうち、「3」、「7」の数字を示す特別図柄を15ラウンド大当たり図柄とし、「1」の数字を示す特別図柄を2ラウンド大当たり図柄とする。特図ゲームにおける確定特別図柄として15ラウンド大当たり図柄が停止表示された後に制御される第1特定遊技状態としての大当たり遊技状態（15ラウンド大当たり状態）では、特別可変入賞球装置7の開閉板が、第1期間となる所定期間（例えば29秒間）あるいは所定個数（例えば9個）の入賞球が発生するまでの期間にて大入賞口を開放状態とすることにより、特別可変入賞球装置7を遊技者にとって有利な第1状態に変化させるラウンドが実行される。こうしてラウンド中に大入賞口を開放状態とした開閉板は、遊技盤2の表面を落下する遊技球を受け止め、その後に大入賞口を閉鎖状態とすることにより、特別可変入賞球装置7を遊技者にとって不利な第2状態に変化させて、1回のラウンドを終了させる。15ラウンド大当たり状態では、大入賞口の開放サイクルであるラウンドの実行回数が、第1回数（例えば「15」）となる。ラウンドの実行回数が「15」となる15ラウンド大当たり状態における遊技は、15回開放遊技とも称される。

【0035】

特図ゲームにおける確定特別図柄として2ラウンド大当たり図柄が停止表示された後に制御される第2特定遊技状態としての大当たり遊技状態（2ラウンド大当たり状態）では、各ラウンドで特別可変入賞球装置7を遊技者にとって有利な第1状態に変化させる期間（開閉板により大入賞口を開放状態とする期間）が、15ラウンド大当たり状態における第1期間よりも短い第2期間（例えば0.5秒間）となる。また、2ラウンド大当たり状態では、ラウンドの実行回数が、15ラウンド大当たり状態における第1回数よりも少ない第2回数（例えば「2」）となる。なお、2ラウンド大当たり状態では、各ラウンドで大入賞口を開放状態とする期間が第2期間となることと、ラウンドの実行回数が第2回数となることのうち、少なくともいずれか一方が行われるように制御されればよく、それ以外の制御は15ラウンド大当たり状態と同様に行われるようにもよい。ラウンドの実行回数が「2」となる2ラウンド大当たり状態における遊技は、2回開放遊技とも称される。なお、2ラウンド大当たり状態では、各ラウンドで特別可変入賞球装置7とは別個に設けられた所定の入賞球装置を、遊技者にとって不利な第2状態から遊技者にとって有利な第1状態に変化させ、所定期間（第1期間又は第2期間）が経過した後に第2状態へと戻すようにしてもよい。

10

20

30

40

50

【0036】

また、15ラウンド大当たり図柄となる「3」、「7」の数字を示す特別図柄のうち、「3」の数字を示す特別図柄が特図ゲームにおける確定特別図柄として停止表示されたことに基づく15ラウンド大当たり状態が終了した後には、特別遊技状態の1つとして、通常状態に比べて特図ゲームにおける特別図柄の変動時間（特図変動時間）が短縮される時短状態に制御される。ここで、通常状態とは、大当たり遊技状態等の特定遊技状態や時短状態等の特別遊技状態以外の遊技状態のことであり、パチンコ遊技機1の初期設定状態（例えばシステムリセットが行われた場合のように、電源投入後に初期化処理を実行した状態）と同一の制御が行われる。時短状態は、所定回数（例えば100回）の特図ゲームが実行されることと、可変表示結果が「大当たり」となることのうち、いずれかの条件が先に成立したときに、終了すればよい。なお、特図ゲームにおける確定特別図柄として15ラウンド大当たり図柄のうち「3」の数字を示す特別図柄が停止表示されたことに基づく15ラウンド大当たり状態が終了した後には、時短状態とはならず通常状態となるようにしてもよい。こうした「3」の数字を示す特別図柄のように、特図ゲームにおける確定特別図柄として停止表示されたことに基づく大当たり遊技状態が終了した後に時短状態や通常状態に制御される15ラウンド大当たり図柄は、非確変大当たり図柄（「通常大当たり図柄」ともいう）と称される。特図ゲームにおける確定特別図柄が非確変大当たり図柄となる場合における特別図柄や飾り図柄の可変表示態様は、可変表示結果が「大当たり」となる場合における「非確変」（「通常」ともいう）の可変表示態様（「大当たり種別」ともいう）と称される。

10

【0037】

15ラウンド大当たり図柄となる「3」、「7」の数字を示す特別図柄のうち、「7」の数字を示す特別図柄が特図ゲームにおける確定特別図柄として停止表示されたことに基づく15ラウンド大当たり状態が終了した後や、2ラウンド大当たり図柄となる「1」の数字を示す特別図柄が特図ゲームにおける確定特別図柄として停止表示されたことに基づく2ラウンド大当たり状態が終了した後には、時短状態とは異なる特別遊技状態の1つとして、例えば通常状態に比べて特図変動時間が短縮されるとともに、継続して確率変動制御（確変制御）が行われる確変状態（高確率遊技状態）に制御される。この確変状態では、各特図ゲームや飾り図柄の可変表示において、可変表示結果が「大当たり」となって更に大当たり遊技状態に制御される確率が、通常状態よりも高くなるように向上する。このような確変状態は、特図ゲームの実行回数に関わりなく、次に可変表示結果が「大当たり」となるまで継続してもよい。これに対して、確変状態となった後に、所定回数（例えば100回）の特図ゲームが実行されることと、可変表示結果が「大当たり」となることのうち、いずれかの条件が先に成立したときに、終了するようにしてもよい。また、確変状態において所定回数の特図ゲームが実行されたり可変表示結果が「大当たり」となる以前であっても、特図ゲームが開始されるときに、所定の割合で確変状態が終了することがあるようにしてもよい。

20

【0038】

「7」の数字を示す特別図柄のように、特図ゲームにおける確定特別図柄として停止表示されたことに基づく大当たり遊技状態が終了した後に確変状態に制御される15ラウンド大当たり図柄は、確変大当たり図柄と称される。特図ゲームにおける確定特別図柄が確変大当たり図柄となる場合における特別図柄や飾り図柄の可変表示態様は、可変表示結果が「大当たり」となる場合における「確変」（「確変大当たり」ともいう）の可変表示態様（「大当たり種別」ともいう）と称される。「1」の数字を示す特別図柄のように、特図ゲームにおける確定特別図柄として停止表示されたことに基づく大当たり遊技状態が終了した後に確変状態に制御される2ラウンド大当たり図柄は、突確大当たり図柄と称される。特図ゲームにおける確定特別図柄が突確大当たり図柄となる場合における特別図柄や飾り図柄の可変表示態様は、可変表示結果が「大当たり」となる場合における「突確」（「突確大当たり」あるいは「突然確変大当たり」ともいう）の可変表示態様（「大当たり種別」ともいう）と称される。

30

【0039】

確変状態や時短状態では、普通図柄表示器20による普図ゲームにおける普通図柄の可

40

50

変表示時間を通常状態のときよりも短くする制御や、各回の普図ゲームで普通図柄の可変表示結果が「普図当たり」となる確率を通常状態のときよりも向上させる制御、可変表示結果が「普図当たり」となったことに基づく普通可変入賞球装置 6 B における可動翼片の傾動時間をおもに通常状態のときよりも長くする制御、その傾動回数を通常状態のときよりも増加させる制御といった、第 2 始動入賞口に遊技球が進入する可能性を高めて第 2 始動条件が成立しやすくなることで遊技者にとって有利となる制御が行われる。なお、確変状態や時短状態では、これらの制御のいずれか 1 つが行われるようによくてもよいし、複数の制御が組み合わせられて行われるようによくてもよい。確変状態と時短状態とでは、行われる制御が異なるようにしてもよいし、行われる制御の組合せ（同一の制御を含んでも含まなくてもよい）が異なるようにしてもよい。

10

【0040】

特図ゲームにおける確定特別図柄として小当たり図柄が停止表示された後には、大当たり遊技状態とは異なる小当たり遊技状態に制御される。この小当たり遊技状態では、2 ラウンド大当たり状態と同様に特別可変入賞装置 7 を遊技者にとって有利な第 1 状態に変化させる可変入賞動作が行われる。すなわち、小当たり遊技状態では、例えば特別可変入賞球装置 7 が備える開閉板により大入賞口を第 2 期間にわたり開放状態とする動作が、第 2 回数に達するまで繰り返し実行される。なお、小当たり遊技状態では、2 ラウンド大当たり状態と同様に、大入賞口を開放状態とする期間が第 2 期間となることと、大入賞口を開放状態とする動作の実行回数が第 2 回数となることのうち、少なくともいずれか一方が行われるように制御されればよい。小当たり遊技状態が終了した後には、遊技状態の変更が行われず、可変表示結果が「小当たり」となる以前の遊技状態に継続して制御されることになる。ただし、可変表示結果が「小当たり」となる可変表示ゲームに対応して、時短状態を終了する旨の判定がなされた場合には、小当たり遊技状態の終了後に、通常状態へと制御されることになる。可変入賞動作により大入賞口を開放状態とする回数が「2」である小当たり遊技状態における遊技は、2 ラウンド大当たり状態における各ラウンドで特別可変入賞球装置 7 とは別個に設けられた入賞球装置を第 1 状態に変化させる場合には、小当たり遊技状態でも、2 ラウンド大当たり状態と同様の態様で、その入賞球装置を第 1 状態に変化させるようにすればよい。

20

【0041】

画像表示装置 5 の表示領域では、第 1 特別図柄表示装置 4 A や第 2 特別図柄表示装置 4 B による特別図柄の可変表示に対応して、飾り図柄の可変表示が行われる。すなわち、画像表示装置 5 の表示領域では、第 1 開始条件と第 2 開始条件のいずれか一方が成立したことに基づいて、例えば「左」、「中」、「右」の飾り図柄表示部 5 L、5 C、5 R における全部にて飾り図柄の加速表示（全図柄加速表示）を行い、所定速度に達すれば、飾り図柄の定速表示（全図柄定速表示）を行う。こうした全図柄加速表示や全図柄定速表示は、「左」、「中」、「右」の飾り図柄表示部 5 L、5 C、5 R の全部にて飾り図柄を可変表示する全図柄変動に含まれる。こうした全図柄変動の後、例えば「左」、「右」、「中」といった所定順序で飾り図柄の減速表示（各図柄減速表示）を行い、変動速度が「0」となれば、飾り図柄を停留して表示する一方で、例えば微少な揺れや伸縮などを生じさせる仮停止表示を行う。そして、飾り図柄の可変表示を開始してからの経過時間が変動パターンなどに基づいて決定された可変表示時間に達したときには、可変表示結果となる確定飾り図柄を完全停止表示する。なお、確定飾り図柄を停止表示する手順としては、「左」、「中」、「右」の飾り図柄表示部 5 L、5 C、5 R において所定順序で飾り図柄を減速表示するものに限定されず、「左」、「中」、「右」の各飾り図柄表示部 5 L、5 C、5 R において同時に確定飾り図柄となる飾り図柄を減速表示（全図柄減速表示）するものが含まれていてよい。

30

【0042】

全図柄変動が開始された後には、「左」、「中」、「右」の飾り図柄表示部 5 L、5 C、5 R のうち一部または全部の飾り図柄表示部にて、飾り図柄をリーチ表示状態で導出表示することがある。ここで、リーチ表示状態とは、画像表示装置 5 の表示領域にて導出表

40

50

示された飾り図柄が大当り組合せの一部を構成しているときに未だ導出表示されていない飾り図柄（「リーチ変動図柄」ともいう）については変動が継続している表示状態、あるいは、一部または全部の飾り図柄が大当り組合せの一部または全部を構成しながら同期して変動している表示状態のことである。具体的には、「左」、「中」、「右」の飾り図柄表示部 5 L、5 C、5 R における一部（例えば「左」および「右」の飾り図柄表示部 5 L、5 R など）では予め定められた大当り組合せを構成する飾り図柄（例えば「7」の英数字を示す飾り図柄）が導出表示されているときに未だ導出表示されていない残りの飾り図柄表示部（例えば「中」の飾り図柄表示部 5 C など）では飾り図柄が変動している表示状態、あるいは、「左」、「中」、「右」の飾り図柄表示部 5 L、5 C、5 R における一部または全部で飾り図柄が大当り組合せの一部または全部を構成しながら同期して変動している表示状態である。また、リーチ表示状態となったことに対応して、画像表示装置 5 の表示領域に飾り図柄とは異なるアニメーション画像や実写画像といった演出画像を表示させたり、背景画像の表示態様を変化させたり、飾り図柄の変動態様を変化させたりすることがある。このような演出画像の表示や背景画像の表示態様の変化、飾り図柄の変動態様の変化を、リーチ演出表示（あるいは単にリーチ演出）という。リーチ演出の中には、それが出現すると、通常のリーチ演出（ノーマルリーチ）に比べて大当りが発生しやすい（高い確率で大当りとなる）ように設定されたものがある。このような特別のリーチ演出を、スーパーリーチ演出（あるいは単に「スーパーリーチ」）ともいう。一例として、スーパーリーチとなるリーチ演出には、ノーマルリーチと同様のリーチ演出を所定時間が経過するまで行ってから、例えば背景画像の表示態様や、表示されるキャラクタ、飾り図柄の変動方向といった飾り図柄の変動態様のうち、少なくともいずれか 1 つがリーチ表示状態となる以前やノーマルリーチのときは異なるものとなることにより、演出態様が変化（いわゆる「発展」）して、スーパーリーチに特有のリーチ演出における導入部分が開始されるものが含まれていればよい。また、スーパーリーチとなるリーチ演出には、飾り図柄がリーチ表示状態で導出表示されたときに、ノーマルリーチと同様のリーチ演出を行うことなく、スーパーリーチに特有のリーチ演出における導入部分が開始されるものが含まれていてもよい。

【0043】

また、飾り図柄の可変表示中には、リーチ演出とは異なり、飾り図柄がリーチ状態で導出表示される可能性があることや、可変表示結果が「大当り」となる可能性があることを、飾り図柄の可変表示態様などにより遊技者に報知するための特定演出が実行されることがある。この実施の形態では、「滑り」や「擬似連」といった特定演出が実行可能に設定されている。なお、この実施の形態における特定演出は、対応する演出動作が実行されるか否か応じて特図変動時間が変化するものであればよい。例えば、ある特定演出が実行される場合には、その特定演出が実行されない場合に比べて、特図変動時間が長くなるものであればよい。

【0044】

「滑り」の特定演出では、「左」、「中」、「右」の飾り図柄表示部 5 L、5 C、5 R における全部にて飾り図柄を変動させる全図柄変動を行ってから、2 つ以上の飾り図柄表示部（例えば「左」および「右」の飾り図柄表示部 5 L、5 R など）にて飾り図柄を仮停止表示させた後、その仮停止表示した飾り図柄表示部のうち所定数（例えば「1」または「2」）の飾り団柄表示部（例えば「左」の飾り団柄表示部 5 L と「右」の飾り団柄表示部 5 R のいずれか一方または双方）にて飾り団柄を再び変動させた後に停止表示することで、停止表示する飾り団柄を変更させる演出表示が行われる。なお、特定演出における飾り団柄の仮停止表示では、飾り団柄が停留して表示される一方で、例えば揺れ変動表示を行うことや短時間の停留だけで直ちに飾り団柄を再変動させることなどによって、遊技者に停止表示された飾り団柄が確定しない旨を報知すればよい。あるいは、仮停止表示でも、停止表示された飾り団柄が確定したと遊技者が認識する程度に飾り団柄を停留させてから、飾り団柄を再変動させるようにしてもよい。

【0045】

10

20

30

40

50

「擬似連」の特定演出では、特別図柄や飾り図柄の可変表示を開始するための第1開始条件あるいは第2開始条件が1回成立したことに対応して、全図柄変動が開始されてから、「左」、「中」、「右」の飾り図柄表示部5L、5C、5Rの全部にて順次または同時に飾り図柄を仮停止表示させた後、「左」、「中」、「右」の飾り図柄表示部5L、5C、5Rの全部にて飾り図柄を再び変動させる再可変表示動作（再変動）を、所定回（例えば最大3回まで）実行する演出動作である。一例として、「擬似連」の特定演出では、「左」、「中」、「右」の飾り図柄表示部5L、5C、5Rにて、擬似連チャンス目として予め定められた複数種類の飾り図柄の組合せのいずれかが仮停止表示される。そして、再変動の回数が多くなるに従って、可変表示結果が「大当たり」となる割合が高くなるように設定されればよい。これにより、遊技者は、擬似連チャンスのいずれかが仮停止表示されることで、「擬似連」の特定演出が行われると認識でき、再変動の回数が多くなるに従って、可変表示結果が「大当たり」となる期待感が高められる。この実施の形態では、「擬似連」の特定演出において、再変動が1回～3回行われることにより、第1開始条件あるいは第2開始条件が1回成立したことに基づき、飾り図柄の可変表示があたかも2回～4回続けて開始されたかのように見せることができる。10

【0046】

「擬似連」の特定演出が実行される飾り図柄の可変表示中には、擬似連続変動の進行に伴って、例えば画像表示装置5の表示領域における所定位置に予め用意されたキャラクタを示す演出画像を表示することや、スピーカ8L、8Rから所定の音声（特別音）を出力させること、遊技効果ランプ9を所定の点灯パターンで点灯させること、遊技領域内あるいは遊技領域外に設けられた演出用役物が備える複数の可動部材を動作させることといった、所定の演出動作が実行されてもよい。一例として、全部の飾り図柄表示部5L、5C、5Rにて飾り図柄を仮停止表示させた後、全部の飾り図柄表示部5L、5C、5Rにて飾り図柄を再可変表示させるときには、キャラクタを示す演出画像の表示、特別音の出力、ランプの点灯、可動部材の動作のうち、いずれか1つ、あるいは、複数の動作を組み合わせた演出動作が行われることにより、擬似連続変動が行われることを認識可能に報知するようにしてもよい。20

【0047】

こうした飾り図柄の可変表示動作を利用した特定演出としては、「擬似連」や「滑り」の他にも、例えば「発展チャンス目」や「発展チャンス目終了」、「チャンス目停止後滑り」といった、各種の演出動作が実行されてもよい。ここで、「発展チャンス目」の特定演出では、飾り図柄の可変表示が開始されてから可変表示結果となる確定飾り図柄が導出表示されるまでに、「左」、「中」、「右」の飾り図柄表示部5L、5C、5Rにおける全部にて、予め定められた特殊組合せに含まれる発展チャンス目を構成する飾り図柄を仮停止表示させた後、飾り図柄の可変表示状態をリーチ状態として所定のリーチ演出が開始される。これにより、発展チャンス目を構成する飾り図柄が仮停止表示されたときには、飾り図柄の可変表示状態がリーチ状態となることや、リーチ状態となった後に可変表示結果が「大当たり」となることに対する、遊技者の期待感が高められる。また、「発展チャンス目終了」の特定演出では、飾り図柄の可変表示が開始された後に、「左」、「中」、「右」の飾り図柄表示部5L、5C、5Rにおける全部にて、発展チャンス目として予め定められた組合せの飾り図柄を、確定飾り図柄として導出表示させる演出表示が行われる。「チャンス目停止後滑り」の特定演出では、「擬似連」の可変表示演出と同様に、飾り図柄の可変表示が開始されてから可変表示結果となる確定飾り図柄が導出表示されるまでに、「左」、「中」、「右」の飾り図柄表示部5L、5C、5Rにおける全部にて複数種類の擬似連チャンス目のいずれかとなるハズレ組合せ（特殊組合せ）の飾り図柄を一旦仮停止表示させた後、「擬似連」の特定演出とは異なり、飾り図柄表示部5L、5C、5Rの一部にて飾り図柄を再び変動させることで、停止表示する飾り図柄を変更させる演出表示が行われる。3040

【0048】

さらに、飾り図柄の可変表示中には、リーチ演出や特定演出とは異なり、例えば所定の50

キャラクタ画像やメッセージ画像を表示することなどといった、飾り図柄の可変表示態様以外の表示態様により、飾り図柄の可変表示状態がリーチ状態となる可能性があることや、可変表示結果が「大当たり」となる可能性があることを、遊技者に報知するための予告演出が実行されることがある。例えば、「キャラクタ表示」、「ステップアップ画像」、「背景変更」といった予告演出が実行可能に設定されていればよい。なお、予告演出は、対応する演出動作が実行されるか否かによって特図変動時間に変化が生じないものであればよい。「キャラクタ表示」の予告演出では、「左」、「中」、「右」の各飾り図柄表示部 5 L、5 C、5 R における全部にて飾り図柄を変動させてから、2つ以上の飾り図柄表示部（例えば「左」および「右」の飾り図柄表示部 5 L、5 R など）にて飾り図柄を導出表示させる以前に、画像表示装置 5 の表示領域における所定位置に予め用意されたキャラクタ画像を表示させる演出表示が行われる。「ステップアップ画像」の予告演出では、「左」、「中」、「右」の各飾り図柄表示部 5 L、5 C、5 R における全部にて飾り図柄を変動させてから、2つ以上の飾り図柄表示部にて飾り図柄を導出表示させる以前に、画像表示装置 5 の表示領域にて、予め用意された複数種類の演出画像を所定の順番に従って切り替えて表示させる演出表示が行われることがある。なお、「ステップアップ画像」の予告演出では、予め用意された複数種類の演出画像のうちいずれか 1 つ（例えば所定の順番において最初に表示される演出画像など）が表示された後、演出画像が切り替えられることなく、予告演出における演出表示を終了させることがあるようにしてもよい。「背景変更」の予告演出では、画像表示装置 5 の表示領域における背景画像の表示を、複数種類のいずれかに変更させる演出表示が行われる。

10

20

【0049】

こうした予告演出のうちには、先読み予告演出（単に「先読み予告」ともいう）となるものが含まれてもよい。先読み予告演出は、可変表示結果が「大当たり」となる可能性などが予告される対象（予告対象）となる可変表示が実行されるより前に、演出態様に応じて可変表示結果が「大当たり」となる可能性を予告する予告演出である。特に、複数回の特図ゲームに対応して複数回実行される飾り図柄の可変表示にわたり連続して予告する先読み予告演出は、連続予告演出ともいう。先読み予告演出では、予告対象となる可変表示が開始されるより前に、特図ゲームの保留記憶情報などに基づいて可変表示結果が「大当たり」となる可能性などを予告するための演出動作が開始される。先読み予告演出との対比において、予告対象となる可変表示が開始された後に実行が開始される予告演出は、単独予告演出（単独予告ともいう、また、可変表示中予告演出ともいう）と称される。先読み予告演出を実行するために、第 1 始動入賞口や第 2 始動入賞口といった始動領域を遊技媒体となる遊技球が通過（進入）したときには、始動入賞の発生に基づいて抽出された所定の乱数値（後述する特図表示結果決定用の乱数値 M R 1 など）を示す数値データを用いて、大当たり遊技状態などの特定遊技状態となるか否かや、スーパーリーチとなるリーチ演出などの特定演出態様となるか否かを、予告対象となる可変表示の開始条件が成立するより前に決定すればよい。こうした決定結果の一部または全部に応じて異なる割合で、先読み予告演出を実行するか否かや、実行する場合における先読み予告演出の演出態様が、決定されればよい。

30

【0050】

先読み予告演出の実行が開始された後には、例えば飾り図柄の可変表示が実行されるごとに、予め用意された複数種類の演出画像を所定の順番に従って選択的に表示させる演出表示により、演出態様が複数段階に変化（ステップアップ）するような演出動作が行われるようにもよい。このとき、変化する回数（ステップ数）が多くなるに従って、可変表示結果が「大当たり」または「小当たり」となる可能性（信頼度）などが高くなるようにしてもよい。さらに変化する回数（ステップ数）によって予告する対象が変化するようにしてもよい。例えば第 2 ステップまで行くと「リーチ確定」、第 3 ステップまで行くと「スーパーリーチ確定」、第 4 ステップまで行くと「大当たり確定」となるようなものでもよい。予告の態様の変化（ステップアップ）としては、異なるキャラクタ画像が順番に表示されるものであってもよいし、1つのキャラクタにおける形状や色等が変化することでステ

40

50

ツップアップするようなものであってもよい。すなわち、遊技者からみて予告する手段（表示、音、ランプ、可動物等）の状態が段階的に変化したと認識可能なものであればよい。

【0051】

特図ゲームにおける確定特別図柄として、ハズレ図柄となる特別図柄が停止表示される場合には、飾り図柄の可変表示が開始されてから、飾り図柄の可変表示状態がリーチ状態とならずに、所定の非リーチ組合せとなる確定飾り図柄や、複数種類の発展チャンス目のいずれかとなる確定飾り図柄が、停止表示されることがある。このような飾り図柄の可変表示態様は、可変表示結果が「ハズレ」となる場合における「非リーチ」（「通常ハズレ」ともいう）の可変表示態様と称される。

【0052】

特図ゲームにおける確定特別図柄として、ハズレ図柄となる特別図柄が停止表示される場合には、飾り図柄の可変表示が開始されてから、飾り図柄の可変表示状態がリーチ状態となっことに対応して、リーチ演出が実行された後に、所定のリーチハズレ組合せ（単に「リーチ組合せ」ともいう）となる確定飾り図柄が停止表示されることがある。このような飾り図柄の可変表示結果は、可変表示結果が「ハズレ」となる場合における「リーチ」（「リーチハズレ」ともいう）の可変表示態様と称される。

【0053】

特図ゲームにおける確定特別図柄として、15ラウンド大当たり図柄となる特別図柄のうち非確変大当たり図柄である「3」の数字を示す特別図柄が停止表示される場合には、飾り図柄の可変表示状態がリーチ状態となっことに対応して、所定のリーチ演出が実行された後に、所定の非確変大当たり組合せ（「通常大当たり組合せ」ともいう）となる確定飾り図柄が停止表示される。ここで、非確変大当たり組合せとなる確定飾り図柄は、例えば画像表示装置5における「左」、「中」、「右」の各飾り図柄表示部5L、5C、5Rにて可変表示される図柄番号が「1」～「8」の飾り図柄のうち、図柄番号が偶数「2」、「4」、「6」、「8」である飾り図柄のいずれか1つが、「左」、「中」、「右」の各飾り図柄表示部5L、5C、5Rにて所定の有効ライン上に揃って停止表示されるものであればよい。このように非確変大当たり組合せを構成する図柄番号が偶数「2」、「4」、「6」、「8」である飾り図柄は、非確変図柄（「通常図柄」ともいう）と称される。そして、特図ゲームにおける確定特別図柄が非確変大当たり図柄となることに対応して、所定のリーチ演出が実行された後に、非確変大当たり組合せの確定飾り図柄が停止表示される飾り図柄の可変表示態様は、可変表示結果が「大当たり」となる場合における「非確変」（「通常」ともいう）の可変表示態様（大当たり種別ともいう）と称される。こうして「非確変」の可変表示態様により可変表示結果が「大当たり」となった後には、15ラウンド大当たり遊技状態に制御され、その15ラウンド大当たり状態が終了すると、時短状態または通常状態に制御されることになる。

【0054】

特図ゲームにおける確定特別図柄として、15ラウンド大当たり図柄となる特別図柄のうち確変大当たり図柄である「7」の数字を示す特別図柄が停止表示される場合には、飾り図柄の可変表示状態がリーチ状態となっことに対応して、大当たり種別が「非確変」である場合と同様のリーチ演出が実行された後などに、もしくは、大当たり種別が「非確変」である場合とは異なるリーチ演出が実行された後などに、所定の確変大当たり組合せとなる確定飾り図柄が停止表示されることがある。ここで、確変大当たり組合せとなる確定飾り図柄は、例えば画像表示装置5における「左」、「中」、「右」の各飾り図柄表示部5L、5C、5Rにて可変表示される図柄番号が「1」～「8」の飾り図柄のうち、図柄番号が奇数「1」、「3」、「5」、「7」である飾り図柄のいずれか1つが、「左」、「中」、「右」の各飾り図柄表示部5L、5C、5Rにて所定の有効ライン上に揃って停止表示されるものであればよい。このように確変大当たり組合せを構成する図柄番号が奇数「1」、「3」、「5」、「7」である飾り図柄は、確変図柄と称される。そして、特図ゲームにおける確定特別図柄が確変大当たり図柄となることに対応して、リーチ演出が実行された後などに、確変大当たり組合せの確定飾り図柄が停止表示される飾り図柄の可変表示態様は、可

10

20

30

40

50

変表示結果が「大当り」となる場合における「確変」の可変表示態様（大当り種別ともいう）と称される。

【0055】

特図ゲームにおける確定特別図柄として確変大当り図柄が停止表示される場合に、飾り図柄の可変表示結果として、非確変大当り組合せとなる確定飾り図柄が停止表示されることがあるようにもよい。このように、非確変大当り組合せとなる確定飾り図柄が停止表示される場合でも、特図ゲームにおける確定特別図柄として確変大当り図柄が停止表示されるときは、「確変」の可変表示態様に含まれる。こうして「確変」の可変表示態様により可変表示結果が「大当り」となった後には、15ラウンド大当り状態に制御され、その15ラウンド大当り状態が終了すると、確変状態に制御されることになる。非確変大当り組合せとなる確定飾り図柄や確変大当り組合せとなる確定飾り図柄は、まとめて大当り組合せ（特定の組合せ）の確定飾り図柄ともいう。10

【0056】

確定飾り図柄が非確変大当り組合せや確変大当り組合せとなる飾り図柄の可変表示中には、再抽選演出が実行されてもよい。再抽選演出では、画像表示装置5における「左」、「中」、「右」の飾り図柄表示部5L、5C、5Rに非確変大当り組合せとなる飾り図柄を仮停止表示させた後に、例えば「左」、「中」、「右」の各飾り図柄表示部5L、5C、5Rにて同一の飾り図柄が揃った状態で再び変動させ、確変大当り組合せとなる飾り図柄（確変図柄）と、非確変大当り組合せとなる飾り図柄（非確変図柄）のうちいずれかを、確定飾り図柄として停止表示（最終停止表示）させる。ここで、大当り種別が「非確変」である場合に再抽選演出が実行されるときには、その再抽選演出として、仮停止表示させた飾り図柄を再変動させた後に非確変大当り組合せとなる確定飾り図柄を導出表示する変動中昇格失敗演出が行われる。これに対して、大当り種別が「確変」である場合に再抽選演出が実行されるときには、その再抽選演出として、仮停止表示させた飾り図柄を再変動させた後に確変大当り組合せとなる確定飾り図柄を停止表示する変動中昇格成功演出が実行されれば、変動中昇格失敗演出が実行されることもある。20

【0057】

非確変大当り組合せとなる確定飾り図柄が導出表示された後には、大当り遊技状態の開始時や大当り遊技状態におけるラウンドの実行中、大当り遊技状態においていずれかのラウンドが終了してから次のラウンドが開始されるまでの期間、大当り遊技状態において最終のラウンドが終了してから次の可変表示ゲームが開始されるまでの期間などにて、確変状態に制御するか否かの報知演出となる大当り中昇格演出が実行されてもよい。なお、大当り中昇格演出と同様の報知演出が、大当り遊技状態の終了後における最初の可変表示ゲーム中などにて実行されてもよい。大当り遊技状態において最終のラウンドが終了してから実行される大当り中昇格演出を、特に「エンディング昇格演出」ということもある。30

【0058】

大当り中昇格演出には、確定飾り図柄が非確変大当り組合せであるにもかかわらず遊技状態が確変状態となる昇格がある旨を報知する大当り中昇格成功演出と、確変状態となる昇格がない旨を報知する大当り中昇格失敗演出がある。例えば、大当り中昇格演出では、画像表示装置5の表示領域にて飾り図柄を可変表示させて非確変図柄と確変図柄のいずれかを演出表示結果として停止表示させること、あるいは、飾り図柄の可変表示とは異なる演出画像の表示を行うことなどにより、確変状態となる昇格の有無を、遊技者が認識できるように報知すればよい。40

【0059】

特図ゲームにおける確定特別図柄として、2ラウンド大当り図柄となる「1」の数字を示す特別図柄が停止表示される場合や、小当り図柄となる「2」の数字を示す特別図柄が停止表示される場合には、飾り図柄の可変表示状態がリーチ状態とならずに、2回開放チャンス目として予め定められた複数種類の確定飾り図柄の組合せのいずれかが停止表示されることがある。また、特図ゲームにおける確定特別図柄として、2ラウンド大当り図柄となる「1」の数字を示す特別図柄が停止表示される場合には、飾り図柄の可変表示状態50

がリーチ状態となったことに対応して、所定のリーチ演出が実行された後などに、所定のリーチ組合せとなる確定飾り図柄が停止表示されることもある。特図ゲームにおける確定特別図柄が2ラウンド大当たり図柄である「1」の数字を示す特別図柄となることに対応して、各種の確定飾り図柄が停止表示される飾り図柄の可変表示態様は、可変表示結果が「大当たり」となる場合における「突確」（「突確大当たり」あるいは「突然確変大当たり」ともいう）の可変表示態様（大当たり種別ともいう）と称される。こうして「突確」の可変表示態様により可変表示結果が「大当たり」となった後には、2ラウンド大当たり状態に制御され、その2ラウンド大当たり状態が終了すると、確変状態に制御されることになる。

【0060】

可変表示結果が「大当たり」で大当たり種別が「突確」となる場合には、飾り図柄の可変表示中に突確モード開始演出が実行されてもよい。突確モード開始演出では、大当たり種別が「突確」となることに対応して予め定められた演出動作が行われる。突確モード開始演出が行われた後には、突確モードと称される通常の演出モードとは異なる演出モードが開始されてもよい。また、突確モード開始演出は、特別図柄や飾り図柄の可変表示中に実行される演出動作に限定されず、2ラウンド大当たり状態となる期間の一部または全部においても、可変表示中から継続して実行される演出動作であってもよい。突確モード開始演出が開始されるときには、可変表示中の飾り図柄を消去して、突確モード開始演出が実行された後には、確定飾り図柄が導出表示されないようにしてもよい。突確モードでは、例えば可変表示結果が「大当たり」となって確変状態が終了するまで、突確モード中演出が行われる。突確モード中演出では、画像表示装置5の表示領域における背景画像の表示態様を通常の演出モードにおける表示態様とは異なるものとすること、飾り図柄の可変表示に伴ってスピーカ8L、8Rから出力される音声を通常の演出モードにおける音声とは異なるものとすること、遊技効果ランプ9や装飾用LEDの点灯パターンを通常の演出モードにおける点灯パターンとは異なるものとすること、あるいは、これら的一部または全部を組み合わせることにより、突確モードであること遊技者が認識できるように報知すればよい。

10

【0061】

確変状態では、例えば「確変中」といった確変状態であることを報知する演出画像を画像表示装置5の表示領域に表示させることや、画像表示装置5の表示領域における背景画像や飾り図柄の表示態様を通常の演出モードにおける表示態様とは異なるものとすることの一方または両方などにより、確変状態であることを遊技者が認識できる確変中の演出モードとなるようにしてもよい。

30

【0062】

パチンコ遊技機1には、例えば図2に示すような電源基板10、主基板11、演出制御基板12、音声制御基板13、ランプ制御基板14、払出制御基板15、発射制御基板17といった、各種の制御基板が搭載されている。また、パチンコ遊技機1には、主基板11と演出制御基板12との間で伝送される各種の制御信号を中継するための中継基板18なども搭載されている。なお、音声制御基板13やランプ制御基板14は、演出制御基板12とは別個の独立した基板によって構成されてもよいし、演出制御基板12にまとめられて1つの基板として構成されてもよい。その他、パチンコ遊技機1の背面には、例えば情報端子基板やインターフェース基板などといった、各種の制御基板が配置されている。インターフェース基板は、パチンコ遊技機1に隣接してカードユニットが設置される場合に、払出制御基板15とカードユニットとの間に介在する制御基板である。

40

【0063】

電源基板10は、主基板11、演出制御基板12、払出制御基板15等の各制御基板とは独立して設置され、パチンコ遊技機1内の各制御基板および機構部品が使用する電圧を生成する。例えば、電源基板10では、図3に示すように、AC24V、VLP（直流+24V）、VSL（直流+30V）、VDD（直流+12V）、VCC（直流+5V）およびVBB（直流+5V）を生成する。電源基板10は、例えば図3に示すように、変圧回路301と、直流電圧生成回路302と、電源監視回路303と、クリアスイッチ30

50

4とを備えて構成されている。また、電源基板10には、バックアップ電源となるコンデンサが設けられていてもよい。このコンデンサは、例えばVBB(直流+5V)の電源ラインから充電されるものであればよい。加えて、電源基板10には、パチンコ遊技機1内の各制御基板および機構部品への電力供給を実行または遮断するための電源スイッチが設けられていてもよい。あるいは、電源スイッチは、パチンコ遊技機1において、電源基板10の外部に設けられていてもよい。

【0064】

変圧回路301は、例えば商用電源が入力側(一次側)に印加されるトランスや、トランスの入力側に設けられた過電圧保護回路としてのバリスタなどを備えて構成されたものであればよい。ここで、変圧回路301が備えるトランスは、商用電源と電源基板10の内部とを電気的に絶縁するためのものであればよい。変圧回路301は、その出力電圧として、AC24Vを生成する。直流電圧生成回路302は、例えばAC24Vを整流素子で整流昇圧することによってVSLを生成する整流平滑回路を含んでいる。VSLは、ソレノイド駆動用の電源電圧として用いられる。また、直流電圧生成回路302は、例えばAC24Vを整流素子で整流することによってVLPを生成する整流回路を含んでいる。VLPは、遊技効果ランプ9等の発光体を点灯するための電源電圧として用いられる。加えて、直流電圧生成回路302は、例えばVSLに基づいてVDDおよびVCCを生成するDC-DCコンバータを含んでいる。このDC-DCコンバータは、例えば1つ又は複数のスイッチングレギュレータと、そのスイッチングレギュレータの入力側に接続された比較的大容量のコンデンサとを含み、外部からパチンコ遊技機1への電力供給が停止したときに、VSL、VDD、VBB等の直流電圧が比較的緩やかに低下するように構成されたものであればよい。VDDは、例えば図2に示すゲートスイッチ21、第1および第2始動口スイッチ22A、22B、カウントスイッチ23といった、遊技媒体を検出する各種スイッチに供給され、これらのスイッチを作動させるために用いられる。

【0065】

図3に示すように、変圧回路301から出力されたAC24Vは、例えば所定のコネクタや電源ラインを介して、払出制御基板15へと伝送される。VLPは、例えば所定のコネクタや電源ラインを介して、ランプ制御基板14へと伝送される。VSL、VDDおよびVCCは、例えば所定のコネクタや電源ラインを介して、主基板11、ランプ制御基板14および払出制御基板15へと伝送される。VBBは、例えば所定のコネクタや電源ラインを介して、主基板11および払出制御基板15へと伝送される。なお、演出制御基板12および音声制御基板13には、ランプ制御基板14を経由して各電圧が供給されればよい。あるいは、演出制御基板12および音声制御基板13には、ランプ制御基板14を経由することなく、電源基板10から直接に各電圧が供給されてもよい。

【0066】

電源監視回路303は、例えば停電監視リセットモジュールICを用いて構成され、電源断信号を出力する電源監視手段を実現する回路である。例えば、電源監視回路303は、パチンコ遊技機1において用いられる所定電源電圧(一例としてVSL)が所定値(一例として+22V)を超えると、オフ状態(ハイレベル)の電源断信号を出力する。その一方で、所定電源電圧が所定値以下になった期間が、予め決められている時間(一例として56ミリ秒)以上継続したときに、オン状態(ローレベル)の電源断信号を出力する。あるいは、電源監視回路303は、パチンコ遊技機1において用いられる所定電源電圧が所定値以下になると、直ちにオン状態の電源断信号を出力するようにしてもよい。電源断信号は、例えばローレベルとなることでオン状態となりハイレベルとなることでオフ状態となる負論理の電気信号であればよい。電源監視回路303から出力された電源断信号は、例えば電源基板10に搭載された出力ドライバ回路によって増幅された後に所定のコネクタや信号ラインを介して、主基板11や払出制御基板15へと伝送される。なお、電源断信号は、払出制御基板15を介して主基板11へと伝送されるようにしてもよい。

【0067】

電源断信号を出力するための監視対象となる所定電源電圧は、例えば電源電圧VSLと

10

20

30

40

50

いった、スイッチ作動用の電源電圧VDDにおける規定値（一例として+12V）よりも高い電圧であることが好ましい。これにより、スイッチ作動用の電源電圧VDDが低下して各種スイッチ（例えばゲートスイッチ21、第1および第2始動口スイッチ22A、22B、カウントスイッチ23など）の動作状態が不安定となる以前に、電源断信号を出力する（オン状態にする）ことで、各種スイッチによる誤検出に基づく遊技制御の進行を防止できる。すなわち、スイッチ作動用の電源電圧VDDが低下すると負論理（ローレベルでオン状態となる）のスイッチ出力がオン状態となるものの、電源電圧VDDよりも早く低下する電源電圧VSLを監視して電力供給の停止を認識することで、スイッチ出力がオン状態となる以前に、電源復旧待ちの状態となってスイッチ出力を検出しない状態となることができる。

10

【0068】

電源電圧VSLなどを主基板11、ランプ制御基板14や払出制御基板15へと伝送する電源ラインには、大容量のコンデンサが接続されていてもよい。これに対して、電源電圧VSLを監視対象とするために電源監視回路303へと伝送する入力ラインには、このようなコンデンサが接続されていなくてもよい。この場合、監視対象となる電源監視回路303への入力ラインにおける電源電圧VSLは、コンデンサが接続された電源ラインにおける電源電圧VSLより早く低下する。すなわち、監視対象の電源電圧VSLが低下し始めた後でも、所定期間は、ソレノイドやモータなどに供給される電源ラインにおける電源電圧VSLの供給状態が維持される。したがって、監視対象となる電源電圧VSLが低下し始める場合でも、所定期間は、ソレノイドやモータなどを駆動可能な状態とすることができます。また、電源ラインにおける電源電圧VSLが低下し始める前に、電力供給の停止を認識することができる。

20

【0069】

なお、ソレノイド駆動用の電源電圧VSLに代えて、例えば発光体点灯用の電源電圧VLPといった、スイッチ作動用の電源電圧VDDにおける規定値よりも高い任意の電源電圧を監視対象として、電源断信号を出力するようにしてもよい。また、外部からパチンコ遊技機1に供給される電力の供給停止を検出するための条件としては、パチンコ遊技機1において用いられる所定電源電圧が所定値以下になったことに限らず、外部からの電力が途絶えたことを検出できる任意の条件であればよい。例えば、AC24V等の交流波そのものを監視して交流波が途絶えたことを検出条件としてもよいし、交流波をデジタル化した信号を監視して、デジタル信号が平坦になったことをもって交流波が途絶えたことの検出条件としてもよい。

30

【0070】

電源監視回路303は、例えば所定電源電圧（一例としてVCC）が所定値（一例として+4.5V）以下になったときに、リセット信号を出力してもよい。リセット信号は、例えばローレベルとなることでオン状態となる電気信号であればよい。電源監視回路303から出力されたリセット信号は、例えば電源基板10に搭載された出力ドライバ回路によって増幅された後に所定のコネクタや信号ラインを介して、主基板11、ランプ制御基板14および払出制御基板15へと伝送される。演出制御基板12には、ランプ制御基板14を経由してリセット信号が伝送されればよい。あるいは、演出制御基板12に対しても、ランプ制御基板14を経由せずにリセット信号が直接に伝送されるようにしてもよい。さらに、リセット信号を出力する回路は、電源監視回路303とは別個に設けられたウォッチドッグタイマ内蔵IC、あるいはシステムリセットICなどを用いて構成されてもよい。

40

【0071】

パチンコ遊技機1への電力供給が停止するときには、電源監視回路303が、電源断信号を出力（ローレベルに設定）してから所定期間が経過したときに、リセット信号を出力（ローレベルに設定）する。ここでの所定期間は、例えば図2に示す主基板11に搭載されている遊技制御用マイクロコンピュータ100および払出制御基板15に搭載されている払出制御用マイクロコンピュータ150が、所定の電源断処理を実行するのに十分な時

50

間であればよい。すなわち、電源監視回路 303 は、給電中信号としての電源断信号を出力した後、遊技制御用マイクロコンピュータ 100 および払出制御用マイクロコンピュータ 150 が所定の電源断処理を実行完了してから、動作停止信号としてのリセット信号を出力（ローレベルに設定）する。電源監視回路 303 から出力されたりセット信号を受信した遊技制御用マイクロコンピュータ 100 や払出制御用マイクロコンピュータ 150 は、動作停止状態となり、各種の制御処理の実行が停止される。また、パチンコ遊技機 1 への電力供給が開始され、例えば所定電源電圧（一例として VCC）が所定値（一例として +4.5V）を超えたときに、電源監視回路 303 はリセット信号の出力を停止（ハイレベルに設定）する。

【0072】

10

図 4 は、パチンコ遊技機 1 への電力供給が開始されたときと、電力供給が停止するときにおける、AC24V、VSL、VCC、リセット信号および電源断信号の状態を、模式的に示すタイミング図である。図 4 に示すように、パチンコ遊技機 1 への電力供給が開始されたときに、VSL および VCC は徐々に規定値（直流 +30V および直流 +5V）に達する。このとき、VCC が第 1 の所定値（例えば +4.5V）を超えると、電源監視回路 303 はリセット信号の出力を停止（ハイレベルに設定）してオフ状態とする。また、VSL が第 2 の所定値（例えば +22V）を超えると、電源監視回路 303 は電源断信号の出力を停止（ハイレベルに設定）してオフ状態とする。他方、パチンコ遊技機 1 への電力供給が停止するときに、VSL および VCC は徐々に低下する。このとき、VSL が第 2 の所定値（+22V）にまで低下すると、電源監視回路 303 は電源断信号をオン状態として出力（ローレベルに設定）する。また、VCC が第 1 の所定値（+4.5V）にまで低下すると、電源監視回路 303 はリセット信号をオン状態として出力（ローレベルに設定）する。

【0073】

20

図 3 に示す電源基板 10 が備えるクリアスイッチ 304 は、例えば押しボタン構造を有し、押下などの操作に応じてクリア信号を出力する。クリア信号は、例えば押下などの操作に応じてローレベルとなることでオン状態となる電気信号であればよい。あるいは、クリア信号は、例えば押下などの操作に応じてハイレベルとなることでオン状態となる電気信号であってもよい。クリアスイッチ 304 から出力されたクリア信号は、例えば所定のコネクタや信号ラインを介して、主基板 11 へと伝送され、主基板 11 から払出制御基板 15 へと伝送される。また、クリアスイッチ 304 の操作がなされていないときには、クリア信号の出力を停止（ハイレベルあるいはローレベルに設定）する。なお、クリアスイッチ 304 は、押しボタン構造以外の他の構成（例えばスライドスイッチ構造やトグルスイッチ構造、ダイヤルスイッチ構造など）であってもよい。

30

【0074】

主基板 11 は、メイン側の制御基板であり、パチンコ遊技機 1 における遊技の進行を制御するための各種回路が搭載されている。主基板 11 は、主として、特図ゲームにおいて用いる乱数の設定機能、所定位置に配設されたスイッチ等からの信号の入力を行う機能、演出制御基板 12 や払出制御基板 15 などからなるサブ側の制御基板に宛てて、指令情報の一例となる制御コマンドを制御信号として出力して送信する機能、ホールの管理コンピュータに対して各種情報を出力する機能などを備えている。また、主基板 11 は、第 1 特別図柄表示装置 4A と第 2 特別図柄表示装置 4B を構成する各 LED（例えばセグメント LED）などの点灯 / 消灯制御を行って第 1 特図や第 2 特図の可変表示を制御することや、普通図柄表示器 20 の点灯 / 消灯 / 発色制御などを行って普通図柄表示器 20 による普通図柄の可変表示を制御することといった、所定の表示図柄の可変表示を制御する機能も備えている。主基板 11 は、例えば図 2 に示すように、遊技制御用マイクロコンピュータ 100 と、制御用クロック生成回路 111 と、乱数用クロック生成回路 112 と、スイッチ回路 114 と、ソレノイド回路 115 とを備えている。また、主基板 11 には、遊技開始スイッチ 31 が設置されていてもよい。

40

【0075】

50

ここで、制御用クロック生成回路 111 は、遊技制御用マイクロコンピュータ 100 の外部にて、所定周波数の発振信号となる制御用クロック CCLK を生成する。制御用クロック生成回路 111 により生成された制御用クロック CCLK は、例えば図 5 に示すような遊技制御用マイクロコンピュータ 100 の制御用外部クロック端子 EXC を介してクロック回路 502 に供給される。乱数用クロック生成回路 112 は、遊技制御用マイクロコンピュータ 100 の外部にて、制御用クロック CCLK の発振周波数とは異なる所定周波数の発振信号となる乱数用クロック RCK を生成する。乱数用クロック生成回路 112 により生成された乱数用クロック RCK は、例えば遊技制御用マイクロコンピュータ 100 の乱数用外部クロック端子 ERC を介して乱数回路 509A、509B（図 5 を参照）などに供給される。一例として、乱数用クロック生成回路 112 により生成される乱数用クロック RCK の発振周波数は、制御用クロック生成回路 111 により生成される制御用クロック CCLK の発振周波数以下となるようにすればよい。あるいは、乱数用クロック生成回路 112 により生成される乱数用クロック RCK の発振周波数は、制御用クロック生成回路 111 により生成される制御用クロック CCLK の発振周波数よりも高周波となるようにしてもよい。

【0076】

スイッチ回路 114 は、遊技球検出用の各種スイッチなどからの検出信号を取り込んで遊技制御用マイクロコンピュータ 100 に伝送する。ソレノイド回路 115 は、遊技制御用マイクロコンピュータ 100 からのソレノイド駆動信号をソレノイド 81、82 に伝送する。遊技開始スイッチ 31 は、例えば押しボタン構造を有し、パチンコ遊技機 1 において遊技機用枠 3 を閉じて遊技者が通常遊技を行う状態でパチンコ遊技機 1 の外部から触れることのできない所定箇所に配設されればよい。そして、例えばパチンコ遊技機 1 の電源投入時やシステムリセット時などに、パチンコ遊技機 1 の初期設定を行った後に遊技開始を指示するために操作される。なお、遊技開始スイッチ 31 は、押しボタン構造以外の他の構成（例えばライドスイッチ構造やトグルスイッチ構造、ダイヤルスイッチ構造など）であってもよい。

【0077】

図 2 に示すように、主基板 11 には、ゲートスイッチ 21、第 1 始動口スイッチ 22A、第 2 始動口スイッチ 22B およびカウントスイッチ 23 からの検出信号を伝送する配線が接続されている。なお、ゲートスイッチ 21、第 1 始動口スイッチ 22A、第 2 始動口スイッチ 22B およびカウントスイッチ 23 は、例えばセンサと称されるものなどのように、遊技媒体としての遊技球を検出できる任意の構成を有するものであればよい。また、主基板 11 には、第 1 特別図柄表示装置 4A や第 2 特別図柄表示装置 4B、普通図柄表示器 20、第 1 保留表示器 25A、第 2 保留表示器 25B、普図保留表示器 25C などの表示制御を行うための指令信号を伝送する配線が接続されている。さらに、主基板 11 には、普通電動役物用のソレノイド 81 や大入賞口扉用のソレノイド 82 などの駆動制御を行うための指令信号を伝送する配線が接続されている。

【0078】

主基板 11 と演出制御基板 12との間では、例えば主基板 11 から中継基板 18 を介して演出制御基板 12 へと向かう單一方向のみでシリアル通信などを行うことにより、各種の制御コマンドが伝送される。演出制御基板 12 は、主基板 11 とは独立したサブ側の制御基板であり、中継基板 18 を介して主基板 11 から送信された制御コマンドを受信して、画像表示装置 5、スピーカ 8L、8R および遊技効果ランプ 9 等の発光体といった演出用の電気部品（演出装置）を制御するための各種回路が搭載されている。すなわち、演出制御基板 12 は、画像表示装置 5 における表示動作や、スピーカ 8L、8R からの音声出力動作、遊技効果ランプ 9 等の発光体における点灯動作および消灯動作などを制御する機能を備えている。演出制御基板 12 には、音声制御基板 13 やランプ制御基板 14 に制御信号を伝送する配線や、画像表示装置 5 に画像データ信号を伝送する配線などが接続されている。

【0079】

10

20

30

40

50

主基板 11 には、例えば中継基板 18 に対応して主基板側コネクタが設けられるとともに、この主基板側コネクタと遊技制御用マイクロコンピュータ 100との間に、出力バッファ回路が接続されていてもよい。この出力バッファ回路は、例えば主基板 11 から中継基板 18 を介して演出制御基板 12 へ向かう方向にのみ制御信号を通過させることができ、中継基板 18 から主基板 11 への信号の入力を阻止する。したがって、演出制御基板 12 や中継基板 18 の側から主基板 11 の側に信号が伝わる余地はない。なお、主基板 11 と演出制御基板 12 との間に中継基板 18 を設けない構成としてもよい。これにより、主基板 11 と演出制御基板 12 との間における配線引き回しの自由度を高めることができる。

【 0 0 8 0 】

中継基板 18 には、例えば主基板 11 から演出制御基板 12 に対して制御信号を伝送するための配線に、伝送方向規制回路が設けられていればよい。伝送方向規制回路は、主基板 11 対応の主基板用コネクタにアノードが接続されるとともに演出制御基板 12 対応の演出制御基板用コネクタにカソードが接続されたダイオードと、一端がダイオードのカソードに接続されるとともに他端がグランド (GND) 接続された抵抗とから構成されている。この構成により、伝送方向規制回路は、演出制御基板 12 から中継基板 18 への信号の入力を阻止して、主基板 11 から演出制御基板 12 へ向かう方向にのみ信号を通過させることができる。したがって、演出制御基板 12 の側から主基板 11 側に信号が伝わる余地はない。この実施の形態では、中継基板 18 において制御信号を伝送するための配線に伝送方向規制回路を設けるとともに、主基板 11 にて遊技制御用マイクロコンピュータ 100 と主基板側コネクタの間に出力バッファ回路を設けることで、外部から主基板 11 への不正な信号の入力を防止することができる。

【 0 0 8 1 】

主基板 11 と払出制御基板 15との間では、例えば双方向でシリアル通信を行うことにより、各種の制御コマンドや通知信号が伝送される。払出制御基板 15 は、主基板 11 とは独立したサブ側の制御基板であり、主基板 11 から送信された制御コマンドや通知信号を受信して、払出モータ 51 による遊技球の払出動作を制御するための各種回路が搭載されている。すなわち、払出制御基板 15 は、払出モータ 51 による賞球の払出動作を制御する機能を備えている。また、払出制御基板 15 は、例えばインターフェース基板を介したカードユニットとの通信結果に応じて払出モータ 51 の駆動制御を行って、球貸し動作を制御する機能を備えていてもよい。払出制御基板 15 には、満タンスイッチ 26 や球切れスイッチ 27 からの検出信号を受信するための配線や、払出モータ位置センサ 71 や払出カウントスイッチ 72 、エラー解除スイッチ 73 からの検出信号を受信するための配線が接続されている。加えて、払出制御基板 15 には、払出モータ 51 における遊技球の払出制御を行うための指令信号を送信するための配線や、エラー表示用 LED 74 における表示制御を行うための指令信号を送信するための配線、インターフェース基板を介してカードユニットとの間で通信を行うための配線などが接続されている。

【 0 0 8 2 】

ここで、満タンスイッチ 26 は、例えば遊技盤 2 の背面下方にて打球供給皿と余剰球受皿の間を連通する余剰球通路の側壁に設置され、余剰球受皿の満タンを検出するためのものである。賞球または球貸し要求に基づく遊技球が多数払い出されて打球供給皿が満杯になり、遊技球が連絡口に到達した後、さらに遊技球が払い出されると、遊技球は余剰球通路を経て余剰球受皿へと導かれる。さらに遊技球が払い出されると、例えば所定の感知レバーが満タンスイッチ 26 を押圧してオンする。

【 0 0 8 3 】

また、球切れスイッチ 27 は、例えば遊技盤 2 の背面にて遊技球を払出モータ 51 が設置された払出装置へと誘導する誘導レールの下流に設置され、誘導レールの下流にてカーブ樋を介して連通された 2 列の球通路内における遊技球の有無を検出するためのものである。一例として、球切れスイッチ 27 は、球通路に 27 ~ 28 個の遊技球が存在することを検出できるような位置に係止片によって係止され、球貸しの一単位の最大払出個数（例

10

20

30

40

50

えば100円分に相当する25個)以上が確保されていることを確認可能にする。なお、誘導レールは、遊技盤2の背面上方にて補給球としての遊技球を貯留する貯留タンクからの遊技球を払出装置へと誘導するものであり、球通路の下部には、払出モータ51が設置された払出装置が固定されている。

【0084】

エラー解除スイッチ73は、払出制御用マイクロコンピュータ150が所定のエラー状態に制御されているときに、ソフトウェアリセットによって、そのエラー状態を解除するためのスイッチである。エラー表示用LED74は、例えば7セグメントLEDにより構成され、払出制御用マイクロコンピュータ150にてセットされたエラーフラグなどに基づいて、各種のエラーに対応するエラーコードを表示するためのものである。

10

【0085】

図2に示す発射制御基板17は、操作ノブ30の操作量に応じて、所定の発射装置による遊技球の発射動作を制御するためのものである。発射制御基板17には、例えば電源基板10あるいは主基板11からの駆動信号を伝送する配線や、払出制御基板15およびインターフェース基板を介してカードユニットからの接続信号を伝送する配線、および操作ノブ30からの配線が接続されるとともに、発射モータ61への配線が接続されている。なお、カードユニットからの接続信号は、払出制御基板15にて分岐されて発射制御基板17に伝送されてもよいし、カードユニットからインターフェース基板を介し、払出制御基板15を経由せずに発射制御基板17に伝送されてもよい。発射制御基板17は、操作ノブ30の操作量に対応して発射モータ61の駆動力を調整する。発射モータ61は、例えば発射制御基板17により調整された駆動力により発射バネを弾性変形させ、発射バネの付勢力を打撃ハンマに伝達して遊技球を打撃することにより、遊技球を操作ノブ30の操作量に対応した速度で遊技領域に向けて発射させる。

20

【0086】

中継基板18を介して主基板11から演出制御基板12へと送信される制御コマンドは、例えば電気信号として伝送される演出制御コマンドである。この実施の形態において、演出制御コマンドは、主基板11に搭載された遊技制御用マイクロコンピュータ100が備えるCPU505(図5を参照)によって送信設定が行われ、その設定に基づいて遊技制御用マイクロコンピュータ100が備えるシリアル通信回路511(図5を参照)の第2チャネル送信回路により、演出制御基板12に対して送信される。以下の説明では、主基板11から演出制御基板12に対する演出制御コマンドの送信動作に、こうした遊技制御用マイクロコンピュータ100に設けられたCPU505やシリアル通信回路511による一連の動作が含まれているものとする。この場合、演出制御基板12の側では、例えば演出制御用マイクロコンピュータ120のCPUが、主基板11から伝送されたシリアル信号形式の通信データを受信した際に発生する受信割込み要求に基づく割込み処理を実行することにより、演出制御コマンドを取り込んで所定のバッファ(例えば演出用受信コマンドバッファ)等に格納してもよい。なお、演出制御コマンドは、複数本の信号線(例えば8本の演出制御信号線)で主基板11から中継基板18を介し演出制御基板12に対して送信されてもよい。この場合には、演出制御コマンドを送信するための信号線に加えて、演出制御コマンドの取込みを要求する取込信号(演出制御INT信号)を送信するための信号線が配線されてもよい。

30

【0087】

演出制御コマンドには、例えば画像表示装置5における画像表示動作を制御するために用いられる表示制御コマンドや、スピーカ8L、8Rからの音声出力を制御するために用いられる音声制御コマンド、遊技効果ランプ9といった発光体の点灯動作などを制御するために用いられるランプ制御コマンドが含まれている。表示制御コマンドは、例えば2バイト構成であり、1バイト目はMODE(コマンドの分類)を示し、2バイト目はEXT(コマンドの種類)を表す。MODEデータの先頭ビット(ビット番号[7])は必ず“1”とされ、EXTデータの先頭ビットは“0”とされる。なお、表示制御コマンドの形態は一例であって、他のコマンド形態を用いてもよい。また、この例では、表示制御コマ

40

50

ンドが 2 バイト構成であるとしているが、表示制御コマンドを構成するバイト数は、1 であってもよいし、3 以上の複数であってもよい。

【0088】

主基板 11 から払出制御基板 15 に対して送信される制御コマンドは、例えば電気信号として伝送される払出制御コマンドである。なお、払出制御コマンドは、主基板 11 に搭載された遊技制御用マイクロコンピュータ 100 が備える CPU 505 (図 5 を参照) によって払出制御コマンドを送信するための設定が行われ、その設定に基づいて遊技制御用マイクロコンピュータ 100 が備えるシリアル通信回路 511 (図 5 を参照) の第 1 チャネル送受信回路により払出制御基板 15 に対して送信されるものである。以下の説明では、主基板 11 から払出制御基板 15 に対する払出制御コマンドの送信動作に、こうした遊技制御用マイクロコンピュータ 100 に設けられた CPU 505 やシリアル通信回路 511 による一連の動作が含まれているものとする。また、払出制御基板 15 から主基板 11 に対しては、例えば電気信号としての払出通知コマンドなどが送信される。なお、払出通知コマンドは、払出制御基板 15 に搭載された払出制御用マイクロコンピュータ 150 が備える CPU によって払出通知コマンドを送信するための設定が行われ、その設定に基づいて払出制御用マイクロコンピュータ 150 が備えるシリアル通信回路により主基板 11 に対して送信されるものである。以下の説明では、払出制御基板 15 から主基板 11 に対する払出通知コマンドの送信動作に、こうした払出制御用マイクロコンピュータ 150 に設けられた CPU やシリアル通信回路による一連の動作が含まれているものとする。加えて、以下の説明では、主基板 11 および払出制御基板 15 のいずれか一方から他方に対する所定動作の指令だけでなく、一方での動作状態を他方に通知する通知信号も、払出制御コマンドや払出通知コマンドに含まれるものとする。

【0089】

主基板 11 から払出制御基板 15 に対して送信される払出制御コマンドには、払出数指定コマンドや ACK フィードバックコマンドが含まれていればよい。払出数指定コマンドは、払い出すべき賞球の数を示すコマンドである。ACK フィードバックコマンドは、払出制御基板 15 から主基板 11 に対して送信された賞球 ACK コマンドを主基板 11 の側で受信したことを示す受信確認受付信号となる。

【0090】

払出制御基板 15 から主基板 11 に対して送信される払出通知コマンドには、賞球 ACK コマンド、払出エラー通知コマンド、払出エラー解除コマンドが含まれていればよい。賞球 ACK コマンドは、主基板 11 から払出制御基板 15 に対して送信された払出数指定コマンドを払出制御基板 15 の側で受信したことを示す受信確認信号となる。払出エラー通知コマンドは、払出制御基板 15 の側において遊技球の払出に関わる異常が発生した旨を主基板 11 の側に通知するコマンドである。払出エラー解除コマンドは、払出制御基板 15 の側で発生したエラーが解除された旨を主基板 11 の側に通知するコマンドである。

【0091】

なお、主基板 11 と払出制御基板 15との間では、シリアル通信によりコマンドを送受信するものに限定されず、複数本の信号線を用いたパラレル通信によりコマンドを送受信してもよい。また、払出制御基板 15 から主基板 11 に対して送信される払出エラー通知コマンドや払出エラー解除コマンドに代えて、払出制御基板 15 におけるエラーの発生状態を示す払出エラー状態信号を、主基板 11 に設けられた入力ポートの 1 つに入力してもよい。例えば、払出エラー状態信号は、払出制御基板 15 にてエラーが発生したときにオン状態となり、エラーが発生していないときや、エラーが解除されたときにオフ状態となる。この場合、主基板 11 の側では、タイマ割込みの発生毎に払出エラー状態信号を取り込み、その取込結果を記憶しておく。そして、今回のタイマ割込みで取り込んだ信号状態と、前回のタイマ割込みで取り込んで記憶された信号状態との排他的論理和をとることにより、払出エラー状態信号がオフ状態からオン状態に変化したことや(エラー発生時を示す)、オン状態からオフ状態に変更したことを(エラー解除時を示す)、検出できるようにすればよい。払出制御基板 15 におけるエラー発生時やエラー解除時には、主基板 11

10

20

30

40

50

から演出制御基板 12 向け、各々に対応して用意された演出制御コマンドを伝送することなどにより、払出動作にエラーが発生したことを報知する報知動作の開始や終了を、指示するようにしてもよい。払出エラー状態信号として主基板 11 に設けられた入力ポートの 1 つに入力するものに限定されず、例えば満タン信号や球切れ信号、賞球ケースエラー信号、ドア開放信号といった、払出制御基板 15 に入力される信号を、それぞれ主基板 11 にも入力して、払出エラー状態信号の場合と同様にエラー発生時やエラー解除時を検出できるようにしてもよい。そして、検出されたエラーの種類に応じた演出制御コマンドを主基板 11 から演出制御基板 12 向けて伝送することなどにより、検出されたエラーに応じた報知動作の開始や終了を、指示するようにしてもよい。

【0092】

10

図 5 は、主基板 11 に搭載された遊技制御用マイクロコンピュータ 100 の構成例を示している。図 5 に示す遊技制御用マイクロコンピュータ 100 は、例えば 1 チップマイクロコンピュータであり、外部バスインターフェース 501 と、クロック回路 502 と、固有情報記憶回路 503 と、リセットコントローラ 504A と、割込みコントローラ 504B と、CPU (Central Processing Unit) 505 と、ROM (Read Only Memory) 506 と、RAM (Random Access Memory) 507 と、タイマ回路 508 と、16 ビットの乱数回路 509A と、8 ビットの乱数回路 509B と、フリーランカウンタ 509C と、PIP (Parallel Input Port) 510 と、シリアル通信回路 511 と、アドレスデコード回路 512 を備えて構成される。

【0093】

20

図 6 は、遊技制御用マイクロコンピュータ 100 におけるアドレスマップの一例を示している。図 6 に示すように、アドレス 0000H ~ アドレス 2FFFH の領域は、ROM 506 に割り当てられ、ユーザプログラムエリアとプログラム管理エリアとを含んでいる。なお、添字 H は、16 進数であることを示しており、以下の説明でも同様である。図 7 (A) は、ROM 506 におけるプログラム管理エリアの主要部分について、用途や内容の一例を示している。アドレス F000H ~ アドレス F3FFFH の領域は、RAM 507 に割り当てられたワークエリアであり、I/O マップやメモリマップに割り付けることができる。アドレス FE00H ~ アドレス FEBFH の領域は、遊技制御用マイクロコンピュータ 100 の内蔵レジスタに割り当たられる内蔵レジスタエリアである。図 7 (B) は、内蔵レジスタエリアの主要部分について、用途や内容の一例を示している。

30

【0094】

プログラム管理エリアは、CPU 505 がユーザプログラムを実行するために必要な情報を格納する記憶領域である。図 7 (A) に示すように、プログラム管理エリアには、ヘッダ KHDR、リセット設定 KRES、割込み初期設定 KVIS、16 ビット乱数初期設定第 1 KRL1 ~ 16 ビット乱数初期設定第 3 KRL3、8 ビット乱数初期設定第 1 KRS1、8 ビット乱数初期設定第 2 KRS2、セキュリティ時間設定 KSES などが、含まれている。

【0095】

40

プログラム管理エリアに記憶されるヘッダ KHDR は、遊技制御用マイクロコンピュータ 100 における内部データの読み出しへ示す。図 8 (A) は、ヘッダ KHDR における設定データと動作との対応関係を例示している。ここで、遊技制御用マイクロコンピュータ 100 では、ROM 読出防止機能と、バス出力マスク機能とを設定可能である。ROM 読出防止機能は、遊技制御用マイクロコンピュータ 100 が備える ROM 506 の記憶データについて、読み出しへ許可または禁止する機能であり、読み出しへ禁止に設定された状態では、ROM 506 の記憶データを読み出すことができない。バス出力マスク機能は、外部バスインターフェース 501 に接続された外部装置から遊技制御用マイクロコンピュータ 100 の内部データに対する読み出しへあった場合に、外部バスインターフェース 501 におけるアドレスバス出力、データバス出力および制御信号出力にマスクをかけることにより、外部装置から内部データの読み出しを不能にする機能である。図 8 (A) に示すように、ヘッダ KHDR の設定データに対応して、ROM 読出防止機能やバス出力マスク機能の

50

動作組合せが異なるように設定される。図8(A)に示す設定データのうち、ROM読出が許可されるとともに、バス出力マスクが有効となる設定データは、バス出力マスク有効データともいう。また、ROM読出が禁止されるとともに、バス出力マスクが有効となる設定データ(全て「00H」)は、ROM読出禁止データともいう。ROM読出が許可されるとともに、バス出力マスクが無効となる設定データは、バス出力マスク無効データともいう。

【0096】

プログラム管理エリアに記憶されるリセット設定KRESは、遊技制御用マイクロコンピュータ100におけるリセット動作の設定を示す。図8(B)は、リセット設定KRESにおける設定内容の一例を示している。リセット設定KRESのビット番号[7]は、遊技制御用マイクロコンピュータ100において内部リセットが発生したときの動作を設定する設定データである。遊技制御用マイクロコンピュータ100における内部リセットは、例えばリセットコントローラ504Aに設けられたウォッチドッグタイマ520からタイムアウト信号が出力されることや、指定エリア外走行禁止(IAT)が発生したことなど、所定の要因により発生するリセットである。

10

【0097】

図8(B)に示す例において、リセット設定KRESのビット番号[7]におけるビット値が“0”である場合には、内部リセットが発生したときのリセット動作がユーザリセットに設定される。ユーザリセットが実行される場合には、例えば割り込みコントローラ504B、CPU505、タイマ回路508、フリーランカウンタ509C、PIP510、シリアル通信回路511が初期化され、ユーザプログラムのリセットアドレス(ROM506のアドレス0000H)からユーザプログラムを再実行する。一方、リセット設定KRESのビット番号[7]におけるビット値が“1”である場合には、内部リセットが発生したときのリセット動作がシステムリセットに設定される。システムリセットが実行される場合には、例えば16ビットの乱数回路509Aや8ビットの乱数回路509Bなどを含めた、遊技制御用マイクロコンピュータ100におけるすべての内部回路が初期化され、ユーザプログラムのリセットアドレスからユーザプログラムを再実行する。

20

【0098】

リセット設定KRESのビット番号[6]は、リセットコントローラ504Aに設けられたウォッチドッグタイマ520の起動方法を設定する設定データである。図8(B)に示す例において、リセット設定KRESのビット番号[6]におけるビット値が“0”である場合には、遊技制御用マイクロコンピュータ100の動作状態がセキュリティモードからユーザモードに移行することで、ウォッチドッグタイマ520が自動的に起動される。これに対して、そのビット値が“1”である場合には、遊技制御用マイクロコンピュータ100のCPU505がROM506から読み出した制御コードに基づくユーザプログラム(ゲーム制御用の初期設定プログラムおよび遊技制御処理プログラム)を実行することで、ソフトウェアによりウォッチドッグタイマ520を起動させる。このように、ROM506のプログラム管理エリアに記憶されるリセット設定KRESのビット番号[6]におけるビット値を“1”とする設定データを予め記憶しておくことで、ユーザプログラムの実行によるソフトウェアにて、所定のWDT起動制御コードによりウォッチドッグタイマ520を起動してリセット動作を有効化することや、所定のWDT停止制御コードによりウォッチドッグタイマ520を停止してリセット動作を無効化することができる。

30

【0099】

リセット設定KRESのビット番号[5-4]は、ウォッチドッグタイマ520のタイムアウト時間を設定するために用いられる基準クロックを設定する設定データである。図8(B)に示す例においては、リセット設定KRESのビット番号[5-4]におけるビット値が“00”、“01”、“10”、“11”的いずれであるかに応じて、周期が異なる基準クロックの設定が行われる。リセット設定KRESのビット番号[3-0]は、ビット番号[5-4]におけるビット値に対応する設定周期との乗算に用いられることで、ウォッチドッグタイマ520のタイムアウト時間を設定する設定データである。図8(

40

50

B)に示す例においては、リセット設定KRESのビット番号[3-0]におけるビット値が“0000”である場合に、ウォッチドッグタイマ520による監視時間の計測を禁止してウォッチドッグ不使用とする。一方、それらのビット値が“1000”である場合には、設定周期に‘8’を乗算することで、ウォッチドッグタイマ520のタイムアウト時間が設定される。また、それらのビット値が“1111”である場合には、設定周期に‘15’を乗算することで、ウォッチドッグタイマ520のタイムアウト時間が設定される。

【0100】

このように、リセット設定KRESのビット番号[5-4]およびビット番号[3-0]におけるビット値を設定することにより、ウォッチドッグタイマ520により計測される監視時間は、予め定められた複数種類のうちから設定することができる。図8(B)に示す例では、リセット設定KRESのビット番号[5-4]におけるビット値が“11”でビット番号[3-0]におけるビット値が“1111”である場合に、監視時間として設定可能な最長時間が設定される。一例として、内部システムクロックSCLKの周波数が10.0MHzである場合には、約50.33秒が最長の監視時間となる。他の一例として、内部システムクロックSCLKの周波数が12.0MHzである場合には、約41.94秒が最長の監視時間となる。

【0101】

プログラム管理エリアに記憶される割込み初期設定KIDSは、遊技制御用マイクロコンピュータ100にて発生するマスカブル割込みの取扱いに関する初期設定を示す。図9(A)は、割込み初期設定KIDSにおける設定内容の一例を示している。

【0102】

割込み初期設定KIDSのビット番号[7-4]では、割込みベクタの上位4ビットを設定する。割込み初期設定KIDSのビット番号[3-0]では、マスカブル割込み要因の優先度の組合せを設定する。図9(A)に示す例において、割込み初期設定KIDSのビット番号[3-0]により‘00H’～‘02H’のいずれかが指定されれば、タイマ回路508からのマスカブル割込み要因を最優先とする優先度の組合せが設定される。これに対して、「03H」または「04H」のいずれかが指定されれば、シリアル通信回路511からのマスカブル割込み要因を最優先とする優先度の組合せが設定される。また、「05H」または「06H」のいずれかが指定されれば、乱数回路509A、509Bなどからのマスカブル割込み要因を最優先とする優先度の組合せが設定される。なお、同一回路からのマスカブル割込み要因を最優先とする優先度の組合せでも、指定値が異なる場合には、最優先となるマスカブル割込み要因の種類や第2順位以下における優先度の組合せなどが異なっている。

【0103】

プログラム管理エリアに記憶される16ビット乱数初期設定第1KRL1～16ビット乱数初期設定第3KRL3は、16ビットの乱数回路509Aに対する初期設定を示す。図9(B)は、16ビット乱数初期設定第1KRL1における設定内容の一例を示している。図9(C)は、16ビット乱数初期設定第3KRL3における設定内容の一例を示している。この実施の形態において、16ビットの乱数回路509Aは、4つのチャネルch0～ch3の16ビット疑似乱数を、独立して発生することができる。

【0104】

16ビット乱数初期設定第1KRL1のビット番号[7]は、チャネルch1の16ビット乱数を発生させるために、16ビットの乱数回路509Aを起動させる方法を設定する16ビット乱数チャネルch1用の乱数回路起動設定データである。図9(B)に示す例において、16ビット乱数初期設定第1KRL1のビット番号[7]におけるビット値が“0”である場合には、チャネルch1の16ビット乱数における最大値をユーザプログラム(ソフトウェア)で指定したときに、チャネルch1の16ビット乱数を発生させるための回路が起動される。これに対して、そのビット値が“1”である場合には、遊技制御用マイクロコンピュータ100の動作状態がセキュリティモードからユーザモードに

10

20

30

40

50

移行することで、チャネル ch 1 の 16 ビット乱数を発生させるための回路が自動的に起動される。

【 0 1 0 5 】

16 ビット乱数初期設定第 1 K R L 1 のビット番号 [6] は、チャネル ch 1 の 16 ビット乱数を発生させるときに、乱数値となる数値データの更新用となる乱数更新クロック R G K (図 15 を参照) を、内部システムクロック S C L K とするか、乱数用クロック R C K の 2 分周 (R C K / 2) とするかを設定する 16 ビット乱数チャネル ch 1 用の乱数更新クロック設定データである。図 9 (B) に示す例において、16 ビット乱数初期設定第 1 K R L 1 のビット番号 [6] におけるビット値が “ 0 ” である場合には、内部システムクロック S C L K を乱数更新クロック R G K に用いる設定となる一方、 “ 1 ” である場合には、乱数用クロック R C K の 2 分周 (R C K / 2) を乱数更新クロック R G K に用いる設定となる。10

【 0 1 0 6 】

16 ビット乱数初期設定第 1 K R L 1 のビット番号 [5 - 4] は、チャネル ch 1 の 16 ビット乱数を発生させるときに、乱数更新規則を変更するか否かや、変更する場合における変更方式を設定する 16 ビット乱数チャネル ch 1 用の乱数更新規則設定データである。図 9 (B) に示す例において、16 ビット乱数初期設定第 1 K R L 1 のビット番号 [5 - 4] におけるビット値が “ 0 0 ” である場合には、乱数更新規則を変更しない設定となり、“ 0 1 ” である場合には、乱数更新規則をソフトウェアにより変更する設定となり、“ 1 0 ” である場合には、2 周目から乱数更新規則を自動で変更する設定となり、“ 1 1 ” である場合には、1 周目から乱数更新規則を自動で変更する設定となる。20

【 0 1 0 7 】

図 9 (B) に示す例において、16 ビット乱数初期設定第 1 K R L 1 のビット番号 [3] 、 [2] 、 [1 - 0] はそれぞれ、16 ビット乱数チャネル ch 0 用の乱数回路起動設定データ、乱数更新クロック設定データ、乱数更新規則設定データとなっている。すなわち、16 ビット乱数初期設定第 1 K R L 1 のビット番号 [3 - 0] は、そのビット番号 [7 - 4] によりチャネル ch 1 の 16 ビット乱数について初期設定を行う場合と同様に、チャネル ch 0 の 16 ビット乱数について初期設定を行うための設定データである。

【 0 1 0 8 】

なお、16 ビット乱数初期設定第 2 K R L 2 のビット番号 [7] 、 [6] 、 [5 - 4] はそれぞれ、16 ビット乱数チャネル ch 3 用の乱数回路起動設定データ、乱数更新クロック設定データ、乱数更新規則設定データとなっている。16 ビット乱数初期設定第 2 K R L 2 のビット番号 [3] 、 [2] 、 [1 - 0] はそれぞれ、16 ビット乱数チャネル ch 2 用の乱数回路起動設定データ、乱数更新クロック設定データ、乱数更新規則設定データとなっている。30

【 0 1 0 9 】

16 ビット乱数初期設定第 3 K R L 3 のビット番号 [7] とビット番号 [6] は、チャネル ch 3 の 16 ビット乱数となる数値データでのスタート値を設定する 16 ビット乱数チャネル ch 3 用の乱数スタート値設定データである。図 9 (C) に示す例において、16 ビット乱数初期設定第 3 K R L 3 のビット番号 [7] におけるビット値が “ 0 ” である場合には、スタート値が所定のデフォルト値である「 0 0 0 0 H 」に設定される一方、“ 1 ” である場合には、遊技制御用マイクロコンピュータ 100 ごとに付与された固有の識別情報である I D ナンバーに基づく値がスタート値に設定される。また、図 9 (C) に示す例では、16 ビット乱数初期設定第 3 K R L 3 のビット番号 [6] におけるビット値が “ 0 ” である場合には、システムリセット毎にスタート値を変更しない設定となる一方、“ 1 ” である場合には、システムリセット毎にスタート値を変更する設定となる。40

【 0 1 1 0 】

なお、スタート値を I D ナンバーに基づく値に設定する場合には、I D ナンバーに所定のスクランブル処理を施す演算や、I D ナンバーを用いた加算・減算・乗算・除算などの演算の一部または全部を実行して、算出された値をスタート値に用いるようにすればよい50

。また、16ビット乱数初期設定第3KRL3のビット番号[6]におけるビット値が“1”である場合には、システムリセット毎に所定のフリーランカウンタ（例えば図5に示すフリーランカウンタ509C）におけるカウント値に基づいて設定される値をスタート値に用いるようにすればよい。さらに、16ビット乱数初期設定第3KRL3のビット番号[7]とビット番号[6]におけるビット値がともに“1”である場合には、IDナンバーとフリーランカウンタにおけるカウント値とに基づいて設定される値をスタート値に用いるようにすればよい。

【0111】

16ビット乱数初期設定第3KRL3のビット番号[5]とビット番号[4]は、チャネルch2の16ビット乱数となる数値データでのスタート値を設定する16ビット乱数チャネルch2用の乱数スタート値設定データである。すなわち、16ビット乱数初期設定第3KRL3のビット番号[5]とビット番号[4]は、そのビット番号[7]とビット番号[6]によりチャネルch3の16ビット乱数について初期設定を行う場合と同様に、チャネルch2の16ビット乱数について初期設定を行うための設定データである。16ビット乱数初期設定第3KRL3のビット番号[3]とビット番号[2]は、16ビット乱数チャネルch1用の乱数スタート値設定データである。16ビット乱数初期設定第3KRL3のビット番号[1]とビット番号[0]は、16ビット乱数チャネルch0用の乱数スタート値設定データである。

【0112】

プログラム管理エリアに記憶される8ビット乱数初期設定第1KRS1および8ビット乱数初期設定第2KRS2は、8ビットの乱数回路509Bに対する初期設定を示す。この実施の形態において、8ビットの乱数回路509Bは、4つのチャネルch0～ch3の8ビット疑似乱数を、独立して発生することができる。8ビット乱数初期設定第1KRS1は、8ビット乱数チャネルch1用の乱数回路起動設定データ、乱数更新クロック設定データ、乱数更新規則設定データと、8ビット乱数チャネルch0用の乱数回路起動設定データ、乱数更新クロック設定データ、乱数更新規則設定データとを含んでいる。8ビット乱数初期設定第2KRS2は、8ビット乱数チャネルch3用の乱数回路起動設定データ、乱数更新クロック設定データ、乱数更新規則設定データと、8ビット乱数チャネルch2用の乱数回路起動設定データ、乱数更新クロック設定データ、乱数更新規則設定データとを含んでいる。すなわち、8ビット乱数初期設定第1KRS1および8ビット乱数初期設定第2KRS2は、16ビット乱数初期設定第1KRL1および16ビット乱数初期設定第2KRL2によりチャネルch0～チャネルch3の16ビット乱数について初期設定を行う場合と同様に、チャネルch0～チャネルch3の8ビット乱数について初期設定を行うための設定データである。

【0113】

プログラム管理エリアに記憶されるセキュリティ時間設定KSESは、電源投入時における遊技制御用マイクロコンピュータ100の動作状態であるセキュリティモードとなる時間（セキュリティモード時間）を延長するための設定を示す。ここで、遊技制御用マイクロコンピュータ100の動作状態がセキュリティモードであるときには、所定のセキュリティチェック処理が実行されて、ROM506の記憶内容が変更されたか否かが検査される。図10は、セキュリティ時間設定KSESにおける設定内容の一例を示している。

【0114】

セキュリティ時間設定KSESのビット番号[7-6]は、セキュリティモード時間をシステムリセット毎にランダムな時間分延長する場合の時間設定を示す。図10に示す例において、セキュリティ時間設定KSESのビット番号[7-6]におけるビット値が“00”であれば、ランダムな時間延長を行わない設定となる。これに対して、そのビット値が“01”であればショートモードの設定となり、“10”であればミドルモードの設定となり、“11”であればロングモードの設定となる。ここで、ショートモードやミドルモード、あるいはロングモードが指定された場合には、例えば遊技制御用マイクロコンピュータ100に内蔵されたフリーランカウンタのカウント値を、システムリセットの発

10

20

30

40

50

生時に遊技制御用マイクロコンピュータ100が備える所定の内蔵レジスタ（可変セキュリティモード時間用レジスタ）に格納する。そして、初期設定時に可変セキュリティ時間用レジスタの格納値をそのまま用いること、あるいは、その格納値を所定の演算関数（例えばハッシュ関数）に代入して得られた値を用いることなどにより、セキュリティモード時間を延長する際の延長時間がランダムに決定されればよい。

【0115】

一例として、内部システムクロックSCLKの周波数が10.0MHzである場合には、ショートモードにおいて0~816μs（マイクロ秒）の範囲で延長時間がランダムに決定され、ミドルモードにおいて0~26.112ms（ミリ秒）の範囲で延長時間がランダムに決定され、ロングモードにおいて0~835.584msの範囲で延長時間がランダムに決定される。また、他の一例として、内部システムクロックSCLKの周波数が12.0MHzである場合には、ショートモードにおいて0~510μsの範囲で延長時間がランダムに決定され、ミドルモードにおいて0~16.32msの範囲で延長時間がランダムに決定され、ロングモードにおいて0~522.24msの範囲で延長時間がランダムに決定される。10

【0116】

可変セキュリティモード時間用レジスタは、例えば遊技制御用マイクロコンピュータ100のRAM507におけるバックアップ領域といった、主基板11におけるバックアップ箇所と共に通のバックアップ電源を用いてバックアップされるものであればよい。あるいは、可変セキュリティモード時間用レジスタは、RAM507におけるバックアップ領域などに用いられるバックアップ電源とは別個に設けられた電源によりバックアップされてもよい。こうして、可変セキュリティモード時間用レジスタがバックアップ電源によってバックアップされることで、電力供給が停止した場合でも、所定期間は可変セキュリティモード時間用レジスタの格納値が保存されることになる。なお、フリーランカウンタにおけるカウント値を読み出して可変セキュリティモード時間用レジスタに格納するタイミングは、システムリセットの発生時に限定されず、予め定められた任意のタイミングとしてもよい。あるいは、フリーランカウンタをバックアップ電源によってバックアップしておき、初期設定時にフリーランカウンタから読み出した格納値を用いてセキュリティモード時間を延長する際の延長時間がランダムに決定されてもよい。20

【0117】

また、セキュリティ時間設定KSESのビット番号[7-6]におけるビット値によりショートモード、ミドルモード、ロングモードのいずれかを設定するとともに、セキュリティ時間設定KSESのビット番号[4-0]におけるビット値を“0001”以外とすることにより固定時間に加える延長時間を設定することもできる。この場合には、ビット番号[4-0]におけるビット値に対応した延長時間と、ビット番号[7-6]におけるビット値に基づいてランダムに決定された延長時間との双方が、固定時間に加算されて、遊技制御用マイクロコンピュータ100がセキュリティモードとなるセキュリティモード時間が決定されることになる。30

【0118】

図5に示す遊技制御用マイクロコンピュータ100が備える外部バスインターフェース501は、遊技制御用マイクロコンピュータ100を構成するチップの外部バスと内部バスとのインターフェース機能や、アドレスバス、データバスおよび各制御信号の方向制御機能などを有するバスインターフェースである。例えば、外部バスインターフェース501は、遊技制御用マイクロコンピュータ100に外付けされた外部メモリや外部入出力装置などに接続され、これらの外部装置との間でアドレス信号やデータ信号、各種の制御信号などを送受信するものであればよい。この実施の形態において、外部バスインターフェース501には、内部リソースアクセス制御回路501Aが含まれている。40

【0119】

内部リソースアクセス制御回路501Aは、外部バスインターフェース501を介した外部装置から遊技制御用マイクロコンピュータ100の内部データに対するアクセスを制御50

して、例えばROM506に記憶されたゲーム制御用プログラム（遊技制御処理プログラム）や固定データといった、内部データの不適切な外部読み出しが制限するための回路である。ここで、外部バスインターフェース501には、例えばインサーキットエミュレータ（ICE；InCircuit Emulator）といった回路解析装置が、外部装置として接続されることがある。

【0120】

一例として、ROM506のプログラム管理エリアに記憶されたヘッダKHDRの内容に応じて、ROM506における記憶データの読み出しを禁止するか許可するかを切り替えられるようにする。例えば、ヘッダKHDRがバス出力マスク無効データとなっている場合には、外部装置によるROM506の読み出しを可能にして、内部データの外部読み出しへ許可する。これに対して、ヘッダKHDRがバス出力マスク有効データとなっている場合には、例えば外部バスインターフェース501におけるアドレスバス出力、データバス出力および制御信号出力にマスクをかけることなどにより、外部装置からROM506の読み出しを不能にして、内部データの外部読み出しへ禁止する。この場合、外部バスインターフェース501に接続された外部装置から内部データの読み出しが要求されたときには、予め定められた固定値を出力することで、外部装置からは内部データを読み出すことができないようにする。また、ヘッダKHDRがROM読み出しが禁止データとなっている場合には、ROM506自身を読み出しができないとしておき、開発用ROMとするのであればバス出力マスク無効データをヘッダKHDRに書き込むことで、外部装置による内部データの検証を可能にする。これに対して、量産用ROMとするのであればバス出力マスク有効データをヘッダKHDRに書き込むことで、CPU505などによる遊技制御用マイクロコンピュータ100の内部におけるROM506の読み出しが可能とする一方で、外部装置によるROM506の読み出しができないようにすればよい。

10

20

【0121】

他の一例として、内部リソースアクセス制御回路501Aは、ROM506における記憶データの一部または全部といった、遊技制御用マイクロコンピュータ100の内部データの読み出しが、外部バスインターフェース501に接続された外部装置から要求されたことを検出する。この読み出しが検出したときに、内部リソースアクセス制御回路501Aは、遊技制御用マイクロコンピュータ100の内部データの読み出しへ許可するか否かの判定を行う。例えば、ROM506における記憶データの一部または全部に暗号化処理が施されているものとする。この場合、内部リソースアクセス制御回路501Aは、外部装置からの読み出しがROM506に記憶された暗号化処理プログラムや鍵データ等に対する読み出しだれば、この読み出しが拒否して、遊技制御用マイクロコンピュータ100の内部データの読み出しへ禁止する。外部バスインターフェース501では、ROM506の記憶データが出力される出力ポートと、内部バスとの間にスイッチ素子を設け、内部リソースアクセス制御回路501Aが内部データの読み出しへ禁止した場合には、このスイッチ素子をオフ状態とするよう制御すればよい。このように、内部リソースアクセス制御回路501Aは、外部装置からの読み出しが所定の内部データ（例えばROM506の所定領域）の読み出しへ要求するものであるか否かに応じて、内部データの読み出しへ禁止するか許可するかを決定するようにしてよい。

30

40

【0122】

あるいは、内部リソースアクセス制御回路501Aは、内部データの読み出しが検出したときに、所定の認証コードが外部装置から入力されたか否かを判定してもよい。この場合には、例えば内部リソースアクセス制御回路501Aの内部あるいはROM506の所定領域に、認証コードとなる所定のコードパターンが予め記憶されていればよい。そして、外部装置から認証コードが入力されたときには、この認証コードを内部記憶された認証コードと比較して、一致すれば読み出しが受容して、遊技制御用マイクロコンピュータ100の内部データの読み出しへ許可する。これに対して、外部装置から入力された認証コ

50

ードが内部記憶された認証コードと一致しない場合には、読み出要求を拒否して、遊技制御用マイクロコンピュータ100の内部データの読み出しを禁止する。このように、内部リソースアクセス制御回路501Aは、外部装置から入力された認証コードが内部記憶された認証コードと一致するか否かに応じて、内部データの読み出しを禁止するか許可するかを決定するようにしてもよい。これにより、検査機関などが予め知得した正しい認証コードを用いて、遊技制御用マイクロコンピュータ100の内部データを損なうことなく読み出すことができ、内部データの正当性を適切に検査することなどが可能になる。

【0123】

さらに他の一例として、内部リソースアクセス制御回路501Aに読み出禁止フラグを設け、読み出禁止フラグがオン状態であれば外部装置によるROM506の読み出しを禁止する。その一方で、読み出禁止フラグがオフ状態であるときには、外部装置によるROM506の読み出しが許可される。ここで、読み出禁止フラグは、初期状態ではオフ状態であるが、読み出禁止フラグを一旦オン状態とした後には、読み出禁止フラグをクリアしてオフ状態に復帰させることができないように構成されればよい。すなわち、読み出禁止フラグはオフ状態からオン状態に不可逆的に変更することが可能とされている。例えば、内部リソースアクセス制御回路501Aには、読み出禁止フラグをクリアしてオフ状態とする機能が設けられておらず、どのような命令によっても読み出禁止フラグをクリアすることができないように設定されればよい。そして、内部リソースアクセス制御回路501Aは、外部装置からROM506における記憶データといった遊技制御用マイクロコンピュータ100の内部データの読み出しが要求されたときに、読み出禁止フラグがオンであるか否かを判定する。このとき、読み出禁止フラグがオンであれば、外部装置からの読み出要求を拒否して、遊技制御用マイクロコンピュータ100の内部データの読み出しを禁止する。他方、読み出禁止フラグがオフであれば、外部装置からの読み出要求を受容して、遊技制御用マイクロコンピュータ100の内部データの読み出しを許可にする。このような構成であれば、ゲーム制御用の遊技制御処理プログラムを作成してROM506に格納する提供者においては、読み出禁止フラグがオフとなっている状態でデバッグの終了したプログラムをROM506から外部装置に読み込むことができる。そして、デバッグの作業が終了した後に出荷する際には、読み出禁止フラグをオン状態にセットすることにより、それ以後はROM506の外部読み出を制限することができ、パチンコ遊技機1の使用者などによるROM506の読み出を防止することができる。このように、内部リソースアクセス制御回路501Aは、読み出禁止フラグといった内部フラグがオフであるかオンであるかに応じて、内部データの読み出しを禁止するか許可するかを決定するようにしてもよい。

【0124】

なお、読み出禁止フラグを不可逆に設定するのではなく、オン状態からオフ状態に変更することも可能とする一方で、読み出禁止フラグをオン状態からオフ状態に変更して内部データの読み出しが許可されるときには、ROM506の記憶データを消去（例えばフラッシュ消去など）することにより、ROM506の外部読み出を制限するようにしてもよい。

【0125】

遊技制御用マイクロコンピュータ100が備えるクロック回路502は、例えば制御用外部クロック端子EXCに入力される発振信号を2分周することなどにより、内部システムクロックSCLKを生成する回路である。この実施の形態では、制御用外部クロック端子EXCに制御用クロック生成回路111が生成した制御用クロックCCLKが入力される。クロック回路502により生成された内部システムクロックSCLKは、例えばCPU505といった、遊技制御用マイクロコンピュータ100において遊技の進行を制御する各種回路に供給される。また、内部システムクロックSCLKは、乱数回路509A、509Bにも供給される。さらに、内部システムクロックSCLKは、クロック回路502に接続されたシステムクロック出力端子CLKOから、遊技制御用マイクロコンピュータ100の外部へと出力されてもよい。なお、内部システムクロックSCLKは、遊技制御用マイクロコンピュータ100の外部へは出力されないことが望ましい。このように、内部システムクロックSCLKの外部出力を制限することにより、遊技制御用マイクロコ

10

20

30

40

50

ンピュータ100の内部回路(CPU505など)の動作周期を外部から特定することが困難になり、乱数値となる数値データをソフトウェアにより更新する場合に、乱数値の更新周期が外部から特定されてしまうことを防止できる。

【0126】

遊技制御用マイクロコンピュータ100が備える固有情報記憶回路503は、例えば遊技制御用マイクロコンピュータ100の内部情報となる複数種類の固有情報を記憶する回路である。一例として、固有情報記憶回路503は、ROMコード、チップ個別ナンバー、IDナンバーといった3種類の固有情報を記憶する。ROM506コードは、ROM506の所定領域における記憶データから生成される4バイトの数値であり、生成方法の異なる4つの数値が準備されればよい。チップ個別ナンバーは、遊技制御用マイクロコンピュータ100の製造時に付与される4バイトの番号であり、遊技制御用マイクロコンピュータ100を構成するチップ毎に異なる数値を示している。IDナンバーは、遊技制御用マイクロコンピュータ100の製造時に付与される8バイトの番号であり、遊技制御用マイクロコンピュータ100を構成するチップ毎に異なる数値を示している。ここで、チップ個別ナンバーはユーザプログラムから読み取ることができる一方、IDナンバーはユーザプログラムから読み取ることができないように設定されなければよい。なお、固有情報記憶回路503は、例えばROM506の所定領域を用いることなどにより、ROM506に含まれるようにしてよい。あるいは、固有情報記憶回路503は、例えばCPU505の内蔵レジスタを用いることなどにより、CPU505に含まれるようにしてよい。

10

20

【0127】

遊技制御用マイクロコンピュータ100が備えるリセットコントローラ504Aは、遊技制御用マイクロコンピュータ100の内部や外部にて発生する各種リセットを制御するためのものである。リセットコントローラ504Aが制御するリセットには、システムリセットとユーザリセットが含まれている。システムリセットは、外部システムリセット端子XSRSTに一定の期間にわたりローレベル信号が入力されたときに発生するリセットである。ユーザリセットは、ウォッチャドッグタイマ(WDT)のタイムアウト信号が発生したことや、指定エリア外走行禁止(IAT)が発生したことなど、所定の要因により発生するリセットである。

【0128】

30

リセットコントローラ504Aは、図7(B)に示すような遊技制御用マイクロコンピュータ100が備える内蔵レジスタのうち、内部情報レジスタCIF(アドレスFE25H)を用いて、直前に発生したリセット要因の管理や、16ビット乱数および乱数用クロックRCKにおける異常の記録を可能にする。図11(A)は、内部情報レジスタCIFの構成例を示している。図11(B)は、内部情報レジスタCIFに格納される内部情報データの各ビットにおける設定内容の一例を示している。

【0129】

内部情報レジスタCIFのビット番号[7-4]に格納される内部情報データCIF7～CIF4は、チャネルch3～チャネルch0の16ビット乱数に対応して、乱数値の更新動作における異常の有無を示す乱数更新異常指示である。図11(B)に示す例では、チャネルch3～チャネルch0の16ビット乱数について更新動作の異常が検知されないときに、内部情報データCIF7～CIF4のそれぞれにおけるビット値が“0”となる。一方、16ビット乱数の更新動作に異常が検知されたときには、その異常が検知されたチャネルに対応して、内部情報データCIF7～CIF4のいずれかにおけるビット値が“1”となる。より具体的には、16ビット乱数の更新動作に異常を検知したチャネルが、チャネルch3であれば内部情報データCIF7が“1”となり、チャネルch2であれば内部情報データCIF6が“1”となり、チャネルch1であれば内部情報データCIF5が“1”となり、チャネルch0であれば内部情報データCIF4が“1”となる。

40

【0130】

50

内部情報レジスタ C I F のビット番号 [3] に格納される内部情報データ C I F 3 は、乱数用クロック R C K における周波数異常の有無を示す乱数用クロック異常指示である。図 11 (B) に示す例では、乱数用クロック R C K の周波数異常が検知されないときに、内部情報データ C I F 3 のビット値が “ 0 ” となる一方、周波数異常が検知されたときには、そのビット値が “ 1 ” となる。内部情報レジスタ C I F のビット番号 [2] に格納される内部情報データ C I F 2 は、直前に発生したリセット要因がシステムリセットであるか否かを示すシステムリセット指示である。図 11 (B) に示す例では、直前のリセット要因がシステムリセットではないときに (システムリセット未発生) 、内部情報データ C I F 2 のビット値が “ 0 ” となる一方、システムリセットであるときには (システムリセット発生) 、そのビット値が “ 1 ” となる。内部情報データ C I F 2 を用いた動作の第 1 例として、電源投入時に遊技制御用マイクロコンピュータ 100 の C P U 505 などが内部情報データ C I F 2 のビット値をチェックして、そのビット値が “ 1 ” (セット) でなければ、通常の電源投入ではないと判断する。このときには、例えば演出制御基板 12 に向けて所定の演出制御コマンドを伝送されることなどにより、パチンコ遊技機 1 における電源投入直後に大当り遊技状態とすることを狙った不正信号の入力行為が行われた可能性がある旨を、演出装置などにより報知させてもよい。また、内部情報データ C I F 2 を用いた動作の第 2 例として、パチンコ遊技機 1 が電源投入時にのみ確変状態を報知し、通常時には確変状態を報知しない場合に、電源投入時に遊技制御用マイクロコンピュータ 100 の C P U 505 などが内部情報データ C I F 2 のビット値をチェックして、そのビット値が “ 1 ” (セット) でなければ、遊技状態の報知を行わないようにしてもよい。10

【 0131 】

内部情報レジスタ C I F のビット番号 [1] に格納される内部情報データ C I F 1 は、直前に発生したリセット要因がリセットコントローラ 504A に内蔵されたウォッチドッグタイマ (W D T) 520 のタイムアウトによるユーザリセットであるか否かを示すウォッチドッグタイムアウト指示である。図 11 (B) に示す例では、直前のリセット要因がウォッチドッグタイマ 520 のタイムアウトによるユーザリセットではないときに (タイムアウト未発生) 、内部情報データ C I F 1 のビット値が “ 0 ” となる一方、ウォッチドッグタイマ 520 のタイムアウトによるユーザリセットであるときに (タイムアウト発生) 、そのビット値が “ 1 ” となる。内部情報レジスタ C I F のビット番号 [0] に格納される内部情報データ C I F 0 は、直前に発生したリセット要因が指定エリア外走行禁止 (I A T) によるユーザリセットであるか否かを示す I A T 発生指示である。図 11 (B) に示す例では、直前のリセット要因が指定エリア外走行の発生によるユーザリセットではないときに (I A T 発生なし) 、内部情報データ C I F 0 のビット値が “ 0 ” となる一方、指定エリア外走行の発生によるユーザリセットであるときに (I A T 発生あり) 、そのビット値が “ 1 ” となる。20

【 0132 】

リセットコントローラ 504A には、ウォッチドッグタイマ 520 が内蔵されている。ウォッチドッグタイマ 520 は、遊技制御用マイクロコンピュータ 100 がユーザプログラムを正常に実行できなくなつて所定の監視時間が経過した場合に、遊技制御用マイクロコンピュータ 100 をリセット状態にして再起動させるためのタイムアウト信号を出力する。なお、ウォッチドッグタイマ 520 は、遊技制御用マイクロコンピュータ 100 に内蔵される一方で、リセットコントローラ 504A には外付けされるようにしてもよい。あるいは、ウォッチドッグタイマ 520 を遊技制御用マイクロコンピュータ 100 に外付けした構成であつてもよい。30

【 0133 】

図 12 は、ウォッチドッグタイマ 520 の構成例を示している。ウォッチドッグタイマ 520 は、R O M 506 のプログラム管理エリアに記憶されるリセット設定 K R E S のビット番号 [6] におけるビット値により、その起動方法が設定される。この実施の形態では、ウォッチドッグタイマ 520 をユーザプログラムの実行によるソフトウェアでウォッチドッグタイマ 520 を起動してリセット動作を有効化するために、リセット設定 K R E 40

Sのビット番号[6]におけるビット値を予め“1”とする設定データを記憶させておく。また、ウォッチドッグタイマ520により計測される監視時間としてのタイムアウト時間が、設定可能な複数の監視時間のうちで最長時間となるように、リセット設定KRESのビット番号[5-4]におけるビット値を予め“11”とする設定データとともに、リセット設定KRESのビット番号[3-0]におけるビット値を予め“1111”とする設定データを記憶させておく。

【0134】

図12に示すウォッチドッグタイマ520は、WDT制御回路533と、カウントクロック生成回路535と、16ビットアップカウンタ536と、出力制御回路537とを備えている。WDT制御回路533は、ウォッチドッグタイマ520の動作を制御する回路である。WDT制御回路533は、プログラム管理エリアのリセット設定KRESなどに基づいて、ウォッチドッグタイマ520を動作させるために、カウントクロック生成回路535により生成される基準クロックの設定や、16ビットアップカウンタ536におけるタイムアウト時間の設定を行う。10

【0135】

また、WDT制御回路533は、図7(B)に示すような遊技制御用マイクロコンピュータ100が備える内蔵レジスタのうち、WDTスタートレジスタWST(アドレスFE23H)に所定のWDT起動制御コードが設定されることにより、ユーザプログラムの実行によるソフトウェアで、ウォッチドッグタイマ520を起動してリセット動作を有効化すること、またはウォッチドッグタイマ520を停止してリセット動作を無効化することを、切替可能に制御する。図13(A)は、WDTスタートレジスタWSTの構成例を示している。図13(B)は、WDTスタートレジスタWSTに格納されるWDTスタートデータによる設定内容の一例を示している。20

【0136】

図13(A)および(B)に示す例において、WDTスタートレジスタWSTに「CCH」がCPU505によって書き込まれたときに、ウォッチドッグタイマ520を起動してタイムアウト時間の経過によるリセット動作を有効化する。一方、WDTスタートレジスタWSTに「33H」がCPU505によって書き込まれたときには、ウォッチドッグタイマ520を停止してタイムアウト時間の経過によるリセット動作を無効化する。このように、WDT起動制御コードとなる「CCH」の値を示すデータがWDTスタートレジスタWSTに書き込まれることにより、ウォッチドッグタイマ520が起動する。一方、WDT停止制御コードとなる「33H」の値を示すデータがWDTスタートレジスタWSTに書き込まれることにより、ウォッチドッグタイマ520が停止する。30

【0137】

さらに、WDT制御回路533は、図7(B)に示すような遊技制御用マイクロコンピュータ100が備える内蔵レジスタのうち、WDTクリアレジスタWCL(アドレスFE24H)に所定のWDTクリアデータが設定されることにより、ウォッチドッグタイマ520のカウントクリアおよびリストートを実行する。図14(A)は、WDTクリアレジスタWCLの構成例を示している。図14(B)は、WDTクリアレジスタWCLに格納されるWDTクリアデータによる設定内容の一例を示している。40

【0138】

図14(A)および(B)に示す例において、WDTクリアレジスタWCLに「55H」がCPU505によって書き込まれ、次に「AAH」がCPU505によって書き込まれたときに、WDT制御回路533が16ビットアップカウンタ536のカウント値をクリアしてカウント動作をリストートさせる。こうして、ウォッチドッグタイマ520における監視時間となるタイムアウト時間の計測は、WDTクリアレジスタWCLに「55H」と「AAH」という値が異なるWDTクリアデータが順次に書き込まれることにより、初期化して再開することができる。なお、「55H」と「AAH」からなるWDTクリアデータは、2バイト連続して書き込む必要はないが、この順番に書き込むことは必要になる。50

【0139】

カウントクロック生成回路535は、内部システムクロックSCLKを用いて、タイムアウト時間を設定するための基準クロックを生成する。16ビットアップカウンタ536は、カウントクロック生成回路535により生成された基準クロックをカウントする。そのカウント値がタイムアウト時間に対応する所定値に達したときには、出力制御回路537によりタイムアウト信号が出力される。一方、タイムアウト時間が経過するより前に、CPU505がWDTクリアレジスタWCLにWDTクリアデータを所定順序で書き込んだときには、16ビットアップカウンタ535におけるカウント値のクリアおよびリスタートが行われる。例えばCPU505が無限ループとなる処理を実行して、遊技制御用マイクロコンピュータ100の動作状態が待機状態に移行するときには、ウォッチドッグタイマ520を起動してタイムアウト時間の経過によるリセット動作を有効化する。このときには、WDTクリアレジスタWCLにWDTクリアデータが書き込まれないことから、16ビットアップカウンタ535のカウント値が所定値に達してタイムアウトが発生する。出力制御回路537は、16ビットアップカウンタ535からのタイムアウト信号を、リセットコントローラ504Aのリセット回路などに出力する。10

【0140】

遊技制御用マイクロコンピュータ100が備える割込みコントローラ504Bは、遊技制御用マイクロコンピュータ100の内部や外部にて発生する各種割込み要求を制御するためのものである。割込みコントローラ504Bが制御する割込みには、ノンマスカブル割込みNMIとマスカブル割込みINTが含まれている。ノンマスカブル割込みNMIは、CPU505の割込み禁止状態でも無条件に受け付けられる割込みであり、外部ノンマスカブル割込み端子XNMI（入力ポートPI6と兼用）に一定の期間にわたりローレベル信号が入力されたときに発生する割込みである。マスカブル割込みINTは、CPU505の設定命令により、割込み要求の受け付けを許可／禁止できる割込みであり、優先順位設定による多重割込みの実行が可能である。マスカブル割込みINTの要因としては、外部マスカブル割込み端子XINT（入力ポートPI5と兼用）に一定の期間にわたりローレベル信号が入力が入力されたこと、タイマ508に含まれるタイマ回路にてタイムアウトが発生したこと、シリアル通信回路511にてデータ受信またはデータ送信による割込み要因が発生したこと、乱数回路509A、509Bにて乱数値となる数値データの取込による割込み要因が発生したことなど、複数種類の割込み要因が予め定められていればよい。2030

【0141】

割込みコントローラ504Bは、図7（B）に示すような遊技制御用マイクロコンピュータ100が備える内蔵レジスタのうち、割込みマスクレジスタIMR（アドレスFE26H）、割込み待ちモニタレジスタIRR（アドレスFE27H）、割込み中モニタレジスタISR（アドレスFE28H）などを用いて、割込みの制御やリセットの管理を行う。割込みマスクレジスタIMRは、互いに異なる複数の要因によるマスカブル割込みINTのうち、使用するものと使用しないものを設定するレジスタである。割込み待ちモニタレジスタIRRは、割込み初期設定KVISにより設定されたマスカブル割込み要因のそれぞれについて、マスカブル割込み要求信号の発生状態を確認するレジスタである。割込み中モニタレジスタISRは、割込み初期設定KVISにより設定されたマスカブル割込み要因のそれぞれについて、マスカブル割込み要求信号の処理状態を確認するレジスタである。40

【0142】

遊技制御用マイクロコンピュータ100が備えるCPU505は、ROM506から読み出した制御コードに基づいてユーザプログラム（ゲーム制御用の遊技制御処理プログラム）を実行することにより、パチンコ遊技機1における遊技制御を実行する制御用CPUである。こうした遊技制御が実行されるときには、CPU505がROM506から固定データを読み出す固定データ読出動作や、CPU505がRAM507に各種の変動データを書き込んで一時記憶させる変動データ書込動作、CPU505がRAM507に一時

記憶されている各種の変動データを読み出す変動データ読出動作、CPU505が外部バスインターフェース501やPIP510、シリアル通信回路511などを介して遊技制御用マイクロコンピュータ100の外部から各種信号の入力を受け付ける受信動作、CPU505が外部バスインターフェース501やシリアル通信回路511などを介して遊技制御用マイクロコンピュータ100の外部へと各種信号を出力する送信動作等も行われる。

【0143】

このように、遊技制御用マイクロコンピュータ100では、CPU505がROM506に格納されているプログラムに従って制御を実行するので、以下、遊技制御用マイクロコンピュータ100（またはCPU505）が実行する（又は処理を行う）ということは、具体的には、CPU505がプログラムに従って制御を実行することである。このことは、主基板11以外の他の基板に搭載されているマイクロコンピュータについても同様である。10

【0144】

遊技制御用マイクロコンピュータ100が備えるROM506には、ユーザプログラム（ゲーム制御用の遊技制御処理プログラム）を示す制御コードや固定データ等が記憶されている。また、ROM506には、セキュリティチェックプログラム506Aが記憶されている。CPU505は、パチンコ遊技機1の電源投入やシステムリセットの発生に応じて遊技制御用マイクロコンピュータ100がセキュリティモードに移行したときに、ROM506に記憶されたセキュリティチェックプログラム506Aを読み出し、ROM506の記憶内容が変更されたか否かを検査するセキュリティチェック処理を実行する。なお、セキュリティチェックプログラム506Aは、ROM506とは異なる内蔵メモリに記憶されてもよい。また、セキュリティチェックプログラム506Aは、例えば外部バスインターフェース501を介して遊技制御用マイクロコンピュータ100に外付けされた外部メモリの記憶内容を検査するセキュリティチェック処理に対応したものであってもよい。20

【0145】

遊技制御用マイクロコンピュータ100が備えるRAM507は、ゲーム制御用のワークエリアを提供する。ここで、RAM507の少なくとも一部は、電源基板10において作成されるバックアップ電源によってバックアップされているバックアップRAMであればよい。すなわち、パチンコ遊技機1への電力供給が停止しても、所定期間はRAM507の少なくとも一部の内容が保存される。30

【0146】

遊技制御用マイクロコンピュータ100が備えるタイマ回路508は、例えば8ビットのプログラマブルタイマを3チャネル（PTC0 - PTC2）内蔵して構成され、リアルタイム割込みの発生や時間計測を可能とする。各プログラマブルタイマPTC0 - PTC2は、内部システムクロックSCLKに基づいて生成されたカウントクロックの信号変化（例えばハイレベルからローレベルへと変化する立ち下がりタイミング）などに応じて、タイマ値が更新されるものであればよい。

【0147】

遊技制御用マイクロコンピュータ100は、乱数回路として、例えば16ビット乱数となる数値データを生成する乱数回路509Aと、8ビット乱数となる数値データを生成する乱数回路509Bとを備えている。この実施の形態では、主基板11の側において、特図表示結果決定用の乱数値MR1、大当たり種別決定用の乱数値MR2、変動パターン種別決定用の乱数値MR3、変動パターン決定用の乱数値MR4、普図表示結果決定用の乱数値MR5のそれぞれを示す数値データが、カウント（更新）可能に制御されればよい。なお、遊技効果を高めるために、これら以外の乱数値が用いられてもよい。こうした遊技の進行を制御するために用いられる乱数は、遊技用乱数ともいう。40

【0148】

CPU505は、乱数回路509A、509Bから抽出した数値データに基づき、例えばRAM507の所定領域（遊技制御カウンタ設定部など）に設けられたランダムカウンタといった、乱数回路509A、509Bとは異なるランダムカウンタを用いて、ソフト

ウェアによって各種の数値データを加工あるいは更新することで、乱数値 M R 1 ~ M R 5 の一部または全部を示す数値データをカウントするようにしてもよい。あるいは、C P U 5 0 5 は、乱数回路 5 0 9 A、5 0 9 B を用いることなく、例えば遊技制御カウンタ設定部に設けられたランダムカウンタのみを用いて、ソフトウェアによって乱数値 M R 1 ~ M R 5 を示す数値データの一部をカウント(更新)するようにしてもよい。一例として、ハードウェアとなる 16 ビットの乱数回路 5 0 9 A から C P U 5 0 5 により抽出された数値データを、ソフトウェアにより加工することで、特図表示結果決定用の乱数値 M R 1 を示す数値データが更新され、それ以外の乱数値 M R 2 ~ M R 5 を示す数値データは、C P U 5 0 5 がランダムカウンタなどを用いてソフトウェアにより更新すればよい。

【0149】

10

あるいは、C P U 5 0 5 は、16 ビットの乱数回路 5 0 9 A から抽出した数値データに基づき、ランダムカウンタを用いることで、あるいはランダムカウンタを用いることなく、特図表示結果決定用の乱数値 M R 1 を示す数値データをカウントする。一方、C P U 5 0 5 は、8 ビットの乱数回路 5 0 9 B から抽出した数値データに基づき、ランダムカウンタを用いることで、あるいはランダムカウンタを用いることなく、大当たり種別決定用の乱数値 M R 2 と、変動パターン種別決定用の乱数値 M R 3 と、変動パターン決定用の乱数値 M R 4 と、普図表示結果決定用の乱数値 M R 5 とを示す数値データを、それぞれ独立してカウントしてもよい。

【0150】

20

特図表示結果決定用の乱数値 M R 1 は、特図ゲームにおける特別図柄などの可変表示結果を「大当たり」として大当たり遊技状態に制御するか否かや、可変表示結果を「小当たり」として小当たり遊技状態に制御するか否かを、決定するために用いられる乱数値である。例えば、特図表示結果決定用の乱数値 M R 1 は、「0」~「6 5 5 3 5」の範囲の値をとる。大当たり種別決定用の乱数値 M R 2 は、可変表示結果を「大当たり」とする場合に、大当たり種別を複数種類のいずれかに決定するために用いられる乱数値である。例えば、大当たり種別決定用の乱数値 M R 2 は、「0」~「9 9」の範囲の値をとる。

【0151】

30

変動パターン種別決定用の乱数値 M R 3 は、飾り図柄の変動パターン種別を、予め用意された複数種類のいずれかに決定するために用いられる乱数値である。例えば、変動パターン種別決定用の乱数値 M R 3 は、「0」~「2 4 1」の範囲の値をとる。ここで、各変動パターン種別は、例えば飾り図柄の可変表示中に実行される演出動作などに基づいて分類された1つ又は複数の変動パターンを含むように構成されたものであればよい。なお、複数の変動パターン種別のうちには、共通の変動パターンを一部に含んで構成されたものがあってもよく、一方の変動パターン種別に含まれる変動パターンの全部が、他方の変動パターン種別にも含まれるように構成されたものがあってもよい。変動パターン決定用の乱数値 M R 4 は、飾り図柄の変動パターンを、予め用意された複数種類のいずれかに決定するために用いられる乱数値である。例えば、変動パターン決定用の乱数値 M R 4 は、「0」~「9 9 7」の範囲の値をとる。普図表示結果決定用の乱数値 M R 5 は、普図ゲームにおける普通図柄の可変表示結果を「普図当たり」とするか否かを決定するために用いられる乱数値である。例えば、普図表示結果決定用の乱数値 M R 5 は、「3」~「1 4」の範囲の値をとる。

40

【0152】

図 15 は、16 ビットの乱数回路 5 0 9 A のうち、チャネル c h 0 に対応する回路構成の一例を示すブロック図である。図 15 に示すように、チャネル c h 0 に対応して 16 ビット乱数を生成するための回路は、乱数更新クロック選択回路 5 5 1、乱数生成回路 5 5 3 A、乱数起動設定回路 5 5 3 B、スタート値設定回路 5 5 3 C、乱数列変更回路 5 5 4 A、乱数列変更設定回路 5 5 4 B、最大値比較回路 5 5 5、ハードラッチセレクタ 5 5 8 A、5 5 8 B、ハードラッチ乱数値レジスタ 5 5 9 A、5 5 9 B、ソフトラッチ乱数値レジスタ 5 5 9 S を備えて構成される。

【0153】

50

乱数更新クロック選択回路 551 は、例えば 16 ビット乱数初期設定第 1 K R L 1 のビット番号 [2] (チャネル ch 0 の場合) におけるビット値が “0” であるか “1” であるかに応じて、内部システムクロック SCLK または乱数用クロック RCK の 2 分周 (RCK / 2) を選択して、乱数更新クロック RGK として出力する。乱数更新クロック選択回路 551 から出力された乱数更新クロック RGK は、乱数生成回路 553A のクロック端子に入力されて、乱数生成回路 553A におけるカウント値の歩進に用いられる。

【0154】

なお、乱数更新クロック選択回路 551 によって選択された内部システムクロック SCLK または乱数用クロック RCK の 2 分周 (RCK / 2) が、所定のクロック用フリップフロップのクロック端子に入力されてもよい。クロック用フリップフロップでは、逆相出力端子 (反転出力端子) がデータ入力端子に接続されている。そして、正相出力端子 (非反転出力端子) から乱数更新クロック RGK を出力する一方で、逆相出力端子 (反転出力端子) からラッチ用クロックを出力する。この場合、クロック用フリップフロップは、クロック端子に入力されるクロック信号における信号状態が所定の変化をしたときに、正相出力端子 (非反転出力端子) および逆相出力端子 (反転出力端子) からの出力信号における信号状態を変化させる。例えば、クロック用フリップフロップは、クロック信号の信号状態がローレベルからハイレベルへと変化する立ち上がりのタイミング、あるいは、クロック信号の信号状態がハイレベルからローレベルへと変化する立ち下がりのタイミングのうち、いずれか一方のタイミングにて、データ入力端子における入力信号を取り込む。このとき、正相出力端子 (非反転出力端子) からは、データ入力端子にて取り込まれた入力信号が反転されることなく出力される一方で、逆相出力端子 (反転出力端子) からは、データ入力端子にて取り込まれた入力信号が反転されて出力される。こうして、クロック用フリップフロップの正相出力端子 (非反転出力端子) からはクロック信号における発振周波数の 1 / 2 となる発振周波数を有する乱数更新クロック RGK が出力される一方、逆相出力端子 (反転出力端子) からは乱数更新クロック RGK の逆相信号 (反転信号) 、すなわち乱数更新クロック RGK と同一周波数で乱数更新クロック RGK とは位相が (= 180°) だけ異なるラッチ用クロックが出力される。

【0155】

クロック用フリップフロップから出力されたラッチ用クロックは、所定の分岐点にて分岐され、互いに同一の発振周波数を有し、互いに共通の周期で信号状態が変化する複数のラッチ用クロックが生成されてもよい。こうして生成された複数のラッチ用クロックのうち、第 1 のラッチ用クロックは、第 1 始動入賞信号 SS1 の入力に基づいて乱数ラッチ信号 LL1 を生成するために用いられる乱数取得用クロックとなればよい。複数のラッチ用クロックのうち、第 2 のラッチ用クロックは、第 2 始動入賞信号 SS2 の入力に基づいて乱数ラッチ信号 LL2 を生成するために用いられる乱数取得用クロックとなればよい。

【0156】

乱数用クロック RCK の発振周波数と、制御用クロック生成回路 111 によって生成される制御用クロック CCLK の発振周波数とは、互いに異なる周波数となっており、また、いずれか一方の発振周波数が他方の発振周波数の整数倍になることがない。一例として、制御用クロック CCLK の発振周波数が 11.0 MHz である一方で、乱数用クロック RCK の発振周波数は 9.7 MHz であればよい。そのため、乱数更新クロック RGK やラッチ用クロックはいずれも、CPU505 に供給される制御用クロック CCLK とは異なる周期で信号状態が変化する発振信号となる。すなわち、クロック用フリップフロップは、乱数用クロック生成回路 112 によって生成された乱数用クロック RCK に基づき、カウント値を更新するための乱数更新クロック RGK や、複数の乱数取得用クロックとなるラッチ用クロックとして、制御用クロック CCLK や内部システムクロック SCLK (制御用クロック CCLK を 2 分周したもの) とは異なる周期で信号状態が変化する発振信号を生成する。

【0157】

乱数生成回路 553A は、例えば 16 ビットのカウンタなどから構成され、乱数更新ク

10

20

30

40

50

ロック選択回路 551 から出力される乱数更新クロック R G K などの入力に基づき、数値データを更新可能な所定の範囲において所定の初期値から所定の最終値まで循環的に更新する回路である。例えば乱数生成回路 553A は、所定のクロック端子への入力信号である乱数更新クロック R G K における立ち下がりエッジに応答して、「0」から「65535」までの範囲内で設定された初期値から「65535」まで 1 ずつ加算するように数値データをカウントアップして行く。そして、「65535」までカウントアップした後には、「0」から初期値よりも 1 小さい最終値となる数値まで 1 ずつ加算するようにカウントアップすることで、数値データを循環的に更新する。

【0158】

乱数起動設定回路 553B は、例えば 16 ビット乱数初期設定第 1 K R L 1 のビット番号 [3] (チャネル ch 0 の場合) におけるビット値が“0”であるか“1”であるかに応じて異なる乱数生成開始条件が成立したときに、16 ビット乱数の生成動作を開始させる設定を行う。より具体的には、対応するビット値が“0”である場合には、16 ビット乱数における最大値をユーザプログラム (ソフトウェア) で指定したときに、乱数生成回路 553A を起動して 16 ビット乱数の生成動作を開始させる。一方、対応するビット値が“1”である場合には、遊技制御用マイクロコンピュータ 100 の動作状態がセキュリティモードからユーザモードに移行したときに、乱数生成回路 553A を起動して 16 ビット乱数の生成動作を開始させる。

【0159】

スタート値設定回路 553C は、例えば 16 ビット乱数初期設定第 3 K R L 3 のビット番号 [1 - 0] (チャネル ch 0 の場合) におけるビット値に応じて、乱数生成回路 553A により生成されるカウント値におけるスタート値を設定する。例えば、スタート値設定回路 553C は、対応するビット値が“00”または“01”であればスタート値をデフォルト値である「0000H」に設定し、そのビット値が“00”であればシステムリセットごとにスタート値の変更を行わない一方、そのビット値が“01”であればシステムリセットごとにスタート値の変更を行う。また、対応するビット値が“10”または“11”であればスタート値を ID ナンバーに基づく値に設定し、そのビット値が“10”であればシステムリセットごとにスタート値の変更を行わない一方、そのビット値が“11”であればシステムリセットごとにスタート値の変更を行う。

【0160】

システムリセットごとにスタート値の変更を行う場合には、初期設定時にフリーランカウンタ 509C のカウント値をそのまま用いること、あるいは、そのカウント値を所定の演算関数 (例えばハッシュ関数) に代入して得られた値を用いることなどにより、スタート値がランダムに決定されればよい。フリーランカウンタ 509C は、例えば遊技制御用マイクロコンピュータ 100 の RAM 507 におけるバックアップ領域といった、主基板 11 におけるバックアップ箇所と共通のバックアップ電源を用いてバックアップされるものであればよい。あるいは、フリーランカウンタ 509C は、RAM 507 におけるバックアップ領域などに用いられるバックアップ電源とは別個に設けられた電源によりバックアップされてもよい。こうして、フリーランカウンタ 509C がバックアップ電源によってバックアップされることで、電力供給が停止した場合でも、所定期間はフリーランカウンタ 509C におけるカウント値が保存されることになる。

【0161】

フリーランカウンタ 509C がバックアップ電源によってバックアップされるものに限定されず、例えばシステムリセットの発生時にフリーランカウンタ 509C のカウント値を所定の内蔵レジスタ (例えば乱数スタート値用レジスタ) に格納し、この内蔵レジスタがバックアップ電源によってバックアップされるようにしてもよい。そして、初期設定時に乱数スタート値用レジスタの格納値をそのまま用いること、あるいは、その格納値を所定の演算関数に代入して得られた値を用いることなどにより、スタート値がランダムに決定されてもよい。この場合、フリーランカウンタ 509C におけるカウント値を読み出して乱数スタート値用レジスタに格納するタイミングは、システムリセットの発生時に限定

10

20

30

40

50

されず、予め定められた任意のタイミングとしてもよい。フリーランカウンタ 509C は、乱数回路 509A、509B に内蔵されて数値データのスタート値をランダムに決定するために用いられる専用のフリーランカウンタであってもよい。すなわち、フリーランカウンタ 509C は、セキュリティ時間を延長する際に延長時間のランダムな決定に用いられるフリーランカウンタとは別個の構成として設けられたものであってもよい。あるいは、フリーランカウンタ 509C として、遊技制御用マイクロコンピュータ 100 には内蔵されるが乱数回路 509A、509B の外部に設けられて、セキュリティ時間を延長する際に延長時間のランダムな決定に用いられるフリーランカウンタと共に用いてもよい。この場合には、数値データのスタート値を決定する処理と、セキュリティ時間中の延長時間をランダムに決定する処理とにおいて、例えばカウント値を代入する演算関数を互いに異ならせること、あるいは、一方の決定処理ではカウント値をそのまま用いるのに対して他方の決定処理ではカウント値を所定の演算関数に代入して得られた値を用いることなどにより、スタート値の決定手法と延長時間の決定手法とを異ならせててもよい。

【0162】

フリーランカウンタ 509C は、例えば 8 ビットのプログラマブルカウンタを 4 チャネル (P C C 0 - P C C 3) 内蔵してもよい。各プログラマブルカウンタ P C C 0 - P C C 3 は、内部システムクロック S C L K の信号変化、あるいは、プログラマブルカウンタ P C C 0 - P C C 3 のいずれかにおけるタイムアウトの発生などに応じて、カウント値が更新されるものであればよい。

【0163】

フリーランカウンタ 509C は、乱数回路 509A、509B に内蔵されてもよいし、乱数回路 509A、509B には内蔵されないものの遊技制御用マイクロコンピュータ 100 の内部回路に含まれてもよい。また、フリーランカウンタ 509C は、セキュリティ時間を延長する際の延長時間をシステムリセット毎にランダムに決定するために用いられるフリーランカウンタと、同一のカウンタであってもよいし、別個に設けられたカウンタであってもよい。

【0164】

乱数列変更回路 554A は、乱数生成回路 553A により生成された数値データの順列を所定の乱数更新規則に従った順列に変更可能とする回路である。例えば、乱数列変更回路 554A は、乱数生成回路 553A から出力される数値データにおけるビットの入れ替えや転置などのビットスクランブル処理を実行する。また、乱数列変更回路 554A は、例えばビットスクランブル処理に用いるビットスクランブル用キー、ビットスクランブルテーブルを変更することなどにより、数値データの順列を変更することができる。

【0165】

乱数列変更設定回路 554B は、例えば 16 ビット乱数初期設定第 1 K R L 1 のビット番号 [1 - 0] (チャネル c h 0 の場合) におけるビット値などに応じて、乱数列変更回路 554B における乱数更新規則を変更する設定を行うための回路である。例えば、乱数列変更設定回路 554B は、対応するビット値が “00” であれば乱数更新規則を変更しない設定とする一方、そのビット値が “01” であればソフトウェアでの変更要求に応じて乱数更新規則を変更し、そのビット値が “10” であれば 2 周目から自動で乱数更新規則を変更する。また、そのビット値が “11” であれば 1 周目から自動で乱数更新規則を変更する。

【0166】

乱数列変更回路 554B は、16 ビット乱数初期設定第 1 K R L 1 などにおいて対応するビット値が “01” でありソフトウェアによる乱数更新規則の変更を行う場合に、図 7 (B) に示すような遊技制御用マイクロコンピュータ 100 が備える内蔵レジスタのうち、乱数列変更レジスタ R D S C (アドレス F E 73H) を用いて、乱数更新規則の変更を制御する。図 16 (A) は、チャネル c h 0 の 16 ビット乱数に対応した乱数列変更レジスタ R D S C の構成例を示している。図 16 (B) は、乱数列変更レジスタ R D S C に格納される乱数列変更要求データの設定内容を示している。乱数列変更レジスタ R D S C の

10

20

30

40

50

ビット番号 [0] に格納される乱数列変更要求データ R D S C 0 は、乱数更新規則をソフトウェアにより変更する場合に、乱数列の変更要求の有無を示している。図 16 (B) に示す例では、ソフトウェアにより乱数列の変更要求がないときに、乱数列変更要求データ R D S C 0 のビット値が“ 0 ”となる一方、乱数列の変更要求があったときには、そのビット値が“ 1 ”となる。

【 0 1 6 7 】

図 17 は、乱数更新規則をソフトウェアにより変更する場合の動作例を示している。この場合、乱数生成回路 553A から出力されるカウント値順列 R C N が所定の初期値から所定の最終値まで循環的に更新されたときに、乱数列変更要求データ R D S C 0 が“ 1 ”であることに応答して、乱数更新規則を変更する。図 17 に示す動作例では、始めに乱数列変更回路 554A から出力される乱数列 R S N が、「 0 1 ... 65535 」となっている。この後、CPU505 が ROM506 に格納されたユーザプログラムを実行することによって、所定のタイミングで乱数列変更レジスタ R D S C のビット番号 [0] に“ 1 ”が書き込まれたものとする。
10

【 0 1 6 8 】

そして、16 ビット乱数初期設定第 1 KRL1 のビット番号 [1 - 0] が“ 01 ”であることに対応して、乱数列変更設定回路 554B が乱数列変更要求データ R D S C 0 を読み出し、そのビット値が“ 1 ”であることに応答して、乱数更新規則を変更するための設定を行う。このとき、乱数列変更設定回路 554B は、乱数生成回路 553A から出力されたカウント値順列 R C N が所定の最終値に達したことに応じて、例えば予め用意された複数種類の乱数更新規則のいずれかを選択することなどにより、乱数更新規則を変更する。
20 図 17 に示す動作例では、乱数列変更回路 554A が乱数生成回路 553A から出力されたカウント値順列 R C N における最終値に対応する数値データ「 65535 」を出力した後、乱数列変更要求データ R D S C 0 に応じて乱数更新規則を変更する。その後、乱数列変更回路 554A は、変更後の乱数更新規則に従った乱数列 R S N として、「 65535 65534 ... 0 」を出力する。乱数列変更レジスタ R D S C は、乱数列変更設定回路 554B により乱数列変更要求データ R D S C 0 が読み出されたときに初期化される。そのため、再び乱数列変更レジスタ R D S C のビット番号 [0] にビット値“ 1 ”が書き込まれるまでは、乱数列変更回路 554A から出力される乱数列 R S N が、「 65535 65534 ... 0 」となる。
30

【 0 1 6 9 】

CPU505 が ROM506 に格納されたユーザプログラムを実行することによって、乱数列変更レジスタ R D S C のビット番号 [0] に再びビット値“ 1 ”が書き込まれると、乱数更新規則が再度変更される。図 17 に示す動作例では、乱数列変更回路 554A が乱数列 R S N における最終値に対応する数値データ「 0 」を出力したときに、乱数列変更要求データ R D S C 0 としてビット値“ 1 ”が書き込まれたことに応じて乱数更新規則を変更する。その後、乱数列変更回路 554A は、変更後の乱数更新規則に従った乱数列 R S N として、「 0 2 ... 65534 1 ... 65535 」を出力する。
40

【 0 1 7 0 】

図 18 は、乱数更新規則を自動で変更する場合の動作例を示している。この場合、乱数生成回路 553A から出力されるカウント値順列 R C N が所定の初期値から所定の最終値まで循環的に更新されたことに応じて、乱数列変更設定回路 554B が自動的に乱数更新規則を変更する。図 18 に示す動作例では、始めに乱数列変更回路 554A から出力される乱数列 R S N が、「 0 1 ... 65535 」となっている。

【 0 1 7 1 】

そして、乱数列変更回路 554A から出力された乱数列 R S N が所定の最終値に達したときに、乱数列変更設定回路 554B は、予め用意された複数種類の更新規則のうちから予め定められた順序に従って更新規則を選択することにより、更新規則を変更するようにしてもよい。あるいは、乱数列変更設定回路 554B は、複数種類の更新規則のうちから任意の更新規則を選択することにより、更新規則を変更するようにしてもよい。
50 図 18 に

示す動作例では、1回目の乱数更新規則の変更により、乱数列変更回路554Aから出力される乱数列R S Nが、「6 5 5 3 5 6 5 5 3 4 ... 0」となる。その後、2回目の乱数更新規則の変更により、乱数列変更回路554Aから出力される乱数列R S Nは、「0 2 ... 6 5 5 3 4 1 ... 6 5 5 3 5」となる。図18に示す動作例では、3回目の乱数更新規則の変更により、乱数列変更回路554Aから出力される乱数列R S Nは、「6 5 5 3 4 0 ... 3 2 7 6 8」となる。4回目の乱数更新規則の変更が行われたときには、乱数列変更回路554Aから出力される乱数列R S Nが、「1 6 3 8 3 4 9 1 5 1 ... 4 9 1 5 0」となる。5回目の乱数更新規則の変更が行われたときには、乱数列変更回路554Aから出力される乱数列R S Nが、「4 3 ... 4 6 5 5 3 1」となる。

10

【0172】

このように、乱数列変更回路554Aは、乱数生成回路553Aから出力されたカウント値順列R C Nを、乱数列変更設定回路554Bの設定により予め定められた乱数更新規則に基づいて変更することで、数値データを所定手順により更新した乱数列R S Nを出力することができる。

【0173】

最大値比較回路555は、予めユーザ設定された乱数の最大値と、乱数列変更回路554Aから出力される乱数列R S Nを比較し、最大値より大きい出力値があった場合に、乱数生成回路553Aに対しリセットとリストアを指示する。最大値比較回路555は、図7(B)に示すような遊技制御用マイクロコンピュータ100が備える内蔵レジスタのうち、乱数最大値設定レジスタRMX(アドレスF E 6 7 - F E 7 2 H)を用いて、乱数最大値を設定する。図19(A)および(B)は、乱数最大値設定レジスタRMXのうち、チャネルch0の16ビット乱数に対応した乱数最大値設定レジスタRL0MXの構成例を示している。CPU505は、例えばユーザプログラムによって予め指定された乱数の最大値を示す乱数最大値設定データを、乱数最大値設定レジスタRL0MXなどに書き込む。乱数最大値設定レジスタRL0MXに乱数最大値設定データが書き込まれたときは、チャネルch0の16ビット乱数について最大値が設定される。16ビット乱数の最大値は、例えば「256」～「65535」の範囲で任意の値を設定できればよい。例えば16ビット乱数初期設定第1KRL1のビット番号[3](チャネルch0の場合)におけるビット値が“0”である場合には、16ビット乱数について最大値の設定が可能になり、その最大値を設定することで、16ビット乱数の生成動作をユーザプログラム(ソフトウェア)で開始させることができる。

20

【0174】

ハードラッチセレクタ558Aは、乱数ラッチ信号LL1として出力する信号を、PI P 5 1 0の入力ポートPI0～入力ポートPI5における入力信号のうちから選択する。ハードラッチセレクタ558Aは、図7(B)に示すような遊技制御用マイクロコンピュータ100が備える内蔵レジスタのうち、ハードラッチ選択レジスタRLS(アドレスF E 5 B - F E 6 1 H)に含まれるハードラッチ選択レジスタRL0LS0を用いて、乱数ラッチ信号LL1として出力する信号を選択する。ハードラッチセレクタ558Bは、乱数ラッチ信号LL2として出力する信号を、PI P 5 1 0の入力ポートPI0～入力ポートPI5における入力信号のうちから選択する。ハードラッチセレクタ558Bは、ハードラッチ選択レジスタRLSに含まれるハードラッチ選択レジスタRL0LS1を用いて、乱数ラッチ信号LL2として出力する信号を選択する。図20(A)は、ハードラッチ選択レジスタRL0LS0やハードラッチ選択レジスタRL0LS1として用いられるハードラッチ選択レジスタRL0LSの構成例を示している。図20(B)は、ハードラッチ選択レジスタRL0LSに格納されるハードラッチ選択データの各ビットにおける設定内容の一例を示している。

30

【0175】

ハードラッチ選択レジスタRL0LSのビット番号[3]に格納されるハードラッチ選択データRL03LSは、ハードウェアによる乱数値の取込条件を示している。図20(

40

50

B)に示す例では、ハードラッチ選択データ R L 0 3 L S のビット値が“0”である場合に、対応するハードラッチ乱数値レジスタ（例えばハードラッチ乱数値レジスタ 5 5 9 A、5 5 9 B のいずれか）の格納値を読み出すことにより、次の値をラッチ可能に設定する。一方、ラッチ選択データ R L 0 3 L S のビット値が“1”である場合には、対応するハードラッチ乱数値レジスタの格納値を読み出さなくても、次の値をラッチ可能に設定する。

【0176】

ハードラッチ選択レジスタ R L 0 L S のビット番号 [2 - 0] に格納されるハードラッチ選択データ R L 0 2 L S ~ R L 0 0 L S は、対応する乱数ラッチ信号（例えば乱数ラッチ信号 L L 1、L L 2 のいずれか）として出力する信号の外部端子入力を選択するための設定データである。図 20 (B) に示す例では、ラッチ選択データ R L 0 2 L S ~ R L 0 0 L S の値に応じて、入力ポート P I 0 ~ 入力ポート P I 5 のいずれかにおける入力を、外部端子入力として選択することができる。

【0177】

この実施の形態では、入力ポート P I 0 に第 1 始動口スイッチ 2 2 A からの第 1 始動入賞信号 S S 1 が入力される。ハードラッチセレクタ 5 5 8 A は、ハードラッチ選択レジスタ R L 0 L S 0 の格納値に基づいて、入力ポート P I 0 に入力された第 1 始動入賞信号 S S 1 を選択し、乱数ラッチ信号 L L 1 として出力する。なお、乱数ラッチ信号 L L 1 は、第 1 のラッチ用クロックと同期して出力されるようにしてもよい。また、この実施の形態では、入力ポート P I 1 に第 2 始動口スイッチ 2 2 B からの第 2 始動入賞信号 S S 2 が入力される。ハードラッチセレクタ 5 5 8 B は、ハードラッチ選択レジスタ R L 0 L S 1 の格納値に基づいて、入力ポート P I 1 に入力された第 2 始動入賞信号 S S 2 を選択し、乱数ラッチ信号 L L 2 として出力する。なお、乱数ラッチ信号 L L 2 は、第 2 のラッチ用クロックと同期して出力されるようにしてもよい。

【0178】

第 1 始動入賞信号 S S 1 や第 2 始動入賞信号 S S 2 は、第 1 始動口スイッチ 2 2 A や第 2 始動口スイッチ 2 2 B から直接伝送されるものに限定されない。一例として、第 1 始動口スイッチ 2 2 A からの出力信号や第 2 始動口スイッチ 2 2 B からの出力信号がオン状態となっている時間を計測し、計測した時間が所定の時間（例えば 3 ミリ秒）になったときに、第 1 始動入賞信号 S S 1 や第 2 始動入賞信号 S S 2 を出力するタイマ回路を設けてよい。

【0179】

ハードラッチ乱数値レジスタ 5 5 9 A、5 5 9 B はそれぞれ、最大値比較回路 5 5 5 から出力された乱数列 R S N における数値データを乱数値として格納するレジスタである。ハードラッチ乱数値レジスタ 5 5 9 A、5 5 9 B はいずれも 16 ビット（2 バイト）のレジスタであり、例えばチャネル c h 0 に対応してそれぞれ 16 ビットの乱数値を格納することができる。

【0180】

ハードラッチ乱数値レジスタ 5 5 9 A は、ハードラッチセレクタ 5 5 8 A から供給される乱数ラッチ信号 L L 1 がオン状態となったことに応答して、最大値比較回路 5 5 5 から出力された乱数列 R S N における数値データを乱数値として取り込んで格納する。ハードラッチ乱数値レジスタ 5 5 9 A は、C P U 5 0 5 から供給されるレジスタリード信号がオン状態となったときに、読出可能（イネーブル）状態となり、格納されている数値データを内部バス等に出力してもよい。これに対して、レジスタリード信号がオフ状態であるときには、常に同じ値（例えば「6 5 5 3 5 H」など）を出力して、読出不能（ディセーブル）状態としてもよい。また、ハードラッチ乱数値レジスタ 5 5 9 A は、乱数ラッチ信号 L L 1 がオン状態である場合に、レジスタリード信号を受信不可能な状態となるようにしてもよい。さらに、ハードラッチ乱数値レジスタ 5 5 9 A は、乱数ラッチ信号 L L 1 がオン状態となるより前にレジスタリード信号がオン状態となっている場合に、乱数ラッチ信号 L L 1 を受信不可能な状態となるようにしてもよい。

10

20

30

40

50

【0181】

ハードラッチ乱数値レジスタ559Bは、ハードラッチセレクタ558Bから供給される乱数ラッチ信号LL2がオン状態となったことに応答して、最大値比較回路555から出力された乱数列RSNにおける数値データを乱数値として取り込んで格納する。ハードラッチ乱数値レジスタ559Bは、CPU505から供給されるレジスタリード信号がオン状態となったときに、読み出可能（イネーブル）状態となり、格納されている数値データを内部バス等に出力してもよい。これに対して、レジスタリード信号がオフ状態であるときには、常に同じ値（例えば「65535H」など）を出力して、読み出不能（ディセーブル）状態としてもよい。また、ハードラッチ乱数値レジスタ559Bは、乱数ラッチ信号LL2がオン状態である場合に、レジスタリード信号を受信不可能な状態となるようにしてもよい。さらに、ハードラッチ乱数値レジスタ559Bは、乱数ラッチ信号LL2がオン状態となるより前にレジスタリード信号がオン状態となっている場合に、乱数ラッチ信号LL2を受信不可能な状態となるようにしてもよい。

【0182】

ハードラッチ乱数値レジスタ559Aとハードラッチ乱数値レジスタ559Bは、図7(B)に示すような遊技制御用マイクロコンピュータ100が備える内蔵レジスタのうち、乱数ハードラッチフラグレジスタRH(F)（アドレスFE82 - FE84H）と、乱数割込み制御レジスタRIC（アドレスFE64 - FE66H）とを用いて、乱数ラッチ時の動作管理や割込み制御を可能にする。乱数ハードラッチフラグレジスタRH(F)は、ハードラッチ乱数値レジスタ559Aとハードラッチ乱数値レジスタ559Bのそれぞれに対応して、乱数値となる数値データがラッチされたか否かを示す乱数ラッチフラグを格納するレジスタである。例えば、乱数ハードラッチフラグレジスタRH(F)では、ハードラッチ乱数値レジスタ559Aとハードラッチ乱数値レジスタ559Bのそれぞれに対応した乱数ラッチフラグの状態（オンまたはオフ）を示すデータが格納される。ハードラッチ乱数値レジスタ559Aやハードラッチ乱数値レジスタ559Bに数値データが取り込まれて格納されたときには、対応する乱数ラッチフラグがオン状態となることで、新たな数値データの格納が制限されてもよい。この場合、ハードラッチ乱数値レジスタ559Aやハードラッチ乱数値レジスタ559Bに格納された数値データが読み出されたときに、対応する乱数ラッチフラグがオフ状態となることで、新たな数値データの格納が許可されればよい。乱数割込み制御レジスタRICは、ハードラッチ乱数値レジスタ559Aやハードラッチ乱数値レジスタ559Bに乱数値となる数値データがラッチされたときに発生する割込みの許可／禁止を設定するレジスタである。

【0183】

図21(A)は、乱数ハードラッチフラグレジスタRH(F)の構成例を示している。図21(B)は、乱数ハードラッチフラグレジスタRH(F)に格納されるハードラッチフラグRLHF0となる各ビットにおける設定内容の一例を示している。乱数ハードラッチフラグレジスタRH(F)のビット番号[3 - 2]に格納されるハードラッチフラグデータRL03HF、RL02HFは、ハードラッチ乱数値レジスタRL0HV1となるハードラッチ乱数値レジスタ559Bに数値データが取り込まれたか否かを示す乱数ラッチフラグとなる。図21(B)に示す例では、ハードラッチ乱数値レジスタRL0HV1(559B)に数値データが取り込まれていないときに（乱数値取込なし）、ハードラッチフラグデータRL03HF、RL02HFのビット値がいずれも“0”となって乱数ラッチフラグがオフ状態にクリアされる一方、数値データが取り込まれたときには（乱数値取込あり）、それらのビット値が“1”となって乱数ラッチフラグがオン状態にセットされる。乱数ハードラッチフラグレジスタRH(F)のビット番号[1 - 0]に格納されるハードラッチフラグデータRL01HF、RL00HFは、ハードラッチ乱数値レジスタRL0HV0となるハードラッチ乱数値レジスタ559Aに数値データが取り込まれたか否かを示す乱数ラッチフラグとなる。図21(B)に示す例では、ハードラッチ乱数値レジスタRL0HV0(559A)に数値データが取り込まれていないときに（乱数値取込なし）、ハードラッチフラグデータRL01HF、RL00HFのビット値がいずれも“0”となって乱数ラ

10

20

30

40

50

ツチフラグがオフ状態にクリアされる一方、数値データが取り込まれたときには（乱数値取込あり）、それらのビット値が“1”となって乱数ラッチフラグがオン状態にセットされる。

【0184】

図20(A)および(B)に示すハードラッチ選択レジスタRL0LSのビット番号[3]におけるビット値が“0”である場合には、各乱数ラッチフラグがオンであるときには、それらの乱数ラッチフラグと対応付けられたハードラッチ乱数値レジスタRL0HVO(559A)あるいはハードラッチ乱数値レジスタRL0HV1(559B)における新たな数値データの格納が制限（禁止）される。すなわち、ハードラッチ乱数値レジスタRL0HVO(559A)に数値データが取り込まれたか否かを示すハードラッチフラグデータRL01HF、RL00HFのビット値がいずれも“1”となって乱数ラッチフラグがオン状態であるときには、ハードラッチ乱数値レジスタRL0HVO(559A)に格納された数値データを変更することができず、新たな数値データの格納（取り込み）が制限（禁止）される。また、ハードラッチ乱数値レジスタRL0HV1(559B)に数値データが取り込まれたか否かを示すハードラッチフラグデータRL03HF、RL02HFのビット値がいずれも“1”となって乱数ラッチフラグがオン状態であるときには、ハードラッチ乱数値レジスタRL0HV1(559B)に格納された数値データを変更することができず、新たな数値データの格納（取り込み）が制限（禁止）される。これに対して、各乱数ラッチフラグがオフであるときには、それらの乱数ラッチフラグと対応付けられたハードラッチ乱数値レジスタRL0HVO(559A)あるいはハードラッチ乱数値レジスタRL0HV1(559B)における新たな数値データの格納が許可される。すなわち、ハードラッチフラグデータRL01HF、RL00HFのビット値がいずれも“0”となって乱数ラッチフラグがオフ状態であるときには、ハードラッチ乱数値レジスタRL0HVO(559A)に格納された数値データを変更することができ、新たな数値データの格納（取り込み）が許可される。また、ハードラッチフラグデータRL03HF、RL02HFのビット値がいずれも“0”となって乱数ラッチフラグがオフ状態であるときには、ハードラッチ乱数値レジスタRL0HV1(559B)に格納された数値データを変更することができ、新たな数値データの格納（取り込み）が許可される。

【0185】

なお、ハードラッチフラグデータRL03HF～RL00HFのビット値は、“0”となることで対応する乱数ラッチフラグがオフ状態にクリアされる一方で“1”となることでオン状態にセットされる正論理のものに限定されず、“1”となることで対応する乱数ラッチフラグがオフ状態となる一方で“0”となることでオン状態となる負論理のものであってもよい。すなわち、各乱数ラッチフラグは、対応するハードラッチ乱数値レジスタRL0HVO(559A)またはハードラッチ乱数値レジスタRL0HV1(559B)に数値データが格納されたときにオン状態となり新たな数値データの格納が制限（禁止）される一方で、対応するハードラッチ乱数値レジスタRL0HVO(559A)またはハードラッチ乱数値レジスタRL0HV1(559B)の読み出しが行われたときにオフ状態となり新たな数値データの格納が許可されるものであればよい。

【0186】

図22(A)は、乱数割込み制御レジスタRLICに含まれるチャネルch0の16ビット乱数に対応したハードラッチ割込み制御レジスタRLIC0の構成例を示している。図22(B)は、ハードラッチ割込み制御レジスタRLIC0に格納されるハードラッチ割込み制御データの各ビットにおける設定内容の一例を示している。ハードラッチ割込み制御レジスタRLIC0のビット番号[3-2]に格納されるハードラッチ割込み制御データRL03IE、RL02IEは、ハードラッチ乱数値レジスタRL0HV1となるハードラッチ乱数値レジスタ559Bに数値データが取り込まれたときに発生する割込みを、許可するか禁止するかの割込み制御設定を示している。図22(B)に示す例では、ハードラッチ乱数値レジスタRL0HV1(559B)への取込時における割込みを禁止する場合に（割込み禁止）、ハードラッチ割込み制御データRL03IE、RL02IEのビ

10

20

30

40

50

ット値をいずれも“0”とする一方、この割込みを許可する場合には（割込み許可）、それらのビット値を“1”とする。ハードラッチ割込み制御レジスタ R L I C 0 のビット番号 [1 - 0] に格納されるハードラッチ割込み制御データ R L 0 1 I E、R L 0 0 I E は、ハードラッチ乱数値レジスタ R L 0 H V 0 となるハードラッチ乱数値レジスタ 5 5 9 A に数値データが取り込まれたときに発生する割込みを、許可するか禁止するかの割込み制御設定を示している。図 22 (B) に示す例では、ハードラッチ乱数値レジスタ R L 0 H V 0 (5 5 9 A) への取込時における割込みを禁止する場合に（割込み禁止）、ハードラッチ割込み制御データ R L 0 1 I E、R L 0 0 I E のビット値をいずれも“0”とする一方、この割込みを許可する場合には（割込み許可）、それらのビット値を“1”とする。

【0187】

10

ソフトラッチ乱数値レジスタ 5 5 9 S は、最大値比較回路 5 5 5 から出力された乱数列 R S N における数値データを、ユーザプログラム（ソフトウェア）により乱数値として格納するレジスタである。ソフトラッチ乱数値レジスタ 5 5 9 S は、16 ビット（2 バイト）のレジスタであり、例えばチャネル c h 0 に対応して 16 ビットの乱数値を格納することができればよい。

【0188】

20

ソフトラッチ乱数値レジスタ 5 5 9 S には、図 7 (B) に示すような遊技制御用マイクロコンピュータ 1 0 0 が備える内蔵レジスタのうち、乱数ソフトラッチレジスタ R D S L (アドレス F E 7 4 H) を用いて、乱数ソフトラッチ信号が入力される。図 23 (A) は、チャネル c h 0 に対応した乱数ソフトラッチレジスタ R D S L の構成例を示している。図 23 (B) は、乱数ソフトラッチレジスタ R D S L に格納される乱数ソフトラッチデータの設定内容を示している。乱数ソフトラッチレジスタ R D S L のビット番号 [0] に格納される乱数ソフトラッチデータ R D S L 0 は、チャネル c h 0 の 16 ビット乱数をソフトウェアによりラッチする場合に、乱数値のラッチ要求の有無を示している。図 23 (B) に示す例では、ソフトウェアにより乱数値のラッチ要求がないときに、乱数ソフトラッチデータ R D S L 0 のビット値が“0”となる一方、ソフトウェアにより乱数値のラッチ要求があったときには、そのビット値が“1”となる。

【0189】

30

ソフトラッチ乱数値レジスタ 5 5 9 S は、乱数ソフトラッチレジスタ R D S L に格納される乱数ソフトラッチデータ R D S L 0 のビット値が“1”となったことに応答して、最大値比較回路 5 5 5 から出力された乱数列 R S N における数値データを乱数値として取り込んで格納する。ソフトラッチ乱数値レジスタ 5 5 9 S は、図 7 (B) に示すような遊技制御用マイクロコンピュータ 1 0 0 が備える内蔵レジスタのうち、乱数ソフトラッチフラグレジスタ R D S F (アドレス F E 7 5 H) を用いて、乱数ラッチ時の動作管理を可能にする。乱数ソフトラッチフラグレジスタ R D S F は、ソフトラッチ乱数値レジスタ 5 5 9 S に乱数値となる数値データがラッチされたか否かを示す乱数ソフトラッチフラグを格納するレジスタである。図 24 (A) は、乱数ソフトラッチフラグレジスタ R D S F の構成例を示している。図 24 (B) は、乱数ソフトラッチフラグレジスタ R D S F に格納されるソフトラッチフラグデータの設定内容を示している。乱数ソフトラッチフラグレジスタ R D S F のビット番号 [0] に格納されるソフトラッチフラグデータ R D S F 0 は、チャネル c h 0 の 16 ビット乱数がソフトラッチ乱数値レジスタ R L 0 S V となるソフトラッチ乱数値レジスタ 5 5 9 S に取り込まれたか否かを示す乱数ソフトラッチフラグとなる。

【0190】

40

図 24 (B) に示す例では、ソフトラッチ乱数値レジスタ R L 0 S V に数値データが取り込まれていないときに（乱数値取込なし）、ソフトラッチフラグデータ R D S F 0 のビット値が“0”となって乱数ソフトラッチフラグがオフ状態にクリアされる一方、数値データが取り込まれたときには（乱数値取込あり）、そのビット値が“1”となって乱数ソフトラッチフラグがオン状態にセットされる。乱数ソフトラッチフラグがオンであるときには、ソフトラッチ乱数値レジスタ R L 0 S V における新たな数値データの格納が制限（禁止）される。すなわち、ソフトラッチ乱数値レジスタ R L 0 S V に数値データが取り込

50

まれたか否かを示すソフトラッチフラグデータ R D S F 0 のビット値が“1”となって乱数ソフトラッチフラグがオン状態であるときには、ソフトラッチ乱数値レジスタ R L 0 S V に格納された数値データを変更することができず、新たな数値データの格納（取り込み）が制限（禁止）される。これに対して、乱数ソフトラッチフラグがオフであるときには、ソフトラッチ乱数値レジスタ R L 0 S V における新たな数値データの格納が許可される。すなわち、ソフトラッチフラグデータ R D S F 0 のビット値が“0”となって乱数ソフトラッチフラグがオフ状態であるときには、ソフトラッチ乱数値レジスタ R L 0 S V に格納された数値データを変更することができ、新たな数値データの格納（取り込み）が許可される。

【0191】

10

16ビットの乱数回路 509A では、チャネル c h 1 ~ c h 3 についてもチャネル c h 0 と同様に、独立して 16 ビット乱数を発生させるための回路が設けられていればよい。なお、チャネル c h 0 に対応して 16 ビット（2 バイト）のハードラッチ乱数値レジスタ 559A、559B が 2 つ設けられる一方、チャネル c h 1 ~ c h 3 のそれぞれに対応して 16 ビット（2 バイト）のハードラッチ乱数値レジスタが 1 つだけ設けられてもよい。

【0192】

8 ビットの乱数回路 509B には、チャネル c h 0 ~ c h 3 のそれぞれに対応して、8 ビット乱数を独立して発生させるための回路が設けられていればよい。例えば、チャネル c h 0 に対応して 8 ビット乱数を生成するための回路は、図 15 に示した回路を、8 ビット乱数の生成に適合するように構成したものであればよく、乱数更新クロック選択回路、乱数生成回路、乱数起動設定回路、乱数列変更回路、乱数列変更設定回路、最大値比較回路、ハードラッチセレクタ、ハードラッチ乱数値レジスタ、ソフトラッチ乱数値レジスタを備えて構成されればよい。

20

【0193】

図 5 に示す構成例では、乱数回路 509A、509B が遊技制御用マイクロコンピュータ 100 に内蔵されている。これに対して、乱数回路 509A、509B は、遊技制御用マイクロコンピュータ 100 とは異なる乱数回路チップとして、遊技制御用マイクロコンピュータ 100 に外付けされるものであってもよい。この場合、第 1 始動口スイッチ 22A からの第 1 始動入賞信号 S S 1 をスイッチ回路 114 の内部にて分岐し、一方を遊技制御用マイクロコンピュータ 100 が備える P I P 510 の入力ポート P I 0 へと入力させて、他方を乱数回路 509A が備えるハードラッチセレクタ 558A の入力端子へと入力させねばよい。また、第 2 始動口スイッチ 22B からの第 2 始動入賞信号 S S 2 をスイッチ回路 114 の内部にて分岐し、一方を遊技制御用マイクロコンピュータ 100 が備える P I P 510 の入力ポート P I 1 へと入力させて、他方を乱数回路 509A が備えるハードラッチセレクタ 558B の入力端子へと入力させねばよい。遊技制御用マイクロコンピュータ 100 との間では、例えば遊技制御用マイクロコンピュータ 100 が備えるクロック回路 502 からシステムクロック出力端子 C L K 0 を介して出力された内部システムクロック S C L K を乱数回路 509A が備える乱数更新クロック選択回路 551 やクロック用フリップフロップへと入力させたり、遊技制御用マイクロコンピュータ 100 が備える外部バスインターフェース 501 に接続されたアドレスバスやデータバス、制御信号線などを介して、ハードラッチ乱数値レジスタ R L 0 H V 0 やハードラッチ乱数値レジスタ R L 0 H V 1 に格納された数値データの読み出しなどが行われたりすればよい。

30

【0194】

40

また、乱数回路 509A、509B が遊技制御用マイクロコンピュータ 100 に外付けされる場合にも、各乱数ラッチフラグの状態（オン／オフ）に応じて、ハードラッチ乱数値レジスタ R L 0 H V 0 やハードラッチ乱数値レジスタ R L 0 H V 1 への新たな数値データの格納が制限（禁止）あるいは許可されるようすればよい。図 7 (B) に示す内蔵レジスタのうち、例えばハードラッチ選択レジスタ R L S や乱数割込み制御レジスタ R I C 、乱数最大値設定レジスタ R M X 、乱数列変更レジスタ R D S C 、乱数ソフトラッチレジスタ R D S L 、乱数ソフトラッチフラグレジスタ R D S F 、ソフトラッチ乱数値レジスタ

50

R S V、乱数ハードラッチフラグレジスタ R H F、ハードラッチ乱数値レジスタ R H Vといった、乱数回路 509A、509B が使用する各種レジスタは、遊技制御用マイクロコンピュータ 100 には内蔵されず、遊技制御用マイクロコンピュータ 100 に外付けされた乱数回路 509A、509B に内蔵されるようにしてもよい。この場合、遊技制御用マイクロコンピュータ 100 の C P U 505 は、例えば外部バスインターフェース 501 などを介して、乱数回路 509A、509B に内蔵された各種レジスタの書き込みや読み出しを行うようにすればよい。

【0195】

図 5 に示す遊技制御用マイクロコンピュータ 100 が備える P I P 510 は、例えば 8 ビット幅の入力専用ポートであり、専用端子となる入力ポート P I 0 ~ 入力ポート P I 4 と、機能兼用端子となる入力ポート P I 5 ~ 入力ポート P I 7 を含んでいる。入力ポート P I 5 は、割り込みコントローラ 504B に接続される外部マスカブル割込み端子 X I N T と兼用される。入力ポート P I 6 は、割り込みコントローラ 504B に接続される外部ノンマスカブル割込み端子 X N M I と兼用される。入力ポート P I 7 は、シリアル通信回路 511 が使用する受信端子 R X 0 と兼用される。入力ポート P I 5 ~ 入力ポート P I 7 の使用設定は、プログラム管理エリアに記憶される機能設定により指示される。

【0196】

P I P 510 は、遊技制御用マイクロコンピュータ 100 が備える内蔵レジスタのうちの入力ポートレジスタなどを用いて、入力ポート P I 0 ~ 入力ポート P I 7 の状態管理等を行う。入力ポートレジスタは、入力ポート P I 0 ~ 入力ポート P I 7 のそれぞれに対応して、外部信号の入力状態を示すビット値が格納されるレジスタである。

【0197】

遊技制御用マイクロコンピュータ 100 が備えるシリアル通信回路 511 は、例えば全二重、非同期、標準 N R Z (Non Return to Zero) フォーマットで通信データを取扱う回路である。一例として、シリアル通信回路 511 は、外部回路との間にて双方でシリアルデータを送受信可能な第 1 チャネル送受信回路と、外部回路との間にて單一向でシリアルデータを送信のみが可能な第 2 チャネル送信回路とを含んでいればよい。シリアル通信回路 511 が備える第 1 チャネル送受信回路は、払出制御基板 15 に搭載された払出制御用マイクロコンピュータ 150 との間における双方のシリアル通信に使用されてもよい。シリアル通信回路 511 が備える第 2 チャネル送信回路は、演出制御基板 12 に搭載された演出制御用マイクロコンピュータ 120 との間における單一向（送信のみ）のシリアル通信に使用されてもよい。これにより、演出制御基板 12 の側から主基板 11 に対する信号入力を禁止して、不正行為を防止することができる。

【0198】

シリアル通信回路 511 では、例えばオーバーランエラー、ブレークコードエラー、フレーミングエラー、パリティエラーといった、4 種類のエラーが通信データの受信時に発生することがあり、いずれかのエラーが発生したときに、受信割込みを発生させることができればよい。オーバーランエラーは、受信済みの通信データがユーザプログラムによってリードされるより前に、次の通信データを受信してしまった場合に発生するエラーである。ブレークコードエラーは、通信データの受信中に所定のブレークコードが検出されたとき発生するエラーである。フレーミングエラーは、受信した通信データにおけるストップビットが “0” である場合に発生するエラーである。パリティエラーは、パリティ機能を使用する設定とした場合、受信した通信データのパリティが、予め指定したパリティと一致しない場合に発生するエラーである。

【0199】

シリアル通信回路 511 は、第 1 割込み制御回路と、第 2 割込み制御回路とを含んでよい。第 1 割込み制御回路は、シリアル通信回路 511 に含まれる第 1 チャネル送受信回路における割込み発生因子を管理して、通信割込み要求を制御するための回路である。第 1 割込み制御回路が制御する割込みには、第 1 チャネル送信割込みと、第 1 チャネル受信割込みとがある。第 1 チャネル送信割込みには、送信完了による割込みや、送信デー

10

20

30

40

50

タエンプティによる割込みが含まれている。第1チャネル受信割込みには、受信データフルによる割込みや、ブレークコードエラー、オーバーランエラー、フレーミングエラー、パリティエラーといった受信時エラーの発生による割込みが含まれている。第2割込み制御回路は、シリアル通信回路511に含まれる第2チャネル受信回路における割込み発生因子を管理して、通信割込み要求を制御するための回路である。第2割込み制御回路が制御する割込みは、第2チャネル送信割込みである。第2チャネル送信割込みには、送信完了による割込みや、送信データエンプティによる割込みが含まれている。

【0200】

遊技制御用マイクロコンピュータ100が備えるアドレスデコード回路512は、遊技制御用マイクロコンピュータ100の内部における各機能ロックのデコードや、外部装置用のデコード信号であるチップセレクト信号のデコードを行うための回路である。チップセレクト信号により、遊技制御用マイクロコンピュータ100の内部回路、あるいは、周辺デバイスとなる外部装置を、選択的に有効動作させて、CPU505からのアクセスが可能となる。

【0201】

遊技制御用マイクロコンピュータ100が備えるROM506には、ゲーム制御用のユーザプログラムやセキュリティチェックプログラム506Aとなる制御コードの他に、遊技の進行を制御するために用いられる各種の選択用データ、テーブルデータなどが格納される。例えば、ROM506には、CPU505が各種の判定や決定、設定を行うために用意された複数の判定テーブルや決定テーブル、設定テーブルなどを構成するデータが記憶されている。また、ROM506には、CPU505が主基板11から各種の制御コマンドとなる制御信号を送信するために用いられる複数のコマンドテーブルを構成するテーブルデータや、飾り図柄の変動パターンを複数種類格納する変動パターンテーブルを構成するテーブルデータなどが記憶されている。

【0202】

遊技制御用マイクロコンピュータ100が備えるRAM507には、パチンコ遊技機1における遊技の進行などを制御するために用いられる各種のデータを保持する領域として、例えば遊技制御用データ保持エリアが設けられている。遊技制御用データ保持エリアは、第1特図保留記憶部と、第2特図保留記憶部と、始動データ記憶部と、遊技制御フラグ設定部と、遊技制御タイマ設定部と、遊技制御カウンタ設定部と、遊技制御バッファ設定部とを備えている。

【0203】

第1特図保留記憶部は、普通入賞球装置6Aが形成する第1始動入賞口を遊技球が通過（進入）したことによる始動入賞の発生に対応して第1始動条件は成立したが第1開始条件は成立していない特図ゲーム（第1特別図柄表示装置4Aによる第1特図を用いた特図ゲーム）の保留データを記憶する。一例として、第1特図保留記憶部は、第1始動入賞口への入賞順に保留番号と関連付けて、その入賞による第1始動条件の成立に基づいてCPU505により取得された特図表示結果決定用の乱数値MR1を示す数値データや大当たり種別決定用の乱数値MR2を示す数値データを保留データとし、その数が所定の上限値（例えば「4」）に達するまで記憶する。

【0204】

第2特図保留記憶部は、普通可変入賞球装置6Bが形成する第2始動入賞口を遊技球が通過（進入）したことによる始動入賞の発生に対応して第2始動条件は成立したが第2開始条件は成立していない特図ゲーム（第2特別図柄表示装置4Bによる第2特図を用いた特図ゲーム）の保留データを記憶する。一例として、第2特図保留記憶部は、第2始動入賞口への入賞順に保留番号と関連付けて、その入賞による第2始動条件の成立に基づいてCPU505により取得された特図表示結果決定用の乱数値MR1を示す数値データや大当たり種別決定用の乱数値MR2を示す数値データを保留データとし、その数が所定の上限値（例えば「4」）に達するまで記憶する。

【0205】

10

20

30

40

50

始動データ記憶部は、第1始動入賞口と第2始動入賞口のいずれに遊技球が入賞したかを示す始動データを、各遊技球の入賞順を特定可能として記憶する。一例として、始動データ記憶部には、合計保留記憶数の上限値（例えば「8」）に対応した領域が確保され、第1始動入賞口への入賞に対応した「第1」の始動データ、あるいは、第2始動入賞口への入賞に対応した「第2」の始動データを、各遊技球の入賞順に従った保留番号と関連付けて記憶する。

【0206】

なお、第1特図保留記憶部と第2特図保留記憶部、始動データ記憶部は、別々に設けるようにしてもよいし、これらを組み合わせた記憶領域を設けるようにしてもよい。一例として、始動データ記憶領域と乱数値記憶領域とを組み合わせた領域を8つ含む記憶領域を設けるようにしてもよい。このような構成において、始動データ記憶領域と乱数値記憶領域の各領域には、RAM507における連続したアドレスが割り当てられればよい。この場合、例えば合計保留記憶数に基づいてデータ格納先のアドレスを指定するポインタの値を更新することによって、空き領域の先頭となる始動データ記憶領域に、始動データをセットする。このとき、空き領域の先頭を特定するには、例えば1つの保留データ（始動データと乱数値を示す数値データ）におけるデータ数を合計保留記憶数に乗算した値に1加算した値（始動データ記憶領域1つ分を加算した値）を、アドレスのオフセット値として特定する。こうして特定したオフセット値に従ってポインタの値を更新すればよい。この構成では、1つの保留データに対応して始動データ記憶領域と乱数値記憶領域が1つずつの合計2つのデータ格納領域が設けられている。そこで、合計保留記憶数を2倍した値に1加算した値がアドレスのオフセット値として特定される。一例として、合計保留記憶数が「3」である場合には、オフセット値として「+7」（合計保留記憶数「3」を2倍した後に1加算した値）が特定され、このオフセット値に対応した始動データ記憶領域に始動データをセットすることになる。また、1つの保留データに対応して1つの始動データ記憶領域と2つの乱数値記憶領域との合計3つのデータ格納領域が設けられている場合には、合計保留記憶数を3倍した値に1加算した値（始動データ記憶領域1つ分を加算した値）が、アドレスのオフセット値として特定されればよい。

【0207】

また、データ格納先のアドレスを指定するポインタの初期位置を保留番号「1」に対応した始動データ記憶領域とする場合には、1つの保留データにおけるデータ数を合計保留記憶数に乗算した値が、アドレスのオフセット値として特定されればよい。例えば、1つの保留データに対応して1つの始動データ記憶領域と1つの乱数値記憶領域との合計2つのデータ格納領域が設けられている場合には、合計保留記憶数を2倍した値が、アドレスのオフセット値として特定されればよい。また、1つの保留データに対応して1つの始動データ記憶領域と2つの乱数値記憶領域との合計3つのデータ格納領域が設けられている場合には、合計保留記憶数を3倍した値が、アドレスのオフセット値として特定されればよい。こうして始動データ記憶領域に始動データをセットした後には、アドレスを指定するポインタの値を1加算して、加算後のポインタが指すアドレスの乱数値記憶領域に、乱数値を示す数値データを格納すればよい。

【0208】

遊技制御フラグ設定部には、パチンコ遊技機1における遊技の進行状況などに応じて状態を更新可能な複数種類のフラグが設けられている。例えば、遊技制御フラグ設定部には、複数種類のフラグそれぞれについて、フラグの値を示すデータや、オン状態あるいはオフ状態を示すデータが記憶される。一例として、遊技制御フラグ設定部には、特図プロセスフラグ、普図プロセスフラグ、大当りフラグ、小当りフラグ、確変フラグ、時短フラグなどが設けられていればよい。

【0209】

特図プロセスフラグは、第1特別図柄表示装置4Aによる第1特図を用いた特図ゲームの進行や、第2特別図柄表示装置4Bによる第2特図を用いた特図ゲームの進行などを制御するために実行される図30のステップS95や図31に示す特別図柄プロセス処理に

10

20

30

40

50

おいて、どの処理を選択・実行すべきかを指示する。普図プロセスフラグは、普通図柄表示器 20 による普通図柄を用いた普図ゲームの進行などを制御するために実行される図 30 のステップ S 96 に示す普通図柄プロセス処理において、どの処理を選択・実行すべきかを指示する。

【0210】

大当たりフラグは、特図ゲームが開始されるときに特図表示結果を「大当たり」とする旨の決定結果に対応して、オン状態にセットされる。その一方で、特図ゲームにおける確定特別図柄として大当たり図柄が停止表示されたことなどに対応して、クリアされてオフ状態となる。小当たりフラグは、特図ゲームが開始されるときに特図表示結果を「小当たり」とする旨の決定結果に対応して、オン状態にセットされる。その一方で、特図ゲームにおける確定特別図柄として小当たり図柄が停止表示されたことなどに対応して、クリアされてオフ状態となる。10 確変フラグは、パチンコ遊技機 1 における遊技状態が確変状態に制御されることに対応してオン状態にセットされる一方で、確変状態が終了することなどに対応してクリアされてオフ状態となる。時短フラグは、パチンコ遊技機 1 における遊技状態が時短状態に制御されることに対応してオン状態にセットされる一方で、時短状態が終了することなどに対応してクリアされてオフ状態となる。

【0211】

遊技制御タイマ設定部には、パチンコ遊技機 1 における遊技の進行を制御するために用いられる各種のタイマが設けられている。例えば、遊技制御タイマ設定部には、複数種類のタイマそれぞれにおけるタイマ値を示すデータが記憶される。一例として、遊技制御タイマ設定部には、遊技制御プロセスタイマ、特図変動タイマ、普図変動タイマ、バックアップ監視タイマなどが設けられていればよい。20

【0212】

遊技制御プロセスタイマは、例えば大当たり遊技状態あるいは小当たり遊技状態の進行を制御するための時間などを、主基板 11 の側にて計測するためのものである。具体的な一例として、遊技制御プロセスタイマは、大当たり遊技状態あるいは小当たり遊技状態の進行を制御するために計測する時間に対応したタイマ値を示すデータを、遊技制御プロセスタイマ値として記憶し、定期的にカウントダウンするダウンカウンタとして用いられる。あるいは、遊技制御プロセスタイマは、大当たり遊技状態もしくは小当たり遊技状態の開始時点といった、所定時点からの経過時間に対応したタイマ値を示すデータを記憶し、定期的にカウントアップするアップカウンタとして用いられてもよい。30

【0213】

特図変動タイマは、特図ゲームの実行時間である特図変動時間といった特図ゲームの進行を制御するための時間を、主基板 11 の側にて計測するためのものである。具体的な一例として、特図変動タイマは、特図ゲームの進行を制御するために計測する時間に対応したタイマ値を示すデータを、特図変動タイマ値として記憶し、定期的にカウントダウンするダウンカウンタとして用いられる。あるいは、特図変動タイマは、特図ゲームの開始時点からの経過時間に対応したタイマ値を示すデータを記憶し、定期的にカウントアップするアップカウンタとして用いられてもよい。

【0214】

普図変動タイマは、普図ゲームの実行時間である普図変動時間といった普図ゲームの進行を制御するための時間を、主基板 11 の側にて計測するためのものである。具体的な一例として、普図変動タイマは、普図ゲームの進行を制御するために計測する時間に対応したタイマ値を示すデータを、普図変動タイマ値として記憶し、定期的にカウントダウンするダウンカウンタとして用いられる。あるいは、普図変動タイマは、普図ゲームの開始時点からの経過時間に対応したタイマ値を示すデータを記憶し、定期的にカウントアップするアップカウンタとして用いられてもよい。40

【0215】

バックアップ監視タイマは、電源基板 10 に搭載された電源監視回路 303 から伝送される電源断信号がオン状態となってからの経過時間を計測するためのものである。一例と50

して、電源監視回路 303 から供給される電源電圧 VSL が低下したことに基づいて出力される電源断信号を主基板 11 にて検知したときに、バックアップ監視タイマによる経過時間の計測が開始される。そして、電源断信号の出力が停止されるまでは、バックアップ監視タイマによる計測を継続させる。バックアップ監視タイマによって計測された経過時間が所定時間に達すると、例えば RAM 507 におけるバックアップ領域のデータを保護する処理といった、電力の供給停止に対応した所定の準備処理が実行される。

【0216】

遊技制御カウンタ設定部には、パチンコ遊技機 1 における遊技の進行を制御するために用いられるカウント値を計数するためのカウンタが複数種類設けられている。例えば、遊技制御カウンタ設定部には、複数種類のカウンタそれぞれにおけるカウント値を示すデータが記憶される。一例として、遊技制御カウンタ設定部に、ランダムカウンタ、第 1 保留記憶カウンタ、第 2 保留記憶カウンタ、ラウンド数カウンタなどが設けられていればよい。10

【0217】

遊技制御カウンタ設定部のランダムカウンタは、遊技の進行を制御するために用いられる乱数値を示す数値データの一部を、乱数回路 509A、509B とは別個に、CPU 505 がソフトウェアにより更新可能にカウントするためのものである。例えば、遊技制御カウンタ設定部のランダムカウンタには、乱数値 MR1 ~ MR5 を示す数値データが、ランダムカウント値として記憶される。そして、乱数値 MR2 ~ MR5 については、CPU 505 によるソフトウェアの実行に応じて、定期的あるいは不定期に、各乱数値を示す数値データが更新される。20

【0218】

第 1 保留記憶カウンタは、第 1 特図保留記憶部における保留データの記憶数である第 1 特図保留記憶数をカウントするためのものである。例えば、第 1 保留記憶カウンタには、第 1 特図保留記憶数に対応したカウント値を示すデータが、第 1 保留記憶カウント値として記憶され、第 1 特図保留記憶数の増減に対応して更新（例えば 1 加算あるいは 1 減算）される。第 2 保留記憶カウンタは、第 2 特図保留記憶部における保留データの記憶数である第 2 特図保留記憶数をカウントするためのものである。例えば、第 2 保留記憶カウンタには、第 2 特図保留記憶数に対応したカウント値を示すデータが、特図保留記憶カウント値として記憶され、特図保留記憶数の増減に対応して更新（例えば 1 加算あるいは 1 減算）される。なお、第 1 および第 2 保留記憶カウンタとは別個に、合計保留記憶数をカウントするための合計保留記憶カウンタを設けてもよい。あるいは、合計保留記憶数は、第 1 保留記憶カウント値と第 2 保留記憶カウント値とを加算することにより特定できるようにしてもよい。30

【0219】

ラウンド数カウンタは、大当たり遊技状態におけるラウンドの実行回数などをカウントするためのものである。例えば、ラウンド数カウンタには、大当たり遊技状態の開始時にカウント初期値「1」を示すデータが、ラウンド数カウント値として設定される。そして、1 回のラウンドが終了して次回のラウンドが開始されるときに、ラウンド数カウント値が 1 加算されて更新される。また、ラウンド数カウンタは、小当たり遊技状態における可変入賞動作の実行回数もカウントするようにしてもよい。40

【0220】

遊技制御バッファ設定部は、パチンコ遊技機 1 における遊技の進行を制御するために用いられるデータを一時的に記憶する各種のバッファが設けられている。例えば、遊技制御バッファ設定部には、複数種類のバッファそれぞれにおけるバッファ値を示すデータが記憶される。一例として、遊技制御バッファ設定部には、送信コマンドバッファ、変動特図指定バッファ、大当たり種別バッファ、スイッチオンバッファなどが設けられていればよい。50

【0221】

送信コマンドバッファは、主基板 11 からサブ側の制御基板に対して制御コマンドを送

信するための設定データを一時的に格納するために用いられる。例えば、送信コマンドバッファは、複数（例えば「12」）のバッファ領域を備えて構成され、送信する制御コマンドに対応したコマンドテーブルのROM506における記憶アドレスを示す設定データなどが、各バッファ領域に格納される。また、送信コマンドバッファにおいて設定データの書き込みや読み出を行なうバッファ領域は、送信コマンドポインタなどによって指定され、複数のバッファ領域をリングバッファとして使用することができるよう構成されればよい。

【0222】

変動特図指定バッファには、第1特別図柄表示装置4Aによる第1特図を用いた特図ゲームと、第2特別図柄表示装置4Bによる第2特図を用いた特図ゲームのうち、いずれの特図ゲームが実行されるかを示すバッファ値が格納される。一例として、第1特別図柄表示装置4Aによる第1特図を用いた特図ゲームが実行されることに対応して、変動特図指定バッファの値（変動特図指定バッファ値）が“1”に設定される。また、第2特別図柄表示装置4Bによる第2特図を用いた特図ゲームが実行されることに対応して、変動特図指定バッファ値が“2”に設定される。そして、特図ゲームが終了したことなどに対応して、変動特図指定バッファ値が“0”に設定される。

10

【0223】

大当たり種別バッファには、可変表示結果が「大当たり」となる場合における飾り図柄の可変表示態様を、「非確変」、「確変」、「突確」といった複数種類の大当たり種別のいずれかとする決定結果に対応した値が、大当たり種別バッファ値として格納される。一例として、大当たり種別が「非確変」の場合には大当たり種別バッファ値が「0」に設定され、大当たり種別が「確変」の場合には大当たり種別バッファ値が「1」に設定され、大当たり種別が「突確」の場合には大当たり種別バッファ値が「2」に設定される。

20

【0224】

スイッチオンバッファは、ゲートスイッチ21や第1および第2始動口スイッチ22A、22B、カウントスイッチ23といった各スイッチに対応した複数のビット値を格納し、各スイッチから伝送された検出信号の状態（オンまたはオフ）に対応して、各ビット値（例えばオフに対応した「0」やオンに対応した「1」など）が変更可能に設定される。すなわち、スイッチオンバッファの各ビット値は、予め対応付けられたスイッチのオンが検出された場合に「1」が設定され、そのスイッチのオフが検出された場合に「0」が設定される。

30

【0225】

図2に示すように、演出制御基板12には、演出制御用マイクロコンピュータ120が搭載されている。また、演出制御基板12には、演出制御用マイクロコンピュータ120からの描画コマンドに応じて画像データを生成するVDP（Video Display Processor）121や、画像表示装置5、スピーカ8L、8Rおよび遊技効果ランプ9等の発光体といった演出装置による演出動作を制御するために用いられる各種データを記憶する演出データメモリ122なども搭載されている。演出制御用マイクロコンピュータ120は、例えば遊技制御用マイクロコンピュータ100と同様の構成を有する1チップマイクロコンピュータであり、外部バスインターフェース、クロック回路、固有情報記憶回路、リセットコントローラ、割込みコントローラ、CPU、ROM、RAM、タイマ回路、乱数回路、フリーランカウンタ、PIP、シリアル通信回路、アドレスデコード回路などを備えていればよい。また、演出制御用マイクロコンピュータ120における構成の一部または全部を、遊技制御用マイクロコンピュータ100における構成とは異ならせててもよい。一例として、演出制御基板12の側で用いられる乱数値となる数値データを、全てソフトウェアにより更新する場合には、演出制御用マイクロコンピュータ120が乱数回路を備えていくてもよい。また、シリアル通信回路では、少なくとも主基板11から伝送される演出制御コマンドを受信可能な受信回路が設けられていればよく、画像表示装置5、音声制御基板13、ランプ制御基板14に対するデータや指令信号の送信は、外部バスインターフェースやアドレスデコード回路を用いて行なうようにしてもよい。

40

50

【0226】

演出制御用マイクロコンピュータ120では、CPUがROMから読み出した演出制御用のプログラムを実行することにより、演出用の電気部品（演出装置）による演出動作を制御するための処理が実行される。このときには、CPUがROMから固定データを読み出す固定データ読出動作や、CPUがRAMに各種の変動データを書き込んで一時記憶させる変動データ書込動作、CPUがRAMに一時記憶されている各種の変動データを読み出す変動データ読出動作、CPUが外部バスインターフェースやPIP、シリアル通信回路などを介して演出制御用マイクロコンピュータ120の外部から各種信号の入力を受け付ける受信動作、CPUが外部バスインターフェースやシリアル通信回路などを介して演出制御用マイクロコンピュータ120の外部へと各種信号を出力する送信動作なども行われる。
10 なお、演出制御用マイクロコンピュータ120を構成する1チップのマイクロコンピュータには、少なくともCPUの他にRAMが内蔵されればよく、ROMや乱数回路、PIPなどは、外付けされるものでも内蔵されるものでもよい。中継基板18を介して主基板11から送信された演出制御コマンドとなる制御信号は、演出制御用マイクロコンピュータ120が備える所定のシリアル受信端子に供給され、演出制御用マイクロコンピュータ120に内蔵されたシリアル通信回路にて受信すればよい。あるいは、演出制御コマンドとなる制御信号は、複数本の信号線（例えば8本の演出制御信号線）を介して、主基板11から演出制御基板12へと向かう方向でパラレルに送受信されてもよい。

【0227】

VDP121は、画像表示装置5の表示領域に各種画像を表示させるための高速描画機能や動画像デコード機能といった画像データ処理機能を有し、演出制御用マイクロコンピュータ120からの表示制御指令に従った画像データ処理を実行する画像処理プロセッサである。なお、VDP121は、GPU(Graphics Processing Unit)、GCL(Graphics Controller LSI)、あるいは、より一般的にDSP(Digital Signal Processor)と称される画像処理用のマイクロプロセッサであってもよい。演出データメモリ122は、例えばフラッシュメモリなどの半導体メモリや磁気メモリ、光学メモリといった不揮発性の記録媒体を用いて構成されればよい。
20

【0228】

音声制御基板13には、例えば入出力ドライバや音声合成用IC、音声データROM、增幅回路、ボリュームなどが搭載されている。一例として、音声制御基板13では、演出制御基板12から伝送された効果音信号に示される音番号データが入出力ドライバを介して音声合成用ICに入力される。音声合成用ICは、音番号データに応じた音声や効果音を生成し増幅回路に出力する。増幅回路は、音声合成用ICの出力レベルを、ボリュームで設定されている音量に応じたレベルに増幅した音声信号を、スピーカ8L、8Rに出力する。音声データROMには、音番号データに応じた制御データが格納されており、音声合成用ICが音番号データに応じた制御データを読み出して、音声や効果音が生成される。音声データROMの記憶データは、所定期間における音声や効果音の出力態様を時系列的に示すデータなどから構成されればよい。
30

【0229】

ランプ制御基板14には、例えば入出力ドライバやランプドライバなどが搭載されている。一例として、ランプ制御基板14では、演出制御基板12から伝送された電飾信号が、入出力ドライバを介してランプドライバに入力される。ランプドライバは、電飾信号を増幅して遊技効果ランプ9などに供給する。
40

【0230】

払出制御基板15には、払出制御用マイクロコンピュータ150やスイッチ回路151などが搭載されている。スイッチ回路151には、満タンスイッチ26、球切れスイッチ27、払出モータ位置センサ71、払出カウントスイッチ72、エラー解除スイッチ73などの各種スイッチやセンサからの検出信号が入力される。スイッチ回路151は、これらの検出信号を取り込んで、払出制御用マイクロコンピュータ150に伝送する。払出制御用マイクロコンピュータ150は、例えば遊技制御用マイクロコンピュータ100と同
50

様の 1 チップマイクロコンピュータであり、外部バスインターフェース、クロック回路、固有情報記憶回路、リセットコントローラ、割込みコントローラ、CPU、ROM、RAM、タイマ回路、乱数回路、フリーランカウンタ、PIP、シリアル通信回路、アドレスデコード回路などを備えていればよい。また、払出制御用マイクロコンピュータ 150 における構成の一部または全部を、遊技制御用マイクロコンピュータ 100 における構成とは異ならせててもよい。一例として、払出制御基板 15 の側で乱数値となる数値データを用いない場合には、払出制御用マイクロコンピュータ 150 が乱数回路を備えていなくてもよい。また、シリアル通信回路では、少なくとも主基板 11 との間で双方向のシリアル通信が可能な送受信回路が 1 つ設けられていればよく、払出モータ 51、エラー表示用 LED 74、発射制御基板 17 に対するデータや指令信号の送信は、外部バスインターフェースやアドレスデコード回路を用いて行うようにしてもよい。

10

【 0 2 3 1 】

払出制御用マイクロコンピュータ 150 では、CPU が ROM から読み出した払出制御用のプログラムを実行することにより、払出モータ 51 を含む払出装置による払出動作などを制御するための処理が実行される。このときには、CPU が ROM から固定データを読み出す固定データ読出動作や、CPU が RAM に各種の変動データを書き込んで一時記憶させる変動データ書き込動作、CPU が RAM に一時記憶されている各種の変動データを読み出す変動データ読出動作、CPU が外部バスインターフェースや PIP、シリアル通信回路などを介して払出制御用マイクロコンピュータ 150 の外部から各種信号の入力を受け付ける受信動作、CPU が外部バスインターフェースやシリアル通信回路などを介して払出制御用マイクロコンピュータ 150 の外部へと各種信号を出力する送信動作なども行われる。なお、払出制御用マイクロコンピュータ 150 を構成する 1 チップのマイクロコンピュータには、少なくとも CPU の他に RAM が内蔵されなければよく、ROM や PIP などは、外付けされるものでも内蔵されるものでもよい。

20

【 0 2 3 2 】

次に、本実施例におけるパチンコ遊技機 1 の動作（作用）を説明する。主基板 11 では、電源基板 10 からの電力供給が開始され遊技制御用マイクロコンピュータ 100 へのリセット信号がハイレベル（オフ状態）になったことに応じて、遊技制御用マイクロコンピュータ 100 が起動し、CPU 505 が ROM 506 から読み出したセキュリティチェックプログラム 506A に基づき、図 25 のフローチャートに示すようなセキュリティチェック処理が実行される。このとき、遊技制御用マイクロコンピュータ 100 は、動作状態がセキュリティモードとなり、ROM 506 に記憶されているゲーム制御用のユーザプログラムは未だ実行されない状態となる。

30

【 0 2 3 3 】

図 25 に示すセキュリティチェック処理を開始すると、CPU 505 は、まず、セキュリティチェック処理が実行されることにより遊技制御用マイクロコンピュータ 100 がセキュリティモードとなる時間（セキュリティ時間）を決定するための処理を実行する。このとき、CPU 505 は、ROM 506 のプログラム管理エリアに記憶されるセキュリティ時間設定 KSES のビット番号 [5 - 0] におけるビット値を読み出す（ステップ S1）。そして、この読み出しに応じた固定延長時間を設定する（ステップ S2）。ステップ S2 の処理では、例えば図 10 に示すように、セキュリティ時間設定 KSES のビット番号 [5 - 0] におけるビット値に応じて異なる固定セキュリティ時間を、固定延長時間として設定すればよい。

40

【 0 2 3 4 】

ステップ S2 の処理を実行した後には、セキュリティ時間設定 KSES のビット番号 [7 - 6] におけるビット値を読み出す（ステップ S3）。そして、この読み出し値が “00” であるか否かを判定する（ステップ S4）。このとき読み出し値が “00” 以外であると判定された場合には（ステップ S4 ; NO）、その読み出し値に対応して決定される可変延長時間を設定する（ステップ S5）。ステップ S5 の処理では、例えば図 10 に示すように、セキュリティ時間設定 KSES のビット番号 [7 - 6] におけるビット値に対応して、ショ

50

ートモード、ミドルモード、ロングモードのいずれかによる可変セキュリティ時間を、可変延長時間として設定すればよい。ステップS2の処理により設定された固定延長時間とステップS5の処理により設定された可変延長時間とを加算して、セキュリティ時間に設定すればよい。ここで、可変設定時間は、セキュリティ時間のうち、セキュリティチェック処理が実行されるごとに変化する時間成分であり、セキュリティ時間設定KSESのビット番号[7-6]におけるビット値が“01”(ショートモード)であるか“10”(ミドルモード)であるか“11”(ロングモード)であるかに応じて異なる所定の時間範囲で変化する。

【0235】

例えれば、システムリセットの発生時に、フリーランカウンタ509Cなどにおけるカウント値が遊技制御用マイクロコンピュータ100に内蔵された可変セキュリティ時間用レジスタに格納される場合には、ステップS5の処理において、可変セキュリティ時間用レジスタの格納値をそのまま用いること、あるいは、その格納値を所定の演算関数(例えばハッシュ関数)に代入して得られた値を用いることなどにより、可変設定時間がシステムリセット毎に所定の時間範囲でランダムに変化するように決定されればよい。こうして、セキュリティ時間設定KSESのビット番号[7-6]におけるビット値が“00”以外の値である場合には、セキュリティチェック処理の実行時間であるセキュリティ時間を、システムリセットの発生等に基づくセキュリティチェック処理が実行されるごとに所定の時間範囲で変化させることができる。

【0236】

一方、ステップS4にて読み出しが“00”であると判定された場合には(ステップS4; Yes)、ステップS5の処理が実行されない。この場合には、ステップS2の処理により設定された固定延長時間をセキュリティ時間に設定すればよい。

【0237】

その後、ROM506の所定領域に記憶されたセキュリティコードを読み出す(ステップS6)。ここで、ROM506の所定領域には、記憶内容のデータを所定の演算式によって演算した演算結果のセキュリティコードが予め記憶されている。セキュリティコードの生成方法としては、例えはハッシュ関数を用いてハッシュ値を生成するもの、エラー検出コード(CRCコード)を用いるもの、エラー訂正コード(ECCコード)を用いるもののいずれかといった、予め定められた生成方法を使用すればよい。また、ROM506のセキュリティコード記憶領域とは異なる所定領域には、セキュリティコードを演算により特定するための演算式が、暗号化して予め記憶されている。

【0238】

ステップS6の処理に続いて、暗号化された演算式を復号化して元に戻す(ステップS7)。その後、ステップS7で復号化した演算式により、ROM506の所定領域における記憶データを演算してセキュリティコードを特定する(ステップS8)。このときセキュリティコードを特定するための演算に用いる記憶データは、例えはROM506の記憶データのうち、セキュリティチェックプログラム506Aとは異なるユーザプログラムの一部または全部に相当するプログラムデータ、あるいは、所定のテーブルデータを構成する固定データの一部または全部であればよい。そして、ステップS6にて読み出したセキュリティコードと、ステップS8にて特定されたセキュリティコードとを比較する(ステップS9)。このときには、比較結果においてセキュリティコードが一致したか否かを判定する(ステップS10)。

【0239】

ステップS10にてセキュリティコードが一致しない場合には(ステップS10; No)、ROM506に不正な変更が加えられたと判断して、CPU505の動作を停止状態(HALT)へ移行させる。これに対して、ステップS10にてセキュリティコードが一致した場合には(ステップS10; Yes)、ステップS2やステップS5の処理に基いて設定されたセキュリティ時間が経過したか否かを判定する(ステップS11)。そして、セキュリティ時間が経過していないければ(ステップS11; No)、ステップS11

10

20

30

40

50

の処理を繰り返し実行して、セキュリティ時間が経過するまで待機する。その一方で、ステップ S 1 1 にてセキュリティ時間が経過したと判定された場合には（ステップ S 1 1 ; Yes）、例えば C P U 5 0 5 に内蔵されたプログラムカウンタの値を R O M 5 0 6 におけるユーザプログラムの先頭アドレス（アドレス 0 0 0 0 H）に設定することなどにより、遊技制御メイン処理の実行を開始する。このときには、R O M 5 0 6 に記憶されたユーザプログラムを構成する制御コードの先頭から遊技制御の実行が開始されることにより、遊技制御用マイクロコンピュータ 1 0 0 の動作状態がセキュリティモードからユーザモードへと移行し、遊技制御メイン処理の実行が開始されることになる。

【 0 2 4 0 】

図 2 6 および図 2 7 は、遊技制御用マイクロコンピュータ 1 0 0 の C P U 5 0 5 により実行される遊技制御メイン処理の一例を示すフローチャートである。なお、以下に説明する各処理は、遊技制御用マイクロコンピュータ 1 0 0 が備える C P U 5 0 5 によって実行されるものとする。また、遊技制御用マイクロコンピュータ 1 0 0 が備えるタイマ回路 5 0 8 や乱数回路 5 0 9 、シリアル通信回路 5 1 1 などで発生した各種の割込み要因に基づく割込み要求は、割り込みコントローラ 5 0 4 B により C P U 5 0 5 に所定の割込み処理を実行させるためのものである。そして、C P U 5 0 5 や C P U 5 0 5 以外の各種回路を含んだ概念を遊技制御用マイクロコンピュータ 1 0 0 ということもあるものとする。遊技制御メイン処理を開始すると、C P U 5 0 5 は、所定の初期設定処理を実行して、割込禁止に設定し（図 2 6 のステップ S 2 1 ）、割込モードの設定を行う（ステップ S 2 2 ）。例えば、ステップ S 2 2 では、遊技制御用マイクロコンピュータ 1 0 0 の特定レジスタ（I レジスタ）の値（1 バイト）と内蔵デバイスが出力する割込ベクタ（1 バイト：最下位ビットは“0”）とを合成することにより割込アドレスが生成されるマスク可能割込の割込モード [2] が設定される。マスク可能な割込みが発生したときには、C P U 5 0 5 が自動的に割込禁止状態となる設定を行うとともに、プログラムカウンタの内容がスタックにセーブされればよい。

【 0 2 4 1 】

続いて、例えばスタックポインタ指定アドレスの設定など、スタックポインタに関わる設定を行う（ステップ S 2 3 ）。また、図 7 (B) に示すような内蔵レジスタの設定（初期化）を行う（ステップ S 2 4 ）。一例として、ステップ S 2 4 の処理では、所定の通信設定レジスタにおける設定を初期化することにより、シリアル通信回路 5 1 1 における動作設定が行われればよい。ステップ S 2 4 の処理に続いて、タイマ回路 5 0 8 や P I P 5 1 0 の設定が行われてもよい。その後、例えば P I P 5 1 0 に含まれる所定の入力ポートにおける端子状態をチェックすることなどにより、電源断信号がオフ状態となっているか否かを判定する（ステップ S 2 5 ）。パチンコ遊技機 1 では、電力供給が開始されたときに、V S L (+ 3 0 V) 電源などの各種電源の出力電圧が徐々に規定値へと達する。このとき、ステップ S 2 5 の処理により電源断信号のオフ状態（ハイレベル）を確認することで、C P U 5 0 5 が電源電圧の安定を確認することができる。なお、ノイズ等の影響による誤検出を防止するために、電源断信号の確認を所定回数（例えば 5 回）連続して実行してもよい。

【 0 2 4 2 】

ステップ S 2 5 にて電源断信号がオン状態（ローレベル）である場合には（ステップ S 2 5 ; Yes）、リセットコントローラ 5 0 4 A に設けられたウォッチドッグタイマ 5 2 0 を起動させるための設定を行う（ステップ S 2 6 ）。この実施の形態では、図 8 (B) に示すリセット設定 K R E S のビット番号 [6] におけるビット値を予め“0”となるように設定しておく。これにより、ウォッチドッグタイマ 5 2 0 を起動させてタイムアウトの発生に応じたリセット動作を有効化するか、ウォッチドッグタイマ 5 2 0 を停止させてタイムアウトの発生に応じたリセット動作を無効化するかを、ユーザプログラム（ソフトウェア）により切替可能に設定する。また、リセット設定 K R E S のビット番号 [5 - 4] におけるビット値を予め“1 1”となるように設定するとともに、リセット設定 K R E S のビット番号 [3 - 0] におけるビット値を予め“1 1 1 1”となるように設定してお

10

20

30

40

50

く。これにより、ウォッチドッグタイマ520にて計測される監視時間となるタイムアウト時間は、監視時間として設定可能な複数種類のうちで最長時間となる。

【0243】

このような設定に基づいて、ステップS26の処理では、CPU505が図13(A)に示すWDTスタートレジスタWSTに、「CCH」をWDTスタートデータとして書き込む。こうして、ステップS25の処理により電源断信号がオン状態であると判定されたときには、ウォッチドッグタイマ520による監視時間の計測を開始させて、タイムアウトの発生によるリセット動作を有効化する。

【0244】

ステップS26の処理によりウォッチドッグタイマ520を起動させた後に、CPU505は、無限ループ処理を繰り返し実行することにより制御状態を待機状態に移行させる。こうして待機状態に移行した後には、ウォッチドッグタイマ520のクリアおよびリスタートが行われないことから、監視時間の経過が計測されたときに、タイムアウトの発生によるリセット動作が行われることになる。したがって、パチンコ遊技機1に電力供給が開始されてから所定時間が経過しても電源電圧の安定が確認できず、電源断信号がオン状態のままである場合には、ウォッチドッグタイマ520におけるタイムアウトの発生によるリセット動作を行って、遊技制御用マイクロコンピュータ100を再起動させることができる。

【0245】

ここで、ウォッチドッグタイマ520にて計測される監視時間となるタイムアウト時間は、監視時間として設定可能な複数種類のうちで最長時間 $2^{25} \times T_{SCLK} \times 15$ (T_{SCLK} は内部システムクロックSCLKの周期)となるように設定されている。したがって、例えばパチンコ遊技機1における電源スイッチの切断等により電力供給が所定期間にわたり完全に停止したときには、監視時間の経過によりタイムアウトが発生するより先に、遊技制御用マイクロコンピュータ100のCPU505に対する電力供給が停止するので、タイムアウトの発生によるリセット動作が行われないように制限できる。こうして、電源スイッチの切断時などに誤ってリセットされてしまうことを防止できる。

【0246】

ステップS25にて電源断信号がオフ状態(ハイレベル)である場合には(ステップS25; No)、電源基板10に設置されたクリアスイッチ304から伝送されるスイッチ信号(クリア信号)の信号状態などに基づき、クリアスイッチ304がオン操作されたかを判定する(ステップS27)。なお、ステップS27の処理では、クリアスイッチ304から伝送されるクリア信号を複数回チェックし、連続してオン状態となったときに、クリアスイッチ304がオン操作されたと判定してもよい。例えば、クリア信号の状態がオフ状態であることを1回確認したら、所定時間(例えば0.1秒)が経過した後に、クリア信号の状態をもう1回確認する。このとき、クリア信号がオフ状態であれば、クリア信号がオフ状態である旨の判定を行うようとする。他方、このときにクリア信号の状態がオン状態であれば、所定時間が経過した後に、クリア信号の状態を再び確認するようにしてもよい。なお、クリア信号の状態を再確認する回数は1回であってもよいし、複数回であってもよい。また、2回チェックして、チェック結果が一致していなかったときに、もう一度確認するようにしてもよい。

【0247】

ステップS27にてクリア信号がオン状態であれば(ステップS27; Yes)、例えばRAM507の所定領域(遊技制御フラグ設定部など)にも受けられたクリアフラグをオン状態にセットする(ステップS28)。他方、クリア信号がオフ状態であるときには(ステップS27; No)、ステップS28の処理をスキップして、クリアフラグをオフ状態のまます。

【0248】

その後、遊技の進行を制御するための遊技制御処理の開始タイミングをソフトウェアの実行により遅延させる遅延処理の設定を行う(ステップS29)。具体的な一例として、

10

20

30

40

50

R A M 5 0 7 の所定領域（遊技制御カウンタ設定部など）に設けられたウェイトカウンタに、初期化ウェイト回数指定値をセットする。続いて、ステップS 2 9での設定に基づく遅延処理を開始して、例えばウェイトカウンタにおけるカウント値を1減算するなど、遅延処理の実行に関わる設定の更新を行う（ステップS 3 0）。そして、例えばウェイトカウンタにおけるカウント値が所定の遅延終了判定値に達したか否かを判定することなどにより、所定の遅延時間が経過したか否かを判定する（ステップS 3 1）。ここで、遅延終了判定値を示すデータは、R O M 5 0 6などに予め記憶されていればよい。例えば、遅延終了判定値は、遊技制御処理が実行可能状態となつたときから、少なくとも払出制御基板15に搭載された払出制御用マイクロコンピュータ150による払出制御用の各種処理が実行開始されるまでの時間に比べて遅延時間の方が長くなるように、予め定められた基準値であればよい。

10

【0249】

ステップS 3 1にて遅延時間が経過していないときには（ステップS 3 1；N o）、ステップS 3 0の処理にリターンし、遅延時間が経過しているときには（ステップS 3 1；Y e s）、R A M 5 0 7に対するアクセスを許可する（ステップS 3 2）。続いて、遊技制御用マイクロコンピュータ100は、クリアフラグがオンとなっているか否かを判定する（ステップS 3 3）。クリアフラグがオフであるときには（ステップS 3 3；N o）、R A M 5 0 7のデータチェックを行い、チェック結果が正常であるか否かを判定する（ステップS 3 4）。ステップS 3 4の処理では、例えばR A M 5 0 7の特定領域における記憶データを用いてチェックサムを算出し、算出されたチェックサムとメインチェックサムバッファに記憶されているチェックサムとを比較する。ここで、メインチェックサムバッファには、前回の電力供給停止時に、同様の処理によって算出されたチェックサムが記憶されている。そして、比較結果が不一致であれば、R A M 5 0 7の特定領域におけるデータが電力供給停止時のデータとは異なっていることから、チェック結果が正常でないと判断される。

20

【0250】

ステップS 3 4におけるチェック結果が正常であるときには（ステップS 3 4；Y e s）、例えばR A M 5 0 7の所定領域（遊技制御フラグ設定部など）に設けられたメインバックアップフラグがオンとなっているか否かを判定する（ステップS 3 5）。メインバックアップフラグの状態は、電力供給が停止するときに、遊技制御フラグ設定部などに設定される。そして、このメインバックアップフラグの設定箇所がバックアップ電源によってバックアップされることで、電力供給が停止した場合でも、メインバックアップフラグの状態は保存されることになる。ステップS 3 5では、例えばメインバックアップフラグの値として「55H」が遊技制御フラグ設定部などに設定されていれば、バックアップあり（オン状態）であると判断される。これに対して、「55H」以外の値が設定されていればバックアップなし（オフ状態）であると判断される。なお、ステップS 3 5のようなメインバックアップフラグがオンとなっているか否かの判定を、ステップS 3 4のようなチェック結果の判定よりも先に行い、メインバックアップフラグがオンであるときにR A M 5 0 7のデータチェック結果が正常であるか否かを判定するようにしてもよい。

30

【0251】

ステップS 3 5にてメインバックアップフラグがオンであるときには（ステップS 3 5；Y e s）、メインバックアップフラグをクリアしてオフ状態とした後（ステップS 3 6）、遊技制御用マイクロコンピュータ100の内部状態などを電力供給が停止されたときの状態に戻すための復旧時における設定を行う（ステップS 3 7）。具体的な一例として、ステップS 3 7の処理では、R O M 5 0 6に格納されているバックアップ時設定テーブルの先頭アドレスをポインタに設定し、バックアップ時設定テーブルの内容を順次に、R A M 5 0 7内の作業領域に設定する。ここで、R A M 5 0 7の作業領域はバックアップ電源によってバックアップされており、バックアップ時設定テーブルには、作業領域のうちで初期化してもよい領域についての初期化データが設定されていてもよい。ステップS 3 7の処理を実行したときには、演出制御基板12に対して復旧報知コマンドを送信するた

40

50

めの設定を行う（ステップS38）。具体的な一例として、ステップS38の処理では、ROM506に格納されているバックアップ時コマンド送信テーブルの先頭アドレスをポインタに設定し、バックアップ時コマンド送信テーブルの内容に基づいてコマンド送信用の制御データを遊技制御バッファ設定部の送信コマンドバッファに含まれる演出用送信コマンドバッファにセットすることなどにより、主基板11から演出制御基板12に対して復旧報知コマンドを送信させる。

【0252】

こうして、クリアフラグがオフであることや、RAM507のデータチェック結果が正常であること、メインバックアップフラグがオンであることという、予め定められた復旧条件が成立するか否かの復旧判定を行う。そして、復旧条件が成立した場合には、前回の電力供給が停止されたときの内部状態に戻す復旧設定を行うことができる。10

【0253】

一方、ステップS33にてクリアフラグがオンであるときや（ステップS33；Yes）、ステップS34にてチェック結果が正常ではないとき（ステップS34；No）、あるいはステップS35にてメインバックアップフラグがオフであるときには（ステップS35；No）、RAM507の初期化を行う（ステップS39）。ステップS39の処理に続いて、遊技制御用マイクロコンピュータ100の内部状態などを初期状態とするための初期化時における設定を行う（ステップS40）。具体的な一例として、ステップS40の処理では、ROM506に格納されている初期化時設定テーブルの先頭アドレスをポインタに設定し、初期化時設定テーブルの内容を順次、RAM507内の作業領域に設定する。また、ステップS40の処理では、遊技制御カウンタ設定部に設けられたコマンド送信回数カウンタに、所定のカウント初期値（例えば「200」）を設定する。ステップS39、S40の処理を実行したときには、演出制御基板12に対して初期化通知コマンドを送信するための設定と（ステップS41）、払出制御基板15に対して払出用初期化コマンドを送信するための設定とを行う（ステップS42）。具体的な一例として、ステップS41の処理では、ROM506に格納されている初期化時演出コマンド送信テーブルの先頭アドレスをポインタに設定し、初期化時演出コマンド送信テーブルの内容に基づいてコマンド送信用の制御データを遊技制御バッファ設定部の送信コマンドバッファに含まれる演出用送信コマンドバッファにセットすることなどにより、主基板11から演出制御基板12に対して初期化通知コマンドを送信させる。また、ステップS42の処理では20
、ROM506に格納されている初期化時払出コマンド送信テーブルの先頭アドレスをポインタに設定し、初期化時払出コマンド送信テーブルの内容に基づいてコマンド送信用の制御データを遊技制御バッファ設定部の送信コマンドバッファに含まれる払出用送信コマンドバッファにセットすることなどにより、主基板11から払出制御基板15に対して払出用初期化コマンドを送信させる。30

【0254】

ステップS38またはステップS42の処理を実行した後には、例えば遊技制御用マイクロコンピュータ100が備えるタイマ回路508のレジスタ設定などを行うことにより、所定時間（例えば2ミリ秒）ごとにタイマ割込みが発生するように遊技制御用マイクロコンピュータ100の内部設定を行う（ステップS43）。この後、例えばCPU505がROM506のプログラム管理エリアに記憶されている16ビット乱数初期設定第1KRL1のビット番号[7]やビット番号[3]などにおけるビット値を読み出す（図27のステップS44）。このときには、それぞれのビット値について読み出しが“0”であるか否かを判定する（ステップS45）。

【0255】

ステップS45にて読み出しが“0”であるビット値があった場合には（ステップS45；Yes）、乱数値となる数値データにおける最大値を設定することにより乱数回路509A、509Bを起動させる設定を行う（ステップS46）。例えば図9（B）に示す16ビット乱数初期設定第1KRL1のビット番号[3]におけるビット値を予め“0”となるように設定しておく。この場合、16ビットの乱数回路509AにおいてチャネルC40
50

`h0` の 16 ビット乱数を発生させる回路は、ユーザプログラム（ソフトウェア）における乱数最大値の設定により起動させることができる。このような設定に基づいて、ステップ S46 の処理では、CPU505 が図 19 (A) および (B) に示すチャネル `ch0` の 16 ビット乱数に対応した乱数最大値設定レジスタ `RL0MX` に所定の数値データを乱数最大値として書き込む。こうして、ユーザプログラム（ソフトウェア）における乱数最大値の設定により、チャネル `ch0` に対応した 16 ビット乱数の発生を開始させる。

【0256】

ステップ S45 にて読み出しが “0” ではなく “1” である場合や（ステップ S45 ; N₀）、ステップ S46 の処理を実行した後には、シリアル通信回路の初期設定を行う（ステップ S47）。この後、割込み要求に基づいて実行される割込み処理に関する初期設定を行う（ステップ S48）。そして、遊技制御用マイクロコンピュータ 100 は割込許可状態に設定して（ステップ S49）、各種割込みの発生を待機する。このときには、遊技用乱数を更新するための遊技用乱数更新処理を実行するとともに（ステップ S50）、電源断信号がオン状態（ローレベル）となったか否か（出力されたか否か）の判定を行う（ステップ S51）。

【0257】

ステップ S51 にて電源断信号がオフ状態（ハイレベル）である場合には（ステップ S51 ; N₀）、ステップ S50 の処理に戻り、各種割込みの発生を待機する。一方、ステップ S51 にて電源断信号がオン状態（ローレベル）となったときには（ステップ S51 ; Y_es）、メイン側電源断処理を実行する（ステップ S52）。その後、図 26 に示したステップ S26 の処理と同様に、ウォッチドッグタイマ 520 を起動させるための設定を行ってから（ステップ S53）、無限ループ処理を繰返し実行することにより制御状態を待機状態に移行させる。こうして待機状態に移行した後には、ウォッチドッグタイマ 520 のクリアおよびリスタートが行われないことから、監視時間の経過が計測されたときに、タイムアウトの発生によるリセット動作が行われることになる。したがって、例えば遊技制御用タイマ割込処理（図 30）といった、パチンコ遊技機 1 における遊技の進行を制御する遊技制御処理が実行可能な制御状態となった後に、パチンコ遊技機 1 における電源電圧の低下（瞬停）により電源断信号がオン状態となった場合には、ウォッチドッグタイマ 520 におけるタイムアウトの発生によるリセット動作を行って、遊技制御用マイクロコンピュータ 100 を再起動させることができる。

【0258】

ここで、ウォッチドッグタイマ 520 にて計測される監視時間となるタイムアウト時間は、監視時間として設定可能な複数種類のうちで最長時間 $2^{25} \times T_{SCLK} \times 15$ となるように設定されている。したがって、例えばパチンコ遊技機 1 における電源スイッチの切斷等により電力供給が所定期間にわたり完全に停止したときには、監視時間の経過によりタイムアウトが発生するより先に、遊技制御用マイクロコンピュータ 100 の CPU505 やリセットコントローラ 504A に対する電力供給が停止するので、タイムアウトの発生によるリセット動作が行われないように制限できる。こうして、電源スイッチの切斷時などに誤ってリセットされてしまうことを防止できる。

【0259】

図 26 および図 27 に示す遊技制御メイン処理では、ステップ S26 やステップ S53 の処理によりウォッチドッグタイマ 520 を起動させる設定を行った後に、無限ループ処理を繰返し実行することにより制御状態を待機状態に移行させる。この待機状態に移行した後には、たとえ電源断信号がオフ状態になったとしても、タイムアウトの発生によるリセット動作を行うことで遊技制御用マイクロコンピュータ 100 を再起動させる。これに対して、待機状態に移行した後でも、電源断信号がオフ状態になったときには、待機状態を終了させて遊技制御処理を実行できるようにしてもよい。

【0260】

一例として、図 26 に示すステップ S24 の処理を実行した後には、図 28 (A) に示すような処理を実行してもよい。この場合、CPU505 は、ステップ S25A の処理に

10

20

30

40

50

よりウォッチドッグタイマ520を起動させる設定を行ってから、ステップS25の処理により電源断信号がオン状態であるか否かを判定する。このとき、電源断信号がオン状態である場合には、ステップS25Bの処理により所定時間が経過するまで待機してから、ステップS25の処理に戻る。したがって、電源断信号がオフ状態となるまでは、ステップS25およびステップS25Bの処理が繰返し実行される。そして、電源断信号がオフ状態にならずにウォッチドッグタイマ520にて監視時間となるタイムアウト時間が経過したことが計測されたときには、タイムアウトの発生によるリセット動作が行われる。

【0261】

一方、図28(A)に示すステップS25の処理にて電源断信号がオフ状態であると判定されたときには、ステップS25Cの処理によりウォッチドッグタイマ520を停止させるための設定を行ってから、図26に示すステップS27の処理に進めばよい。ステップS25Cの処理では、CPU505が図13(A)に示すWDTスタートレジスタWSTに、「33H」をWDTストップデータとして書き込む。こうして、タイムアウトの発生より先に、ステップS25の処理により電源断信号がオフ状態であると判定されたときには、ウォッチドッグタイマ520による監視時間の計測を停止させて、タイムアウトの発生によるリセット動作を無効化してもよい。

【0262】

図27に示すステップS51の処理にて電源断信号がオン状態であると判定されたときにも、所定時間が経過するまで待機してから、電源断信号がオン状態であるか否かを再度チェックしてもよい。この場合、最初に電源断信号がオン状態であると判定されたときにステップS52のメイン側電源断処理を実行する一方で、所定時間を待機した後でも電源断信号がオン状態であると判定されたときに、ウォッチドッグタイマ520を起動させてタイムアウトの発生によるリセット動作を有効化してもよい。所定時間を待機した後に電源断信号がオフ状態であると判定されたときには、ステップS25Cの処理と同様にウォッチドッグタイマ520を停止させるための設定を行ってから割込みを許可してもよい。

【0263】

また、図26に示すステップS26の処理や、図27に示すステップS53の処理、あるいは図28(A)に示すステップS25Aの処理では、ウォッチドッグタイマ520を常に起動させてタイムアウトの発生によるリセット動作を有効化するものに限定されない。例えば、予め定めたWDT起動条件が成立したか否かを判定し、WDT起動条件が成立した場合にはタイムアウトの発生によるリセット動作を有効化する一方、WDT起動条件が成立しない場合にはタイムアウトの発生によるリセット動作を無効化してもよい。

【0264】

この場合、ステップS26、S53、S25Aの処理として、例えば図28(B)に示すような処理が実行されてもよい。図28(B)に示す処理において、CPU505は、図11(A)に示す内部情報レジスタCIFのビット番号[1]におけるビット値(格納値)を読み出す(ステップS71)。そして、この読み出しが“1”であるか否かを判定する(ステップS72)。図11(B)に示すように、内部情報レジスタCIFのビット番号[1]に格納される内部情報データCIF1は、直前に発生したリセット要因がウォッチドッグタイマ520のタイムアウトによるものであるか否かを示している。したがって、ステップS71にて読み出した内部情報データCIF1の値が“1”であれば、タイムアウトの発生によるリセット動作が行われたと判定することができる。

【0265】

ステップS72にて読み出しが“1”ではなく“0”であると判定されたときには(ステップS72; No)、WDTスタートレジスタWSTに「CCH」をWDTスタートデータとして書き込むことにより(ステップS73)、ウォッチドッグタイマ520を起動させてタイムアウトの発生によるリセット動作を有効化する。一方、ステップS72にて読み出しが“1”であると判定されたときには(ステップS72; Yes)、WDTスタートレジスタWSTに「33H」をWDTストップデータとして書き込むことにより、ウォッチドッグタイマ520を停止させてタイムアウトの発生によるリセット動作を無効化する

10

20

30

40

50

(ステップS74)。

【0266】

こうして、直前に発生したリセット要因がウォッチドッグタイマ520のタイムアウトによるものである場合には、ステップS74の処理を実行することで、タイムアウトの発生によるリセット動作を無効化する。これにより、電源電圧の安定が確認できないために不用意なリセット動作が繰返し実行されてしまうことを防止できる。なお、ステップS72にて読み出しが“1”であると判定されたときには、ステップS73、S74の処理を実行することなく、図28(B)に示す処理を終了してもよい。

【0267】

図26および図27に示す遊技制御メイン処理では、ステップS44～S46の処理を10
、ステップS26の処理による電源断信号の判定や、ステップS32の処理によるRAM
507へのアクセス許可、さらにはステップS33～S35の処理による復旧判定を行った後
のタイミングであって、ステップS48の処理による割込み初期設定を行うより前の
タイミングにて、乱数回路509A、509Bに乱数最大値を設定することにより、ユーザ
プログラム(ソフトウェア)で乱数の発生を開始させるようにしている。ここで、ユーザ
プログラム(ソフトウェア)で乱数の発生を開始させるタイミングは、パチンコ遊技機
1の仕様などに基づいて、任意に設定されればよい。例えば、ステップS26の処理によ
る電源断信号の判定を行うより前のタイミングにて、ステップS44～S46の処理を実
行して乱数回路509A、509Bを起動させ、乱数の発生を開始させてもよい。あるいは、
ステップS26の処理による電源断信号の判定よりも後のタイミングであって、ステ
ップS32の処理によるRAM507へのアクセス許可を行うより前のタイミングにて、
ステップS44～S46の処理を実行して乱数回路509A、509Bを起動させ、乱数
の発生を開始させてもよい。あるいは、ステップS32の処理によるRAM507へのア
クセス許可よりも後のタイミングであって、ステップS33～S35の処理による復旧判
定より前のタイミングにて、ステップS44～S46の処理を実行して乱数回路509A
、509Bを起動させ、乱数の発生を開始させてもよい。あるいは、ステップS48の処
理による割込み初期設定よりも後のタイミングにて、ステップS44～S46の処理を実
行して乱数回路509A、509Bを起動させ、乱数の発生を開始させてもよい。

【0268】

図29は、図27のステップS52にて実行されるメイン側電源断処理の一例を示すフ
ロー チャートである。図29に示すメイン側電源断処理において、遊技制御用マイクロコン
ピュータ100では、まず、CPU505が割込禁止に設定する(ステップS151)。続いて、例
えばCPU505が遊技制御用マイクロコンピュータ100に設けられた出力ポートの所定ビット
にクリアデータをセットするなどして、ソレノイド81、82の駆動制御に関する設定を初期化
(ステップS152)。このときには、出力ポートの所定ビット以外にも、クリアすべき出力ポート
にはクリアデータを設定するようにもよい。ステップS152の処理を実行した後には、例
えばRAM507の特定領域における記憶データを用いてチェックサムを算出するなどして、チ
ェックデータの作成を行うとともに(ステップS153)、遊技制御フラグ設定部に設けられた
メインバックアップフラグをオン状態にセットする(ステップS154)。

【0269】

一例として、ステップS153の処理では、RAM507における所定領域の先頭ア
ドレスをチェックサム算出開始アドレスに設定し、その所定領域の最終アドレスに対応して
チェックサム算出回数を設定する。こうしたチェックサム算出開始アドレスとチェックサ
ム算出回数の設定に用いられるアドレスで特定されるRAM507の所定領域は、電力供
給停止時でも内容が保存されるべき記憶領域として予め定められた内容保存領域であ
ればよい。そして、この内容保存領域における記憶データを順次に読み出して排他的論理和を
演算する。例えば、チェックサム算出開始アドレスをポインタにセットした後、RAM5
07においてポインタが指すアドレスの記憶データを読み出して、初期値が「00」であ
るチェックサムデータとの排他的論理和を演算した上で、演算結果を新たなチェックサム

10

20

30

40

50

データとしてストアする。このときには、ポインタの値を1加算するとともに、チェックサム算出回数を1減算する。続いて、チェックサム算出回数が「0」以外の値であれば、さらにポインタが指すアドレスの記憶データを読み出して、チェックサムデータとの排他的論理和を演算する処理や、ポインタの値を1加算してチェックサム算出回数を1減算する処理を、チェックサム算出回数が「0」になるまで繰り返し実行すればよい。チェックサム算出回数が「0」になったときには、チェックサムデータの各ビット値を反転して、得られた値をメインチェックサムバッファにストアして記憶させればよい。こうしてメインチェックサムバッファに記憶されたデータは、電源投入時にチェックされるパリティデータとして使用される。

【0270】

10

その後、遊技制御用マイクロコンピュータ100では、例えばCPU505が所定のRAMアクセスレジスタにアクセス禁止値を設定することなどにより、以後、RAM507へのアクセスを禁止してから(ステップS155)、メイン側電源断処理を終了する。電源電圧が低下していくときには、CPU505の動作などに暴走が生じることや、各種信号線における信号レベル(電圧レベル)が不安定になることなどにより、RAM507の記憶内容が誤って変更される可能性がある。そこで、ステップS155の処理によりRAM507へのアクセスを禁止した状態に設定することで、RAM507に設けられたバックアップ用の記憶領域などにおける記憶内容の誤った変更(破損)を防止できる。

【0271】

20

こうしたメイン側電源断処理が実行されたとき、または図27に示すステップS53の処理を実行した後には、乱数ラッチフラグをクリアするための処理が実行されてもよい。例えば、図21(A)に示す乱数ハードラッチフラグレジスタRH Fに格納されるハードラッチフラグデータRL00HF～RL03HFのうち、いずれかのビット値が“1”であるか否かを判定し、ビット値が“1”であるものがある場合には、その乱数ラッチフラグに対応するハードラッチ乱数値レジスタ559A、559Bの読み出しを行うことにより、ハードラッチフラグデータRL00HF～RL03HFのビット値をいずれも“0”にクリアして、乱数ラッチフラグをオフ状態にすればよい。これにより、図20(A)および(B)に示すハードラッチ選択レジスタRL0LSのビット番号[3]におけるビット値が“0”であり、格納値の読出しがハードラッチ乱数値の取込条件となる場合でも、ハードラッチ乱数値レジスタ559A、559Bに新たな数値データの格納が許可された状態に設定できる。なお、ハードラッチフラグデータRL00HF～RL03HFにおけるビット値にかかわらず、ハードラッチ乱数値レジスタ559A、559Bの読み出しを行いうようにしてもよい。

30

【0272】

このような乱数ラッチフラグをクリアするための処理は、電源断信号がオン状態となることによる電源電圧の低下時に実行されるものに限定されない。例えば、電力供給が開始されたことに対応して実行される図26および図27に示す遊技制御メイン処理において、ステップS26の処理による電源断信号の判定や、ステップS32の処理によるRAM507へのアクセス許可、ステップS33～S35の処理による復旧判定、ステップS44～S46の処理による乱数の発生開始設定、ステップS48の処理による割込み初期設定のいずれかに伴うタイミングといった、ユーザプログラム(ソフトウェア)で予め定められた任意のタイミングにて、実行されるものであってもよい。

40

【0273】

図26および図27に示す遊技制御メイン処理では、ステップS49の処理により割込許可状態に設定するより前に、主基板11に設置された遊技開始スイッチ31から伝送されるスイッチ信号の信号状態などに基づき、遊技開始スイッチ31がオン操作されたか否かを判定するようにしてもよい。この場合には、遊技開始スイッチ35から伝送されるスイッチ信号を複数回チェックし、連続してオン状態となったときに、遊技開始スイッチ31がオン操作されたと判定してもよい。また、遊技開始スイッチ31のオン操作をチェックする処理は、例えばステップS39～S42の処理が実行された場合のように、復旧の

50

ない初期状態からのスタート時（コールドスタート時）に限り実行し、例えばステップ S 36 ~ S 38 の処理が実行された場合のように、電断前の遊技状態に復旧させるスタート時（ホットスタート時）には遊技開始スイッチ 31 の操作に関わりなく、例えば遊技制御用タイマ割込み処理といった、遊技の進行を制御する処理に進めるようにしてもよい。ここで、遊技制御用マイクロコンピュータ 100 が備える RAM 507 にて所定領域（遊技制御カウンタ設定部など）に設けられたランダムカウンタがバックアップ電源によりバックアップされている場合には、ホットスタート時であれば電断前のランダムカウンタにおける格納データを用いて乱数値となる数値データの更新を開始するので、パチンコ遊技機 1 の動作開始タイミングからランダムカウンタに格納された乱数値を特定することは困難になる。これに対して、コールドスタート時には、例えばステップ S 39 の処理でランダムカウンタがクリア（初期化）されてしまうことなどにより、一定の初期値（例えば「0」など）から乱数値の更新が開始され、パチンコ遊技機 1 の動作開始タイミングからランダムカウンタに格納された乱数値が特定されてしまう可能性がある。10

【 0 2 7 4 】

そこで、コールドスタート時には遊技開始スイッチ 31 がオン操作されるまで待機させ、パチンコ遊技機 1 の動作開始タイミングからランダムカウンタに格納された乱数値が特定されることを困難にする。これにより、特に大当たり判定用の乱数値（例えば特図表示結果判定用の乱数値 M R 1 ）をソフトウェアで更新するような場合に、いわゆる「ぶら下げ基板」を接続してパチンコ遊技機 1 の動作開始タイミングから所定時間が経過したタイミングで不正信号が入力されても、不正な大当たり遊技状態の発生を防止できる。また、遊技開始スイッチ 31 がオン操作されていないと判定したときには、遊技用乱数更新処理を実行して、ランダムカウンタに格納された乱数値をソフトウェアにより更新するようにしてもよい。これにより、遊技開始スイッチ 31 のオン操作がなされたタイミングからの経過時間に加えて、パチンコ遊技機 1 の動作開始タイミングから遊技開始スイッチ 31 のオン操作がなされるまでの経過時間も特定できなければ、たとえコールドスタート時でもランダムカウンタに格納された乱数値を特定することは困難になり、狙い撃ちや不正信号の入力などにより不正に大当たり遊技状態を発生させるなどの行為を、確実に防止することができる。20

【 0 2 7 5 】

ステップ S 49 の処理が実行されることにより割込み許可状態となった後、例えばタイマ回路 508 や乱数回路 509A、509B、あるいはシリアル通信回路 511 の一部または全部などにて同時に複数のマスクアブル割込み要因が生じたときには、割込み初期設定 K I I S のビット番号 [2 - 0] におけるビット値による指定に基づき、割込みコントローラ 504B によって優先順位の高い割込み要因が受け付けられる。割込みコントローラ 504B が割込み要因を受け付けたときには、例えば C P U 505 が備える I クラス割込み（I R Q）端子などに対して、オン状態の割込み要求信号を出力する。C P U 505 にて I R Q 端子にオン状態の割込み要求信号が入力されたときには、例えば内部レジスタの格納データを確認した結果などに基づき、発生した割込み要因を特定し、特定された割込み要因に対応するベクタアドレスを先頭アドレスとするプログラムを実行することにより、各割込み要因に基づく割込み処理を開始することができる。30

【 0 2 7 6 】

シリアル通信回路 511 が備える第 1 チャネル送受信回路による通信データの受信中に、オーバーランエラー、ブレークコードエラー、フレーミングエラー、parity エラーという、4 種類のエラーのいずれかが発生した場合には、第 1 チャネル受信割込みが発生する。このときには、C P U 505 が所定のシリアル通信エラー割込み処理を実行してもよい。このシリアル通信エラー割込み処理では、例えば所定の第 1 チャネル通信設定レジスタにおける所定のビット番号と、第 2 チャネル通信設定レジスタにおける所定のビット番号とに対応したビット値を、いずれも“0”に設定することなどにより、シリアル通信回路 511 における送信機能と受信機能をいずれも使用しないように設定すればよい。ここで、第 1 チャネル通信設定レジスタや第 2 チャネル通信設定レジスタは、遊技制御用マイ
40
50

クロコンピュータ 100 の内蔵レジスタに含まれるものであればよい。また、第 1 チャネル送受信回路による通信データの受信中にエラーが発生したときには、払出モータ 51 を含む払出装置による遊技球の払出を禁止する制御を行うようにしてもよい。これにより、通信データの受信エラーといった異常が発生したときに、賞球となる遊技球の過剰な払出を防止することができる。

【0277】

遊技制御用マイクロコンピュータ 100 では、例えば割込みコントローラ 504B がタイマ回路 508 からの割込み要求を受け付けたことなどに基づき、CPU 505 が図 30 のフローチャートに示す遊技制御用タイマ割込み処理を実行する。図 30 に示す遊技制御用タイマ割込み処理において、CPU 505 は、まず、割込み禁止状態としてから、所定のスイッチ処理を実行することにより、スイッチ回路 114 を介して遊技球検出用の各スイッチ 21、22A、22B、23 などから入力される検出信号（入賞検出信号）の状態を判定する（ステップ S91）。一例として、スイッチ処理では、各スイッチ 21、22A、22B、23 などからの検出信号においてオン状態が所定時間（例えば 4 ミリ秒）継続したか否かを判定し、継続したと判定された場合には、RAM 507 の所定領域（遊技制御バッファ設定部など）に設けられたスイッチオンバッファにおいて、オン状態を検出したスイッチと対応付けられたビット値が“1”に設定されればよい。

【0278】

ステップ S91 におけるスイッチ処理に続いて、所定のメイン側エラー処理を実行することにより、パチンコ遊技機 1 の異常診断を行い、その診断結果に応じて必要ならば警告を発生可能とする（ステップ S92）。例えば、メイン側エラー処理では、賞球過多や賞球不足、その他の動作エラーが発生した場合に対応して、異常動作の発生を報知するための設定などが行われてもよい。この後、所定の情報出力処理を実行することにより、例えばパチンコ遊技機 1 の外部に設置されたホール管理用コンピュータに供給される大当たり情報、始動情報、確率変動情報などのデータを出力する（ステップ S93）。

【0279】

情報出力処理に続いて、遊技用乱数更新処理を実行する（ステップ S94）。この後、CPU 505 は、特別図柄プロセス処理を実行する（ステップ S95）。特別図柄プロセス処理では、RAM 507 の所定領域（遊技制御フラグ設定部など）に設けられた特図プロセスフラグの値をパチンコ遊技機 1 における遊技の進行状況に応じて更新し、第 1 特別図柄表示装置 4A や第 2 特別図柄表示装置 4B における表示動作の制御や特別可変入賞球装置 7 における大入賞口の開閉動作設定などを所定の手順で行うために、各種の処理が選択されて実行される。

【0280】

特別図柄プロセス処理に続いて、普通図柄プロセス処理が実行される（ステップ S96）。CPU 505 は、普通図柄プロセス処理を実行することにより、普通図柄表示器 20 における表示動作（例えばセグメント LED の点灯、消灯など）を制御して、普通図柄の可変表示や普通可変入賞球装置 6B における可動翼片の傾動動作設定などを可能にする。普通図柄プロセス処理を実行した後、CPU 505 は、例えばステップ S91 におけるスイッチ処理の実行結果などに基づき、入賞検出信号の入力に応じて賞球個数の設定などを行う賞球処理を実行する（ステップ S97）。賞球処理に続いて、メイン側通信制御処理を実行することにより、主基板 11 から演出制御基板 12 や払出制御基板 15 などのサブ側の制御基板に向けて制御コマンドを送信したり、払出制御基板 15 から伝送された制御コマンドを受信したりするための通信制御を行う（ステップ S98）。

【0281】

一例として、メイン側通信制御処理では、遊技制御バッファ設定部に設けられた送信コマンドバッファに含まれる払出用送信コマンドバッファの記憶データによって指定されたコマンド送信テーブルにおける設定に対応して、シリアル通信回路 511 が備える第 1 チャネル送受信回路に送信動作の指示を送ることなどにより、払出制御コマンドの伝送を可能にする。また、遊技制御バッファ設定部などに設けられた払出用受信コマンドバッファ

10

20

30

40

50

の記憶内容を確認して受信コマンドが格納されているか否かを判定し、格納されているときには、その受信コマンドを読み出す。なお、払出用受信コマンドバッファに対する受信コマンドの格納は、シリアル通信回路 511 にて第 1 チャネル送受信回路により払出通知コマンドとなる通信データを受信したことに対応して発生する第 1 チャネル受信割込みに基づいて実行される割込み処理により、行われるようすればよい。他の一例として、メイン側通信制御処理では、送信コマンドバッファに含まれる演出用送信コマンドバッファの記憶データによって指定されたコマンド送信テーブルにおける設定に対応して、シリアル通信回路 511 が備える第 2 チャネル送信回路に送信動作の指示を送ることなどにより、演出制御コマンドの伝送を可能にする。こうしたメイン側通信制御処理を実行した後には、割込み許可状態としてから、遊技制御用タイマ割込み処理を終了する。

10

【0282】

図 27 のステップ S50 や図 30 のステップ S94 にて実行される遊技用乱数更新処理では、例えば遊技制御カウンタ設定部が備えるランダムカウンタの所定領域における記憶データを更新することなどにより、大当たり種別決定用の乱数値 M R 2 を 1 加算すればよい。これにより、大当たり種別決定用の乱数値 M R 2 について、遊技用乱数更新処理が実行される毎に 1 ずつ加算するように更新する。また、遊技用乱数更新処理では、遊技用乱数となる乱数値 M R 1 ~ M R 5 を示す数値データのうち、乱数値 M R 3 ~ M R 5 を示す数値データを順次に更新対象とする乱数値に設定する。ここで、例えば乱数値 M R 3 ~ M R 5 については、加算値や加算判定値、最大判定値が定められてもよい。一例として、変動パターン種別決定用の乱数値 M R 3 に対応して、加算値の範囲が「0」~「7」、加算判定値が「8」、最大判定値が「242」に定められていればよい。変動パターン決定用の乱数値 M R 4 に対応して、加算値の範囲が「0」~「7」、加算判定値が「8」、最大判定値が「998」に定められていればよい。

20

【0283】

加算値は、1 回のタイマ割込みなどに対応して各乱数値に加算する値であり、その値は遊技用乱数更新処理が実行されるごとに異ならせることができればよい。例えば、加算値は、加算値決定用の乱数値となる数値データなどに基づいて求められるもので、一時的な変数として加算値を記憶するための領域が RAM507 などに設けられていればよい。加算判定値は、加算値決定用の乱数値との比較により、各乱数値に対応した加算値を取得するためには、加算値決定用の乱数値が各乱数値に対応した加算値の初期値として読み出された後、現在の加算値が加算判定値よりも小さくなつたと判定されるまで、現在の加算値から加算判定値を減算した値を、新たな加算値として更新していく。乱数判定値は、最終的に求められた加算値を加算したことによる更新後の各乱数値が取り得る値の範囲内であるかを判定するために用いられる値である。そして、更新後の各乱数値が対応する乱数判定値を超えていた場合には、更新後の乱数値から乱数判定値を減算した値が、新たな乱数値として設定される。なお、例えば乱数値 M R 2 を示す数値データは、遊技制御用マイクロコンピュータ 100 にてタイマ割込みが発生する毎に、1 ずつ加算するように更新されてもよい。

30

【0284】

遊技用乱数更新処理では、加算値決定用の乱数値を示す数値データを読み出し、その読み出しが更新対象となる乱数値ごとに定められた加算判定値未満であるか否かを判定する。そして、加算判定値未満であれば、読み出しが加算値に設定する。これに対して、加算判定値以上であれば、読み出しが加算判定値を減算した値を、加算値に設定する。その後、更新対象となる乱数値に加算値を加算して、加算後乱数値とする。このときには、加算後乱数値が、更新対象となる乱数値ごとに定められた最大判定値未満であるか否かを判定する。最大判定値未満であれば、加算後乱数値を更新後乱数値に設定する。これに対して、最大判定値以上であれば、加算後乱数値から最大判定値を減算した値を、更新後乱数値に設定する。こうして設定された更新後乱数値を、ランダムカウンタにて更新対象となる乱数値を格納する所定領域にセットすることで、乱数値の更新が完了する。

40

【0285】

50

図31は、特別図柄プロセス処理として、図30に示すステップS95にて実行される処理の一例を示すフローチャートである。この特別図柄プロセス処理において、CPU505は、まず、始動入賞判定処理を実行する(ステップS131)。図32は、ステップS131にて実行される始動入賞判定処理の一例を示すフローチャートである。

【0286】

図32に示す始動入賞判定処理を開始すると、CPU505は、まず、第1始動口スイッチ22Aにおける遊技球の検出状態をチェックする(ステップS201)。一例として、ステップS201の処理では、RAM507の所定領域(遊技制御バッファ設定部など)に設けられた所定のスイッチオンバッファにおける格納値をロードして、第1始動口スイッチ22Aと対応付けられたビット値が“0”であるか“1”であるかを特定する。このとき、チェックしたビット値が“0”であれば第1始動口スイッチ22Aは遊技球を検出しておらずオフ状態であることを示す一方、“1”であれば第1始動口スイッチ22Aは遊技球を検出したことによりオン状態であることを示す。他の一例として、ステップS201の処理では、例えばPIP510に含まれる入力ポートPI0といった所定ポートの入力状態を確認することにより、始動口スイッチ22Aから伝送される検出信号がオン状態であるか否かを特定する。このとき、検出信号がオフ状態であれば第1始動口スイッチ22Aは遊技球を検出しておらずオフ状態であることを示す一方、オン状態であれば第1始動口スイッチ22Aは遊技球を検出したことによりオン状態であることを示す。この場合、所定ポートの入力状態を複数回(例えば2回)繰り返し確認することにより、連続して検出信号がオン状態であるときに、第1始動口スイッチ22Aがオン状態であることが特定されてもよい。ステップS201の処理に続いて、所定の第1始動口入賞テーブルを選択して、使用テーブルにセットする(ステップS202)。

10

20

30

40

【0287】

第1始動口入賞テーブルは、第1保留記憶カウンタアドレスやハードラッチ乱数値レジスタ559Aのアドレス、第1特図保留記憶部アドレス、第1始動入賞指定コマンドテーブルアドレス、始動データ(第1)などを指定するテーブルデータから構成されている。第1保留記憶カウンタアドレスは、第1保留記憶カウンタに割り当てられたアドレスである。第1保留記憶カウンタは、RAM507の所定領域(遊技制御カウンタ設定部など)に設けられて第1特図保留記憶数をカウントする。ハードラッチ乱数値レジスタ559Aのアドレスは、図7(B)に示す内蔵レジスタエリアにおいてハードラッチ乱数値レジスタ559Aに割り当てられたアドレス(例えば先頭アドレス)である。第1特図保留記憶部アドレスは、第1特図保留記憶部に割り当てられたアドレス(例えば先頭アドレス)である。第1始動入賞指定コマンドテーブルアドレスは、ROM506に記憶される第1始動入賞指定コマンドテーブルのアドレス(例えば先頭アドレス)である。始動データ(第1)は、始動データ記憶部に記憶されて第1始動入賞口を遊技球が通過(進入)したことを示す「第1」の始動データである。ステップS202の処理では、ROM506における第1始動口入賞テーブルの記憶アドレス(先頭アドレス)を、所定のテーブルポインタに格納することで、第1始動口入賞テーブルを使用テーブルとして参照可能に設定すればよい。以下、各種のテーブルを選択して使用テーブルにセットする処理において、同様の設定が行われればよい。

30

【0288】

ステップS202の処理に続いて、ステップS201でのチェック結果に基づいて、第1始動口スイッチ22Aがオン状態であるか否かを判定する(ステップS203)。このとき、第1始動口スイッチ22Aがオン状態であれば(ステップS203; Yes)、所定の始動口通過時処理を実行する(ステップS204)。また、ステップS203にて第1始動口スイッチ22Aがオフ状態であると判定されたときや(ステップS203; No)、ステップS204にて始動口通過時処理を実行した後には、第2始動口スイッチ22Bにおける遊技球の検出状態をチェックする(ステップS205)。ステップS205の処理は、ステップS201の処理を第2始動口スイッチ22Bに適合させたものであればよい。続いて、所定の第2始動口入賞テーブルを選択して、使用テーブルにセットする(

40

50

ステップS206)。

【0289】

第2始動口入賞テーブルは、第2保留記憶カウンタアドレスやハードラッチ乱数値レジスタ559Bのアドレス、第2特図保留記憶部アドレス、第2始動入賞指定コマンドテーブルアドレス、始動データ(第2)などを指定するテーブルデータから構成されている。第2保留記憶カウンタアドレスは、第2保留記憶カウンタに割り当てられたアドレスである。第2保留記憶カウンタは、RAM507の所定領域(遊技制御カウンタ設定部など)に設けられて第2特図保留記憶数をカウントする。ハードラッチ乱数値レジスタ559Bのアドレスは、図7(B)に示す内蔵レジスタエリアにおいてハードラッチ乱数値レジスタ559Bに割り当てられたアドレスである。第2特図保留記憶部アドレスは、第2特図保留記憶部に割り当てられたアドレスである。第2始動入賞指定コマンドテーブルアドレスは、ROM506に記憶される第2始動入賞指定コマンドテーブルのアドレスである。始動データ(第2)は、始動データ記憶部に記憶されて第2始動入賞口を遊技球が通過(進入)したことを示す「第2」の始動データである。10

【0290】

また、ステップS205でのチェック結果に基づいて、第2始動口スイッチ22Bがオン状態であるか否かを判定する(ステップS207)。そして、第2始動口スイッチ22Bがオン状態であれば(ステップS207; Yes)、ステップS204と同様に始動口通過時処理を実行してから(ステップS208)、始動入賞判定処理を終了する。これに對して、ステップS207にて第2始動口スイッチ22Bがオフ状態であると判定されたときには、ステップS207の始動口通過時処理を実行せずに、始動入賞判定処理を終了する。20

【0291】

ステップS204やステップS208において実行される始動口通過時処理は、共通の処理ルーチンとして、予め用意されたユーザプログラム(ゲーム制御用の遊技制御処理プログラム)に含まれる制御コードにより実現される処理であればよい。この始動口通過時処理では、ステップS202の処理でセットされた第1始動口入賞テーブルを使用するか、ステップS206の処理でセットされた第2始動口入賞テーブルを使用するかに応じて、第1始動入賞口を遊技球が通過(进入)した場合に對応した各種処理と、第2始動入賞口を遊技球が通過(进入)した場合に對応した各種処理とのうち、いずれかを実行することができる。30

【0292】

図33は、始動口通過時処理として、図32のステップS204やステップS208にて実行される処理の一例を示すフローチャートである。この始動口通過時処理において、CPU505は、まず、遊技球が通過(进入)した始動入賞口に対応する保留記憶カウント値を読み出す(ステップS501)。すなわち、遊技球が第1始動入賞口を通過(进入)した場合には第1保留記憶カウント値を読み出す一方、遊技球が第2始動入賞口を通過(进入)した場合には第2保留記憶カウント値を読み出す。このときには、例えば図32に示すステップS202の処理でセットされた第1始動口入賞テーブルで指定される第1保留記憶カウンタアドレス、あるいは、ステップS206の処理でセットされた第2始動口入賞テーブルで指定される第2保留記憶カウンタアドレスに対応して、保留記憶カウント値の読み出元となるRAM507の記憶アドレスなどを特定できればよい。40

【0293】

続いて、ステップS501の処理における読み出しが、予め定められた上限値(例えば「4」など)以上であるか否かを判定する(ステップS502)。このとき、上限値未満であれば(ステップS502; No)、ステップS501の処理で読み出した保留記憶カウント値を1加算するように更新する(ステップS503)。また、遊技球が通過(进入)した始動入賞口に対応する特図保留記憶部における保留データの記憶位置を特定する(ステップS504)。すなわち、遊技球が第1始動入賞口を通過(进入)した場合には、第1特図保留記憶部における保留データの記憶位置を特定する一方、遊技球が第2始動入賞50

口を通過（進入）した場合には、第2特図保留記憶部における保留データの記憶位置を特定する。このときには、例えば図32に示すステップS202の処理でセットされた第1始動口入賞テーブルで指定される第1特図保留記憶部アドレス、あるいは、ステップS206の処理でセットされた第2始動口入賞テーブルで指定される第2特図保留記憶部アドレスに、ステップS501の処理などで読み出した保留記憶カウント値に対応するアドレス加算値を加算することなどにより、保留データの記憶位置となる第1特図保留記憶部や第2特図保留記憶部の記憶アドレスなどを特定できればよい。

【0294】

ステップS504の処理を実行した後には、特図表示結果決定用の乱数値MR1となる数値データの読み出元となる乱数値レジスタを特定する（ステップS505）。すなわち、遊技球が第1始動入賞口を通過（進入）した場合には、ハードラッヂ乱数値レジスタ559Aを数値データの読み出元とする一方、遊技球が第2始動入賞口を通過（進入）した場合には、ハードラッヂ乱数値レジスタ559Bを数値データの読み出元とする。このときには、例えば図32に示すステップS202の処理でセットされた第1始動口入賞テーブルで指定されるハードラッヂ乱数値レジスタ559Aのアドレス、あるいは、ステップS206の処理でセットされた第2始動口入賞テーブルで指定されるハードラッヂ乱数値レジスタ559Bのアドレスに対応して、数値データの読み出元となる乱数値レジスタのアドレスなどを特定できればよい。

【0295】

そして、ステップS505にて特定された乱数値レジスタを読み出すことなどにより、乱数値となる数値データを抽出する（ステップS506）。すなわち、ステップS505の処理でハードラッヂ乱数値レジスタ559Aが読み出元とされた場合には、乱数回路509Aが備えるハードラッヂ乱数値レジスタ559Aから、数値データを読み出して抽出する。その一方で、ステップS505の処理でハードラッヂ乱数値レジスタ559Bが読み出元とされた場合には、乱数回路509Aが備えるハードラッヂ乱数値レジスタ559Bから、数値データを読み出して抽出する。このときには、数値データが読み出されたハードラッヂ乱数値レジスタ559Aあるいはハードラッヂ乱数値レジスタ559Bに対応する乱数ラッヂフラグがオフ状態になる。すなわち、ステップS505の処理でハードラッヂ乱数値レジスタ559Aが読み出元とされた場合には、ステップS506の処理による数値データの読み出しによりハードラッヂフラグデータRL00HF、RL01HFのビット値が“1”から“0”へと更新され、ハードラッヂ乱数値レジスタ559Aと対応付けられた乱数ラッヂフラグがオフ状態となる。その一方で、ステップS505の処理でハードラッヂ乱数値レジスタ559Bが読み出元とされた場合には、ステップS506の処理による数値データの読み出しによりハードラッヂフラグデータRL02HF、RL03HFのビット値が“1”から“0”へと変更され、ハードラッヂ乱数値レジスタ559Bと対応付けられた乱数ラッヂフラグがオフ状態となる。また、ステップS505の処理では、RAM507の所定領域（遊技制御カウンタ設定部など）に設けられたランダムカウンタなどから、大当たり種別決定用の乱数値MR2を示す数値データを読み出して抽出する。こうして読み出された数値データに基づき、特図表示結果決定用の乱数値MR1を示す数値データや大当たり種別決定用の乱数値MR2を示す数値データが、保留データとして、ステップS504の処理で特定された特図保留記憶部の記憶位置に記憶される（ステップS507）。

【0296】

なお、ハードラッヂ乱数値レジスタ559Aやハードラッヂ乱数値レジスタ559Bから読み出された数値データは、そのまま特図表示結果決定用の乱数値MR1として第1特図保留記憶部や第2特図保留記憶部に記憶されてもよいし、所定の加工処理を施してから記憶されるようにしてもよい。一例として、乱数回路509から抽出された数値データは、CPU505が有する16ビットの汎用レジスタなどに一旦格納される。続いて、CPU505に内蔵されたリフレッシュレジスタの格納値であるリフレッシュレジスタ値を、加工用の乱数値となる数値データとして読み出す。このときには、汎用レジスタにおける

10

20

30

40

50

上位バイトにリフレッシュレジスタ値を加算する一方で、下位バイトはそのままにしておいてもよい。ここで、リフレッシュレジスタ値を加算することに代えて、減算、論理和、論理積といった、所定の演算処理を実行するようにしてもよい。あるいは、リフレッシュレジスタ値を汎用レジスタにおける下位バイトに加算などするようにしてもよい。また、乱数回路 509A などから抽出された数値データの上位バイトと下位バイトとを入れ替えて、汎用レジスタにおける上位バイトや下位バイトとして格納してもよい。さらに、汎用レジスタにおける上位バイトもしくは下位バイトにリフレッシュレジスタ値を加算などした後に、あるいは、汎用レジスタにおける上位バイトや下位バイトに加算などの演算処理を行うことなく、上位バイトと下位バイトとを入れ替えるようにしてもよい。乱数回路 509A などから抽出された数値データの上位バイトと下位バイトとのうち、特定のビットのデータを、他のビットのデータに入れ替えるようにしてもよい。この場合には、例えば乱数回路 509A におけるハードラッチ乱数値レジスタ 559A やハードラッチ乱数値レジスタ 559B と、汎用レジスタの上位バイトや下位バイトとを接続するバスにおいて、特定のビットのデータを他のビットのデータと入れ替えるように、配線をクロスさせるなどすればよい。その後、CPU 505 は、汎用レジスタの格納値と所定の論理値（例えば「FFF F H」など）とを論理積演算して、あるいは、汎用レジスタの格納値をそのまま出力して、RAM 507 の所定領域に格納することなどにより、16 ビットの乱数値 MR1 を示す数値データを設定すればよい。なお、例えば 14 ビットの乱数値を示す数値データを設定する場合などには、汎用レジスタの格納値と「7F7FH」とを論理積演算するなどして、14 ビット値を取得できるようにすればよい。また、論理積演算に代えて、論理和演算が実行されてもよい。このとき、乱数値 MR1 を示す数値データが格納される RAM 507 の領域は、例えば遊技制御カウンタ設定部に設けられたランダムカウンタなどに含まれていればよい。あるいは、第 1 特図保留記憶部や第 2 特図保留記憶部に汎用レジスタの格納値を出力して、乱数値 MR1 を示す保留データとしてもよい。

【0297】

また、汎用レジスタの格納値に基づき、加算値決定用の乱数値を示す数値データを設定してもよい。一例として、加算値決定用の乱数値を示す数値データが「0」～「7」の範囲の値をとる場合には、汎用レジスタの格納値と「C0C0H」などを論理積演算して、RAM 507 の所定領域に格納することなどにより、4 ビットの乱数値を示す数値データを設定すればよい。

【0298】

ステップ S507 の処理に続いて、演出制御基板 12 に対して始動入賞指定コマンドを送信するための設定が行われる（ステップ S508）。すなわち、遊技球が第 1 始動入賞口を通過（進入）した場合には、第 1 始動入賞指定コマンドの送信設定が行われる一方、遊技球が第 2 始動入賞口を通過（進入）した場合には、第 2 始動入賞指定コマンドの送信設定が行われる。このときには、例えば図 32 に示すステップ S202 の処理でセットされた第 1 始動入賞テーブルで指定される第 1 始動入賞指定コマンドテーブルアドレス、あるいは、ステップ S206 の処理でセットされた第 2 始動入賞テーブルで指定される第 2 始動入賞指定コマンドテーブルアドレスを、遊技制御バッファ設定部に設けられた送信コマンドバッファにおいて送信コマンドポインタが指定するバッファ領域にセットすればよい。こうして設定された始動入賞指定コマンドは、例えば特別図柄プロセス処理が終了した後に図 30 に示すステップ S98 のメイン側通信制御処理が実行されることなどにより、主基板 11 から演出制御基板 12 に対して伝送される。以下、各種の制御コマンドを演出制御基板 12 などのサブ側の制御基板に送信するための設定を行う処理において、同様の設定が行われればよい。

【0299】

ステップ S508 の処理を実行した後には、始動データを記憶する（ステップ S510）。すなわち、遊技球が第 1 始動入賞口を通過（進入）した場合には、第 1 始動入賞口への入賞に対応した「第 1」の始動データを、始動データ記憶部における空きエントリの先頭にセットする。その一方で、遊技球が第 2 始動入賞口を通過（進入）した場合には、第

2始動入賞口への入賞に対応した「第2」の始動データを、始動データ記憶部における空きエントリの先頭にセットする。そして、例えばROM506における保留記憶数通知コマンドテーブルの記憶アドレスを送信コマンドバッファにおいて送信コマンドポインタが指定するバッファ領域にセットすることなどにより、演出制御基板12に対して保留記憶数通知コマンドを送信するための設定を行ってから(ステップS511)、始動口通過時処理を終了する。

【0300】

また、ステップS502にて読み出しが上限値以上であると判定されたときには(ステップS502; Yes)、ハードラッチ乱数値レジスタ559A、559Bの読み出しにより乱数ラッチフラグをクリアしてから(ステップS512)、始動口通過時処理を終了する。ここで、ステップS512の処理では、遊技球が第1始動入賞口を通過(進入)した場合に対応して、ハードラッチ乱数値レジスタ559Aに格納された数値データを読み出す一方、遊技球が第2始動入賞口を通過(進入)した場合に対応して、ハードラッチ乱数値レジスタ559Bに格納された数値データを読み出す。このときには、ステップS505の処理と同様に、例えば図32に示すステップS202の処理でセットされた第1始動口入賞テーブルで指定されるハードラッチ乱数値レジスタ559Aアドレス、あるいは、ステップS206の処理でセットされた第2始動口入賞テーブルで指定されるハードラッチ乱数値レジスタ559Bアドレスに対応して、数値データの読み出元となる乱数値レジスタのアドレスなどを特定できればよい。

【0301】

第1始動入賞信号SS1や第2始動入賞信号SS2が、第1始動口スイッチ22Aや第2始動口スイッチ22BからCPU505などを介すことなく乱数回路509Aに入力される場合には、第1特図保留記憶部や第2特図保留記憶部における保留データの記憶数にかかわらず、第1始動入賞信号SS1や第2始動入賞信号SS2の入力に対応して、ハードラッチ乱数値レジスタ559Aやハードラッチ乱数値レジスタ559Bに乱数値となる数値データが格納されることになる。このときには、例えば図20(A)および(B)に示すハードラッチ選択レジスタRL0LSのビット番号[3]におけるビット値が“0”である場合に、数値データが格納されたハードラッチ乱数値レジスタに対応する乱数ラッチフラグがオン状態となり新たな数値データの格納が制限される。したがって、保留データの記憶数が上限値以上である場合に、ハードラッチ乱数値レジスタ559Aやハードラッチ乱数値レジスタ559Bに格納された数値データを読み出さずに放置すると、第1始動入賞口や第2始動入賞口を新たな遊技球が通過(进入)したときに、この遊技球の通過(进入)に対応した新たな数値データをハードラッチ乱数値レジスタ559Aやハードラッチ乱数値レジスタ559Bに取り込んで格納することができず、先に通過(进入)した遊技球に対応して格納された数値データが読み出されてしまい、正確な乱数値を取得できなくなることがある。そこで、保留データの記憶数が上限値に達している場合でも、ステップS512の処理を実行して乱数値レジスタの読み出しにより乱数ラッチフラグをクリアすることで、新たな遊技球の通過(进入)に対応して正確な乱数値となる数値データの取得が可能になる。なお、ステップS512の処理によりハードラッチ乱数値レジスタ559Aあるいはハードラッチ乱数値レジスタ559Bから読み出された数値データは、特図表示結果を「大当たり」とするか否かの判定処理などには使用せず、そのまま破棄(消去)すればよい。

【0302】

図31のステップS131にて以上のような始動口通過時処理を含んだ始動入賞判定処理が実行された後には、RAM507の所定領域(遊技制御フラグ設定部など)に設けられた特図プロセスフラグの値に応じて、ステップS140～ステップS150の処理のいずれかを選択して実行する。

【0303】

ステップS140の特別図柄通常処理は、特図プロセスフラグの値が“0”的ときに実行される。この特別図柄通常処理では、第1特図保留記憶部や第2特図保留記憶部に記憶

10

20

30

40

50

されている保留データの有無などに基づいて、第1特別図柄表示装置4Aや第2特別図柄表示装置4Bによる特図ゲームを開始するか否かの判定が行われる。また、特別図柄通常処理では、特図表示結果判定用の乱数値MR1を示す数値データに基づき、特別図柄や飾り図柄、色図柄などの可変表示結果を「大当たり」や「小当たり」とするか否かを、その可変表示結果が導出表示される以前に決定（事前決定）する。さらに、特別図柄通常処理では、特図ゲームにおける特別図柄の可変表示結果に対応して、第1特別図柄表示装置4Aや第2特別図柄表示装置4Bによる特図ゲームにおける確定特別図柄（大当たり図柄、小当たり図柄およびハズレ図柄のいずれか）が設定される。

【0304】

ステップS141の変動パターン設定処理は、特図プロセスフラグの値が“1”的ときに実行される。この変動パターン設定処理には、可変表示結果を「大当たり」や「小当たり」とするか否かの事前決定結果や、飾り図柄の可変表示状態をリーチ状態とするか否かのリーチ決定結果などに基づいて、変動パターン種別を複数種類のいずれかに決定する処理や、変動パターン種別の決定結果に対応して、変動パターンを複数種類のいずれかに決定する処理などが含まれている。10

【0305】

ステップS142の特別図柄変動処理は、特図プロセスフラグの値が“2”的ときに実行される。この特別図柄変動処理には、第1特別図柄表示装置4Aや第2特別図柄表示装置4Bにおいて特別図柄を変動させるための設定を行う処理や、その特別図柄が変動を開始してからの経過時間を計測する処理などが含まれている。例えば、ステップS142にて特別図柄変動処理が実行されるごとに、遊技制御タイマ設定部に設けられた特図変動タイマにおける値（特図変動タイマ値）を1減算あるいは1加算することにより、第1特別図柄表示装置4Aにおける第1特図を用いた特図ゲームであるか、第2特別図柄表示装置4Bにおける第2特図を用いた特図ゲームであるかに関わりなく、共通のタイマによって経過時間の測定が行われる。また、計測された経過時間が変動パターンに対応する特図変動時間に達したか否かの判定も行われる。このように、特別図柄変動処理は、第1特別図柄表示装置4Aにおける第1特図を用いた特図ゲームにおける特別図柄の変動や、第2特別図柄表示装置4Bにおける第2特図を用いた特図ゲームにおける特別図柄の変動を、共通の処理ルーチンによって制御する処理となっている。そして、特別図柄の変動を開始してからの経過時間が特図変動時間に達したときには、特図プロセスフラグの値を“3”に更新する。20

【0306】

ステップS143の特別図柄停止処理は、特図プロセスフラグの値が“3”的ときに実行される。この特別図柄停止処理には、第1特別図柄表示装置4Aや第2特別図柄表示装置4Bにて特別図柄の変動を停止させ、特別図柄の可変表示結果となる確定特別図柄を停止表示させるための設定を行う処理が含まれている。そして、遊技制御フラグ設定部に設けられた大当たりフラグと小当たりフラグのいずれかがオンとなっているか否かの判定などが行われ、大当たりフラグがオンである場合には特図プロセスフラグの値を“4”に更新し、小当たりフラグがオンである場合には特図プロセスフラグの値を“8”に更新する。また、大当たりフラグと小当たりフラグがいずれもオフである場合には、特図プロセスフラグの値を“0”に更新する。30

【0307】

ステップS144の大入賞口開放前処理は、特図プロセスフラグの値が“4”的ときに実行される。この大入賞口開放前処理には、可変表示結果が「大当たり」となったことなどに基づき、大当たり遊技状態においてラウンドの実行を開始して大入賞口を開放状態とするための設定を行う処理などが含まれている。このときには、例えば大入賞口開放回数最大値の設定に対応して、大入賞口を開放状態とする期間の上限を設定するようにしてもよい。一例として、大入賞口開放回数最大値が15ラウンド大当たり状態に対応した「15」に設定されている場合には、大入賞口を開放状態とする期間の上限を「29秒」に設定する。これに対して、大入賞口開放回数最大値が2ラウンド大当たり状態に対応した「2」に設4050

定されている場合には、大入賞口を開放状態とする期間の上限を「0.5秒」に設定する。

【0308】

ステップS145の大入賞口開放中処理は、特図プロセスフラグの値が“5”的ときに実行される。この大入賞口開放中処理には、大入賞口を開放状態としてからの経過時間を計測する処理や、その計測した経過時間やカウントスイッチ23によって検出された遊技球の個数などに基づいて、大入賞口を開放状態から閉鎖状態に戻すタイミングとなったか否かを判定する処理などが含まれている。大入賞口を閉鎖状態から開放状態へと変化させるときには、大入賞口専用のソレノイド82に対するソレノイド駆動信号の供給を開始させる処理などが実行されればよい。他方、大入賞口を閉鎖状態に戻すときには、大入賞口専用のソレノイド82に対するソレノイド駆動信号の供給を停止させる処理などが実行されればよい。10

【0309】

ステップS146の大入賞口開放後処理は、特図プロセスフラグの値が“6”的ときに実行される。この大入賞口開放後処理には、大入賞口を開放状態とするラウンドの実行回数が大入賞口開放回数最大値に達したか否かを判定する処理や、大入賞口開放回数最大値に達した場合に当り終了指定コマンドを送信するための設定を行う処理などが含まれている。

【0310】

ステップS147の大当たり終了処理は、特図プロセスフラグの値が“7”的ときに実行される。この大当たり終了処理には、画像表示装置5やスピーカ8L、8R、遊技効果ランプ9といった演出用の電気部品（演出装置）により、大当たり遊技状態の終了を報知する演出動作としてのエンディング演出が実行される期間に対応した待ち時間が経過するまで待機する処理や、その大当たり遊技状態の終了に対応した各種の設定を行う処理などが含まれている。20

【0311】

ステップS148の小当たり開放前処理は、特図プロセスフラグの値が“8”的ときに実行される。この小当たり開放前処理には、可変表示結果が「小当たり」となったことなどに基づき、小当たり遊技状態において可変入賞動作の実行を開始して大入賞口を開放状態とするための設定を行う処理などが含まれている。このときには、例えば可変表示結果が「小当たり」であることにより大入賞口開放回数最大値が「2」であることに対応して、大入賞口を開放状態とする期間の上限を「0.5秒」に設定すればよい。30

【0312】

ステップS149の小当たり開放中処理は、特図プロセスフラグの値が“9”的ときに実行される。この小当たり開放中処理には、大入賞口を開放状態としてからの経過時間を計測する処理や、その計測した経過時間などに基づいて、大入賞口を開放状態から閉鎖状態に戻すタイミングとなったか否かを判定する処理などが含まれている。

【0313】

ステップS150の小当たり終了処理は、特図プロセスフラグの値が“10”的ときに実行される。この小当たり終了処理には、画像表示装置5やスピーカ8L、8R、遊技効果ランプ9といった演出用の電気部品（演出装置）により、小当たり遊技状態の終了を報知する演出動作が実行される期間に対応した待ち時間が経過するまで待機する処理などが含まれている。ここで、小当たり遊技状態が終了するときには、確変フラグや時短フラグの状態を変更しないようにして、小当たり遊技状態となる以前のパチンコ遊技機1における遊技状態を継続させる。40

【0314】

図34は、特別図柄通常処理として、図31のステップS140にて実行される処理の一例を示すフローチャートである。この特別図柄通常処理において、CPU505は、まず、例えば始動データ記憶部に有効な始動データの記憶があるか否かを判定することにより、特図ゲームの保留記憶の有無を判定する（ステップS221）。ここで、始動データ

10

20

30

40

50

記憶部の先頭エントリに「第1」の始動データあるいは「第2」の始動データといった有効な始動データが記憶されていれば、特図ゲームの保留記憶があることを示している。なお、特図ゲームの保留記憶の有無を判定する手法は、始動データ記憶部の記憶内容をチェックするものに限定されない。例えば、遊技制御カウンタ設定部に格納された合計保留記憶カウント値が「0」以外の値であること、あるいは、第1保留記憶カウント値および第2保留記憶カウント値の少なくともいずれか一方が「0」以外の値であることに対応して、特図ゲームの保留記憶があることを特定できるようにもよい。

【0315】

ステップS221にて有効な始動データの記憶があることに対応して、特図ゲームの保留記憶があると判定されたときには(ステップS221; Yes)、始動データ記憶部から始動データを読み出す(ステップS222)。ここでは、始動データ記憶部にて保留番号「1」と関連付けて記憶されている始動データを読み出せばよい。10

【0316】

この実施の形態では、第1始動条件と第2始動条件とを区別することなく、先に成立した始動条件に対応する特図ゲームから順次に実行するものとして説明する。これに対して、例えば第1特図を用いた特図ゲームよりも、第2特図を用いた特図ゲームを優先して実行するようにしてもよい。この場合には、例えばステップS221の処理に代えて、第2保留記憶カウント値が「0」であるか否かを判定する。そして、第2保留記憶カウント値が「0」以外の値であれば、始動データ記憶部から「第2」の始動データが読み出された場合と同様の処理を実行すればよい。これに対して、第2保留記憶カウント値が「0」である場合には、第1保留記憶カウント値が「0」であるか否かを判定し、「0」以外の値であれば、始動データ記憶部から「第1」の始動データが読み出された場合と同様の処理を実行すればよい。このように、第1特図を用いた特図ゲームと第2特図を用いた特図ゲームのいずれか一方を他方より優先して実行する場合には、第1保留記憶カウント値や第2保留記憶カウント値に基づいて変動表示を開始させる特別図柄を決定することができるので、始動データ記憶部の構成は設けられなくてもよい。20

【0317】

あるいは、第1保留記憶カウント値と第2保留記憶カウント値とのうち、いずれの値が大きいかを判定し、カウント値が大きい方に対応する特別図柄を用いた特図ゲームを優先して実行するようにしてもよい。この場合には、第1保留記憶カウント値と第2保留記憶カウント値とを比較して、第1保留記憶カウント値の方が大きい場合には、始動データ記憶部から「第1」の始動データが読み出された場合と同様の処理を実行する一方で、第2保留記憶カウント値の方が大きい場合には、始動データ記憶部から「第2」の始動データが読み出された場合と同様の処理を実行すればよい。また、第1保留記憶カウント値と第2保留記憶カウント値とが一致した場合には、第1特図を用いた特図ゲームを優先して実行してもよいし、第2特図を用いた特図ゲームを優先して実行してもよい。このように、保留記憶カウント値が多い方に対応する特別図柄を用いた特図ゲームを優先して実行することで、無効な始動入賞の発生を低減することができる。30

【0318】

ステップS222の処理を実行した後には、始動データ記憶部にて保留番号「1」より下位のエントリ(例えば保留番号「2」~「8」に対応するエントリ)に記憶された始動データの記憶内容を、1エントリずつ上位にシフトさせる(ステップS223)。そして、ステップS222にて読み出した始動データの内容が「第1」と「第2」のいずれであるかを判定する(ステップS224)。40

【0319】

ステップS224にて始動データの内容が「第1」であると判定された場合には(ステップS224; 第1)、第1特別図柄表示装置4Aによる第1特図を用いた特図ゲームを開始する第1開始条件が成立したことに対応して、遊技制御バッファ設定部に記憶される変動特図指定バッファ値を「1」に設定する(ステップS225)。他方、ステップS224にて始動データの内容が「第2」であると判定された場合には(ステップS224; 第2)、50

第2)、第2特別図柄表示装置4Bによる第2特図を用いた特図ゲームを開始する第2開始条件が成立したことに対応して、変動特図指定バッファ値を「2」に設定する(ステップS226)。

【0320】

ステップS225、S226の処理のいずれかを実行した後には、ステップS222にて読み出した始動データに応じた特図保留記憶部から、保留データを読み出す(ステップS227)。例えば、始動データが「第1」である場合には、第1特図保留記憶部にて保留番号「1」と関連付けて記憶されている保留データとして、特図表示結果決定用の乱数値MR1を示す数値データと、大当たり種別決定用の乱数値MR2を示す数値データとを、それぞれ読み出す。これに対して、始動データが「第2」である場合には、第2特図保留記憶部にて保留番号「1」と関連付けて記憶されている保留データとして、特図表示結果決定用の乱数値MR1を示す数値データと、大当たり種別決定用の乱数値MR2を示す数値データとを、それぞれ読み出す。10

【0321】

ステップS227の処理に続いて、始動データに応じた保留記憶数カウント値を1減算するように更新するとともに、始動データに応じた特図保留記憶部にて保留番号「1」より下位のエントリ(例えば保留番号「2」~「4」に対応するエントリ)に記憶された保留データの記憶内容を、1エントリずつ上位にシフトさせる(ステップS228)。例えば、始動データが「第1」である場合には、第1保留記憶カウント値を1減算するとともに、第1特図保留記憶部における保留データの記憶内容を、1エントリずつ上位にシフトさせる。これに対して、始動データが「第2」である場合には、第2保留記憶カウント値を1減算するとともに、第2特図保留記憶部における保留データの記憶内容を、1エントリずつ上位にシフトさせる。20

【0322】

この後、可変表示結果を「大当たり」とするか否かや「小当たり」とするか否かを決定するための使用テーブルとして、始動データに応じた特図表示結果決定テーブルを選択してセットする(ステップS229)。例えば、始動データが「第1」であれば第1特図表示結果決定テーブルを使用テーブルとしてセットする一方で、始動データが「第2」であれば第2特図表示結果決定テーブルを使用テーブルとしてセットする。CPU505は、こうしてセットされた特図表示結果決定テーブルを参照することにより、ステップS227にて読み出された保留データに含まれる特図表示結果決定用の乱数値MR1を示す数値データに基づいて、特図表示結果を複数種類のいずれかに決定する(ステップS230)。30

【0323】

第1特図表示結果決定テーブルや第2特図表示結果決定テーブルでは、特図表示結果決定用の乱数値MR1と比較される数値(決定値)が、特図表示結果を「大当たり」と「小当たり」と「ハズレ」のいずれとするかの決定結果に、割り当てられていればよい。図35(A)は、ステップS230の処理による特図表示結果の決定例を示している。このように、特図表示結果を「大当たり」、「小当たり」、「ハズレ」のいずれとするかが、特図表示結果決定用の乱数値MR1を示す数値データや特図表示結果決定テーブルを用いて、所定割合で決定されればよい。図35(A)に示す決定例では、確変状態における確変制御の有無に応じて、特図表示結果を「大当たり」とするか否かの決定割合を異ならせている。CPU505は、RAM507の所定領域(遊戯制御フラグ設定部など)に設けられた確変フラグがオンである場合に、確変制御が行われていると判定すればよい。40

【0324】

図35(A)に示すように、確変状態にて確変制御が行われているときには、通常状態や時短状態にて確変制御が行われていないときよりも高い割合で、特図表示結果が「大当たり」に決定される。したがって、例えば図31に示すステップS147の大当たり終了処理により、大当たり種別が「確変」または「突確」であった場合に対応して確変フラグがオン状態にセットされたことなどに基づいて、確変制御が行われる確変状態であるときには、通常状態や時短状態にて確変制御が行われていないときよりも、特図表示結果が「大当たり」50

」になりやすく、大当たり遊技状態になりやすい。また、図35(A)に示す決定例では、変動特図が第1特図である場合に、所定割合で特図表示結果が「小当たり」に決定される。一方、変動特図が第2特図である場合には、特図表示結果が「小当たり」に決定されることがない。変動特図は、始動データにより「第1」であるか「第2」であるかを特定できればよい。

【0325】

遊技状態が確変状態や時短状態であるときには、高開放制御が行われることにより、第2始動入賞口を遊技球が通過(進入)しやすい有利開放態様で、普通可変入賞装置6Bを第1可変状態(開放状態または拡大開放状態)と第2可変状態(閉鎖状態または通常開放状態)とに変化させことがある。こうした高開放制御が行われているときには、第2始動入賞口を遊技球が通過(進入)したことに基づいて特図表示結果が「小当たり」に決定されないように制限することで、遊技の間延びによる遊技興趣の低下を防止できる。なお、変動特図が第2特図である場合には、変動特図が第1特図である場合よりも低い割合で、特図表示結果が「小当たり」に決定されることがあつてもよい。10

【0326】

その後、CPU505は、ステップS230の処理により決定された特図表示結果が「大当たり」であるか否かを判定する(ステップS231)。このとき、「大当たり」ではないと判定された場合には(ステップS231; No)、その特図表示結果が「小当たり」であるか否かを判定する(ステップS232)。そして、「小当たり」であると判定されたときには(ステップS232; Yes)、遊技制御フラグ設定部に設けられた小当たりフラグをオン状態にセットする(ステップS233)。20

【0327】

ステップS231にて「大当たり」であると判定された場合には(ステップS231; Yes)、遊技制御フラグ設定部に設けられた大当たりフラグをオン状態にセットする(ステップS234)。このときには、大当たり種別を複数種類のいずれかに決定するための使用テーブルとして所定の大当たり種別決定テーブルを選択してセットする(ステップS235)。CPU505は、こうしてセットされた大当たり種別決定テーブルを参照することにより、ステップS227にて読み出された保留データに含まれる大当たり種別決定用の乱数値MR2を示す数値データに基づいて、大当たり種別を「非確変」、「確変」、「突確」といった複数種類のうち、いずれかに決定する(ステップS236)。30

【0328】

図35(B)は、ステップS236の処理による大当たり種別の決定例を示している。この決定例では、変動特図が第1特図であるか第2特図であるかに応じて、大当たり種別の決定割合を異ならせている。より具体的に、変動特図が第1特図である場合に、所定割合で大当たり種別が「突確」に決定される。一方、変動特図が第2特図である場合には、大当たり種別が「突確」には決定されない。すなわち、大当たり種別が「突確」に決定されるのは、変動特図が第1特図のときだけになる。このように、特図ゲームにて可変表示される特別図柄に応じて、異なる大当たり種別に決定されてもよい。また、大当たり種別が「確変」に決定される割合は、変動特図が第1特図のときよりも、変動特図が第2特図のときに高くなる。このように、特図ゲームにて可変表示される特別図柄に応じて異なる割合で、所定の大当たり種別に決定されてもよい。40

【0329】

遊技状態が確変状態や時短状態であるときには、高開放制御が行われることにより、第2始動入賞口を遊技球が通過(進入)しやすい有利開放態様で、普通可変入賞装置6Bを第1可変状態(開放状態または拡大開放状態)と第2可変状態(閉鎖状態または通常開放状態)とに変化せがある。こうした高開放制御が行われているときに、第2始動入賞口を遊技球が通過(進入)したことに基づいて特図表示結果が「大当たり」に決定された場合には、大当たり種別が「突確」に決定されないように制限することで、遊技の間延びによる遊技興趣の低下を防止できる。なお、変動特図が第2特図である場合には、変動特図が第1特図である場合よりも低い割合で、大当たり種別が「突確」に決定されることがあ50

つてもよい。

【0330】

こうしてステップS236にて決定された大当り種別に対応して、例えば遊技制御バッファ設定部に設けられた大当り種別バッファの格納値である大当り種別バッファ値を設定することにより、ステップS236の処理で決定された大当り種別を記憶する（ステップS237）。一例として、大当り種別が「非確変」であれば大当り種別バッファ値を「0」とし、「確変」であれば「1」とし、「突確」であれば「2」とすればよい。

【0331】

ステップS232にて「小当り」ではないと判定された場合や（ステップS232；N0）、ステップS233、S237の処理のいずれかを実行した後には、大当り遊技状態や小当り遊技状態に制御するか否かの事前決定結果、さらには、大当り遊技状態とする場合における大当り種別の決定結果に対応して、確定特別図柄を設定する（ステップS238）。一例として、ステップS232にて特図表示結果が「小当り」ではないと判定された場合には、特図表示結果を「ハズレ」とする旨の事前決定結果に対応して、ハズレ図柄となる「-」を示す記号の特別図柄を、確定特別図柄に設定する。その一方で、ステップS232にて特図表示結果が「小当り」であると判定された場合には、特図表示結果を「小当り」とする旨の事前決定結果に対応して、小当り図柄となる「5」を示す数字の特別図柄を、確定特別図柄に設定する。また、ステップS231にて特図表示結果が「大当り」であると判定された場合には、ステップS236における大当り種別の決定結果に応じて、大当り図柄となる「1」、「3」、「7」を示す数字の特別図柄のうち、いずれかを確定特別図柄に設定する。すなわち、大当り種別を「非確変」とする決定結果に応じて、非確変大当り図柄となる「3」の数字を示す特別図柄を、確定特別図柄に設定する。また、大当り種別を「確変」とする決定結果に応じて、確変大当り図柄となる「7」の数字を示す特別図柄を、確定特別図柄に設定する。大当り種別を「突確」とする決定結果に応じて、突確大当り図柄「1」の数字を示す特別図柄を、確定特別図柄に設定する。

【0332】

ステップS238にて確定特別図柄を設定した後には、特図プロセスフラグの値を変動パターン設定処理に対応した値である“1”に更新してから（ステップS239）、特別図柄通常処理を終了する。また、ステップS221にて有効な始動データの記憶がないことに対応して、特図ゲームの保留記憶がないと判定された場合には（ステップS221；N0）、所定のデモ表示設定を行ってから（ステップS240）、特別図柄通常処理を終了する。ステップS240におけるデモ表示設定では、例えば画像表示装置5において所定の演出画像を表示することなどによるデモンストレーション表示（デモ画面表示）を指定する客待ちデモ指定コマンドが、主基板11から演出制御基板12に対して送信済みであるか否かを判定する。このとき、送信済みであれば、そのままデモ表示設定を終了する。これに対して、未送信であれば、例えばROM506における客待ちデモ指定コマンドテーブルの記憶アドレスを送信コマンドバッファにセットすることなどにより、客待ちデモ指定コマンドの送信設定を行う。

【0333】

図36（A）は、変動パターン設定処理として、図31のステップS141にて実行される処理の一例を示すフローチャートである。この変動パターン設定処理において、CPU505は、まず、大当りフラグがオンであるか否かを判定する（ステップS261）。そして、大当りフラグがオンである場合には（ステップS261；Yes）、特図表示結果が「大当り」となる大当り時に対応した変動パターンを決定する（ステップS262）。

【0334】

ステップS261にて大当りフラグがオフである場合には、小当りフラグがオンであるか否かを判定する（ステップS263）。そして、小当りフラグがオンである場合には（ステップS263；Yes）、特図表示結果が「小当り」となる小当り時に対応した変動パターンを決定する（ステップS264）。一方、小当りフラグがオフである場合には（

10

20

30

40

50

ステップ S 2 6 3 ; N o) 、特図表示結果が「ハズレ」となるハズレ時に対応した変動パターンを決定する(ステップ S 2 6 5)。

【 0 3 3 5 】

図 3 6 (B) は、この実施の形態における変動パターンを示している。この実施の形態では、可変表示結果(特図表示結果)が「ハズレ」となる場合のうち、飾り図柄の可変表示態様がリーチ態様にはならない「非リーチ」である場合とリーチ態様になる「リーチ」である場合のそれぞれに対応して、また、可変表示結果(特図表示結果)が「大当たり」や「小当たり」となる場合などに対応して、複数の変動パターンが予め用意されている。

【 0 3 3 6 】

ステップ S 2 6 2 、 S 2 6 4 、 S 2 6 5 の処理では、変動パターン種別を決定してから変動パターンを決定してもよい。変動パターン種別を決定するときには、例えば遊技制御カウンタ設定部に設けられたランダムカウンタなどから、変動パターン種別決定用の乱数値 M R 3 を抽出する。そして、予め用意された変動パターン種別決定用テーブルを参照することにより、抽出した変動パターン種別決定用の乱数値 M R 3 に基づき、変動パターン種別を複数種類のいずれかに決定する。変動パターン種別決定用テーブルでは、変動パターン種別決定用の乱数値 M R 4 と比較される数値(決定値)が、予め定められた複数の変動パターン種別のいずれかに割り当てられている。各変動パターン種別に対する決定値の割当では、例えば可変表示結果が「大当たり」となる場合の大当たり種別に応じて異なってもよい。また、大当たり種別に応じて異なる変動パターン種別に対して一部または全部の決定値が割り当てられてもよい。加えて、各変動パターン種別に対する決定値の割当では、例えば可変表示結果が「ハズレ」となる場合の特図保留記憶数(第 1 特図保留記憶数、第 2 特図保留記憶数または合計保留記憶数のいずれか)や時短制御の有無に応じて異なってもよい。また、特図保留記憶数や時短制御の有無に応じて異なる変動パターン種別に対して一部または全部の決定値が割り当てられてもよい。

10

20

【 0 3 3 7 】

ステップ S 2 6 2 、 S 2 6 4 、 S 2 6 5 の処理では、変動パターン種別を決定した後に、あるいは、変動パターン種別の決定を行うことなく、変動パターンを決定すればよい。変動パターンを決定するときには、例えば遊技制御カウンタ設定部に設けられたランダムカウンタなどから、変動パターン決定用の乱数値 M R 4 を抽出する。そして、予め用意された変動パターン決定用テーブルを参照することにより、抽出した変動パターン決定用の乱数値 M R 4 に基づき、使用パターンとなる変動パターンを複数種類のいずれかに決定する。変動パターン決定用テーブルでは、変動パターン決定用の乱数値 M R 4 と比較される数値(決定値)が、予め定められた複数の変動パターンのいずれかに割り当てられている。各変動パターンに対する決定値の割当では、例えば可変表示結果の決定結果または変動パターン種別の決定結果などに応じて異なっていればよい。なお、変動パターン種別の決定を行うことなく変動パターンを決定する場合には、可変表示結果が「大当たり」となる場合の大当たり種別や、可変表示結果が「ハズレ」となる場合の特図保留記憶数(第 1 特図保留記憶数、第 2 特図保留記憶数または合計保留記憶数のいずれか)や時短制御の有無などに応じて、各変動パターンに対する決定値の割当を異ならせてよい。

30

【 0 3 3 8 】

40

ステップ S 2 6 2 、 S 2 6 4 、 S 2 6 5 の処理のいずれかを実行した後には、特別図柄の可変表示時間である特図変動時間を設定する(ステップ S 2 6 6)。特別図柄の可変表示時間となる特図変動時間は、特図ゲームにおいて特別図柄の変動を開始してから可変表示結果(特図表示結果)となる確定特別図柄が導出表示されるまでの所要時間である。特図変動時間は、図 3 6 (B) に示すように、予め用意された複数の変動パターンに対応して、予め定められている。C P U 5 0 5 は、特図変動時間を設定することにより、特別図柄や飾り図柄の可変表示結果が導出されるタイミングを設定できる。

【 0 3 3 9 】

ステップ S 2 6 6 の処理に続いて、第 1 特別図柄表示装置 4 A における第 1 特図を用いた特図ゲームと、第 2 特別図柄表示装置 4 B における第 2 特図を用いた特図ゲームのうち

50

、開始条件が成立したいすれかの特図ゲームを開始させるように、特別図柄の変動を開始させるための設定を行う（ステップS267）。一例として、始動データにより特定される変動特図が「第1」であれば、第1特別図柄表示装置4Aにおける第1特図の表示を更新させる駆動信号を送信するための設定を行う。一方、始動データにより特定される変動特図が「第2」であれば、第2特別図柄表示装置4Bにおける第2特図の表示を更新させる駆動信号を送信するための設定を行う。

【0340】

ステップS267の処理を実行した後には、特別図柄の変動開始時におけるコマンドの送信設定が行われる（ステップS268）。例えば、始動データにより特定される変動特図が「第1」である場合に、CPU103は、主基板11から演出制御基板12に対して第1変動開始コマンド、変動パターン指定コマンド、可変表示結果通知コマンド、第1保留記憶数通知コマンドを順次に送信するために、予め用意された第1変動開始用コマンドテーブルのROM506における記憶アドレス（先頭アドレス）を指定する。他方、始動データにより特定される変動特図が「第2」である場合に、CPU505は、主基板11から演出制御基板12に対して第2変動開始コマンド、変動パターン指定コマンド、可変表示結果通知コマンド、第2保留記憶数通知コマンドを順次に送信するために、予め用意された第2変動開始用コマンドテーブルのROM506における記憶アドレスを指定する。

10

【0341】

第1変動開始コマンドや第2変動開始コマンドは、第1特別図柄表示装置4Aにおける第1特図を用いた特図ゲームにおける変動開始や、第2特別図柄表示装置4Bにおける第2特図を用いた特図ゲームにおける変動開始を、指定する演出制御コマンドである。変動パターン指定コマンドは、特図ゲームにおける特別図柄の可変表示に対応して画像表示装置5における「左」、「中」、「右」の各飾り図柄表示部5L、5C、5Rで可変表示される飾り図柄などの変動パターンを指定する演出制御コマンドである。可変表示結果通知コマンドは、特別図柄や飾り図柄などの可変表示結果を指定する演出制御コマンドである。第1保留記憶数通知コマンドや第2保留記憶数通知コマンドは、第1特図保留記憶数や第2特図保留記憶数を通知する演出制御コマンドである。

20

【0342】

ステップS268の処理を実行した後には、特図プロセスフラグの値を“2”に更新してから（ステップS269）、変動パターン設定処理を終了する。ステップS269にて特図プロセスフラグの値が“2”に更新されることにより、次のタイミング割込みが発生したときには、図31に示すステップS142の特別図柄変動処理が実行される。

30

【0343】

図37は、特別図柄停止処理として、図31のステップS143にて実行される処理の一例を示すフローチャートである。この特別図柄停止処理において、CPU505は、まず、大当たりフラグがオンであるか否かを判定する（ステップS281）。このとき、大当たりフラグがオンであれば（ステップS281；Yes）、大当たり開始時演出待ち時間を設定する（ステップS282）。例えば、ステップS282の処理では、大当たり開始時演出待ち時間に対応して予め定められたタイマ初期値が、遊技制御タイマ設定部に設けられた遊技制御プロセスタイマにセットされればよい。

40

【0344】

ステップS282の処理に続いて、当たり開始指定コマンドを主基板11から演出制御基板12に対して送信するための設定を行う（ステップS283）。例えば、ステップS283の処理では、当たり開始指定コマンドを送信するために予め用意された当たり開始指定コマンドテーブルのROM506における記憶アドレスを示す設定データが、送信コマンドバッファに格納されればよい。その後、大当たりフラグをクリアしてオフ状態とする（ステップS284）。また、確変状態や時短状態を終了するための設定を行う（ステップS285）。例えば、ステップS285では、確変フラグや時短フラグをクリアしてオフ状態とする処理や、確変状態や時短状態における特図ゲームの実行回数をカウントするための

50

特図変動回数カウンタをクリアする処理などが実行されればよい。そして、特別図柄プロセスフラグの値を大入賞口開放前処理に対応した値である“4”に更新してから（ステップS286）、特別図柄停止処理を終了する。

【0345】

ステップS281にて大当りフラグがオフである場合には（ステップS281；No）、小当りフラグがオンであるか否かを判定する（ステップS287）。このとき、小当りフラグがオンであれば（ステップS287；Yes）、小当り開始時演出待ち時間を設定する（ステップS288）。例えば、ステップS288の処理では、小当り開始時演出待ち時間に対応して予め定められたタイマ初期値が、遊技制御プロセスタイマにセットされればよい。

10

【0346】

ステップS288の処理に続いて、ステップS283の処理と同様に、当り開始指定コマンドを主基板11から演出制御基板12に対して送信するための設定を行う（ステップS289）。その後、小当りフラグをクリアしてオフ状態とする（ステップS290）。そして、特図プロセスフラグの値を小当り開放前処理に対応した値である“8”に更新する（ステップS291）。

【0347】

また、ステップS287にて小当りフラグがオフである場合には（ステップS287；No）、特図プロセスフラグの値を特別図柄通常処理に対応した値である“0”に更新する（ステップS292）。ステップS291、S292の処理のいずれかを実行した後には、確変状態や時短状態を終了させるか否かの判定を行う（ステップS293）。例えば、ステップS293の処理では、特図変動回数カウンタの値（特図変動回数カウント値）を、例えは1減算または1加算するなどして更新し、更新後の特図変動回数カウント値が所定の特別遊技状態終了判定値と合致するか否かの判定が行われる。このとき、特別遊技状態終了判定値と合致すれば、確変フラグや時短フラグをクリアしてオフ状態とすることにより、確変状態や時短状態を終了して通常状態に制御すればよい。他方、特別遊技状態終了判定値と合致しなければ、確変フラグや時短フラグの状態を維持して、ステップS293の処理を終了すればよい。こうした確変状態や時短状態の終了判定を実行した後には、特別図柄停止処理が終了する。なお、特図変動回数カウント値に基づく終了判定は、時短状態である場合のみ行うようにして、確変状態については、次に可変表示結果が「大当り」となるまで継続されるようにしてもよい。あるいは、例えは遊技制御カウンタ設定部に設けられたランダムカウンタから、確変状態終了判定用の乱数値を示す数値データを抽出し、予めROM506などに格納された確変状態終了判定テーブルを参照することにより、確変状態を終了するか否かの判定を行うようにしてもよい。

20

【0348】

次に、演出制御基板12における動作を説明する。演出制御基板12では、電源基板等から電源電圧の供給を受けると、演出制御用マイクロコンピュータ120のCPUが起動し、図38のフローチャートに示すような演出制御メイン処理を実行する。なお、演出制御用マイクロコンピュータ120においても、電源投入時やシステムリセット時には、CPUによりセキュリティチェック処理が実行され、演出制御用マイクロコンピュータ120がセキュリティモードとなるようにしてもよい。この場合には、セキュリティチェック処理にてROMに不正な変更が加えられていないと判定された後、セキュリティ時間が経過してから、演出制御メイン処理の実行が開始されるユーザモードへと移行すればよい。図38に示す演出制御メイン処理を開始すると、演出制御用マイクロコンピュータ120のCPUは、まず、所定の初期化処理を実行して（ステップS401）、演出制御用マイクロコンピュータ120に内蔵又は外付けされたRAMのクリアや各種初期値の設定、また演出制御用マイクロコンピュータ120に内蔵等されたタイマ回路のレジスタ設定等を行う。

30

【0349】

その後、演出用乱数更新処理が実行され（ステップS402）、演出制御に用いる各種

40

50

の乱数値として、演出制御用マイクロコンピュータ120のRAMなどに設けられたランダムカウンタによってカウントされる乱数値を示す数値データを、ソフトウェアにより更新する。続いて、タイマ割込みフラグがオンとなっているか否かの判定を行う（ステップS403）。タイマ割込みフラグは、例えば演出制御用マイクロコンピュータ120におけるタイマ回路のレジスタ設定に基づき、所定時間（例えば2ミリ秒）が経過するごとにオン状態にセットされる。

【0350】

また、演出制御基板12の側では、所定時間が経過するごとに発生するタイマ割込みとは別に、主基板11から演出制御コマンドを受信するための割込みが発生する。この割込みは、例えば演出制御用マイクロコンピュータ120が備えるシリアル通信回路における受信データフルにより発生する割込みであればよい。あるいは、主基板11と演出制御基板12との間に演出制御INT信号を伝送するための信号線を配線した場合には、演出制御INT信号がオン状態となることによる割込みが発生するようにしてよい。こうした割込み発生に応答して、演出制御用マイクロコンピュータ120のCPUは、自動的に割込み禁止に設定するが、自動的に割込み禁止状態にならないCPUを用いている場合には、割込み禁止命令（DI命令）を発行することが望ましい。演出制御用マイクロコンピュータ120のCPUは、受信データフルによる割込み、あるいは、演出制御INT信号がオン状態となることによる割込みに対応して、例えば所定のコマンド受信割込み処理を実行する。このコマンド受信割込み処理では、演出制御用マイクロコンピュータ120のシリアル通信回路に対応して設けられた通信データレジスタなどに格納された通信データを取り込む。あるいは、コマンド受信割込み処理では、演出制御用マイクロコンピュータ120が備えるPIP等に含まれる入力ポートのうちで、中継基板18を介して主基板11から伝送された制御信号を受信する所定の入力ポートより、演出制御コマンドとなる制御信号を取り込むようにしてもよい。このとき取り込まれた演出制御コマンドは、例えば演出制御用マイクロコンピュータ120のRAMなどに設けられた演出制御コマンド受信用バッファに格納する。一例として、演出制御コマンドが2バイト構成である場合には、1バイト目（MODE）と2バイト目（EXT）を順次に受信して演出制御コマンド受信用バッファに格納する。その後、演出制御用マイクロコンピュータ120のCPUは、割込み許可に設定してから、コマンド受信割込み処理を終了する。

【0351】

ステップS403にてタイマ割込みフラグがオフであれば（ステップS403；No）、ステップS402の処理に戻る。他方、ステップS403にてタイマ割込みフラグがオンである場合には（ステップS403；Yes）、タイマ割込みフラグをクリアしてオフ状態にするとともに（ステップS404）、コマンド解析処理を実行する（ステップS405）。ステップS405にて実行されるコマンド解析処理では、例えば主基板11の遊技制御用マイクロコンピュータ100から送信されて演出制御コマンド受信用バッファに格納されている各種の演出制御コマンドを読み出した後に、その読み出された演出制御コマンドに対応した設定や制御などが行われる。

【0352】

ステップS405にてコマンド解析処理を実行した後には、演出制御プロセス処理を実行する（ステップS406）。この演出制御プロセス処理では、例えば画像表示装置5の表示領域における演出画像の表示動作、スピーカ8L、8Rからの音声出力動作、遊技効果ランプ9や装飾用LEDにおける点灯動作といった、演出用の電気部品（演出装置）を用いた演出動作の制御内容について、主基板11から送信された演出制御コマンド等に応じた判定や決定、設定などが行われる。

【0353】

図39は、演出制御プロセス処理として、図38のステップS406にて実行される処理の一例を示すフローチャートである。図39に示す演出制御プロセス処理において、演出制御用マイクロコンピュータ120のCPUは、例えば演出制御用マイクロコンピュータ120のRAM等に設けられた演出プロセスフラグの値に応じて、以下のようなステッ

10

20

30

40

50

PS160～ステップS166の処理のいずれかを選択して実行する。

【0354】

ステップS160の飾り図柄変動開始待ち処理は、演出プロセスフラグの値が“0”的ときに実行される処理である。この飾り図柄変動開始待ち処理には、主基板11から伝送される変動開始コマンドとして、第1変動開始コマンドと第2変動開始コマンドのいずれかを受信したか否かに応じて、画像表示装置5の表示領域に設けられた「左」、「中」、「右」の各飾り図柄表示部5L、5C、5Rにおける飾り図柄の可変表示や、色図柄表示部における色図柄の可変表示を、開始するか否かの判定を行う処理などが含まれている。このとき、可変表示を開始すると判定されれば、演出プロセスフラグの値が“1”に更新される。

10

【0355】

ステップS161の飾り図柄変動設定処理は、演出プロセスフラグの値が“1”的ときに実行される処理である。この飾り図柄変動設定処理には、第1特別図柄表示装置4Aによる第1特図を用いた特図ゲームの開始や第2特別図柄表示装置4Bによる第2特図を用いた特図ゲームの開始に対応して、飾り図柄や色図柄の可変表示を含めた各種の演出動作を行うために、変動パターンや可変表示結果などに応じた最終停止図柄となる確定飾り図柄や仮停止図柄、予告演出の有無等を決定し、その決定結果に応じて、予め用意された複数種類の演出制御パターンのいずれかを、使用パターンとして選択して設定する処理などが含まれている。こうした決定や設定などが行われた後には、演出プロセスフラグの値が“2”に更新される。

20

【0356】

ステップS162の飾り図柄変動中処理は、演出プロセスフラグの値が“2”的ときに実行される処理である。この飾り図柄変動中処理には、例えば演出制御用マイクロコンピュータ120のRAM等に設けられた演出制御プロセスタイマの値（演出制御プロセスタイマ値）などに対応して、使用パターンとなる演出制御パターンなどから各種の制御データを読み出して、飾り図柄の可変表示中における各種の演出制御を行うための処理が含まれている。そして、例えば演出制御プロセスタイマ値が所定の可変表示終了値（例えば「0」）となったこと、あるいは、主基板11から伝送される飾り図柄停止コマンドを受信したことなどに対応して、飾り図柄の可変表示結果となる最終停止図柄としての確定飾り図柄を完全停止表示させる。演出制御プロセスタイマ値が可変表示終了値となったことに対応して確定飾り図柄を完全停止表示させるようにすれば、変動パターン指定コマンドにより指定された変動パターンに対応する可変表示時間が経過したときに、主基板11からの演出制御コマンドによらなくとも、演出制御基板12の側で自律的に確定飾り図柄を導出表示して可変表示結果を確定させることができる。確定飾り図柄を完全停止表示したときには、演出プロセスフラグの値が“3”に更新される。

30

【0357】

ステップS163の飾り図柄変動終了時処理は、演出プロセスフラグの値が“3”的ときに実行される処理である。この飾り図柄変動終了時処理には、主基板11から伝送される当り開始指定コマンドを受信したか否かを判定する処理が含まれている。このとき、当り開始指定コマンドを受信した旨の判定がなされれば、その当り開始指定コマンドから特定される可変表示結果が「大当り」である場合に、演出プロセスフラグの値が“4”に更新される。その一方で、当り開始指定コマンドから特定される可変表示結果が「小当り」である場合には、演出プロセスフラグの値が“5”に更新される。また、当り開始指定コマンドを受信せずに所定時間が経過したときには、可変表示結果が「ハズレ」であることに対応して、演出プロセスフラグの値が“0”に更新される。

40

【0358】

ステップS164の大当り制御中演出処理は、演出プロセスフラグの値が“4”的ときに実行される処理である。この大当り制御中演出処理には、例えば可変表示結果が「大当り」となったことなどに対応した演出制御パターン等を設定し、その設定内容に基づく演出画像を画像表示装置5の表示領域に表示させることや、音声制御基板13に対する音番

50

号データの出力によりスピーカ 8 L、8 R から音声や効果音を出力させること、ランプ制御基板 14 に対する電飾信号の出力により遊技効果ランプ 9 や装飾用 LED を点灯 / 消灯 / 点滅させることといった、大当たり遊技状態における各種の演出動作を制御する処理が含まれている。そして、例えば主基板 11 から伝送される当り終了指定コマンドを受信したことなどに対応して、演出プロセスフラグの値が“6”に更新される。

【0359】

ステップ S 165 の小当たり制御中演出処理は、演出プロセスフラグの値が“5”的ときに実行される処理である。この小当たり制御中演出処理には、例えば可変表示結果が「小当たり」となったことなどに対応して演出制御パターン等を設定し、その設定内容に基づく演出画像を画像表示装置 5 の表示領域に表示させることや、音声制御基板 13 に対する音番号データの出力によりスピーカ 8 L、8 R から音声や効果音を出力させること、ランプ制御基板 14 に対する電飾信号の出力により遊技効果ランプ 9 や装飾用 LED を点灯 / 消灯 / 点滅させることといった、小当たり遊技状態における各種の演出動作を制御する処理が含まれている。そして、例えば主基板 11 から伝送される当り終了指定コマンドを受信したことなどに対応して、演出プロセスフラグの値が“6”に更新される。10

【0360】

ステップ S 166 のエンディング演出処理は、演出プロセスフラグの値が“6”的ときに実行される処理である。このエンディング演出処理には、大当たり遊技状態や小当たり遊技状態が終了することなどに対応した演出制御パターン等を設定し、その設定内容に基づく演出画像を画像表示装置 5 の表示領域に表示させることや、音声制御基板 13 に対する音番号データの出力によりスピーカ 8 L、8 R から音声や効果音を出力させること、ランプ制御基板 14 に対する電飾信号の出力により遊技効果ランプ 9 や装飾用 LED を点灯 / 消灯 / 点滅させることといった、大当たり遊技状態や小当たり遊技状態の終了に対応した各種の演出動作を制御する処理が含まれている。そして、こうした演出動作が終了したことなどに対応して、演出プロセスフラグの値が“0”に更新される。20

【0361】

以下、パチンコ遊技機 1 における具体的な動作例について説明する。パチンコ遊技機 1 では、第 1 特別図柄表示装置 4 A による第 1 特図を用いた特図ゲームや、第 2 特別図柄表示装置 4 B による第 2 特図を用いた特図ゲームが実行され、また、これらの特図ゲームにおける特別図柄の可変表示に対応して、画像表示装置 5 の表示領域に含まれる「左」、「中」、「右」の飾り図柄表示部 5 L、5 C、5 R にて飾り図柄の可変表示が実行される。そして、例えば確定特別図柄といった特図ゲームにおける可変表示結果や、確定飾り図柄の組合せといった飾り図柄の可変表示結果などに基づいて、例えば大当たり遊技状態に制御されることといった、所定の遊技価値が付与可能となる。なお、パチンコ遊技機 1 にて付与可能な遊技価値とは、大当たり遊技状態に制御されて大入賞口が閉鎖状態から開放状態に変化して遊技球が進入（入賞）しやすい遊技者にとって有利な状態になることや、遊技者にとって有利な状態となるための権利を発生させたりすることなどであればよい。また、例えば大当たり遊技状態にて実行可能なラウンドの上限回数や、時短状態にて実行可能な特図ゲームの上限回数、確変状態における大当たり確率、通常状態に制御されることなく大当たり遊技状態に制御される回数である連チャン回数が所定回数に達すること、あるいは、これら的一部または全部の組合せといった、パチンコ遊技機 1 における遊技の有利度合いに関わる任意の事項が、パチンコ遊技機 1 における遊技価値となり得る。3040

【0362】

遊技制御用マイクロコンピュータ 100 では、例えば CPU 505 が図 33 のステップ S 506 にて乱数回路 509A のハードラッチ乱数値レジスタ 559A やハードラッチ乱数値レジスタ 559B から読み出した数値データに基づく特図表示結果決定用の乱数値 MR1 を示す数値データを用いて、図 34 のステップ S 230 にて特図表示結果を「大当たり」、「小当たり」、「ハズレ」のいずれかに決定する。乱数回路 509A では、例えば乱数生成回路 553A から出力されたカウント値順列 RCN を、乱数列変更設定回路 554B の設定により予め定められた乱数更新規則に基づいて乱数列変更回路 554A が変更する50

。これに続いて最大値比較回路 555 にてユーザプログラム（ソフトウェア）などで設定された乱数最大値と比較された後に、数値データを所定手順により更新した乱数列 RSN が出力される。そして、入力ポート P10 に入力された第1始動口スイッチ 22A からの第1始動入賞信号 SS1 がオン状態となったことに基づき、ハードラッチ乱数値レジスタ 559A に乱数列 RSN を構成する数値データが乱数値として取り込まれて格納される。また、入力ポート P11 に入力された第2始動口スイッチ 22B からの第2始動入賞信号 SS2 がオン状態となったことに基づき、ハードラッチ乱数値レジスタ 559B に乱数列 RSN を構成する数値データが乱数値として取り込まれて格納される。

【0363】

図40は、乱数回路 509A の動作を説明するためのタイミングチャートである。
10 また、図40(A)では、主基板 11 に搭載された制御用クロック生成回路 111 により生成される制御用クロック CCLK を示している。図40(B)では、乱数用クロック生成回路 112 により生成される乱数用クロック RCK を示している。なお、図40に示す各種信号は、ハイレベルでオフ状態となりローレベルでオン状態となる負論理の信号であるものとしている。図40(A)および(B)に示すように、制御用クロック CCLK の発振周波数と、乱数用クロック RCK の発振周波数とは、互いに異なる周波数となっており、また、いずれか一方の発振周波数が他方の発振周波数の整数倍になることがない。

【0364】

図40(B)に示すように、乱数用クロック RCK は、タイミング T10、T11、T12、…においてハイレベルからローレベルに立ち下がる。そして、乱数用クロック RCK は、2 分周された後に乱数回路 509A の乱数更新クロック選択回路 551 に入力される。このような乱数用クロック RCK の 2 分周 (RCK/2) が乱数更新クロック選択回路 551 により選択された場合に、乱数更新クロック RGK は、図40(C)に示すように、タイミング T10、T12、T14、…において、ハイレベルからローレベルへと立ち下がり、乱数用クロック RCK の発振周波数の 1/2 の発振周波数を有する信号となる。例えば、乱数用クロック RCK の発振周波数が 20MHz であれば、乱数更新クロック RGK の発振周波数は 10MHz となる。そして、乱数用クロック RCK の発信周波数は制御用クロック CCLK の発振周波数の整数倍にも整数分の 1 にもならないことから、乱数更新クロック RGK の発振周波数は、制御用クロック CCLK の発振周波数とは異なる周波数となる。
20 30

【0365】

乱数生成回路 553A は、例えば乱数更新クロック RGK の立ち下がりエッジに応答して、カウント値順列 RCN における数値データを更新する。乱数列変更回路 554A は、乱数列変更設定回路 554B による乱数更新規則の設定に基づき、乱数生成回路 553A から出力されたカウント値順列 RCN における数値データの更新順を変更したものを、乱数列 RDN として出力する。乱数列 RDN は、最大値比較回路 555 にて乱数最大値と比較された後に、乱数列 RSN として出力される。こうして、乱数列 RSN における数値データは、例えば図40(D)に示すように、乱数更新クロック RGK の立ち下がりエッジなどに応答して更新される。

【0366】

乱数用クロック生成回路 112 により生成される乱数用クロック RCK の発振周波数と、制御用クロック生成回路 111 により生成される制御用クロック CCLK の発振周波数とは、互いに異なっており、また、一方の発振周波数が他方の発振周波数の整数倍となることもない。そのため、乱数回路 509A にて用いられる乱数更新クロック RGN の発振周波数は、乱数用クロック RCK の発振周波数の 1/2 となる場合でも、制御用クロック CCLK の発振周波数や、制御用クロック CCLK の発振周波数の 1/2 となる内部システムクロック SCLK の発振周波数とは、異なるものとなる。こうして、制御用クロック CCLK や内部システムクロック SCLK と、乱数更新クロック RGK とに同期が生じることを防ぎ、CPU505 の動作タイミングからは、乱数回路 509A にて乱数生成回路 553A や乱数列変更回路 554B さらには最大値比較回路 555 により生成される乱数
40 50

列 R S N における数値データの更新タイミングを特定することが困難になる。8ビットの乱数回路 509B についても、同様にして8ビットの乱数列が生成される。これにより、C P U 505 の動作タイミングから乱数回路 509A、509B における乱数値となる数値データの更新動作を解析した結果に基づく狙い撃ちなどを、確実に防止することができる。

【0367】

ハードラッチセレクタ 558A では、その取込方法が入力ポート P I 0 への信号入力に指定されていれば、第1始動入賞信号 S S 1 を取り込んで乱数ラッチ信号 L L 1 を出力する。例えば図 40 (F) に示すようなタイミングでオフ状態 (ハイレベル) とオン状態 (ロー レベル) とで信号状態が変化する第1始動入賞信号 S S 1 は、ラッチ用クロック R C 1 (クロック用フリップフロップから出力されたラッチ用クロック R C 0 を分岐したもの) が立ち下がるタイミング T 1 1、T 1 3、T 1 5、…にてハードラッチセレクタ 558A に取り込まれた後、図 40 (G) に示すようなタイミング T 1 1、T 1 3 で信号状態がオフ状態とオン状態とで変化する乱数ラッチ信号 L L 1 となって出力される。ここで、第1始動口スイッチ 22A から伝送される第1始動入賞信号 S S 1 は、普通入賞球装置 6A が形成する第1始動入賞口における遊技球の始動入賞が検出されたときに、オフ状態からオン状態へと変化する。ハードラッチセレクタ 558A から出力された乱数ラッチ信号 L L 1 は、ハードラッチ乱数値レジスタ 559A に供給されて、最大値比較回路 555 から出力された乱数列 R S N における数値データを取得するために用いられる。こうして、ハードラッチセレクタ 558A では、第1始動入賞口における遊技球の始動入賞が検出されたことに基づき、乱数値となる数値データを取得するための乱数ラッチ信号 L L 1 が、第2始動入賞口における遊技球の始動入賞が検出された場合とは別個に生成される。

【0368】

ハードラッチセレクタ 558B では、その取込方法が入力ポート P I 1 への信号入力に指定されていれば、第2始動入賞信号 S L 2 を取り込んで乱数ラッチ信号 L L 2 を出力する。例えば図 40 (I) に示すようなタイミングでオフ状態 (ハイレベル) とオン状態 (ロー レベル) とで信号状態が変化する第2始動入賞信号 S S 2 は、ラッチ用クロック R C 2 (クロック用フリップフロップから出力されたラッチ用クロック R C 0 を分岐したもの) が立ち下がるタイミング T 1 1、T 1 3、T 1 5、…にてハードラッチセレクタ 558B に取り込まれた後、図 40 (J) に示すようなタイミング T 1 3、T 1 5 で信号状態がオフ状態とオン状態とで変化する乱数ラッチ信号 L L 2 となって出力される。ここで、第2始動口スイッチ 22B から伝送される第2始動入賞信号 S S 2 は、普通可変入賞球装置 6B が形成する第2始動入賞口における遊技球の始動入賞が検出されたときに、オフ状態からオン状態へと変化する。ハードラッチセレクタ 558B から出力された乱数ラッチ信号 L L 2 は、ハードラッチ乱数値レジスタ 559B に供給されて、最大値比較回路 555 から出力された乱数列 R S N における数値データを取得するために用いられる。こうして、ハードラッチセレクタ 558B では、第2始動入賞口における遊技球の始動入賞が検出されたことに基づき、乱数値となる数値データを取得するための乱数ラッチ信号 L L 2 が、第1始動入賞口における遊技球の始動入賞が検出された場合とは別個に生成される。

【0369】

互いに共通のクロック用フリップフロップにて生成されたラッチ用クロック R C 0 を分岐点で分岐してラッチ用クロック R C 1、R C 2 とすることにより、互いに共通の周期で信号状態が変化するラッチ用クロック R C 1、R C 2 を用いて、乱数値となる数値データを取得するための乱数ラッチ信号 L L 1 や乱数ラッチ信号 L L 2 を生成する。これにより、乱数回路 509A、509B における回路構成の簡素化や、パチンコ遊技機 1 における製造コストの削減を図ることができる。

【0370】

ハードラッチ乱数値レジスタ 559A は、最大値比較回路 555 から出力される乱数列 R S N における数値データを、ハードラッチセレクタ 558A からクロック端子へと入力される乱数ラッチ信号 L L 1 の立ち下がりエッジに応答して取り込み (ラッチして)、記

10

20

30

40

50

憶データとなる数値データを更新する。ハードラッチ乱数値レジスタ 559B は、最大値比較回路 555 から出力される乱数列 RSN における数値データを、ハードラッチセレクタ 558B からクロック端子へと入力される乱数ラッチ信号 LL2 の立ち下がりエッジに応答して取り込み（ラッチして）、記憶データとなる数値データを更新する。

【0371】

例えは図 40 (G) に示すように、タイミング T11 にて乱数ラッチ信号 LL1 がオフ状態からオン状態に変化する立ち下がりエッジが生じた場合には、このタイミング T11 にて最大値比較回路 555 から出力されている乱数列 RSN における数値データが、図 40 (H) に示すように、ハードラッチ乱数値レジスタ 559A に取り込まれ、乱数値となる数値データとして取得される。これにより、ハードラッチ乱数値レジスタ 559A では、第 1 始動入賞口における遊技球の始動入賞が検出されたことに基づき、乱数値として用いられる数値データを、第 2 始動入賞口における遊技球の始動入賞が検出された場合とは別個に、取得して記憶することができる。10

【0372】

また、例えは図 40 (J) に示すように、タイミング T13 にて乱数ラッチ信号 LL2 がオフ状態からオン状態に変化する立ち下がりエッジが生じた場合には、このタイミング T13 にて最大値比較回路 555 から出力されている乱数列 RSN における数値データが、図 40 (K) に示すように、ハードラッチ乱数値レジスタ 559B に取り込まれ、乱数値となる数値データとして取得される。これにより、ハードラッチ乱数値レジスタ 559B は、第 2 始動入賞口における遊技球の始動入賞が検出されたことに基づき、乱数値として用いられる数値データを、第 1 始動入賞口における遊技球の始動入賞が検出された場合とは別個に、取得して記憶することができる。20

【0373】

こうして、ハードラッチ乱数値レジスタ 559A は、ハードラッチセレクタ 558A から出力された乱数ラッチ信号 LL1 の立ち下がりエッジに応答して、乱数値 RSN における数値データを格納する。また、ハードラッチ乱数値レジスタ 559B は、ハードラッチセレクタ 558B から出力された乱数ラッチ信号 LL2 の立ち下がりエッジに応答して、乱数列 RSN における数値データを格納する。

【0374】

このように、16 ビットの乱数回路 509A では、乱数更新クロック選択回路 551 や乱数生成回路 553A、乱数列変更回路 554A、最大値比較回路 555 など、第 1 始動入賞口における遊技球の始動入賞に基づき乱数値となる数値データを取得するように構成されたハードラッチセレクタ 558A およびハードラッチ乱数値レジスタ 559A の組合せと、第 2 始動入賞口における遊技球の始動入賞に基づき乱数値となる数値データを取得するように構成されたハードラッチセレクタ 558B およびハードラッチ乱数値レジスタ 559B の組合せとに対して、共通化されていてもよい。この場合、乱数生成回路 553A に供給されてカウント値順列 RCN における数値データや乱数列 RSN における数値データの更新に用いられる乱数更新クロック RGK は、第 1 始動入賞口における遊技球の始動入賞に基づき乱数値となる数値データを取得する構成と、第 2 始動入賞口における遊技球の始動入賞に基づき乱数値となる数値データを取得する構成とについて、共通の乱数更新用クロック信号となる。これにより、乱数回路 509A における回路構成を簡素化することができ、パチンコ遊技機 1 の製造コストを削減することができる。また、第 1 始動入賞口における遊技球の始動入賞が検出されたことにより第 1 始動入賞信号 SS1 がオン状態になったときと、第 2 始動入賞口における遊技球の始動入賞が検出されたことにより第 2 始動入賞信号 SS2 がオン状態になったときとで、共通の乱数列 RSN における数値データが乱数値として格納される。これにより、パチンコ遊技機 1 における遊技の公平性を確保することができる。3040

【0375】

図 21 (A) に示す乱数ハードラッチフラグレジスタ RHF では、ハードラッチ乱数値レジスタ 559A における数値データの取込動作や読出動作、また、ハードラッチ乱数値50

レジスタ 559B における数値データの取込動作や読出動作に応答して、対応するビット値が“0”と“1”とに変化する。図41は、乱数ラッチフラグレジスタRHFに格納されるハードラッチフラグRLHF0の変化を説明するためのタイミングチャートである。

【0376】

図41(A)に示すように、乱数ラッチ信号LL1や乱数ラッチ信号LL2が立ち下がるタイミングT20にて、図41(B)に示すようにハードラッチ乱数値レジスタ559Aやハードラッチ乱数値レジスタ559Bに数値データが取り込まれて格納されたことに対応して、図41(C)に示すようにハードラッチフラグRLHF0において対応するビット値が“0”から“1”へと変化する。例えば、タイミングT20にて乱数ラッチ信号LL1がオン状態(ローレベル)となったことに応答してハードラッチ乱数値レジスタ559Aに数値データが格納されたときには、ハードラッチフラグデータRL01HF、RL00HFのビット値がいずれも“0”から“1”へと変化することにより、ハードラッチ乱数値レジスタ559Aに対応する乱数ラッチフラグがオン状態となる。また、タイミングT20にて乱数ラッチ信号LL2がオン状態(ローレベル)となったことに応答してハードラッチ乱数値レジスタ559Bに数値データが格納されたときには、ハードラッチフラグデータRL03HF、RL02HFのビット値がいずれも“0”から“1”へと変化することにより、ハードラッチ乱数値レジスタ559Bに対応する乱数ラッチフラグがオン状態となる。

【0377】

こうして乱数ラッチフラグがオン状態となったときには、対応するハードラッチ乱数値レジスタ559Aやハードラッチ乱数値レジスタ559Bへの新たな数値データの格納を制限することができる。例えば、図20(A)および(B)に示すハードラッチ選択レジスタRL0LSのビット番号[3]におけるビット値が“0”である場合に、ハードラッチフラグデータRL01HF、RL00HFのビット値がいずれも“0”から“1”へと変化したときには、ハードラッチ乱数値レジスタ559Aに対応する乱数ラッチフラグがオン状態となり、ハードラッチ乱数値レジスタ559Aへの新たな数値データの格納が制限される。また、図20(A)および(B)に示すハードラッチ選択レジスタRL0LSのビット番号[3]におけるビット値が“0”である場合に、ハードラッチフラグデータRL03HF、RL02HFのビット値がいずれも“0”から“1”へと変化したときには、ハードラッチ乱数値レジスタ559Bに対応する乱数ラッチフラグがオン状態となり、ハードラッチ乱数値レジスタ559Bへの新たな数値データの格納が制限される。したがって、対応する乱数ラッチフラグがオン状態であるハードラッチ乱数値レジスタ559Aとハードラッチ乱数値レジスタ559Bの一方または両方には、第1始動入賞信号SS1と第2始動入賞信号SS2の一方または両方の入力に対応して数値データを取り込むための乱数ラッチ信号LL1と乱数ラッチ信号LL2の一方または両方が入力されたときでも、乱数列RSNに含まれる新たな数値データの格納を行うことができない。

【0378】

これにより、ハードラッチ乱数値レジスタ559Aやハードラッチ乱数値レジスタ559Bに数値データが一旦格納された後、その数値データがCPU505などから読み出されるよりも前に、例えば第1始動入賞信号SS1や第2始動入賞信号SS2がノイズ等により誤ってオン状態となったときでも、既に格納されている数値データが更新されてしまい不正確な乱数値の読み出しを防止することができる。また、第1始動入賞信号SS1や第2始動入賞信号SS2を外部から意図的にオン状態とすること、あるいは、乱数ラッチ信号LL1や乱数ラッチ信号LL2を外部から意図的にオン状態とすることなどにより、既に格納されている数値データを変更するといった不正行為を防止することもできる。その一方で、ハードラッチ乱数値レジスタ559Aやハードラッチ乱数値レジスタ559Bに一旦格納された数値データが長時間にわたりCPU505などから読み出されなくなると、その後に第1始動入賞信号SS1や第2始動入賞信号SS2が正常にオン状態となつたときに、第1始動入賞口や第2始動入賞口における遊技球の通過(進入)に対応した正確な数値データをハードラッチ乱数値レジスタ559Aやハードラッチ乱数値レジスタ5

59Bに格納することができなくなる。

【0379】

そこで、例えば遊技制御用マイクロコンピュータ100のCPU505は、予め定められた乱数値読出条件が成立したときに、図41(D)に示すような所定の乱数値レジスタ読出処理を実行する。そして、ハードラッチ乱数値レジスタ559Aやハードラッチ乱数値レジスタ559Bの読み出しを行って乱数ラッチフラグをオフ状態とすることにより、新たな数値データの格納が許可された状態に設定する。乱数値読出条件としては、CPU505がパチンコ遊技機1における遊技制御の実行を開始することや、第1始動入賞口や第2始動入賞口を遊技球が通過(進入)したときに特図ゲームの保留記憶数が所定の上限値に達していることのうち、一部または全部を含むものであればよい。図41に示す動作例では、タイミングT25にて図41(D)に示す乱数値レジスタ読出処理が完了したことに対応して、図41(C)に示すようにハードラッチフラグRLF0がオフ状態に設定される。
10

【0380】

一例として、CPU505は、パチンコ遊技機1における電源供給の開始に基づいて遊技制御用マイクロコンピュータ100のシステムリセットが解除されたときに、所定のセキュリティチェック処理などを実行してから、ROM506からユーザプログラム(ゲーム制御用の遊技制御処理プログラム)を示す制御コードの読み出しなどを行い遊技制御の実行を開始する。このとき、CPU505は、乱数値レジスタ読出処理を実行することにより、ハードラッチ乱数値レジスタ559Aやハードラッチ乱数値レジスタ559Bに格納された数値データを読み出して、対応する乱数ラッチフラグをオフ状態としてもよい。なお、CPU505は、ハードラッチフラグデータRL00HF～RL03HFのビット値をチェックした結果などに基づいて、乱数ラッチフラグがオン状態となっている乱数値レジスタの読み出しのみを行うようにしてもよい。あるいは、乱数ラッチフラグがオン状態であるか否かにかかわらず、ハードラッチ乱数値レジスタ559Aとハードラッチ乱数値レジスタ559Bの双方から数値データを読み出すことにより、各乱数ラッチフラグをオフ状態としてもよい。
20

【0381】

パチンコ遊技機1の電源投入時などには、例えば図4(B)および(C)に示す電源電圧VSLおよび電源電圧VCCのように、各種の電源電圧が徐々に規定値まで上昇していく。こうした電源電圧の上昇中には、例えば遊技制御用マイクロコンピュータ100の内蔵回路といった、各種回路の一部分が正常に動作する一方で、他の部分は未だ正常には動作できない状態となることがある。一例として、電源電圧が不安定な状態では、第1始動入賞信号SS1や第2始動入賞信号SS2が誤ってオン状態となることなどにより、乱数回路509Aにおいてハードラッチ乱数値レジスタ559Aやハードラッチ乱数値レジスタ559Bに数値データが取り込まれて格納され、対応する乱数ラッチフラグがオン状態になって新たな数値データの格納が制限されてしまう可能性がある。また、CPU505などによる遊技制御の実行が開始された後、図30に示すステップS91のスイッチ処理が実行されるより前に、所定タイミングで乱数ラッチ信号LL1や乱数ラッチ信号LL2をハードラッチ乱数値レジスタ559Aやハードラッチ乱数値レジスタ559Bに入力することで、特図表示結果を「大当たり」とする特図表示結果決定用の乱数値MR1を示す数値データを取得して大当たり遊技状態に制御させる不正行為がなされる可能性がある。このように、乱数ラッチフラグがオン状態になると新たな数値データの格納が制限されるようにした場合には、第1始動入賞口や第2始動入賞口といった始動入賞口を遊技球が通過(進入)する始動入賞の発生後にノイズ等により誤った数値データがハードラッチ乱数値レジスタ559Aやハードラッチ乱数値レジスタ559Bに取り込まれて格納されることを防止できる一方で、始動入賞の発生前に電源電圧の不安定による誤動作や不正行為などにより数値データがハードラッチ乱数値レジスタ559Aやハードラッチ乱数値レジスタ559Bに取り込まれて格納された場合、その後に始動入賞が発生しても、この始動入賞の発生タイミングよりも前に既に格納されている数値データが乱数値として取得されて特図
30
40
50

表示結果の決定などに用いられる可能性がある。

【0382】

そこで、遊技制御用マイクロコンピュータ100におけるシステムリセットが解除されて遊技制御が開始されるときには、乱数ラッチフラグをオフ状態に設定して、新たな数値データの格納が許可された状態としてもよい。これにより、例えばパチンコ遊技機1における電源投入時などの電源電圧が不安定な状態で誤ってハードラッチ乱数値レジスタ559Aやハードラッチ乱数値レジスタ559Bに格納された数値データが乱数値として取得されてしまい、遊技制御における各種の決定などに使用されてしまうことを防止できる。また、遊技制御の実行が開始された後、第1始動口スイッチ22Aや第2始動口スイッチ22Bの状態がチェックされるより前に乱数ラッチ信号を入力して大当たり遊技状態に制御させる不正行為を防止することができる。10

【0383】

他の一例として、例えば電源電圧VSLといった、パチンコ遊技機1における所定電源電圧が低下したことに基づいて、電源基板10に搭載された電源監視回路303からオン状態の電源断信号が出力される。CPU505は、図27に示すステップS51の処理にて電源断信号がオン状態であると判定したときに、ステップS52のメイン側電源断処理を実行して電源電圧の低下によるパチンコ遊技機1の動作不安定あるいは動作停止に備える。こうした電力供給停止時処理となるメイン側電源断処理の実行に伴い、ステップS53の処理にてウォッチドッグタイマ520を起動させてタイムアウトの発生によるリセット動作を有効化してから、無限ループ処理を繰返し実行する待機状態に移行する。ここでの、ステップS51の処理により電源断信号がオン状態であると判定された後、ウォッチドッグタイマ520のタイムアウトが発生するより前に、乱数値レジスタ読出処理を実行することにより、ハードラッチ乱数値レジスタ559Aやハードラッチ乱数値レジスタ559Bに格納された数値データを読み出して、対応する乱数ラッチフラグをオフ状態としてもよい。このように、ユーザプログラムの実行を開始した後に電源断信号がオン状態であると判定されたことを、乱数値読出条件の1つとしてもよい。20

【0384】

さらに、乱数値読出条件の他の一例として、第1始動入賞口や第2始動入賞口を遊技球が通過（進入）したときに特図ゲームの保留記憶数が所定の上限値に達している場合がある。ここで、例えば図32に示すステップS203にて第1始動口スイッチ22Aがオン状態であると判定された後、図33に示すステップS502にて第1保留記憶カウンタの読出値が所定の上限値（例えば「4」）以上であると判定された場合には、第1特図保留記憶部にて全てのエントリ（例えば保留番号が「1」～「4」に対応するエントリ）に保留データが記憶されており、第1特図保留記憶部における保留データの記憶数が上限記憶数に達しているために、新たな保留データを第1特図保留記憶部に記憶させることができない。また、例えば図32に示すステップS207にて第2始動口スイッチ22Bがオン状態であると判定された後、図33に示すステップS502にて第1保留記憶カウンタの読出値が所定の上限値以上であると判定された場合には、第2特図保留記憶部にて全てのエントリに保留データが記憶されており、第2特図保留記憶部における保留データの記憶数が上限記憶数に達しているために、新たな保留データを第2特図保留記憶部に記憶させることができない。こうした場合には、一般に、第1始動入賞口や第2始動入賞口を遊技球が通過（进入）したことに基づく特図ゲームの始動条件を成立させずに無効なものとし、賞球の払出しのみが行われる。30

【0385】

そのため、乱数回路509Aにより生成される乱数値となる数値データを読み出さないようにすることも考えられる。しかしながら、乱数回路509Aでは、保留データの記憶数にかかわらず、第1始動入賞信号SS1や第2始動入賞信号SS2がオン状態となって入力されたことに応答して、ハードラッチ乱数値レジスタ559Aやハードラッチ乱数値レジスタ559Bに乱数値となる数値データが取り込まれて格納され、対応する乱数ラッチフラグがオン状態となる。そうすると、次に第1始動入賞口や第2始動入賞口を遊技球4050

が通過（進入）したときには、第1始動入賞信号SS1や第2始動入賞信号SS2がオン状態となって入力されても、ハードラッヂ乱数値レジスタ559Aやハードラッヂ乱数値レジスタ559Bにおける新たな数値データの格納が制限されるために、始動入賞の発生に対応した正確な乱数値を取得することができなくなることがある。

【0386】

これに対して、遊技制御用マイクロコンピュータ100のCPU505は、図33に示すステップS502にて保留記憶カウンタの読み出しが所定の上限値以上であると判定したときに（ステップS502；Yes）、ステップS512の処理を実行して、ハードラッヂ乱数値レジスタ559Aやハードラッヂ乱数値レジスタ559Bに格納された数値データを読み出すことで、対応する乱数ラッヂフラグをオフ状態としてから、始動口通過時処理を終了する。なお、ステップS512の処理では、図32のステップS202にて第1始動口入賞テーブルがセットされた場合にハードラッヂ乱数値レジスタ559Aの読み出しを行う一方、図32のステップS206にて第2始動口入賞テーブルがセットされた場合にハードラッヂ乱数値レジスタ559Bの読み出しを行うようとする。こうして、例えば第1特別図柄表示装置4Aや第2特別図柄表示装置4Bといった、特別図柄を可変表示する表示装置が複数設けられている場合において、特図ゲームの保留記憶数が上限値に達している特別図柄と対応付けられた始動入賞口を通過（进入）した遊技球が検出されたときに、その始動入賞口と対応付けられた乱数値レジスタから数値データを読み出して新たな数値データの格納を許可する一方で、その始動入賞口と対応付けられていない乱数値レジスタからは数値データを読み出さないようにする。これにより、複数の始動入賞口のうち、いずれかを遊技球が通過（进入）したときに、他の始動入賞口に対応して乱数値となる数値データを更新や取得する動作に影響が及ばないようにすることができる。10

【0387】

図42は、遊技制御の実行中に電源電圧VSLが低下した場合の動作例を示すタイミングチャートである。始めに、例えばパチンコ遊技機1への電源供給が開始されたことなどに基づき、図42(A)に示す電源電圧VSLが所定値VSL1（一例として+22V）に達するタイミングT31よりも前のタイミングT30にて、図42(B)に示す電源電圧VCCが所定値VCC1（一例として+4.5V）に達する。このタイミングT30では、図42(E)に示すリセット信号がオン状態からオフ状態となる。続いて、タイミングT31にて電源電圧VSLが所定値VSL1に達したときに、図42(C)に示す電源断信号がオン状態からオフ状態となる。その後、タイミングT32にて、図42(A)に示す電源電圧VSLが所定値VSL1より低下したとする。このとき、図42(C)に示す電源断信号がオン状態（ローレベル）であると判定されたことなどに基づいて（図27のステップS51；Yes）、ステップS52のメイン側電源断処理が実行されたことに伴い、ステップS53の処理によりウォッチドッグタイマ520を起動させる。こうして、タイムアウトの発生によるリセット動作が有効化される。20

【0388】

図27に示すステップS53の処理が実行された後には、無限ループ処理が繰返し実行される。そのため、例えばタイミングT33にて、図42(A)に示す電源電圧VSLが所定値VSL1に復帰したときでも遊技制御処理（遊技制御用タイマ割込処理など）は実行されず、タイムアウトの発生まで待機状態となる。その後、ウォッチドッグタイマ520による監視時間となるタイムアウト時間として設定可能な最長時間 $2^{25} \times T_{SCLK} \times 15$ が経過したことによりタイムアウトが発生したときに、ウォッチドッグタイマ520がタイムアウト信号を出力する。これにより、タイムアウトの発生によるリセット動作が行われる。このときには、例えば所定のベクタテーブルにおける指定内容などに基づいて、ROM506に記憶されているユーザプログラム（ゲーム制御用の遊技制御処理プログラム）を示す制御コードの先頭から遊技制御の実行を開始することで、図26および図27に示すような遊技制御メイン処理が最初から実行される。これにより、パチンコ遊技機1に供給される電源電圧が短期間にて低下（瞬停）したときに、タイムアウトの発生によるリセット動作を行うことで、電力供給の瞬停から適切に復旧させることができる。304050

た、図27に示すステップS53の処理が実行されるまでや、ステップS53の処理が実行されないときには、ウォッチドッグタイマ520を停止させているので、ウォッチドッグタイマ520により計測されるカウント値を定期的にクリア（初期化）してリスタートさせる必要がなく、遊技の進行を制御するための制御負担を軽減することができる。

【0389】

図43は、パチンコ遊技機1の電源投入時に電源電圧の安定が確認できない場合の動作例を示すタイミングチャートである。図43に示す動作例でも、図42に示す動作例と同様に、タイミングT30にて図43（B）に示す電源電圧VCCが所定値VCC1に達する。これにより、図43（E）に示すリセット信号がオン状態からオフ状態となる。一方、図43に示す動作例では、タイミングT31にて電源電圧VSLが所定値VSL1に達しないことから、図43（C）に示す電源断信号がオン状態（ローレベル）であると判定される（図26のステップS25；Yes）。この判定結果に伴い、ステップS26の処理によりウォッチドッグタイマ520を起動させる。こうして、タイムアウトの発生によるリセット動作が有効化される。

10

【0390】

図26に示すステップS26の処理が実行された後には、無限ループ処理が繰返し実行される。そのため、例えばタイミングT35にて、図43（A）に示す電源電圧VSLが所定値VSL1に達したときでも遊技制御処理（遊技制御用タイマ割込処理など）は実行されず、タイムアウトの発生まで待機状態となる。その後、ウォッチドッグタイマ520による監視時間となるタイムアウト時間として設定可能な最長時間 $2^{25} \times T_{SCLK} \times 15$ が経過したことによりタイムアウトが発生したときに、ウォッチドッグタイマ520がタイムアウト信号を出力する。これにより、タイムアウトの発生によるリセット動作が行われる。このときには、例えば所定のベクタテーブルにおける指定内容などに基づいて、ROM506に記憶されているユーザプログラム（ゲーム制御用の遊技制御処理プログラム）を示す制御コードの先頭から遊技制御の実行を開始することで、図26および図27に示すような遊技制御メイン処理が最初から実行される。これにより、パチンコ遊技機1の電源投入時に供給される電源電圧が短期間にて低下（瞬停）するなど不安定な場合に、タイムアウトの発生によるリセット動作を行うことで、電力供給の瞬停から適切に復旧させることができる。また、図26に示すステップS26の処理が実行されるまでや、ステップS26の処理が実行されないときには、ウォッチドッグタイマ520を停止させているので、ウォッチドッグタイマ520により計測されるカウント値を定期的にクリア（初期化）してリスタートさせる必要がなく、遊技の進行を制御するための制御負担を軽減することができる。

20

【0391】

図26に示すステップS25、S26の処理は、ステップS32の処理によりRAM507へのアクセスが許可されるより先に実行される。これにより、パチンコ遊技機1の電源投入時に供給される電源電圧が短期間にて低下（瞬停）するなど不安定な場合に、RAM507に設けられたバックアップ用の記憶領域などにおける記憶内容の誤った変更（破損）を防止しつつ、タイムアウトの発生によるリセット動作を有効化して、電力供給の瞬停から適切に復旧させることができる。

30

【0392】

ウォッチドッグタイマ520における監視時間となるタイムアウト時間は、予め定められた複数種類のうちで設定可能な最長時間となるように、図8（B）に示すリセット設定KRESのビット番号[5-4]やビット番号[3-0]におけるビット値を予め設定しておく。こうして、ウォッチドッグタイマ520におけるタイムアウト時間は、電力供給の停止により電源断信号がオン状態になってから、例えば電源電圧VSLが電源電圧VCCを生成可能な電圧値よりも低下する時間以上に設定されればよい。ウォッチドッグタイマ520は電源電圧VCCを駆動電圧として動作するので、タイムアウト時間は、電源スイッチの切断等による電力供給の停止時におけるウォッチドッグタイマ520の動作可能時間よりも長い時間に設定される。したがって、パチンコ遊技機1の電源スイッチが切断

40

50

されたことなどによる電力供給停止時には、そのまま電源電圧が低下して供給停止に至るのであれば、タイムアウトが発生してリセット動作が行われるより前に、ウォッチドッグタイマ520および他の回路部品は動作しなくなる。したがって、電源スイッチの切断等による正しく電力供給が停止されるときに、誤ってリセット動作が行われることを防止して、電力供給の瞬停から適切に復旧させることができる。

【0393】

第1始動入賞口や第2始動入賞口を遊技球が通過（進入）したときには、CPU505が図32に示すステップS204やステップS208にて、遊技球が通過（進入）した始動入賞口にかかわらず共通の始動口通過時処理を実行する。そして、例えば図33に示すステップS501～ステップS512の処理といった、遊技球が通過した始動入賞口にかかわらず共通の処理ルーチンにおいて、特にステップS505およびステップS506の処理を実行することなどにより、乱数回路509Aが備えるハードラッチ乱数値レジスタ559Aやハードラッチ乱数値レジスタ559Bのうち、遊技球が通過した第1始動入賞口または第2始動入賞口に対応する乱数値レジスタから、乱数値となる数値データを読み出す。こうした共通の処理ルーチンにより乱数値となる数値データを読み出可能にすることで、例えば第1始動入賞口や第2始動入賞口といった、複数の始動入賞口を設けたパチンコ遊技機1において、乱数値となる数値データを取得するためのプログラム量が過剰に増大することを防止できる。10

【0394】

主基板11では、電源基板10からの初期電力供給時（バックアップ電源のない電源投入時）や、システムリセットの発生後における再起動時などに、CPU505がROM506などに記憶されているセキュリティチェックプログラム506Aを読み出して実行することにより、遊技制御用マイクロコンピュータ100がセキュリティモードとなる。このときには、セキュリティチェックプログラム506Aに対応した処理として、例えば図25に示すようなセキュリティチェック処理が実行される。ここで、遊技制御用マイクロコンピュータ100がセキュリティモードとなるセキュリティ時間は、ROM506のプログラム管理エリアに記憶されているセキュリティ時間設定KSESに予め格納された設定データに応じて、一定の固定時間とは異なる時間成分を含むことができる。20

【0395】

例えば、セキュリティ時間設定KSESのビット番号[5-0]におけるビット値に応じて、図8(B)に示すような設定により、固定時間に加えて予め選択可能な複数の固定延長時間のいずれかを、セキュリティ時間に含まれる時間成分として設定することができる（図25のステップS2）。また、セキュリティ時間設定KSESのビット番号[7-6]におけるビット値が“00”以外の値であれば（ステップS4；No）、図8(B)に示すようなショートモード、ミドルモード、ロングモードのいずれかに対応して、システムリセットや電源投入に基づき初期設定処理が実行されるごとに所定の時間範囲で変化する可変延長時間を、セキュリティ時間に含まれる時間成分として設定することができる（ステップS5）。30

【0396】

こうして設定されたセキュリティ時間が経過するまでは（ステップS11；No）、ROM506に記憶されているユーザプログラムによる遊技制御メイン処理の実行が開始されない。そして、乱数回路509A、509Bによる乱数値となる数値データの生成動作も、遊技制御用マイクロコンピュータ100がセキュリティモード中である期間では、開始されないようにすればよい。これにより、パチンコ遊技機1の電源投入やシステムリセット等による動作開始タイミングから、乱数回路509A、509Bの動作開始タイミングや更新される数値データなどを特定することが困難になり、遊技制御処理プログラムの解析結果に基づく狙い撃ちや、いわゆる「ぶら下げ基板」を接続して所定タイミングで不正信号を入力することで、不正に大当たり遊技状態を発生させるなどの行為を、確実に防止することができる。40

【0397】

一例として、パチンコ遊技機 1 の機種毎に、セキュリティ時間設定 K S E S のビット番号 [5 - 0] におけるビット値を異なる値に設定する。この場合には、図 2 5 に示すステップ S 2 にて設定される固定延長時間を、パチンコ遊技機 1 の機種毎に異ならせることができ、パチンコ遊技機 1 の動作開始タイミングから乱数回路 5 0 9 A、5 0 9 B の動作開始タイミングを特定することが困難になる。また、セキュリティ時間設定 K S E S のビット番号 [7 - 6] におけるビット値を“ 0 1 ”、“ 1 0 ”、“ 1 1 ”のいずれかに設定することにより、ステップ S 5 にて設定される可変延長時間を、システムリセット毎に異ならせる。これにより、パチンコ遊技機 1 の動作開始タイミングから乱数回路 5 0 9 A、5 0 9 B の動作開始タイミングを特定することは著しく困難になる。

【 0 3 9 8 】

10

例えば第 1 始動入賞信号 S S 1 や第 2 始動入賞信号 S S 2 がオン状態になることといった所定信号の入力に基づいて、乱数回路 5 0 9 A で乱数生成回路 5 5 3 A や乱数列変更回路 5 5 4 A などにより予め定められた手順で更新される乱数列 R S N に含まれる数値データがハードラッチ乱数値レジスタ 5 5 9 A やハードラッチ乱数値レジスタ 5 5 9 B に格納されたときに、乱数ハードラッチフラグレジスタ R H F に格納されるハードラッチフラグデータ R L 0 0 H F ~ R L 0 3 H F のビット値を“ 0 ”から“ 1 ”へと変化させる。そして、対応するハードラッチ選択レジスタ R L 0 L S のビット番号 [3] におけるビット値が“ 0 ”である場合には、数値データを格納したハードラッチ乱数値レジスタ 5 5 9 A あるいはハードラッチ乱数値レジスタ 5 5 9 B に対応する乱数ラッチフラグがオン状態になることで、新たな数値データの格納が制限される。その一方で、例えば C P U 5 0 5 が図 3 3 に示すステップ S 5 0 6 の処理を実行したときといった、乱数値の読出タイミングにてハードラッチ乱数値レジスタ 5 5 9 A あるいはハードラッチ乱数値レジスタ 5 5 9 B から乱数値となる数値データが読み出されたときに、その数値データが読み出されたハードラッチ乱数値レジスタ 5 5 9 A あるいはハードラッチ乱数値レジスタ 5 5 9 B に対応する乱数ラッチフラグがオフ状態になり新たな数値データの格納が許可される。これにより、所定信号の入力に基づいてハードラッチ乱数値レジスタ 5 5 9 A やハードラッチ乱数値レジスタ 5 5 9 B に格納された数値データは、C P U 5 0 5 などによって読み出されるまでにノイズ等により改変されてしまうことがなく、正確な乱数値となる数値データを取得することができる。

【 0 3 9 9 】

20

そして、遊技制御用マイクロコンピュータ 1 0 0 の C P U 5 0 5 などにより遊技制御の実行が開始されるときには、ハードラッチ乱数値レジスタ 5 5 9 A やハードラッチ乱数値レジスタ 5 5 9 B から数値データを読み出すことで、各乱数ラッチフラグをオフ状態に設定することができる。これにより、パチンコ遊技機 1 などの遊技機における電力供給が停止された後に電力供給が再開されたときや電源投入時などの電源電圧が不安定な状態で誤ってハードラッチ乱数値レジスタ 5 5 9 A やハードラッチ乱数値レジスタ 5 5 9 B に格納された数値データが、乱数値として取得されてしまうことを防止できる。

【 0 4 0 0 】

第 1 始動入賞口を通過（進入）した遊技球が検出されて図 3 2 に示すステップ S 2 0 3 にて第 1 始動口スイッチ 2 2 A がオンであると判定されたときにはステップ S 2 0 4 において、また、第 2 始動入賞口を通過（進入）した遊技球が検出されて図 3 2 に示すステップ S 2 0 7 にて第 2 始動口スイッチ 2 2 B がオンであると判定されたときにはステップ S 2 0 8 において、遊技球が通過（進入）した始動入賞口にかかるらず共通の始動口通過時処理が実行される。そして、例えば図 3 3 に示すステップ S 5 0 5 およびステップ S 5 0 6 の処理といった、遊技球が通過した始動入賞口にかかるらず共通の処理ルーチンにおいて、乱数回路 5 0 9 A が備えるハードラッチ乱数値レジスタ 5 5 9 A やハードラッチ乱数値レジスタ 5 5 9 B のうち、遊技球が通過した第 1 始動入賞口または第 2 始動入賞口に対応する乱数値レジスタから、乱数値となる数値データを読み出す。これにより、例えば第 1 始動入賞口や第 2 始動入賞口といった、複数の始動入賞口を設けたパチンコ遊技機 1 において、プログラム量の過剰な増大を防止することができる。

40

50

【 0 4 0 1 】

図33に示すステップS502にて保留記憶カウンタの読み出しが上限値以上であると判定されたことに対応して、乱数値の読み出しが第1特図保留記憶部や第2特図保留記憶部における保留データの記憶数が上限記憶数に達しているときには、ステップS512の処理において、遊技球が通過した第1始動入賞口または第2始動入賞口に対応するハードラッチ乱数値レジスタ559Aまたはハードラッチ乱数値レジスタ559Bから、乱数値となる数値データを読み出すことにより、対応する乱数ラッチフラグをオフ状態に設定する。これにより、第1特図保留記憶部や第2特図保留記憶部における保留データの記憶数が上限記憶数に達した後、例えば上限記憶数未満となってから乱数値の読み出しがなったときなどに、第1始動入賞信号SS1や第2始動入賞信号SS2といった所定信号の入力に基づく正確な乱数値を取得することができる。10

【 0 4 0 2 】

図7(A)や図10に示すセキュリティ時間設定KSESのビット番号[7-6]におけるビット値を“00”以外の値としたときには、システムリセットや電源投入に基づき初期設定処理が実行されるごとに所定の時間範囲で変化する可変延長時間を、セキュリティ時間に含まれる時間成分として設定する。また、図7(A)や図10に示すセキュリティ時間設定KSESのビット番号[5-0]におけるビット値に応じて、固定時間に加えて予め選択可能な複数の固定延長時間のいずれかを、セキュリティ時間に含まれる時間成分として設定する。これにより、パチンコ遊技機1の電源投入やシステムリセット等による動作開始タイミングから、乱数回路509A、509Bの動作開始タイミングや更新される数値データなどを特定することが困難になり、遊技制御処理プログラムの解析結果に基づく狙い撃ちや、いわゆる「ぶら下げ基板」を接続して所定タイミングで不正信号を入力することで、不正に大当たり遊技状態を発生させるなどの行為を、確実に防止することができる。20

【 0 4 0 3 】

例えば16ビットの乱数回路509Aでは、乱数生成回路553Aから出力されたカウント値順列RCNを乱数列変更回路554Aが予め定められた乱数変更規則に基づいて変更することで、数値データを所定手順により所定の更新初期値から所定の更新最終値まで循環的に更新する。そして、図7(A)や図9(C)に示す16ビット乱数初期設定第3KRL3のビット番号[6]などにおけるビット値を“1”としたときには、乱数回路509Aにて生成される乱数値となる数値データのスタート値を、システムリセット毎に変更する。8ビットの乱数回路509Bについても、同様にして乱数値のスタート値を変更できればよい。これにより、たとえ乱数回路509A、509Bの動作開始タイミングを特定することができたとしても、乱数回路509A、509Bが備えるハードラッチ乱数値レジスタから読み出される数値データを特定することは困難になり、遊技制御処理プログラムの解析結果に基づく狙い撃ちや、いわゆる「ぶら下げ基板」の接続による不正信号の入力などを、確実に防止することができる。30

【 0 4 0 4 】

より具体的には、フリーランカウンタ509Cなどにより、遊技制御用マイクロコンピュータ100のCPU505における動作とは別個に初期値決定用データとなるカウント値が更新される。そして、乱数回路509A、509Bのスタート値設定回路553Cによる設定などに基づき、フリーランカウンタ509Cのカウント値などを用いて乱数値となる数値データのスタート値が決定される。これにより、遊技制御用マイクロコンピュータ100のCPU505における動作態様から乱数値となる数値データを特定することが困難になり、遊技制御処理プログラムの解析結果に基づく狙い撃ちや、いわゆる「ぶら下げ基板」の接続による不正信号の入力などを、確実に防止することができる。40

【 0 4 0 5 】

遊技制御用マイクロコンピュータ100が備える外部バスインターフェース501では、内部リソースアクセス制御回路501Aにより、例えばROM506の記憶データといった、遊技制御用マイクロコンピュータ100の内部データにつき、CPU505等の内部50

回路以外による外部読出が制限される。これにより、例えばROM506に記憶されているゲーム制御用のユーザプログラムといった、遊技制御処理プログラムが遊技制御用マイクロコンピュータ100の外部から読み出されて解析などに提供されることを防止できる。そして、遊技制御処理プログラムの解析結果に基づく狙い撃ちや、いわゆる「ぶら下げ基板」の接続による不正信号の入力などを、確実に防止することができる。

【0406】

遊技制御用マイクロコンピュータ100に内蔵または外付けされた乱数回路509A、509Bに周波数監視回路を設け、乱数用クロック生成回路112から供給された乱数用クロックRCKの入力状態を内部システムクロックSCLKと比較して、乱数用クロックRCKにおける周波数異常が検知されたときに、内部情報レジスタCIFの所定ビット番号におけるビット値を“1”に設定してもよい。そして、CPU505では、例えば遊技制御メイン処理にて内部情報レジスタCIFの所定ビット番号におけるビット値が“1”であると連続して判定された回数が、所定のクロック異常判定値に達したと判定されたときに、乱数回路509A、509Bの動作状態に異常が発生したと判定してもよい。これにより、乱数用クロックRCKとして不正信号を入力することによる不正行為を確実に防止することができる。10

【0407】

遊技制御用マイクロコンピュータ100のCPU505は、パチンコ遊技機1における電源供給の開始などに基づいて遊技制御用マイクロコンピュータ100のシステムリセットが解除されたときに、所定の乱数値レジスタ読出処理を実行することにより、ハードラッチ乱数値レジスタ559Aやハードラッチ乱数値レジスタ559Bに格納された数値データを読み出して、対応する乱数ラッチフラグをオフ状態としてもよい。これにより、例えば電源投入時などの電源電圧が不安定な状態で誤ってハードラッチ乱数値レジスタ559Aやハードラッチ乱数値レジスタ559Bに格納された数値データを乱数値として取得してしまうことを防止できる。20

【0408】

また、図27に示すステップS51にて電源断信号がオン状態であると判定されたことなどに対応して、例えば電源電圧VSLといった所定電源電圧の低下が検出された後、遊技制御用マイクロコンピュータ100が動作停止状態となるまでは、図28(A)に示すステップS25およびステップS25Bの処理を実行することにより、電源断信号の入力状態を繰り返し判定してもよい。そして、ステップS25にて電源断信号がオフ状態となり入力されていない旨の判定がなされたときに、ROM506に記憶された制御コードの先頭から遊技制御が開始されるより前に、所定の乱数値レジスタ読出処理を実行して、オン状態となっている乱数ラッチフラグをオフ状態にしてもよい。これにより、例えば電源電圧VSLといった所定電源電圧の低下時などの電源電圧が不安定な状態で誤ってハードラッチ乱数値レジスタ559Aやハードラッチ乱数値レジスタ559Bに格納された数値データを乱数値として取得してしまうことを防止できる。30

【0409】

この発明は、上記実施の形態に限定されず、様々な変形および応用が可能である。例えばパチンコ遊技機1は、上記実施の形態で示した全ての技術的特徴を備えるものでなくともよく、従来技術における少なくとも1つの課題を解決できるように、上記実施の形態で説明した一部の構成を備えたものであってもよい。具体的な一例として、上記実施の形態では、図26に示すステップS26の処理によりウォッチドッグタイマ520を起動してタイムアウトの発生によるリセット動作を有効化するとともに、図27に示すステップS53の処理によりウォッチドッグタイマ520を起動してタイムアウトの発生によるリセット動作を有効化するものとして説明した。これに対して、ステップS26の処理とステップS53の処理のうち、いずれか一方の処理によりウォッチドッグタイマ520を起動してタイムアウトの発生によるリセット動作を有効化するが、他方の処理は実行されないものであってもよい。40

【0410】

50

上記実施の形態では、第1特別図柄表示装置4Aおよび第2特別図柄表示装置4Bを備えたパチンコ遊技機1について説明したが、1つの特別図柄表示装置のみが設けられたものであってもよい。この場合には、例えば図15に示す乱数回路509Aが備えるハードラッチセレクタ558Bとハードラッチ乱数値レジスタ559Bの組合せを不使用に設定すればよい。

【0411】

上記実施の形態では、16ビットの乱数回路509Aにおいて、乱数更新クロック選択回路551や乱数生成回路553A、乱数列変更回路554A、最大値比較回路555などが、第1始動入賞口における遊技球の始動入賞に基づき乱数値となる数値データを取得するように構成されたハードラッチセレクタ558Aおよびハードラッチ乱数値レジスタ559Aの組合せと、第2始動入賞口における遊技球の始動入賞に基づき乱数値となる数値データを取得するように構成されたハードラッチセレクタ558Bおよびハードラッチ乱数値レジスタ559Bの組合せとに対して、共通化されるものとして説明した。しかしながら、この発明はこれに限定されず、第1始動入賞口における遊技球の始動入賞であるか、第2始動入賞口における遊技球の始動入賞であるかに応じて、別個の乱数列RSNにおける数値データから乱数値となる数値データを取得するように構成してもよい。一例として、16ビットの乱数回路509Aにおいて、チャネルch0に対応して16ビットのハードラッチ乱数値レジスタ559Aを設けて、第1始動入賞口における遊技球の始動入賞に基づき乱数値となる数値データを取得する。一方、チャネルch0とは独立して乱数値が更新されるチャネルch1に対応して16ビットのハードラッチ乱数値レジスタ559Bを設けて、第2始動入賞口における遊技球の始動入賞に基づき乱数値となる数値データを取得してもよい。10
20

【0412】

また、普通入賞球装置6Aが形成する第1始動入賞口と、普通可変入賞球装置6Bが形成する第2始動入賞口とが、複数の始動領域として設けられるものに限定されず、例えば3個以上といった複数の始動領域が設けられるものであってもよい。この場合、各始動領域にて遊技球の始動入賞が検出されたことに基づき、互いに異なる特別図柄を用いた特図ゲームを実行するための始動条件が成立するようにしてもよい。そして、乱数回路509Aには、始動領域の個数に対応して3個以上といった複数のハードラッチ乱数値レジスタが設けられ、また、各乱数値レジスタに対応した乱数ラッチフラグが設けられるようにすればよい。あるいは、例えば3個以上の始動領域のうちで、一部（少なくとも2個）の始動領域にて遊技球の始動入賞が検出されたことに基づき、同一の特別図柄を用いた特図ゲームを実行するための始動条件が成立するようにしてもよい。また、複数の始動領域のうち、いずれの始動領域にて遊技球の始動入賞が検出された場合でも、共通する1個（あるいは1組）の特別図柄を用いた特図ゲームを実行するための始動条件が成立するようにしてもよい。この場合には、複数の始動領域において遊技球の始動入賞が検出された順番と同一の順番で、特図ゲームを開始するための開始条件が成立するようにしてもよい。あるいは、複数の始動領域に優先順位を付け、優先順位が高い始動領域にて遊技球の始動入賞が検出されたことに基づく特図ゲームを開始するための開始条件を、優先順位が低い始動領域にて遊技球の始動入賞が検出されたことに基づく開始条件よりも、優先的に成立させることによってもよい。30
40

【0413】

ウォッチドッグタイマ520にてタイムアウトが発生したことによりリセット動作が行われたときには、ハードラッチ乱数値レジスタ559Aやハードラッチ乱数値レジスタ559Bから数値データを読み出して、各乱数ラッチフラグをオフ状態に設定するための処理が実行されてもよい。これにより、例えばパチンコ遊技機1において電力供給が瞬停したときに電源電圧が不安定な状態で誤ってハードラッチ乱数値レジスタ559Aやハードラッチ乱数値レジスタ559Bに格納された数値データが、乱数値として取得されてしまうことを防止できる。

【0414】

図25のステップS2にて設定される固定延長時間は、例えばROM506に記憶されたユーザプログラムにおける設定などにより、システムリセット毎に複数の固定延長時間のいずれかに決定するようにしてもよい。この場合には、ステップS2にて設定される固定延長時間がいずれも、ステップS5にて設定可能な最長の可変延長時間に比べて、長くなるように定義しておく。そして、ステップS2では大まかな延長時間を決定した後、ステップS5では詳細な延長時間を決定すればよい。これにより、パチンコ遊技機1の電源投入時やシステムリセット時にセキュリティモードとなるセキュリティ時間を、システムリセット毎に大きく変化させることが可能になり、パチンコ遊技機1の動作開始タイミングから乱数回路509A、509Bの動作開始タイミングや更新される数値データなどを特定することが、より困難になる。

10

【0415】

また、固定時間に加算される固定延長時間などは、遊技制御用マイクロコンピュータ100を構成するチップ毎に付与されるIDナンバーを用いて決定されるようにしてもよい。一例として、IDナンバーに所定のスクランブル処理を施す演算や、IDナンバーを用いた加算・減算・乗算・除算などの演算の一部または全部を実行して、算出された値に対応して延長時間を設定してもよい。この場合には、例えばシステムリセット毎に延長時間を決定するために用いる演算式を変更することなどにより、システムリセット毎に延長時間がランダムに決定されるようにしてもよい。さらに、例えばIDナンバーを用いて延長時間を決定するための演算式をシステムリセット時に格納したフリーランカウンタのカウント値に対応して決定するといったように、フリーランカウンタのカウント値と、IDナンバーとを組み合わせて使用することなどにより、システムリセット毎に延長時間がランダムに決定されるようにしてもよい。また、乱数回路509A、509Bにて生成される乱数のスタート値をシステムリセット毎に変更する場合にも、フリーランカウンタのカウント値と、IDナンバーとを組み合わせて使用することなどにより、乱数のスタート値を決定してもよい。

20

【0416】

遊技制御用マイクロコンピュータ100のCPU505に供給されるクロック信号と、乱数回路509A、509Bに供給されるクロック信号は、共通のクロック生成回路に含まれる1つの発振器により生成された発振信号を用いて、生成されるようにしてもよい。この場合には、例えば乱数用クロックRCKと制御用クロックCCLKをそれぞれ生成するための分周器などを設け、ラッチ用クロックと制御用クロックCCLKあるいは内部システムクロックSCLKとの同期が生じにくくなるように、各分周器における分周比などを設定すればよい。制御用クロック生成回路111と乱数用クロック生成回路112とは、その一部または全部が、遊技制御用マイクロコンピュータ100の内部に設けられてもよいし、遊技制御用マイクロコンピュータ100の外部に設けられてもよい。

30

【0417】

乱数更新クロックRGKやラッチ用クロックとなる発振信号は、例えば乱数用クロック生成回路112といった、乱数回路509A、509Bの外部において生成されるようにしてもよい。あるいは、乱数回路509A、509Bの内部にて、乱数更新クロックRGKを生成するための回路と、ラッチ用クロックRC0を生成するための回路とを、別個に設けるようにしてもよい。一例として、クロック用フリップフロップと同様のフリップフロップにより乱数更新クロックRGKを生成する一方で、乱数更新クロックRGKの信号状態を反転させる反転回路を設け、その反転回路から出力される信号を、ラッチ用クロックとして用いるようにしてもよい。

40

【0418】

ROM506の外部読出などを制限する場合には、例えば遊技制御用マイクロコンピュータ100にてROM506の記憶データを外部読出するための接続端子などを、パチンコ遊技機1の提供者において外部装置が接続不能に封止されてもよい。

【0419】

上記実施の形態では、図31に示すステップS141の変動パターン設定処理として、

50

第1開始条件と第2開始条件のいずれが成立したかに関わりなく、図36(A)のフローチャートに示すような処理が実行されるものとして説明した。しかしながら、この発明はこれに限定されず、第1開始条件が成立した場合と第2開始条件が成立した場合とでは、互いに異なる処理を実行して、変動パターン種別を複数種類のいずれとするかの決定や、変動パターンを複数種類のいずれとするかの決定を行うようにしてもよい。この場合、変動パターン種別を決定するための処理や、変動パターンを決定するための処理は、第1開始条件と第2開始条件のいずれが成立したかに応じて異なる一方で、変動パターン種別決定用の乱数値MR3を示す数値データや、変動パターン決定用の乱数値MR4を示す数値データとしては、第1開始条件と第2開始条件のいずれが成立したかに関わりなく、共通の数値データを用いるようにすればよい。

10

【0420】

また、変動パターン種別決定テーブルとして、第1開始条件と第2開始条件のいずれが成立したかに応じて、各変動パターン種別に対する決定値の割当てを異ならせたものを予め用意してもよい。そして、第1開始条件の成立に対応して実行される変動パターン設定処理では、第1開始条件の成立に応じた変動パターン種別決定用の乱数値MR3に基づいて、変動パターン種別を複数種類のいずれかに決定する。これに対して、第2開始条件の成立に対応して実行される変動パターン設定処理では、第2開始条件の成立に応じて第1開始条件が成立した場合は異なる変動パターン種別決定用の乱数値MR3を使用テーブルとして選択し、第1開始条件が成立した場合と共通の変動パターン種別決定用の乱数値MR3に基づいて、変動パターン種別を複数種類のいずれかに決定すればよい。

20

【0421】

さらに、飾り図柄の可変表示状態をリーチ状態とするか否かの決定処理についても、第1開始条件が成立した場合と第2開始条件が成立した場合とでは、互いに異なる処理が実行されるようにしてもよい。この場合、リーチ状態とするか否かの処理は、第1開始条件と第2開始条件のいずれが成立したかに応じて異なる一方で、リーチ決定用の乱数値を示す数値データとしては、第1開始条件と第2開始条件のいずれが成立したかに関わりなく、共通の数値データを用いるようにすればよい。

【0422】

上記実施の形態では、可変表示結果が「小当たり」となったことに基づいて小当たり遊技状態に制御され、小当たり遊技状態が終了した後には、遊技状態の変更が行われない。その一方で、可変表示結果が「大当たり」となる場合に大当たり種別が「突確」となったことに基づいて2ラウンド大当たり状態に制御され、2ラウンド大当たり状態が終了した後には、確変状態に制御されるものとして説明した。しかしながら、この発明はこれに限定されず、大当たり種別が「突確」となる場合や可変表示結果が「小当たり」となる場合に代えて、あるいは、これらの場合に加えて、「突然時短」や「突然通常」となる場合を設けるようにしてもよい。一例として、「突然時短」と「突然通常」は、可変表示結果が「大当たり」となる場合における大当たり種別に含まれるものとする。この場合、大当たり種別決定テーブルは、変動特図指定バッファ値に応じて、大当たり種別決定用の乱数値MR2を、「突然時短」や「突然通常」の大当たり種別に割り当てるテーブルデータが含まれるように構成されればよい。そして、可変表示結果が「大当たり」となる場合に大当たり種別が「突然時短」となるときには、大当たり種別が「突確」の場合と同様にして2ラウンド大当たり状態に制御され、2ラウンド大当たり状態が終了した後には、大当たり種別が「突確」の場合とは異なり時短状態に制御される。他方、可変表示結果が「大当たり」となる場合に大当たり種別が「突然通常」となるときには、大当たり種別が「突確」の場合と同様にして2ラウンド大当たり状態に制御され、2ラウンド大当たり状態が終了した後には、大当たり種別が「突確」の場合とは異なり通常状態に制御される。これにより、2ラウンド大当たり状態の終了後に制御される遊技状態に対する遊技者の期待感を高め、遊技興奮を向上させることができる。

30

【0423】

このような「突然時短」や「突然通常」を設ける場合には、「突然時短」および「突然

40

50

通常」以外である場合とは異なる変動パターン種別や変動パターンに決定するようにしてもよい。これにより、大当たり種別が「突然時短」や「突然通常」であることにより2ラウンド大当たり状態に制御されるにもかかわらず、15ラウンド大当たり状態に制御される場合と同様の演出動作が行われて遊技者に不信感を与えてしまうことを防止できる。また、大当たり種別が「突然時短」や「突然通常」となる場合には、可変表示結果が「小当たり」となる場合、あるいは、大当たり種別が「突確」となる場合と、共通の変動パターン種別に決定可能としてもよい。これにより、変動パターンを決定する際には、大当たり種別が「突然時短」や「突然通常」となる場合であるか、可変表示結果が「小当たり」となる場合あるいは大当たり種別が「突確」となる場合であるかに関わりなく、共通の変動パターン決定テーブルを用いることができ、データ容量の削減を図ることができる。

10

【0424】

上記実施の形態では、可変表示結果が「大当たり」となったことに基づく大当たり遊技状態が終了した後に、確変状態や時短状態といった遊技状態に制御できるものとして説明した。そして、確変状態や時短状態では、第2始動入賞口に遊技球が進入する可能性を高めて第2始動条件が成立しやすくなることで遊技者にとって有利となる制御が行われるものとして説明した。しかしながら、この発明はこれに限定されず、例えば確変状態には、継続して確変制御が行われるとともに、第2始動入賞口に遊技球が進入する可能性を高める有利開放制御が行われる高確高ベース状態と、確変制御は行われるが有利開放制御は行われない高確低ベース状態とが含まれるようにしてもよい。また、時短状態には、特図変動時間が短縮されるとともに有利開放制御が行われる低確高ベース状態と、特図変動時間は短縮されるが有利開放制御は行われない低確低ベース状態とが含まれるようにしてもよい。一例として、大当たり種別が「確変」および「突確」のいずれであるかに対応して、大当たり遊技状態の終了後に、高確高ベース状態と高確低ベース状態のいずれかに制御されるようにもよい。他の一例として、大当たり種別が「確変」および「突確」のいずれであるかに応じて、大当たり遊技状態の終了後に高確高ベース状態と高確低ベース状態のいずれかに制御される割合を、互いに異ならせるようにしてもよい。

20

【0425】

大当たり種別が「突確」である場合に変動パターン種別を複数種類のいずれかに決定する際には、大当たり遊技状態の終了後に高確高ベース状態と高確低ベース状態のいずれに制御するかに応じて、異なる変動パターン種別に決定するようにしてもよい。一例として、図34に示すステップS236にて大当たり種別が「突確」に決定された際には、大当たり遊技状態の終了後に高確高ベース状態と高確低ベース状態のいずれに制御するかを決定するための判定処理を実行する。このとき、高確低ベース状態に制御することが決定された場合には、大当たり種別が「突確」となる場合と可変表示結果が「小当たり」となる場合で共通の変動パターン種別に決定する。これに対して、高確高ベース状態に制御することが決定された場合には、大当たり種別が「突確」となる場合のみに専用の変動パターン種別に決定すればよい。これにより、大当たり種別が「突確」で大当たり遊技状態の終了後に高確低ベース状態となる場合には、飾り図柄の可変表示中における演出動作や2ラウンド大当たり状態における演出動作として、可変表示結果が「小当たり」となる場合と共通の演出動作が行われた後、高確低ベース状態となることができる。他方、大当たり種別が「突確」で大当たり遊技状態の終了後に高確高ベース状態となる場合には、飾り図柄の可変表示中における演出動作や2ラウンド大当たり状態における演出動作として、大当たり種別が「突確」となる場合のみに専用の演出動作が行われた後、高確高ベース状態となることができる。

30

【0426】

上記実施の形態では、画像表示装置5の表示領域において、「左」、「中」、「右」の飾り図柄表示エリア5L、5C、5Rが設けられ、各飾り図柄表示エリア5L、5C、5Rにて1個の飾り図柄が停止表示されることで、予め定められた1個の有効ライン上に最終停止図柄となる確定飾り図柄が停止表示されるものとして説明した。しかしながら、この発明はこれに限定されず、例えば「左」、「中」、「右」の各飾り図柄表示エリア5L、5C、5Rにて「上段」、「中段」、「下段」の3カ所に飾り図柄を停止表示可能とし

40

50

、5個あるいは8個の有効ライン上に最終停止図柄となる確定飾り図柄が停止表示されるようにしてよい。

【0427】

その他にも、パチンコ遊技機1の装置構成、データ構成、フローチャートで示した処理、画像表示装置5の表示領域における演出画像の表示動作を含めた各種の演出動作などは、本発明の趣旨を逸脱しない範囲で、任意に変更や修正が可能である。加えて、本発明の遊技機は、入賞球の検出に応答して所定数の賞球を払い出す払出式遊技機に限定されるものではなく、遊技球を封入し入賞球の検出に応答して得点を付与する封入式遊技機にも適用することができる。

【0428】

上記実施の形態では、遊技機の例として、特別図柄や飾り図柄を可変表示する機能や各種の演出画像を表示する機能を有するパチンコ遊技機1を用いて説明した。しかしながら、上記実施の形態におけるパチンコ遊技機1が備える構成や機能の少なくとも一部は、スロットマシンなどの他の遊技機にも適用することができる。この場合には、例えば図5に示すP I P 5 1 0が備える入力ポートP I 0に、スロットマシンが備えるスタートレバースイッチからの検出信号を入力する。スタートレバースイッチは、複数のリールを回転させることによりゲームを開始するためのスタートレバーに対する操作を検出したときに、オン状態となる検出信号を出力する。16ビットの乱数回路509Aでは、例えば図15に示すハードラッチセレクタ558Aとハードラッチ乱数値レジスタ559Aの組合せを使用して、最大値比較回路555から出力される乱数列R S Nにおける数値データを乱数値として取得可能に構成する一方で、ハードラッチセレクタ558Bとハードラッチ乱数値レジスタ559Bの組合せを不使用に設定すればよい。

10

【0429】

スロットマシンの筐体内部には、外周に複数種の図柄が配列された複数（例えば3つ）のリールを水平方向に並設した可変表示装置が設けられている。また、スロットマシンの前面扉には、上記実施の形態における画像表示装置5と同様の表示機能を有する画像表示装置が設けられている。各リールの外周部には、例えば「赤7」、「白7」、「BAR」、「JAC」、「スイカ」、「チェリー」、「ベル」といった、互いに識別可能な複数種類の図柄が所定の順序で描かれている。各リールの外周部に描かれた図柄は、可変表示装置にて各自上中下三段に表示されている。各リールは、スタートレバーに対する所定操作（例えば押下操作など）に応答して回転することで、各リールの図柄が連続的に変化しつつ表示される。こうして、複数種類の識別情報となる複数の図柄が可変表示される。

20

【0430】

そして、各リールの回転を停止させるときには、各リールに対応して設置された複数のストップスイッチを遊技者が操作する。なお、リールの回転が開始された後、所定時間が経過してもストップスイッチの操作がなされないときには、自動的にリールの回転が停止してもよい。

30

【0431】

スロットマシンにおける前面扉の所定位置には、例えばメダルといった遊技媒体を投入可能な投入口や、遊技媒体を1単位（例えばメダル1枚）ずつ賭数として設定（B E T）するためのB E Tスイッチ、1ゲームで賭けることのできる最高単位数（例えばメダル3枚分）の賭数を設定するためのM A X B E Tスイッチ、クレジット（遊技者所有の遊技用価値として記憶されている遊技媒体数）として記憶されている遊技媒体や賭数の設定に用いた遊技媒体を精算するための精算スイッチなどが設けられている。

40

【0432】

スロットマシンにおいてゲームを行う場合には、まず、遊技媒体を投入口から投入するか、あるいはクレジットを使用して賭数を設定する。クレジットを使用する場合にはB E Tスイッチ又はM A X B E Tスイッチを操作する。こうして賭数が設定されると、その賭数に応じた複数の入賞ラインのいずれかが有効となり、スタートレバーの操作が有効な状態、すなわち、ゲームが実行可能な状態となって、可変表示の実行条件が成立する。なお

50

、前回のゲームにてリプレイなどの再遊技役の入賞が発生した場合には、続けて次のゲームが実行可能となり、可変表示の実行条件が成立する。こうしてゲームが実行可能な状態でスタートレバーが操作されると、可変表示の開始条件が成立したことに対応して、各リールが回転し、図柄が連続的に変動する。各リールが回転することによる図柄の変動中には、画像表示装置における演出画像の表示動作や、スピーカからの音声出力動作、遊技効果ランプの点灯動作などにより、各種の演出動作が実行される。例えば、画像表示装置では、各リールの外周部に描かれた図柄と同一の図柄、または、各リールの図柄とは異なるものの当該図柄と対応付けられた図柄が、演出用識別情報として可変表示されればよい。また、図柄の変動が終了した後にも、例えば入賞の発生を報知する演出動作や、デモンストレーションとなる演出動作といった、各種の演出動作が実行されてもよい。この状態で複数のトップスイッチのいずれかが操作されると、対応するリールの回転が停止し、表示結果が視認可能に導出表示される。

【0433】

そして、全てのリールの回転が停止されることで1ゲームが終了し、有効化されたいずれかの入賞ライン上に予め定められた役と呼ばれる図柄の組合せが各リールの表示結果として停止した場合には入賞が発生する。入賞となる役の種類には、大別して、メダルの付与を伴う小役と、賭数の設定を必要とせずに次のゲームを開始可能となる再遊技役と、遊技状態の移行を伴う特別役とがあり、遊技状態に応じて入賞となる役が定められている。スロットマシンでは、スタートレバーが操作されたタイミングで上記実施の形態における16ビットの乱数回路509Aと同様の乱数回路などから抽出した乱数値に基づき、遊技状態に応じて定められた各役の入賞の発生を許容するか否かを決定する内部抽選を行う。この内部抽選に当選して入賞の発生が許容されていることを、「内部当選している」ともいう。各役の当選のうち、小役や再遊技役の当選は、その当選が決定されたゲームにおいてのみ有効とされるが、特別役の当選は、その内部抽選により発生が許容された役が揃うまで有効とされる。すなわち特別役となる入賞の発生が一度許容されると、例え、各ゲームにて特別役となる入賞を発生させることができなかった場合でも、その当選は次のゲームへ持ち越されることになる。

【0434】

スロットマシンにおける遊技状態には、特定遊技状態と通常遊技状態とが含まれている。特定遊技状態には、レギュラーボーナスやビッグボーナスの他、AT(アシストタイム)、CT(チャレンジタイム)、RT(リプレイタイム)、ART(アシストリプレイタイム)などが含まれてもよい。レギュラーボーナスの遊技状態では、例えばJAC、チェリー、スイカおよびベルなどの小役が、入賞となる役として定められており、内部抽選での抽選対象とされる。ビッグボーナスの遊技状態では、所定の小役ゲームにおいて、例えはチェリー、スイカおよびベルなどの小役や、レギュラーボーナス(あるいはJACIN)などの特別役が、入賞となる役として定められており、各小役ゲームにおける内部抽選での抽選対象とされる。ATの遊技状態では、各リールの停止順や停止タイミング等の入賞条件に一致する操作を行わないと入賞を出現させることができない特定役の入賞条件が報知される。CTの遊技状態では、各リールが一定の範囲で無制御となることで狙った特定の小役を入賞させることができる。RTの遊技状態では、リプレイなどの再遊技役が高確率で入賞する。ARTの遊技状態では、ATの遊技状態とRTの遊技状態とが組み合わされる。通常遊技状態では、例えはチェリー、スイカおよびベルなどの小役や、リプレイなどの再遊技役、ビッグボーナス、レギュラーボーナスなどの特別役が、入賞となる役として予め定められており、各ゲームにおける内部抽選での抽選対象とされる。

【0435】

スロットマシンには、上記実施の形態における電源基板10と共に構成および機能を含んだ電源基板や、主基板11と共に構成および機能を含んだ主基板や、演出制御基板12と共に構成および機能を含んだ演出制御基板、払出制御基板15と共に構成および機能を含んだ払出制御基板などが搭載されている。なお、各制御基板は、スロットマシンにおけるゲームの進行や演出内容に応じて、上記実施の形態における制御基板とは異な

10

20

30

40

50

る構成や機能を含んでいてもよい。

【0436】

スロットマシンの主基板には、上記実施の形態における遊技制御用マイクロコンピュータ100と共に構成および機能を含んだ遊技制御用マイクロコンピュータなどが搭載されている。例えば、この遊技制御用マイクロコンピュータには、上記実施の形態におけるCPU505と同様の制御を実行可能なCPUや、ROM506と同様のユーザプログラムや固定データを記憶可能なROM、RAM507と同様のワークエリアを提供可能なRAMなどが内蔵されればよい。また、上記実施の形態におけるリセットコントローラ504A(ウォッチドッグタイマ520を含む)と一部または全部が共通するリセットコントローラや、乱数回路509A、509Bと一部または全部が共通する乱数回路が、遊技制御用マイクロコンピュータに内蔵または外付けされればよい。10

【0437】

そして、一例として、スロットマシンが備える遊技制御用マイクロコンピュータに内蔵されたCPUは、図26に示すステップS26に相当する処理を実行することにより、初期設定処理においてRAMへのアクセスを許可する処理より先に電源断信号がオン状態であると判定されたときに、ウォッチドッグタイマを起動してタイムアウトの発生によるリセット動作を有効化すればよい。また、スロットマシンが備える遊技制御用マイクロコンピュータに内蔵されたCPUは、図27に示すステップS53に相当する処理を実行することにより、電源断信号がオン状態であることに応じたメイン側電源断処理の実行に伴い、ウォッチドッグタイマを起動してタイムアウトの発生によるリセット動作を有効化すればよい。20

【0438】

スロットマシンは、メダル並びにクレジットを使用してゲームを実施可能なものに限らず、例えばパチンコ球を用いてゲームを行うスロットマシンや、メダルが外部に排出されることなくクレジットを使用して遊技可能な完全クレジット式のスロットマシン、可変表示装置が図柄を示す画像の表示を行う画像式のスロットマシンなどにも適用することができる。

【0439】

パチンコ遊技機1やスロットマシンが備える構成や機能の一部または全部を実現するためのプログラムやデータは、コンピュータ装置等に対して、着脱自在の記録媒体により配布・提供される形態に限定されるものではなく、予めコンピュータ装置等の有する記憶装置にプリインストールしておくことで配布される形態を探っても構わない。さらに、本発明を実現するためのプログラムやデータの一部または全部は、通信処理部を設けておくことにより、通信回線等を介して接続されたネットワーク上の、他の機器からダウンロードすることによって配布する形態を探っても構わない。30

【0440】

以上説明したように、上記実施の形態におけるパチンコ遊技機1などの遊技機では、ROM506のプログラム管理エリアに記憶されるリセット設定KRESのビット番号[6]におけるビット値を“1”に設定することで、ユーザプログラム(ソフトウェア)でウォッチドッグタイマ520の起動と停止とを切替可能にする。遊技制御用マイクロコンピュータ100のCPU505は、図27に示すステップS51の処理にて電源断信号がオン状態であると判定したときに、ステップS52のメイン側電源断処理を実行した後に無限ループ処理を繰返し実行する待機状態に移行させるとともに、メイン側電源断処理の実行に伴うステップS53の処理にて、ウォッチドッグタイマ520を起動させてタイムアウトの発生によるリセット動作を有効化する。このように、電源断信号がオン状態であると判定されてからウォッチドッグタイマ520を起動させることで、パチンコ遊技機1における遊技の進行を制御するときにはウォッチドッグタイマ520における監視時間の計測を定期的にクリア(初期化)してリスタートさせる必要がない。これにより、遊技の進行を制御するための制御負担を軽減しつつ、パチンコ遊技機1などの遊技機における電力供給の瞬体から適切に復旧させることができる。4050

【0441】

また、遊技制御用マイクロコンピュータ100のCPU505は、パチンコ遊技機1における電力供給が開始されたときに、図26に示すステップS32の処理によりRAM507へのアクセスが許可されるより先に、ステップS25の処理により電源断信号がオン状態であるか否かを判定する。このとき電源断信号がオン状態であると判定された場合には、無限ループ処理を繰返し実行する待機状態に移行させることに伴うステップS26の処理にて、ウォッチドッグタイマ520を起動させてタイムアウトの発生によるリセット動作を有効化する。このように、電力供給の開始時やリセット動作の実行時に電源断信号がオン状態であると判定されてからウォッチドッグタイマ520を起動させることで、パチンコ遊技機1における遊技の進行を制御するときにはウォッチドッグタイマ520における監視時間の計測を定期的にクリア（初期化）してリスタートさせる必要がない。これにより、遊技の進行を制御するための制御負担を軽減しつつ、パチンコ遊技機1などの遊技機における電力供給の瞬停から適切に復旧させることができる。10

【0442】

例えば図8（B）に示すリセット設定KRESにおいて、ビット番号[5-4]およびビット番号[3-0]におけるビット値を設定することにより、ウォッチドッグタイマ520により計測される監視時間は、予め定められた複数種類のうちから設定することができる。こうしたリセット設定KRESのビット番号[5-4]におけるビット値が“11”でビット番号[3-0]におけるビット値が“1111”となるように設定することで、監視時間となるタイムアウト時間として設定可能な最長時間を設定する。これにより、例えばパチンコ遊技機1における電源スイッチの切断等により電力供給が所定期間にわたり完全に停止したときには、タイムアウトの発生によるリセット動作が行われないように制限することで、誤ってリセットされてしまうことを防止しつつ、パチンコ遊技機1などの遊技機における電力供給の瞬停から適切に復旧させることができる。20

【0443】

図26に示すステップS26の処理や図27に示すステップS53の処理では、図28（B）に示すような処理が実行されることで、直前のリセット要因がウォッチドッグタイマ520のタイムアウトによるものであると判定されたときには、ウォッチドッグタイマ520を停止させてタイムアウトの発生によるリセット動作を無効化してもよい。これにより、パチンコ遊技機1などの遊技機における電源電圧の安定が確認できないために不注意なリセット動作が繰返し実行されてしまうことを防止しつつ、遊技機における電力供給の瞬停から適切に復旧させることができる。30

【0444】

遊技制御用マイクロコンピュータ100のCPU505は、WDTクリアレジスタWCLに「55H」と「AAH」という値が異なるWDTクリアデータを順次に書き込むことで、ウォッチドッグタイマ520における監視時間となるタイムアウト時間の計測をクリア（初期化）してリスタート（再開）させる。これにより、パチンコ遊技機1などの遊技機において電力供給が瞬停するときに、ノイズ等により誤って監視時間の計測が初期化されてしまうことを防止して、遊技機における電力供給の瞬停から適切に復旧させることができる。40

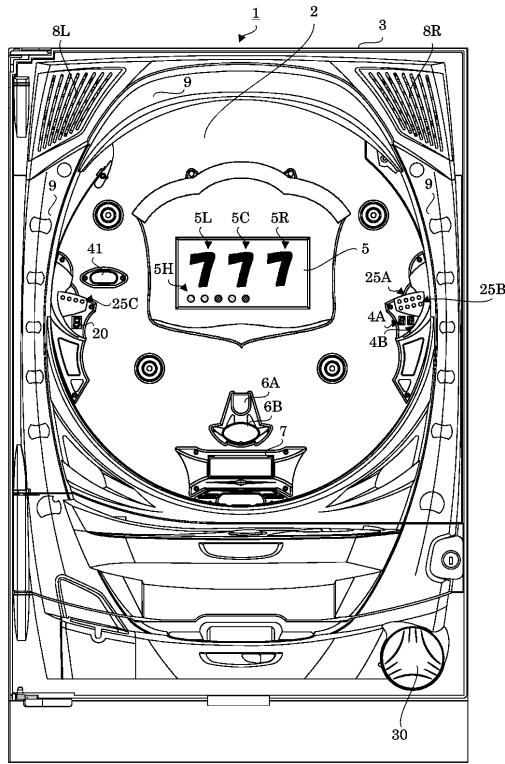
【符号の説明】**【0445】**

- 1 ... パチンコ遊技機
- 2 ... 遊技盤
- 3 ... 遊技機用枠
- 4A、4B ... 特別図柄表示装置
- 5 ... 画像表示装置
- 6A ... 普通入賞球装置
- 6B ... 普通可変入賞球装置
- 7 ... 特別可変入賞球装置

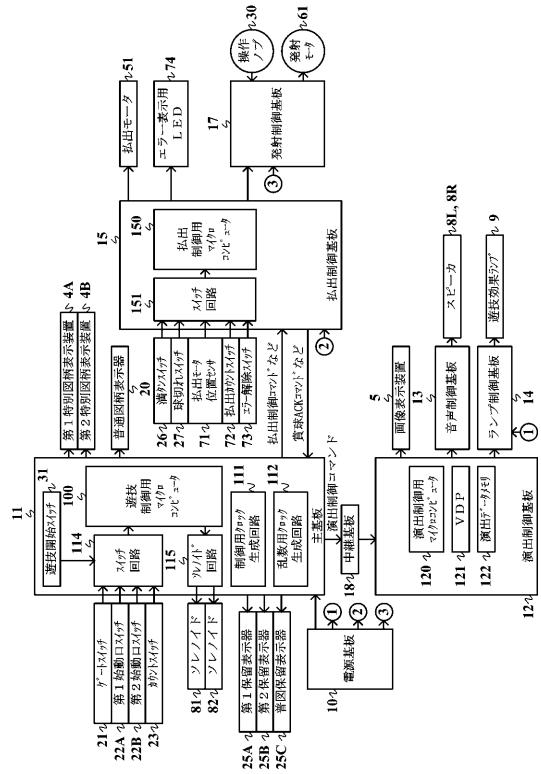
1020304050

8 L、8 R	... スピーカ	
9	... 遊技効果ランプ	
1 0	... 電源基板	
1 1	... 主基板	
1 2	... 演出制御基板	
1 3	... 音声制御基板	
1 4	... ランプ制御基板	
1 5	... 払出制御基板	
1 8	... 中継基板	
2 0	... 普通図柄表示器	10
2 1	... ゲートスイッチ	
2 2 A、2 2 B	... 始動口スイッチ	
2 3	... カウントスイッチ	
3 1	... 遊技開始スイッチ	
4 1	... 通過ゲート	
1 0 0	... 遊技制御用マイクロコンピュータ	
3 0 1	... 変圧回路	
3 0 2	... 直流電圧生成回路	
3 0 3	... 電源監視回路	
3 0 4	... クリアスイッチ	20
5 0 1	... 外部バスインターフェース	
5 0 1 A	... 内部リソースアクセス制限回路	
5 0 2	... クロック回路	
5 0 3	... 固有情報記憶回路	
5 0 4 A	... リセットコントローラ	
5 0 4 B	... 割り込みコントローラ	
5 0 5	... C P U	
5 0 6	... R O M	
5 0 6 A	... セキュリティチェックプログラム	
5 0 7	... R A M	30
5 0 8	... タイマ回路	
5 0 9 A、5 0 9 B	... 乱数回路	
5 1 0	... P I P	
5 1 1	... シリアル通信回路	
5 1 2	... アドレスデコード回路	
5 2 0	... ウォッчикドッグタイマ	
5 3 3	... W D T 制御回路	
5 3 5	... カウントクロック生成回路	
5 3 6	... 16ビットアップカウンタ	
5 3 7	... 出力制御回路	40
5 5 1	... 亂数更新クロック選択回路	
5 5 3 A	... 亂数生成回路	
5 5 3 B	... 亂数起動設定回路	
5 5 3 C	... スタート値設定回路	
5 5 4 A	... 亂数列変更回路	
5 5 4 B	... 亂数列変更設定回路	
5 5 5	... 最大値比較回路	
5 5 8 A、5 5 8 B	... ハードラッチセレクタ	
5 5 9 A、5 5 9 B	... ハードラッチ乱数値レジスタ	
5 5 9 S	... ソフトラッチ乱数値レジスタ	50

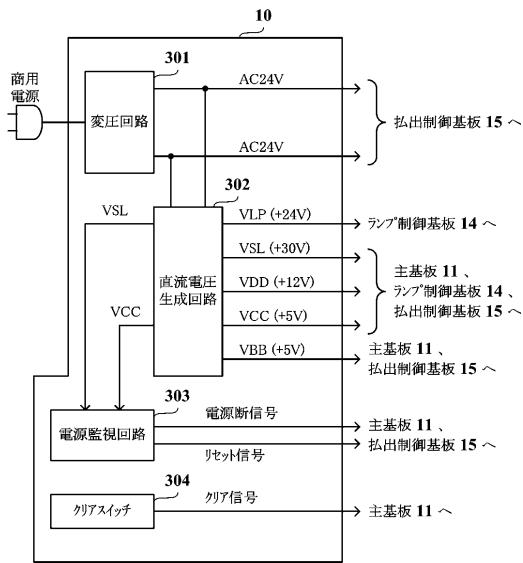
【図1】



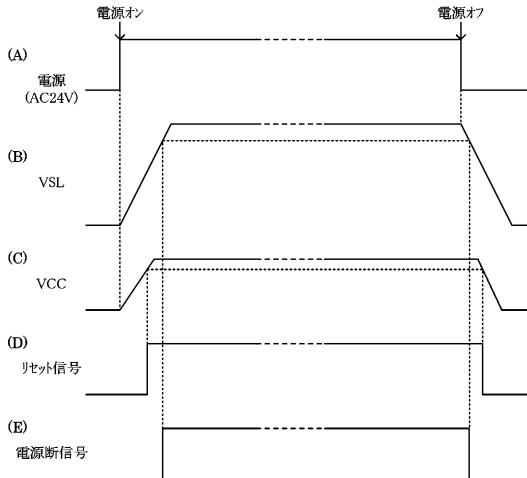
【図2】



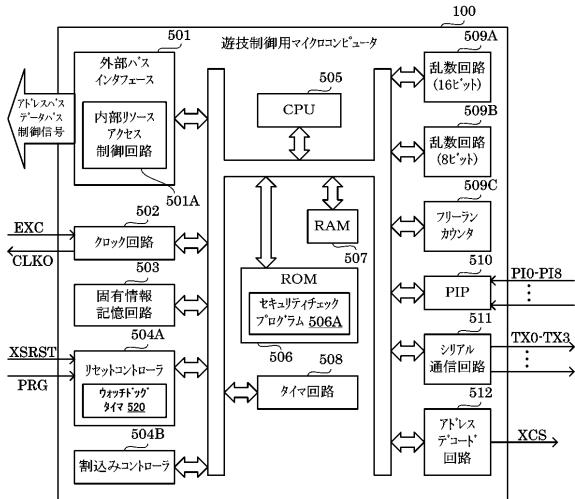
【図3】



【図4】



【図5】



【図6】

アドレス	種別	内容
0000H	ROM	プログラムコード／データエリア
2FC0H		プログラム管理エリア
2FFFH		⋮
F000H	RAM	ワーカリア
F3FFH		⋮
FE00H	内蔵レジスタ	内蔵レジスタエリア
FEBFH		⋮
FFFFH		⋮

【図7】

(A) プログラム管理エリア (主要部分)

アドレス(H)	用途	内容
2FC0～2FC7	内部リソース アクセス制御回路	ヘッダ(KHDR)
2FD9	リセットコントローラ	リセット設定(KRES)
2FDA	割込みコントローラ	割込み初期設定(KIIS)
2FE0	乱数回路 (16ビット)	16ビット乱数初期設定第1(KRL1)
2FE1	乱数回路 (16ビット)	16ビット乱数初期設定第2(KRL2)
2FE2	乱数回路 (16ビット)	16ビット乱数初期設定第3(KRL3)
2FE3	乱数回路 (8ビット)	8ビット乱数初期設定第1(KRS1)
2FE4	乱数回路 (8ビット)	8ビット乱数初期設定第2(KRS2)
2FEA	CPU等	セキュリティ時間設定(KSES)

(B) 内蔵レジスタエリア (主要部分)

アドレス(H)	用途	内容
FF23	リセットコントローラ	WDTスタートレジスタ(WST)
FF24	リセットコントローラ	WDTクリアレジスタ(WCL)
FF25	リセットコントローラ	内部情報レジスタ(CIR)
FF26	割込みコントローラ	割込みマスクレジスタ(IMR)
FF27	割込みコントローラ	割込み待機モータレジスタ(IRR)
FF28	割込みコントローラ	割込み中モータレジスタ(ISR)
FF5B～FF61	乱数回路 (16.8ビット)	ハードウェア選択レジスタ(RLS)
FF64～FF66	乱数回路 (16.8ビット)	乱数割込み制御レジスタ(RIC)
FF67～FF72	乱数回路 (16.8ビット)	乱数最大値設定レジスタ(RMX)
FF73	乱数回路 (16.8ビット)	乱数列変更レジスタ(RDSC)
FE66	乱数回路 (16.8ビット)	乱数ソフトウェアレジスタ(RDSL)
FE75	乱数回路 (16.8ビット)	乱数ソフトウェアフレグレスト(RDSF)
FF76～FF81	乱数回路 (16.8ビット)	ソフトウェア乱数値レジスタ(RSV)
FF82～FF84	乱数回路 (16.8ビット)	乱数ハードウェアフレグレスト(RHF)
FF85～FF9C	乱数回路 (16.8ビット)	ハードウェア乱数値レジスタ(RHV)

【図8】

(A) ヘッダ (KHDR)

アドレス(H)	設定データ(H)
2FC0	4C 00
2FC1	45 00
2FC2	34 00
2FC3	33 00
2FC4	38 00
2FC5	30 00
2FC6	41 00
2FC7	53 00
ROM読み出 許可／禁止	許可 禁止 許可
バス出力マスク 有効／無効	有効 有効 無効

(B) リセット設定 (KRES)

ビット番号	設定内容
7	内部リセット発生時の動作内容 0:ユーザリセット 1:システムリセット
6	ウォッチドッグの起動方法 0:ユーザモードで自動起動 1:ソフトウェアで起動
5-4	ウォッチドッグの基準クロック 00: $2^{10} \times T_{SCLK}$ 01: $2^{10} \times T_{SCLK}$ 10: $2^{20} \times T_{SCLK}$ 11: $2^{20} \times T_{SCLK}$
3-0	ウォッチドッグのタイムアット時間等 0000:ウォッチドッグ不使用 1000:基準クロック×8 1111:基準クロック×15

T_{SCLK}: 内部システムクロック (SCLK) の周期

【図9】

(A) 割込み初期設定 (KHS)

ビット番号	設定内容
7-4	割込みレベル上位4ビット
3	ノマスクが割込み中の多重受付
2-0	マカブル割込み要因の優先度設定 00H～02H:タイ回路からの割込みを最優先 03H,04H:シリアル通信回路からの割込みを最優先 05H,06H:乱数回路からの割込みを最優先

(B) 16ビット乱数初期設定第1 (KRL1)

ビット番号	設定内容
7	16ビット乱数ch1の起動方法 0:最大値設定(ソフトウェア)で起動 1:ユーザモード移行で自動起動
6	16ビット乱数ch1の更新クロック 0:内部システムクロック(SCLK) 1:乱数用クロック(RCLK)の2分周
5-4	16ビット乱数ch1の乱数列更新方法 00:変更しない 01:ソフトウェアで変更 10:1周目から自動変更 11:1周目から自動変更
3	16ビット乱数ch0の起動方法 0:最大値設定(ソフトウェア)で起動 1:ユーザモード移行で自動起動
2	16ビット乱数ch0の更新クロック 0:内部システムクロック(SCLK) 1:乱数用クロック(RCLK)の2分周
1-0	16ビット乱数ch0の乱数列更新方法 00:変更しない 01:ソフトウェアで変更 10:1周目から自動変更 11:1周目から自動変更

(C) 16ビット乱数初期設定第3 (KRL3)

ビット番号	設定内容
7	16ビット乱数ch3のスタート値 0:デフォルト値(0000H) 1:IDナバーに基づく値
6	16ビット乱数ch3のスタート値変更 (システムサイクル毎) 0:変更しない 1:変更する
5-0	16ビット乱数ch0～ch2の スタート値、スタート値変更

【図10】

セキュリティ時間設定 (KSES)

ビット番号	設定内容
7-6	可変セキュリティ時間設定 00:延長しない 01:ショートモード 10:ミドルモード 11:ロングモード
5	固定セキュリティ時間の基準クロック 0:2 ²² ×T _{SCLK} 1:2 ²⁴ ×T _{SCLK}
4-0	固定セキュリティ時間設定 00001:基準クロック×1 01000:基準クロック×8 10000:基準クロック×16 11111:基準クロック×31

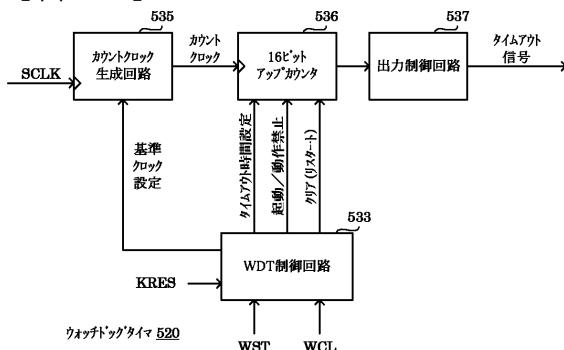
【図11】

ビット番号	7	6	5	4	3	2	1	0
CIF	CIF7	CIF6	CIF5	CIF4	CIF3	CIF2	CIF1	CIF0

(B) 内部情報データ (CIF)

ビット番号	設定内容
7-4	16ビット乱数ch3～ch0の 更新異常指示 0:更新異常なし 1:更新異常あり
3	乱数用クロック異常指示 0:異常なし 1:異常あり
2	システムリセット指示 0:システムリセット未発生 1:システムリセット発生
1	ウォッチドッグタイマ外指示 0:タイマ外未発生 1:タイマ外発生
0	IAT発生指示 0:IAT発生なし 1:IAT発生あり

【図12】



【図13】

ビット番号	7	6	5	4	3	2	1	0
WST	WST7	WST6	WST5	WST4	WST3	WST2	WST1	WST0

(B) WDTスタートデータ (WST)

ビット番号	設定内容
7-0	ソフトウェアによるWDT起動/停止 CCH: WDTを起動 33H: WDTを停止

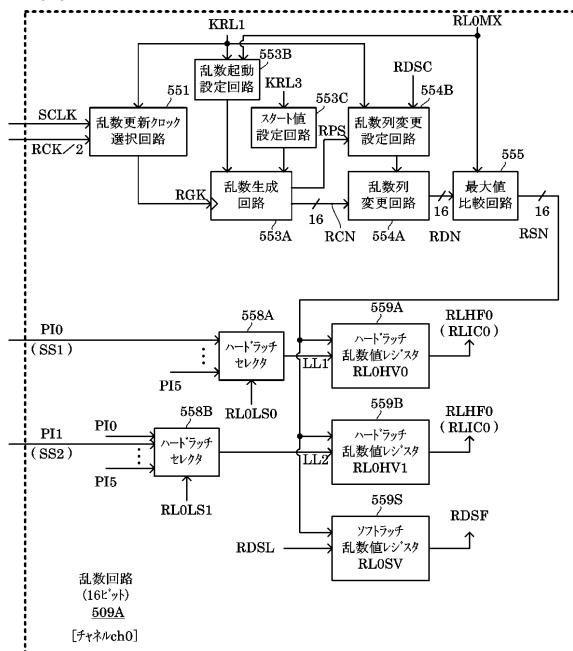
【図14】

ビット番号	7	6	5	4	3	2	1	0
WCL	WCL7	WCL6	WCL5	WCL4	WCL3	WCL2	WCL1	WCL0

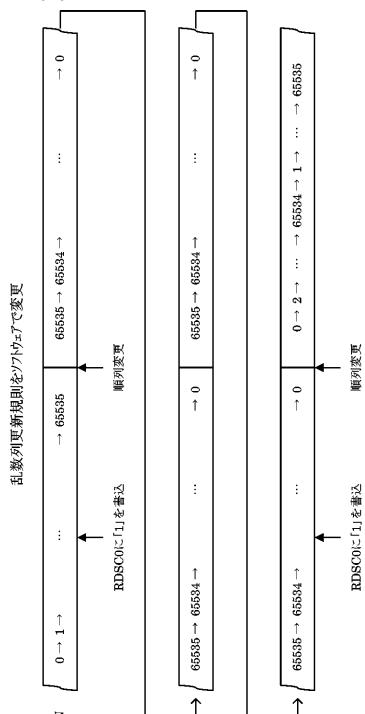
(B) WDTクリアデータ (WCL)

ビット番号	設定内容
7-0	55H→AAH: WDTのクリア(リストア)

【図15】



【図17】



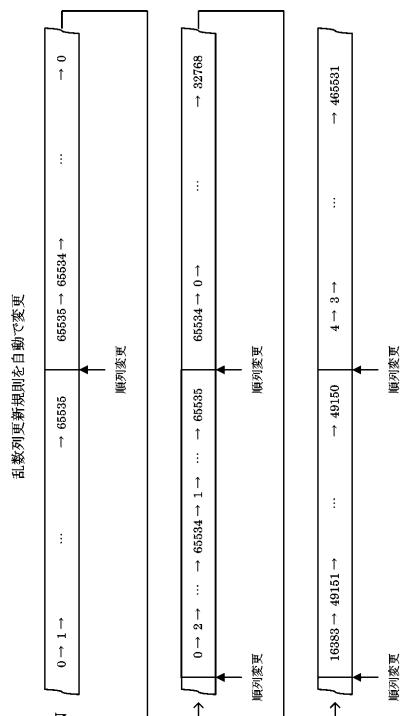
【図16】

(A) ビット番号	7	6	5	4	3	2	1	0
RDSC	—	—	—	—	—	—	—	RDSC0

(B) 亂数列変更要求データ (RDSC)

ビット番号	設定内容
0	乱数列の変更要求 0: 乱数列変更要求なし 1: 乱数列変更要求あり
1	RDSC[1]

【図18】



【図19】

(A) ビット番号	7	6	5	4	3	2	1	0
RL0MX(L)	RL0 MX7	RL0 MX6	RL0 MX5	RL0 MX4	RL0 MX3	RL0 MX2	RL0 MX1	RL0 MX0
(B) ビット番号	7	6	5	4	3	2	1	0

RL0MX(H)	RL0 MX15	RL0 MX14	RL0 MX13	RL0 MX12	RL0 MX11	RL0 MX10	RL0 MX9	RL0 MX8
----------	-------------	-------------	-------------	-------------	-------------	-------------	------------	------------

【図20】

(A) ビット番号	7	6	5	4	3	2	1	0
RL0LS	—	—	—	—	RL03 LS	RL02 LS	RL01 LS	RL00 LS

(B) ハードラッチ選択データ (RL0LS)

ビット番号	設定内容
3	ハードラッチ乱数値の取込条件 0: 格納値の読み出しにより次の値をラッチ可能 1: 格納値の読み出しあり
2-0	外部端子入力選択 000: 入力ポートPI0 001: 入力ポートPI1 010: 入力ポートPI2 011: 入力ポートPI3 100: 入力ポートPI4 101: 入力ポートPI5(XINT) 110,111: 無効

【図21】

(A) ビット番号	7	6	5	4	3	2	1	0
RLHFO	—	—	—	—	RL03 HF	RL02 HF	RL01 HF	RL00 HF

(B) ハードラッチフラグデータ (RLHFO)

ビット番号	設定内容
3-2	ハードラッチ乱数値の取込有無(559B) 0: 乱数値取込なし 1: 乱数値取込あり
1-0	ハードラッチ乱数値の取込有無(559A) 0: 乱数値取込なし 1: 乱数値取込あり

【図22】

(A) ビット番号 7 6 5 4 3 2 1 0

RLIC0	—	—	—	—	RL03 IE	RL02 IE	RL01 IE	RL00 IE
-------	---	---	---	---	------------	------------	------------	------------

(B) ハードラッピ割込み制御データ (RLIC0)

ビット番号	設定内容
3-2	ハードラッピ乱数値の取込時割込み(559B) 許可/禁止 0: 割込み禁止 1: 割込み許可
1-0	ハードラッピ乱数値の取込時割込み(559A) 許可/禁止 0: 割込み禁止 1: 割込み許可

【図23】

(A) ビット番号 7 6 5 4 3 2 1 0

RDSL	—	—	—	—	—	—	—	RDSL0
------	---	---	---	---	---	---	---	-------

(B) 亂数ソフトラッピデータ (RDSL)

ビット番号	設定内容
0	ソフトラッピ乱数値の取込指定 0: 取込実行指定なし 1: 取込実行指定あり

【図24】

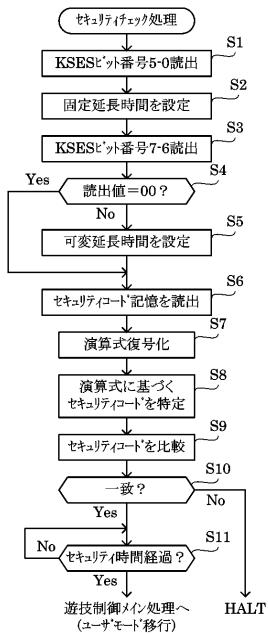
(A) ビット番号 7 6 5 4 3 2 1 0

RDSF	—	—	—	—	—	—	—	RDSF0
------	---	---	---	---	---	---	---	-------

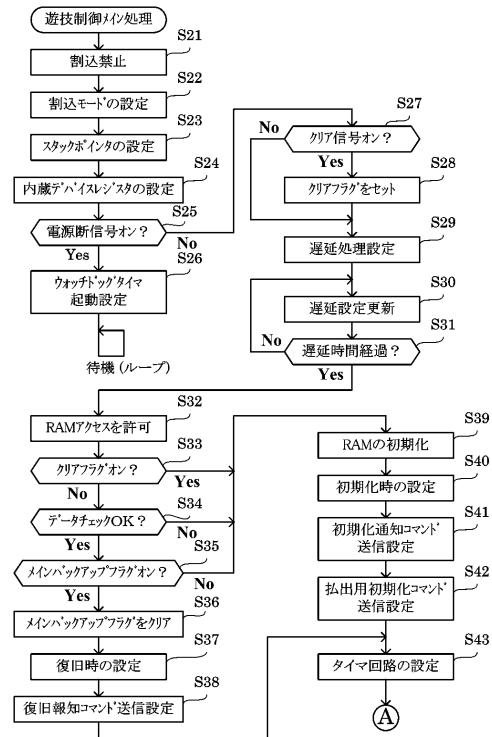
(B) ソフトラッピフラグデータ (RDSF)

ビット番号	設定内容
0	ソフトラッピ乱数値の取込有無 0: 乱数値取込なし 1: 乱数値取込あり

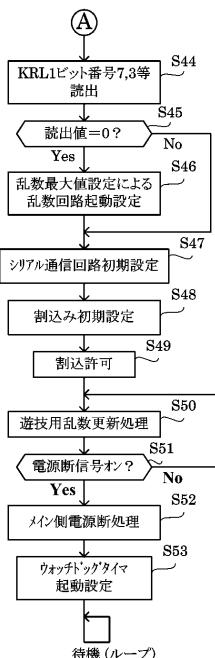
【図25】



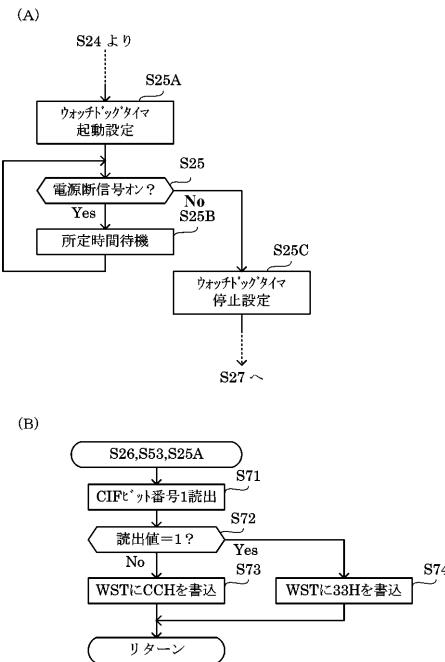
【図26】



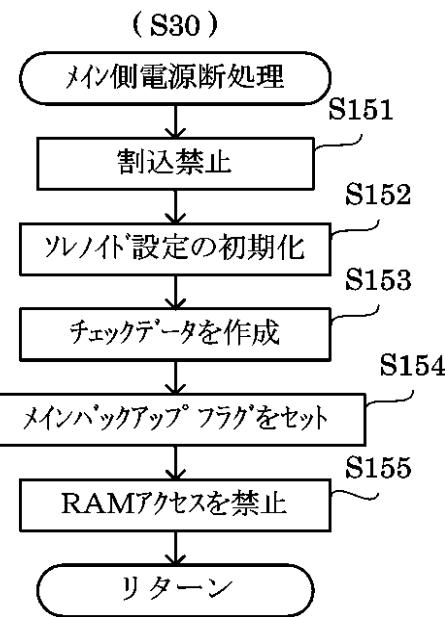
【図27】



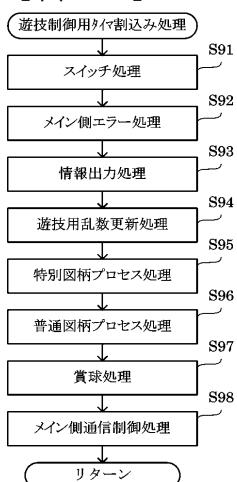
【図28】



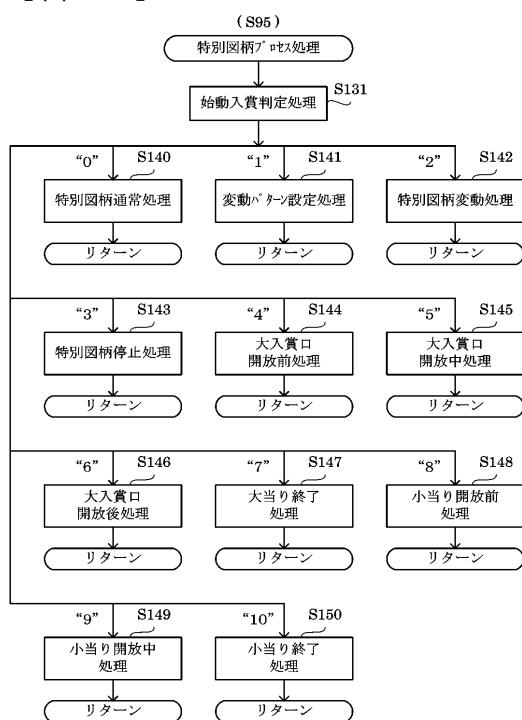
【図29】



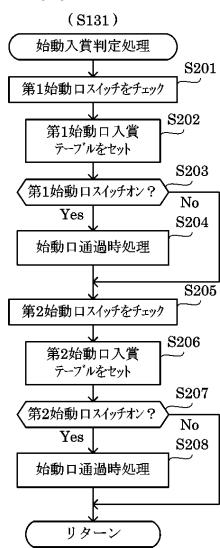
【図30】



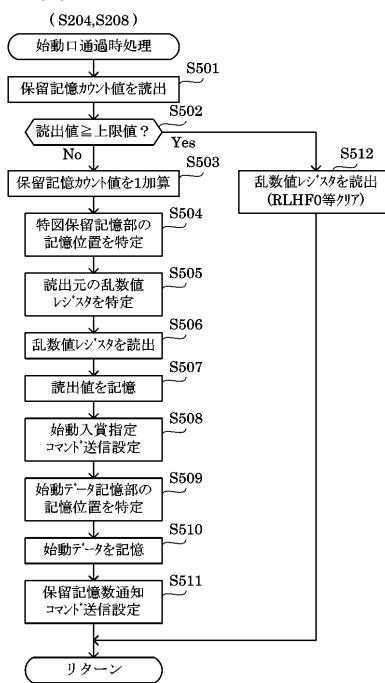
【図31】



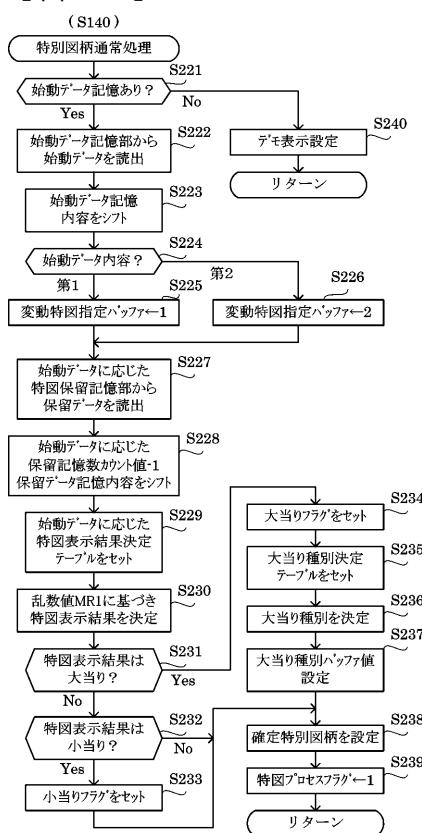
【図3-2】



(3 3)



【図3-4】



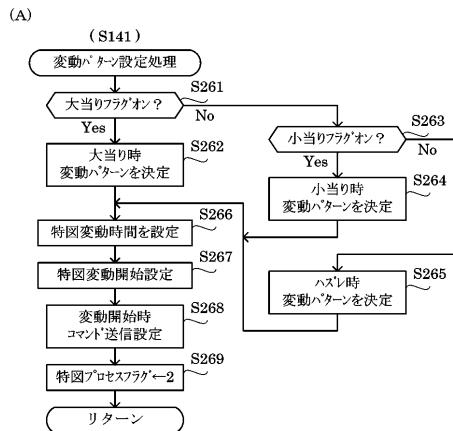
(35)

(A) 特図表示結果の決定例 (S230)			
変動特図	確変制御有無	特図表示結果	決定割合
第1特図	確変制御なし	大当り	1/345
		小当り	2/345
		ハズレ	342/345
	確変制御あり	大当り	10/345
		小当り	2/345
		ハズレ	333/345
第2特図	確変制御なし	大当り	1/345
		ハズレ	344/345
	確変制御あり	大当り	10/345
		ハズレ	335/345

(B) 大当たり種別の決定例 (S236)

変動特図	大当たり種別	決定割合
第1特図	非確変	36 / 100
	確変	46 / 100
	空確	18 / 100
第2特図	非確変	36 / 100
	確変	64 / 100

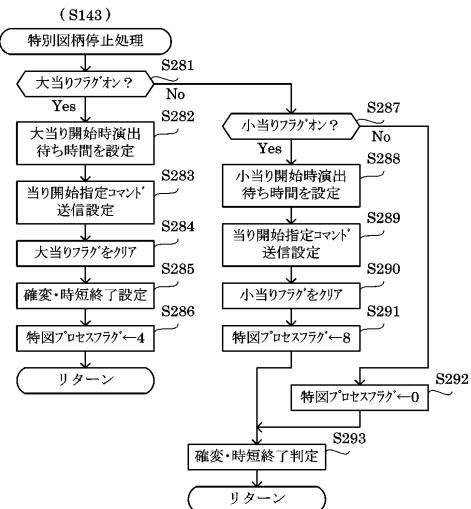
【図36】



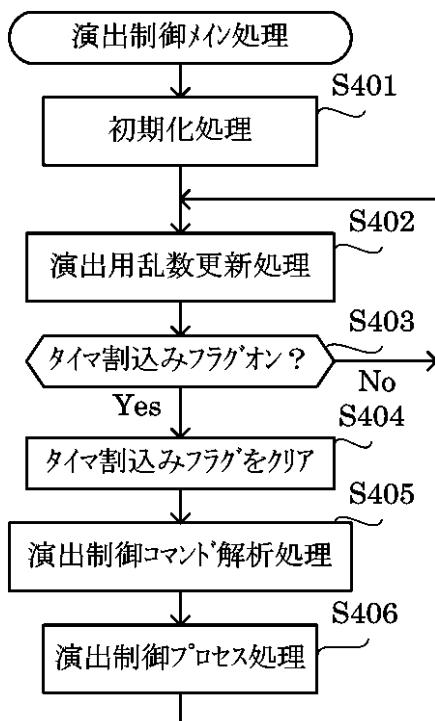
(B)

変動パターン	特図変動時間(ms)	内容
PA1-1	12000	短縮なし(通常時)→非リード(ハズレ)
PA1-2	5750	保留2~4個短縮(通常時)→非リード(ハズレ)
PA1-3	3750	保留5~8個短縮(通常時)→非リード(ハズレ)
PB1-1	3800	短縮なし(時短制御中)→非リード(ハズレ)
PB1-2	1500	保留2~8個短縮(時短制御中)→非リード(ハズレ)
PA2-1	20000	リードノーマル(ハズレ)
PA2-2	60000	リードノーマル→スロー→A(ハズレ)
PA2-2	90000	リードノーマル→スロー→A→スロー→B(ハズレ)
PA3-1	20000	リードノーマル(大当たり)
PA3-2	60000	リードノーマル→スロー→A(大当たり)
PA3-3	90000	リードノーマル→スロー→A→スロー→B(大当たり)
PC1-1	12000	短期開放チャンス目停止(突確/小当たり)
PC2-1	20000	リードノーマル(突確)

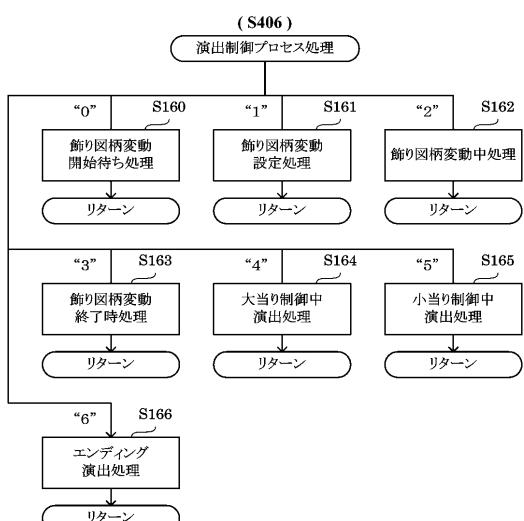
【図37】



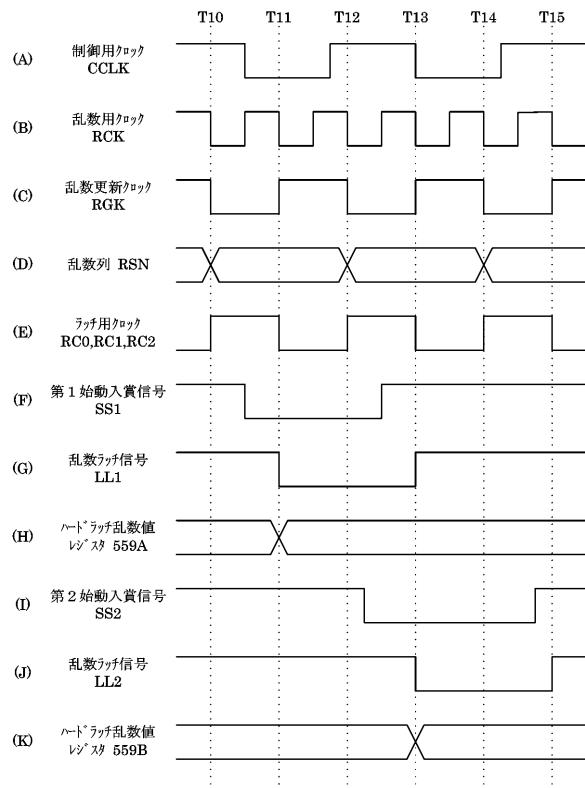
【図38】



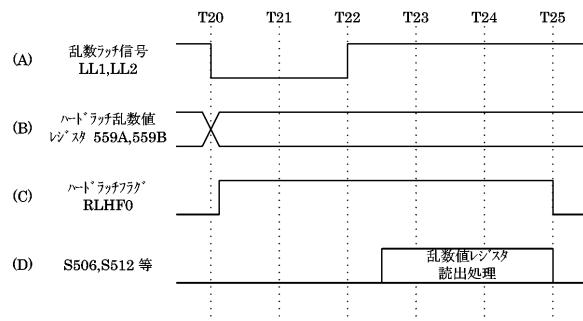
【図39】



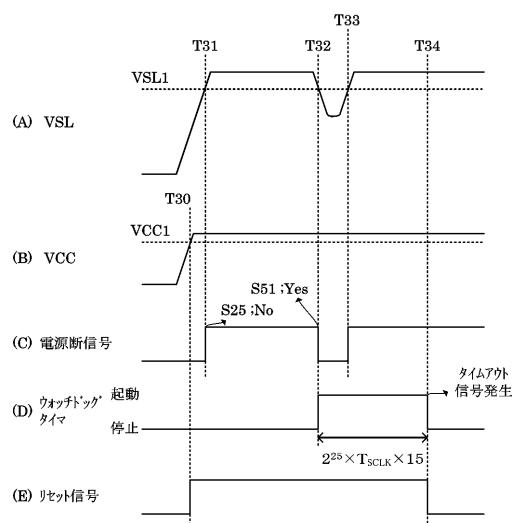
【図40】



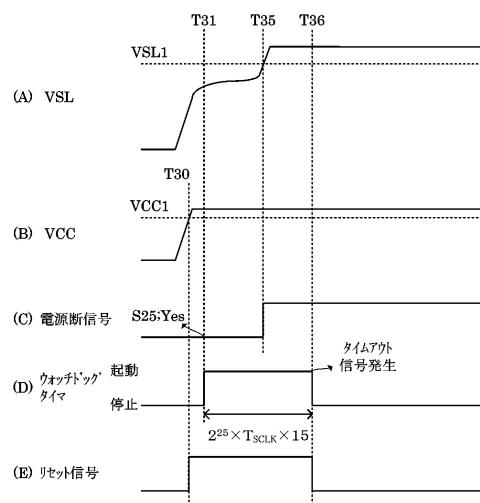
【図41】



【図42】



【図43】



フロントページの続き

(56)参考文献 特開2002-28289号公報(JP,A)
特開2010-5119号公報(JP,A)
特開2009-142303号公報(JP,A)
特開2009-201839号公報(JP,A)
特開2007-190095号公報(JP,A)

(58)調査した分野(Int.Cl., DB名)

A63F 7/02