

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2025年2月6日(06.02.2025)



(10) 国際公開番号

WO 2025/028016 A1

(51) 国際特許分類:

H01L 27/146 (2006.01)

目 1 4 番 1 号 ソニーセミコンダクタソリュー
ーションズ株式会社内 Kanagawa (JP).

(21) 国際出願番号:

PCT/JP2024/020559

(22) 国際出願日:

2024年6月5日(05.06.2024)

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(30) 優先権データ:

特願 2023-123725 2023年7月28日(28.07.2023) JP

(71) 出願人: ソニーセミコンダクタソリュー
ーションズ株式会社(SONY SEMICONDUCTOR SO
LUTIONS CORPORATION) [JP/JP]; 〒2430014
神奈川県厚木市旭町四丁目 1 4 番
1 号 Kanagawa (JP).

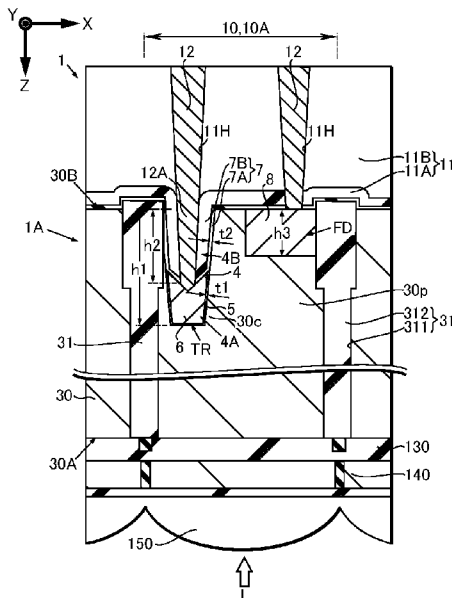
(72) 発明者: 榎本 貴幸 (ENOMOTO, Takayuki);
〒2430014 神奈川県厚木市旭町四丁目 1 4 番 1
号 ソニーセミコンダクタソリューションズ株式
会社内 Kanagawa (JP). 幸山 裕亮(KOHYAMA,
Yusuke); 〒2430014 神奈川県厚木市旭町四丁

(74) 代理人: 弁理士法人つばさ国際特許
事務所 (TSUBASA PATENT PROFESSIONAL
CORPORATION); 〒1600022 東京都新宿
区新宿 1 丁目 1 5 番 9 号 さわだビ
ル 3 階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,
EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,
HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG,
KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU,
LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(54) Title: SEMICONDUCTOR DEVICE, METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE, AND
LIGHT DETECTION DEVICE

(54) 発明の名称: 半導体装置、半導体装置の製造方法及び光検出装置



(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第21条(3))

明 細 書

発明の名称：半導体装置、半導体装置の製造方法及び光検出装置
技術分野

[0001] 本開示は、半導体装置、半導体装置の製造方法及び光検出装置に関する。

背景技術

[0002] 特許文献 1 には、固体撮像装置が開示されている。この固体撮像装置では、フォトダイオードと電荷読み出しトランジスタとにより画素が構築されている。

フォトダイオードは、半導体基板内部に形成されている。

電荷読み出しトランジスタの一方の端子は、フォトダイオードに接続されている。他方の端子は、半導体基板の表面側に形成された n 型ソース・ドレイン領域である。この n 型ソース・ドレイン領域は、フローティングディフュージョンを通して、アンプトランジスタに接続されている。また、電荷読み出しトランジスタのゲート電極は、半導体基板の表面から内部に向かって形成されている。

先行技術文献

特許文献

[0003] 特許文献 1：特開 2005-223084 号公報

発明の概要

[0004] 上記特許文献 1 に開示された固体撮像装置では、電荷読み出しトランジスタにおいて、フォトダイオードからフローティングディフュージョンへ転送される電荷が、ゲート電極からの強い電界効果の影響を受ける。このため、電界効果の影響を効果的に抑制又は防止することが望まれていた。

[0005] 従って、ゲート電極からの電界効果の影響を効果的に抑制又は防止することができる半導体装置、半導体装置の製造方法及び光検出装置の開発が望まれていた。

[0006] 本開示の第 1 実施態様に係る半導体装置は、基板の第 1 表面から第 1 表面

とは対向する第2表面に向かって配設された溝と、溝内の下部に配設され、溝側壁に第1ゲート絶縁膜を介在させて埋設された第1ゲート電極を有する第1絶縁ゲート電界効果トランジスタと、溝内の上部において溝側壁に配設され、第1ゲート絶縁膜の厚さよりも同一方向の厚さが厚い側壁絶縁体と、溝内の上部に側壁絶縁体を介在して埋設され、第1ゲート電極に電氣的に接続された電極とを備えている。

[0007] 本開示の第2実施態様に係る半導体装置は、第1実施態様に係る半導体装置において、第1表面に配設された層間絶縁体と、層間絶縁体に配設され、溝開口に通じる接続孔と、少なくとも接続孔内に配設され、一部が電極とされる配線とを更に備えている。

[0008] 本開示の第3実施態様に係る光検出装置は、基板の第1表面から第1表面とは対向する第2表面に向かって配設された溝と、溝内の下部に配設され、溝側壁に第1ゲート絶縁膜を介在させて埋設された第1ゲート電極を有する転送トランジスタと、溝内の上部において溝側壁に配設され、第1ゲート絶縁膜の厚さよりも同一方向の厚さが厚い側壁絶縁体と、溝内の上部に側壁絶縁体を介在して埋設され、第1ゲート電極に電氣的に接続された電極と、基板内に配設され、転送トランジスタの一端に電氣的に接続され、光を電荷に変換する光電変換素子と、基板の第1表面側において、電極に側壁絶縁体を介在させて配設され、転送トランジスタの他端に電氣的に接続されたフローティングディフュージョンとを備えている。

[0009] 本開示の第4実施態様に係る半導体装置の製造方法は、基板の第1表面から第1表面とは対向する第2表面に向かって溝を形成し、溝内の下部において、溝側壁に第1ゲート絶縁膜を介在させて第1ゲート電極を形成し、第1絶縁ゲート電界効果トランジスタを形成し、溝内の上部において、溝側壁に、第1ゲート絶縁膜の厚さよりも同一方向の厚さが厚く、溝に対して自己整合により側壁絶縁体を形成し、溝内の上部に側壁絶縁体を介在して第1ゲート電極に電氣的に接続された電極を形成する。

図面の簡単な説明

[0010] [図1]図1は、本開示の第1実施の形態に係る光検出装置の概略的なシステム構成図である。

[図2]図2は、図1に示される光検出装置の概略的な分解平面構成図である。

[図3]図3は、図1に示される光検出装置の画素及び画素回路の回路構成図である。

[図4A]図4Aは、図1に示される光検出装置の画素の平面構成図である。

[図4B]図4Bは、図4Aに示される光検出装置の画素において、アライメントずれを生じたときの要部の平面構成図である。

[図4C]図4Cは、図4Aに示される光検出装置の画素において、アライメントずれを生じたときの要部の平面構成図である。

[図5]図5は、図1に示される光検出装置の画素の断面構成図（図4Aに示されるA-A切断線において切断された断面図）である。

[図6]図6は、図1に示される光検出装置の画素の断面構成図（図4Aに示されるB-B切断線において切断された断面図）である。

[図7]図7は、第1実施の形態に係る光検出装置の製造方法を説明する第1工程断面図である。

[図8]図8は、第2工程断面図である。

[図9]図9は、第3工程断面図である。

[図10]図10は、第4工程断面図である。

[図11]図11は、第5工程断面図である。

[図12]図12は、第6工程断面図である。

[図13]図13は、第7工程断面図である。

[図14]図14は、第8工程断面図である。

[図15]図15は、第9工程断面図である。

[図16]図16は、本開示の第2実施の形態に係る光検出装置の画素の図4Aに対応する平面構成図である。

[図17]図17は、図16に示される光検出装置の画素の断面構成図（図16に示されるC-C切断線において切断された断面図）である。

[図18]図18は、第2実施の形態に係る光検出装置の製造方法を説明する第1工程断面図である。

[図19]図19は、第2工程断面図である。

[図20]図20は、第3工程断面図である。

[図21]図21は、第4工程断面図である。

[図22]図22は、第5工程断面図である。

[図23]図23は、第6工程断面図である。

[図24]図24は、第7工程断面図である。

[図25]図25は、第8工程断面図である。

[図26]図26は、第9工程断面図である。

[図27]図27は、第10工程断面図である。

[図28]図28は、本開示の第3実施の形態に係る光検出装置の画素の図5に対応する断面構成図である。

[図29]図29は、本開示の第4実施の形態に係る光検出装置の画素の要部を拡大した図4Aに対応する拡大平面構成図である。

[図30]図30は、本開示の第5実施の形態に係る光検出装置の画素の要部を拡大した図29に対応する拡大平面構成図である。

[図31]図31は、本開示の第6実施の形態に係る光検出装置の画素の要部を拡大した図29に対応する拡大平面構成図である。

[図32]図32は、本開示の第7実施の形態に係る光検出装置の画素の図4Aに対応する平面構成図である。

[図33]図33は、図32に示される光検出装置の画素の断面構成図（図32に示されるD-D切断線において切断された断面図）である。

[図34]図34は、本開示の第8実施の形態に係る光検出装置の画素の図4Aに対応する平面構成図である。

[図35]図35は、本開示の第9実施の形態に係る光検出装置の画素の図4Aに対応する平面構成図である。

[図36]図36は、本開示の第10実施の形態に係る光検出装置の製造方法を

説明する第1工程断面図である。

[図37]図37は、第2工程断面図である。

[図38]図38は、第3工程断面図である。

[図39]図39は、第4工程断面図である。

[図40]図40は、第5工程断面図である。

[図41]図41は、本開示の第11実施の形態に係る光検出装置の製造方法を説明する第1工程断面図である。

[図42]図42は、第2工程断面図である。

[図43]図43は、第3工程断面図である。

[図44]図44は、第4工程断面図である。

[図45]図45は、第12実施の形態に係る光検出装置の製造方法を説明する第1工程断面図である。

[図46]図46は、第2工程断面図である。

[図47]図47は、第3工程断面図である。

[図48]図48は、第4工程断面図である。

[図49]図49は、第5工程断面図である。

[図50]図50は、第6工程断面図である。

[図51]図51は、第7工程断面図である。

[図52]図52は、第8工程断面図である。

[図53]図53は、第9工程断面図である。

[図54]図54は、第10工程断面図である。

[図55]図55は、本開示の第13実施の形態に係る電子機器の構成を示すブロック図である。

[図56]図56は、車両制御システムの概略的な構成の一例を示すブロック図である。

[図57]図57は、車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

[図58]図58は、内視鏡手術システムの概略的な構成の一例を示す図である。

。

[図59]図59は、カメラヘッド及びCCUの機能構成の一例を示すブロック図である。

発明を実施するための形態

[0011] 以下、本開示の実施の形態について、図面を参照して詳細に説明する。なお、説明は以下の順序で行う。

1. 第1実施の形態

第1実施の形態は、光検出装置に、本技術を適用した第1例を説明する。本技術において、光検出装置は、半導体装置の1つの態様である。第1実施の形態は、光検出装置の全体構成、画素の構成及び画素回路の構成を説明する。さらに、第1実施の形態は、光検出装置の製造方法を説明する。

2. 第2実施の形態

第2実施の形態は、第1実施の形態に係る光検出装置において、画素の構成、画素回路の構成及び製造方法を変えた第2例を説明する。

3. 第3実施の形態

第3実施の形態は、第1実施の形態に係る光検出装置において、画素の構成を変えた第3例を説明する。

4. 第4実施の形態

第4実施の形態は、第1実施の形態に係る光検出装置において、画素の構成を変えた第4例を説明する。

5. 第5実施の形態

第5実施の形態は、第4実施の形態に係る光検出装置において、画素の構成を変えた第5例を説明する。

6. 第6実施の形態

第6実施の形態は、第5実施の形態に係る光検出装置において、画素の構成を変えた第6例を説明する。

7. 第7実施の形態

第7実施の形態は、第5実施の形態に係る光検出装置において、画素の構

成を変えた第 7 例を説明する。

8. 第 8 実施の形態

第 8 実施の形態は、第 7 実施の形態に係る光検出装置において、画素の構成を変えた第 8 例を説明する。

9. 第 9 実施の形態

第 9 実施の形態は、第 7 実施の形態に係る光検出装置において、画素の構成を変えた第 9 例を説明する。

10. 第 10 実施の形態

第 10 実施の形態は、第 1 実施の形態又は第 2 実施の形態に係る光検出装置において、画素の構成及び製造方法を変えた第 10 例を説明する。

11. 第 11 実施の形態

第 11 実施の形態は、第 1 実施の形態又は第 2 実施の形態に係る光検出装置において、画素の構成及び製造方法を変えた第 11 例を説明する。

12. 第 12 実施の形態

第 12 実施の形態は、第 1 実施の形態に係る光検出装置において、製造方法を変えた第 12 例を説明する。

13. 第 13 実施の形態

第 13 実施の形態は、第 1 実施の形態～第 12 実施の形態のいずれかに係る光検出装置を備えた電子機器に、本技術を適用した第 13 例を説明する。

14. 移動体への応用例

この応用例は、移動体制御システムの一例である車両制御システムに本技術を適用した例を説明する。

15. 内視鏡手術システムへの応用例

この応用例は、内視鏡手術システムに本技術を適用した例を説明する。

16. その他の実施の形態

[0012] <1. 第 1 実施の形態>

図 1～図 15 を用いて、本開示の第 1 実施の形態に係る光検出装置 1 を説明する。

[0013] ここで、図中、適宜、示されている矢印X方向は、便宜的に平面上に載置された光検出装置1の1つの平面方向を示している。矢印Y方向は、矢印X方向に対して直交する他の1つの平面方向を示している。また、矢印Z方向は、矢印X方向及び矢印Y方向に対して直交する上方向を示している。つまり、矢印X方向、矢印Y方向、矢印Z方向は、丁度、三次元座標系のX軸方向、Y軸方向、Z軸方向に各々一致している。

なお、これらの各方向は、説明の理解を助けるために便宜的に示されており、本技術の方向を限定するものではない。

[0014] [光検出装置1の構成]

(1) 光検出装置1の全体構成

図1は、第1実施の形態に係る光検出装置1のシステム構成の一例を表している。光検出装置1は、半導体装置の1つの態様である。光検出装置1は、ここでは、CMOS (Complementary Metal Oxide Semiconductor) 型固体撮像装置として構築されている。固体撮像装置では、外部から入射される光L (図5参照) が検出され、この検出された光Lは電荷に変換され、変換された電荷に基づいて静止画又は動画等の画像が生成される。

[0015] 光検出装置1は、矢印X方向及び矢印Y方向の平面内において、二次元的に規則的に複数配列された画素10を有する画素領域 (画素アレイ部) 100と、周辺回路とを備えている。

[0016] 後に説明するが、画素10は、光電変換素子PD (図3参照) と、転送トランジスタTR (図3参照) とを備えている。

光電変換素子PDは、例えばフォトダイオードにより構成されている。光電変換素子PDは、光Lを電荷に変換する。転送トランジスタTRは、光電変換素子PDにより変換された電荷を転送する。

また、画素10には、画素回路20 (図3参照) が電氣的に接続されている。画素回路20では、画素10において変換された電荷を読み出す。

[0017] 周辺回路は、垂直駆動回路VDと、カラム信号処理回路CSと、水平駆動回路HDと、出力回路Outと、制御回路CC等を備えて構築されている。

[0018] 制御回路C Cは、入力クロックと、動作モード等を指令するデータとを受け取り、又光検出装置1の内部情報等のデータを出力する。すなわち、制御回路C Cは、垂直同期信号、水平同期信号及びマスタクロックに基づいて、垂直駆動回路V D、カラム信号処理回路C S及び水平駆動回路H D等の動作の基準となるクロック信号や制御信号を生成する。そして、これらの信号は、垂直駆動回路V D、カラム信号処理回路C S及び水平駆動回路H D等に入力される。

[0019] 垂直駆動回路V Dは、例えばシフトレジスタにより構成されている。垂直駆動回路V Dは、画素駆動配線L dを選択し、選択された画素駆動配線に画素1 0を駆動するためのパルスを供給する。画素1 0は、行単位において駆動される。すなわち、垂直駆動回路V Dは、画素領域1 0 0の各画素1 0を行単位において順次垂直方向に選択走査する。垂直信号線L vを通して各画素1 0の光電変換素子に受光量に応じて生成された信号電荷が、画素信号としてカラム信号処理回路C Sに供給される。

[0020] カラム信号処理回路C Sは、画素1 0の例えば列毎に配置されている。カラム信号処理回路C Sでは、1行分の画素1 0から出力される信号に対して、画素列毎にノイズ除去等の信号処理が行われる。すなわち、カラム信号処理回路C Sは、画素1 0に固有の固定パターンノイズを除去するC D S (Correlated Double Sampling)、信号増幅、A D (Analog Digital) 変換等の信号処理を行う。カラム信号処理回路C Sの出力段には、図示省略の水平選択スイッチが水平信号線L hとの間に接続されている。

[0021] 水平駆動回路H Dは、例えばシフトレジスタにより構成されている。水平駆動回路H Dは、水平走査パルスを順次出力することにより、カラム信号処理回路C Sの各々を順番に選択し、カラム信号処理回路C Sの各々から画素信号を水平信号線L hに出力する。

[0022] 出力回路O u tは、カラム信号処理回路C Sの各々から水平信号線L hを通して順次供給される信号に対して、信号処理を行って出力する。例えば、出力回路O u tでは、バッファリングだけを行う場合、黒レベル調整、列ば

らつき補正、各種デジタル信号処理等を行う場合がある。入出力端子 I_n は、光検出装置 1 とその外部との信号の遣り取りを行う。

[0023] (2) 光検出装置 1 の装置構成

図 2 は、図 1 に示される光検出装置 1 の概略的な分解平面構成の一例を表している。

光検出装置 1 は、第 1 基体 1 A、第 2 基体 1 B、第 3 基体 1 C のそれぞれを積層し、かつ、相互に貼り合わせた 3 層構造を備えている。ここでは、矢印 Z 方向に向かって、第 3 基体 1 C、第 2 基体 1 B、第 1 基体 1 A のそれぞれが順次積層されている。

なお、第 1 実施の形態並びに第 1 実施の形態を前提とする後述する実施の形態では、光検出装置 1 は、3 層構造を備えている。また、後述する第 2 実施の形態並びに第 2 実施の形態を前提とする実施の形態では、光検出装置 1 は、第 1 基体 1 A 及び第 2 基体 1 B を 1 つの基体とした 2 層構造を備えている。

[0024] 第 1 基体 1 A は、矢印 Z 方向から見て（以下、単に「平面視において」という。）、矩形状に形成されている。詳しく説明すると、第 1 基体 1 A は、ここでは正形状に形成されている。第 1 基体 1 A は、例えば単結晶珪素により形成された半導体基板（図 5 及び図 6 において符号 30 参照）を備えている。

第 1 基体 1 A の半導体基板には、画素 10 を構築する光電変換素子 PD 及び転送トランジスタ TR が配設されている。第 1 基体 1 A の実質的に全域には、画素領域 100 が配設されている。画素領域 100 には、前述の通り、複数の画素 10 が配列されている。つまり、第 1 基体 1 A は、画像を撮像する撮像面としての光検出面を構築している。

ここで、「矢印 Z 方向から見て（平面視において）」とは、本技術に係る「第 1 表面側から第 2 表面側を見て」に相当する。

[0025] 第 2 基体 1 B は、平面視において、第 1 基体 1 A と同様の矩形状に形成され、かつ、第 1 基体 1 A の平面サイズと同様の平面サイズに形成されている

。第2基体1Bは、第1基体1Aと同様に、例えば単結晶珪素により形成された半導体基板を備えている。

第2基体1Bの半導体基板には、ここでは図示省略の画素回路20を構築する複数の画素トランジスタが配設されている。特に、配設数は限定されないが、第1実施の形態では、4つの画素10に対して、1つの画素回路20が配設されている。画素回路20を構築する複数の画素トランジスタは、後に説明する。

また、第2基体1Bには、平面視において画素領域100に重複し、この画素領域100を矢印X方向に延設する画素駆動配線L_d及び矢印Y方向に延設する垂直信号線L_vが配設されている。

なお、2層構造を備えた光検出装置1の場合には、画素回路20は、第1基体1A及び第2基体1Bを1つにした基体に配設されている。

[0026] 第3基体1Cは、平面視において、第1基体1Aと同様の矩形状に形成され、かつ、第1基体1Aの平面サイズと同様の平面サイズに形成されている。第3基体1Cは、第1基体1Aと同様に、例えば単結晶珪素により形成された半導体基板を備えている。

第3基体1Cの半導体基板には、周辺回路が配設されている。周辺回路は、前述の通り、垂直駆動回路V_D、カラム信号処理回路C_S、水平駆動回路H_D、出力回路O_ut、制御回路C_C等を備えている。

[0027] なお、第1実施の形態では、周辺回路の各回路は、ロジック回路である。ロジック回路は、トランジスタ、容量及び抵抗から選択される1以上の半導体素子を含んで構築されている。トランジスタには、絶縁ゲート電界効果トランジスタ（IGFET：Insulated Gate Field Effect Transistor）が使用されている。トランジスタの少なくとも一対の主電極の表面には、C_oS_i₂、N_iS_i等のサリサイド（Self-Aligned Silicide）プロセスを用いて形成された低抵抗層が形成されている。例えば半導体層の抵抗値に対して、低抵抗層の抵抗値は小さい。

[0028] （3）画素10及び画素回路20の回路構成

図3は、光検出装置1の画素10及び画素回路20の回路構成の一例を表している。

第1実施の形態では、4つの画素10が1つの画素回路20に電氣的に接続され、4つの画素10は1つの画素回路20を共有している。つまり、4つの画素10のそれぞれにおいて光Lから変換された電荷は、1つの画素回路20において読み出される。

[0029] 画素10は、光電変換素子PDと、転送トランジスタTRとを備え、双方の直列回路により構成されている。

詳しく説明すると、光電変換素子PDは、ここではフォトダイオードにより構成されている。フォトダイオードは、アノード領域と、カソード領域とを備えている。

一方、転送トランジスタTRは、IGFETである。IGFETは、一対の主電極（ソース領域及びドレイン領域）と、ゲート電極とを備えている。

光電変換素子PDのアノード領域は、基準電圧GNDに電氣的に接続されている。また、カソード領域は、転送トランジスタTRの一方の主電極に電氣的に接続されている。

転送トランジスタTRの他方の主電極は、フローティングディフュージョンFDの一端に電氣的に接続されている。そして、ゲート電極には、導通又は非導通を制御する制御信号が入力される。

[0030] ここで、前述の通り、1つの画素回路20に対して、4つの画素10が配設されているので、画素10内の構成要素の符号の末尾に識別番号1、2、3又は4を付し、相互に区別している。例えば、4つのうちの1つの画素10は、光電変換素子PD1及び転送トランジスタTR1を備えて構成されている。

なお、相互に区別する必要が無い場合には、識別番号は付していない。

[0031] 後に詳細な構造を説明するが、第1実施の形態では、転送トランジスタTRは、縦型トランジスタにより構成されている。つまり、転送トランジスタTRは、縦型IGFETとして構成されている。

転送トランジスタTRは、本技術に係る「転送トランジスタ」に対応し、半導体装置では本技術に係る「第1絶縁ゲート電界効果トランジスタ（IGFET）」に対応している。

[0032] 画素回路20は、複数の画素トランジスタにより構築されている。ここでは、画素トランジスタは、リセットトランジスタRSTと、増幅トランジスタAMPと、選択トランジスタSELとを備えている。後述する第2実施の形態において説明するが、画素トランジスタの各トランジスタは、横型IGFETにより構成されている。

ここで、画素トランジスタは、本技術に係る「画素トランジスタ」に対応している。

[0033] リセットトランジスタRSTの一方の主電極は、フローティングディフュージョンFDの他端に電氣的に接続され、他方の主電極は、電源電圧VDDに電氣的に接続されている。ゲート電極には、リセット信号が入力される。

リセットトランジスタRSTは、導通状態になると、フローティングディフュージョンFDを電源電圧VDDに相当する電位にリセットする。

[0034] 増幅トランジスタAMPの一方の主電極は、選択トランジスタSELの一方の主電極に電氣的に接続され、他方の主電極は、電源電圧VDDに電氣的に接続されている。ゲート電極には、リセットトランジスタRSTの一方の主電極及びフローティングディフュージョンFDの他端が電氣的に接続されている。

増幅トランジスタAMPは、ソースフォロア型のアンプを構成している。つまり、増幅トランジスタAMPは、フローティングディフュージョンFDを通して転送された電荷に応じた画素信号を生成する。

[0035] 選択トランジスタSELの他方の主電極は、垂直信号線Lvに電氣的に接続されている。ゲート電極には、選択信号が入力される。

選択トランジスタSELは、生成された画素信号を垂直信号線Lvに出力する。

[0036] (4) 画素10の装置構成

図4 Aは、光検出装置1の画素10の平面構成の一例を表している。図5、図6のそれぞれは、画素10の断面構成の一例を表している。

前述の通り、第1実施の形態に係る光検出装置1は、3層構造を備えている。画素10は、3層構造を構築する第1基体1Aを形成する半導体基板30に配設されている。

[0037] 第1実施の形態では、画素領域100の一部又は全部の画素10は、位相差検出画素として構成されている。図4 Aに示されるように、画素10は、矢印X方向に隣接して配列された第1画素10A及び第2画素10Bにより構成されている。

[0038] 第1画素10Aは、平面視において、矢印X方向を短手方向とし、矢印Y方向を長手方向とした長方形状に形成されている。第1画素10Aの周囲には画素分離領域31が配設されている。同様に、第2画素10Bは、矢印X方向を短手方向とし、矢印Y方向を長手方向とした長方形状に形成されている。第2画素10Bの周囲には画素分離領域31が配設されている。

[0039] 画素分離領域31は、溝311と、充填材312とを備えている。溝311は、半導体基板30の表面30Aから表面30Aに対向する他の表面30Bに向かって、半導体基板30の厚さ方向に掘り下げて形成されている。

ここで、表面30Aは、本技術に係る「第2表面」に対応している。一方、表面30Bは、本技術に係る「第1表面」に対応している。

また、溝311は、矢印X方向に延設され、矢印Y方向に一定の間隔において配設されるとともに、矢印Y方向に延設され、矢印X方向に一定の間隔において配設されている。つまり、平面視においては、溝311は、格子形状に形成されている。従って、第1実施の形態では、平面視において、画素10の平面形状は、矩形状に形成されている。さらに詳細には、第1実施の形態では、画素10の平面形状は、正形状に形成されている。

充填材312は、溝311内に充填されている。充填材312には、例えば、光学的、かつ、電氣的に隣接する画素10間を分離可能な SiO_2 等の絶縁材料が使用されている。

[0040] 画素10の第1画素10Aは、光電変換素子PDと、転送トランジスタTRとを備えている。同様に、第2画素10Bは、光電変換素子PDと、転送トランジスタTRとを備えている。第1画素10A、第2画素10Bのそれぞれは、便宜的に示された矢印Y方向に延設される中心線CLを中心として、線対称形状に形成されている。

[0041] 位相差検出画素として構成される画素10では、光検出情報（画像情報）を補間することができ、オートフォーカスを実現することができる。

[0042] (4-1) 光電変換素子PDの装置構成

詳細な構造の図示及び説明は省略するが、光電変換素子PDは、矢印X方向及び矢印Y方向の周囲を画素分離領域31に囲まれた領域内において、半導体基板30の内部に配設されている。表現を代えれば、画素10は、画素分離領域31に囲まれた領域内に構築されている。

[0043] 光電変換素子PDは、アノード領域としてのp型半導体領域30pと、カソード領域としてのn型半導体領域30nとを備えている。

なお、画素分離領域31に沿ったp型半導体領域30pの表面部分には、p型半導体領域30pよりも不純物密度が高く、同一導電型を有する図示省略のピニング領域が配設されている。

[0044] (4-2) 転送トランジスタTRの装置構成

転送トランジスタTRは、画素分離領域31内において、光電変換素子PDよりも矢印Y方向に、光電変換素子PDに近接して配設されている。第1画素10A、第2画素10Bのそれぞれにおいて、転送トランジスタTRは、同様の位置に配置されている。図4A～図6に示されるように、転送トランジスタTRは、チャンネル形成領域30cと、ゲート絶縁膜5と、ゲート電極6と、一对の主電極（ソース領域及びドレイン領域）とを主要な構成要素として備えている。

[0045] 転送トランジスタTRのゲート絶縁膜5及びゲート電極6は、溝4内に配設されている。このため、チャンネル形成領域30cは、溝4の底面及び溝下部4Aの側壁に沿って半導体基板30のp型半導体領域30pに形成される

。

溝4は、半導体基板30の表面30Bから表面30Aに向かって配設されている。ここでは、矢印X方向又は矢印Y方向に見て（以下、単に「側面視において」という。）、溝4の断面形状は、表面30B側の開口寸法よりも底面寸法が小さいテーパ形状に形成されている。また、平面視において、溝4の開口形状は、矩形状に形成されている。

なお、溝4の断面形状は、表面30B側の開口寸法と底面寸法とが等しい矩形状に形成されてもよい。また、溝4の断面形状は、表面30B側の開口寸法よりも底面寸法が大きい逆テーパ形状に形成されてもよい。さらに、溝4の開口形状は、三角形状、五角形以上の多角形状、円形状、楕円形状に形成されてもよい。

[0046] ゲート絶縁膜5は、溝下部4Aの底面及び溝下部4Aの側壁に沿って配設されている。ゲート絶縁膜5は、例えば SiO_2 等の絶縁材料により形成されている。この絶縁材料が使用される場合、ゲート絶縁膜5の溝下部4Aの側壁から溝下部4Aの中心へ向かう方向の厚さ t_1 は、例えば1nm以上20nm以下に形成されている。

[0047] ゲート電極6は、溝下部4A内にゲート絶縁膜5を介在させて埋設されている。ゲート電極6は、例えば多結晶珪素等のゲート電極材料により形成されている。ゲート電極材料に多結晶珪素が使用される場合、多結晶珪素には抵抗値を小さくする不純物が添加されている。

[0048] 一对の主電極の一方は、光電変換素子PDのカソード領域に電氣的に接続されている。表現を代えれば、カソード領域は、転送トランジスタTRの一方の主電極として使用されている。

一方、一对の主電極の他方は、フローティングディフュージョンFDに電氣的に接続されている。同様に、フローティングディフュージョンFDは、転送トランジスタTRの他方の主電極として使用されている。

[0049] (4-3) フローティングディフュージョンFDの装置構成

画素分離領域31に周囲を囲まれた領域内において、光電変換素子PDの

矢印Y方向には、転送トランジスタTRを介在させてフローティングディフュージョンFDが配設されている。フローティングディフュージョンFDは、半導体基板30の表面30B側に配設されたn型半導体領域30nにより形成されている。このn型半導体領域30nは、p型半導体領域30pに対して、pn接合により電氣的に分離されている。

フローティングディフュージョンFDは、第1画素10Aにおいては、転送トランジスタTRよりも矢印X方向側にずれた位置に配設されている。また、フローティングディフュージョンFDは、第2画素10Bにおいては、転送トランジスタTRよりも矢印X方向とは反対方向側にずれた位置に配設されている。

[0050] (4-4) 電極12A及び配線12の装置構成

図4A、図5及び図6に示されるように、転送トランジスタTRのゲート電極6には、電極12Aが電氣的に接続されている。電極12Aは、溝4内の溝上部4Bに側壁絶縁体7を介在して埋設されている。

[0051] 詳しく説明すると、半導体基板30の表面30Bには層間絶縁体11が配設されている。層間絶縁体11には、溝4の開口に通じる接続孔11Hが形成されている。この接続孔11H内には配線12が配設され、配線12の一部が延設され、溝4内において電極12Aとして形成されている。配線12は、第1実施の形態では、少なくとも接続孔11H内に配設されたプラグ配線、又は層間絶縁体11の表面30Aとは反対側に配設された配線から延設された接続孔配線である。

配線12、電極12Aのそれぞれは、例えばバリアメタル、高融点金属のそれぞれを積層した複合材料により形成されている。バリアメタルとしては、例えばTi、TiN又はそれらの複合材料が使用可能である。また、高融点金属には、例えばWが使用可能である。

なお、フローティングディフュージョンFDにも、配線12が電氣的に接続されている。

[0052] (4-5) 側壁絶縁体7の装置構成

側壁絶縁体 7 は、溝 4 内の溝上部 4 B において、溝 4 側壁に配設されている。転送トランジスタ TR のゲート絶縁膜 5 の厚さ t_1 よりも、側壁絶縁体 7 の同一方向の厚さ t_2 は厚い。側壁絶縁体 7 の厚さ t_2 は、例えば 16 nm 以上 80 nm 以下に形成されている。

第 1 実施の形態では、側壁絶縁体 7 は、第 1 側壁絶縁体 7 A、第 2 側壁絶縁体 7 B のそれぞれを溝 4 の側壁から順次積層した複合材料により形成されている。第 1 側壁絶縁体 7 A は、溝上部 4 B の側壁に沿って形成されている。第 1 側壁絶縁体 7 A は、例えば SiO_2 等の絶縁材料により形成されている。第 1 側壁絶縁体 7 A の厚さは、例えば 1 nm 以上 30 nm 以下に形成されている。第 2 側壁絶縁体 7 B は、溝上部 4 B の側壁に第 1 側壁絶縁体 7 A を介在して形成されている。第 2 側壁絶縁体 7 B は、第 1 側壁絶縁体 7 A に対してエッチング選択比を有する、例えば SiN 等の絶縁材料により形成されている。第 2 側壁絶縁体 7 B の厚さは、例えば 15 nm 以上 50 nm 以下に形成されている。

[0053] また、側壁絶縁体 7 は、溝 4 に対して自己整合 (self-alignment) により形成されている。すなわち、側壁絶縁体 7 の厚さ t_2 が、製造プロセスにおけるアライメントずれに影響されることなく、成膜された厚さに相当する一定値になる。表現を代えれば、電極 12 A から側壁絶縁体 7 を介在させたフローティングディフュージョン FD の離間寸法が、ばらつきのない一定値になる。

側壁絶縁体 7 が溝 4 に対して自己整合により形成されているので、結果的に電極 12 A は溝 4、側壁絶縁体 7 のそれぞれに対して自己整合により形成されている。

[0054] さらに、側壁絶縁体 7 の表面 30 B から表面 30 A 側への深さ (深さ寸法) h_2 は、フローティングディフュージョン FD の同一方向の深さ (深さ寸法) h_3 以上に形成されている ($h_2 \geq h_3$)。深さ h_3 は、 n 型半導体領域 30 n の p n 接合深さである。当然の 200 ことではあるが、溝 4 の深さ (深さ寸法) h_1 は深さ h_2 よりも大きい ($h_1 > h_2 \geq h_3$)。深さ h_1

は、例えば350nm以上450nm以下である。深さh2は、例えば150nm以上250nm以下である。深さh3は、例えば130nm以上200nm以下である。

[0055] 第1実施の形態では、側壁絶縁体7又は溝4の側壁から離間された位置にフローティングディフュージョンFDが配設されている。本技術では、側壁絶縁体7又は溝4の側壁に接してフローティングディフュージョンFDが配設されてもよい。この場合、フローティングディフュージョンFDは、溝4、側壁絶縁体7のそれぞれに対して自己整合により形成されている。

[0056] (5) 光学フィルタ140の構成

画素10において、半導体基板30の表面30Aには、保護膜130を介在させて、光学フィルタ140、光学レンズ150のそれぞれが順次配設されている。

光学フィルタ140は、例えば赤色光の帯域の光Lを透過させる赤色カラーフィルタ、緑色光の帯域の光Lを透過させる緑色カラーフィルタ、又は青色光の帯域の光Lを透過させる青色カラーフィルタとして形成されている。光学フィルタ140は、近赤外線を透過させるフィルタであってもよい。

光学フィルタ140は、例えば有機顔料が添加された樹脂材料により形成されている。樹脂材料としては、アクリル系樹脂、スチレン系樹脂等を使用することができる。

[0057] (6) 光学レンズ150の構成

光学レンズ150は、側面視において、画素10毎、又は複数の画素10毎に配設されている。光学レンズ150は、側面視において、矢印Z方向に突出する湾曲形状に形成されている。光学レンズ150は、例えば光透過性を有する樹脂材料により形成されている。なお、図示並びに詳細な説明は省略するが、光学レンズ150に反射防止膜が形成されていてもよい。

光学レンズ150は隣接する他の光学レンズ150に連結され、複数の光学レンズ150は一体に形成されている。光学レンズ150は、オンチップレンズとして構成されている。

[0058] なお、光検出装置 1 の第 2 基体 1 B に配設される画素回路 2 0 0、第 3 基体 1 C に配設される周辺回路のそれぞれの図示並びに詳細な説明は省略する。

[0059] [光検出装置 1 の製造方法]

図 7 ～図 1 5 は、光検出装置 1 の製造方法を工程毎に説明する工程断面の一例を表している。

第 1 実施の形態に係る光検出装置 1 の製造方法は、主に、画素 1 0 の転送トランジスタ T R の製造方法である。光検出装置 1 の製造方法は、以下の通りである。

まず、半導体基板 3 0 が準備される（図 7 参照）。この半導体基板 3 0 は、ダイシング工程前の半導体ウエハの状態であり、画素分離領域 3 1 及び図示省略の光電変換素子 P D（図 4 A、図 5 及び図 6 参照）が形成された状態にある。

[0060] 次に、半導体基板 3 0 の表面 3 0 B に、マスク 3 0 0 が形成される（図 7 参照）。マスク 3 0 0 は、例えばマスク 3 0 1、マスク 3 0 2、マスク 3 0 3 のそれぞれを順次積層して形成される。マスク 3 0 1 には、例えば SiO_2 が使用される。マスク 3 0 2 には、例えば SiN が使用される。マスク 3 0 3 には、例えばフォトレジストが使用される。マスク 3 0 0 には、転送トランジスタ T R のゲート電極 6 を形成する領域に開口が形成される（図 7 参照）。

[0061] 図 7 に示されるように、マスク 3 0 0 を用いて、半導体基板 3 0 の表面 3 0 B から表面 3 0 A 側に向かって溝 4 が形成される。溝 4 の形成には、例えば R I E（Reactive Ion Etching）等の異方性エッチングが使用される。

図 8 に示されるように、マスク 3 0 0 が剥離される。

[0062] 図 9 に示されるように、溝 4 の側壁及び溝 4 の底面にゲート絶縁膜 5 を介在させてゲート電極材料 6 A が形成される。ゲート絶縁膜 5 は、例えば熱酸化法を用いて形成され、ここでは SiO_2 により形成される。ゲート電極材料 6 A は、例えば C V D（Chemical Vapor Deposition）法を用いて形成され、

ここでは多結晶珪素により形成される。

[0063] 半導体基板 30 の表面 30 B 側の全面にエッチバック処理が行われる。エッチバック処理には、例えば異方性エッチングが使用される。これにより、図 10 に示されるように、ゲート電極材料 6 A からゲート電極 6 が形成される。ゲート電極 6 は、溝 4 の溝下部 4 A に埋設され、溝 4 の底面、側壁のそれぞれにゲート絶縁膜 5 を介在して形成される。

[0064] 図 11 に示されるように、半導体基板 30 の表面 30 B 側の全面に側壁絶縁体 7 が形成される。側壁絶縁体 7 は、第 1 側壁絶縁体 7 A と、第 1 側壁絶縁体 7 A に対してエッチング選択比を有する第 2 側壁絶縁体 7 B とを積層して形成されている。第 1 側壁絶縁体 7 A、第 2 側壁絶縁体 7 B のそれぞれの成膜には、例えば CVD 法が使用される。

[0065] 半導体基板 30 の表面 30 B 側の全面にエッチバック処理が行われる。エッチバック処理には、例えば異方性エッチングが使用される。これにより、図 12 に示されるように、溝 4 の溝上部 4 B において、溝 4 の側壁に側壁絶縁体 7 が形成される。側壁絶縁体 7 は、溝 4 に対して自己整合により形成されているので、均一な厚さ t_2 に形成される。

ここで、側壁絶縁体 7 は、最初に第 2 側壁絶縁体 7 B がエッチバック処理によりエッチングされ、この後に第 2 側壁絶縁体 7 B をマスクとして用い、第 1 側壁絶縁体 7 A が除去される。第 1 側壁絶縁体 7 A の除去には、例えば等方性エッチングが使用される。これにより、第 1 側壁絶縁体 7 A をエッチングストッパとして使用し、第 2 側壁絶縁体 7 B をエッチングすることができ。

[0066] 図 13 に示されるように、半導体基板 30 の表面 30 B 側の全面に第 1 層間絶縁体 11 A が形成される。第 1 層間絶縁体 11 A には、例えば SiN 等の絶縁材料が使用される。

引き続き、図 14 に示されるように、第 1 層間絶縁体 11 A に第 2 層間絶縁体 11 B が形成され、第 1 層間絶縁体 11 A、第 2 層間絶縁体 11 B のそれぞれを積層した層間絶縁体 11 が形成される。第 2 層間絶縁体 11 B は、

例えば SiO_2 等の絶縁材料が使用される。

[0067] 図15に示されるように、層間絶縁体11に接続孔11Hが形成される。接続孔11Hが形成されると、溝4内において、転送トランジスタTRのゲート電極6の表面を露出させることができる。

[0068] 前述の図4A、図5及び図6に示されるように、少なくとも接続孔11H内に配線12が形成されるとともに、溝4の溝上部4Bに電極12Aが形成される。電極12Aは、転送トランジスタTRのゲート電極6に電氣的に接続されるとともに、溝4及び側壁絶縁体7に対して自己整合により形成される。配線12及び電極12Aは、例えばスパッタリング法により形成される。

[0069] これら一連の製造工程が終了すると、第1実施の形態に係る光検出装置1が完成する。

[0070] [作用効果]

第1実施の形態に係る光検出装置（半導体装置）1は、図4A、図5及び図6に示されるように、溝4と、第1IGFETとしての転送トランジスタTRと、側壁絶縁体7と、電極12Aとを備える。

溝4は、半導体基板30の表面30Bから表面30Bとは対向する表面30Aに向かって配設される。転送トランジスタTRは、溝4内の溝下部4Aに配設され、溝4側壁に第1ゲート絶縁膜としてのゲート絶縁膜5を介在させて埋設された第1ゲート電極としてのゲート電極6を有する。側壁絶縁体7は、溝4内の溝上部4Bにおいて溝4側壁に配設され、ゲート絶縁膜5の厚さよりも同一方向の厚さが厚い。さらに、側壁絶縁体7は、溝4に対して自己整合により形成されている。そして、電極12Aは、溝4内の溝上部4Bに側壁絶縁体7を介在して埋設され、ゲート電極6に電氣的に接続される。

このように構成される光検出装置1によれば、電極12Aの側面周囲に側壁絶縁体7が形成され、そして側壁絶縁体7の厚さ t_2 が均一化される。このため、電極12Aから側壁絶縁体7を介在させた半導体基板30への電界

効果の影響を効果的に抑制又は防止することができるとともに、電界効果の影響そのもののばらつきを効果的に抑制又は防止することができる。

光検出装置 1 では、電極 1 2 A の周囲に近接してフローティングディフュージョン F D が配設されているので、電極 1 2 A からフローティングディフュージョン F D への電界効果の影響を効果的に抑制又は防止することができる。このため、転送トランジスタ T R による光電変換素子 P D からフローティングディフュージョン F D への転送効率を安定化させ、画素特性を向上させることができる。

なお、フローティングディフュージョン F D は、側壁絶縁体 7 に接して、側壁絶縁体 7 に対して自己整合により形成することができる。

また、側壁絶縁体 7 の厚さ t_2 が均一化され、電極 1 2 A とフローティングディフュージョン F D との離間距離にアライメントずれに対するマージンが無くなるので、離間距離を小さくすることができる。このため、画素 10 の占有面積を縮小し、画素 10 数を増加させることができる。

[0071] また、光検出装置 1 では、図 4 A、図 5 及び図 6 に示されるように、電極 1 2 A は、溝 4、側壁絶縁体 7 のそれぞれに対して自己整合により形成されている。このため、画素 10 の占有面積をより一層縮小し、更に画素 10 数を増加させることができる。

図 4 B、図 4 C は、アライメントずれを生じたときの光検出装置の要部の平面構成の一例を表している。図 4 B では、溝 4 に対して、矢印 X 方向、矢印 Y 方向のそれぞれとは反対方向に電極 1 2 A がアライメントずれを生じている状態が示されている。図 4 C では、溝 4 に対して、矢印 X 方向、矢印 Y 方向とは反対方向のそれぞれに電極 1 2 A がアライメントずれを生じている状態が示されている。

いずれの状態においても、溝 4 に対して、側壁絶縁体 7 が自己整合により形成され、この側壁絶縁体 7 に電極 1 2 A が導かれる。このため、結果的に、電極 1 2 A、ゲート電極 6 のそれぞれの接続位置は、溝 4 に対して自己整合により決定される。

[0072] また、光検出装置 1 では、図 4 A、図 5 及び図 6 に示されるように、層間絶縁体 1 1 と、接続孔 1 1 H と、配線 1 2 とを備える。層間絶縁体 1 1 は、半導体基板 3 0 の表面 3 0 B に配設される。接続孔 1 1 H は、層間絶縁体 1 1 に配設され、溝 4 開口に通じる。そして、配線 1 2 は、少なくとも接続孔 1 1 H 内に配設され、配線 1 2 の一部は、電極 1 2 A とされる。

このように構成される光検出装置 1 によれば、電極 1 2 A に配線 1 2 との接続領域となる電極 1 2 A よりも拡径されたパッドを配設する必要がない。このため、画素 1 0 の占有面積をより一層縮小し、更に画素 1 0 数を増加させることができる。

[0073] また、光検出装置 1 では、特に図 5 及び図 6 に示されるように、側壁絶縁体 7 の表面 3 0 B から表面 3 0 A 側への寸法（深さ h_2 ）は、フローティングディフュージョン F D の同一方向の寸法（深さ h_3 ）以上である。このため、電極 1 2 A とフローティングディフュージョン F D との間の全域に側壁絶縁体 7 が配設されているので、電極 1 2 A からフローティングディフュージョン F D への電界効果の影響をより一層効果的に抑制又は防止することができる。

[0074] また、光検出装置 1 では、図 4 A、図 5 及び図 6 に示されるように、平面視において、ゲート電極 6 の側面周囲の寸法は、電極 1 2 A の側面周囲の寸法よりも大きい。このため、転送トランジスタ T R のチャネル形成領域 3 0 c の幅寸法（ゲート幅寸法又はチャネル幅寸法）を拡大することができるので、より一層転送効率を向上させることができる。

[0075] 第 1 実施の形態に係る光検出装置 1（半導体装置）の製造方法は、下記工程を備える。まず、半導体基板 3 0 の表面 3 0 B から表面 3 0 B とは対向する表面 3 0 A に向かって溝 4 が形成される。次に、溝 4 内の溝下部 4 A において、溝 4 側壁にゲート絶縁膜 5 を介在させてゲート電極 6 が形成され、転送トランジスタ T R が形成される。次に、溝 4 内の溝上部 4 B において、溝 4 側壁に、ゲート絶縁膜 5 の厚さ t_1 よりも同一方向の厚さ t_2 が厚く、溝 4 に対して自己整合により側壁絶縁体 7 が形成される。次に、溝 4 内の溝上

部 4 B に側壁絶縁体 7 を介在してゲート電極 6 に電氣的に接続された電極 1 2 A が形成される。

このような各工程を備えた光検出装置 1 の製造方法によれば、前述の作用効果を奏することができる光検出装置 1 を簡易に製造することができる。

[0076] < 2. 第 2 実施の形態 >

図 1 6 ~ 図 2 7 を用いて、第 2 実施の形態に係る光検出装置 1 を説明する。

なお、第 2 実施の形態及びそれ以降の実施の形態において、第 1 実施の形態に係る光検出装置 1 の構成要素と同一の構成要素、又は実質的に同一の構成要素には同一の符号を付し、重複する説明は省略する。

[0077] [光検出装置 1 の装置構成]

図 1 6 は、光検出装置 1 の画素 1 0 の平面構成の一例を表している。図 1 7 は、画素 1 0 の断面構成の一例を表している。

第 2 実施の形態に係る光検出装置 1 は、2 層構造を備えている。画素 1 0 は、前述の図 2 に示される第 1 基体 1 A と第 2 基体 1 B とを 1 つの基体とする半導体基板 3 0 に配設されている。基本的な構成要素は、第 1 実施の形態に係る光検出装置 1 の構成要素と同一又は実質的に同一である。

そして、光検出装置 1 では、半導体基板 3 0 の表面 3 0 B 側に、前述の図 2 及び図 3 に示される画素回路 2 0 の画素トランジスタ T_r が配設されている。

[0078] 詳しく説明する。画素 1 0 を構築する第 1 画素 1 0 A、第 2 画素 1 0 B には、画素トランジスタ T_r が配設されている。画素トランジスタ T_r は、画素回路 2 0 を構築するリセットトランジスタ RST 、増幅トランジスタ AMP 及び選択トランジスタ SEL から選択される 1 以上のトランジスタである。

[0079] 画素トランジスタ T_r は、横型 $IGFET$ により構成されている。画素トランジスタ T_r は、チャンネル形成領域 3 0 c と、ゲート絶縁膜 5 0 と、ゲート電極 6 0 と、一对の主電極とを備えている。

[0080] チャネル形成領域30cは、半導体基板30の表面30B側のp型半導体領域30pにより形成されている。ゲート絶縁膜50は、チャネル形成領域30cに配設されている。ゲート電極60は、チャネル形成領域30cにゲート絶縁膜50を介在して配設されている。一对の主電極は、半導体基板30の表面30B側に配設されたn型半導体領域80により形成されている。

ここで、画素トランジスタTrは、本技術に係る「第2IGFET」に相当する。また、ゲート絶縁膜50は、本技術に係る「第2ゲート絶縁膜」に相当する。また、ゲート電極60は、本技術に係る「第2ゲート電極」に相当する。さらに、一对の主電極としてのn型半導体領域80は、フローティングディフュージョンFDのn型半導体領域30nと同一導電層として形成されている。

[0081] [光検出装置1の製造方法]

図18～図27は、光検出装置1の製造方法を工程毎に説明する工程断面の一例を表している。

第2実施の形態に係る光検出装置1の製造方法は、第1実施の形態に係る光検出装置1の製造方法において、画素回路20の画素トランジスタTrの製造方法を加えた例である。光検出装置1の製造方法は、以下の通りである。

[0082] まず、第1実施の形態に係る光検出装置1の製造方法（以下、単に「第1製造方法」という。）と同様に、半導体基板30が準備される（図18参照）。この半導体基板30は、ダイシング工程前の半導体ウエハの状態であり、画素分離領域31及び光電変換素子PDが形成された状態にある。

[0083] 次に、第1製造方法と同様に、半導体基板30の表面30Bに、マスク300が形成される（図18参照）。

[0084] 第1製造方法の図7に示される工程と同様に、図18に示されるように、マスク300を用いて、半導体基板30の表面30Bから表面30A側に向かって溝4が形成される。

この後、第1製造方法の図8に示される工程と同様に、図19に示される

ように、マスク 300 が剥離される。

[0085] 第 1 製造方法の図 9 に示される工程と同様に、図 20 に示されるように、溝 4 の側壁及び溝 4 の底面にゲート絶縁膜 5 を介在させてゲート電極材料 6 A が形成される。そして、画素トランジスタ T r の形成領域において、半導体基板 30 の表面 30 B にゲート絶縁膜 5 0 及びゲート電極材料 6 A が形成される。ゲート絶縁膜 5 0 は、ゲート絶縁膜 5 と同一絶縁層に形成され、同一絶縁材料により形成される。ゲート電極材料 6 A は、溝 4 内、表面 30 B のそれぞれにおいて、同一導電層であり、かつ、同一導電性材料である。

[0086] 図 21 に示されるように、画素トランジスタ T r の形成領域において、ゲート電極材料 6 A にマスク 305 が形成される。マスク 305 は、例えばフォトレジストにより形成される。

[0087] 第 1 製造方法の図 10 に示される工程と同様に、図 22 に示されるように、半導体基板 30 の表面 30 B 側の全面にエッチバック処理が行われる。これにより、溝 4 内の溝下部 4 A にゲート電極材料 6 A からゲート電極 6 が形成される。ゲート電極 6 は、溝 4 の溝下部 4 A に埋設され、溝 4 の底面、側壁のそれぞれにゲート絶縁膜 5 を介在して形成される。また、同一工程により、画素トランジスタ T r の形成領域において、ゲート絶縁膜 5 0 及びゲート電極 6 0 が形成される。

この後、マスク 305 は剥離される。

[0088] 第 1 製造方法の図 11 に示される工程と同様に、図 23 に示されるように、半導体基板 30 の表面 30 B 側の全面に側壁絶縁体 7 が形成される。

第 1 製造方法の図 12 に示される工程と同様に、半導体基板 30 の表面 30 B 側の全面にエッチバック処理が行われる。これにより、図 24 に示されるように、溝 4 の溝上部 4 B において、溝 4 の側壁に側壁絶縁体 7 が形成される。側壁絶縁体 7 は、溝 4 に対して自己整合により形成されているので、均一な厚さ t_2 に形成される。

さらに、画素トランジスタ T r の形成領域においては、ゲート電極 6 0 の側壁にゲート電極 6 0 に対して自己整合により側壁絶縁体 7 が形成される。

[0089] 第1製造方法の図13に示される工程と同様に、図25に示されるように、半導体基板30の表面30B側の全面に第1層間絶縁体11Aが形成される。

引き続き、第1製造方法の図14に示される工程と同様に、図26に示されるように、第1層間絶縁体11Aに第2層間絶縁体11Bが形成され、第1層間絶縁体11A、第2層間絶縁体11Bのそれぞれを積層した層間絶縁体11が形成される。

[0090] 第1製造方法の図15に示される工程と同様に、図27に示されるように、層間絶縁体11に接続孔11Hが形成される。接続孔11Hが形成されると、溝4内において、転送トランジスタTRのゲート電極6の表面を露出させることができる。さらに、画素トランジスタTrのゲート電極60の表面を露出させることができる。

[0091] 前述の図17に示されるように、少なくとも接続孔11H内に配線12が形成されるとともに、溝4の溝上部4Bに電極12Aが形成される。電極12Aは、転送トランジスタTRのゲート電極6に電氣的に接続されるとともに、溝4及び側壁絶縁体7に対して自己整合により形成される。さらに、配線12は、画素トランジスタTrのゲート電極60に電氣的に接続される。

[0092] これら一連の製造工程が終了すると、第1実施の形態に係る光検出装置1が完成する。

[0093] [作用効果]

第2実施の形態に係る光検出装置1及び製造方法によれば、第1実施の形態に係る光検出装置1及び製造方法により得られる作用効果と同様の作用効果を得ることができる。

[0094] また、光検出装置1では、図16及び図17に示されるように、転送トランジスタTRとは異なる領域において、半導体基板30の表面30Bに画素回路20を構築する画素トランジスタTrを備える。画素トランジスタTrは、ゲート絶縁膜50を介在させて配設されたゲート電極60を有する。光検出装置1の製造方法では、図20～図22に示されるように、画素トラン

ジスタTrのゲート絶縁膜50は、転送トランジスタTRのゲート絶縁膜5と同一絶縁層、かつ、同一絶縁材料により形成される。同様に、画素トランジスタTrのゲート電極60は、転送トランジスタTRのゲート電極6と同一導電層、かつ、同一導電性材料により形成される。さらに、側壁絶縁体7は、転送トランジスタTR、画素トランジスタTrのそれぞれにおいて、同一工程により形成される。

このため、光検出装置1の製造方法において、製造工程数を削減することができる。

[0095] <3. 第3実施の形態>

図28を用いて、第3実施の形態に係る光検出装置1を説明する。

[0096] [光検出装置1の構成]

図28は、光検出装置1の画素10の断面構成の一例を表している。

第3実施の形態に係る光検出装置1では、平面視において、ゲート電極6の側面周囲の寸法は、電極12Aの側面周囲の寸法に対して実質的に同一とされている。

[0097] また、製造方法として、表現を代えれば、溝4の溝上部4Bを形成し、側壁絶縁体7を形成した後、側壁絶縁体7をマスクとして溝下部4Aが形成される。そして、溝下部4Aにおいて、溝4底面及び溝4側壁にゲート絶縁膜5を介在させてゲート電極6が形成される。

つまり、第1実施の形態又は第2実施の形態に係る光検出装置1の製造方法において、ゲート電極6を形成する工程と側壁絶縁体7を形成する工程とが逆の順番になる。

[0098] 第3実施の形態の上記構成要素以外の構成要素は、第1実施の形態に係る光検出装置1の構成要素と同一又は実質的に同一である。

[0099] [作用効果]

第3実施の形態に係る光検出装置1によれば、第1実施の形態に係る光検出装置1により得られる作用効果と同様の作用効果を得ることができる。

[0100] <4. 第4実施の形態>

図29を用いて、第4実施の形態に係る光検出装置1を説明する。

[0101] [光検出装置1の構成]

図29は、光検出装置1の画素10の要部を拡大した平面構成の一例を表している。

第4実施の形態に係る光検出装置1では、平面視において、画素10（第1画素10A又は第2画素10B）の対角線 d_i 上に光電変換素子PDとフローティングディフュージョンFDとが離間して配設されている。そして、転送トランジスタTRは、対角線 d_i 上において、光電変換素子PDとフローティングディフュージョンFDとの間に配設された1つのゲート電極6を有する。

ゲート電極6の平面形状は、ここでは多角形状に形成されている。詳細に説明すると、ゲート電極6の平面形状は、八角形状に形成されている。

[0102] 第4実施の形態の上記構成要素以外の構成要素は、第1実施の形態に係る光検出装置1の構成要素と同一又は実質的に同一である。

[0103] [作用効果]

第4実施の形態に係る光検出装置1によれば、第1実施の形態に係る光検出装置1により得られる作用効果と同様の作用効果を得ることができる。

[0104] <5. 第5実施の形態>

図30を用いて、第5実施の形態に係る光検出装置1を説明する。

[0105] [光検出装置1の構成]

図30は、光検出装置1の画素10の要部を拡大した平面構成の一例を表している。

第5実施の形態に係る光検出装置1では、第4実施の形態に係る光検出装置1と同様に、平面視において、画素10の対角線 d_i 上に光電変換素子PDとフローティングディフュージョンFDとが離間して配設されている。そして、転送トランジスタTRは、対角線 d_i 上において、光電変換素子PDとフローティングディフュージョンFDとの間に配設された複数のゲート電極6を有する。ここでは、複数のゲート電極6は、対角線 d_i と交差する平

面方向に2つ配設されている。

[0106] 第5実施の形態の上記構成要素以外の構成要素は、第4実施の形態に係る光検出装置1の構成要素と同一又は実質的に同一である。

[0107] [作用効果]

第5実施の形態に係る光検出装置1によれば、第4実施の形態に係る光検出装置1により得られる作用効果と同様の作用効果を得ることができる。

[0108] また、光検出装置1では、図30に示されるように、転送トランジスタTRは、複数のゲート電極6を有するので、ゲート幅寸法又はチャネル幅寸法を拡大することができる。このため、転送トランジスタTRの転送効率をより一層向上させることができる。

[0109] <6. 第6実施の形態>

図31を用いて、第6実施の形態に係る光検出装置1を説明する。

[0110] [光検出装置1の構成]

図31は、光検出装置1の画素10の要部を拡大した平面構成の一例を表している。

第6実施の形態に係る光検出装置1では、第5実施の形態に係る光検出装置1と同様に、平面視において、画素10の対角線 d_i 上に光電変換素子PDとフローティングディフュージョンFDとが離間して配設されている。そして、転送トランジスタTRは、対角線 d_i 上において、光電変換素子PDとフローティングディフュージョンFDとの間に配設された複数のゲート電極6を有する。ここでは、複数のゲート電極6は、対角線 d_i と交差する平面方向に2つ配設されている。

[0111] ゲート電極6の平面形状は、ここでは三角形状に形成されている。詳細に説明すると、ゲート電極6の平面形状は、二等辺三角形状に形成されている。そして、対角線 d_i に対向させて、ゲート電極6の最も長い辺が配設されている。

[0112] 第6実施の形態の上記構成要素以外の構成要素は、第5実施の形態に係る光検出装置1の構成要素と同一又は実質的に同一である。

[0113] [作用効果]

第6実施の形態に係る光検出装置1によれば、第5実施の形態に係る光検出装置1により得られる作用効果と同様の作用効果を得ることができる。

[0114] また、光検出装置1では、図31に示されるように、転送トランジスタTRは、複数のゲート電極6を有し、対角線diに沿ってゲート電極6の長辺を配設する。このため、転送トランジスタTRのゲート幅寸法又はチャンネル幅寸法を拡大することができるので、転送トランジスタTRの転送効率をより一層向上させることができる。

[0115] <7. 第7実施の形態>

図32及び図33を用いて、第7実施の形態に係る光検出装置1を説明する。

[0116] [光検出装置1の構成]

図32は、光検出装置1の画素10の平面構成の一例を表している。図33は、画素10の断面構成の一例を表している。

第7実施の形態に係る光検出装置1では、第5実施の形態に係る光検出装置1に類似し、平面視において、画素10の矢印Y方向に光電変換素子PDとフローティングディフュージョンFDとが離間して配設されている。そして、転送トランジスタTRは、矢印Y方向とは直交する矢印X方向において、光電変換素子PDとフローティングディフュージョンFDとの間に配設された複数のゲート電極6を有する。ここでは、2つのゲート電極6が配設されている。

[0117] 第7実施の形態の上記構成要素以外の構成要素は、第5実施の形態に係る光検出装置1の構成要素と同一又は実質的に同一である。

[0118] [作用効果]

第7実施の形態に係る光検出装置1によれば、第5実施の形態に係る光検出装置1により得られる作用効果と同様の作用効果を得ることができる。

[0119] <8. 第8実施の形態>

図34を用いて、第8実施の形態に係る光検出装置1を説明する。

[0120] [光検出装置 1 の構成]

図 3 4 は、光検出装置 1 の画素 1 0 の平面構成の一例を表している。

第 8 実施の形態に係る光検出装置 1 では、第 7 実施の形態に係る光検出装置 1 に類似し、平面視において、転送トランジスタ T R は、フローティングディフュージョン F D に沿って配設された複数のゲート電極 6 を有する。詳しく説明すると、フローティングディフュージョン F D は、矩形状に形成されている。この矩形状の隣接する 2 つの辺に沿ってそれぞれゲート電極 6 が配設されている。

[0121] 第 8 実施の形態の上記構成要素以外の構成要素は、第 7 実施の形態に係る光検出装置 1 の構成要素と同一又は実質的に同一である。

[0122] [作用効果]

第 8 実施の形態に係る光検出装置 1 によれば、第 7 実施の形態に係る光検出装置 1 により得られる作用効果と同様の作用効果を得ることができる。

[0123] < 9. 第 9 実施の形態 >

図 3 5 を用いて、第 9 実施の形態に係る光検出装置 1 を説明する。

[0124] [光検出装置 1 の構成]

図 3 5 は、光検出装置 1 の画素 1 0 の平面構成の一例を表している。

第 9 実施の形態に係る光検出装置 1 では、第 7 実施の形態に係る光検出装置 1 に類似し、平面視において、画素 1 0 の矢印 Y 方向に光電変換素子 P D とフローティングディフュージョン F D とが離間して配設されている。そして、転送トランジスタ T R は、光電変換素子 P D とフローティングディフュージョン F D との間に配設された 1 つのゲート電極 6 を有する。

[0125] 第 9 実施の形態の上記構成要素以外の構成要素は、第 7 実施の形態に係る光検出装置 1 の構成要素と同一又は実質的に同一である。

[0126] [作用効果]

第 9 実施の形態に係る光検出装置 1 によれば、第 7 実施の形態に係る光検出装置 1 により得られる作用効果と同様の作用効果を得ることができる。

[0127] < 1 0. 第 1 0 実施の形態 >

図36～図40を用いて、第10実施の形態に係る光検出装置1を説明する。

[0128] [光検出装置1の製造方法]

図36～図40は、光検出装置1の製造方法を工程毎に説明する工程断面の一例を表している。

第10実施の形態に係る光検出装置1の製造方法は、主に、画素10の転送トランジスタTRの製造方法である。光検出装置1の製造方法は、以下の通りである。

[0129] まず、半導体基板30が準備される（図36参照）。この半導体基板30は、ダイシング工程前の半導体ウエハの状態であり、画素分離領域31及び図示省略の光電変換素子PD（図4A～図6参照）が形成された状態にある。

[0130] 次に、半導体基板30の表面30Bに、マスク306が形成される（図36参照）。マスク306は、例えばバッファ層としてのSiO₂と、ハードマスクとしてのSiNとの積層膜が使用される。マスク306には、フォトリソグラフィ技術を用い、転送トランジスタTRのゲート電極6を形成する領域に開口が形成される（図36参照）。

[0131] 図36に示されるように、マスク306を用いて、半導体基板30の表面30Bから表面30A側に向かって浅い溝上部4Bが形成される。溝上部4Bの形成には、異方性エッチングが使用される。ここで、溝上部4Bの開口寸法は、例えば150nm以上250nm以下である。また、溝上部4Bの深さ寸法は、例えば150nm以上250nm以下である。

[0132] 前述の第1製造方法の図11に示す工程と同様に、図37に示されるように、溝上部4Bの底辺及び側壁を含む、マスク306の全面に、側壁絶縁体7が形成される。ここでは、側壁絶縁体7には、例えばTEOS（Tetra Ethoxy Silane）等の絶縁材料が使用される。側壁絶縁体7は、例えば25nm以上35nm以下の厚さに形成される。

図38に示されるように、溝上部4Bの側壁に側壁絶縁体7が形成される

。側壁絶縁体 7 は、異方性エッチングによるエッチバック法を用いて形成される。従って、側壁絶縁体 7 は、溝上部 4 B に対して自己整合により形成される。

[0133] 図 39 に示されるように、マスク 306 及び側壁絶縁体 7 をマスクとして用い、半導体基板 30 に更に深い溝下部 4 A が形成される。溝下部 4 A の形成には、異方性エッチングが使用される。溝下部 4 A の深さ寸法は、例えば 250 nm 以上 350 nm 以下である。溝下部 4 A は、側壁絶縁体 7、溝上部 4 B のそれぞれに対して自己整合により形成される。溝下部 4 A 及び溝上部 4 B により溝 4 が形成される。

[0134] 引き続き、溝 4 内にゲート絶縁膜 5 が形成され、溝 4 内にゲート絶縁膜 5 を介在させてゲート電極材料 6 A（例えば図 9 参照）が形成される（図 40 参照）。ゲート電極材料 6 A がパターンニングされる。これにより、図 40 に示されるように、溝 4 内の溝下部 4 A にゲート絶縁膜 5 を介在させてゲート電極 6 が形成され、溝 4 内の溝上部 4 B に側壁絶縁体 7 を介在させて電極 12 A が形成される。

[0135] これら一連の製造工程が終了すると、第 10 実施の形態に係る光検出装置 1 が完成する。

[0136] [作用効果]

第 10 実施の形態に係る光検出装置 1 によれば、第 1 実施の形態又は第 2 実施の形態に係る光検出装置 1 により得られる作用効果と同様の作用効果を得ることができる。

さらに、光検出装置 1 では、ゲート電極 6、電極 12 A のそれぞれが、同一の導電性材料により、同一製造工程により、かつ、一体に形成される。このため、ゲート電極 6、電極 12 A のそれぞれを簡易に構築することができる。

[0137] <11. 第 11 実施の形態>

図 41～図 44 を用いて、第 11 実施の形態に係る光検出装置 1 を説明する。

[0138] [光検出装置 1 の製造方法]

図 4 1 ～図 4 4 は、光検出装置 1 の製造方法を工程毎に説明する工程断面の一例を表している。

第 1 1 実施の形態に係る光検出装置 1 の製造方法は、主に、画素 1 0 の転送トランジスタ T R の製造方法である。光検出装置 1 の製造方法は、以下の通りである。

[0139] まず、半導体基板 3 0 が準備される（図 4 1 参照）。この半導体基板 3 0 は、ダイシング工程前の半導体ウエハの状態であり、画素分離領域 3 1 及び図示省略の光電変換素子 P D（図 4 A ～図 6 参照）が形成された状態にある。

[0140] 次に、半導体基板 3 0 の表面 3 0 B に、マスク 3 0 6 が形成される（図 4 1 参照）。

図 4 1 に示されるように、マスク 3 0 6 を用いて、半導体基板 3 0 の表面 3 0 B から表面 3 0 A 側に向かって溝 4 が形成される。溝 4 の形成には、異方性エッチングが使用される。ここで、溝 4 の開口寸法は、例えば 1 5 0 n m 以上 2 5 0 n m 以下である。また、溝 4 の深さ寸法は、例えば 4 5 0 n m 以上 6 5 0 n m 以下である。

[0141] 図 4 2 に示されるように、溝 4 内の溝下部 4 A にゲート絶縁膜 5 が形成され、溝下部 4 A にゲート絶縁膜 5 を介在させてゲート電極 6 が形成される。

引き続き、前述の第 1 0 実施の形態に係る光検出装置 1 の製造方法の図 4 0 に示される工程と同様に、図 4 3 に示されるように、溝 4 内の溝上部 4 B に側壁絶縁体 7 が形成される。側壁絶縁体 7 は、溝上部 4 B に対して自己整合により形成される。

[0142] 図 4 4 に示されるように、溝上部 4 B に側壁絶縁体 7 を介在させて電極 1 2 A が形成される。

[0143] これら一連の製造工程が終了すると、第 1 1 実施の形態に係る光検出装置 1 が完成する。

[0144] [作用効果]

第 1 1 実施の形態に係る光検出装置 1 によれば、第 1 0 実施の形態又は第 2 実施の形態に係る光検出装置 1 により得られる作用効果と同様の作用効果を得ることができる。

さらに、光検出装置 1 では、ゲート電極 6、電極 1 2 A のそれぞれが、別々の導電性材料により形成される。このため、ゲート電極 6、電極 1 2 A のそれぞれの最適化を図ることができる。

[0145] < 1 2. 第 1 2 実施の形態 >

図 4 5 ～図 5 4 を用いて、第 1 2 実施の形態に係る光検出装置 1 を説明する。

[光検出装置 1 の製造方法]

図 4 5 ～図 5 4 は、光検出装置 1 の製造方法を工程毎に説明する工程断面の一例を表している。

第 1 2 実施の形態に係る光検出装置 1 の製造方法は、主に、画素 1 0 の転送トランジスタ T R の製造方法である。光検出装置 1 の製造方法は、以下の通りである。

まず、半導体基板 3 0 が準備される（図 4 5 参照）。この半導体基板 3 0 は、ダイシング工程前の半導体ウエハの状態であり、画素分離領域 3 1 及び図示省略の光電変換素子 P D（図 4 A、図 5 及び図 6 参照）が形成された状態にある。

[0146] 次に、半導体基板 3 0 の表面 3 0 B に、マスク 3 0 0 が形成される（図 4 5 参照）。マスク 3 0 0 は、例えばマスク 3 0 1、マスク 3 0 2、マスク 3 0 3 のそれぞれを順次積層して形成される。マスク 3 0 1 には、例えば S i O₂ が使用される。マスク 3 0 2 には、例えば S i N が使用される。マスク 3 0 3 には、例えばフォトレジストが使用される。マスク 3 0 0 には、転送トランジスタ T R のゲート電極 6 を形成する領域に開口が形成される（図 4 5 参照）。

[0147] 図 4 5 に示されるように、マスク 3 0 0 を用いて、半導体基板 3 0 の表面 3 0 B から表面 3 0 A 側に向かって溝上部 4 B が形成される。溝 4 の形成に

は、異方性エッチングが使用される。

図46に示されるように、マスク300が剥離される。

[0148] 図47に示されるように、溝上部4Bの側壁及び溝上部4Bの底面を含む半導体基板30の全面に側壁絶縁体7が形成される。側壁絶縁体7は、第1側壁絶縁体7Aと、第1側壁絶縁体7Aに対してエッチング選択比を有する第2側壁絶縁体7Bとを積層して形成されている。第1側壁絶縁体7A、第2側壁絶縁体7Bのそれぞれの成膜には、例えばCVD法が使用される。

[0149] 半導体基板30の表面30B側の全面にエッチバック処理が行われる。エッチバック処理には、例えば異方性エッチングが使用される。これにより、図48に示されるように、溝上部4Bの側壁に側壁絶縁体7が形成される。側壁絶縁体7は、溝上部4Bに対して自己整合により形成されているので、均一な厚さ t_2 に形成される。

[0150] 図49に示されるように、主に側壁絶縁体7をマスク300として用い、半導体基板30の表面30B側から表面30A側に向かって溝下部4Aが形成される。溝下部4Aの形成には、異方性エッチングが使用される。溝下部4Aが形成されると、溝下部4A及び溝上部4Bからなる溝4が完成する。

[0151] 図50に示されるように、溝下部4Aの底面及び側壁にゲート絶縁膜5が形成される。ゲート絶縁膜5は、例えば熱酸化法を用いて形成され、ここでは SiO_2 により形成される。

[0152] 図51に示されるように、少なくとも溝下部4Aを埋設するゲート電極材料6Aが、半導体基板30の全面に形成される。ゲート電極材料6Aは、例えばCVD法を用いて形成され、ここでは多結晶珪素により形成される。

[0153] 半導体基板30の表面30B側の全面にエッチバック処理が行われる。エッチバック処理には、例えば異方性エッチングが使用される。これにより、図52に示されるように、ゲート電極材料6Aからゲート電極6が形成される。ゲート電極6は、溝4の溝下部4Aに埋設され、溝下部4Aの底面、側壁のそれぞれにゲート絶縁膜5を介在して形成される。

[0154] 図53に示されるように、半導体基板30の表面30B側の全面に第1層

間絶縁体 1 1 A、第 2 層間絶縁体 1 1 B のそれぞれを積層した層間絶縁体 1 1 が形成される。第 1 層間絶縁体 1 1 A には、例えば SiN 等の絶縁材料が使用される。第 2 層間絶縁体 1 1 B には、例えば SiO₂ 等の絶縁材料が使用される。層間絶縁体 1 1 には、接続孔 1 1 H が形成される。接続孔 1 1 H が形成されると、溝 4 内において、転送トランジスタ TR のゲート電極 6 の表面を露出させることができる。

[0155] 図 5 4 に示されるように、少なくとも接続孔 1 1 H 内に配線 1 2 が形成されるとともに、溝 4 の溝上部 4 B に電極 1 2 A が形成される。電極 1 2 A は、転送トランジスタ TR のゲート電極 6 に電氣的に接続されるとともに、溝 4 及び側壁絶縁体 7 に対して自己整合により形成される。配線 1 2 及び電極 1 2 A は、例えばスパッタリング法により形成される。

[0156] これら一連の製造工程が終了すると、第 1 実施の形態に係る光検出装置 1 が完成する。

[0157] 第 1 2 実施の形態の上記構成要素以外の構成要素は、第 1 実施の形態に係る光検出装置 1 の構成要素と同一又は実質的に同一である。

[0158] [作用効果]

第 1 2 実施の形態に係る光検出装置 1 によれば、第 1 実施の形態に係る光検出装置 1 及びその製造方法により得られる作用効果と同様の作用効果を得ることができる。

[0159] < 1 3. 第 1 3 実施の形態 >

図 5 5 を用いて、本開示の第 1 3 実施の形態に係る光検出装置 1 を説明する。

図 5 5 は、電子機器 7 0 0 のブロック構成の一例を表している。

[0160] [電子機器 7 0 0 の構成]

図 5 5 に示されるように、電子機器 7 0 0 は、第 1 実施の形態～第 1 2 実施の形態のいずれかに係る光検出装置 1 を光検出装置 7 0 として備えている。光検出装置 7 0 は、例えば、デジタルスチルカメラやデジタルビデオカメラ等の撮像システム、撮像機能を備えた携帯電話機、又は撮像機能を備えた

他の機器といった各種の電子機器に適用されている。

[0161] 電子機器 700 は、光学系 71、光検出装置 70、DSP (Digital Signal Processor) 72 を備えている。電子機器 700 では、DSP 72、表示装置 73、操作系 74、メモリ 75、記録装置 76 及び電源系 77 が、バス 78 を介して接続されている。電子機器 700 は、静止画像及び動画像を撮像可能である。

[0162] 光学系 71 は、1 枚又は複数枚のレンズを備えて構成されている。光学系 71 は、被写体からの像光（入射光）を光検出装置 70 に導き、光検出装置 70 の受光面（センサ部）に結像させる。

[0163] 光検出装置 70 には、例えば第 1 実施の形態～第 11 実施の形態のいずれかに係る光検出装置 1 が使用されている。光検出装置 70 では、光学系 71 を通して受光面に結像される像に応じて、一定期間、電子が蓄積される。そして、光検出装置 70 に蓄積された電子に応じた信号が DSP 72 に供給される。

[0164] DSP 72 は、光検出装置 70 からの信号に対して各種の信号処理を施して画像を取得し、その画像のデータをメモリ 75 に一時的に記憶させる。メモリ 75 に記憶された画像のデータは、記録装置 76 に記録される。また、メモリ 75 に記憶された画像のデータは表示装置 73 に供給され、表示装置 73 において画像が表示される。また、操作系 74 は、ユーザによる各種の操作を受け付けて電子機器 700 の各ブロックに操作信号を供給する。電源系 77 は、電子機器 700 の各ブロックの駆動に必要な電力を供給する。

[0165] [作用効果]

第 12 実施の形態に係る電子機器 700 は、図 55 に示されるように、光検出装置 70 を備える。光検出装置 70 は、第 1 実施の形態～第 11 実施の形態のいずれかに係る光検出装置 1 において説明した通り、例えば画素領域 100 の全面に位相差検出画素としての画素 10 を含んで形成される。このため、電子機器 700 の位相差検出精度を向上させることができる。

[0166] <14. 移動体への応用例>

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0167] 図56は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0168] 車両制御システム12000は、通信ネットワーク12001を介して接続された複数の電子制御ユニットを備える。図56に示した例では、車両制御システム12000は、駆動系制御ユニット12010、ボディ系制御ユニット12020、車外情報検出ユニット12030、車内情報検出ユニット12040、及び統合制御ユニット12050を備える。また、統合制御ユニット12050の機能構成として、マイクロコンピュータ12051、音声画像出力部12052、及び車載ネットワークI/F（Interface）12053が図示されている。

[0169] 駆動系制御ユニット12010は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット12010は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0170] ボディ系制御ユニット12020は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット12020は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウinker又はフォグラмп等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット12020には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット

１２０２０は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0171] 車外情報検出ユニット１２０３０は、車両制御システム１２０００を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット１２０３０には、撮像部１２０３１が接続される。車外情報検出ユニット１２０３０は、撮像部１２０３１に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット１２０３０は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0172] 撮像部１２０３１は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部１２０３１は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部１２０３１が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[0173] 車内情報検出ユニット１２０４０は、車内の情報を検出する。車内情報検出ユニット１２０４０には、例えば、運転者の状態を検出する運転者状態検出部１２０４１が接続される。運転者状態検出部１２０４１は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット１２０４０は、運転者状態検出部１２０４１から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0174] マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット１２０１０に対して制御指令を出力することができる。例えば、マイクロコンピュータ１２０５１は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むＡＤＡＳ（Advanced Driver Assistance System）

の機能実現を目的とした協調制御を行うことができる。

[0175] また、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 又は車内情報検出ユニット 12040 で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0176] また、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 で取得される車外の情報に基づいて、ボディ系制御ユニット 12030 に対して制御指令を出力することができる。例えば、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0177] 音声画像出力部 12052 は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図 56 の例では、出力装置として、オーディオスピーカ 12061、表示部 12062 及びインストルメントパネル 12063 が例示されている。表示部 12062 は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでもよい。

[0178] 図 57 は、撮像部 12031 の設置位置の例を示す図である。

[0179] 図 57 では、撮像部 12031 として、撮像部 12101、12102、12103、12104、12105 を有する。

[0180] 撮像部 12101、12102、12103、12104、12105 は、例えば、車両 12100 のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部 12101 及び車室内のフロントガラスの上部に備えられる撮像部 12105 は、主として車両 12100 の前方の画像を取得する。サイドミラーに備えられる撮像部 12102、12103 は、

主として車両 1 2 1 0 0 の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部 1 2 1 0 4 は、主として車両 1 2 1 0 0 の後方の画像を取得する。車室内のフロントガラスの上部に備えられる撮像部 1 2 1 0 5 は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0181] なお、図 5 7 には、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 の撮影範囲の一例が示されている。撮像範囲 1 2 1 1 1 は、フロントノーズに設けられた撮像部 1 2 1 0 1 の撮像範囲を示し、撮像範囲 1 2 1 1 2, 1 2 1 1 3 は、それぞれサイドミラーに設けられた撮像部 1 2 1 0 2, 1 2 1 0 3 の撮像範囲を示し、撮像範囲 1 2 1 1 4 は、リアバンパ又はバックドアに設けられた撮像部 1 2 1 0 4 の撮像範囲を示す。例えば、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 で撮像された画像データが重ね合わせられることにより、車両 1 2 1 0 0 を上方から見た俯瞰画像が得られる。

[0182] 撮像部 1 2 1 0 1 ないし 1 2 1 0 4 の少なくとも 1 つは、距離情報を取得する機能を有していてもよい。例えば、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 の少なくとも 1 つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[0183] 例えば、マイクロコンピュータ 1 2 0 5 1 は、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 から得られた距離情報を基に、撮像範囲 1 2 1 1 1 ないし 1 2 1 1 4 内における各立体物までの距離と、この距離の時間的変化（車両 1 2 1 0 0 に対する相対速度）を求めることにより、特に車両 1 2 1 0 0 の進行路上にある最も近い立体物で、車両 1 2 1 0 0 と略同じ方向に所定の速度（例えば、0 km/h 以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ 1 2 0 5 1 は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0184] 例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を元に、立体物に関する立体物データを、2輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ12051は、車両12100の周辺の障害物を、車両12100のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ12051は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ12061や表示部12062を介してドライバに警報を出力することや、駆動系制御ユニット12010を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0185] 撮像部12101ないし12104の少なくとも1つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ12051は、撮像部12101ないし12104の撮像画像中に歩行者が存在するかどうかを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部12101ないし12104の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ12051が、撮像部12101ないし12104の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部12052は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部12062を制御する。また、音声画像出力部12052は、歩行者を示すアイコン等を所望の位置に表示するように表示部12062を制御してもよい。

[0186] 以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、撮像部12031に適用され得る。撮像部12031に本開示に係る技術を適用することにより、転送トランジスタの転送効率を向上させることができる撮像部120

３１を実現することができる。

[0187] ＜１５．内視鏡手術システムへの応用例＞

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、内視鏡手術システムに適用されてもよい。

[0188] 図５８は、本開示に係る技術（本技術）が適用され得る内視鏡手術システムの概略的な構成の一例を示す図である。

[0189] 図５８では、術者（医師）１１１３１が、内視鏡手術システム１１０００を用いて、患者ベッド１１１３３上の患者１１１３２に手術を行っている様子が図示されている。図示するように、内視鏡手術システム１１０００は、内視鏡１１１００と、気腹チューブ１１１１１やエネルギー処置具１１１１２等の、その他の術具１１１１０と、内視鏡１１１００を支持する支持アーム装置１１１２０と、内視鏡下手術のための各種の装置が搭載されたカート１１２００と、から構成される。

[0190] 内視鏡１１１００は、先端から所定の長さの領域が患者１１１３２の体腔内に挿入される鏡筒１１１０１と、鏡筒１１１０１の基端に接続されるカメラヘッド１１１０２と、から構成される。図示する例では、硬性の鏡筒１１１０１を有するいわゆる硬性鏡として構成される内視鏡１１１００を図示しているが、内視鏡１１１００は、軟性の鏡筒を有するいわゆる軟性鏡として構成されてもよい。

[0191] 鏡筒１１１０１の先端には、対物レンズが嵌め込まれた開口部が設けられている。内視鏡１１１００には光源装置１１２０３が接続されており、当該光源装置１１２０３によって生成された光が、鏡筒１１１０１の内部に延設されるライトガイドによって当該鏡筒の先端まで導光され、対物レンズを介して患者１１１３２の体腔内の観察対象に向かって照射される。なお、内視鏡１１１００は、直視鏡であってもよいし、斜視鏡又は側視鏡であってもよい。

[0192] カメラヘッド１１１０２の内部には光学系及び撮像素子が設けられており、観察対象からの反射光（観察光）は当該光学系によって当該撮像素子に集

光される。当該撮像素子によって観察光が光電変換され、観察光に対応する電気信号、すなわち観察像に対応する画像信号が生成される。当該画像信号は、RAWデータとしてカメラコントロールユニット（CCU: Camera Control Unit）11201に送信される。

[0193] CCU11201は、CPU（Central Processing Unit）やGPU（Graphics Processing Unit）等によって構成され、内視鏡11100及び表示装置11202の動作を統括的に制御する。さらに、CCU11201は、カメラヘッド11102から画像信号を受け取り、その画像信号に対して、例えば現像処理（デモザイク処理）等の、当該画像信号に基づく画像を表示するための各種の画像処理を施す。

[0194] 表示装置11202は、CCU11201からの制御により、当該CCU11201によって画像処理が施された画像信号に基づく画像を表示する。

[0195] 光源装置11203は、例えばLED（light emitting diode）等の光源から構成され、術部等を撮影する際の照射光を内視鏡11100に供給する。

[0196] 入力装置11204は、内視鏡手術システム11000に対する入力インタフェースである。ユーザは、入力装置11204を介して、内視鏡手術システム11000に対して各種の情報の入力や指示入力を行うことができる。例えば、ユーザは、内視鏡11100による撮像条件（照射光の種類、倍率及び焦点距離等）を変更する旨の指示等を入力する。

[0197] 処置具制御装置11205は、組織の焼灼、切開又は血管の封止等のためのエネルギー処置具11112の駆動を制御する。気腹装置11206は、内視鏡11100による視野の確保及び術者の作業空間の確保の目的で、患者11132の体腔を膨らめるために、気腹チューブ11111を介して当該体腔内にガスを送り込む。レコーダ11207は、手術に関する各種の情報を記録可能な装置である。プリンタ11208は、手術に関する各種の情報を、テキスト、画像又はグラフ等各種の形式で印刷可能な装置である。

[0198] なお、内視鏡11100に術部を撮影する際の照射光を供給する光源装置

11203は、例えばLED、レーザ光源又はこれらの組み合わせによって構成される白色光源から構成することができる。RGBレーザ光源の組み合わせにより白色光源が構成される場合には、各色（各波長）の出力強度及び出力タイミングを高精度に制御することができるため、光源装置11203において撮像画像のホワイトバランスの調整を行うことができる。また、この場合には、RGBレーザ光源それぞれからのレーザ光を時分割で観察対象に照射し、その照射タイミングに同期してカメラヘッド11102の撮像素子の駆動を制御することにより、RGBそれぞれに対応した画像を時分割で撮像することも可能である。当該方法によれば、当該撮像素子にカラーフィルタを設けなくても、カラー画像を得ることができる。

[0199] また、光源装置11203は、出力する光の強度を所定の時間ごとに変更するようにその駆動が制御されてもよい。その光の強度の変更のタイミングに同期してカメラヘッド11102の撮像素子の駆動を制御して時分割で画像を取得し、その画像を合成することにより、いわゆる黒つぶれ及び白とびのない高ダイナミックレンジの画像を生成することができる。

[0200] また、光源装置11203は、特殊光観察に対応した所定の波長帯域の光を供給可能に構成されてもよい。特殊光観察では、例えば、体組織における光の吸収の波長依存性を利用して、通常の観察時における照射光（すなわち、白色光）に比べて狭帯域の光を照射することにより、粘膜表層の血管等の所定の組織を高コントラストで撮影する、いわゆる狭帯域光観察（Narrow Band Imaging）が行われる。あるいは、特殊光観察では、励起光を照射することにより発生する蛍光により画像を得る蛍光観察が行われてもよい。蛍光観察では、体組織に励起光を照射し当該体組織からの蛍光を観察すること（自家蛍光観察）、又はインドシアニンググリーン（ICG）等の試薬を体組織に局注するとともに当該体組織にその試薬の蛍光波長に対応した励起光を照射し蛍光像を得ること等を行うことができる。光源装置11203は、このような特殊光観察に対応した狭帯域光及び／又は励起光を供給可能に構成され得る。

[0201] 図59は、図58に示すカメラヘッド11102及びCCU11201の機能構成の一例を示すブロック図である。

[0202] カメラヘッド11102は、レンズユニット11401と、撮像部11402と、駆動部11403と、通信部11404と、カメラヘッド制御部11405と、を有する。CCU11201は、通信部11411と、画像処理部11412と、制御部11413と、を有する。カメラヘッド11102とCCU11201とは、伝送ケーブル11400によって互いに通信可能に接続されている。

[0203] レンズユニット11401は、鏡筒11101との接続部に設けられる光学系である。鏡筒11101の先端から取り込まれた観察光は、カメラヘッド11102まで導光され、当該レンズユニット11401に入射する。レンズユニット11401は、ズームレンズ及びフォーカスレンズを含む複数のレンズが組み合わされて構成される。

[0204] 撮像部11402を構成する撮像素子は、1つ（いわゆる単板式）であってもよいし、複数（いわゆる多板式）であってもよい。撮像部11402が多板式で構成される場合には、例えば各撮像素子によってRGBそれぞれに対応する画像信号が生成され、それらが合成されることによりカラー画像が得られてもよい。あるいは、撮像部11402は、3D（dimensional）表示に対応する右目用及び左目用の画像信号をそれぞれ取得するための1対の撮像素子を有するように構成されてもよい。3D表示が行われることにより、術者11131は術部における生体組織の奥行きをより正確に把握することが可能になる。なお、撮像部11402が多板式で構成される場合には、各撮像素子に対応して、レンズユニット11401も複数系統設けられ得る。

[0205] また、撮像部11402は、必ずしもカメラヘッド11102に設けられなくてもよい。例えば、撮像部11402は、鏡筒11101の内部に、対物レンズの直後に設けられてもよい。

[0206] 駆動部11403は、アクチュエータによって構成され、カメラヘッド制御部11405からの制御により、レンズユニット11401のズームレン

ズ及びフォーカスレンズを光軸に沿って所定の距離だけ移動させる。これにより、撮像部１１４０２による撮像画像の倍率及び焦点が適宜調整され得る。

[0207] 通信部１１４０４は、ＣＣＵ１１２０１との間で各種の情報を送受信するための通信装置によって構成される。通信部１１４０４は、撮像部１１４０２から得た画像信号をＲＡＷデータとして伝送ケーブル１１４００を介してＣＣＵ１１２０１に送信する。

[0208] また、通信部１１４０４は、ＣＣＵ１１２０１から、カメラヘッド１１１０２の駆動を制御するための制御信号を受信し、カメラヘッド制御部１１４０５に供給する。当該制御信号には、例えば、撮像画像のフレームレートを指定する旨の情報、撮像時の露出値を指定する旨の情報、並びに／又は撮像画像の倍率及び焦点を指定する旨の情報等、撮像条件に関する情報が含まれる。

[0209] なお、上記のフレームレートや露出値、倍率、焦点等の撮像条件は、ユーザによって適宜指定されてもよいし、取得された画像信号に基づいてＣＣＵ１１２０１の制御部１１４１３によって自動的に設定されてもよい。後者の場合には、いわゆるＡＥ（Auto Exposure）機能、ＡＦ（Auto Focus）機能及びＡＷＢ（Auto White Balance）機能が内視鏡１１１００に搭載されていることになる。

[0210] カメラヘッド制御部１１４０５は、通信部１１４０４を介して受信したＣＣＵ１１２０１からの制御信号に基づいて、カメラヘッド１１１０２の駆動を制御する。

[0211] 通信部１１４１１は、カメラヘッド１１１０２との間で各種の情報を送受信するための通信装置によって構成される。通信部１１４１１は、カメラヘッド１１１０２から、伝送ケーブル１１４００を介して送信される画像信号を受信する。

[0212] また、通信部１１４１１は、カメラヘッド１１１０２に対して、カメラヘッド１１１０２の駆動を制御するための制御信号を送信する。画像信号や制

御信号は、電気通信や光通信等によって送信することができる。

[0213] 画像処理部 11412 は、カメラヘッド 11102 から送信された RAW データである画像信号に対して各種の画像処理を施す。

[0214] 制御部 11413 は、内視鏡 11100 による術部等の撮像、及び、術部等の撮像により得られる撮像画像の表示に関する各種の制御を行う。例えば、制御部 11413 は、カメラヘッド 11102 の駆動を制御するための制御信号を生成する。

[0215] また、制御部 11413 は、画像処理部 11412 によって画像処理が施された画像信号に基づいて、術部等が映った撮像画像を表示装置 11202 に表示させる。この際、制御部 11413 は、各種の画像認識技術を用いて撮像画像内における各種の物体を認識してもよい。例えば、制御部 11413 は、撮像画像に含まれる物体のエッジの形状や色等を検出することにより、鉗子等の術具、特定の生体部位、出血、エネルギー処置具 11112 の使用時のミスト等を認識することができる。制御部 11413 は、表示装置 11202 に撮像画像を表示させる際に、その認識結果を用いて、各種の手術支援情報を当該術部の画像に重畳表示させてもよい。手術支援情報が重畳表示され、術者 11131 に提示されることにより、術者 11131 の負担を軽減することや、術者 11131 が確実に手術を進めることが可能になる。

[0216] カメラヘッド 11102 及び CCU 11201 を接続する伝送ケーブル 11400 は、電気信号の通信に対応した電気信号ケーブル、光通信に対応した光ファイバ、又はこれらの複合ケーブルである。

[0217] ここで、図示する例では、伝送ケーブル 11400 を用いて有線で通信が行われていたが、カメラヘッド 11102 と CCU 11201 との間の通信は無線で行われてもよい。

[0218] 以上、本開示に係る技術が適用され得る内視鏡手術システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、カメラヘッド 11102 の撮像部 11402 に適用され得る。撮像部 11402 に本開示に係る技術を適用することにより、転送トランジスタの転送効率を向上させ

ることができる撮像部 11402を実現することができる。

[0219] なお、ここでは、一例として内視鏡手術システムについて説明したが、本開示に係る技術は、その他、例えば、顕微鏡手術システム等に適用されてもよい。

[0220] <16. その他の実施の形態>

本技術は、上記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲内において、種々変更可能である。

例えば、上記第1実施の形態から第11実施の形態に係る光検出装置のうち、2以上の実施の形態に係る光検出装置を組み合わせてもよい。

[0221] 本開示の第1実施態様に係る半導体装置は、溝と、第1絶縁ゲート電界効果トランジスタと、側壁絶縁体と、電極とを備える。

溝は、基板の第1表面から第1表面とは対向する第2表面に向かって配設される。第1絶縁ゲート電界効果トランジスタは、溝内の下部に配設され、溝側壁に第1ゲート絶縁膜を介在させて埋設された第1ゲート電極を有する。側壁絶縁体は、溝内の上部において溝側壁に配設され、第1ゲート絶縁膜の厚さよりも同一方向の側壁絶縁体の厚さが厚い。電極は、溝内の上部に側壁絶縁体を介在して埋設され、第1ゲート電極に電氣的に接続される。

このように構成される半導体装置によれば、電極から側壁絶縁体を介在させた半導体基板への電界効果の影響を効果的に抑制又は防止することができるとともに、電界効果の影響そのもののばらつきを効果的に抑制又は防止することができる。

[0222] 本開示の第2実施態様に係る半導体装置は、第1実施態様に係る半導体装置において、第1表面に配設された層間絶縁体と、層間絶縁体に配設され、溝開口に通じる接続孔と、少なくとも接続孔内に配設され、一部が電極とされる配線とを更に備える。

このように構成される半導体装置によれば、電極に配線との接続領域となる電極よりも拡張されたパッドを配設する必要がない。このため、接続領域の占有面積を縮小することができる。

[0223] 本開示の第3実施態様に係る光検出装置は、溝と、転送トランジスタと、側壁絶縁体と、電極と、光電変換素子と、フローティングディフュージョンとを備える。

溝は、基板の第1表面から第1表面とは対向する第2表面に向かって配設される。転送トランジスタは、溝内の下部に配設され、溝側壁に第1ゲート絶縁膜を介在させて埋設された第1ゲート電極を有する。側壁絶縁体は、溝内の上部において溝側壁に配設され、第1ゲート絶縁膜の厚さよりも同一方向の側壁絶縁体の厚さが厚い。電極は、溝内の上部に側壁絶縁体を介在して埋設され、第1ゲート電極に電氣的に接続される。光電変換素子は、基板の第2表面側に配設され、転送トランジスタの一端に電氣的に接続され、光を電荷に変換する。フローティングディフュージョンは、基板の第1表面側において、電極に側壁絶縁体を介在させて配設され、転送トランジスタの他端に電氣的に接続される。

このように構成される光検出装置によれば、電極の周囲に近接してフローティングディフュージョンが配設されているので、電極からフローティングディフュージョンへの電界効果の影響を効果的に抑制又は防止することができる。このため、転送トランジスタによる光電変換素子からフローティングディフュージョンへの転送効率を安定化させ、画素特性を向上させることができる。

[0224] 本開示の第4実施態様に係る半導体装置の製造方法は、以下の工程を備える。基板の第1表面から第1表面とは対向する第2表面に向かって溝が形成される。溝内の下部において、溝側壁に第1ゲート絶縁膜を介在させて第1ゲート電極が形成され、第1絶縁ゲート電界効果トランジスタが形成される。溝内の上部において、溝側壁に、第1ゲート絶縁膜の厚さよりも同一方向の厚さが厚く、溝に対して自己整合により側壁絶縁体が形成される。そして、溝内の上部に側壁絶縁体を介在して第1ゲート電極に電氣的に接続された電極が形成される。

このような半導体装置の製造方法によれば、第1実施態様に係る半導体装

置を簡易に製造することができる。

[0225] <本技術の構成>

本技術は、以下の構成を備えている。以下の構成の本技術によれば、半導体装置又は光検出装置において、電極から基板への電界効果のばらつきを効果的に抑制又は防止することができる。

(1)

基板の第1表面から前記第1表面とは対向する第2表面に向かって配設された溝と、

前記溝内の下部に配設され、前記溝側壁に第1ゲート絶縁膜を介在させて埋設された第1ゲート電極を有する第1絶縁ゲート電界効果トランジスタと、

前記溝内の上部において前記溝側壁に配設され、前記第1ゲート絶縁膜の厚さよりも同一方向の厚さが厚い側壁絶縁体と、

前記溝内の上部に前記側壁絶縁体を介在して埋設され、前記第1ゲート電極に電氣的に接続された電極と

を備えている半導体装置。

(2)

前記側壁絶縁体、前記電極のそれぞれは、前記溝に対して自己整合により形成されている

前記(1)に記載の半導体装置。

(3)

前記第1絶縁ゲート電界効果トランジスタとは異なる領域において、前記第1表面に第2ゲート絶縁膜を介在させて配設された第2ゲート電極を有する第2絶縁ゲート電界効果トランジスタを備え、

前記第2ゲート絶縁膜は、前記第1ゲート絶縁膜と同一絶縁層、かつ、同一絶縁材料により形成され、

前記第2ゲート電極は、第1ゲート電極と同一導電層、かつ、同一導電性材料により形成されている

前記（１）又は前記（２）に記載の半導体装置。

（４）

前記第１表面に配設された層間絶縁体と、

前記層間絶縁体に配設され、前記溝開口に通じる接続孔と、

少なくとも前記接続孔内に配設され、一部が前記電極とされる配線とを更に備えている

前記（１）から前記（３）のいずれか１つに記載の半導体装置。

（５）

前記側壁絶縁体は、前記溝側壁に沿って形成された第１側壁絶縁体と、前記溝側壁に前記第１側壁絶縁体を介在させて形成され、前記第１側壁絶縁体に対してエッチング選択比を有する第２側壁絶縁体とを備えている

前記（１）から前記（４）のいずれか１つに記載の半導体装置。

（６）

基板の第１表面から前記第１表面とは対向する第２表面に向かって配設された溝と、

前記溝内の下部に配設され、前記溝側壁に第１ゲート絶縁膜を介在させて埋設された第１ゲート電極を有する転送トランジスタと、

前記溝内の上部において前記溝側壁に配設され、前記第１ゲート絶縁膜の厚さよりも同一方向の厚さが厚い側壁絶縁体と、

前記溝内の上部に前記側壁絶縁体を介在して埋設され、前記第１ゲート電極に電氣的に接続された電極と、

前記基板内に配設され、前記転送トランジスタの一端に電氣的に接続され、光を電荷に変換する光電変換素子と、

前記基板の前記第１表面側において、前記電極に前記側壁絶縁体を介在させて配設され、前記転送トランジスタの他端に電氣的に接続されたフローティングディフュージョンと

を備えている光検出装置。

（７）

前記側壁絶縁体、前記電極のそれぞれは、前記溝に対して自己整合により形成されている

前記（６）に記載の光検出装置。

（８）

前記転送トランジスタとは異なる領域において、前記第１表面に第２ゲート絶縁膜を介在させて配設された第２ゲート電極を有し、画素回路を構築する画素トランジスタを備え、

前記第２ゲート絶縁膜は、前記第１ゲート絶縁膜と同一絶縁層、かつ、同一絶縁材料により形成され、

前記第２ゲート電極は、前記第１ゲート電極と同一導電層、かつ、同一導電性材料により形成されている

前記（６）又は前記（７）に記載の光検出装置。

（９）

前記第１表面に配設された層間絶縁体と、

前記層間絶縁体に配設され、前記溝開口に通じる接続孔と、

少なくとも前記接続孔内に配設され、一部が前記電極とされる配線とを更に備えている

前記（６）から前記（８）のいずれか１つに記載の光検出装置。

（１０）

前記側壁絶縁体は、前記溝側壁に沿って形成された第１側壁絶縁体と、前記溝側壁に前記第１側壁絶縁体を介在させて形成され、前記第１側壁絶縁体に対してエッチング選択比を有する第２側壁絶縁体とを備えている

前記（６）から前記（９）のいずれか１つに記載の光検出装置。

（１１）

前記フローティングディフュージョンは、前記側壁絶縁体に接して形成されている

前記（６）から前記（１０）のいずれか１つに記載の光検出装置。

（１２）

前記フローティングディフュージョンは、前記側壁絶縁体に接して形成され、前記溝、前記側壁絶縁体のそれぞれに対して自己整合により形成されている

前記（６）から前記（１１）のいずれか１つに記載の光検出装置。

（１３）

前記側壁絶縁体の前記第１表面から前記第２表面側への寸法は、前記フローティングディフュージョンの同一方向の寸法以上である

前記（６）から前記（１２）のいずれか１つに記載の光検出装置。

（１４）

前記第１表面側から前記第２表面側に見て、前記第１ゲート電極の側面周囲の寸法は、前記電極の側面周囲の寸法よりも大きい

前記（６）から前記（１３）のいずれか１つに記載の光検出装置。

（１５）

前記第１ゲート電極、前記電極のそれぞれは、同一導電性材料により、一体に形成されている

前記（６）から前記（１３）のいずれか１つに記載の光検出装置。

（１６）

前記第１ゲート電極、前記電極のそれぞれは、別々に形成されている

前記（６）から前記（１３）のいずれか１つに記載の光検出装置。

（１７）

基板の第１表面から前記第１表面とは対向する第２表面に向かって溝を形成し、

前記溝内の下部において、前記溝側壁に第１ゲート絶縁膜を介在させて第１ゲート電極を形成し、第１絶縁ゲート電界効果トランジスタを形成し、

前記溝内の上部において、前記溝側壁に、前記第１ゲート絶縁膜の厚さよりも同一方向の厚さが厚く、前記溝に対して自己整合により側壁絶縁体を形成し、

前記溝内の上部に前記側壁絶縁体を介在して前記第１ゲート電極に電氣的

に接続された電極を形成する半導体装置の製造方法。

[0226] 本出願は、日本国特許庁において2023年7月28日に出願された日本特許出願番号2023-123725号を基礎として優先権を主張するものであり、この出願のすべての内容を参照によって本出願に援用する。

[0227] 当業者であれば、設計上の要件や他の要因に応じて、種々の修正、コンビネーション、サブコンビネーション、および変更を想到し得るが、それらは添付の請求の範囲やその均等物の範囲に含まれるものであることが理解される。

請求の範囲

- [請求項1] 基板の第1表面から前記第1表面とは対向する第2表面に向かって配設された溝と、
- 前記溝内の下部に配設され、前記溝側壁に第1ゲート絶縁膜を介在させて埋設された第1ゲート電極を有する第1絶縁ゲート電界効果トランジスタと、
- 前記溝内の上部において前記溝側壁に配設され、前記第1ゲート絶縁膜の厚さよりも同一方向の厚さが厚い側壁絶縁体と、
- 前記溝内の上部に前記側壁絶縁体を介在して埋設され、前記第1ゲート電極に電氣的に接続された電極と
- を備えている半導体装置。
- [請求項2] 前記側壁絶縁体、前記電極のそれぞれは、前記溝に対して自己整合により形成されている
- 請求項1に記載の半導体装置。
- [請求項3] 前記第1絶縁ゲート電界効果トランジスタとは異なる領域において、前記第1表面に第2ゲート絶縁膜を介在させて配設された第2ゲート電極を有する第2絶縁ゲート電界効果トランジスタを備え、
- 前記第2ゲート絶縁膜は、前記第1ゲート絶縁膜と同一絶縁層、かつ、同一絶縁材料により形成され、
- 前記第2ゲート電極は、第1ゲート電極と同一導電層、かつ、同一導電性材料により形成されている
- 請求項1に記載の半導体装置。
- [請求項4] 前記第1表面に配設された層間絶縁体と、
- 前記層間絶縁体に配設され、前記溝開口に通じる接続孔と、
- 少なくとも前記接続孔内に配設され、一部が前記電極とされる配線とを更に備えている
- 請求項1に記載の半導体装置。
- [請求項5] 前記側壁絶縁体は、前記溝側壁に沿って形成された第1側壁絶縁体

と、前記溝側壁に前記第1側壁絶縁体を介在させて形成され、前記第1側壁絶縁体に対してエッチング選択比を有する第2側壁絶縁体とを備えている

請求項1に記載の半導体装置。

[請求項6] 基板の第1表面から前記第1表面とは対向する第2表面に向かって配設された溝と、

前記溝内の下部に配設され、前記溝側壁に第1ゲート絶縁膜を介在させて埋設された第1ゲート電極を有する転送トランジスタと、

前記溝内の上部において前記溝側壁に配設され、前記第1ゲート絶縁膜の厚さよりも同一方向の厚さが厚い側壁絶縁体と、

前記溝内の上部に前記側壁絶縁体を介在して埋設され、前記第1ゲート電極に電氣的に接続された電極と、

前記基板内に配設され、前記転送トランジスタの一端に電氣的に接続され、光を電荷に変換する光電変換素子と、

前記基板の前記第1表面側において、前記電極に前記側壁絶縁体を介在させて配設され、前記転送トランジスタの他端に電氣的に接続されたフローティングディフュージョンと

を備えている光検出装置。

[請求項7] 前記側壁絶縁体、前記電極のそれぞれは、前記溝に対して自己整合により形成されている

請求項6に記載の光検出装置。

[請求項8] 前記転送トランジスタとは異なる領域において、前記第1表面に第2ゲート絶縁膜を介在させて配設された第2ゲート電極を有し、画素回路を構築する画素トランジスタを備え、

前記第2ゲート絶縁膜は、前記第1ゲート絶縁膜と同一絶縁層、かつ、同一絶縁材料により形成され、

前記第2ゲート電極は、前記第1ゲート電極と同一導電層、かつ、同一導電性材料により形成されている

請求項 6 に記載の光検出装置。

[請求項9]

前記第 1 表面に配設された層間絶縁体と、
前記層間絶縁体に配設され、前記溝開口に通じる接続孔と、
少なくとも前記接続孔内に配設され、一部が前記電極とされる配線
とを更に備えている

請求項 6 に記載の光検出装置。

[請求項10]

前記側壁絶縁体は、前記溝側壁に沿って形成された第 1 側壁絶縁体
と、前記溝側壁に前記第 1 側壁絶縁体を介在させて形成され、前記第
1 側壁絶縁体に対してエッチング選択比を有する第 2 側壁絶縁体とを
備えている

請求項 6 に記載の光検出装置。

[請求項11]

前記フローティングディフュージョンは、前記側壁絶縁体に接して
形成されている

請求項 6 に記載の光検出装置。

[請求項12]

前記フローティングディフュージョンは、前記側壁絶縁体に接して
形成され、前記溝、前記側壁絶縁体のそれぞれに対して自己整合によ
り形成されている

請求項 6 に記載の光検出装置。

[請求項13]

前記側壁絶縁体の前記第 1 表面から前記第 2 表面側への寸法は、前
記フローティングディフュージョンの同一方向の寸法以上である

請求項 6 に記載の光検出装置。

[請求項14]

前記第 1 表面側から前記第 2 表面側に見て、前記第 1 ゲート電極の
側面周囲の寸法は、前記電極の側面周囲の寸法よりも大きい

請求項 6 に記載の光検出装置。

[請求項15]

前記第 1 ゲート電極、前記電極のそれぞれは、同一導電性材料によ
り、一体に形成されている

請求項 6 に記載の光検出装置。

[請求項16]

前記第 1 ゲート電極、前記電極のそれぞれは、別々に形成されてい

る

請求項 6 に記載の光検出装置。

[請求項17]

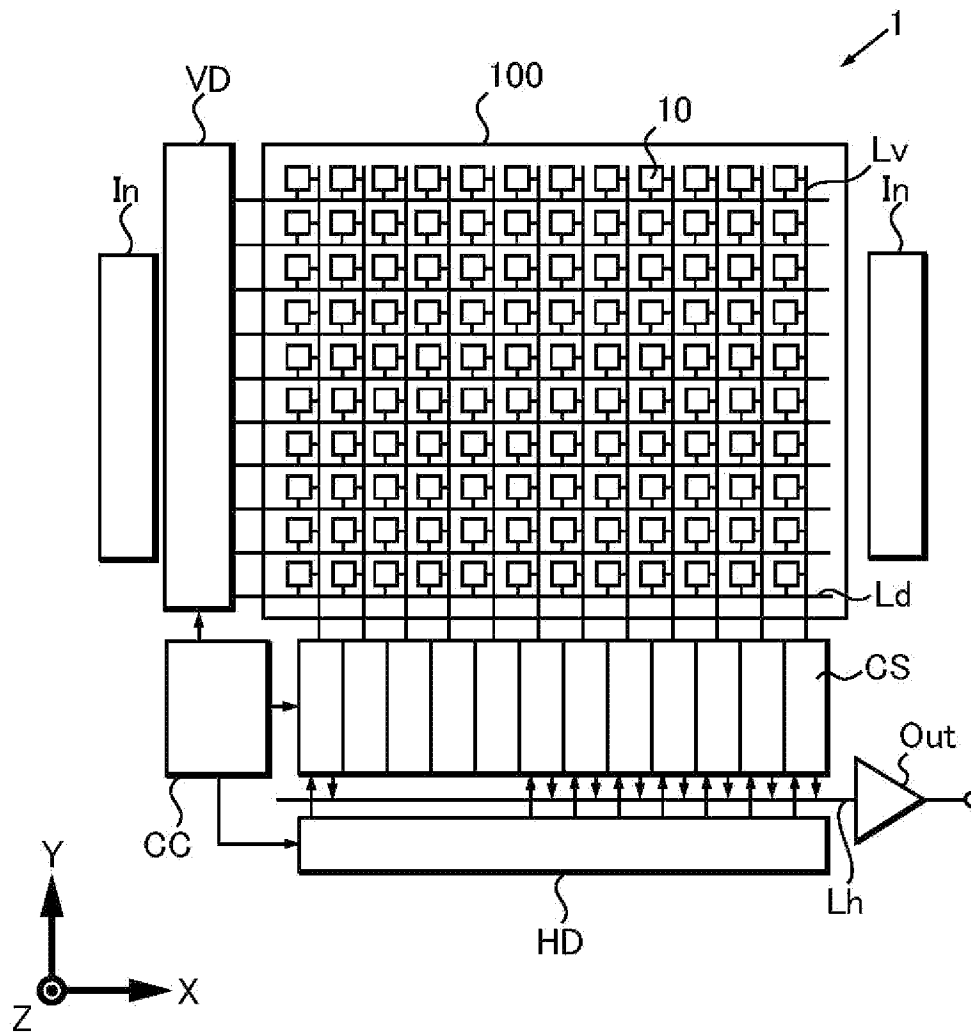
基板の第 1 表面から前記第 1 表面とは対向する第 2 表面に向かって溝を形成し、

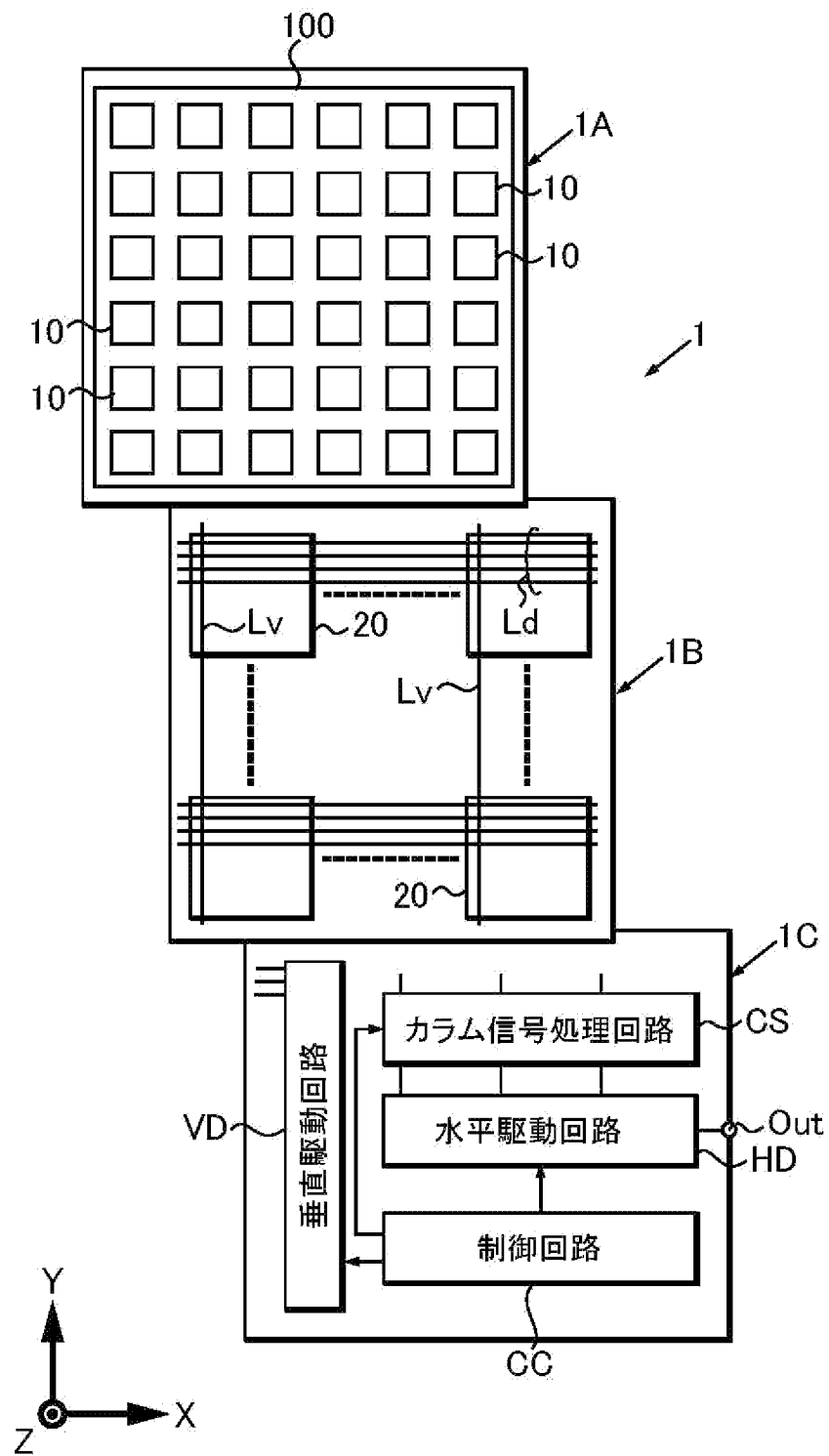
前記溝内の下部において、前記溝側壁に第 1 ゲート絶縁膜を介在させて第 1 ゲート電極を形成し、第 1 絶縁ゲート電界効果トランジスタを形成し、

前記溝内の上部において、前記溝側壁に、前記第 1 ゲート絶縁膜の厚さよりも同一方向の厚さが厚く、前記溝に対して自己整合により側壁絶縁体を形成し、

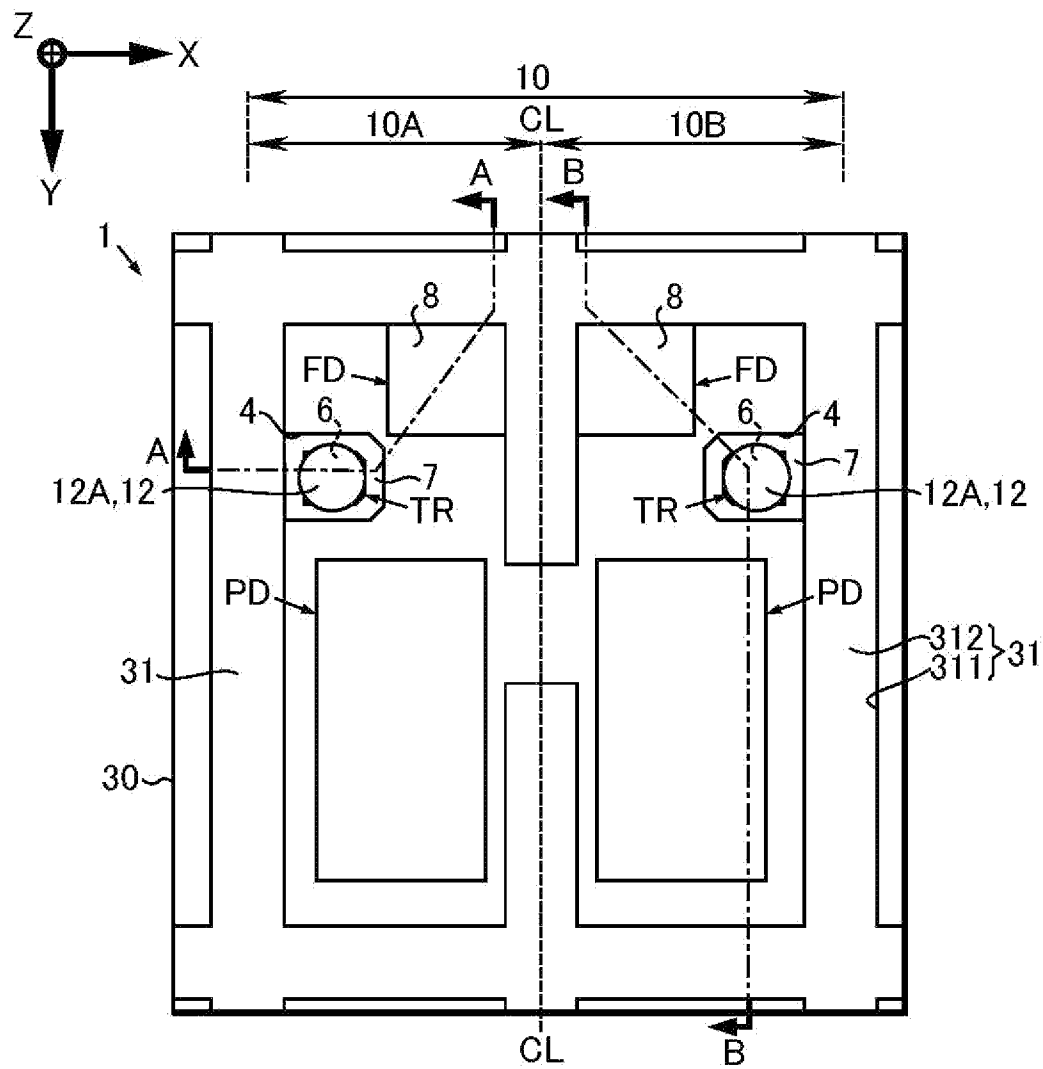
前記溝内の上部に前記側壁絶縁体を介在して前記第 1 ゲート電極に電氣的に接続された電極を形成する半導体装置の製造方法。

[図1]

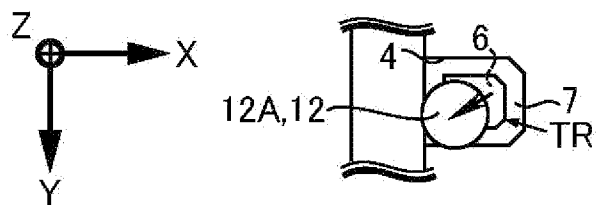




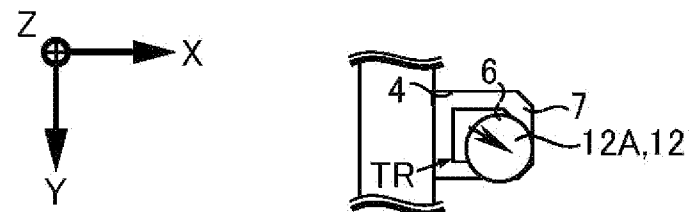
[図4A]



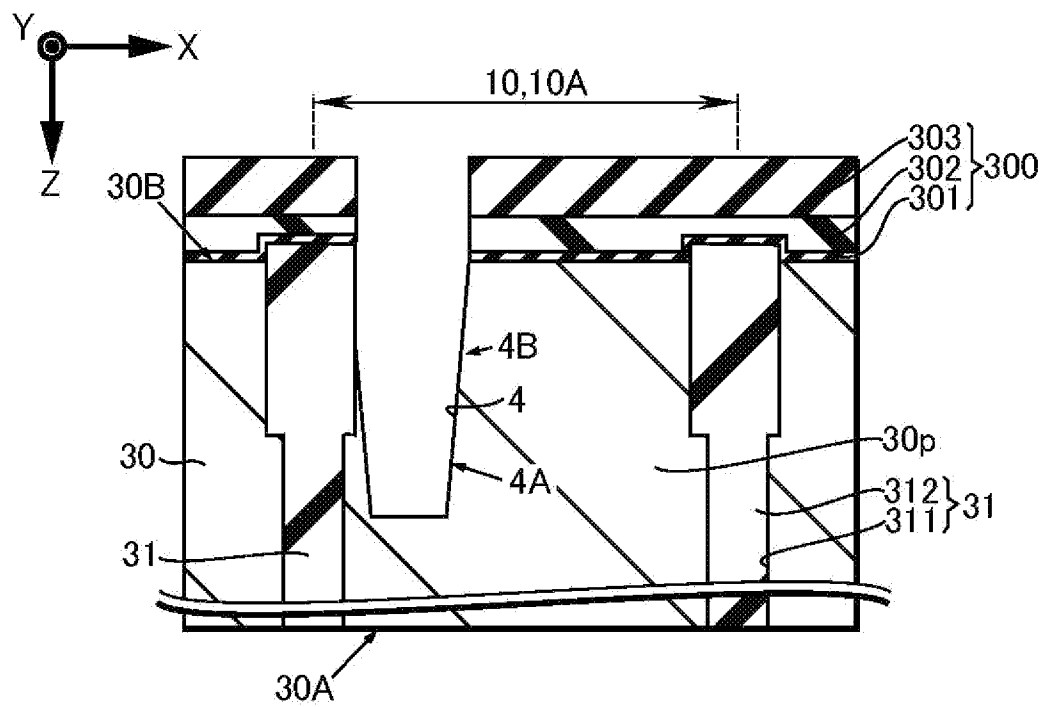
[図4B]



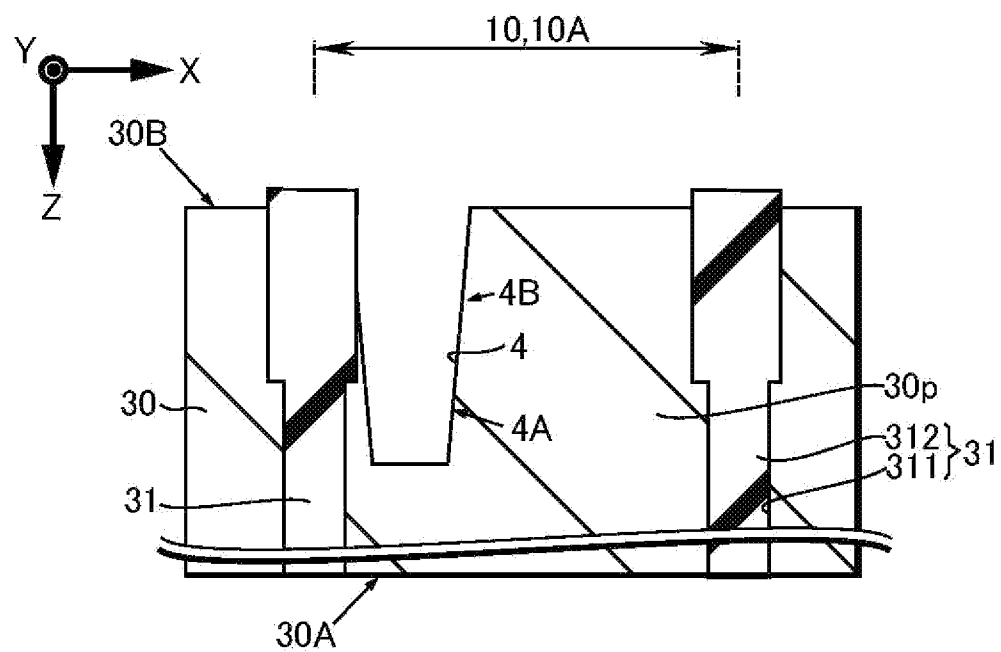
[図4C]



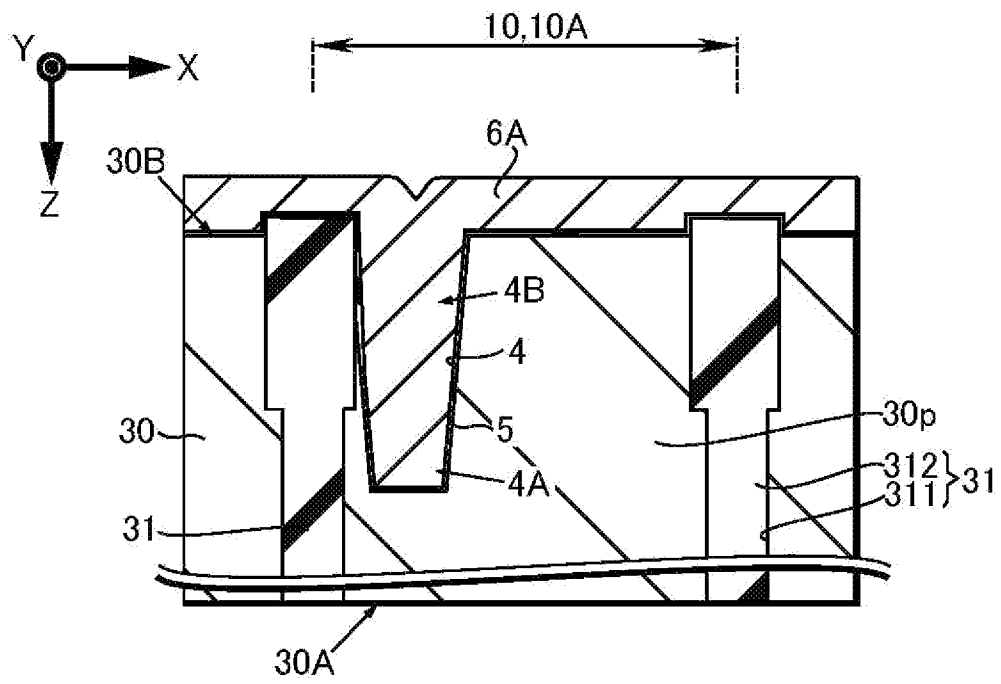
[図7]



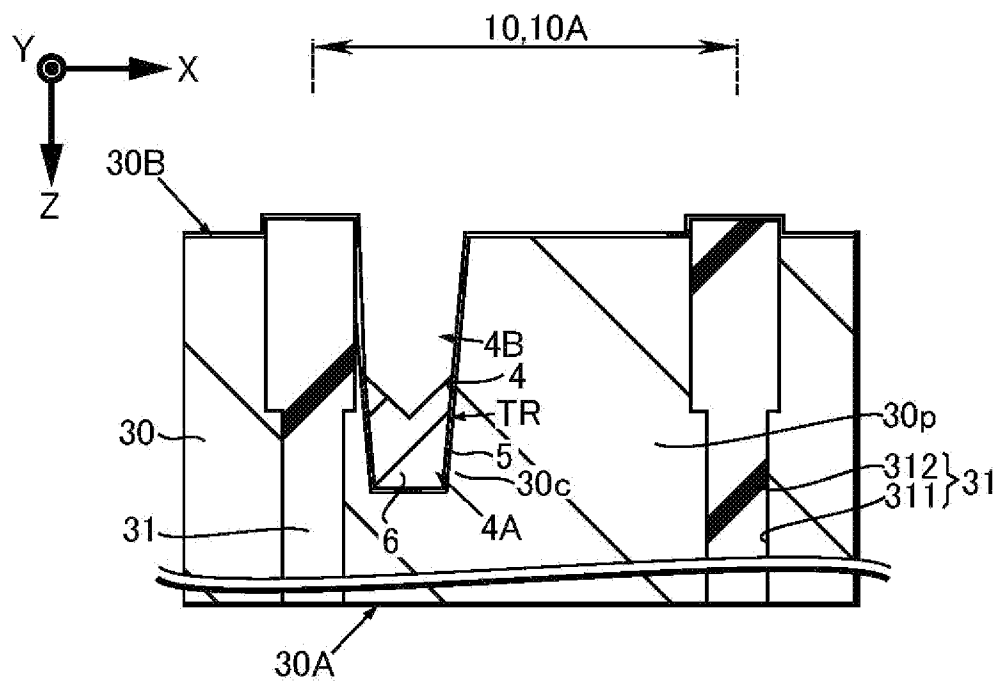
[図8]



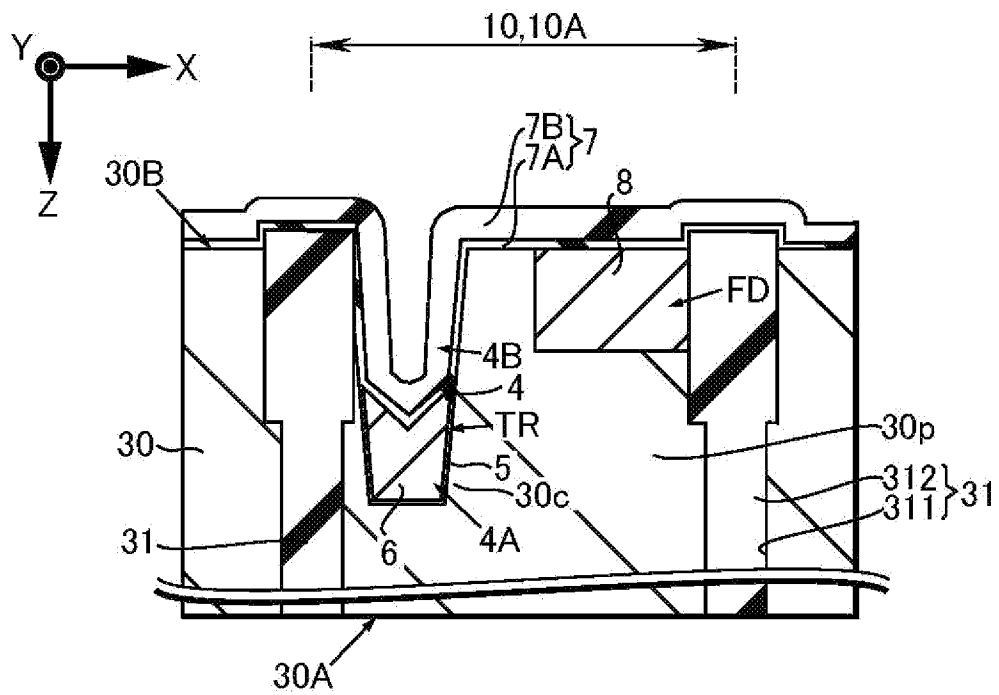
[図9]



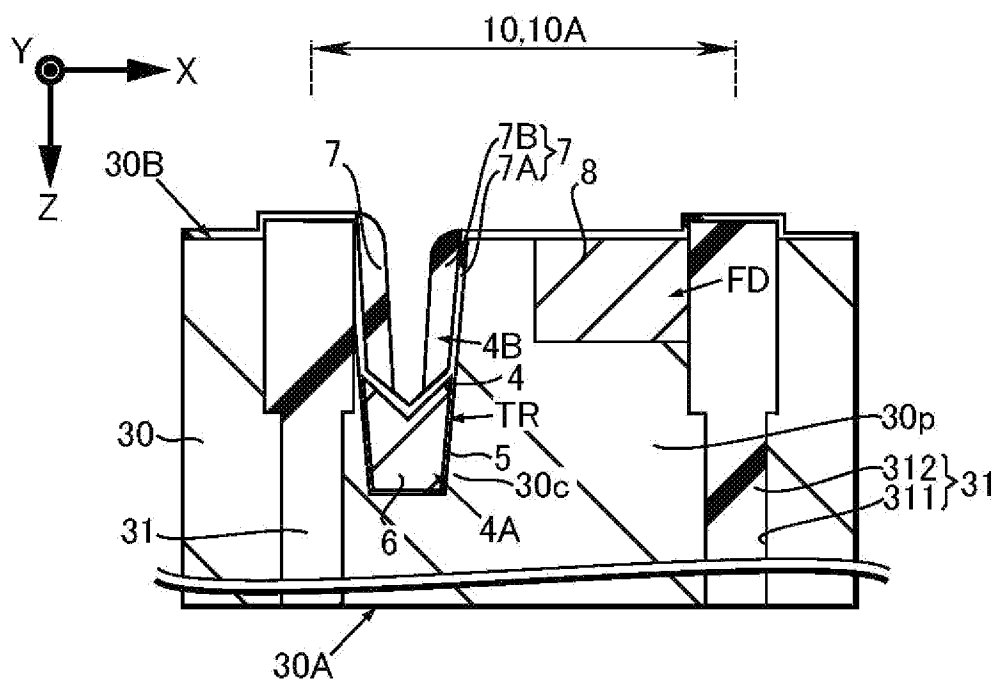
[図10]



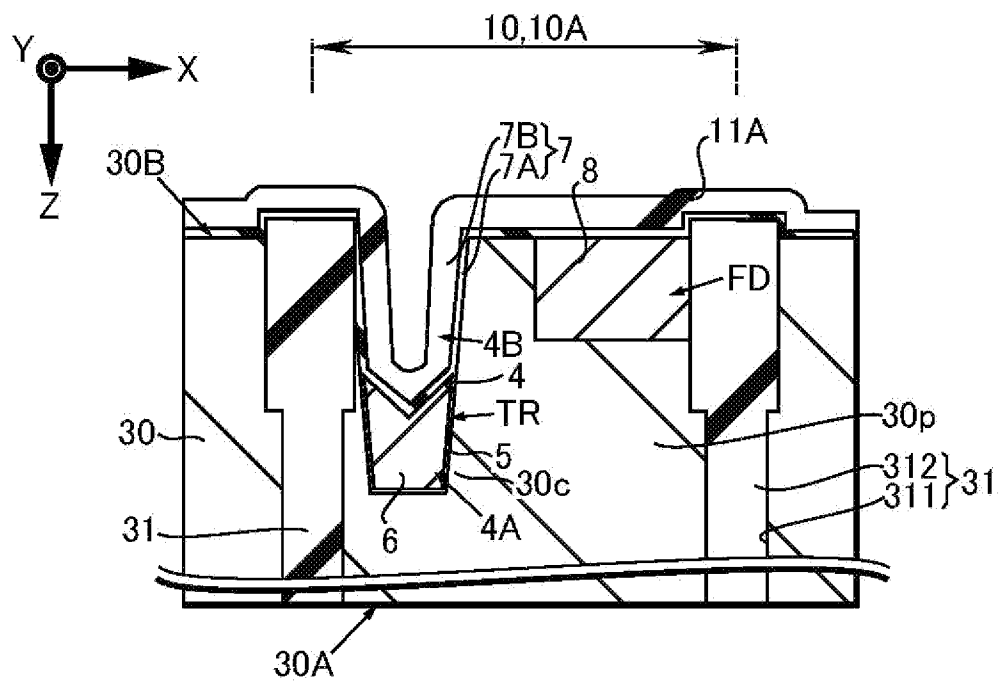
[図11]



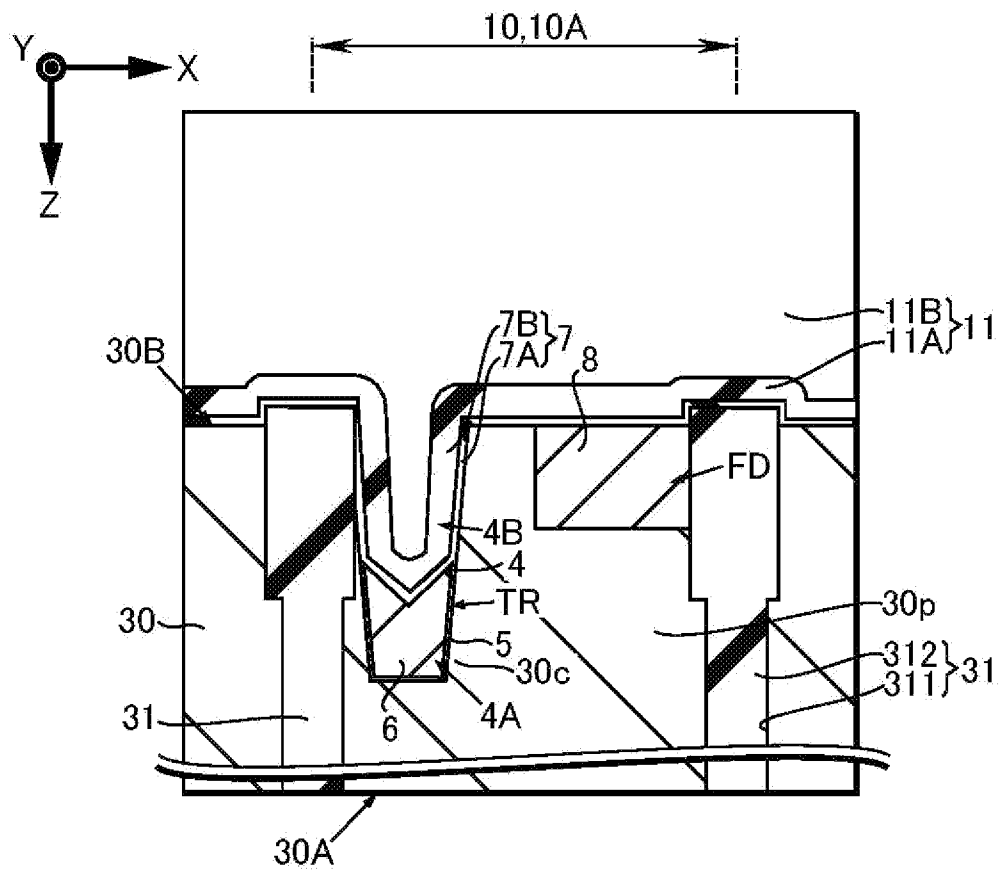
[図12]



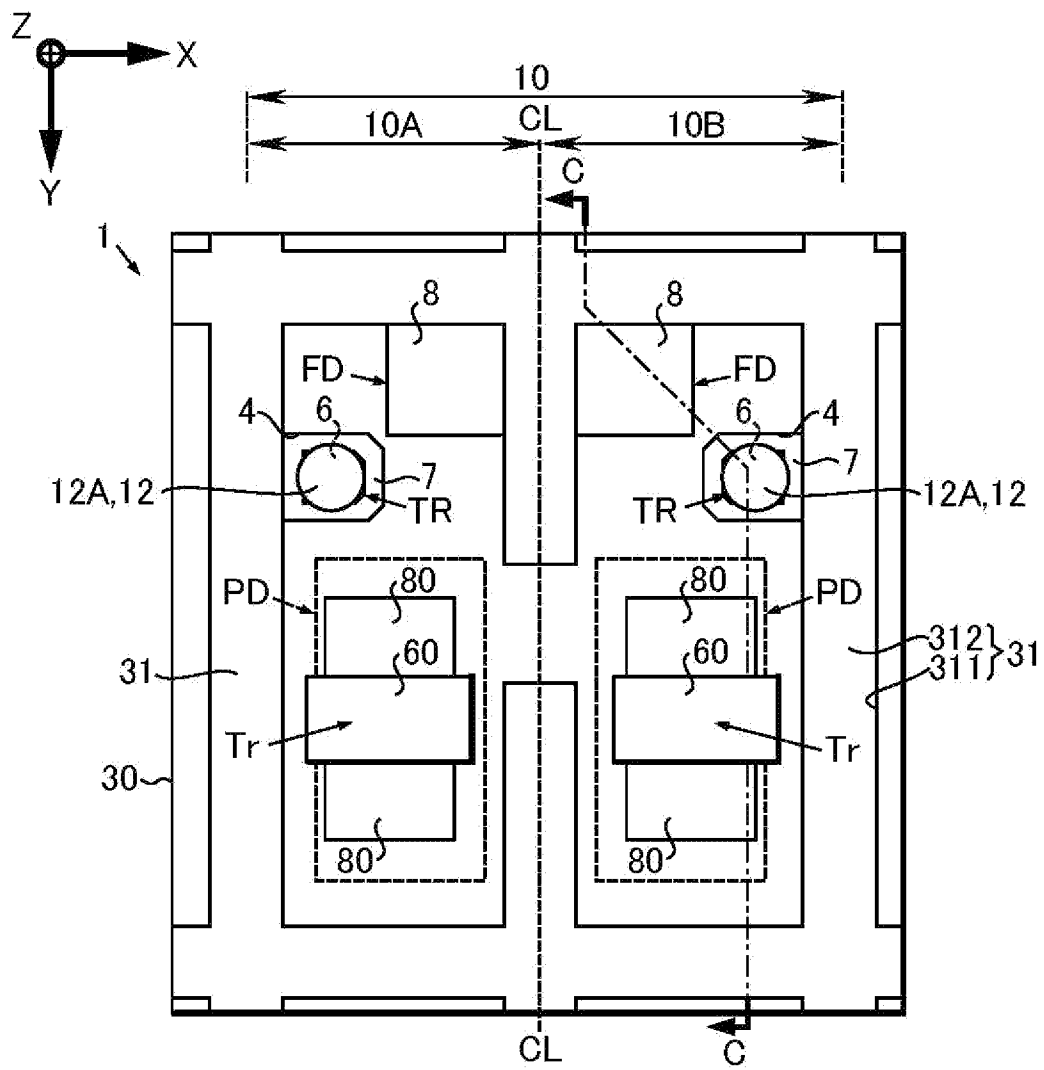
[図13]



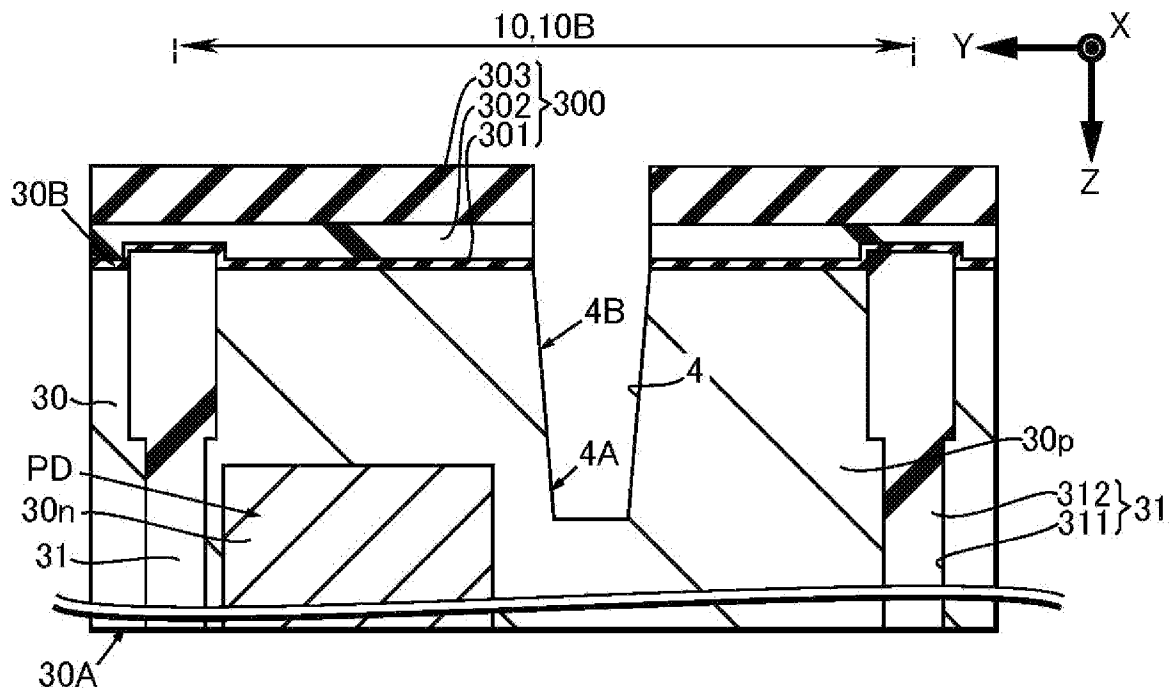
[図14]



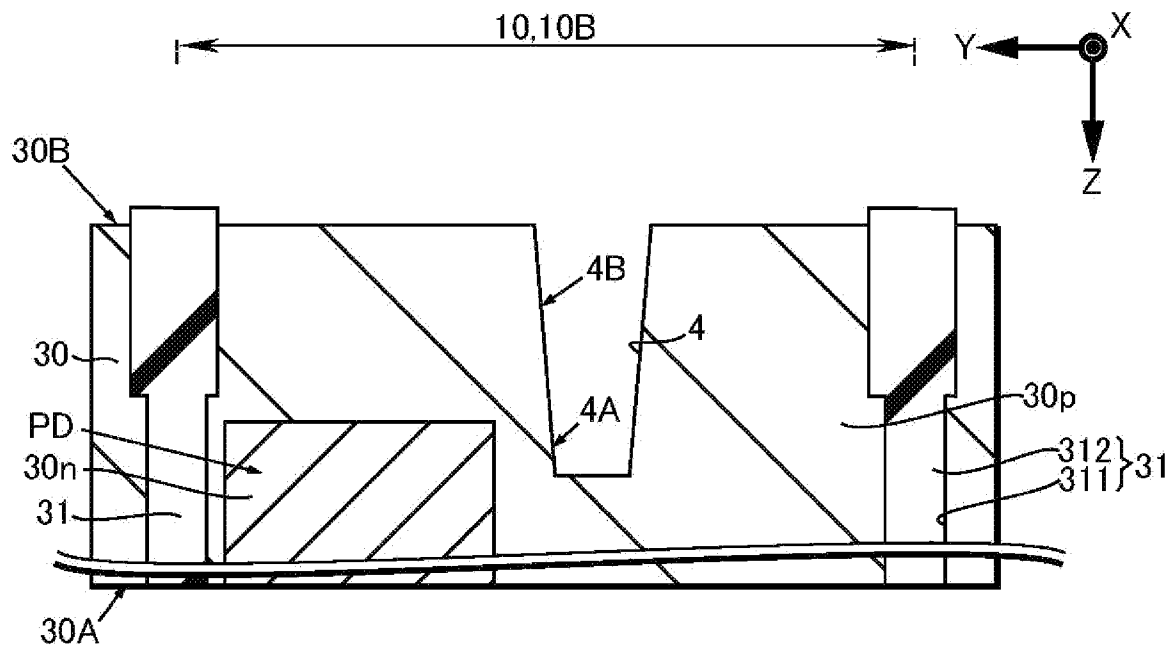
[図16]



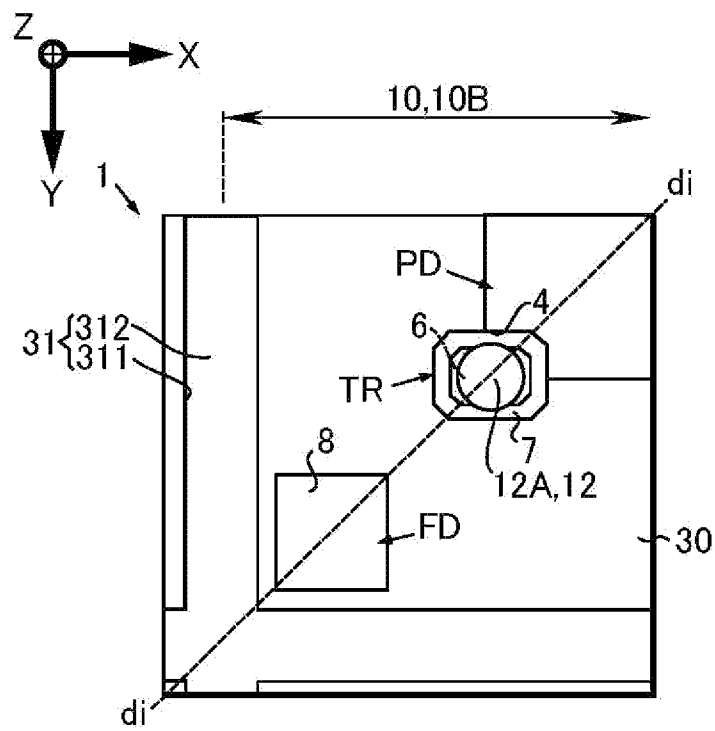
[図18]



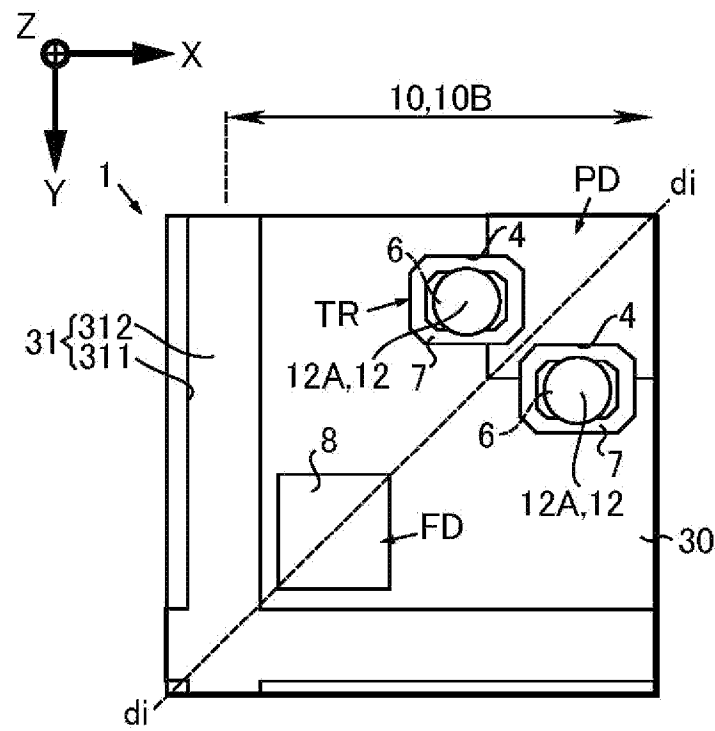
[図19]



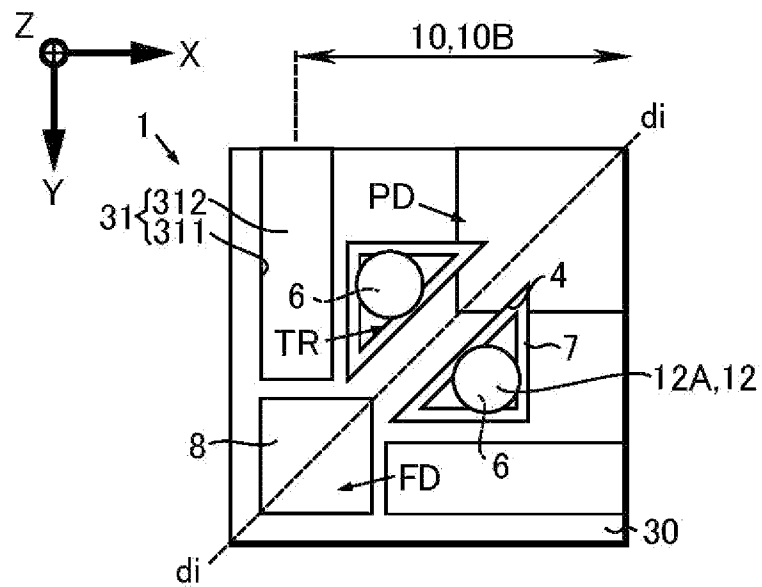
[図29]



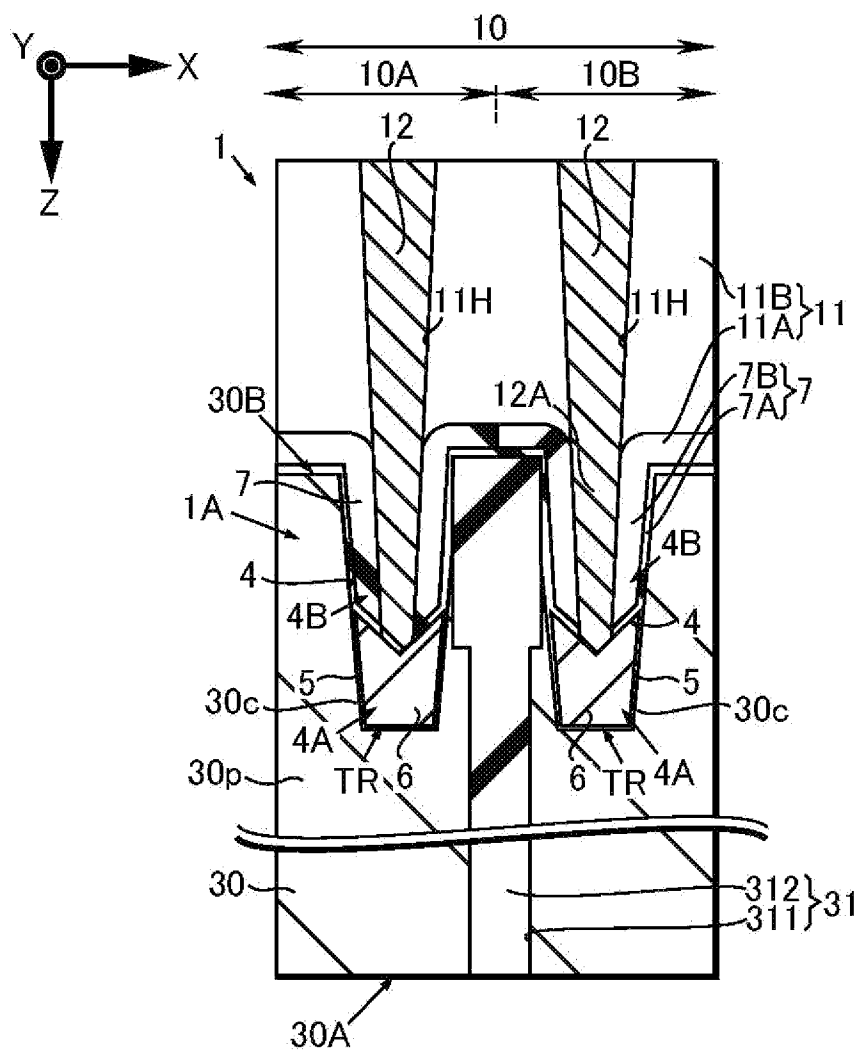
[図30]



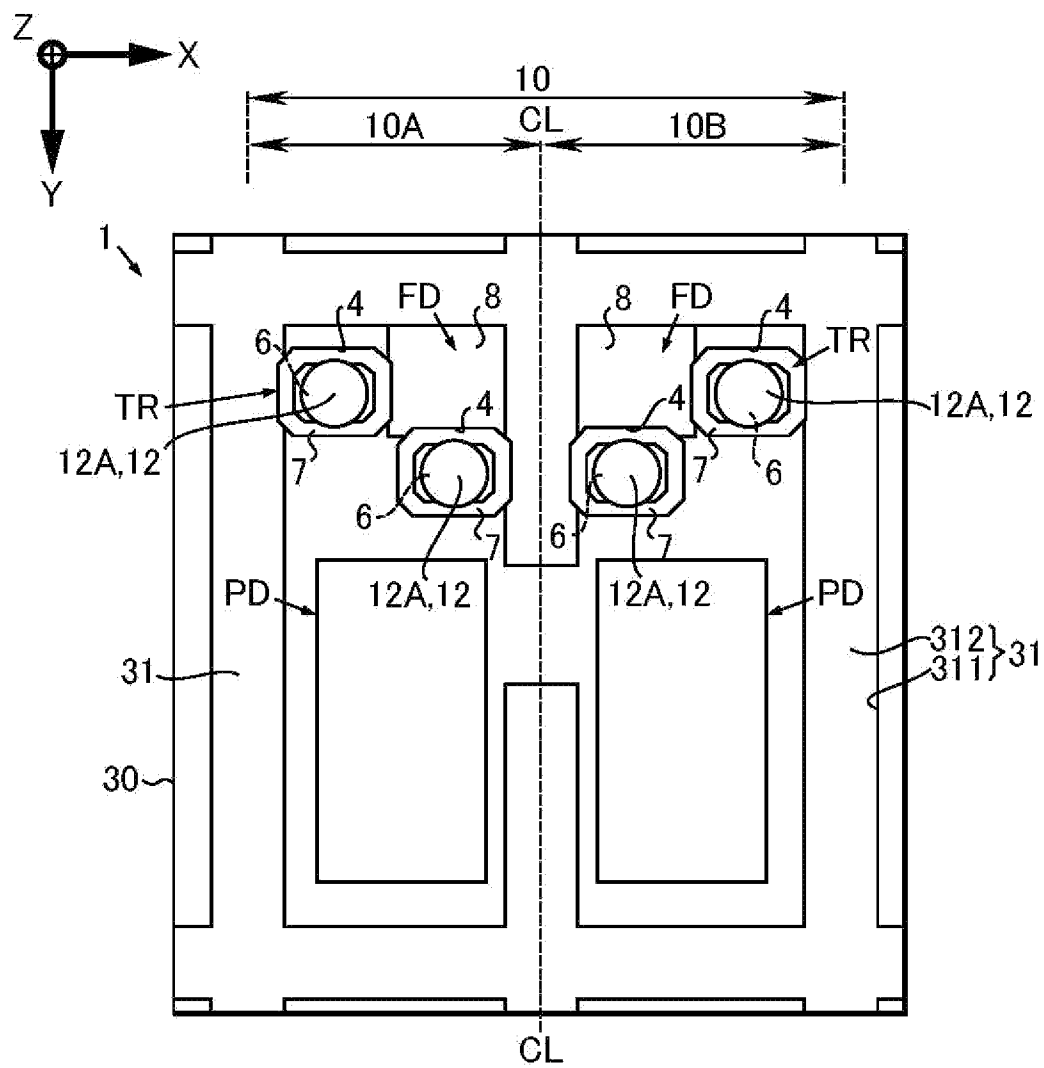
[図31]



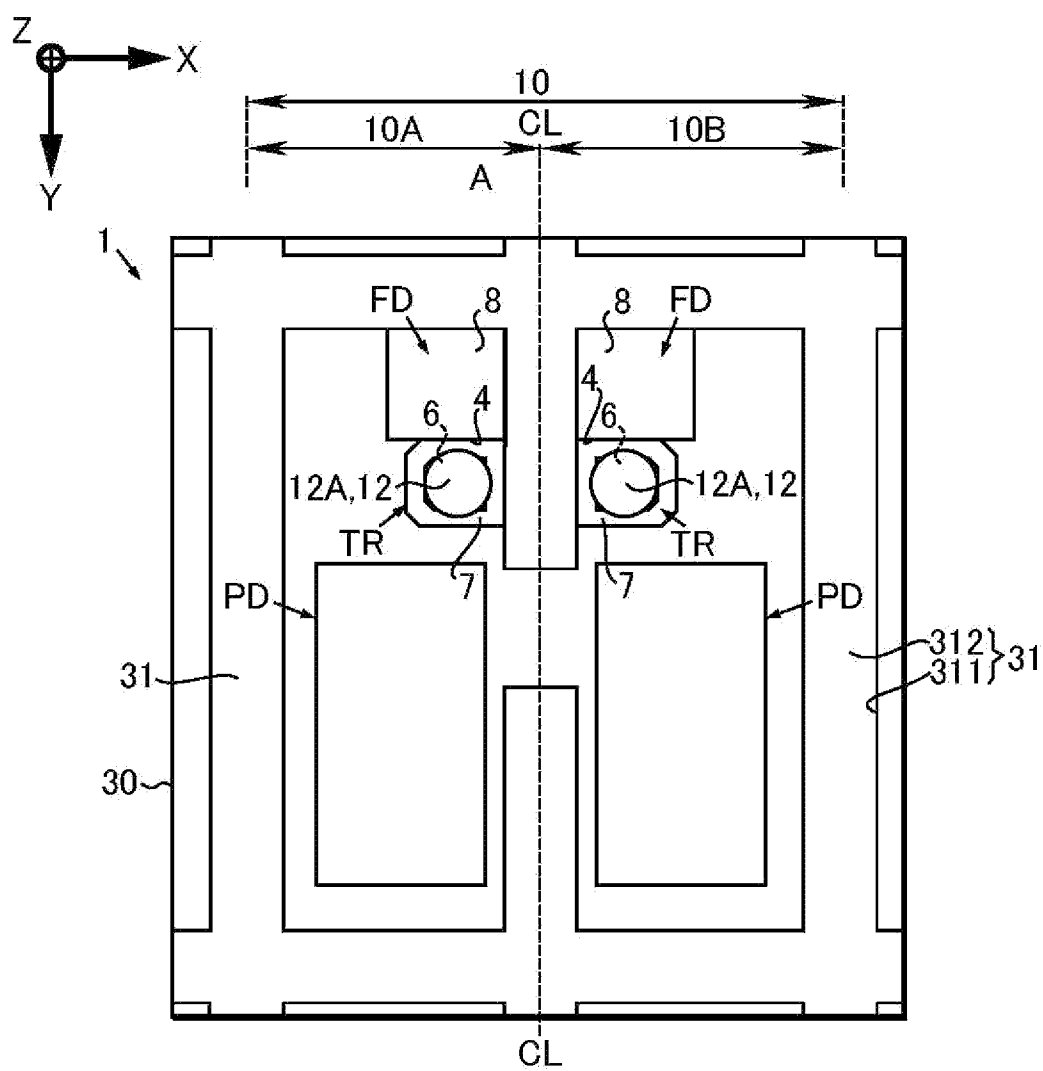
[図33]



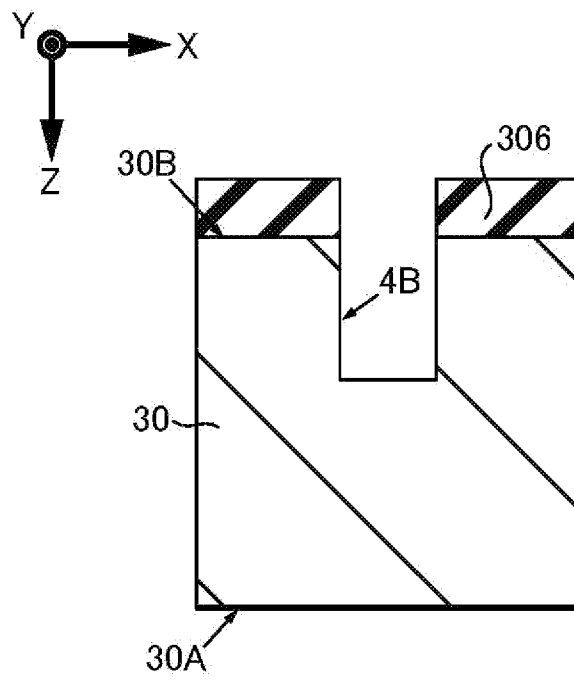
[図34]



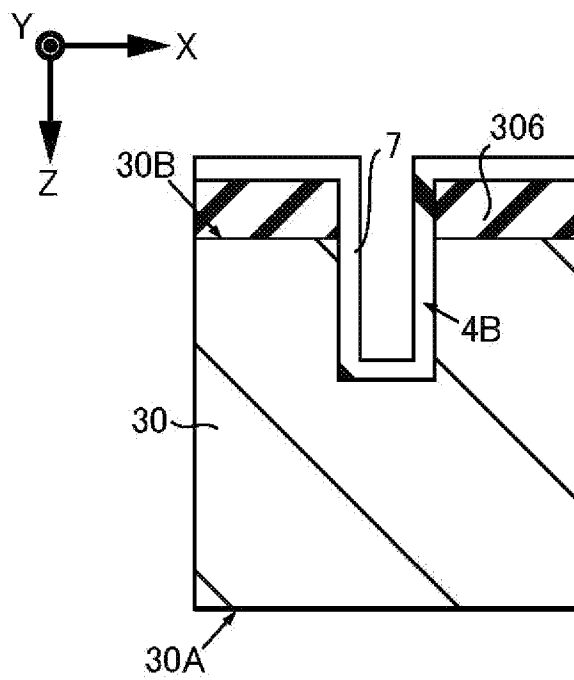
[図35]



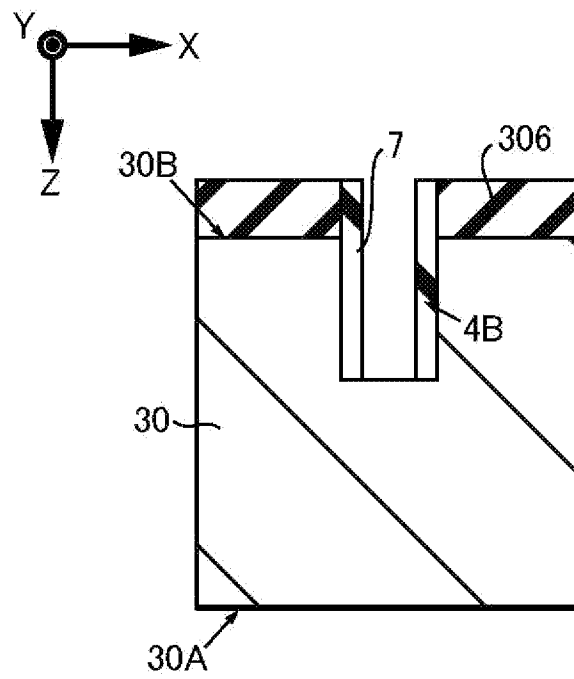
[図36]



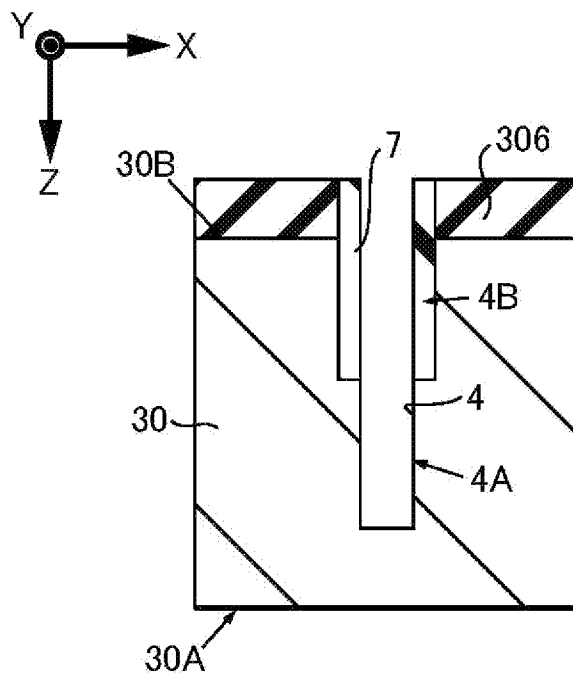
[図37]



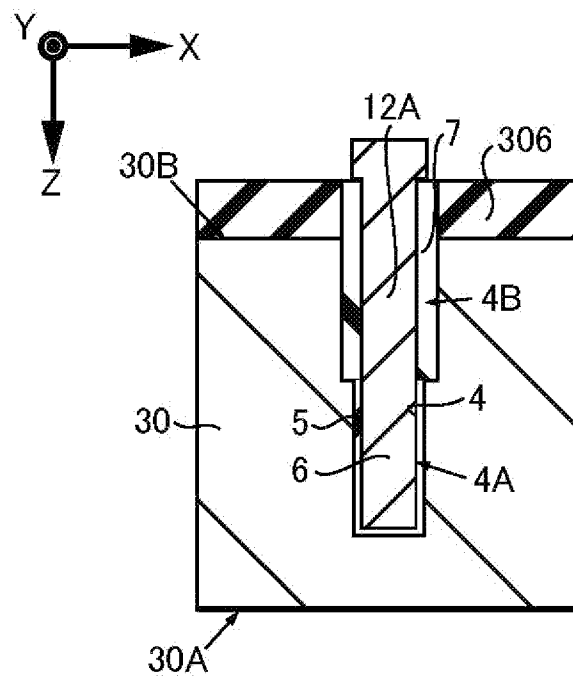
[図38]



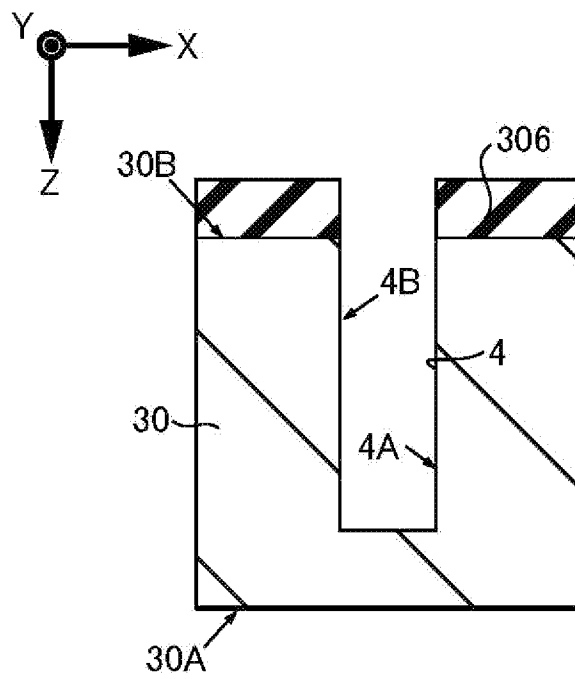
[図39]



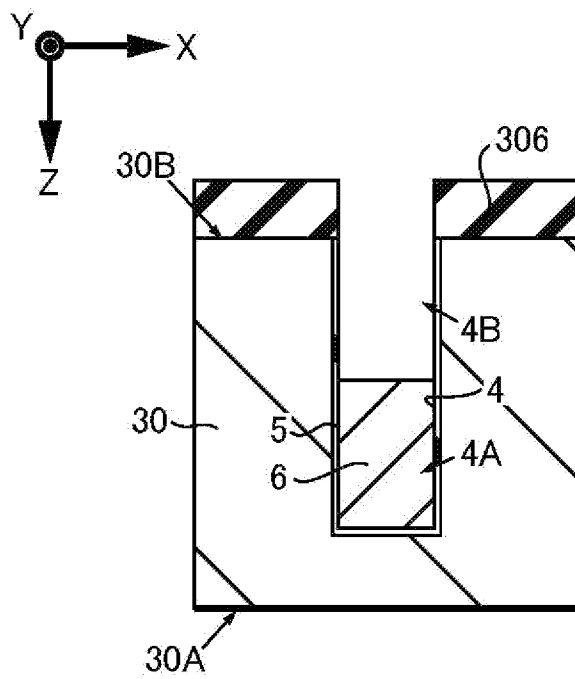
[図40]



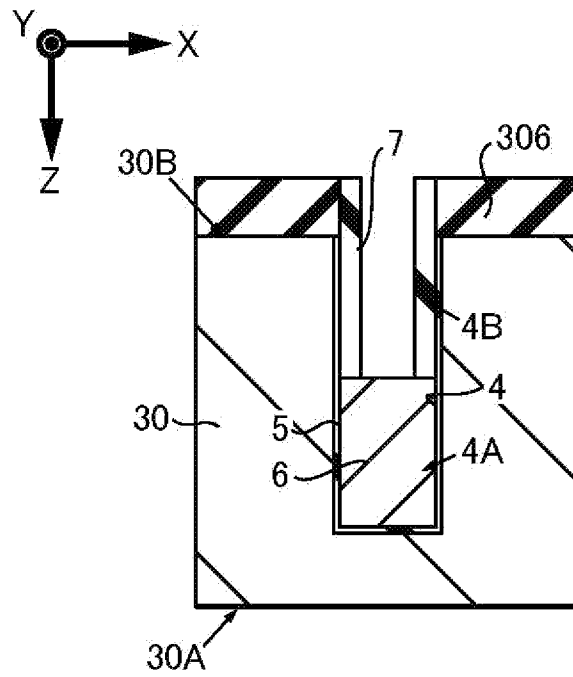
[図41]



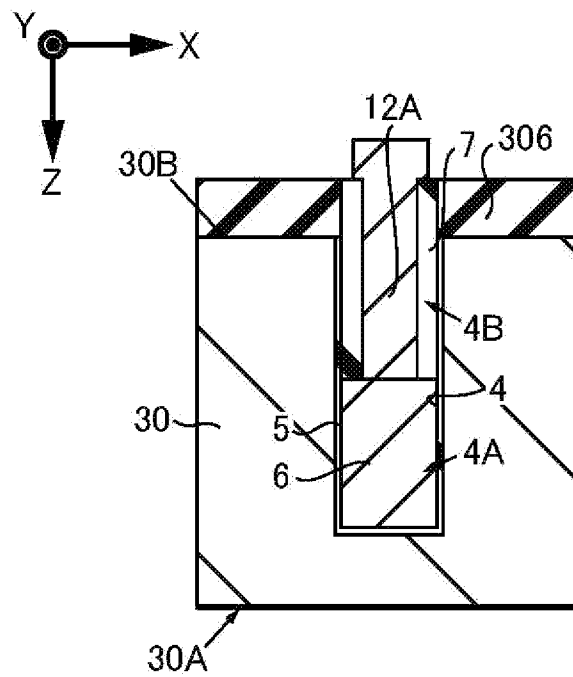
[図42]



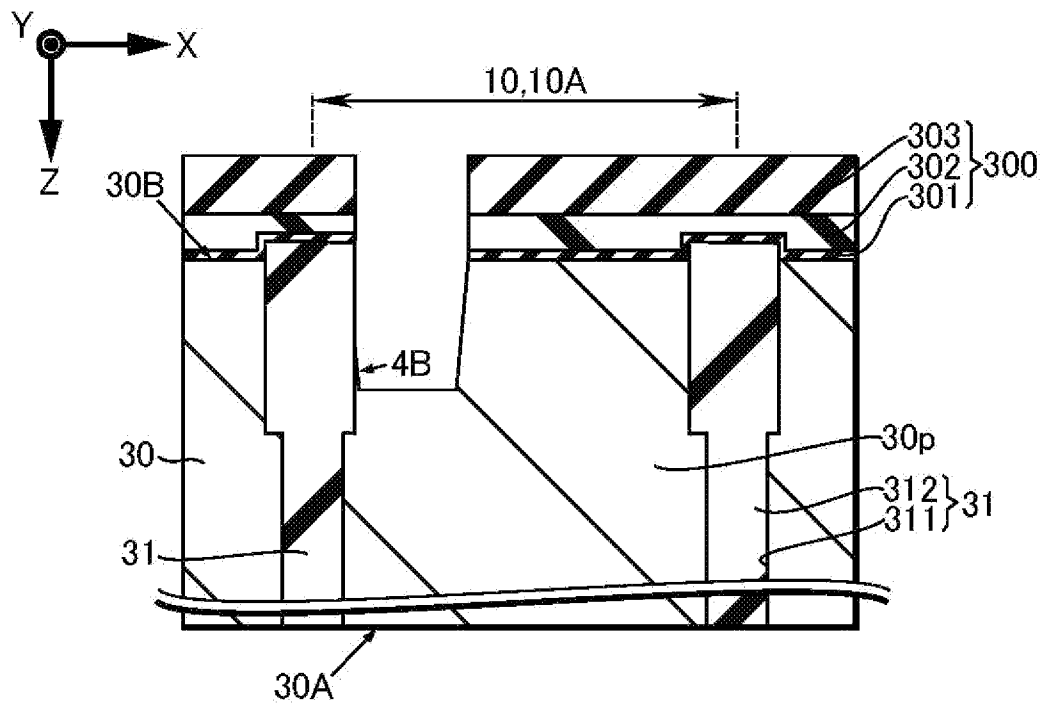
[図43]



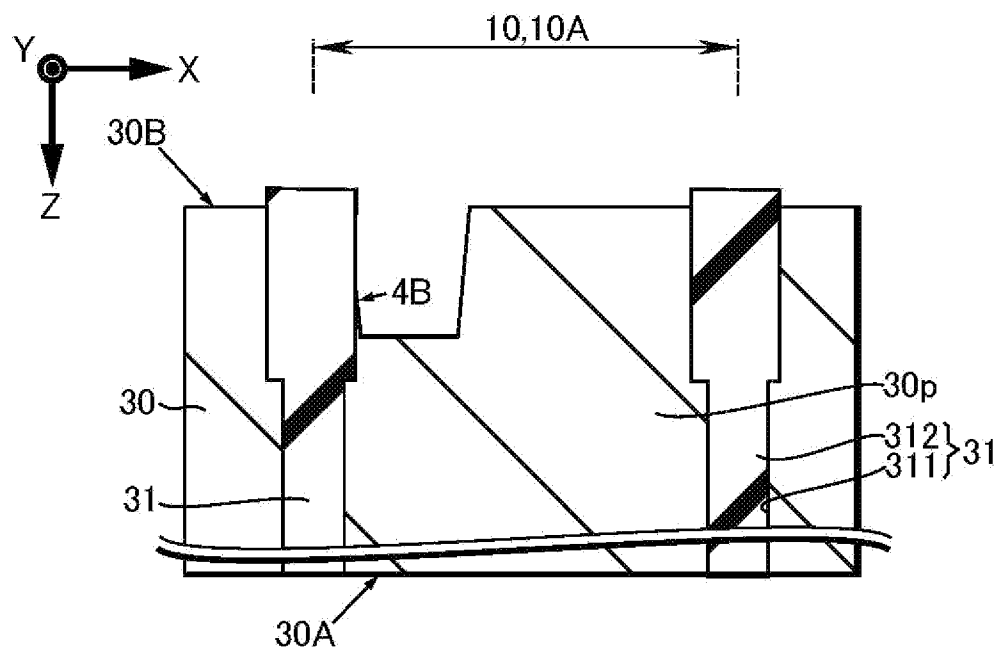
[図44]



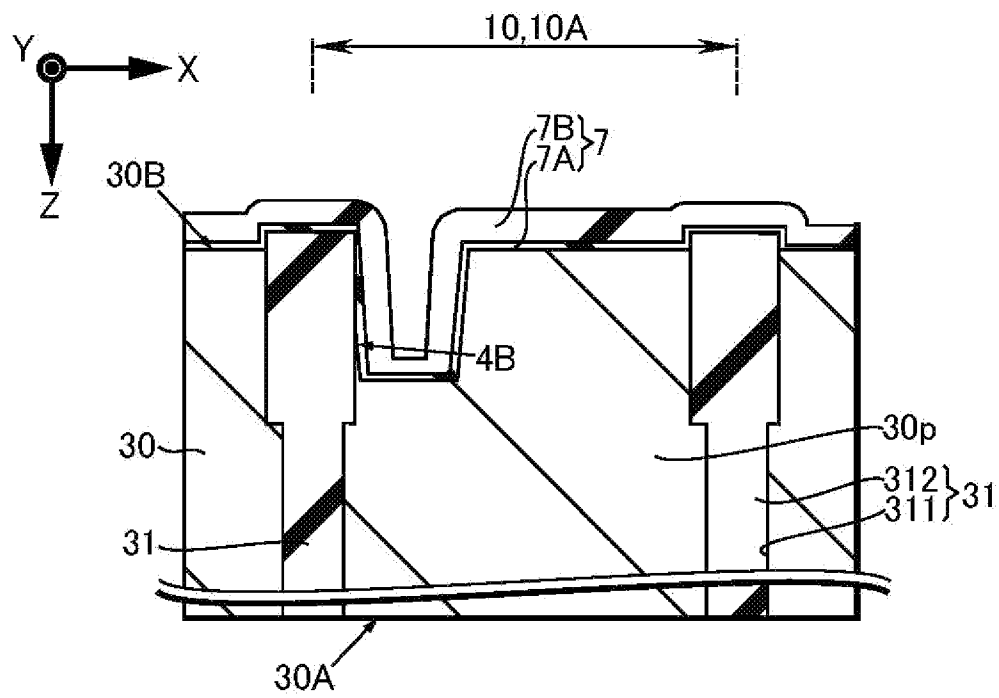
[図45]



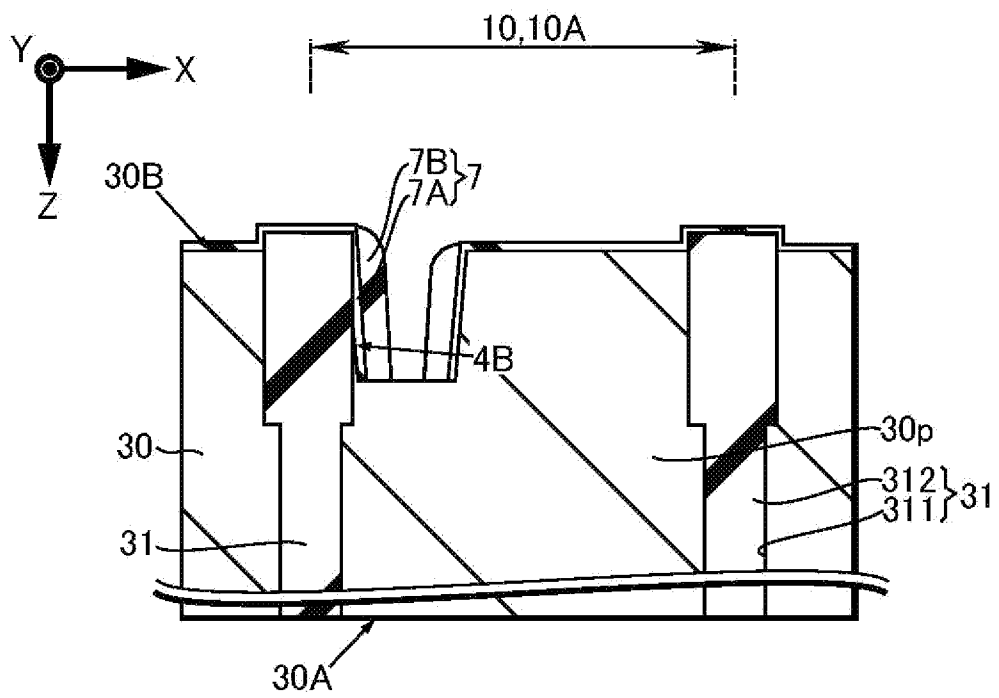
[図46]



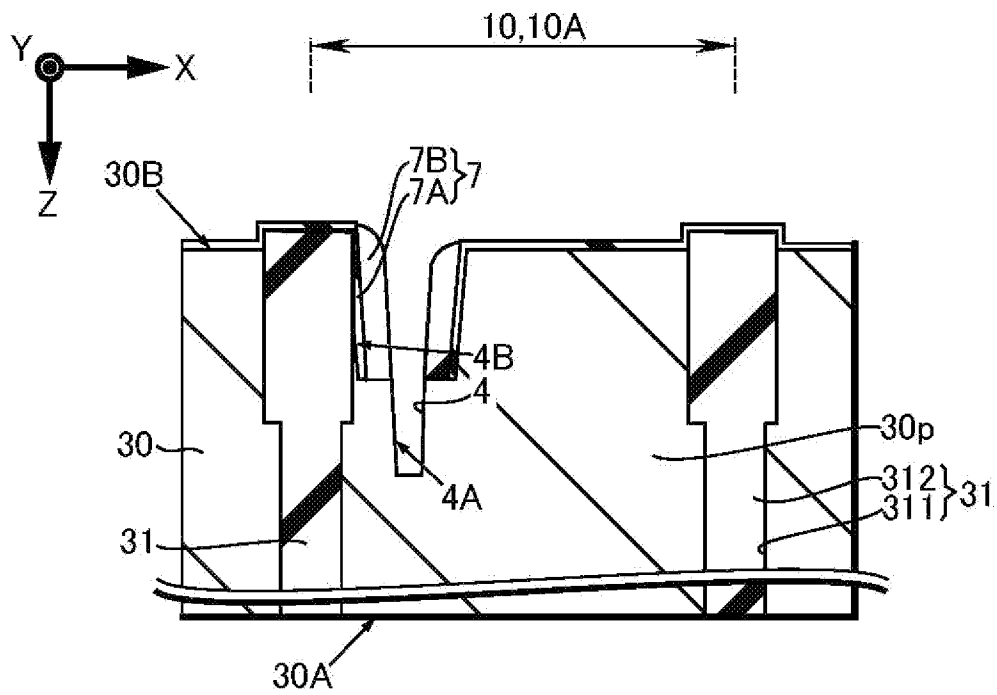
[図47]



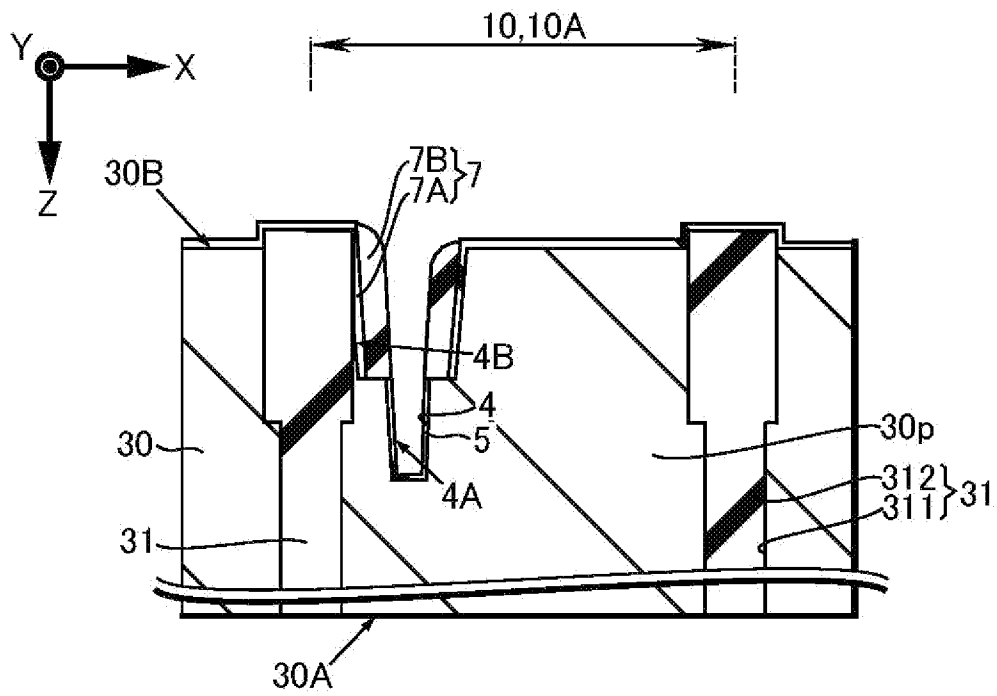
[図48]



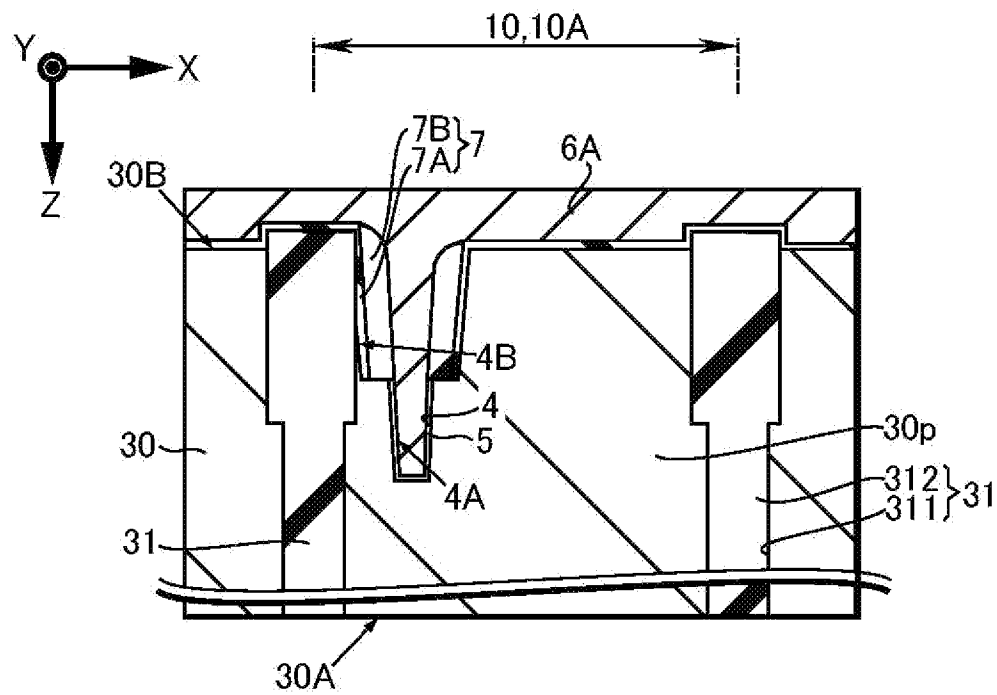
[図49]



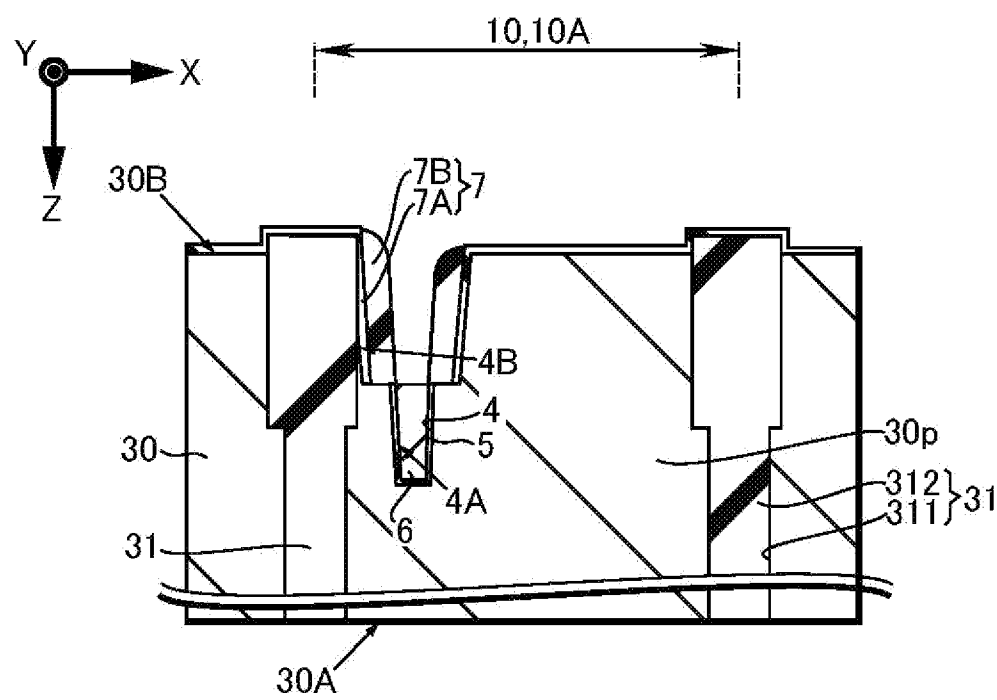
[図50]



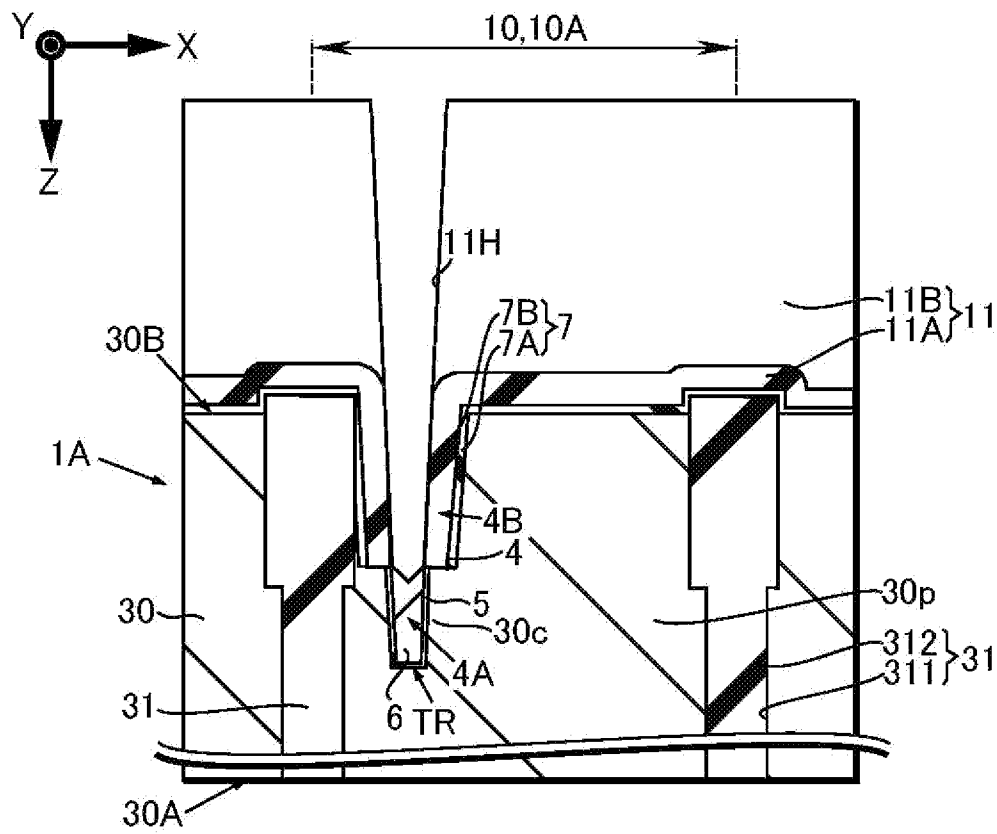
[図51]



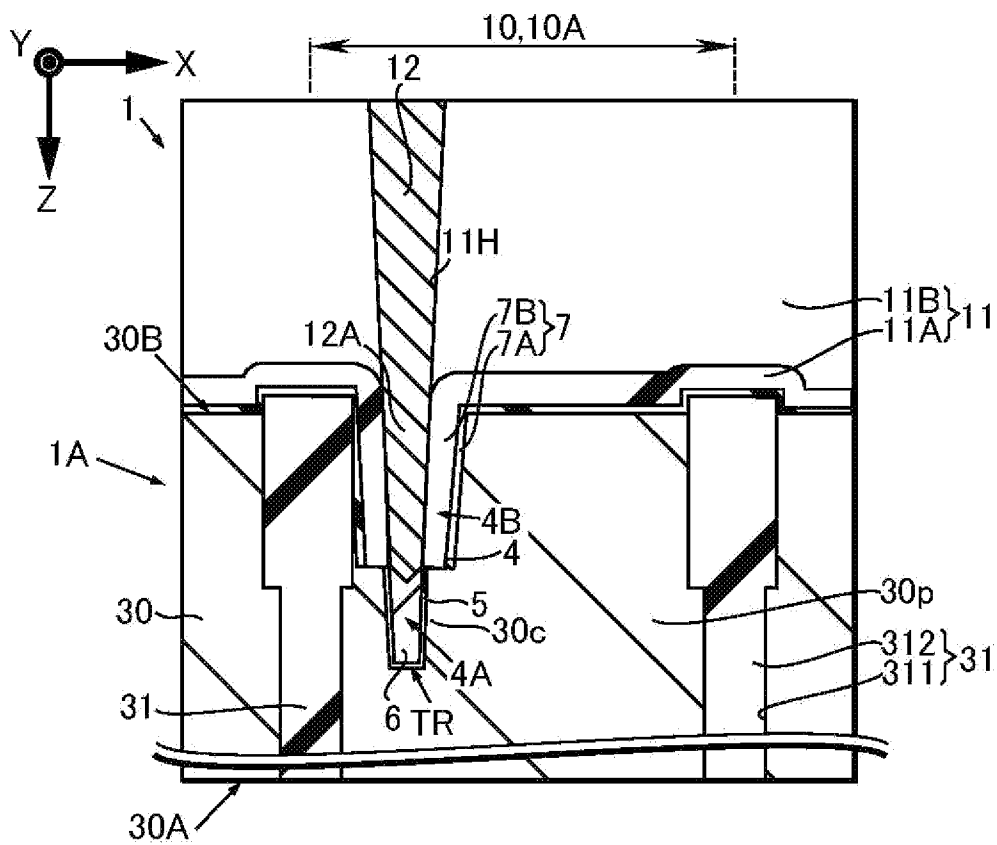
[図52]



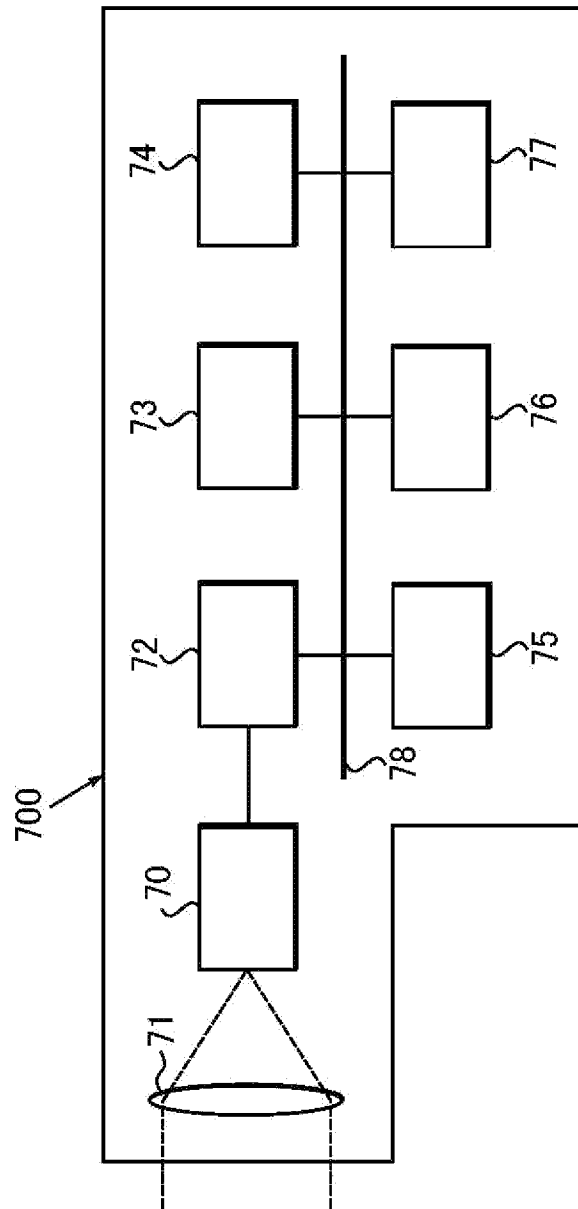
[図53]



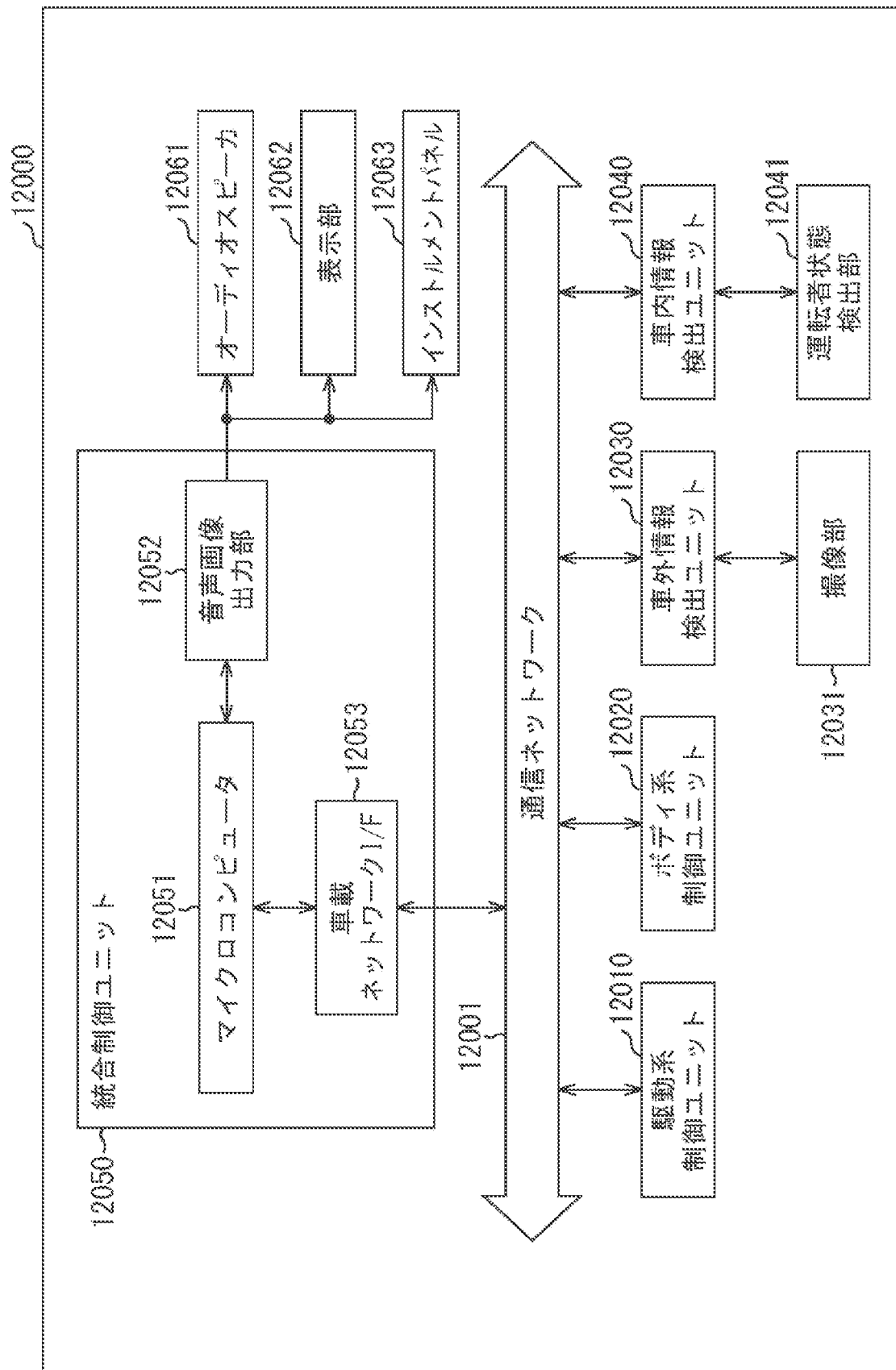
[図54]



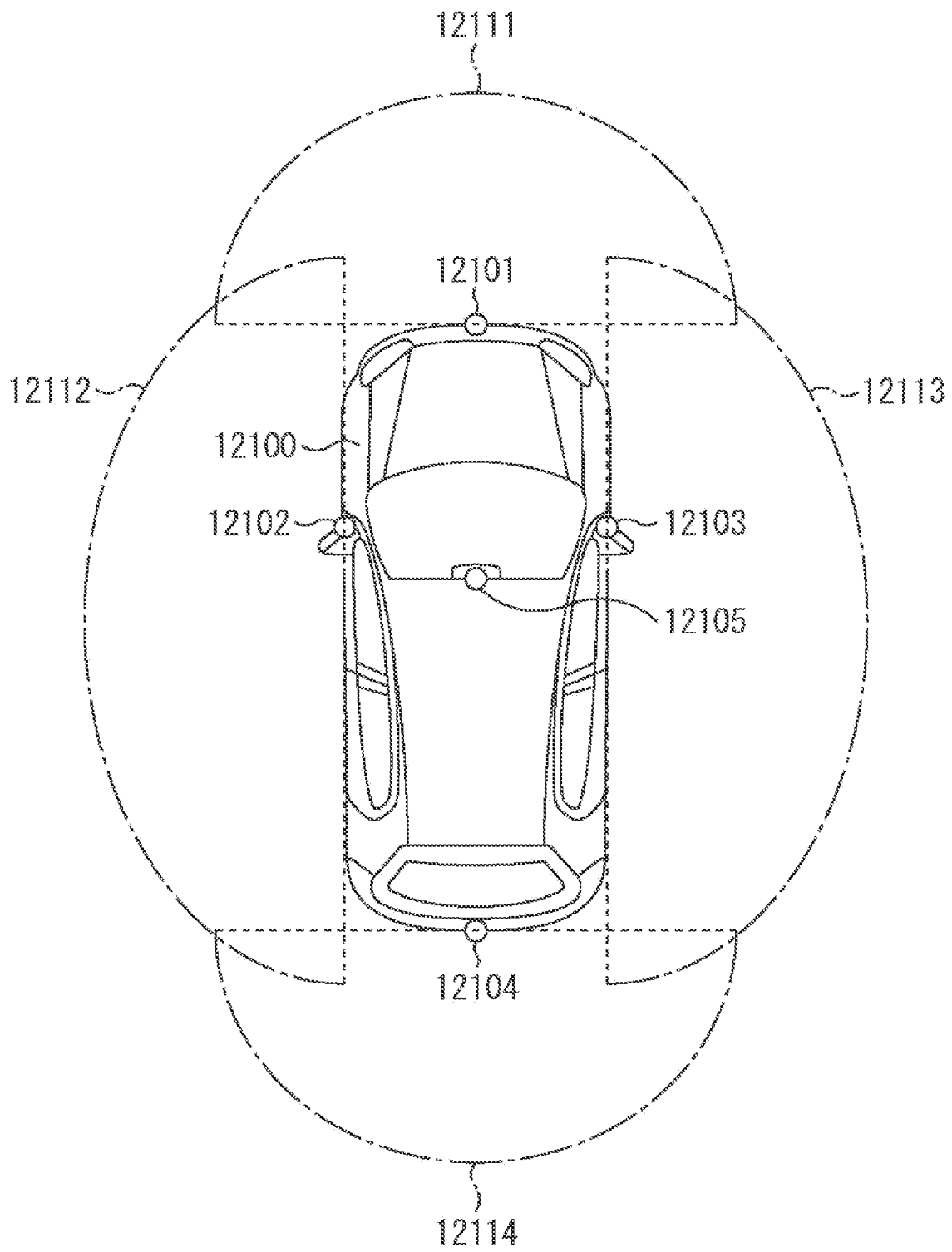
[図55]



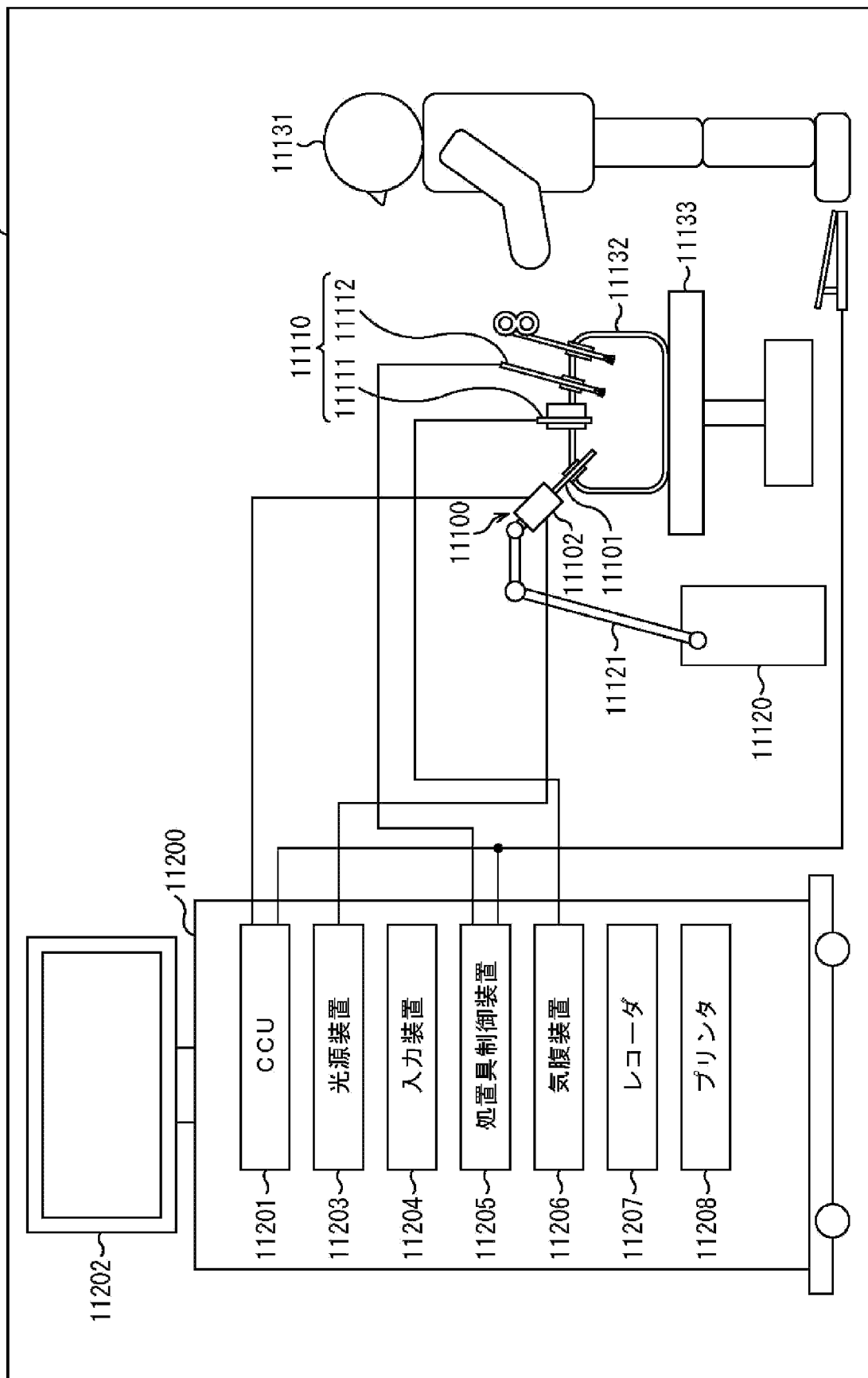
[図56]



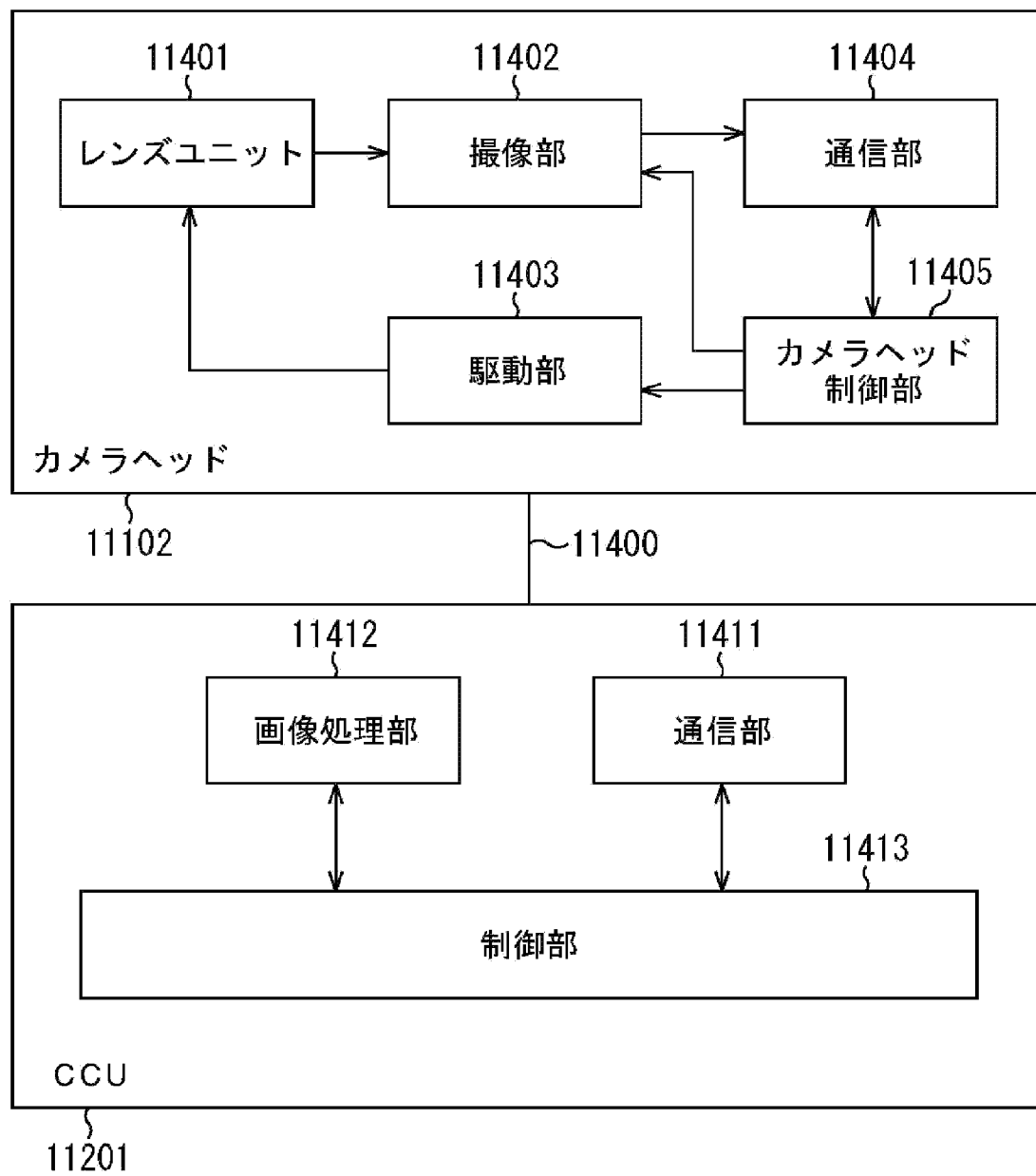
[図57]



[図58]



[図59]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/020559

A. CLASSIFICATION OF SUBJECT MATTER H01L 27/146 (2006.01)i FI: H01L27/146 A According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L27/146 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2024 Registered utility model specifications of Japan 1996-2024 Published registered utility model applications of Japan 1994-2024 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2022/0208817 A1 (SAMSUNG ELECTRONICS CO., LTD.) 30 June 2022 (2022-06-30) paragraphs [0024]-[0062], [0076]-[0111], fig. 1-6, 13-28	1-10, 14, 16, 17
Y		11-13, 15
Y	US 2015/0243693 A1 (SAMSUNG ELECTRONICS CO., LTD.) 27 August 2015 (2015-08-27) paragraphs [0021]-[0073], fig. 1-6	11-13, 15
A	US 2022/0149088 A1 (SAMSUNG ELECTRONICS CO., LTD.) 12 May 2022 (2022-05-12)	1-17
A	US 2021/0183937 A1 (OMNIVISION TECHNOLOGIES, INC.) 17 June 2021 (2021-06-17)	1-17
A	JP 2021-101491 A (SONY SEMICONDUCTOR SOLUTIONS CORP.) 08 July 2021 (2021-07-08)	1-17
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “D” document cited by the applicant in the international application “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family		
Date of the actual completion of the international search 16 July 2024		Date of mailing of the international search report 30 July 2024
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2024/020559

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)		Publication date (day/month/year)
US	2022/0208817	A1	30 June 2022	KR	10-2022-0093984	A
US	2015/0243693	A1	27 August 2015	KR	10-2015-0099119	A
US	2022/0149088	A1	12 May 2022	KR	10-2022-0063996	A
				CN	114551485	A
US	2021/0183937	A1	17 June 2021	US	2022/0115431	A1
JP	2021-101491	A	08 July 2021	US	2024/0038815	A1
				EP	4318592	A1
				TW	202247443	A
				CN	117121206	A
				KR	10-2023-0160810	A
				KR	10-2024-0010547	A
				KR	10-2024-0010546	A

A. 発明の属する分野の分類（国際特許分類（IPC））

H01L 27/146(2006.01)i
FI: H01L27/146 A

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））
H01L27/146

最小限資料以外の資料で調査を行った分野に含まれるもの
日本国実用新案公報 1922-1996年
日本国公開実用新案公報 1971-2024年
日本国実用新案登録公報 1996-2024年
日本国登録実用新案公報 1994-2024年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	US 2022/0208817 A1 (SAMSUNG ELECTRONICS CO., LTD.) 30.06.2022 (2022 - 06 - 30) 段落[0024]-[0062], [0076]-[0111], 図1-6, 13-28	1-10, 14, 16, 17
Y		11-13, 15
Y	US 2015/0243693 A1 (SAMSUNG ELECTRONICS CO., LTD.) 27.08.2015 (2015 - 08 - 27) 段落[0021]-[0073], 図1-6	11-13, 15
A	US 2022/0149088 A1 (SAMSUNG ELECTRONICS CO., LTD.) 12.05.2022 (2022 - 05 - 12)	1-17
A	US 2021/0183937 A1 (OMNIVISION TECHNOLOGIES, INC.) 17.06.2021 (2021 - 06 - 17)	1-17
A	JP 2021-101491 A (ソニーセミコンダクタソリューションズ株式会社) 08.07.2021 (2021 - 07 - 08)	1-17

☐ C欄の続きにも文献が列挙されている。

☒ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

“A” 特に関連のある文献ではなく、一般的技術水準を示すもの

“D” 国際出願で出願人が先行技術文献として記載した文献

“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

“O” 口頭による開示、使用、展示等に言及する文献

“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの

“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

“&” 同一パテントファミリー文献

国際調査を完了した日

16. 07. 2024

国際調査報告の発送日

30. 07. 2024

名称及びあて先

日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目4番3号

権限のある職員（特許庁審査官）

黒田 久美子 5F 8393

電話番号 03-3581-1101 内線 3514

様式 PCT/ISA/210（第2ページ）（2022年7月）

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2024/020559

引用文献			公表日	パテントファミリー文献			公表日
US	2022/0208817	A1	30.06.2022	KR	10-2022-0093984	A	
US	2015/0243693	A1	27.08.2015	KR	10-2015-0099119	A	
US	2022/0149088	A1	12.05.2022	KR	10-2022-0063996	A	
				CN	114551485	A	
US	2021/0183937	A1	17.06.2021	US	2022/0115431	A1	
JP	2021-101491	A	08.07.2021	US	2024/0038815	A1	
				EP	4318592	A1	
				TW	202247443	A	
				CN	117121206	A	
				KR	10-2023-0160810	A	
				KR	10-2024-0010547	A	
				KR	10-2024-0010546	A	