

(12) 发明专利

(10) 授权公告号 CN 101558496 B

(45) 授权公告日 2011.09.14

(21) 申请号 200780045848.4

(22) 申请日 2007.12.05

(30) 优先权数据

60/869,431 2006.12.11 US

11/686,540 2007.03.15 US

(85) PCT申请进入国家阶段日

2009.06.11

(86) PCT申请的申请数据

PCT/US2007/024888 2007.12.05

(87) PCT申请的公布数据

W02008/073247 EN 2008.06.19

(73) 专利权人 全视技术有限公司

地址 美国加利福尼亚州

(72) 发明人 J·P·拉文 E·G·斯蒂芬斯

(74) 专利代理机构 中国专利代理(香港)有限公司 72001

代理人 王岳 王忠忠

(51) Int. Cl.

H01L 27/146(2006.01)

(56) 对比文件

US 2005/0087672 A1, 2005.04.28, 全文.

US 5338946 A, 1994.08.16, 全文.

EP 0809299 A2, 1997.11.26, 全文.

审查员 马良

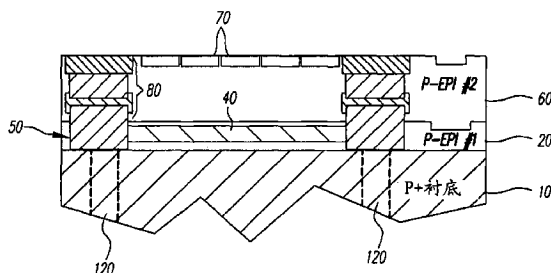
权利要求书 1 页 说明书 3 页 附图 3 页

(54) 发明名称

一种图像传感器及制造该图像传感器的方法

(57) 摘要

一种图像传感器,包括:第一导电类型的衬底(10),所述第一导电类型的衬底具有带有多个感光位置(70)的图像区域,其中响应于光而生成的电荷的一部分被收集在该像素中;和跨越收集所生成的电荷的另一部分的图像区域的第二导电的次收集器(40),所述所生成的电荷的另一部分否则将扩散到相邻感光位置。



1. 一种图像传感器,包括:
 - (a) 第一导电类型的衬底;
 - (b) 设置在所述衬底上的第一导电类型的第一外延层;
 - (c) 设置在所述第一外延层上的第一导电类型的第二外延层,其中所述第二外延层包括具有多个感光位置的图像区域;
 - (d) 第一外延层中的第二导电类型的次收集器,其中所述次收集器位于比所述多个感光位置更深的深度,其中在所述感光位置收集响应于光而生成的电荷的一部分,在次收集器收集所生成的电荷的另一部分;和
 - (e) 第一外延层中以及与第一外延层相邻的第二外延层的部分中的第二导电类型的一个或多个接触,其中所述一个或多个接触连接到第一外延层中的次收集器。
2. 如权利要求 1 中所述的图像传感器,其中所述图像传感器是有源像素传感器。
3. 如权利要求 1 中所述的图像传感器,进一步包括第二外延层中连接到相应接触的一个或多个顶部注入。
4. 如权利要求 1 中所述的图像传感器,进一步包括衬底中连接到次收集器的一个或多个背部通孔。
5. 一种用于制造图像传感器的方法,该方法包含步骤:
 - (a) 提供具有第一外延层的衬底;
 - (b) 在第一外延层中注入次收集器;
 - (c) 在第一外延层中形成连接到所述次收集器的一个或多个接触;
 - (d) 在第一外延层上生长第二外延层;和
 - (e) 在第二外延层注入多个感光位置。
6. 如权利要求 5 中所述的方法,进一步包括步骤:
 - (f) 扩散一个或多个接触,使得每个接触的一部分扩散到第二外延层中;
 - (g) 在第一外延层中注入一个或多个顶部注入,以与扩散到第二外延层中的接触的相应部分接触。
7. 如权利要求 5 中所述的方法,进一步包括在衬底中形成一个或多个背部通孔以与第一外延层中的相应接触连接的步骤。

一种图像传感器及制造该图像传感器的方法

技术领域

[0001] 本发明一般涉及图像传感器领域,并且更具体地涉及具有两个外延层以减少串扰的图像传感器。

[0002] 背景技术

[0003] 当越过一个光电二极管或者另一感光区下方的耗尽区生成光生载流子,例如电子,并且该电子扩散和/或漂移开并且被另一光电二极管或者另一感光区收集时,产生串扰。清楚起见,将用光电二极管作为实例并且图像传感器假设为像素阵列。电子的串扰减小调制传递函数并且会混合颜色。由此,希望减少和/或消除这样的串扰。

[0004] 许多基于电荷耦合器件 (CCD) 的图像传感器在 n 型硅衬底晶片上的 n 外延硅层中制造。这些成像器通常利用垂直的溢漏 (overflow drain), 其防止越过垂直溢漏而生成的电子到达光电二极管。其它图像传感器建立在重掺杂的 p 型硅衬底上的 p 外延硅层中。这些 p/p+ 晶片受硅代工厂的青睐,用于 CMOS 电路。由此,CMOS 图像传感器通常制造在 p/p+ 晶片中以利用主流的 CMOS 工艺和电路。在 p/p+ 晶片中制造的成像器缺少垂直的溢漏,所以已经尝试了其它方法。例如:受让给伊斯曼柯达公司 (Eastman Kodak Company) 的专利号为 5,859,462 的美国专利,讲授了几种减少串扰的方案。图像传感器的消费者目前要求将串扰减的更少,所以需要新的方法。在 CMOS 代工厂对于 p/p+ 晶片已经尝试了各种方法,但迄今为止还没有方法是足够有效的。东部电子 (DongbuElectronics) 在美国专利 6,897,500 中要求的专利是通过包围每一个像素的绝缘层实现减少串扰。这样的结构耗费硅区域并且难以缩小 (scale) 到更小的像素。汤姆逊-CSF 具有的美国专利 4,916,501 和 4,997,784 是图形化的次收集器 (subcollector) 的方法,其是针对抗模糊 (anti-blooming) 而不是串扰的。这种方法不如这里所提出的方法有效,并且事实上该次收集器的一部分增强了到其它像素的电子扩散。美国专利 6,225,670 提出了涉及势垒和横向流动的方法。

[0005] 本发明将减少起源于一个光电二极管下面并且扩散和/或漂移到另一光电二极管的光生电子的数目。这会较少串扰。本发明在 p+ 硅衬底上的 p 型外延硅层中引入了掩埋 n 掺杂区。接触并且偏置产生的 pn 结。在引入 n 型掺杂剂之后在第一 p 外延层上沉积第二 p 型外延硅层。该 pn 结收集扩散电子并且防止它们到达其它光电二极管。在第二 p 外延层内构造到掩埋 n 区的接触。CMOS 电路建立在 p 外延 / p 外延 / p+ 衬底内,即,在没有掩埋 n 区的区内,所以该晶片与由代工厂提供的标准 CMOS 兼容。另外,这利用了 p/p+ 衬底极好的吸杂以降低该器件区中的金属浓度。此吸杂减小了暗电流和点缺陷。

发明内容

[0006] 本发明旨在克服上面提出的问题的一个或多个。简短地,根据本发明的一个方面,本发明涉及图像传感器,包括 (a) 具有图像区域的第一导电类型的衬底,所述图像区域具有多个感光位置,其中响应于光所生成的电荷的一部分被收集在像素中;和 (b) 横跨图像区域的第二导电性的次收集器,其收集所生成的电荷的另一部分,否则所生成的电荷的另一部分会扩散到相邻的感光位置。

[0007] 通过下面对优选实施例和所附权利要求的详细描述并参考附图,将更清楚地理解本发明的这些及其他方面、目的、特征和优势。

[0008] 本发明的有益效果

[0009] 本发明具有以下优势:减少图像传感器中的串扰。

附图说明

[0010] 图 1-5 是示出制造本发明的图像传感器的步骤的图 6 的截面图;

[0011] 图 6 是本发明的图像传感器的俯视图;以及

[0012] 图 7 是本发明的有源像素传感器的单个像素的俯视图。

具体实施方式

[0013] 在详细讨论本发明之前,指导性的指出本发明优选地用于 CMOS 有源像素传感器,但不限于 CMOS 有源像素传感器。有源像素传感器指的是像素内的除起开关作用的晶体管以外的有源电元件。例如,放大器是有源元件。CMOS 指的是互补金属氧化物硅型电部件(例如晶体管),其与像素相关联,但是典型地又不在像素内,并且是在当晶体管的源/漏属于一种掺杂类型并且它的配对晶体管属于相反的掺杂类型时形成的。CMOS 器件包括一些优势,之一是它们消耗更少的功率。

[0014] 在优选实施例中,将在具有 n 型和 p 型掺杂的情况下描述本发明。应当理解,在不背离本发明的范围的情况下,各种部件的掺杂类型能够反过来。

[0015] 参考图 1,示出了 p 型衬底 10,其具有形成在该衬底 10 上(横跨并直接在其上)的第一 p 型外延层 20。参考图 2,屏蔽(screening)氧化物层 30 沉积在外延层 20 上,并且随后通过屏蔽氧化物层 30 将次收集器 40,优选地是 As 或者是 Sb(人们熟知是 n 型),注入第一外延层 20 中。参考图 3 和 6,沿次收集器区 40 的周边注入次收集器接触区 50(在图 6 中未示出),优选地是 P(n 型)。然后移除屏蔽氧化物层 30,并且参考图 4 和 6,在第一外延层 20 上生长第二外延层 60。注意,次收集器 40 和次收集器接触区 50 以不同的速率扩散,其中次收集器接触区 50 以比次收集器区 40 更快的速率扩散。这由这些区相对图 3 增大的尺寸来说明。多个感光位置 70(n 型),就 CCD 或者 CMOS 图像传感器而言优选地是光电二极管或者光电容器,被注入第二外延层 60。注意,次收集器 40 位于比感光位置 70 更深的深度。注意,感光位置 70 可以在该处理的此阶段被注入或者在该处理的稍后时间被注入。

[0016] 参考图 5 和 6,随后,注入或多个顶部注入 80 被注入以与次收集器 40 的次收集器接触区 50(在图 6 中未示出)接触以便次收集器 40 能够相对于衬底 10 反向偏置。次收集器 40 被反向偏置以漏掉可能扩散到相邻光位置 70 的载流子,由此减少串扰。然后执行熟知的图像传感器处理步骤以制造最终的图像传感器。参考图 7,例如,诸如源极跟随器放大器 90 之类的有源元件被添加到图像传感器。感光位置 70 将电荷经由转移栅 110 转移到浮置扩散 100(在这里被转换为电压)。源极跟随器 90 然后如本领域所熟知的那样感测用于输出的电压。这些步骤在本领域中是熟知的,从而在此不再示出或讨论。

[0017] 仍然参考图 5,可选地,替代顶部注入 80,可以通过衬底 10 形成背部通孔 120 以制造到次收集器接触区 50 的电连接。

[0018] 已经参考优选实施例描述了本发明。然而,将理解,在不背离本发明的范围的情况

下可以由本领域普通技术人员做出变化和修改。

- [0019] 部件列表
- [0020] 10p 型衬底
- [0021] 20 第一 p 型外延层
- [0022] 30 屏蔽氧化物层
- [0023] 40 次收集器
- [0024] 50 次收集器接触区
- [0025] 60 第二外延层
- [0026] 70 感光位置（光电二极管或光电容器）
- [0027] 80 顶部注入
- [0028] 90 源极跟随器放大器
- [0029] 100 浮置扩散
- [0030] 110 转移栅
- [0031] 120 背部通孔
- [0032] PD 光电二极管
- [0033] TG 转移栅
- [0034] FD 浮置扩散
- [0035] RG 复位栅
- [0036] VDD 电源
- [0037] SF 源极跟随器晶体管（的栅）
- [0038] RS 行选择晶体管
- [0039] Vout 输出

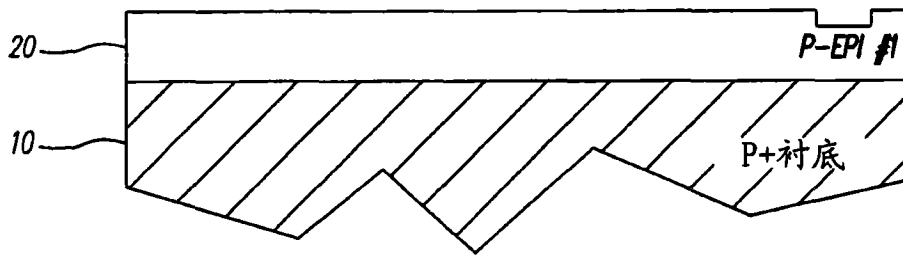


图 1

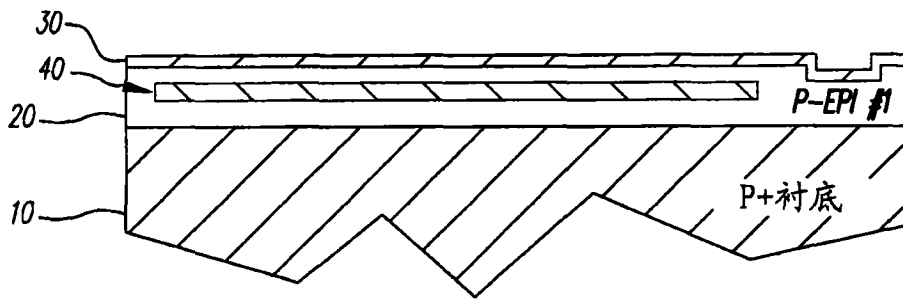


图 2

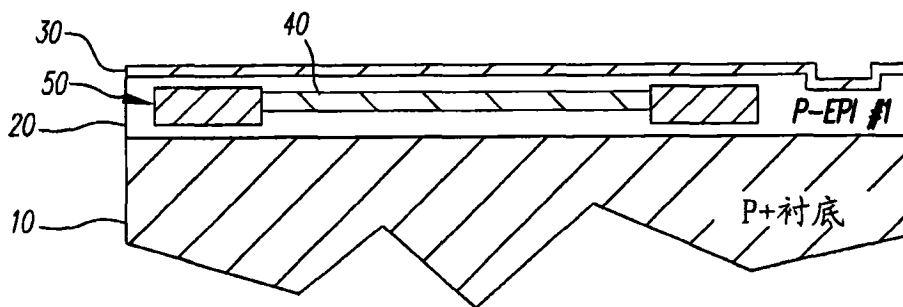


图 3

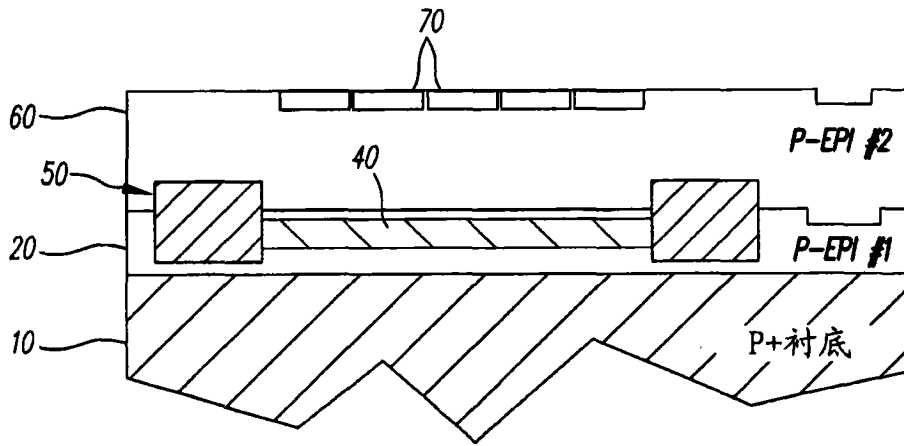


图 4

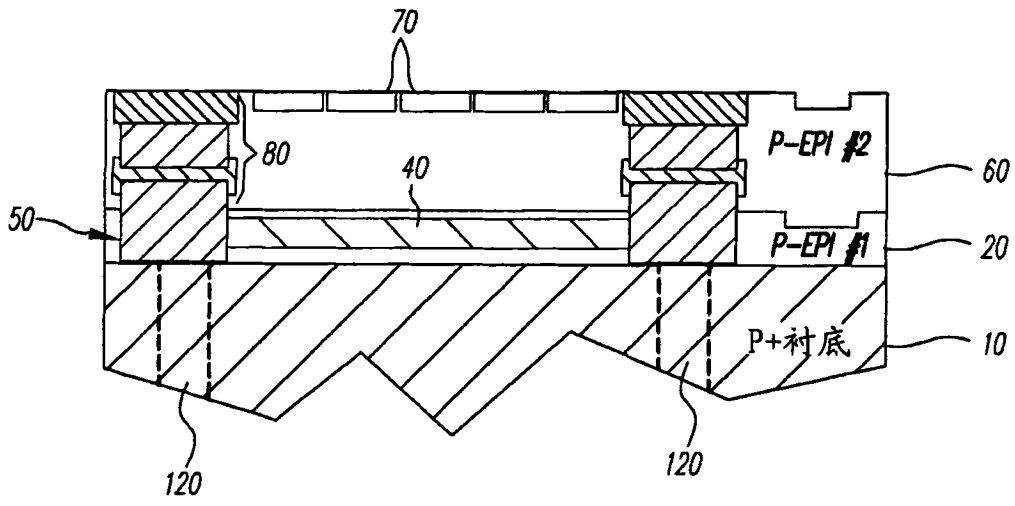


图 5

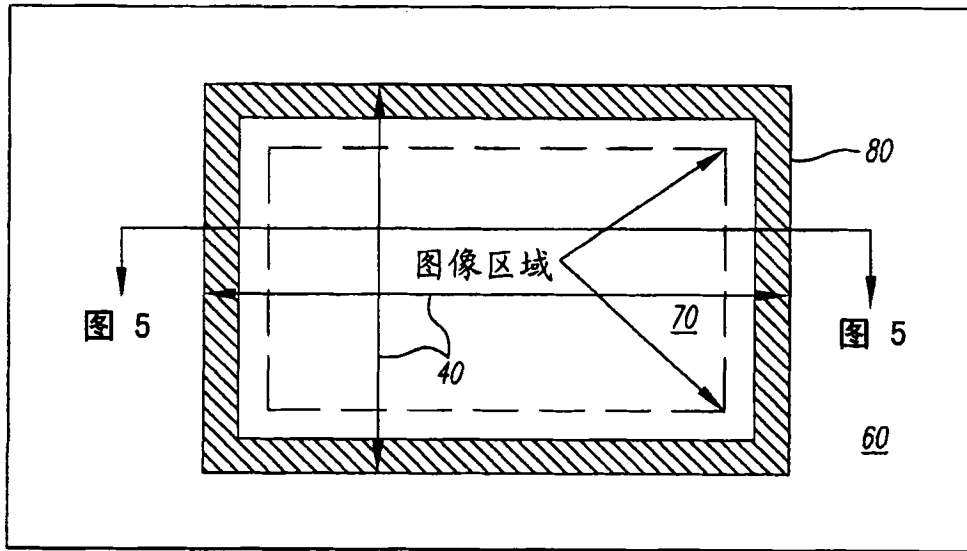


图 6

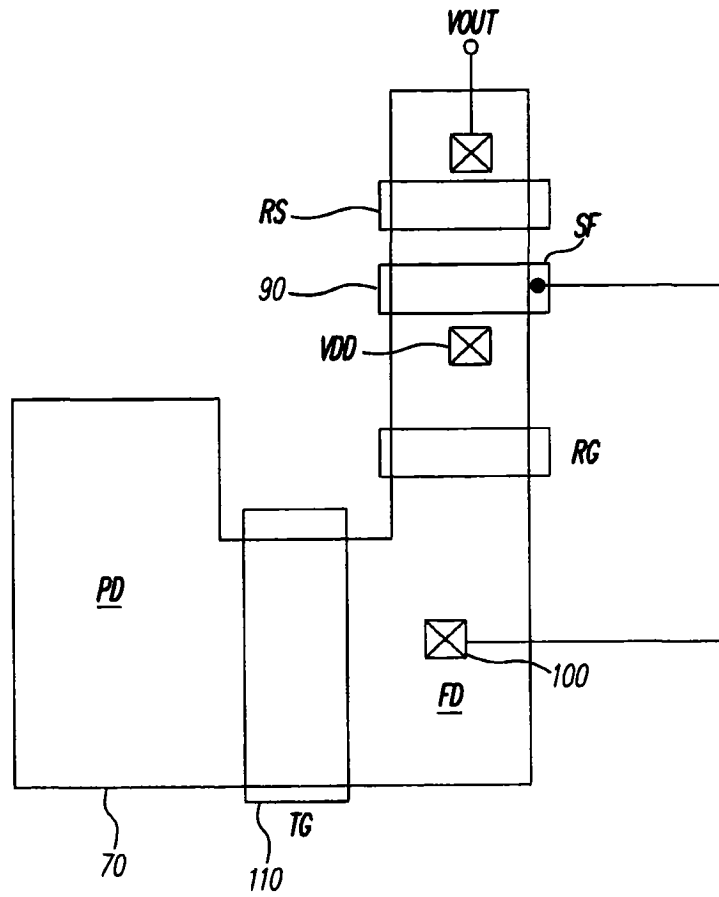


图 7