

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第7部門第3区分
 【発行日】令和5年7月20日(2023.7.20)

【国際公開番号】WO2022/097191
 【出願番号】特願2022-560532(P2022-560532)

【国際特許分類】

H 0 3 M 1/12(2006.01)

H 0 3 M 1/38(2006.01)

【F I】

H 0 3 M 1/12 A

H 0 3 M 1/38

10

【手続補正書】

【提出日】令和5年4月6日(2023.4.6)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0035

【補正方法】変更

【補正の内容】

20

【0035】

ここで、本実施形態では、入力ノードV I N Pの入力電圧が入力ノードV I N Nの入力電圧以上であることが予め分かっている場合を説明する。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0042

【補正方法】変更

【補正の内容】

【0042】

ステップS202のサンプリング動作では、スイッチ回路S W 3がオフされ、スイッチ回路S W 1及びS W 2がオンされる。すると、ボトムノードB T Pは、入力ノードV I N Pに接続される。ボトムノードB T Nは、入力ノードV I N Nに接続される。トップノードT O P P及びT O P Nは、入力ノードV I N P及びV I N Nの入力電圧のコモン電位($V I N P + V I N N$) / 2になる。

30

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0043

【補正方法】変更

【補正の内容】

【0043】

40

図4は、図1のアナログデジタル変換回路100の等価入力抵抗R I Nと、信号源電圧V sと、信号源抵抗R sを含む等価回路図である。図4の入力ノードV I Nは、図1の入力ノードV I N P及びV I N Nに対応する。等価入力抵抗R I Nは、入力ノードV I Nと基準電位ノードとの間に接続されている。信号源電圧V sは、入力ノードV I Nの入力電圧の信号源の電圧である。信号源抵抗R sは、入力ノードV I Nの入力電圧の信号源の抵抗である。等価入力抵抗R I Nは、信号源抵抗R sに直列に接続される。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0062

【補正方法】変更

50

【補正の内容】

【0062】

スイッチ回路SN4は、基準電圧ノードVrefnに接続する。スイッチ回路SN0～SN2及びSN0Aは、基準電圧ノードVrefpに接続する。スイッチ回路SN3は、基準電圧ノードVrefnに接続する。キャパシタCN0A及びCN0～CN2の合計容量値8Cの第3の端子は、基準電圧ノードVrefpに接続される。キャパシタCN3及びCN4の合計容量値24Cの第3の端子は、基準電圧ノードVrefnに接続される。式(2)の電荷量QSAMPNが保存されるので、このときのトップノードTOPNの電位Vtnは、式(4)で与えられる。

$$-8C(Vrefp - Vtp) + 24C(Vtp - Vrefn) = 32C(VINP - VINN) / 2 \quad 10$$

$$Vtn = (VINP - VINN) / 2 + (Vrefp + Vrefn) / 2 - (Vrefp - Vrefn) / (2 \times 2) \quad \dots (4)$$

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0071

【補正方法】変更

【補正の内容】

【0071】

以下、同様に、制御回路SARは、スイッチ回路SP0A及びSP0～SP4とスイッチ回路SN0A及びSN0～SN4を制御し、(VINP - VINN)と、(Vrefp - Vrefn)を分割した電位の大小関係を判定することができる。それにより、制御回路SARは、(VINP - VINN)の範囲を順次狭めていき、最終的なデジタルコードを決定することができる。

30

40

50