

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017年9月8日 (08.09.2017)



(10) 国际公布号
WO 2017/147970 A1

- (51) 国际专利分类号:
H01L 27/092 (2006.01) H01L 21/8238 (2006.01)
- (21) 国际申请号: PCT/CN2016/078753
- (22) 国际申请日: 2016年4月8日 (08.04.2016)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201610113712.3 2016年2月29日 (29.02.2016) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号丁珂, Guangdong 518132 (CN)。
- (72) 发明人: 曾勉 (ZENG, Mian); 中国广东省深圳市光明新区塘明大道 9-2 号丁珂, Guangdong 518132 (CN)。 萧祥志 (HSIAO, Hsiang chih); 中国广东省深圳市光明新区塘明大道 9-2 号丁珂, Guangdong 518132 (CN)。 张盛东 (ZHANG, Shengdong); 中国

广东省深圳市光明新区塘明大道 9-2 号丁珂, Guangdong 518132 (CN)。

- (74) 代理人: 深圳翼盛智成知识产权事务所(普通合伙) (ESSEN PATENT&TRADEMARK AGENCY); 中国广东省深圳市福田区深南大道 6021 号喜年中心 A 座 1709-1711, Guangdong 518040 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE,

[见续页]

(54) Title: COMPLEMENTARY THIN FILM TRANSISTOR AND MANUFACTURING METHOD THEREFOR

(54) 发明名称: 互补型薄膜晶体管及其制造方法

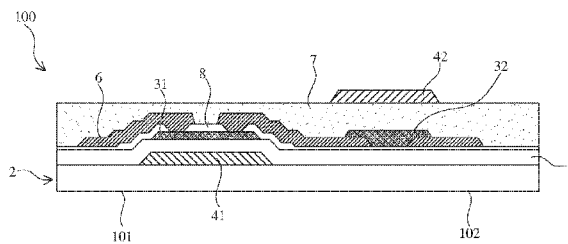


图 2

(57) Abstract: A complementary thin film transistor (100) and a manufacturing method therefor. The complementary thin film transistor (100) comprises a substrate (2), an N-type semiconductor layer (31), a P-type semiconductor layer (32), and an etching blocking layer (8). An N-type transistor region (101) and a P-type transistor region (102) that are adjacently disposed are defined by the substrate (2). The N-type semiconductor layer (31) is disposed above the substrate (2) and is located in the N-type transistor region (101), and the N-type semiconductor layer (31) comprises a metal oxide material. The P-type semiconductor layer (32) is disposed above the substrate (2) and is located in the P-type transistor region (102), and the P-type semiconductor layer (32) comprises an organic semiconductor material. The etching blocking layer (8) is formed on the N-type semiconductor layer (31) and is located in the N-type transistor region (101) and the P-type transistor region (102), and the P-type semiconductor layer (32) is formed on the etching blocking layer (8).

(57) 摘要:

[见续页]



WO 2017/147970 A1

IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, **本国际公布:**
RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, — 包括国际检索报告(条约第 21 条(3))。
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD,
TG)。

一种互补型薄膜晶体管(100)及其制造方法,所述互补型薄膜晶体管(100)包含一基板(2)、一N型半导体层(31)、一P型半导体层(32)及一刻蚀阻挡层(8);所述基板(2)定义有相邻的一N型晶体管区(101)及一P型晶体管区(102),所述N型半导体层(31)设置在所述基板(2)上方且位于所述N型晶体管区(101)中,所述N型半导体层(31)包含一金属氧化物材料,所述P型半导体层(32)设置在所述基板(2)上方且位于所述P型晶体管区(102)中,所述P型半导体层(32)包含一有机半导体材料,所述刻蚀阻挡层(8)形成在所述N型半导体层(31)上并位于所述N型晶体管区(101)及所述P型晶体管区(102)中,且所述P型半导体层(32)形成在所述刻蚀阻挡层(8)上。

说明书

发明名称: 互补型薄膜晶体管及其制造方法

技术领域

- [1] 本发明是有关于一种薄膜晶体管及其制造方法，特别是有关于一种互补型薄膜晶体管及其制造方法。

背景技术

- [2] 互补式金属氧化物半导体(Complementary Metal-Oxide-Semiconductor, CMOS)是一种集成电路的设计制程，可以在硅质晶圆模板上制出N型沟道金属氧化物半导体(n-type MOSFET, NMOS)和P型沟道金属氧化物半导体(p-type MOSFET, PMOS)的基本组件，由于NMOS与PMOS在物理特性上为互补性，因此被称为CMOS。CMOS在一般的制程上，可用来制作静态随机存储器、微控制器、微处理器、以及互补式互补式金属氧化物半导体图像传感装置与其他数位逻辑电路系统。也就是说，CMOS由P型沟道金属氧化物半导体和N型沟道金属氧化物半导体共同构成，而CMOS电路是作为集成电路中的基本电路构造。
- [3] 目前显示面板中的基板大部分为玻璃基板或塑料基板(PEN)等，如图1所示，为一种互补型薄膜晶体管(Continuous Time Fourier Transform, CTFT)反相器的电路图，所述互补型薄膜晶体管电性连接一电源电压VDD及一公共电压VSS，且所述互补型薄膜晶体管具有一P型薄膜晶体管11，及一N型薄膜晶体管12，其中所述N型薄膜晶体管12为主动组件且形成在所述基板(未绘示)上，并具有一输入端Vin及一输出端Vout。
- [4] 然而，传统的LCD(Liquid Crystal Display)显示器的驱动芯片(IC)与玻璃基板不具有集成的分离式设计，在低温多晶硅(LTPS, Low Temperature Poly-silicon)的技术中，通过采用不同类型的掺杂来分别制备CTFT电路中所述P型薄膜晶体管11的区域及所述N型薄膜晶体管12的区域的半导体层，所述CTFT电路的制备工艺包括激光退火、离子注入等复杂工艺，制造成本较高。

对发明的公开

技术问题

- [5] 有鉴于此，本发明的目的在于提供一种互补型薄膜晶体管，利用在所述N型晶体管区形成N型薄膜晶体，在所述P型晶体管区形成P型薄膜晶体，同时通过在刻蚀阻挡层上覆盖一整层的电极金属层，以确保P型半导体层的沟道处表面的平整性。
- [6] 本发明的另一目的在于提供一种互补型薄膜晶体管的制造方法，利用N型半导体层形成步骤在N型晶体管区形成N型薄膜晶体，及P型半导体层形成步骤在P型晶体管区形成P型薄膜晶体管，可改善器件特性。

问题的解决方案

技术解决方案

- [7] 为达成本发明的前述目的，本发明一实施例提供一种互补型薄膜晶体管，其包含一基板、一N型半导体层、一P型半导体层及一刻蚀阻挡层；所述基板定义有相邻的一N型晶体管区及一P型晶体管区；所述N型半导体层设置在所述基板上且位于所述N型晶体管区中，其中所述N型半导体层包含一金属氧化物材料；所述P型半导体层设置在所述基板上且位于所述P型晶体管区中，其中所述P型半导体层包含一有机半导体材料；所述刻蚀阻挡层形成在所述N型半导体层上并位于所述N型晶体管区及所述P型晶体管区中，且所述P型半导体层形成在所述刻蚀阻挡层上。
- [8] 在本发明的一实施例中，所述互补型薄膜晶体管还包含一第一栅极层及一绝缘层，其中所述第一栅极层形成在所述基板上且位于所述N型晶体管区，所述绝缘层形成在所述第一栅极层及所述基板上且位于所述N型晶体管区及所述P型晶体管区中，其中所述N型半导体层及所述刻蚀阻挡层形成在所述绝缘层上。
- [9] 在本发明的一实施例中，所述互补型薄膜晶体管还包含一缓冲层，形成在整个所述刻蚀阻挡层上并位于所述N型晶体管区及所述P型晶体管区中。
- [10] 在本发明的一实施例中，所述互补型薄膜晶体管还包含一电极金属层，形成在位于所述N型晶体管区及所述P型晶体管区中，其中所述电极金属层形成在所述N型半导体层上，所述P型半导体层形成在所述电极金属层上。
- [11] 在本发明的一实施例中，所述互补型薄膜晶体管还包含：一钝化层，形成在所述电极金属层上且位于所述N型晶体管区及所述P型晶体管区中；及一第二栅极

层，形成在所述钝化层上且位于所述P型晶体管区中。

[12] 在本发明的一实施例中，所述N型半导体层的金属氧化物材料选自于铟镓锌氧化物、铟锌氧化物或锌锡氧化物。

[13] 在本发明的一实施例中，所述P型半导体层的有机半导体材料选自于并五苯、三苯基胺、富勒烯、酞菁、茈衍生物或花菁。

[14] 为达成本发明的前述目的，本发明一实施例提供一种互补型薄膜晶体管的制造方法，其包含一第一栅极层形成步骤、一绝缘层形成步骤、一N型半导体层形成步骤、一刻蚀阻挡层形成步骤、一电极金属层形成步骤及一P型半导体层形成步骤；所述第一栅极层形成步骤是在一基板上定义相邻的一N型晶体管区及一P型晶体管区，并将一第一栅极层形成在所述基板上并位于所述N型晶体管区中；所述绝缘层形成步骤是将一绝缘层形成在所述第一栅极层及所述基板上且位于所述N型晶体管区及所述P型晶体管区中；所述N型半导体层形成步骤是将一N型半导体层形成在绝缘层上且位于所述N型晶体管区中，其中所述N型半导体层包含一金属氧化物材料；所述刻蚀阻挡层形成步骤是将一刻蚀阻挡层形成在所述N型半导体层及所述绝缘层上并位于所述N型晶体管区及所述P型晶体管区中；所述电极金属层形成步骤是将一电极金属层形成在所述N型半导体层上且位于所述N型晶体管区及所述P型晶体管区中；所述P型半导体层形成步骤是将一P型半导体层形成在所述电极金属层上且位于所述P型晶体管区中，其中所述P型半导体层包含一有机半导体材料。

[15] 在本发明的一实施例中，所述制造方法在所述刻蚀阻挡层形成步骤之后还包含一缓冲层形成步骤，将一缓冲层形成在整个所述刻蚀阻挡层上并位于所述N型晶体管区及所述P型晶体管区中。

[16] 在本发明的一实施例中，所述制造方法还包含在所述P型半导体层形成步骤之后的一第二栅极层形成步骤，将一钝化层形成在所述电极金属层上且位于所述N型晶体管区及所述P型晶体管区中，接着将一第二栅极层形成在所述钝化层上且位于所述P型晶体管区中。

发明的有益效果

有益效果

- [17] 如上所述，本发明互补型薄膜晶体管分别在所述N型晶体管区形成N型薄膜晶体管，在所述P型晶体管区形成P型薄膜晶体管，同时通过在所述刻蚀阻挡层上覆盖一整层的所述电极金属层，以确保所述P型半导体层的沟道处表面的平整性，进而改善器件特性。

对附图的简要说明

附图说明

- [18] 图1是一现有的互补型薄膜晶体管反相器的电路图。
- [19] 图2是根据本发明一第一优选实施例的互补型薄膜晶体管的一剖视图。
- [20] 图3是根据本发明一第二优选实施例的互补型薄膜晶体管的一剖视图。
- [21] 图4是本发明所述第一优选实施例的互补型薄膜晶体管的制造方法的一流程图。
- [22] 图5是本发明所述第二优选实施例的互补型薄膜晶体管的制造方法的一流程图。

实施该发明的最佳实施例

本发明的最佳实施方式

- [23] 以下各实施例的说明是参考附加的图式，用以例示本发明可用以实施的特定实施例。再者，本发明所提到的方向用语，例如上、下、顶、底、前、后、左、右、内、外、侧面、周围、中央、水平、横向、垂直、纵向、轴向、径向、最上层或最下层等，仅是参考附加图式的方向。因此，使用的方向用语是用以说明及理解本发明，而非用以限制本发明。
- [24] 请参照图2所示，是根据本发明一第一优选实施例的互补型薄膜晶体管100，其中所述互补型薄膜晶体管100包含一基板2、一N型半导体层31、一P型半导体层32、一第一栅极层41、一绝缘层5、一电极金属层6、一钝化层7、一第二栅极层42及一刻蚀阻挡层8。本发明将于下文详细说明各实施例上述各组件的细部构造、组装关系及其运作原理。
- [25] 续参照图2所示，所述基板2定义有相邻的一N型晶体管区101及一P型晶体管区102。在本实施例中，所述基板2为玻璃基板，但在其他实施例中，也可为塑料基板(PEN)。

- [26] 续参照图2所示，所述N型半导体层31设置在所述基板2上方且位于所述N型晶体管区101中，其中所述N型半导体层31包含一金属氧化物材料。在本实施例中，所述N型半导体层31的金属氧化物材料是选自于铟镓锌氧化物、铟锌氧化物或锌锡氧化物。
- [27] 续参照图2所示，所述P型半导体层32设置在所述基板2上方且位于所述P型晶体管区102中，其中所述P型半导体层32包含一有机半导体材料。在本实施例中，所述P型半导体层32的有机半导体材料是选自于并五苯、三苯基胺、富勒烯、酞菁、茈萘生物或花菁。
- [28] 续参照图2所示，所述第一栅极层41形成在所述基板2上，且所述第一栅极层41形成在所述N型晶体管区101中。在本实施例中，所述第一栅极层41为金属材料，例如铝、锰、铜或钛及其合金。
- [29] 续参照图2所示，所述绝缘层5形成在所述第一栅极层41及所述基板2上且位于所述N型晶体管区101及所述P型晶体管区102中，其中所述N型半导体层31是形成在所述绝缘层5上且对位于所述第一栅极层41，而所述刻蚀阻挡层8是形成在整个所述绝缘层5上。在本实施例中，所述绝缘层5为无机绝缘材料，如氮化硅(SiNx)、氧化硅(SiOx)等，用以绝缘所述第一栅极层41。
- [30] 续参照图2所示，所述电极金属层6形成在所述刻蚀阻挡层8上且位于所述N型晶体管区101及所述P型晶体管区102中，而且所述电极金属层6是是通过在所述刻蚀阻挡层8溅射一整层的电极金属材料，如钼/铝/钼(Mo/Al/Mo)、铜/钛(Cu/Ti)、金(Au)等，再经由曝光、显影、刻蚀、剥离等工序而形成所述电极金属层6。其中，所述电极金属层6还通过所述刻蚀阻挡层8的至少一通孔而与所述N型半导体层31接触，所述P型半导体层32形成在所述电极金属层6上。
- [31] 续参照图2所示，所述钝化层7形成在所述电极金属层6及所述刻蚀阻挡层8上且位于所述N型晶体管区101及所述P型晶体管区102中。在本实施例中，所述钝化层7用以绝缘所述第二栅极层42。
- [32] 续参照图2所示，所述第二栅极层42形成在所述钝化层7上，且所述第二栅极层42形成在所述P型晶体管区102中。
- [33] 依据上述的结构，通过在所述基板2设置所述N型半导体层31及所述P型半导体

层32，使所述互补型薄膜晶体管100分别在所述N型晶体管区101形成N型薄膜晶体管(N type TFT)，及在所述P型晶体管区102形成P型薄膜晶体管(Ptype TFT)，进而能够以有机薄膜晶体管(Organic TFT)作为P型薄膜晶体管的区域结构，也就是使用P型有机半导体材料制备所述P型半导体层32，又以金属氧化物薄膜晶体管(Oxide TFT)作为N型薄膜晶体管的区域结构，也就是使用氧化物材料制备所述N型半导体层31。因此，能够确保所述P型半导体层32的沟道处表面的平整性，进而改善器件特性，例如增大开态电流(I_{on})，减小关态电流(I_{off})及改善 V_{th} 偏移等。

[34] 利用上述的设计，本发明互补型薄膜晶体管100分别在所述N型晶体管区101形成N型薄膜晶体管，在所述P型晶体管区102形成P型薄膜晶体管，同时通过在所述刻蚀阻挡层8上覆盖一整层的所述电极金属层6，以确保所述P型半导体层32的沟道处表面的平整性，进而改善器件特性。

[35] 请参照图3所示，是根据本发明一第二优选实施例的互补型薄膜晶体管100'，相似于本发明第一实施例并大致沿用相同组件名称及图号，其中所述互补型薄膜晶体管100'包含一基板2、一N型半导体层31、一P型半导体层32、一第一栅极层41、一绝缘层5、一电极金属层6、一钝化层7、一第二栅极层42及一刻蚀阻挡层8。但本发明第二实施例的差异特征在于：所述互补型薄膜晶体管100'还包含一缓冲层9，其中所述缓冲层9形成在整个所述刻蚀阻挡层8上并位于所述N型晶体管区101及所述P型晶体管区102中，其中所述缓冲层9为有机材料。

[36] 利用上述的设计，本发明互补型薄膜晶体管100'能够确保所述P型半导体层32的沟道处表面的平整性，进而改善器件特性。另外，当无机绝缘材料的所述刻蚀阻挡层8及有机半导体材料的所述P型半导体层32两者不能匹配时，通过采用有机材料的所述缓冲层9形成在整个所述刻蚀阻挡层8上，能够克服有机材料的不稳定及容易受到环境影响的问题，以优化原有的所述互补型薄膜晶体管的结构。

[37] 请参照图4并配合图2所示，是依照本发明所述第一优选实施例的互补型薄膜晶体管的制造方法的流程图，其中所述互补型薄膜晶体管的制造方法包含一第一栅极层形成步骤S201、一绝缘层形成步骤S202、一N型半导体层形成步骤S203、

一刻蚀阻挡层形成步骤S204、一电极金属层形成步骤S205、一P型半导体层形成步骤S206及一第二栅极层形成步骤S207。

- [38] 续参照图4并配合图2所示，所述第一栅极层形成步骤S201是在一基板2上定义相邻的一N型晶体管区101及一P型晶体管区102，并将一第一栅极层41形成在所述基板2上，并位于所述N型晶体管区101中。
- [39] 续参照图4并配合图2所示，所述绝缘层形成步骤S202是将一绝缘层5形成在所述第一栅极层41及所述基板2上，且位于所述N型晶体管区101中。
- [40] 续参照图4并配合图2所示，所述N型半导体层形成步骤S203是将一N型半导体层31形成在绝缘层5上且位于所述N型晶体管区101中，其中所述N型半导体层31包含一金属氧化物材料。
- [41] 续参照图4并配合图2所示，所述刻蚀阻挡层形成步骤S204是将一刻蚀阻挡层8形成在所述N型半导体层31及所述绝缘层5上并位于所述N型晶体管区101及所述P型晶体管区102中。
- [42] 续参照图4并配合图2所示，所述电极金属层形成步骤S205是将一电极金属层6形成在所述N型半导体层31及所述刻蚀阻挡层8上，且位于所述N型晶体管区101及所述P型晶体管区102中。
- [43] 续参照图4并配合图2所示，所述P型半导体层形成步骤S206是将一P型半导体层32形成在所述电极金属层6上且位于所述P型晶体管区102中，其中所述P型半导体层32包含一有机半导体材料。
- [44] 续参照图4并配合图2所示，所述第二栅极层形成步骤S207是将一钝化层7形成在所述电极金属层6上且位于所述N型晶体管区101及所述P型晶体管区102中，接着将一第二栅极层42形成在所述钝化层7上且位于所述P型晶体管区102中。
- [45] 利用上述的设计，本发明互补型薄膜晶体管100分别在所述N型晶体管区101形成N型薄膜晶体管，在所述P型晶体管区102形成P型薄膜晶体管，同时通过在所述刻蚀阻挡层8上覆盖一整层的所述电极金属层6，以确保所述P型半导体层32的沟道处表面的平整性，进而改善器件特性。
- [46] 请参照图5并配合图3所示，是依照本发明所述第二优选实施例的互补型薄膜晶体管的制造方法的流程图，所述互补型薄膜晶体管的制造方法包含一第一栅极

层形成步骤S201、一绝缘层形成步骤S202、一N型半导体层形成步骤S203、一刻蚀阻挡层形成步骤S204、一缓冲层形成步骤S208、一电极金属层形成步骤S205、一P型半导体层形成步骤S206及一第二栅极层形成步骤S207。

[47] 续参照图5并配合图3所示，所述第一栅极层形成步骤S201是在一基板2上定义相邻的一N型晶体管区101及一P型晶体管区102，并将一第一栅极层41形成在所述基板2上，并位于所述N型晶体管区101中。

[48] 续参照图4并配合图2所示，所述绝缘层形成步骤S202是将一绝缘层5形成在所述第一栅极层41及所述基板2上，且位于所述N型晶体管区101中。

[49] 续参照图5并配合图3所示，所述N型半导体层形成步骤S203是将一N型半导体层31形成在绝缘层5上且位于所述N型晶体管区101中，其中所述N型半导体层31包含一金属氧化物材料。

[50] 续参照图5并配合图3所示，所述刻蚀阻挡层形成步骤S204是将一刻蚀阻挡层8形成在所述N型半导体层31及所述绝缘层5上并位于所述N型晶体管区101及所述P型晶体管区102中。

[51] 续参照图5并配合图3所示，所述缓冲层形成步骤S208是将一缓冲层9形成在整个所述刻蚀阻挡层8上并位于所述N型晶体管区101及所述P型晶体管区102中。

[52] 续参照图5并配合图3所示，所述电极金属层形成步骤S205是将一电极金属层6形成在所述N型半导体层31及所述刻蚀阻挡层8上，且位于所述N型晶体管区101及所述P型晶体管区102中。

[53] 续参照图5并配合图3所示，所述P型半导体层形成步骤S206是将一P型半导体层32形成在所述电极金属层6上且位于所述P型晶体管区102中，其中所述P型半导体层32包含一有机半导体材料。

[54] 续参照图5并配合图3所示，所述第二栅极层形成步骤S207是将一钝化层7形成在所述电极金属层6上且位于所述N型晶体管区101及所述P型晶体管区102中，接着将一第二栅极层42形成在所述钝化层7上且位于所述P型晶体管区102中。

[55] 利用上述的设计，本发明互补型薄膜晶体管100'能够确保所述P型半导体层32的沟道处表面的平整性，进而改善器件特性。另外，当无机绝缘材料的所述刻蚀阻挡层8及有机半导体材料的所述P型半导体层32两者不能匹配时，通过采用

有机材料的所述缓冲层9形成在整个所述刻蚀阻挡层8上，能够克服有机材料的不稳定及容易受到环境影响的问题，以优化原有的所述互补型薄膜晶体管的结构。

[56] 本发明已由上述相关实施例加以描述，然而上述实施例仅为实施本发明的范例。必需指出的是，已公开的实施例并未限制本发明的范围。相反地，包含于权利要求书的精神及范围的修改及均等设置均包括于本发明的范围内。

权利要求书

- [权利要求 1] 一种互补型薄膜晶体管，其中：所述互补型薄膜晶体管包含：
一基板，定义有相邻的一N型晶体管区及一P型晶体管区；
一N型半导体层，设置在所述基板上方且位于所述N型晶体管区中，其中所述N型半导体层包含一金属氧化物材料，且所述N型半导体层的金属氧化物材料选自于铟镓锌氧化物、铟锌氧化物或锌锡氧化物；
一P型半导体层，设置在所述基板上方且位于所述P型晶体管区中，其中所述P型半导体层包含一有机半导体材料；及
一刻蚀阻挡层，形成在所述N型半导体层上并位于所述N型晶体管区及所述P型晶体管区中，且所述P型半导体层形成在所述刻蚀阻挡层上，且所述P型半导体层的有机半导体材料选自于并五苯、三苯基胺、富勒烯、酞菁、茈萜生物或花菁。
- [权利要求 2] 如权利要求1所述的互补型薄膜晶体管，其中：所述互补型薄膜晶体管还包含一第一栅极层及一绝缘层，其中所述第一栅极层形成在所述基板上且位于所述N型晶体管区，所述绝缘层形成在所述第一栅极层及所述基板上且位于所述N型晶体管区及所述P型晶体管区中，其中所述N型半导体层及所述刻蚀阻挡层形成在所述绝缘层上。
- [权利要求 3] 如权利要求2所述的互补型薄膜晶体管，其中：所述互补型薄膜晶体管还包含一电极金属层，形成在位于所述N型晶体管区及所述P型晶体管区中，其中所述电极金属层形成在所述N型半导体层上，所述P型半导体层形成在所述电极金属层上。
- [权利要求 4] 如权利要求2所述的互补型薄膜晶体管，其中：所述互补型薄膜晶体管还包含：一钝化层，形成在所述电极金属层上且位于所述N型晶体管区及所述P型晶体管区中；及一第二栅极层，形成在所述钝化层上且位于所述P型晶体管区中。
- [权利要求 5] 如权利要求1所述的互补型薄膜晶体管，其中：所述互补型薄膜晶

体管还包含一缓冲层，形成在整个所述刻蚀阻挡层上并位于所述N型晶体管区及所述P型晶体管区中。

[权利要求 6] 如权利要求5所述的互补型薄膜晶体管，其中：所述互补型薄膜晶体管还包含一电极金属层，形成在位于所述N型晶体管区及所述P型晶体管区中，其中所述电极金属层形成在所述N型半导体层上，所述P型半导体层形成在所述电极金属层上。

[权利要求 7] 如权利要求5所述的互补型薄膜晶体管，其中：所述互补型薄膜晶体管还包含：一钝化层，形成在所述电极金属层上且位于所述N型晶体管区及所述P型晶体管区中；及一第二栅极层，形成在所述钝化层上且位于所述P型晶体管区中。

[权利要求 8] 一种互补型薄膜晶体管，其中：所述互补型薄膜晶体管包含：
一基板，定义有相邻的一N型晶体管区及一P型晶体管区；
一N型半导体层，设置在所述基板上方且位于所述N型晶体管区中，其中所述N型半导体层包含一金属氧化物材料；
一P型半导体层，设置在所述基板上方且位于所述P型晶体管区中，其中所述P型半导体层包含一有机半导体材料；及
一刻蚀阻挡层，形成在所述N型半导体层上并位于所述N型晶体管区及所述P型晶体管区中，且所述P型半导体层形成在所述刻蚀阻挡层上。

[权利要求 9] 如权利要求8所述的互补型薄膜晶体管，其中：所述互补型薄膜晶体管还包含一第一栅极层及一绝缘层，其中所述第一栅极层形成在所述基板上且位于所述N型晶体管区，所述绝缘层形成在所述第一栅极层及所述基板上且位于所述N型晶体管区及所述P型晶体管区中，其中所述N型半导体层及所述刻蚀阻挡层形成在所述绝缘层上。

[权利要求 10] 如权利要求9所述的互补型薄膜晶体管，其中：所述互补型薄膜晶体管还包含一电极金属层，形成在位于所述N型晶体管区及所述P型晶体管区中，其中所述电极金属层形成在所述N型半导体层上，

所述P型半导体层形成在所述电极金属层上。

- [权利要求 11] 如权利要求9所述的互补型薄膜晶体管，其中：所述互补型薄膜晶体管还包含：一钝化层，形成在所述电极金属层上且位于所述N型晶体管区及所述P型晶体管区中；及一第二栅极层，形成在所述钝化层上且位于所述P型晶体管区中。
- [权利要求 12] 如权利要求8所述的互补型薄膜晶体管，其中：所述互补型薄膜晶体管还包含一缓冲层，形成在整个所述刻蚀阻挡层上并位于所述N型晶体管区及所述P型晶体管区中。
- [权利要求 13] 如权利要求12所述的互补型薄膜晶体管，其中：所述互补型薄膜晶体管还包含一电极金属层，形成在位于所述N型晶体管区及所述P型晶体管区中，其中所述电极金属层形成在所述N型半导体层上，所述P型半导体层形成在所述电极金属层上。
- [权利要求 14] 如权利要求12所述的互补型薄膜晶体管，其中：所述互补型薄膜晶体管还包含：一钝化层，形成在所述电极金属层上且位于所述N型晶体管区及所述P型晶体管区中；及一第二栅极层，形成在所述钝化层上且位于所述P型晶体管区中。
- [权利要求 15] 如权利要求8所述的互补型薄膜晶体管，其中：所述N型半导体层的金属氧化物材料选自于铟镓锌氧化物、铟锌氧化物或锌锡氧化物。
- [权利要求 16] 如权利要求8所述的互补型薄膜晶体管，其中：所述P型半导体层的有机半导体材料选自于并五苯、三苯基胺、富勒烯、酞菁、苝衍生物或花菁。
- [权利要求 17] 一种互补型薄膜晶体管的制造方法，其中：所述制造方法包含步骤：
一第一栅极层形成步骤，在一基板上定义相邻的一N型晶体管区及一P型晶体管区，并将一第一栅极层形成在所述基板上并位于所述N型晶体管区中；
一绝缘层形成步骤，将一绝缘层形成在所述第一栅极层及所述基

板上且位于所述N型晶体管区及所述P型晶体管区中；

—N型半导体层形成步骤，将一N型半导体层形成在绝缘层上且位于所述N型晶体管区中，其中所述N型半导体层包含一金属氧化物材料；

—刻蚀阻挡层形成步骤，将一刻蚀阻挡层形成在所述N型半导体层及所述绝缘层上并位于所述N型晶体管区及所述P型晶体管区中；

—电极金属层形成步骤，将一电极金属层形成在所述N型半导体层上且位于所述N型晶体管区及所述P型晶体管区中；及

—P型半导体层形成步骤，将一P型半导体层形成在所述电极金属层上且位于所述P型晶体管区中，其中所述P型半导体层包含一有机半导体材料。

[权利要求 18] 如权利要求17所述的制造方法，其中：所述制造方法在所述刻蚀阻挡层形成步骤之后还包含一缓冲层形成步骤，将一缓冲层形成在整个所述刻蚀阻挡层上并位于所述N型晶体管区及所述P型晶体管区中。

[权利要求 19] 如权利要求17所述的制造方法，其中：所述制造方法还包含在所述P型半导体层形成步骤之后的一第二栅极层形成步骤，将一钝化层形成在所述电极金属层上且位于所述N型晶体管区及所述P型晶体管区中，接着将一第二栅极层形成在所述钝化层上且位于所述P型晶体管区中。

说明书附图

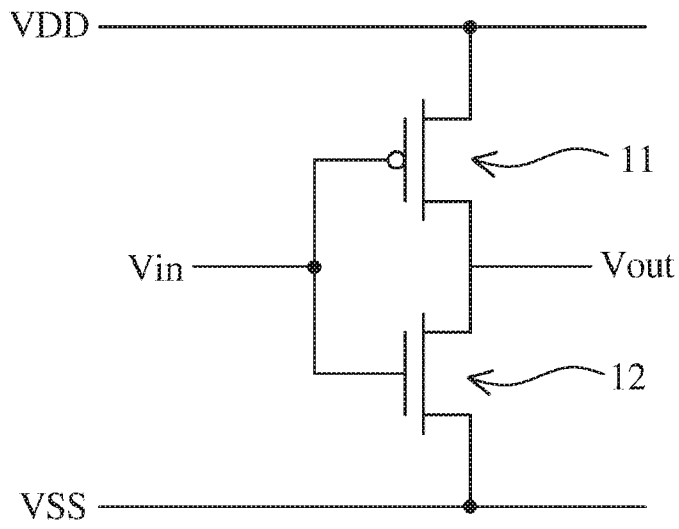


图 1

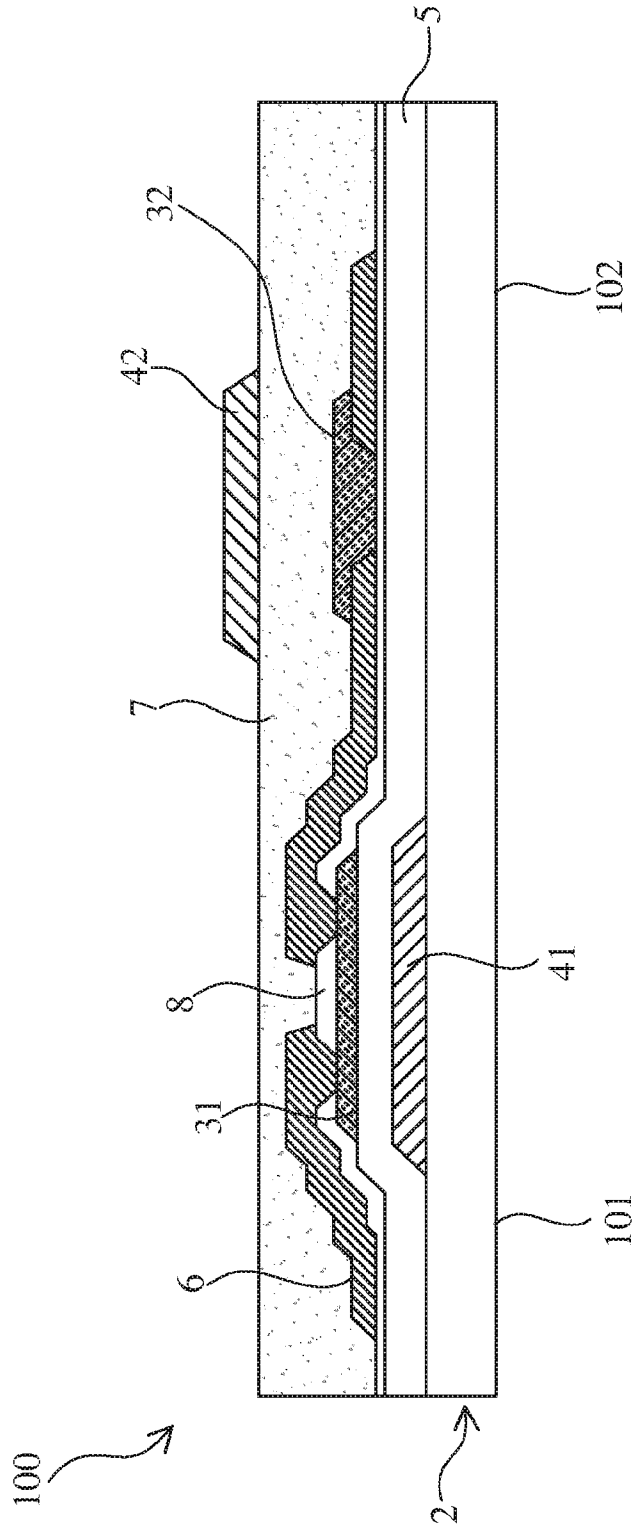


图 2

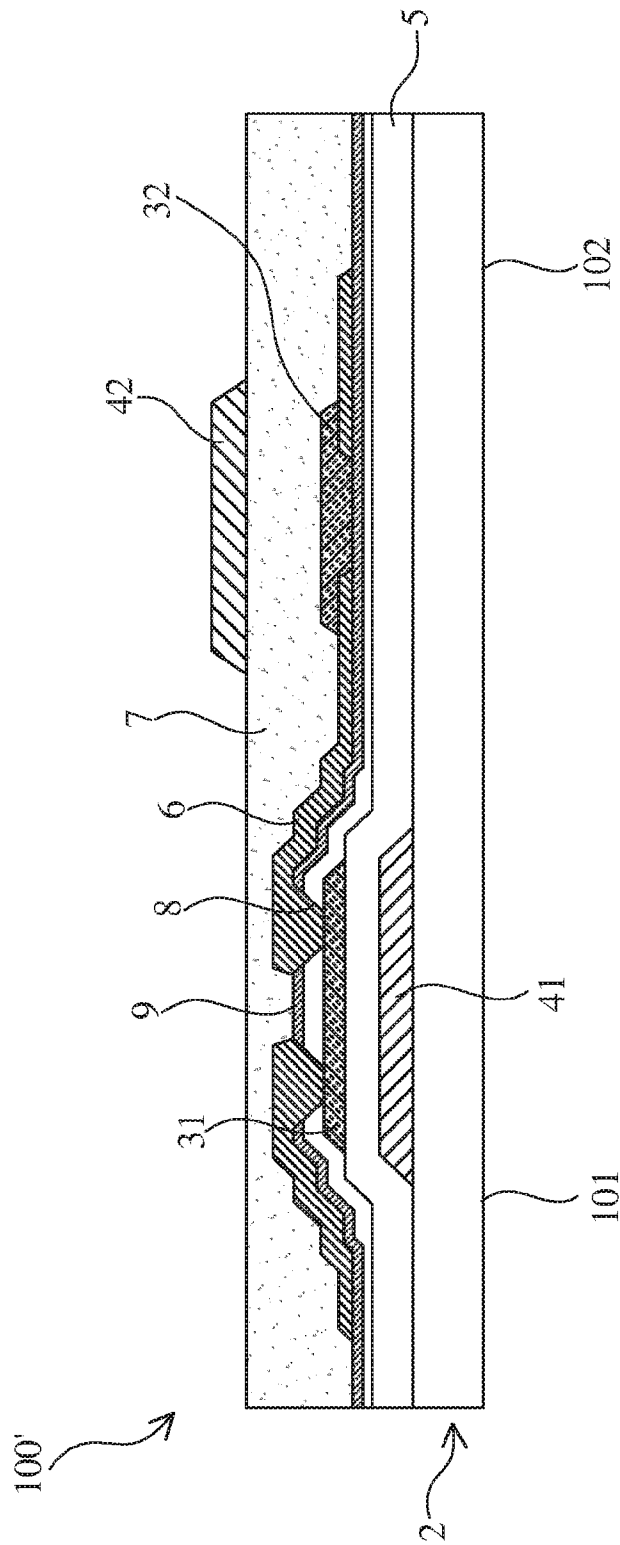


图 3

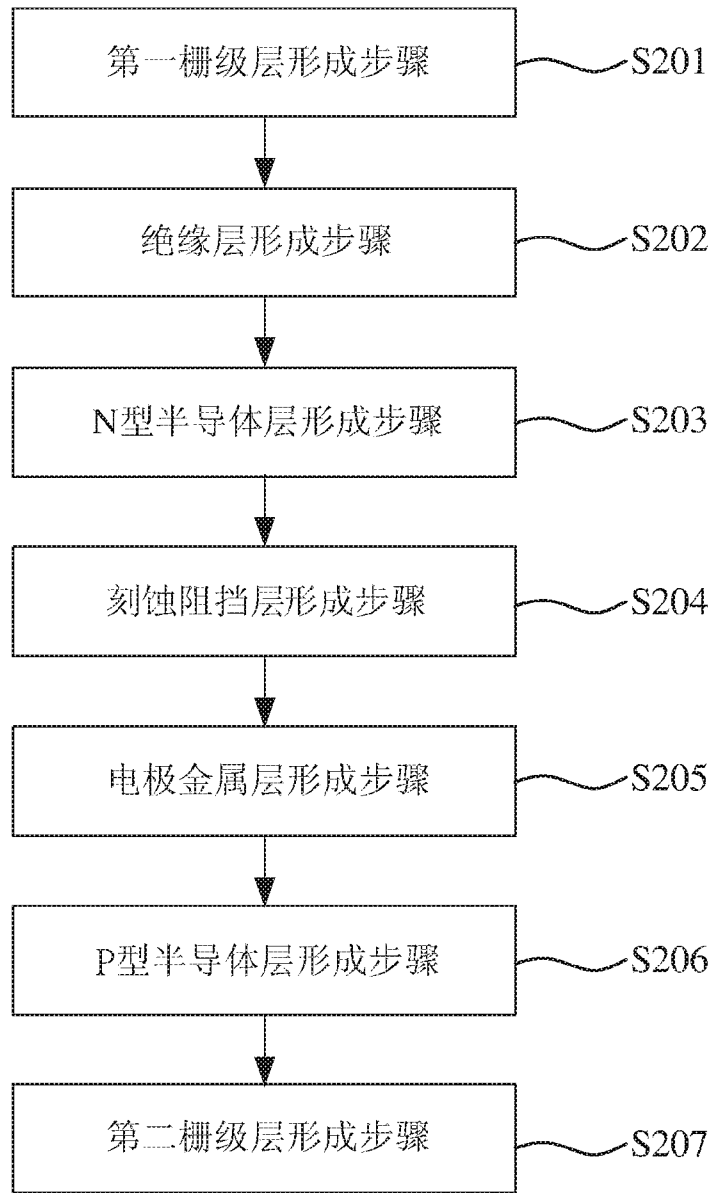


图 4

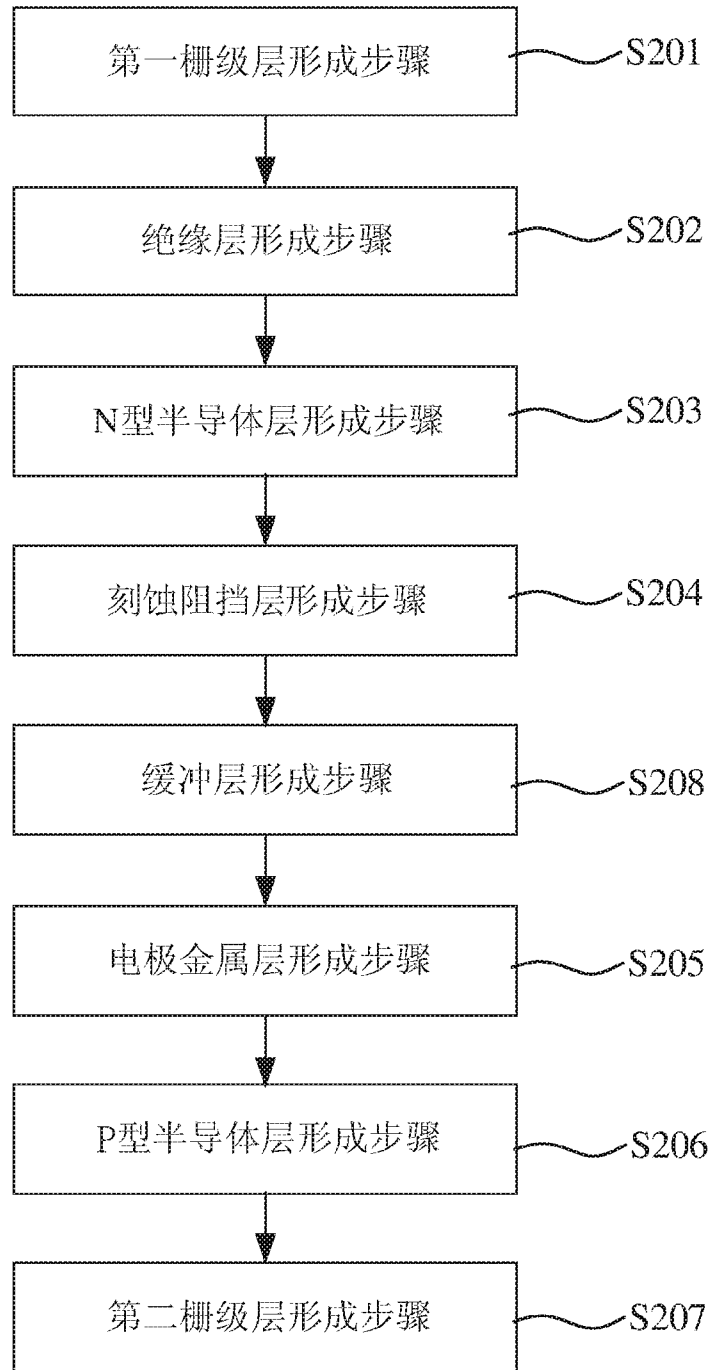


图 5

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2016/078753

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/092 (2006.01) i ; H01L 21/8238 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC: TFT, barrier layer, complementary, P w type, N w type, organic, inorganic, polymer+, thin w film w transistor, semiconductor, barrier, stop+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 1312958 A (THIN FILM ELECTRONICS ASA), 12 September 2001 (12.09.2001), claims 1-7, and description, page 6, lines 6-23 and page 9, line 26 to page 10, line 28, and figures 1 and 4a-4r	1-19
A	US 5625199 A (LUCENT TECHNOLOGIES INC.), 29 April 1997 (29.04.1997), the whole document	1-19
A	CN 102222700 A (AU OPTRONICS CORP.), 19 October 2011 (19.10.2011), the whole document	1-19
A	CN 103579115A (BOE TECHNOLOGY GROUP CO., LTD.), 12 February 2014 (12.02.2014), the whole document	1-19
A	CN 1237258 A (SEIKO EPSON CORPORATION), 01 December 1999 (01.12.1999), the whole document	1-19

Further documents are listed in the continuation of Box C.

See patent family annex.

<p>* Special categories of cited documents:</p> <p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p>	<p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p>
---	---

Date of the actual completion of the international search
16 June 2016 (16.06.2016)

Date of mailing of the international search report
14 July 2016 (14.07.2016)

Name and mailing address of the ISA/CN:
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No.: (86-10) 62019451

Authorized officer
JJ, Maoyuan
Telephone No.: (86-10) **61648083**

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2016/078753

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 1312958 A	12 September 2001	JP 3597468 B2	08 December 2004
		AU 751935 B2	29 August 2002
		JP 2002518844 A	25 June 2002
		CA 2334862 C	13 June 2006
		KR 100393324 B1	31 July 2003
		WO 9966540 A3	10 February 2000
		WO 9966540 A2	23 December 1999
		CA 2334862 A1	23 December 1999
		EP 1093663 A2	25 April 2001
		US 6528816 B1	04 March 2003
		WO 9966540 A9	04 May 2000
		AU 4295999 A	05 January 2000
		NO 993037 A	20 December 1999
		NO 321391 B1	08 May 2006
		US 5625199 A	29 April 1997
EP 0785578 A3	22 April 1998		
EP 0785578 A2	23 July 1997		
CN 102222700 A	19 October 2011	JP H09199732 A	31 July 1997
		US 8513668 B2	20 August 2013
		TW 1422039 B	01 January 2014
		TW 201246549 A	16 November 2012
		US 2012286279 A1	15 November 2012
CN 103579115 A	12 February 2014	CN 102222700 B	09 January 2013
		CN 103579115 B	25 November 2015
		US 2016035753 A1	04 February 2016
CN 1237258 A	01 December 1999	WO 2015067054 A1	14 May 2015
		TW 388853 B	01 May 2000
		JP 3541625 B2	14 July 2004
		CN 1169099 C	29 September 2004
		EP 0932137 A4	21 August 2002
		KR 20000068382 A	25 November 2000
		EP 1505649 A3	10 August 2005
		US 6545424 B2	08 April 2003
		DE 69829353 T2	04 August 2005
		EP 1505649 A2	09 February 2005
		EP 0932137 B1	16 March 2005
		US 2001015626 A1	23 August 2001
		US 6194837 B1	27 February 2001
		WO 9901857 A1	14 January 1999
		KR 100572610 B1	24 April 2006
JP H1124604 A	29 January 1999		
EP 0932137 A1	28 July 1999		
KR 20050084467 A	26 August 2005		
KR 100526930 B1	09 November 2005		
DE 69829353 D1	21 April 2005		

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/078753

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	1312958	A	2001年 9月 12日	JP	3597468	B2	2004年 12月 8日
				AU	751935	B2	2002年 8月 29日
				JP	2002518844	A	2002年 6月 25日
				CA	2334862	C	2006年 6月 13日
				KR	100393324	B1	2003年 7月 31日
				WO	9966540	A3	2000年 2月 10日
				WO	9966540	A2	1999年 12月 23日
				CA	2334862	A1	1999年 12月 23日
				EP	1093663	A2	2001年 4月 25日
				US	6528816	B1	2003年 3月 4日
				WO	9966540	A9	2000年 5月 4日
				AU	4295999	A	2000年 1月 5日
				NO	993037	A	1999年 12月 20日
				NO	321391	B1	2006年 5月 8日
				US	5625199	A	1997年 4月 29日
EP	0785578	A3	1998年 4月 22日				
EP	0785578	A2	1997年 7月 23日				
JP	H09199732	A	1997年 7月 31日				
CN	102222700	A	2011年 10月 19日	US	8513668	B2	2013年 8月 20日
				TW	1422039	B	2014年 1月 1日
				TW	201246549	A	2012年 11月 16日
				US	2012286279	A1	2012年 11月 15日
				CN	102222700	B	2013年 1月 9日
CN	103579115	A	2014年 2月 12日	CN	103579115	B	2015年 11月 25日
				US	2016035753	A1	2016年 2月 4日
				WO	2015067054	A1	2015年 5月 14日
CN	1237258	A	1999年 12月 1日	TW	388853	B	2000年 5月 1日
				JP	3541625	B2	2004年 7月 14日
				CN	1169099	C	2004年 9月 29日
				EP	0932137	A4	2002年 8月 21日
				KR	20000068382	A	2000年 11月 25日
				EP	1505649	A3	2005年 8月 10日
				US	6545424	B2	2003年 4月 8日
				DE	69829353	T2	2005年 8月 4日
				EP	1505649	A2	2005年 2月 9日
				EP	0932137	B1	2005年 3月 16日
				US	2001015626	A1	2001年 8月 23日
				US	6194837	B1	2001年 2月 27日
				WO	9901857	A1	1999年 1月 14日
				KR	100572610	B1	2006年 4月 24日
				JP	H1124604	A	1999年 1月 29日
				EP	0932137	A1	1999年 7月 28日
				KR	20050084467	A	2005年 8月 26日
				KR	100526930	B1	2005年 11月 9日
				DE	69829353	D1	2005年 4月 21日