

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6882007号  
(P6882007)

(45) 発行日 令和3年6月2日(2021.6.2)

(24) 登録日 令和3年5月10日(2021.5.10)

(51) Int.Cl. F I  
**HO4N 19/85 (2014.01)** HO4N 19/85

請求項の数 5 (全 23 頁)

<p>(21) 出願番号 特願2017-29227 (P2017-29227)                  (22) 出願日 平成29年2月20日(2017.2.20)                  (65) 公開番号 特開2018-137540 (P2018-137540A)                  (43) 公開日 平成30年8月30日(2018.8.30)                  審査請求日 令和2年2月7日(2020.2.7)</p>	<p>(73) 特許権者 000001007                  キヤノン株式会社                  東京都大田区下丸子3丁目30番2号                  (74) 代理人 110003281                  特許業務法人大塚国際特許事務所                  (72) 発明者 江幡 裕也                  東京都大田区下丸子3丁目30番2号 キ                  ヤノン株式会社内                    審査官 坂東 大五郎                    (56) 参考文献 特表2016-537873(JP, A                  )                  国際公開第2009/063554(W                  O, A1)</p>
--	---

最終頁に続く

(54) 【発明の名称】 画像処理装置及びその制御方法及びプログラム

(57) 【特許請求の範囲】

【請求項1】

画像データを符号化する画像処理装置であって、  
 符号化対象の画像データを、複数の分割画像データに分割する分割手段と、  
 連続する所定数の画素データを単位として符号化する符号化手段と、  
 前記符号化手段を制御し、前記分割手段で得られた分割画像データそれぞれの符号化を  
 行わせる制御手段とを有し、

前記制御手段は、

前記符号化手段による符号化対象の分割画像データのサイズが前記単位の整数倍で  
 あるか否かを判定する判定手段と、

該判定手段が、前記符号化対象の分割画像データのサイズが前記単位の整数倍では  
 ないと判定した場合、前記単位の整数倍とするための不足する画素を追加する追加手段と  
 を有し、

前記追加手段は、

前記分割画像データの境界から所定の距離までの領域に対して所定の解析を行い、当  
 該領域が低周波成分を表す領域であるか否かを判定する解析手段を有し、

前記解析手段により前記領域が低周波成分を表しているとの解析結果を得た場合、前  
 記境界の内側に位置する画素のコピーを追加する画素として生成し、

前記解析手段により前記領域が低周波成分を表していないとの解析結果を得た場合、  
 所定の乱数で生成した画素を、追加する画素として生成する

ことを特徴とする画像処理装置。

【請求項 2】

前記分割手段は、前記符号化対象の画像データの中央位置から両端に向かう方向に、前記単位の整数倍のサイズを有する分割画像を決定していくことを特徴とする請求項 1 に記載の画像処理装置。

【請求項 3】

前記分割手段は、前記符号化対象の画像データの一方の端部から他方の端部に向かう方向に、前記単位の整数倍のサイズを有する分割画像を決定していくことを特徴とする請求項 1 に記載の画像処理装置。

【請求項 4】

画像データを符号化する画像処理装置の制御方法であって、  
符号化対象の画像データを、複数の分割画像データに分割する分割工程と、  
連続する所定数の画素データを単位として符号化する符号化工程と、  
前記符号化工程を制御し、前記分割工程で得られた分割画像データそれぞれの符号化を行わせる制御工程とを有し、

前記制御工程は、

前記符号化工程による符号化対象の分割画像データのサイズが前記単位の整数倍であるか否かを判定する判定工程と、

該判定工程で、前記符号化対象の分割画像データのサイズが前記単位の整数倍ではないと判定した場合、前記単位の整数倍とするための不足する画素を追加する追加工程とを有し、

前記追加工程は、

前記分割画像データの境界から所定の距離までの領域に対して所定の解析を行い、当該領域が低周波成分を表す領域であるか否かを判定する解析工程を有し、

前記解析工程により前記領域が低周波成分を表しているとの解析結果を得た場合、前記境界の内側に位置する画素のコピーを追加する画素として生成し、

前記解析工程により前記領域が低周波成分を表していないとの解析結果を得た場合、所定の乱数で生成した画素を、追加する画素として生成する

ことを特徴とする画像処理装置の制御方法。

【請求項 5】

コンピュータが読み込み実行することで、前記コンピュータに請求項 4 に記載の方法の各工程を実行させるためのプログラム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、画像データの符号化技術に関するものである。

【背景技術】

【0002】

近年、デジタルカメラ等の画像処理装置で扱う画像の多画素化に伴って、処理すべき画像のデータ量も増加している。1つの画像に対し画像処理回路が単純なフィルタ処理を行う場合であっても、その回路には処理対象の画像の水平1ライン分の画素を保持するラインメモリが必要になり、回路規模が増大してしまう。そのため、ラインメモリを節約するために、処理すべき画像を分割して処理している。また、データ量の増大は、メモリ帯域を圧迫して、動画のフレームレートや静止画の連写枚数を下げることになる。そこで、分割処理した画像を一時的にメモリに保持する場合、分割画像データに対して圧縮する技術が特許文献1、特許文献2に提案されている。特許文献1では、分割画像を複数のサブブロックラインに分割して、サブブロックライン毎に圧縮し、元画像サイズと圧縮率に基づいてメモリの書き込みアドレスを決定することが提案されている。特許文献2では、画像データの分割する位置をランダムにしてライン毎に処理し、圧縮する画素単位に合わせるために、分割画像の端にダミー領域を付加することが提案されている。

10

20

30

40

50

## 【先行技術文献】

## 【特許文献】

【0003】

【特許文献1】特許第5597175号公報

【特許文献2】特開2015-220543号公報

## 【発明の概要】

## 【発明が解決しようとする課題】

【0004】

しかしながら、特許文献1に開示されている技術では、サブブロックライン毎に圧縮するため、分割画像の水平サイズがサブブロックラインの整数倍ではない場合、サブブロックとしての不足分の画素を付加する必要がある。つまり、本来処理する必要のない画素までを処理して圧縮することとなり、処理性能と圧縮効率低下の要因となる。このため、係る問題に対して対策が望まれていた。また、特許文献2に開示されている技術では、ダミー領域を付加するため、圧縮効率低下の要因となるため、それに対する対策が望まれていた。

10

【0005】

本発明は上記の問題点に鑑み、処理性能と圧縮符号化効率の低下を抑制する技術を提供しようとするものである。

## 【課題を解決するための手段】

【0006】

20

この課題を解決するため、例えば本発明の画像処理装置は以下の構成を備える。すなわち、

画像データを符号化する画像処理装置であって、

符号化対象の画像データを、複数の分割画像データに分割する分割手段と、

連続する所定数の画素データを単位として符号化する符号化手段と、

前記符号化手段を制御し、前記分割手段で得られた分割画像データそれぞれの符号化を行わせる制御手段とを有し、

前記制御手段は、

前記符号化手段による符号化対象の分割画像データのサイズが前記単位の整数倍であるか否かを判定する判定手段と、

30

該判定手段が、前記符号化対象の分割画像データのサイズが前記単位の整数倍ではないと判定した場合、前記単位の整数倍とするための不足する画素を追加する追加手段とを有し、

前記追加手段は、

前記分割画像データの境界から所定の距離までの領域に対して所定の解析を行い、当該領域が低周波成分を表す領域であるか否かを判定する解析手段を有し、

前記解析手段により前記領域が低周波成分を表しているとの解析結果を得た場合、前記境界の内側に位置する画素のコピーを追加する画素として生成し、

前記解析手段により前記領域が低周波成分を表していないとの解析結果を得た場合、所定の乱数で生成した画素を、追加する画素として生成することを特徴とする。

40

## 【発明の効果】

【0007】

本発明によれば、画像データの符号化に係る処理性能と圧縮効率の低下を抑制できる。

## 【図面の簡単な説明】

【0008】

【図1】第1の実施形態における撮像装置のブロック図。

【図2】第1の実施形態における画像処理部のブロック図。

【図3】第1の実施形態における画素追加を示す図。

【図4】第1の実施形態における画像分割の例を示す図。

【図5】第1の実施形態における分割画像サイズの決定処理を示すフローチャート。

50

- 【図6】第1の実施形態における追加画素決定処理を示すフローチャート。  
 【図7】第2の実施形態における画像分割の例を示す図。  
 【図8】第2の実施形態における分割画像サイズの決定処理を示すフローチャート。  
 【図9】第3の実施形態における撮像装置のブロック図。  
 【図10】第3の実施形態における画像処理部のブロック図。  
 【図11】第3の実施形態における画像分割の例を示す図。  
 【図12】第3の実施形態における追加画素決定処理を示すフローチャート。  
 【図13】第4の実施形態における撮像装置のブロック図。  
 【図14】第4の実施形態における画像処理部のブロック図。  
 【図15】第4の実施形態における画像分割の例を示す図。  
 【図16】第4の実施形態における圧縮単位決定処理を示すフローチャート。  
 【図17】第4の実施形態におけるR D D M A Cのブロック図。  
 【図18】第4の実施形態における伸長単位決定処理を示すフローチャート。  
 【図19】第5の実施形態における画像処理部のブロック図。  
 【図20】第5の実施形態における画像分割の例を示す図。  
 【図21】第5の実施形態における圧縮単位決定処理を示すフローチャート。  
 【図22】第5の実施形態における伸長単位決定処理を示すフローチャート。  
 【発明を実施するための形態】

【0009】

以下、添付図面に従って本発明に係る実施形態を詳細に説明する。なお以下では、本実施形態における画像処理装置を撮像装置の一部として実装されるものとして説明する。また撮像装置がデジタルカメラとして説明するが、デジタルビデオカメラ、スマートフォン、カメラ付き携帯電話、車載カメラ等の撮像装置を採用することも可能である。

【0010】

[第1の実施形態]

図1は第1の実施形態に係るデジタルカメラの構成の一例を示すブロック図である。デジタルカメラは、画像処理部100、圧縮部101、データ転送部102、データバス103、制御バス104、メモリ制御部105、メモリ106、不揮発性メモリ制御部107、不揮発性メモリ108、CPU109を有する。なお、図示していないが、デジタルカメラは、受光した被写体像を電気信号に変換して画像データを作成するCCDやCMOSセンサ等の撮像素子、撮像素子からのアナログ信号をデジタル信号に変換するAD変換器、画像データを例えばJPEGやMPEG形式などに圧縮または圧縮されたデータを伸張する圧縮伸張部、さらには、ユーザが操作する操作部なども有する。

【0011】

画像処理部100は、データ転送部102と接続され、不図示の撮像素子による撮像して得られた画像データをデータ転送部102を介して入力し、画像処理して、その処理結果をデータ転送部102あるいは圧縮部101へ出力する。この画像処理部100は、図2に示すように、画像処理コア部200と画素追加部201から構成される。画像処理コア部200は、画素補正、黒レベル補正、シェーディング補正、傷補正、倍率色収差補正、ガンマ補正、輝度・色生成処理、幾何変形、ノイズリダクション、画像のリサイズ(拡張)などの複数の処理を実行し、画像データに対して適切な画像処理を施すブロックである。画素追加部201は、画像処理コア部200で処理した画像データあるいはデータ転送部102から転送された画像データに対して、コピー画素あるいはランダムな値(乱数)の画素を、CPU109より設定された画素数分、追加するブロックである。

【0012】

画素追加の例を、図3(A)、(B)を用いて説明する。図3(A)、(B)は、画像データの1水平ラインを示しており、斜線部が追加される画素を意味している。図3(A)は、Bayer配列の画像データ、図3(B)はYUV422フォーマットの画像データである。Bayer配列の場合、境界位置に線対称に2画素単位でコピーを行われる。YUV422フォーマットの場合、境界位置に線対称に、Y画素は端からコピーし、UV

10

20

30

40

50

画素は2画素単位でコピーする。なお、図3(A)、(B)で示した画素追加は一例であり、端以外からコピーしても良いし、コピーするのではなく、ランダムな値を画素として追加することも可能とする。

#### 【0013】

圧縮部101は、画像処理部100で処理した画像データを符号化対象として入力し、水平方向に連続する予め設定された所定数の画素(実施形態では32画素とする)といったサブブロックの単位で、差分パルス符号変調(DPCM)方式で圧縮符号化する。なお、符号化単位であるサブブロックの画素数は、32画素に限らず、64画素単位であっても良く、そのサイズ(画素数)は特に問わない。また、符号化方式は別の方式で行っても構わない。

10

#### 【0014】

データ転送部102は、データ転送を行う複数のDirect Memory Accessコントローラ(DMAC)を有し、その中にはメモリ106への書き込み用のWRDMACと、読出用のRDDMACが含まれる。画像データは、WRDMACによってバス103に出力し、メモリ制御部105を介してメモリ106に一時記憶される。メモリ106に一時記憶された画像データは、RDDMACによってメモリ106からバス103に出力され、画像処理部100にデータを出力される。バス103は、データバスであり、バス104は制御バスである。

#### 【0015】

メモリ制御部105は、CPU109或いはデータ転送部102からの指示に応じて、メモリ106にデータを書き込んだり、メモリ106からデータを読み出したりする。メモリ106は、所定枚数の静止画像や所定時間の動画像、音声等のデータやCPU109の動作用の定数、プログラム等を格納するのに十分な記憶容量を備える記憶装置であり、DRAMなどから構成される。

20

#### 【0016】

不揮発性メモリ制御部107は、CPU109からの指示に応じて、不揮発性メモリ108にデータを書き込んだり、不揮発性メモリ108からデータを読み出したりする。不揮発性メモリ108は、電氣的に消去・記録可能なメモリであり、例えばEEPROM等が用いられる。不揮発性メモリ108には、CPU109の動作用の定数、プログラム等が記憶される。

30

#### 【0017】

CPU109は、デジタルカメラの動作制御を司るマイクロコンピュータなどで構成され、デジタルカメラを構成する各機能ブロックに対して様々な指示を行ったり、各種の制御処理を実行する。例えば、CPU109は、バス104を介して接続された画像処理部100、データ転送部102、メモリ制御部105、不揮発性メモリ制御部107を制御する。CPU109は、前述した不揮発性メモリ108に記録されたプログラムを実行することで、本実施形態の各処理を実現する。また、CPU109は、画像データの分割処理時の分割サイズを決定する。ここで、実施形態におけるCPU109での画像の分割処理を図4に、その分割サイズの決定処理手順を図5に示す。

#### 【0018】

図4を参照して、実施形態における画像分割処理を説明する。実施形態における画像分割処理は、符号化対象の画像データの水平方向の中央位置に分割画像データを決定し、その後で水平方向の両端部に向かって他の分割画像データを決定していく。同図において、画像データ400は、撮像して得た符号化前の画像を示している。実施形態では、この画像を破線で示すように3分割して、分割画像データ401、404、406を生成する。点線ブロック403、405、408及び参照符号を付していない他の点線ブロックは、圧縮部101による圧縮処理単位であるサブブロックを示しており、そのサブブロックの水平方向のサイズは、画像処理部100内に設けられたラインメモリのサイズの容量に依存している。

40

#### 【0019】

50

斜線部 402、407は、画素追加部 201で追加する画素を示す。なお、図4は3分割であるが、分割数に限定されるものでなく、3分割以上でも良いのものとする。

【0020】

次に、図4に示す画像データの分割サイズの決定処理を行うCPU109の処理手順を、図5のフローチャートに従って説明する。

【0021】

S500にてCPU109は、分割画像データ404の水平方向のサイズを、点線ブロック405が切りよく収まるように決定する。

【0022】

例えば、実施形態では、サブブロックの水平方向のサイズは32画素としているので、分割画像データ404の水平方向のサイズは32画素の整数倍である。具体的には、CPU109は、以下の数式(1)、(2)が成り立つように分割画像データ404の水平方向のサイズ $b_1$ を算出する。

$$b_1 \% n_1 = 0 \quad \dots (1)$$

$$m_1 \geq b_1 \quad \dots (2)$$

ここで、 $X \% Y$ は、整数 $X$ を整数 $Y$ で除算した際の余りを返す関数である。また、 $b_1$ は分割画像データ404の水平画素数、 $m_1$ は遅延ラインに格納できる画素数、 $n_1$ はサブブロック(点線ブロック403)の水平方向画素数である。

【0023】

つまり、分割画像データ404は、サブブロックの整数倍であり、尚且つ、分割画像データは遅延ラインの容量以下である。処理のオーバーヘッドを最少にし、効率良く処理するためには、上記条件を満たす、最大の $b_1$ を求めることである。なお、 $m_1$ は画像処理コア部200の遅延ラインに格納できる画素数のため固定値となり、 $n_1$ もサブブロック画素の単位のため固定値となる。

【0024】

S501には、CPU109は、分割画像データ401のサイズ及び分割画像データ406のサイズを決定する。具体的には、以下の数式(3)、(4)、(5)が成り立つように分割画像データ401の水平方向のサイズ $a_1$ と、分割画像データ406の水平方向のサイズ $c_1$ を算出する。

$$k_1 = a_1 + b_1 + c_1 \quad \dots (3)$$

$$m_1 \geq a_1 \quad \dots (4)$$

$$m_1 \geq c_1 \quad \dots (5)$$

ここで、 $k_1$ は画像データ400の水平画素数であり、 $a_1$ は分割画像データ401の水平画素数、 $c_1$ は分割画像データ406の水平画素数である。なお、分割画像データ401の水平画素数 $a_1$ 、分割画像データ406の水平画素数 $c_1$ は $a_1 = c_1$ としても良いし、 $a_1 > c_1$ や $a_1 < c_1$ としても良く、本実施形態のデジタルカメラのシステムに応じた値に設定可能である。

【0025】

S502にて、CPU109は、分割画像データ401の水平画素数 $a_1$ が、サブブロックの水平方向画素数 $n_1$ で割り切れるか否か(又は、 $n_1$ の整数倍か)を判定する。CPU109は、割り切れると判定した場合には処理をS504へ進め、割り切れないと判定した場合には処理をS503へ進める。また、割り切れる場合は、分割画像データ401の端部への追加する画素を表す、図4の斜線部402の水平画素数は0となる。つまり、斜線部402は不要、言い換えれば、画素追加部201による画素の追加処理は無いことを意味する。

【0026】

S503にて、CPU109は、斜線部402の画素数、つまり画素追加部201が追加する画素数 $d_1$ を次式(6)に従って算出し、処理をS504に進める。

$$d_1 = (a_1 / n_1 + 1) * n_1 - a_1 \quad \dots (6)$$

なお、式(6)における“/”は、小数点以下を切り捨てる除算記号である。ここで、算

10

20

30

40

50

出するd1は、遅延ラインの画素数の整数倍に満たない不足分ということができる。

【0027】

また、S503にて、CPU109は、追加する画素をコピー画素にするかランダム画素にするかの決定処理（追加画素決定処理）を行う。この追加画素決定処理は、図6のフロー図を用いて後述する。

【0028】

S504にてCPU109は、分割画像データ406の水平画素数c1が、サブブロックの水平方向画素数n1で割り切れるかどうか判定する。CPU109は、割り切れると判定した場合、この分割サイズ決定処理を終了する。CPU109は、割り切れないと判定した場合、処理をS505に進める。なお、割り切れる場合は、画素追加部201による画素の追加処理は無い。

10

【0029】

S505にて、CPU109は、図4の斜線部407の画素数、つまり画素追加部201で追加する画素数を、ステップ503と同様の方法で算出する。

【0030】

次に図6のフロー図を用いて、CPU109の追加画素決定処理を説明する。

【0031】

S600にて、CPU109は、画像の端に付加する画素をコピー画素を用いるコピーモードかどうかを判定する。CPU109はコピーモードが設定されていると判断した場合、S601へ処理を進める。CPU109は、コピーモードが設定されていないと判断した場合、処理をS602に進める。コピーモードは、本実施例のデジタルカメラのモードで低画質記録モード、あるいは高圧縮率モードをユーザにより、不図示の操作部から選択されていることを示している。また、本実施例のデジタルカメラのモードで明示的にコピーモードをユーザに選択した場合や、画像処理コア部200で処理する前に画素追加部201で画素を追加する場合などである。画像処理コア部200で処理する前にコピー画素にする利点としては、画像処理コア部200がフィルタ処理する時に必要とするフィルタタップ長の画素を画像処理コア部200の内部の画像処理でコピーする必要がなくなる点が挙げられる。さらには、画像処理コア部200でコピー画素をフィルタ処理した画素をサブブロック画素の単位となるように保持して置くことで、画像処理コア部200の処理後に画素追加の必要がなくなる。さらには、画像の端を単なるコピー画素にした場合、コピー画素を多く含むことでサブブロックの圧縮効率が上がり、付近のサブブロックの圧縮率と乖離し、その乖離が画質に影響を与える可能性があるが、フィルタ処理した画素を用いることで、付近のサブブロックの圧縮率と乖離することがなくなり、サブブロック毎の画質差を抑えることが出来る。

20

30

【0032】

S601にて、CPU109は、追加画素をコピー画素にして、追加画素決定処理を終える。

【0033】

S602にて、CPU109は、分割左端画像（又は分割右端画像）の左端側（右端側）から画像の内側に向かって予め設定された距離までの領域（or範囲）内に存在する画素の画素値を解析し、その解析結果に基づき低周波成分の度合いを求める。そして、S603には、CPU109は、低周波成分を多く含んでいるか否かを判定する。

40

【0034】

例えば、CPU109は、その範囲内に存在する画素の隣り合う画素の差の絶対値を求め、差の絶対値が閾値以下であれば低周波成分と判断する。なお、これは一例であって、これ以外の論理に従って判断しても構わない。

【0035】

S603にて、CPU109は、低周波成分を多く含んでいると判定した場合、処理はS601に進める。一方、CPU109は、低周波成分が少ない（高周波成分が多い）と判定した場合、処理をS604に進める。

50

## 【 0 0 3 6 】

S 6 0 4 にて、C P U 1 0 9 は、追加画素をランダムに発生するものとして決定し、この追加画素決定処理を終える。なお、追加する画素に対して全てランダム画素にしても良いし、追加する画素に対して同じランダム画素を用いても良い。

## 【 0 0 3 7 】

追加画素決定処理で低周波成分であればコピー画素にして、低周波成分以外はランダム画素にするのは、サブブロック単位で圧縮するため、付近のサブブロックと近い圧縮率で圧縮した方が、圧縮率の差異による画質差を抑えることが可能となるためである。

## 【 0 0 3 8 】

この後、圧縮部 1 0 1 は、画像処理部 1 0 0 からの分割画像データを入力しては、サブ  
10  
ブロック単位に圧縮符号化処理を行っていくことになる。生成された符号化データは、データ転送部 1 0 2 を介して、メモリ 1 0 6 に格納されることになる。

## 【 0 0 3 9 】

以上説明したように、第 1 の実施形態によれば、分割中央画像サイズを任意と決めた場合と比べて、分割画像のサイズが圧縮のサブブロックの整数倍となるので、圧縮時にサブブロック画素の単位に合わせる必要がなく、符号化処理がスムーズを行うことが可能になり、符号化処理性能と圧縮効率の低下を抑制できる。また、分割数が多くなればなるほど、本実施形態の効果は顕著となってくる。

## 【 0 0 4 0 】

以上、第 1 の実施形態に基づき具体的に説明したが、上記実施形態に限定されるもので  
20  
はなく、その要旨を逸脱しない範囲において種々の変更が可能であることは言うまでもない。

## 【 0 0 4 1 】

## [ 第 2 の実施形態 ]

次に、第 2 の実施形態について説明する。なお、ここでは、前述した第 1 の実施形態と異なる部分のみを説明し、同一の部分については、同一の符号を付すなどして詳細な説明を省略する。

## 【 0 0 4 2 】

図 7 は、画像データ 7 0 0 を、点線を境界に、分割画像データ 7 0 1、7 0 3 に 2 分割  
30  
する例である。点線ブロック 7 0 2、7 0 5、及び図番を付加していない点線ブロックは、圧縮部 1 0 1 で圧縮処理するサブブロックを示している。斜線部 7 0 4 は、画素追加部 2 0 1 で追加する画素領域を示している。

## 【 0 0 4 3 】

次に、C P U 1 0 9 による、図 7 に示す画像データの分割サイズの決定方法を、図 8 のフローチャートに従って説明する。

## 【 0 0 4 4 】

S 8 0 0 にて、C P U 1 0 9 は、分割左端画像データ 7 0 1 の水平方向のサイズを、点  
40  
線ブロック 7 0 2 が切りよく収まるように決定する。つまり、サブブロック画素の単位が 3 2 画素であれば、分割画像データ 7 0 1 の水平方向のサイズを 3 2 画素の整数倍にする。

## 【 0 0 4 5 】

次に、C P U 1 0 9 は、S 8 0 1 にて、以下の数式 ( 7 )、( 8 ) が成り立つように分割右端画像データ 7 0 3 のサイズ  $b_2$  を算出する。

$$b_2 \% n_2 = 0 \quad \dots (7)$$

$$m_2 \geq b_2 \quad \dots (8)$$

ここで、 $b_2$  は分割左端画像データ 7 0 1 の水平画素数、 $m_2$  は遅延ラインに格納できる画素数、 $n_2$  はサブブロックの水平方向画素数 (点線ブロック 7 0 2 の水平画素数) である。なお、 $m_2$  は画像処理コア部 2 0 0 の遅延ラインに格納できる画素数のため固定値となり、 $n_2$  もサブブロック画素の単位のため固定値となる。 $b_2$  は、本実施形態のデジタルカメラのシステムに応じて、数式 ( 7 )、( 8 ) を満たす最大値とすると効率が良い。  
50

## 【 0 0 4 6 】

S 8 0 1 にて、C P U 1 0 9 は、分割画像データ 7 0 3 のサイズを決定し、S 8 0 2 へ処理を進める。具体的には、以下の数式 ( 9 )、( 1 0 ) が成り立つように分割画像データ 7 0 3 のサイズ  $c_2$  を算出する。

$$k_2 = b_2 + c_2 \quad \dots ( 9 )$$

$$m_2 = c_2 \quad \dots ( 1 0 )$$

ここで、 $k_2$  は画像データ 7 0 0 の水平画素数、 $c_2$  は分割右端画像データ 7 0 3 の水平画素数である。

## 【 0 0 4 7 】

S 8 0 2 にて、C P U 1 0 9 は、分割右端画像データ 7 0 3 の水平画素数  $c_2$  が、サブブロックのサイズ  $n_2$  で割り切れるかどうか判定する。C P U 1 0 9 は、割り切れると判定した場合には、分割サイズ決定処理を終了する。また、C P U 1 0 9 は、割り切れないと判定した場合は、S 8 0 3 に処理を進める。なお、 $c_2$  が  $n_2$  で割り切れる場合、斜線部 7 0 4 の水平画素数は 0 となり、画素の追加処理は不要となる。

10

## 【 0 0 4 8 】

S 8 0 3 にて、C P U 1 0 9 は、斜線部 7 0 4 が表す画素数、つまり画素追加部 2 0 1 で追加する画素数  $d_2$  を、次式 ( 1 1 ) より算出する。

$$d_2 = ( c_2 / n_2 + 1 ) * n_2 - c_2 \quad \dots ( 1 1 )$$

また、追加する画素をコピー画素にするかランダム画素にするかを図 6 に示す追加画素決定処理にて決定する。

20

## 【 0 0 4 9 】

以上説明したように、本第 2 の実施形態によれば、第 1 の実施形態の作用効果に加えて、追加する画素数を判定する分割画像は、分割右端画像の 1 つとなり、その判定に係る処理及び画素追加処理が簡略化され、処理性能と圧縮効率の低下を更に抑制できる。

## 【 0 0 5 0 】

なお、上記第 2 の実施形態に基づき具体的に説明したが、本発明は、前記実施形態に限定されるものではなく、その要旨を逸脱しない範囲において種々の変更が可能である。

## 【 0 0 5 1 】

## [ 第 3 の実施形態 ]

次に、第 3 の実施形態について説明する。なお、ここでは、上記第 1 の実施形態と異なる部分のみを説明し、同一の部分については、同一の符号を付すなどして詳細な説明を省略する。

30

## 【 0 0 5 2 】

図 9 は第 3 の実施形態に係るデジタルカメラの構成の一例を示すブロック図であり、図 1 に対して伸長部 ( 復号部 ) 9 0 0 を追加した構成である。

## 【 0 0 5 3 】

伸長部 9 0 0 は、メモリ 1 0 6 に記憶されている圧縮部 1 0 1 で圧縮された画像データを、データ転送部 1 0 2 を介して読み込む。そして、伸長部 9 0 0 は、読み込んだ圧縮画像データを圧縮部 1 0 1 で圧縮したサブブロック画素の単位で伸長 ( 復号 ) して、伸長結果である画像データを画像処理部 1 0 0 へ渡す。

40

## 【 0 0 5 4 】

図 1 0 は、本第 3 の実施形態における画像処理部 1 0 0 の内部構成図である。図 2 に対して、画素削除部 1 0 0 0 を追加された点が異なる。この画素削除部 1 0 0 0 は、入力された画像データの任意の場所の画素を削除して、削除後の画像データを画像処理コア部 2 0 0 へ渡す。なお、画素削除部 1 0 0 0 は、伸長部 9 0 0 内に設けられるようにしても良い。

## 【 0 0 5 5 】

図 1 1 は、画像データ 1 1 0 0 を、図示の点線を境界に分割画像データ 1 1 0 1、1 1 0 5、1 1 0 7 に 3 分割した図である。点線ブロック 1 1 0 4、1 1 0 6、1 1 1 0 及び図番を付加していない点線ブロックは、圧縮部 1 0 1 で圧縮処理するサブブロックの水平

50

方向のサイズ（圧縮符号化単位）を示すものである。斜線部 1102、1108 及びクロス斜線部 1103、1109 は、画素追加部 201 で追加する画素を示す。なお、図 11 は 3 分割であるが、分割数は 3 以上でも構わない。

【0056】

本第 3 の実施形態における分割画像サイズ決定は、図 5 のフローに沿って決定するものとするが、画素追加部 201 により追加する画素は、図 12 に示す追加画素決定処理で決定される。

【0057】

図 12 に係るプログラムは、不揮発性メモリ 108 に格納されており、CPU 109 が実行するものでもある。以下、同図に従って CPU 109 による追加画素決定処理を説明する。

【0058】

S1200 にて、CPU 109 は、追加する画素の内、伸長部 900 で伸長して画像処理する際にフィルタ処理に必要な画素分をコピー画素として決定する。なお、図 11 の斜線部 1102、1108 がコピー画素領域を示している。つまり、圧縮時に必要なサブブロック画素の単位に合わせるための画素を、次の画像処理コア部 200 でフィルタ処理するための左端、右端を予めコピー画素にしておく。これにより、ランダム画素にした時と比べて、次の画像処理時にコピー画素を追加する必要がなくなるため、処理性能の向上はかれる。

【0059】

S1201 にて、CPU 109 は、追加する画素のうち、ステップ 1200 で決定したコピー画素数以外をランダム画素として決定し、この追加画素決定処理を終える。なお、図 11 のクロス斜線部 1103、1109 がランダム画素を示しており、伸長部 900 で伸長後、画素削除部 1000 で削除する領域である。つまり、クロス斜線部 1103、1109 は、画像処理コア部 200 では処理しない画素となるため、無駄な画素を処理する必要がなくなるため、処理性能の低下を抑制できる。

【0060】

以上説明したように、本第 3 の実施形態によれば、分割画像サイズが、圧縮のサブブロック画素の単位となることで、圧縮時にサブブロック画素の単位に合わせる必要がなくなるため、余分な画素の処理が不要となり、処理性能と圧縮効率の低下を抑制できる。また、分割数が多くなればなるほど、本実施形態の効果は顕著となってくる。さらには、次の画像処理でフィルタ処理を行う場合には、フィルタ処理で使用する画素を圧縮時にコピー画素にすることで処理性能の向上をはかり、伸長後にフィルタ処理で不要な画素をカットすることで処理性能の低下を抑制することもできる。

【0061】

以上、第 3 の実施形態に基づき具体的に説明したが、本発明は、前記実施形態に限定されるものではなく、その要旨を逸脱しない範囲において種々の変更が可能であることは言うまでもない。

【0062】

[第 4 の実施形態]

次に第 4 の実施形態を説明する。図 13 は第 4 の実施形態に係るデジタルカメラの構成の一例を示すブロック図である。図示のように、本装置は、画像処理部 1300、R D D M A C 1301、W R D M A C 1302、圧縮部 1303、伸長部 1304、データバス 1305、制御バス 1306、メモリ制御部 1307、メモリ 1308、不揮発性メモリ 1309、不揮発性メモリ 1310、CPU 1311 を有する。また、図示していないが、受光した被写体像を電気信号に変換して画像データを作成する C C D や C M O S センサ等の撮像素子、撮像素子からのアナログ信号をデジタル信号に変換する A D 変換器、画像データを例えば J P E G や M P E G 形式などに圧縮または圧縮されたデータを伸張する圧縮伸張部、ユーザが操作する操作部なども有する。

【0063】

10

20

30

40

50

画像処理部1300は、RDDMAC1301、伸長部1304、WRDMAC1302、圧縮部1303と接続される。画像処理部1300は、RDDMAC1301から画像データを入力し、画像処理して、処理結果をWRDMAC1302あるいは圧縮部1303へ出力する。

【0064】

画像処理部1300は、図14に示すように、画像処理コア部1400と画素圧縮単位決定部1401を含む。画像処理コア部1400は、画素補正、黒レベル補正、シェーディング補正、傷補正、倍率色収差補正ガンマ補正や輝度・色生成処理、幾何変形、ノイズリダクション、拡縮といったリサイズなどの複数の処理を実行し、画像データに対して適切な画像処理を施すブロックである。画素圧縮単位決定部1401は、圧縮部1303が画像データを水平方向にサブブロックの単位に分割して圧縮する時のサブブロックの画素数を決定する。詳細な説明は、図15、図16を用いて後述する。なお、画素圧縮単位決定部1401は、圧縮部1303の中に持つ構成としても良い。

10

【0065】

RDDMAC1301は、データの読み込み転送を行う複数のDMA(Direct Memory Access)コントローラで構成され、図17に示すように、RDDMACコア部1700と画素伸長単位決定部1701を含む。メモリ1308に一時記憶された画像データは、RDDMACコア部1700によって、そのメモリ1308からデータバス1305を介してRDDMAC1301に出力され、画像処理部1300あるいは伸長部1304に転送される。画素伸長単位決定部1701は、伸長する画像データのサブブロックの画素数を算出する。詳細な説明は、図18のフロー図を用いて後述する。なお、画素伸長単位決定部1701は、伸長部1304の中に含まれる構成としても良い。

20

【0066】

WRDMAC1302は、メモリ1308へのデータの書き込み転送を行う複数のDMAコントローラで構成される。画像データは、WRDMAC1302によってデータバス1305に出力され、メモリ制御部1307を介してメモリ1308に一時記憶される。

【0067】

圧縮部1303は、画像処理部1300で処理した画像データに対して、水平方向に例えば32画素といったサブブロックの画素数単位に、差分パルス符号変調(DPCM)方式で圧縮するブロックである。なお、サブブロックの画素数は、画素圧縮単位決定部1401で決定される。圧縮方式は別の方式で行っても良いものとする。

30

【0068】

伸長部1304は、メモリ1308に記憶されている、圧縮部1303で圧縮された画像データを、RDDMAC1301を介して読み込む。そして、伸長部1304は、読み込んだ圧縮画像データを、圧縮されたサブブロックの画素数単位に伸長して、伸長結果である画像データを画像処理部1300へ渡す。なお、サブブロックの画素数は、画素伸長単位決定部1701で決定される。

【0069】

データバス1305は、画像データを転送するためのバスであり、制御バス1306は、CPU1311から画像処理部1300、RDDMAC1301、WRDMAC1302、圧縮部1303、伸長部1304へアクセスする制御バスである。

40

【0070】

メモリ制御部1307は、CPU1311或いはRDDMAC1301、WRDMAC1302からの指示に応じて、メモリ1308にデータを書き込んだり、メモリ1308からデータを読み出したりする。メモリ1308は、所定枚数の静止画像や所定時間の動画像、音声等のデータやCPU1311の動作用の定数、プログラム等を格納するのに十分な記憶容量を備える記憶装置であり、DRAMなどから構成される。

【0071】

不揮発性メモリ制御部1309は、CPU1311からの指示に応じて、不揮発性メモリ1310にデータを書き込んだり、不揮発性メモリ1310からデータを読み出したり

50

する。不揮発性メモリ1310は、電氣的に消去・記録可能なメモリであり、例えばEEPROM等が用いられる。不揮発性メモリ1310には、CPU1311の動作の定数、プログラム等が記憶される。

#### 【0072】

CPU1311は、デジタルカメラの動作制御を司るマイクロコンピュータなどで構成され、デジタルカメラを構成する各機能ブロックに対して様々な指示を行ったり、各種の制御処理を実行する。CPU1311は、制御バス1306を介して接続された画像処理部1300、RDDMAC1301、WRDMAC1302、圧縮部1303、伸長部1304、メモリ制御部1307、不揮発性メモリ制御部1309を制御する。CPU109は、前述した不揮発性メモリ1310に記録されたプログラムを実行することで、本実施形態の各処理を実現する。また、CPU1311は、画像データの分割処理時の分割サイズを決定する。なお、CPU1311による画像の分割例を図15に示す。

10

#### 【0073】

図15は、画像データ1500を、図示の点線を境界に、分割画像データ1501、1504、1507に3分割した例を示している。点線ブロック1502、1505、1508は、圧縮部1303で圧縮処理するサブブロックを示し、それらの水平方向の画素数は同一である。

#### 【0074】

また、分割画像データ1501の右端に位置する点線ブロック1503の水平方向の画素数は、分割画像データ1501の水平画素数から、点線ブロック1503より左側に位置する全サブブロックの画素数の総和を引いた値である。

20

#### 【0075】

分割画像データ1501の水平方向の画素数をNとし、符号化処理単位の水平方向の画素数をSとしたとき、次式の関係性を有する。

$$N = S \times i + r$$

点線ブロック1503は、上記式の端数“r”に相当する部分を表すことになる。なお、rは、Sより小さい値であり、圧縮部1303が有するラインメモリの容量の範囲内の値でもある。

#### 【0076】

なお、サブブロックの画素数の算出方法は、図16の圧縮単位決定処理のフロー図を用いて後述する。

30

#### 【0077】

点線ブロック1505、1508及びそれに続く図番を付加していない点線ブロックに示すサブブロックの画素数の考え方は、点線ブロック1502と同様である。そして、分割画像データの右端に位置する点線ブロック1506、1509に示すサブブロックの画素数の考え方は、点線ブロック1503と同様である。

#### 【0078】

図16に従い、CPU1311による、分割画像データ1501を圧縮部1303で圧縮処理する圧縮単位の画素数、つまり、サブブロックの画素数を算出する圧縮単位決定処理のフローを説明する。なお、分割画像データ1501で説明するが、分割画像データ1504、1507も同様に適応される。

40

#### 【0079】

S1600にて、CPU1311は、分割画像データ1501の点線ブロック1502及びそれに続く図番を付加していない点線ブロック(サブブロック)の先頭画素を処理するか判定する。CPU1311は、先頭画素を処理すると判定した場合、S1601に処理を進める。CPU1311が、先頭以外の画素を処理すると判定した場合には、圧縮単位決定処理を終了する。

#### 【0080】

S1601にて、CPU1311は、水平方向の処理画素位置を取得し、S1602に処理を進める。CPU1311は、分割画像データ1501の水平画素数が予めわかって

50

いる。そこで、S 1 6 0 2にてCPU 1 3 1 1は、S 1 6 0 1で取得した画素位置より、分割画像データ1 5 0 1の水平方向の残りの画素数（未符号化画素数でもある）を算出し、S 1 6 0 3へ処理を進める。

【0081】

S 1 6 0 3にて、CPU 1 3 1 1は、S 1 6 0 2で算出した残りの画素数と、閾値Aを比較する。CPU 1 3 1 1は、算出した画素数が閾値以上であると判定した場合は、処理をS 1 6 0 4に進め、閾値に満たないと判定した場合にはS 1 6 0 5に処理を進める。

【0082】

S 1 6 0 5にて、CPU 1 3 1 1は、圧縮単位の画素数を閾値Aとし、圧縮部に画素数を通知し、圧縮単位決定処理を終了する。

10

【0083】

S 1 6 0 5にて、CPU 1 3 1 1は、圧縮単位の画素数をS 1 6 0 1で算出した残りの画素数とし、圧縮部1 3 0 3に画素数を通知し、圧縮単位決定処理を終了する。

【0084】

次に図18に従って、分割画像データ1 5 0 1を圧縮した画像データについて、伸長部1 3 0 4で伸長処理する伸長単位の画素数つまり、サブブロックの画素数を算出する伸長単位決定処理を説明する。

【0085】

なお、分割画像データ1 5 0 1を圧縮した画像データについて説明するが、分割画像データ1 5 0 4、1 5 0 7を圧縮した画像データについても同様に適応される。また、伸長単位決定処理は、圧縮部1 3 0 3で圧縮した圧縮サブブロックのデータサイズがサブブロック内の画素数換算で固定長となるように圧縮される前提の処理となる。例えば、圧縮前の画素が1画素1 4 b i tの場合、サブブロックの画素数が3 2画素で非圧縮であれば4 4 8 b i t、圧縮した場合は3 2 0 b i tとなり、画素数が8画素で非圧縮であれば1 1 2 b i t、圧縮した場合は8 0 b i tとなるように圧縮する。つまり、サブブロック内の画素数に応じて圧縮サブブロックのデータサイズを固定長にすることで、データ量から水平の画素位置を把握することができる。

20

【0086】

S 1 8 0 0にて、CPU 1 3 1 1は、分割画像データ1 5 0 1を圧縮した画像データにおける点線ブロック（サブブロック）の先頭画素を処理するか判定する。CPU 1 3 1 1が、点線ブロックの先頭画素が処理対象であると判定した場合、S 1 8 0 1に処理を進める。また、CPU 1 3 1 1は、先頭以外の画素が処理対象であると判定した場合には、この伸長単位決定処理を終了する。

30

【0087】

S 1 8 0 1にて、CPU 1 3 1 1は、水平方向の処理位置を取得し、処理をS 1 8 0 2に進める。S 1 8 0 2にて、CPU 1 3 1 1は、水平方向の処理位置から、水平方向の残りの画素数を算出し、S 1 8 0 3に処理を進める。

【0088】

S 1 8 0 3にて、CPU 1 3 1 1は、S 1 8 0 2で算出した残りの画素数と、閾値Aを比較する。CPU 1 3 1 1は、算出した画素数が閾値Aより大きいと判定した場合、処理をS 1 8 0 4に進める。また、CPU 1 3 1 1は、算出した画素数が閾値A以下であると判定した場合、S 1 8 0 5に処理を進める。

40

【0089】

S 1 8 0 4にて、CPU 1 3 1 1は、伸長単位の画素数を閾値Aとし、伸長部1 3 0 4にその画素数を通知し、伸長単位決定処理を終了する。

【0090】

S 1 8 0 5にて、CPU 1 3 1 1は、伸長単位の画素数を、S 1 8 0 1で算出した残りの画素数とし、伸長部1 3 0 4に画素数を通知し、伸長単位決定処理を終了する。

【0091】

以上説明したように、本第4の実施形態によれば、分割画像をサブブロックに分ける時

50

に、分割画像の右端のサブブロックの画素数を異ならせることで、処理性能と圧縮効率の低下を抑制できる。また、分割画像の境界データを圧縮する時に、コピー画素やランダム画素を使用しないで圧縮するので、画像境界の符号量と画像境界以外の符号量とが大きくことなることがなくなり、分割境界と分割境界以外の画質差の影響を抑制することもできる。

#### 【0092】

以上、第4の実施形態に基づき具体的に説明したが、本発明は、前記実施形態に限定されるものではなく、その要旨を逸脱しない範囲において種々の変更が可能であることは言うまでもない。

#### 【0093】

##### [第5の実施形態]

次に、第5の実施形態を説明する。本第5の実施形態では、上述した第4の実施形態と異なる部分のみを説明し、同一の部分については、同一の符号を付すなどして詳細な説明を省略する。

#### 【0094】

図19は、第5の実施形態における画像処理部1300の構成図である。図示の如く、画像処理コア部1400、画素圧縮単位決定部1401、及び、ラインバッファ1900を含み、圧縮部1303と接続される。ラインバッファ1900は、SRAMなどで構成され、水平方向に2ラインの画素データを格納する、ダブルバッファ構成となっている。画素圧縮単位決定部1401は、1ラインの画像データをダブルバッファの一方に格納する処理と、他方から圧縮部1303が圧縮処理する圧縮単位の画素数のサブブロックの画素数を算出し、圧縮部1303へ出力する処理を行う。詳細は、図20、21を用いて説明する。

#### 【0095】

なお、画素圧縮単位決定部1401とラインバッファ1900は、圧縮部1303の中に持つ構成としても良い。圧縮部1303は、画素圧縮単位決定部1401から通知されるサブブロックの画素数に応じてデータ圧縮処理を行い、サブブロック圧縮後のデータサイズが固定長となるように圧縮を行う。つまり、サブブロック内の画素数が異なっても、圧縮後のデータサイズは固定となる。なお、サブブロック圧縮後のデータサイズは、CPU1311より設定することが可能である。また圧縮時、ヘッダにサブブロック内の画素数を付加する。

#### 【0096】

図20は、画像データ2000を、点線境界で、分割画像データ2001、2004、2007に3分割した例を示している。図示の点線ブロック2002、2003、2005、2006、2008、2009及び図番を付加していない点線ブロックは、圧縮部1303で圧縮処理するサブブロックを示すものである。点線ブロック2002とそれに続く図番を付加していない点線ブロックと、右端に位置する点線ブロック2003に示すサブブロックの画素数は、それぞれ異なる。ただし、分割画像データ2001内の画素データによっては、サブブロックの画素数は、同じ画素数となることもある。つまり、サブブロックの画素数が分割画像データ2001の位置によって可変となることを意味している。画素数が可変となるサブブロックの画素数の算出方法は、図21の圧縮単位決定処理のフロー図を用いて後述する。点線ブロック2005、2006、2008、2009に示すサブブロックの画素数の考え方は、点線ブロック2002と同様である。

#### 【0097】

図21を用いて、CPU1311による、圧縮部1303の圧縮処理単位の画素数、つまり、サブブロックの画素数を算出する処理を説明する。なお、分割画像データ2001を例にして説明するが、分割画像データ2004、2007も同様に適応される。

#### 【0098】

S2100にて、CPU1311は、隣接画素間と差分  $n$  ( $n$ は1以上の整数でサブブロック数  $N - 1$  までの値となる) を取り、ラインバッファ1900の片側A(B)に入

10

20

30

40

50

力画素を保持し、S 2 1 0 1へ処理を進める。また、ラインバッファ1 9 0 0の片側Aを奇数行で使用する場合、ラインバッファ1 9 0 0の他方側Bは偶数行で使用するようになる。

【 0 0 9 9 】

S 2 1 0 1にて、CPU 1 3 1 1は、差分  $n$ と閾値Bを比較する。CPU 1 3 1 1は、差分  $n$ が閾値Bより大きいと判断した場合、S 2 1 0 2へ処理を進める。また、CPU 1 3 1 1は、差分  $n$ が閾値B以下であると判定した場合には、S 2 1 0 7に処理を進める。

【 0 1 0 0 】

S 2 1 0 2において、CPU 1 3 1 1は、差分  $n$ とサブブロックの画素数 $H_n$  ( $n$ は1以上の整数でサブブロック数 $N$ までの値となる)を保持し、サブブロック数 $N$ をカウントアップ(計数)し、S 2 0 1 3へ処理を進める。

10

【 0 1 0 1 】

S 2 1 0 3にて、CPU 1 3 1 1は、分割画像データ2 0 0 1の1ライン分の画素を処理したかを判定する。CPU 1 3 1 1は、1ライン分の画像処理を終えたと判定した場合、処理をS 2 1 0 4へ進める。また、CPU 1 3 1 1は、1ライン分の処理が未終了であると判定した場合、S 2 1 0 7に処理を進める。

【 0 1 0 2 】

S 2 0 1 4にて、CPU 1 3 1 1は、サブブロック数 $N$ と閾値Cを比較し、サブブロック数 $N$ が閾値Cより大きいと判定するか否かを判定する。CPU 1 3 1 1は、サブブロック数 $N$ が閾値Cより大きいと判定した場合、S 2 1 0 5に処理を進める。また、CPU 1 3 1 1は、サブブロック数 $N$ が閾値C以下であると判定した場合、処理をS 2 1 0 6に進める。

20

【 0 1 0 3 】

S 2 1 0 5にて、CPU 1 3 1 1は、サブブロック数 $N$ が閾値Cとなるように、差分 $n$ の値が小さい順にサブブロックを結合して、サブブロック数 $N$ を変更する。そして、CPU 1 3 1 1は、処理をS 2 1 0 6に進める。

【 0 1 0 4 】

S 2 1 0 6にて、CPU 1 3 1 1は、サブブロック数 $N$ を初期化する。そして、CPU 1 3 1 1は、処理をS 2 1 0 7に進める。

【 0 1 0 5 】

S 2 1 0 7にて、CPU 1 3 1 1は、ラインバッファ1 9 0 0の片面B(A)、つまり、S 2 1 0 0でデータを溜めていないラインバッファ1 9 0 0の片面に出力するデータがあるかないかを判定する。CPU 1 3 1 1は、出力すべきデータがあると判断した場合には、S 2 1 0 8に処理を進める。また、出力すべきデータがないと判断した場合には、圧縮単位決定処理を終了する。

30

【 0 1 0 6 】

S 2 1 0 8にて、CPU 1 3 1 1は、ラインバッファ1 9 0 0の片面B(A)に溜めてある画素を圧縮部に出力し、かつサブブロックの先頭になったら、サブブロックの画素数 $H_n$ を通知し、圧縮単位決定処理を終了する。

【 0 1 0 7 】

次に図2 2を用いて、分割画像データ2 0 0 1の圧縮画像データについて、伸長部1 3 0 4で伸長処理する伸長単位の画素数、つまり、サブブロックの画素数を算出する伸長単位決定処理のフローを説明する。なお、分割画像データ2 0 0 1の圧縮画像データについて説明するが、分割画像データ2 0 0 4、2 0 0 7の圧縮画像データについても同様に適応される。

40

【 0 1 0 8 】

S 2 2 0 0にて、CPU 1 3 1 1は、サブブロック圧縮画像データの先頭か否かを判別する。CPU 1 3 1 1が、先頭の画素であると判定した場合、S 2 2 0 1に処理を進める。CPU 1 3 1 1が、先頭の画素ではないと判定した場合には、この伸長単位決定処理を終了する。サブブロック圧縮画像データの先頭かどうかの判定は、分割画像データ2 0 0

50

1の先頭データであるかどうかで判定する。あるいは、処理したデータのサイズを累積加算した処理済データサイズと、予めCPU1311で設定したサブブロック圧縮後のデータサイズと等しくなった次のデータかどうかで判定し、先頭データであった場合は、処理済データサイズは初期化する。つまり、圧縮前の分割画像データ2001で説明すると、点線ブロック2002とそれに続く図番を付加していない点線ブロックと、点線ブロック2003に示すサブブロックの先頭かどうかを判定する。

【0109】

ステップ2201にて、CPU1311は、サブブロック圧縮画像データのヘッダからサブブロック内の画素数を取得し、その画素数を伸長部1304に通知して、伸長単位決定処理部を終了する。

10

【0110】

以上説明したように、第5の実施形態によれば、分割画像データの1ライン中のサブブロック数が閾値以下となるように、圧縮するサブブロック内の画素数を可変にすることで、処理性能と圧縮効率の低下を抑制できる。また、分割画像の境界データを圧縮する時に、コピー画素やランダム画素を使用しないで圧縮する。従って、画像境界の符号量と画像境界以外の符号量とが大きくことなることがなくなるため、分割境界と分割境界以外の画質差の影響を抑制できる。さらには、隣接画素の差分からサブブロック内の画素数を決めることで、1画素あたりに割り当てる符号量が均一化されるため、圧縮による画像劣化を抑制できる。

【0111】

20

以上、第5の実施形態に基づき具体的に説明したが、本発明は、前記実施形態に限定されるものではなく、その要旨を逸脱しない範囲において種々の変更が可能であることは言うまでもない。

【0112】

(その他の実施例)

本発明は、上述の実施形態の1以上の機能を実現するプログラムを、ネットワーク又は記憶媒体を介してシステム又は装置に供給し、そのシステム又は装置のコンピュータにおける1つ以上のプロセッサがプログラムを読み出し実行する処理でも実現可能である。また、1以上の機能を実現する回路(例えば、ASIC)によっても実現可能である。

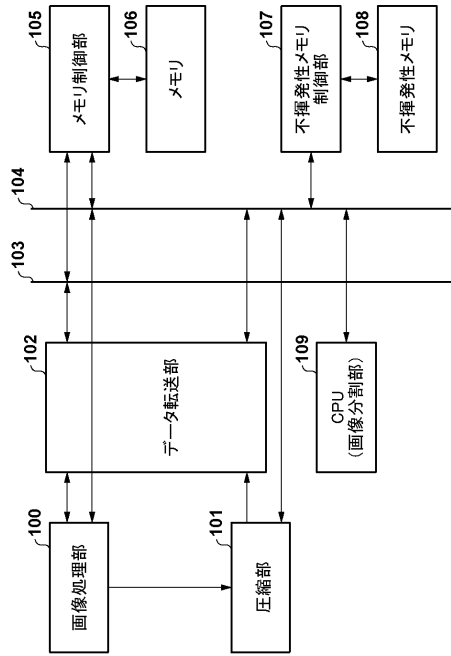
【符号の説明】

30

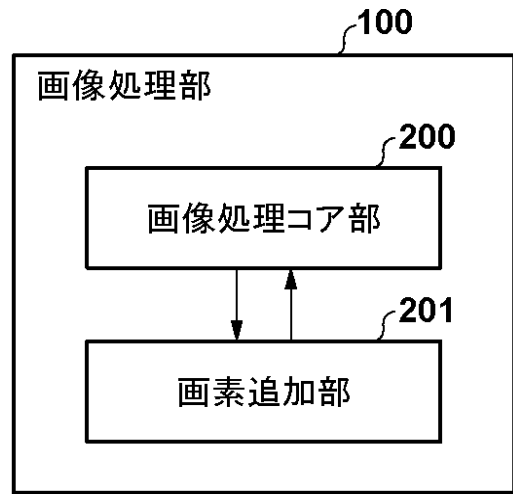
【0113】

100...画像処理部、101...圧縮部、102...データ転送部、103...データバス、104...制御バス、105...メモリ制御部、106...メモリ、107...不揮発性メモリ制御部、108...不揮発性メモリ、109...CPU

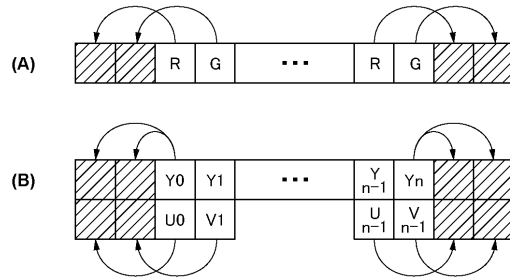
【図1】



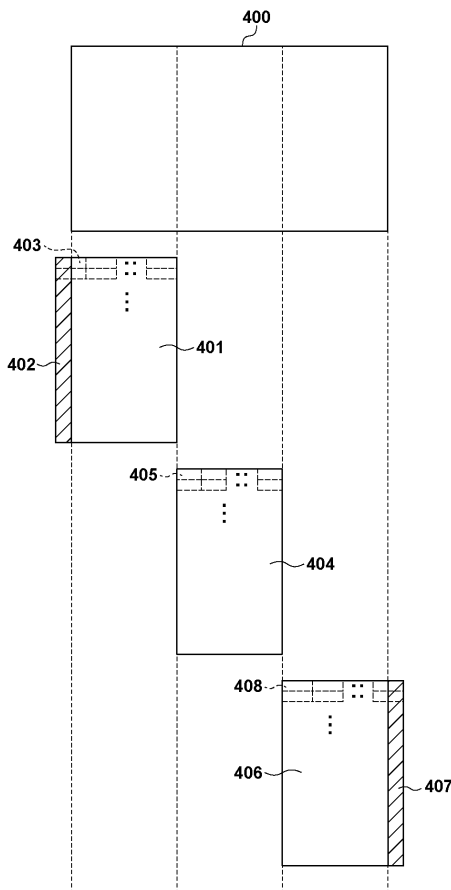
【図2】



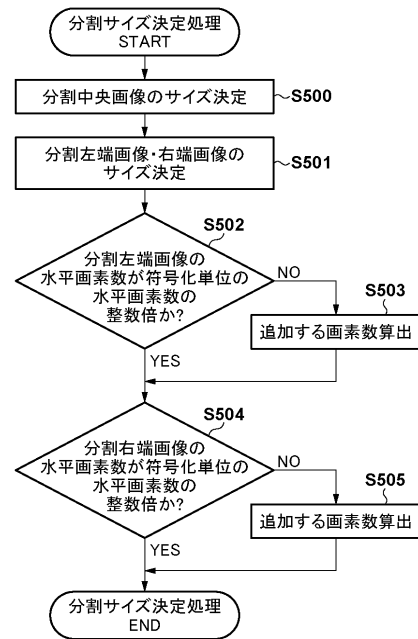
【図3】



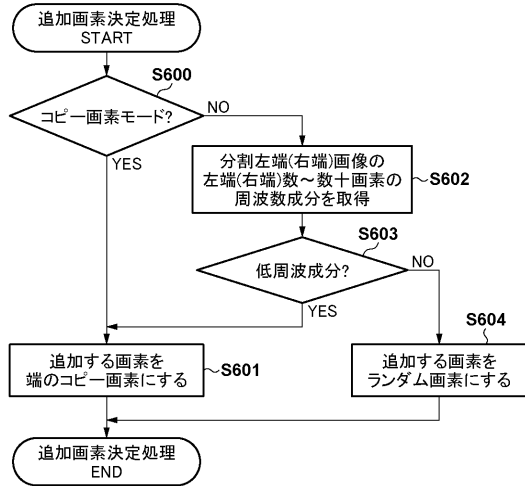
【図4】



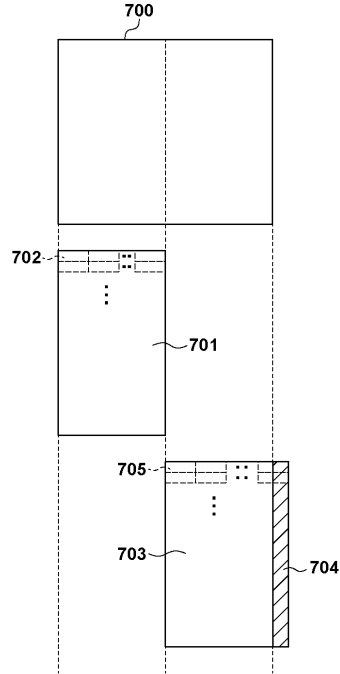
【図5】



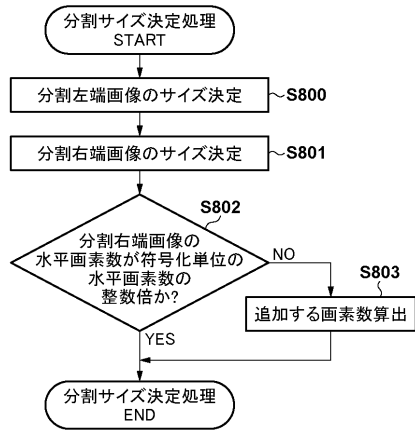
【図6】



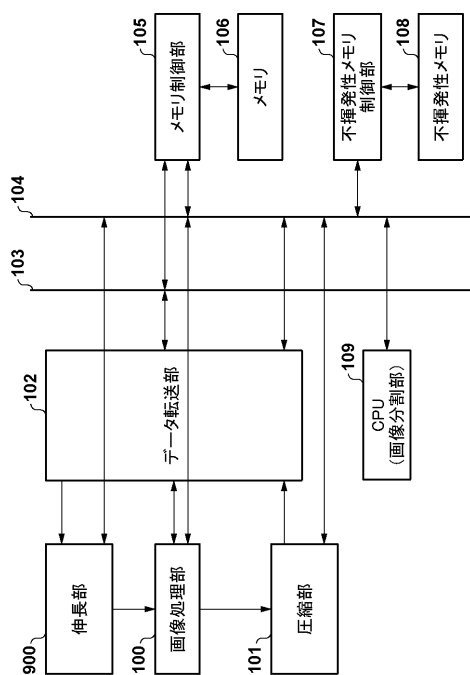
【図7】



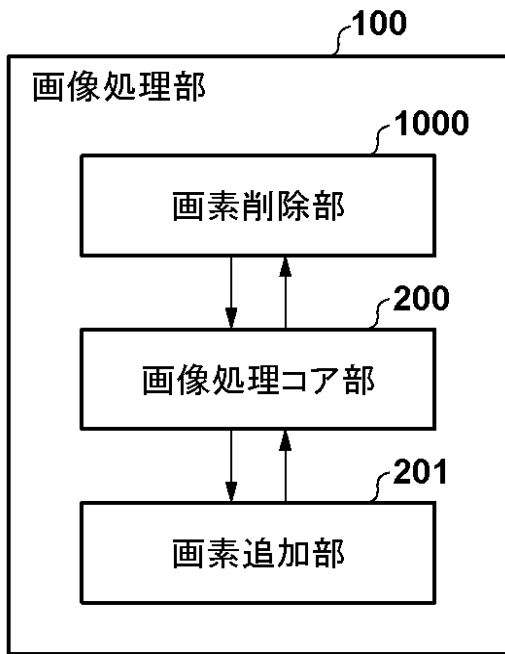
【図8】



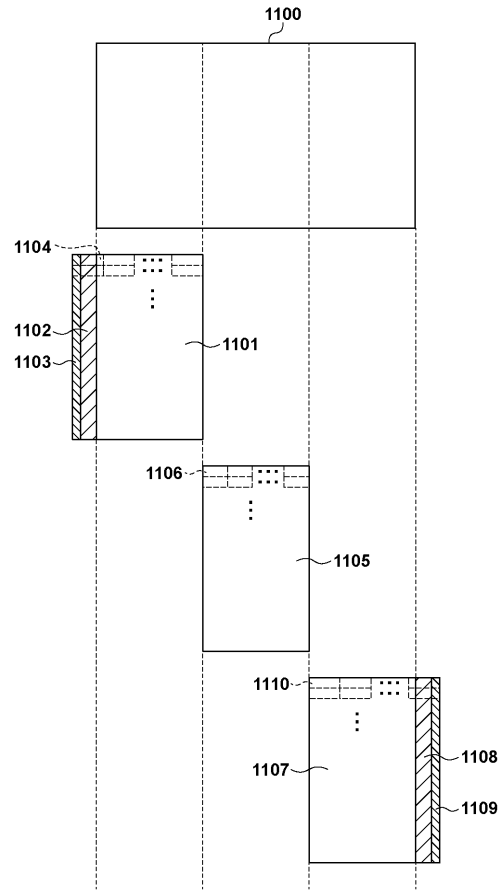
【図9】



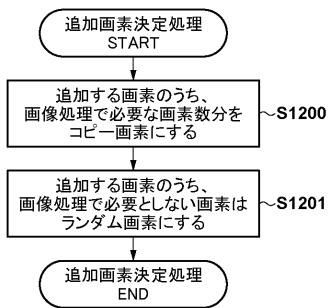
【図10】



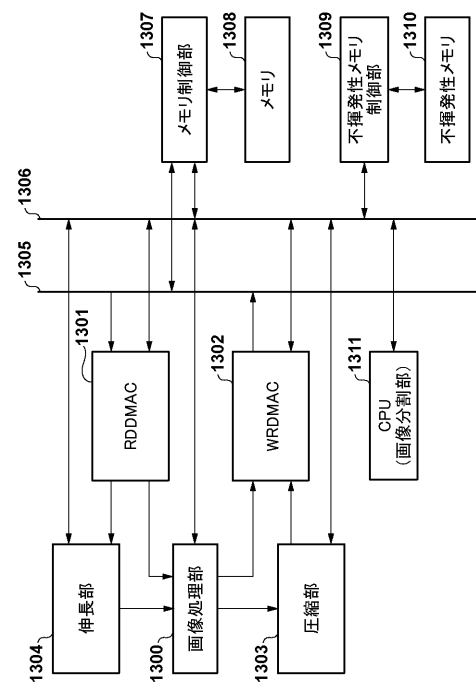
【図11】



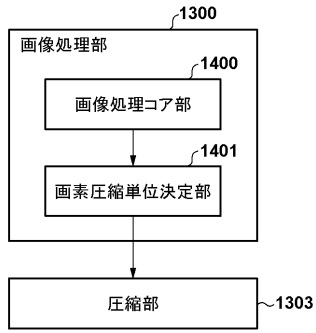
【図12】



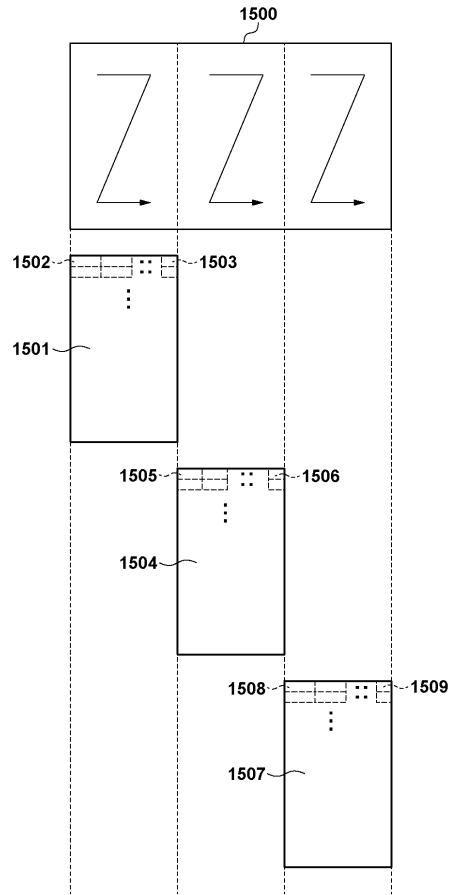
【図13】



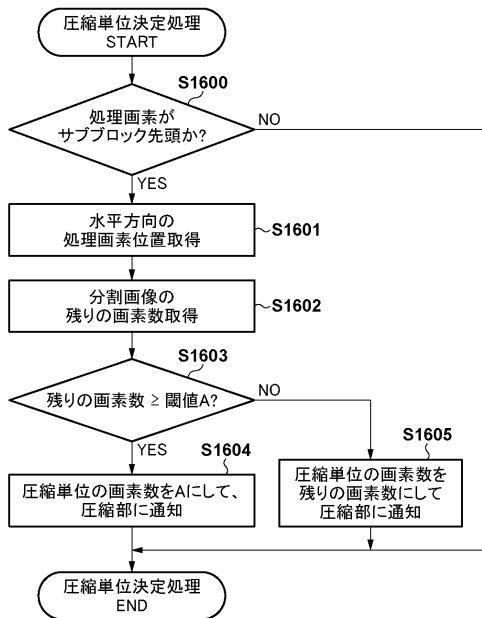
【図14】



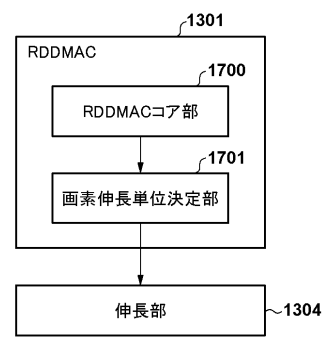
【図15】



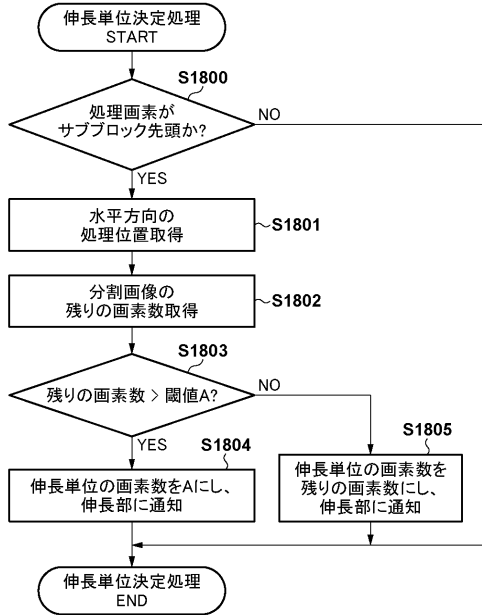
【図16】



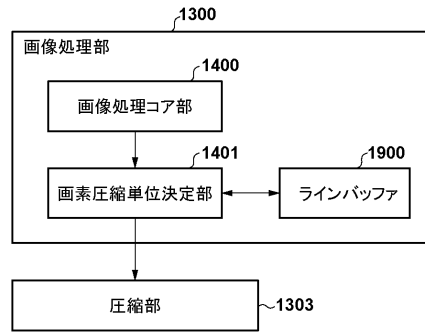
【図17】



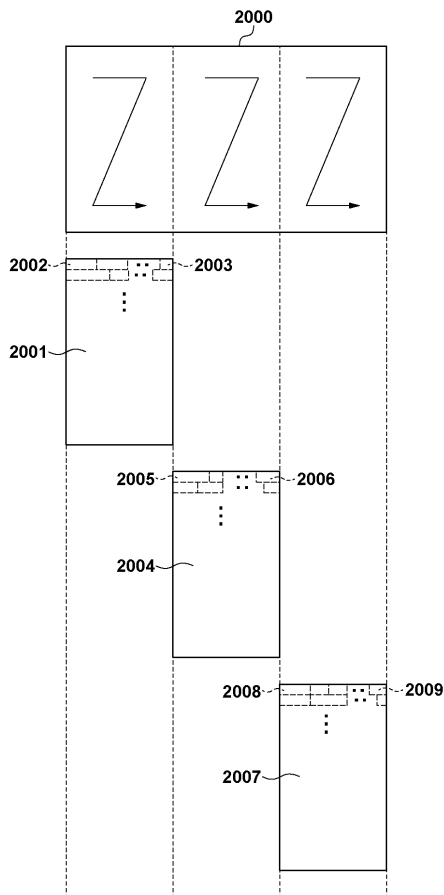
【図18】



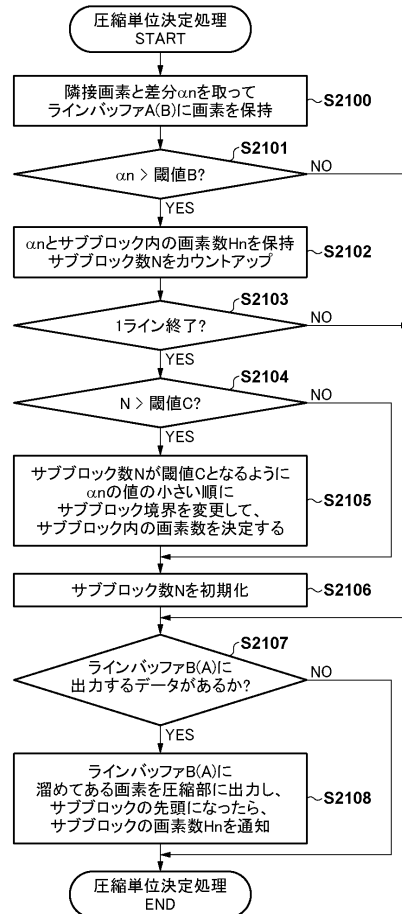
【図19】



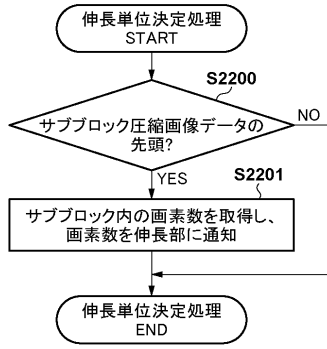
【図20】



【図21】



【図 22】



---

フロントページの続き

(58)調査した分野(Int.Cl. , DB名)

H04N 19/00 - 19/98

H04N 1/41 - 1/419