

**POLSKA
RZECZPOSPOLITA
LUDOWA**



**URZĄD
PATENTOWY
PRL**

O P I S P A T E N T O W Y

P A T E N T U T Y M C Z A S O W E G O

79 506

Patent tymczasowy dodatkowy
do patentu _____

Zgłoszono: 10.06.1972 (P. 155931)

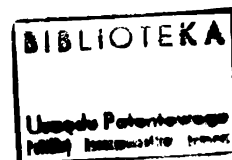
Pierwszeństwo: _____

Zgłoszenie ogłoszono: 30.09.1973

Opis patentowy opublikowano: 14.07.1975

Kl. 21a¹, 36/20

MKP H03k 13/17



Twórcy wynalazku: Ryszard Bieliński, Andrzej Ryczer

Uprawniony z patentu tymczasowego: Politechnika Warszawska, Warszawa (Polska)

Układ synchronicznego przetwornika asynchronicznych przebiegów binarnych

Przedmiotem wynalazku jest układ synchronicznego przetwornika asynchronicznych przebiegów binarnych zwłaszcza w urządzeniach pomiarowych kanałów telekomunikacyjnych do transmisji danych.

Znany jest układ przetwornika przebiegów binarnych zawierający generator impulsów prostokątnych połączony z wejściem funkora NAND. Drugie wejście funkora NAND połączone jest z wyjściem prostym przerzutnika bistabilnego. Wejście układu przetwornika połączone jest równolegle z pierwszym zaciskiem przełącznika dwupozycyjnego i z wejściem inwertora wejściowego. Drugi zacisk przełącznika dwupozycyjnego połączony jest z wyjściem inwertora wejściowego. Wejście funkora NAND połączone jest równolegle z wyjściem układu przetwornika oraz z wejściem inwertora kasującego, którego wyjście połączone jest z wejściem kasującym przerzutnika bistabilnego.

Niedogodnością występującą w znanym układzie przetwornika jest zależność czasu trwania impulsu wyjściowego od przesunięcia fazowego pomiędzy impulsem wejściowym a przebiegiem impulsów prostokątnych generatora. Powoduje to fałszywe działanie układu (gubienie impulsów), zwłaszcza przy różnych czułościach przerzutnika bistabilnego i przy różnych obciążeniach wyjścia układu przetwornika.

Celem wynalazku jest wyeliminowanie zjawiska gubienia impulsów. Zagadnienie techniczne jakie trzeba w tym celu rozwiązać polega na skonstruowaniu układu przetwornika przebiegów binarnych rejestrującego wszystkie wyniki cyfrowe, które mogą być otrzymane np. przy pomiarze kanałów telekomunikacyjnych przeznaczonych do transmisji danych.

Cel ten został osiągnięty przez układ synchronicznego przetwornika asynchronicznych przebiegów binarnych według wynalazku, którego istota polega na tym, że wejście układu przetwornika jest połączone równoległymi gałęziami z dwoma stykami przełącznika dwupozycyjnego stabilnego, przy czym do jednej gałęzi jest włączony inwertor wejściowy. Trzeci styk przełącznika połączony jest z wejściem włączającym przerzutnika bistabilnego wejściowego, którego wyjście proste połączone jest z pierwszym wejściem funkora NAND pośredniego. Wyjście proste przerzutnika bistabilnego wyjściowego połączone jest z pierwszym wejściem funkora NAND wyjściowego, którego wyjście jest połączone z wyjściem układu przetwornika i z wejściem kasującym przerzutnika bistabilnego wejściowego i wyjściowego. Natomiast wyjście funkora NAND pośredniego połączone jest z wejściem włączającym przerzutnika bistabilnego wyjściowego. Generator impulsów prostokątnych

połączony jest równolegle z wejściem przełączającym przerzutnika bistabilnego pośredniego oraz z trzecimi wejściami funkтора NAND pośredniego i wyjściowego. Wyjście proste przerzutnika bistabilnego pośredniego jest połączone z drugim wejściem funkтора NAND pośredniego, a wyjście zanegowane jest połączone z drugim wejściem funkтора NAND wyjściowego.

W układzie synchronicznego przetwornika według wynalazku uzyskuje się uniezależnienie czasu trwania impulsu od przesunięcia fazowego pomiędzy impulsem wejściowym a impulsami prostokątnymi generatora. Czas trwania impulsu wyjściowego można dowolnie regulować poprzez zmianę czasu trwania stanu 1 impulsów prostokątnych generatora. Układ zapewnia dokładne przekazanie liczby impulsów przebiegu wejściowego.

Układ według wynalazku jest bliżej wyjaśniony w przykładzie wykonania na rysunku, na którym fig. 1 przedstawia schemat logiczny synchronicznego przerzutnika asynchronicznych przebiegów binarnych, a fig. 2 ciąg impulsów w układzie.

Do wejścia A układu przetwornika (fig. 1) przyłączone jest wejście d inwertora wejściowego I oraz styk 3 przełącznika dwupozycyjnego stabilnego Pr. Styk 1 przełącznika Pr połączony jest z wyjściem e inwertora wejściowego I, a styk 2 z wejściem włączającym j przerzutnika bistabilnego wejściowego P_2 , którego wyjście proste p połączone jest z wejściem a funkтора NAND pośredniego NA_1 , a wejście kasujące k połączone jest z wejściem kasującym k przerzutnika bistabilnego wyjściowego P_3 i z wyjściem B układu przetwornika. Wyjście b funkтора NAND pośredniego NA_1 połączone jest z wyjściem prostym p przerzutnika bistabilnego pośredniego P_1 , którego wyjście zanegowane p połączone jest z wejściem b funkтора NAND wyjściowego NA_2 , którego wejście c i wejście c funkтора NAND pośredniego NA_1 połączone jest z wejściem przełączającym t przerzutnika bistabilnego pośredniego P_1 i z generatorem impulsów prostokątnych G. Wyjście w funkтора NAND pośredniego NA_1 połączone jest z wejściem włączającym j przerzutnika bistabilnego wyjściowego P_3 , a wyjście w funkтора NAND wyjściowego NA_2 połączone jest do wyjścia B układu przetwornika.

Układ synchronicznego przetwornika według wynalazku reaguje — w zależności od połączenia przełącznika Pr — na narastające albo na opadające zbocza impulsów asynchronicznego przebiegu wejściowego. Impulsy i_1 pokazane na fig. 2 podawane są bezpośrednio na styk 3 przełącznika Pr i na wejście d inwertora I, który zamienia fazę impulsów i_1 dając impulsy i_2 o przeciwnej fazie. Na wejście j przerzutnika P_2 podawane są impulsy i_1 lub i_2 w zależności od położenia przełącznika Pr i dlatego przerzutnik P_2 jest włączony, narastającymi lub opadającymi zboczami impulsów asynchronicznego przebiegu wejściowego. Generator G wytwarza impulsy prostokątne i_3 , których częstotliwość powinna być 4 krotnie większa od odwrotności minimalnego okresu asynchronicznego przebiegu wejściowego. Każde zbocze opadające impulsu i_3 powoduje zmianę stanu przerzutnika bistabilnego pośredniego P_1 . Na wyjściu prostym p przerzutnika P_1 pojawiają się impulsy i_4 , a na wyjściu zanegowanym p przerzutnika P_1 impulsy i_5 . Na wyjściu w funkтора pośredniego NA_1 będzie stan 0 tylko wtedy, gdy na jego wejściach a, b i c pojawi się równocześnie stan 1. Stan ten wystąpi gdy na wyjściu generatora G oraz na wyjściu p przerzutnika P_1 i na wyjściu p przerzutnika P_2 pojawi się stan 1.

Każda inna kombinacja stanów na wejściach a, b i c funkтора NA_1 powoduje, że na jego wyjściu w wystąpi stan 1. Przebieg impulsów na wyjściu w funkтора NA_1 oznaczona jako i_7 . Zbocza opadające impulsów i_7 powodują włączanie przerzutnika bistabilnego wyjściowego P_3 przez wejście włączające j. Na wyjściu w funkтора wyjściowego NA_2 pojawi się stan 0 tylko wtedy, gdy na jego wejściach a, b i c pojawi się równocześnie stan 1. Stan ten wystąpi, gdy na wyjściu generatora G i na wyjściu p przerzutnika P_1 oraz na wyjściu p przerzutnika P_3 pojawi się stan 1.

Każda inna kombinacja stanów na wejściach a, b i c funkтора NA_2 powoduje, że na jego wyjściu w wystąpi stan 1. Przebieg impulsów na wyjściu w funkтора NA_2 oznaczono jako i_9 . Przebieg i_9 jest jednocześnie przebiegiem wyjściowym przetwornika. Impulsy i_9 podawane są na wejście kasujące k przerzutników P_2 i P_3 . Zmiana stanu z 1 na 0 w ciągu impulsów i_9 powoduje zmianę stanu, przerzutników P_2 i P_3 ze stanu 1 na 0. Ciąg impulsów na wyjściu p przerzutnika P_2 oznaczono jako i_6 , a na wyjściu p przerzutnika P_3 jako i_8 .

W przypadku gdy na wyjściu w funkтора NA_1 pojawi się impuls 1—0—1 za krótki na to aby przerzutnik P_3 został włączony wówczas na wyjściu w funkтора NA_2 nie pojawi się impuls kasujący przerzutnik P_2 . Z chwilą wystąpienia następnego impulsu i_3 generatora G, na wyjściu w funkтора NA_2 powstanie impuls i_9 , którego tylna zbocze skasuje przerzutniki P_2 i P_3 co doprowadzi układ do stanu początkowego. Zatem pojawienie się za krótkiego impulsu i_7 na wyjściu w funkтора NA_1 nie powoduje zgubienia impulsu z przebiegu wejściowego i_1 albo i_2 , a wywołuje tylko przesunięcie w czasie odpowiadającego mu impulsu z przebiegu wyjściowego i_9 o jeden okres przebiegu impulsów i_3 generatora G.

Zastrzeżenie patentowe

Układ synchronicznego przetwornika asynchronicznych przebiegów binarnych zawierających generator impulsów prostokątnych, zespoły NAND, przerzutniki bistabilne, inwertor i przełącznik dwupozycyjny stabilny, znamienny tym, że wejście układu przetwornika (A) jest połączone równolegle z dwoma stykami (1, 3) przełącz-

nika dwupozycyjnego stabilnego (P_r) przy czym w jednej gałęzi równoległej jest włączony inwertyor wejściowy (1), zaś styk (2) tego przełącznika stabilnego (P_r) połączony jest z wejściem włączającym (j) przerzutnika bistabilnego wejściowego (P_2), którego wyjście proste (p) połączone jest z wejściem (a) funkora NAND pośredniego (NA_1), a wyjście proste (p) przerzutnika bistabilnego wyjściowego (P_3) połączone jest z wejściem (a) funkora NAND wyjściowego (NA_2), którego wyjście (w) jest połączone z wyjściem układu przetwornika (B) i z wejściami kasującymi (k) przerzutnika bistabilnego wyjściowego (P_3) i przerzutnika bistabilnego wejściowego (P_2), a wyjście (w) funkora NAND pośredniego (NA_1) połączone jest z wejściem włączającym (j) przerzutnika bistabilnego wyjściowego (P_3) natomiast generator impulsów prostokątnych (G) połączony jest równoległe z wejściem przełączającym (t) przerzutnika bistabilnego pośredniego (P_1) i wejściem (c) funkora NAND pośredniego (NA_1) i wejściem (c) funkora NAND wyjściowego (NA_2), przy czym wyjście proste (p) przerzutnika bistabilnego pośredniego (P_1) jest połączone z wejściem (b) funkora NAND pośredniego (NA_1), a wyjście zanegowane (p) jest połączone z wejściem (b) funkora NAND wyjściowego (NA_2).

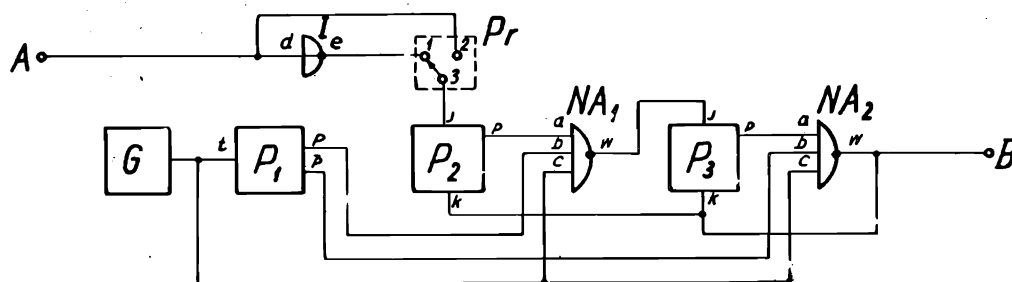


Fig. 1

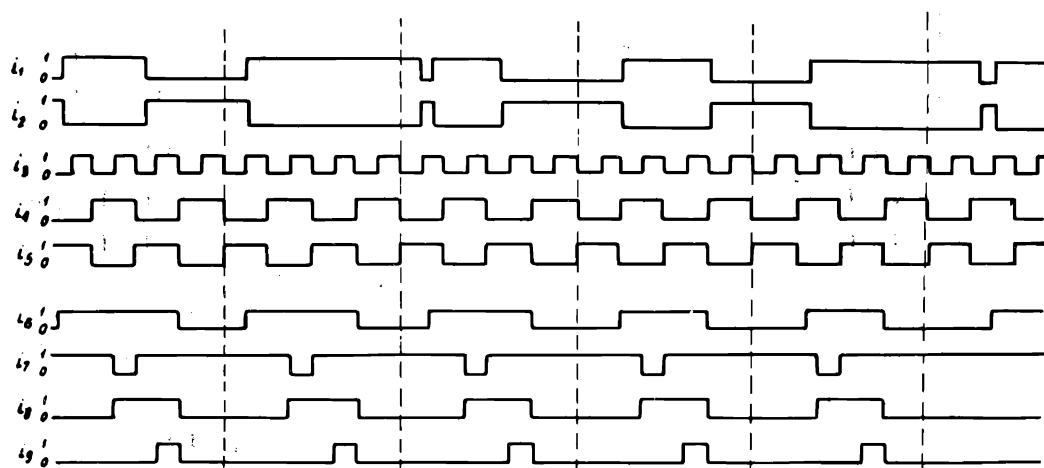


Fig. 2