

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4425248号
(P4425248)

(45) 発行日 平成22年3月3日 (2010.3.3)

(24) 登録日 平成21年12月18日 (2009.12.18)

(51) Int.Cl.

F I

H O 1 R 39/00 (2006.01)

H O 1 R 39/00 H

H O 2 G 11/02 (2006.01)

H O 2 G 11/02 3 O 1 Z

請求項の数 16 (全 18 頁)

(21) 出願番号 特願2006-206446 (P2006-206446)
 (22) 出願日 平成18年7月28日 (2006.7.28)
 (65) 公開番号 特開2007-42643 (P2007-42643A)
 (43) 公開日 平成19年2月15日 (2007.2.15)
 審査請求日 平成19年3月22日 (2007.3.22)
 (31) 優先権主張番号 11/192, 910
 (32) 優先日 平成17年7月29日 (2005.7.29)
 (33) 優先権主張国 米国 (US)

(73) 特許権者 501188177
 ムーグ インコーポレーテッド
 アメリカ合衆国ニューヨーク州 1405
 2 イースト オーロラ ジャミソン ロ
 ード (番地なし)
 (74) 代理人 100066692
 弁理士 浅村 皓
 (74) 代理人 100072040
 弁理士 浅村 肇
 (74) 代理人 100072822
 弁理士 森 徹
 (74) 代理人 100087217
 弁理士 吉田 裕

最終頁に続く

(54) 【発明の名称】 広帯域高周波スリップリング・システム

(57) 【特許請求の範囲】

【請求項 1】

第1の側と第2の側とを有する第1の誘電材料と、

前記第1の誘電材料の前記第1の側に配置された、内側リングと外側リングとを含む、
複数の同軸配置導電リングと、前記第1の誘電材料の前記第2の側に配置された第1の接地面とを備え、前記内側リン
グの幅が前記外側リングの幅より大きく、前記内側リングと前記第1の接地面との間の前記第1の誘電材料の中に形成される第2
の接地面を備え、前記第2の接地面が前記内側リングの信号伝搬速度を下げ、前記内側リング及び外側リングの電気的な長さがほぼ等しくなるように、前記内側リン
グ及び外側リングの幅が選択される接触リング・システム。 10

【請求項 2】

前記外側リングの信号伝搬速度を上げるために、前記外側リングの少なくとも一方の側
の前記第1の誘電材料に溝が形成される、請求項1に記載のシステム。

【請求項 3】

前記内側リング及び外側リングが伝送線の差動ペアを提供する、請求項1に記載のシス
テム。

【請求項 4】

前記内側リング及び外側リングの厚さが異なる、請求項1に記載のシステム。

【請求項 5】

前記内側リング及び外側リングの表面仕上げが異なる、請求項 4 に記載のシステム。

【請求項 6】

前記内側リング及び外側リングが非差動の伝送線を提供する、請求項 1 に記載のシステム。

【請求項 7】

前記非差動の伝送線が平面内導波路である、請求項 6 に記載のシステム。

【請求項 8】

インピーダンス不連続に起因する反射を減らすために配置された複数の終端装置をさらに備える、請求項 1 に記載のシステム。

【請求項 9】

前記終端装置がバイア内に位置決めされる、請求項 8 に記載のシステム。

【請求項 10】

前記終端装置が、表面実装部品、埋め込み受動部品、又はストリップライン手法により作成された部品のうちの少なくともいずれかである、請求項 8 に記載のシステム。

【請求項 11】

前記終端装置が埋め込み受動部品であり、前記埋め込み受動部品が薄膜部品である、請求項 10 に記載のシステム。

【請求項 12】

第 1 の側と第 2 の側とを有する第 1 の誘電材料と、

前記第 1 の誘電材料の前記第 1 の側に配置された、内側リングと外側リングとを含む、複数の同軸配置導電リングと、

前記第 1 の誘電材料の前記第 2 の側に配置された第 1 の接地面とを備え、前記外側リングの信号伝搬速度を上げるために、前記外側リングの少なくとも一方の側の前記第 1 の誘電材料に溝が形成され、

前記内側リングと第 1 の接地面との間の前記第 1 の誘電材料の中に形成される第 2 の接地面を備え、前記第 2 の接地面が前記内側リングの信号伝搬速度を下げる接触リング・システム。

【請求項 13】

インピーダンス不連続に起因する反射を減らすために配置された複数の終端装置をさらに備える、請求項 12 に記載のシステム。

【請求項 14】

前記終端装置が、表面実装部品、埋め込み受動部品、又はストリップライン手法により作成された部品のうちの少なくともいずれかである、請求項 12 に記載のシステム。

【請求項 15】

前記内側リングの幅が前記外側リングの幅より大きく、前記内側リング及び外側リングの電気的な長さがほぼ等しくなるように、前記内側リング及び外側リングの幅が選択される、請求項 12 に記載のシステム。

【請求項 16】

前記内側リング及び外側リングの厚さが異なり、前記内側リング及び外側リングの表面仕上げが異なる、請求項 12 に記載のシステム。

【発明の詳細な説明】

【技術分野】

【0001】

本出願は、Donnie S. Coleman が 2004 年 2 月 16 日に提出した米国特許出願第 10 / 778501 号（件名「BROADBAND HIGH - FREQUENCY SLIP RING SYSTEM」）の一部継続出願であり、Donnie S. Coleman が 2003 年 2 月 19 日に提出した米国特許仮出願第 60 / 448292 号（件名「BROADBAND HIGH - FREQUENCY SLIP RING SYSTEM」）の出願日の利益を主張するものであり、これらの開示はすべて、参照により本明細書に組み込まれている。

10

20

30

40

50

【 0 0 0 2 】

本発明は、主に、固定基準枠から可動基準枠への信号の転送に利用される接触型スリップリング・システムに関し、特に、高データ・レート通信に好適な接触型スリップリング・システムに関する。

【 背景技術 】

【 0 0 0 3 】

接触型スリップリングは、互いに回転関係で動く2つの可動枠の間での信号伝送に広く用いられてきた。先行技術におけるこの種のスリップリングでは、回転リング・システムと接触するために、貴金属合金導電性プローブを利用している。従来、このようなプローブは、丸線、複合材料、ボタン接点、又は導電性マルチフィラメント・ファイバ・ブラシを用いて製造されてきた。対応する、スリップリングの同軸接触リングは、一般に、摺動接触に適した断面形状を与えるように整形される。一般的なリング形状として、V字溝、U字溝、フラット・リングなどが用いられてきた。回転運動ではなく並進運動を行うシステムでも同様の手法が用いられてきた。

10

【 0 0 0 4 】

スリップリングを介して高周波信号を送信する場合の、最大伝送レートに対する主な制限要因は、インピーダンス不連続点での反射による波形歪みである。インピーダンス不連続点は、スリップリング全体にわたって、異なる形式の伝送線が相互接続されていて、サージ・インピーダンスが異なる場所であればどこでも発生しうる。伝送線においてスリップリングと外部インターフェースとがブラシ接点構造で相互接続されている場所や、その伝送線においてそれらのブラシ接点構造がそれぞれの外部インターフェースと接続されている場所では、著しいインピーダンス不整合がしばしば発生する。高周波信号に対する深刻な歪みは、伝送線におけるそのようなインピーダンス不整合の過渡状態のいずれからも起こりうる。さらに、並列の複数のブラシ接続の位相ずれによっても深刻な歪みが起こりうる。

20

【 0 0 0 5 】

スリップリングを通過する際のエネルギー損失は周波数とともに大きくなるが、その原因は、インピーダンス不整合点からの複数の反射、回路の共振、分布インダクタンス及び分布キャパシタンス、誘電損、表皮効果など、様々である。回転インターフェースを通る高周波のアナログ及びデジタル通信は、他の手法（光ファイバ・インターフェース、容量結合、誘導結合、介在する空間を横切る電磁放射による直接伝送など）でも達成又は提案されている。しかしながら、これらの手法を用いるシステムは比較的高価になる傾向がある。

30

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 0 6 】

必要とされるのは、製造が容易であり、安価でありながら、前述の問題に対処するスリップリング・システムである。

【 課題を解決するための手段 】

【 0 0 0 7 】

40

本発明の一実施例によれば、接触リング・システムが、第1の誘電材料と、複数の同軸配置導電リングと、第1の接地面とを含む。第1の誘電材料は、第1の側と第2の側とを含む。複数の同軸配置導電リングは、第1の誘電材料の第1の側にある。導電リングは、内側リングと外側リングとを含む。第1の接地面は、第1の誘電材料の第2の側にある。内側リングの幅は、外側リングの幅より広く、内側及び外側リングの幅は、内側及び外側リングの電氣的長さがほぼ同じになるように選択される。

【 0 0 0 8 】

本発明の別の態様によれば、外側リングの信号伝搬速度を上げるために、外側リングの少なくとも一方の側の第1の誘電材料に溝が形成される。本発明の別の態様によれば、内側リングと第1の接地面との間の第1の誘電材料に第2の接地面が形成される。第2の接

50

地面を実装すると、内側リングの信号伝搬速度が下がる。本発明の別の態様によれば、内側リングと外側リングは厚さが異なる。本発明のさらに別の態様によれば、内側リングと外側リングは表面仕上げが異なる。本発明の別の実施例によれば、内側リングと外側リングは、伝送線の差動ペアを与える。本発明の別の態様によれば、内側リングと外側リングは、非差動の伝送線を与える。本発明のこの態様によれば、非差動伝送線は、平面内導波路であってよい。

【0009】

本発明のさらに別の実施例によれば、インピーダンスの不連続に起因する反射を減らすために、複数の終端装置が配置される。本発明のこの態様によれば、終端装置は、表面実装部品、埋め込み受動部品、又はストリップライン手法により作成された部品のうちの少なくとも1つである。終端装置は、パイア内に配置可能である。埋め込み受動部品は、薄膜部品であってよい。

【0010】

本発明の以上及び他の特徴、利点、及び目的については、当業者であれば、以下の明細書、特許請求の範囲、及び添付図面を参照することにより、さらに理解されよう。

【実施例】

【0011】

本明細書で開示するように、広帯域接触スリップリング・システムは、DCから数GHzまでの周波数範囲での高速データ伝送のために設計される。本発明の実施例は、高周波材料及び手法並びに関連する伝送線を利用する導電性プリント回路基板(PCB)スリップリング・プラッタを用い、その伝送線は、PCBスリップリング・プラッタの導電リングを外部インターフェースと相互接続する。本発明の実施例はまた、やはりPCB構造並びに高周波手法を利用して高周波及びサージ・インピーダンス効果に起因する信号劣化を最小化する接触プローブ・システムを含むことも可能である。接触プローブ・システムは、接触プローブ・システムのプローブを外部インターフェースと相互接続する伝送線を含み、やはり様々な手法を利用して、高周波及びサージ・インピーダンス効果に起因する信号劣化を最小化する。本発明の各種実施例は、スリップリングの高周波性能を制限する要因を制御することの困難さに対処する。具体的には、本発明の実施例は、伝送線構造のインピーダンスを制御して、高周波の反射及び損失に関連する他の問題に対処する。

【0012】

本発明の一実施例は、スリップリングの摺動式電氣的接点システムに付随する高周波の反射及び損失に関連する重要問題領域に対処する。本発明の各種実施例は、フラットな導電リングとフラットなインターデジット式貴金属電氣的接点との同軸リング・システムを利用する。いずれの構造もPCB材料を利用して製造され、マイクロストリップ及びストリップライン伝送線並びにそれらの変形形態を実装することが可能である。

【0013】

フラット形状ブラシ接点システム

一般に、フラット形状ブラシ接点を利用することは、高周波スリップリングに関しては、丸線接点や他の接点形状と比較して大きなメリットがある。これらには、表皮効果の低減(表面積が大きくなるほど、高周波損失が低減される傾向がある)、インダクタンスの低減(断面がフラットなので、インダクタンス及び高周波損失が低減される傾向がある)、サージ・インピーダンスの低減(スリップリング差動インピーダンスとの親和性が高くなる)、コンプライアンスの増大(ばねレートの低下)(スリップリング・プラッタの軸方向の心振れに対して耐性がある)、表面実装PCB技術との親和性、横剛性が高い(フラット・リング・システム上でブラシを正確に走らせることが可能)などのメリットがある。

【0014】

横剛性が高いことは、フラット・リング・システムと正常に動作するスリップリング接点システムを作成するために一般に望ましい。そのようなフラット・リング・システムは、リング・システムの作成においてPCB技術を容易に利用することが可能である。一般

10

20

30

40

50

に、PCB技術は、先行技術で可能なインピーダンス値より大幅に高いインピーダンス値をとりうる、よく制御されたインピーダンス特性を提供することが可能である。このようにインピーダンスを高くできることにより、共通伝送線の実インピーダンスとの整合が可能になり、高周波データ伝送に関連する問題の1つに対処することが可能になる。

【0015】

インターデジット式接点（即ち、二又接点、三又接点、又はそれ以外の複数の並列指接点に分割された接点）は、スリップリング動作に関する他の顕著な利点を有する。並列接点は、許容できる低い動的抵抗を提供する設計視点からは、スリップリングの従来の特徴である。従来のスリップリングでは、ダイナミック・ノイズは、複数の並列接点を実装するために必要な配線からの顕著な誘導成分を有する可能性がある。フラット・ブラシ接点を用いれば、複数の低インダクタンス接点が並列動作することが可能になり、ダイナミック・ノイズ性能が大幅に向上する。

10

【0016】

図2及び5に示すように、複数のフラット・ブラシ接点200の特定の実装は、PCB206に互いに対向してマウントされたブラシ202及び204のペアであり、中央はと目又はバイア208を介して給電される。電流容量の増大及び動的抵抗の減少に関する複数のブラシの利点以外にも、この実装には高周波性能のメリットがある。中央はと目208によって、ブラシ202及び204の両方に対して伝送線の長さが等しくなり、信号が同相になり、サージ・インピーダンスが、スリップリングのインピーダンス整合並びに低損失に好適になる。対向する接点ブラシ・チップを近接配置することは、スリップリングからの位相ずれの低減に役立つ。図1～6を参照すると、中央バイア208はさらに、接点ブラシ202及び204とリング（例えば、リング106A）とが視覚的に並ぶことが確認できるように考慮されている。これは、スリップリング・アセンブリを簡略化する、きわめて望ましい特徴である。

20

【0017】

図7A～7Bに示すように、高いデータ・レート及び高い周波数では、中央給電ブラシ構造物702及び704を、差動伝送線において最適に用いることが可能である。図示した伝送線形状は、一般に、多層PCB700に実装される。フラット・ブラシ接点702及び704は、接地面710の上のマイクロチップ構造物705に表面実装される。ブラシ702及び704と外部入力端子との間の接続は、埋め込みマイクロストリップ712の形をとる。ブラシ・マイクロストリップ705、並びにそれらに給電する埋め込みマイクロストリップ伝送線712のサイズ及びそれらの間隔は、外部伝送線及び関連するスリップリングのインピーダンス整合の必要性から決定される。外部伝送線との接続のためのバイア・ホール及び関連する中央給電バイア708はPCB700を完全に貫通しており、電氣的絶縁のために接地面710に逃げ領域714を有する。2枚のPCBを背中合わせに接着し、両方の基板を同様に貫通するバイアを用いて、2つのスリップリングに給電することが可能である。

30

【0018】

図8に示すように、PCB手法を前述のように利用して、複数のブラシ構造物を実装して正確なインピーダンスの伝送線区間を作成することが可能である。例えば、50のケーブルを使用する場合は、50の差動インピーダンスに対応する「クロス給電」伝送線802及び804を設計して、外部給電線と整合させる。ブラシ構造物との並列接続は、等しい長さの伝送線806及び810を用いて行う。ブラシ構造物に同相信号を供給する、そのような伝送線を、本明細書では「0度整相線」と呼ぶ。これは、位相調整アンテナ・アレイに用いられる同様な表現に合わせたものである。このような「0度整相線」のインピーダンスは、「クロス給電線」の2倍、即ち、100である。図8に示すように、接触構造物800で利用されるスリップリングの差動インピーダンスは、したがって、整相線806及び810の2倍、即ち、200である。N個の接触構造物の並列給電に対する一般解では、整相線の差動インピーダンスは、入力インピーダンスのN倍になる。

40

【0019】

50

インピーダンスが便利又は達成可能な値でない場合は、漸変インピーダンス（即ち、インピーダンスが、ほとんど感知不能な程度に連続的に変化する）伝送線 900 を、異なるインピーダンスの間の整合区間として用いることが可能である。図 9 は、漸変インピーダンス整合区間を示す図であり、先細り状並列差動伝送線 900 を示している。パターン 902 及び 904 を先細りにすることは、インピーダンスを連続的に変化させる一方法であり、他の方法であれば起こるであろう、急峻なインピーダンス不連続による反射の大きさを最小限に抑えることが可能である。

【0020】

図 10 は、インピーダンス値が異なることの影響を改善する解決策として漸変インピーダンス伝送線を用いる様子を示している。この例では、接点システムに付随するスリップリングの差動インピーダンスが低すぎて、図 8 を参照して説明したように整相線を都合よく整合させることができない。クロス給電線 1002 及び 1004 を先細りにすることにより、伝送線のインピーダンスを、スリップリング・プラッタのリングのインピーダンスと、外部伝送線のインピーダンスとの中間値まで、徐々に小さくすることが可能である。0 度整相線 1006 及び 1010 を先細りにすることにより、インピーダンスをスリップリングのインピーダンスから徐々に増やして上述の中間値と整合させることが可能である。漸変インピーダンス整合区間を利用することの最終的な効果は、他の方法であれば起こるであろう相当なインピーダンス不整合による反射の大きさを減らすことである。高速データ波形の信号保全性を維持するという視点からは、インピーダンス不連続を最小限に抑えることが望ましい。

【0021】

1 GHz 超で動作するスリップリング用接点システムを構築する別の手法を、図 11 に示す。この手法は、マイクロストリップ 1100 を利用して、伝送線特性を、接点 1102 及び 1104 に移る前のスリップリングの数ミリメートル以内まで維持する。マイクロストリップ接点 1100 は、正確なブラシ力を与えるカンチレバーばねとして動作するとともに、インピーダンスが制御された伝送線を与える。したがって、マイクロチップ接点 1100 は、同時に伝送線、ばね、及びブラシ接点として動作して、1 GHz 超での優れた性能を有する。図 12 の実施例は、図 11 の接点 1100 をスリップリング・プラッタ 1120 と併せて示したものであり、広帯域スリップリングの単一の高速差動データチャネルを与えるように動作する。

【0022】

フラット形状 PCB 広帯域スリップリング・プラッタ

フラットなインターデジット式ブラシ接点システムを有する広帯域スリップリング・プラッタを実装するシステムは、一般には多層 PCB 技術を利用して実装されるが、他の技術も利用可能である。高周波性能を向上させるには、低誘電率の基材を使用したり、マイクロストリップ、ストリップライン、平面内導波路、及び同様の技術を利用して、インピーダンスを制御された伝送線を使用したりする。さらに、電磁放射及び妨害感受性、並びにコモンモード干渉を制御する視点からは、平衡差動伝送線を用いることが重要な手段になる。マイクロストリップ、ストリップライン、及び他のマイクロ波構造技術はさらに、高周波デジタル・シグナリングに必要な広い帯域幅に不可欠の要素である、伝送線構造物の正確なインピーダンス制御を推進する。個々の実装は、所望のインピーダンス及び帯域幅の要件に第 1 に依存する。

【0023】

図 13A ~ 13B は、それぞれ、マイクロチップ構造を利用するスリップリング・プラッタ 1300 の電気線図及び部分断面図である。スリップリング・プラッタ 1300 は、PCB 誘電材料 1304 の一方の側に導電リング 1302A 及び 1302B がエッチングされており、他方の側が接地面 1310 である。PCB 材料 1304 は、スリップリング・プラッタ 1300 の所望のインピーダンスに適合する所望の誘電率を有するものが選択される。導電リング 1302A 及び 1302B と外部伝送線との間の接続は、それぞれ、埋め込みマイクロストリップ 1306A 及び 1306B によって達成される。マイクロス

トリップ 1306A 及び 1306B は、一般に、配線又は他の伝送線との接続のためのパイア又は表面パッドに引き回される。給電線 1306A 及び 1306B とリング 1302A 及び 1302B との間の接続は、2 層間を通るパイアによって実現される。図示した構造は、一般には 3 層構造であり、両面スリップリング・プラッタとして構築される場合は 5 ~ 6 層構造になる。接地面 1310 は、接地面が、追加インピーダンス変数として動作するか、且つ / 又は基板のゆがみを制御するかに応じて、無垢構造又はメッシュ構造とすることが可能である。

【0024】

凹形障壁 1320 (即ち、リング間に機械切削された溝) は、絶縁層分離のために表面クリーブ距離を増やすことや、大きな導電性碎片からの物理的保護など、従来の障壁の機能
10
をある程度達成する。高周波スリップリング・プラッタにおいて用いられる凹形障壁 1320 も、固体誘電体を空気に置き換えることによって、リング・システムの実効誘電率を減らす機能を有する。この機能の電氣的な有利点は、所与の誘電体に対し他の方法で実現されるであろうインピーダンスより高いインピーダンスのスリップリング・プラッタを構築できることである。さらに、凹形障壁 1320 を、速度補償を与えるために実装することも可能である (これについては、後で詳述する)。

【0025】

リング 1302A 及び 1302B への給電は、接地面 1310 を基準とするシングルエ
20
ンデッドか、隣接リング間の差動で行うことが可能である。前述のように、給電線 1306A 及び 1306B は、所望のインピーダンスに適したサイズの一定幅のパターンか、異なるインピーダンスを整合させるための漸変インピーダンス伝送線であることが可能である。

【0026】

前述の PCB スリップリング構造は、スリップリング・プラッタ及び選択された材料の物理サイズに応じて、数百 MHz の周波数に対して良好な高周波性能を与える。そのようなスリップリング・プラッタの上限周波数に対する最大の制約は、伝送線が所望の信号の波長のか
30
なりの割合を占める際の共振効果によって課せられる。一般に、挿入損失及び定在波比が妥当な値であれば、リング周辺の、信号の電氣的波長の $1/10$ 程度までは妥当な性能が期待できる。

【0027】

所与のサイズのスリップリングでより高い周波数又は帯域幅に対応するには、一般に、スリップリングの共振周波数を高くしなければならない。これを達成する一方法は、給電線を複数の整相線に分割し、複数の点でスリップリングを駆動することである。この効果として、スリップリングの分布インダクタンスが並列配置され、そのインダクタンスの変化の平方根に比例して共振周波数が高くなる。図 14 は、差動伝送線を用いる給電システム 1400 を示しており、図 15 は、その給電方式を組み込んだ PCB スリップリング・プラッタの断面を示している。この例では、2 本の整相線と付随する給電点とを示しているが、インピーダンスを整合させることが十分に可能であれば、3 本以上の整相線を用いることも可能である。
40

【0028】

図 14 及び 15 では、リング 1402 及び 1404 への伝送線が、それぞれ、点 1401 及び 1403 と接続されている。クロス給電伝送線 1406 及び 1408 は、この例では、給電線のインピーダンス (50) と整合するように設計される。整相線 1410A 及び 1410B 並びに 1412A 及び 1412B の並列の組合せも、50 のインピーダンス、又は個々の 100 のインピーダンスと整合するように設計されている。整相線の各接続からは、この例では 200 の差動インピーダンスとして設計されている、リング 1402 及び 1404 の並列区間が見える。インピーダンスが整合するようにしかるべき調整を行えば、他の組合せも同様に可能である。具体的には、スリップリングの給電点の数を N とし、入力インピーダンスを Z とすると、整相線インピーダンスは $N * Z$ であり、リング・インピーダンスは $2 * N * Z$ である。低誘電率材料を用いると、インピーダンス
50

値を高くしやすい。図 1 5 に示した整相線は、凹形障壁内の空気の近傍にあることから、誘電係数を低くし、差動インピーダンスを高くすることが可能になっている。

【 0 0 2 9 】

漸変インピーダンス整相線区間の構築においてフレキシブル回路 1 0 4 (図 1 を参照) を用いると、P C B スリッピング・プラッタ 1 0 2 のリング 1 0 6 A 及び 1 0 6 B との複数点接続が容易になる。この方法により、P C B スリッピングの構造が簡単になる。整相線がリングの外になり、クロス給電伝送線での並列接続が容易になるからである。漸変インピーダンス整合区間では、インピーダンス特性が滑らかなスリッピングの構築が可能であり、通過帯域の平坦さと、インピーダンス不連続に起因する信号歪みとが改善される。漸変インピーダンス整相線を用いることは、一般に、広帯域 P C B スリッピング 1 0 0 を構築する上で望ましい特徴である。

10

【 0 0 3 0 】

スリッピングの取り付け方法

図 1 6 及び 1 7 は、複数のスリッピング・プラッタ・アセンブリ 1 0 0 を受け止める回転シャフト 1 6 0 0 を示している。回転シャフト 1 6 0 0 は、スリッピングの構築を容易にしながら、これらの装置の製造で直面する 3 つの典型的な問題に対処するよう有利に設計される。シャフトは、プラッタの軸方向の位置決めを、公差が蓄積されないように制御すること、プラッタ・スリッピングの半径方向の位置決めを制御すること、及びワイヤとリードを管理することを考慮して設計されている。スリッピング・プラッタを回転シャフトに取り付ける際の難題は、スリッピング取り付け方法の多く (例えば、スパーサを用いる方法) につきものの交差の蓄積を避けることである。また、プラッタを追加するたびにワイヤの輻輳が増えるので、ワイヤ及びリードの管理も、ほとんどのスリッピングの製造に必ずついてまわる問題である。図 1 6 に明示するように、回転シャフト 1 6 0 0 は、上述の問題に対処する何段かのステップを含む。

20

【 0 0 3 1 】

シャフト 1 6 0 0 は、スリッピング・システムのプラッタ 1 0 2 のための取り付けラウンド/パッド 1 6 0 2 ~ 1 6 1 2 をらせん状に配置するために、機械加工された一連の同軸溝を有する、コンピュータ数値制御 (C N C) で製造される部品であることが可能である。シャフト 1 6 0 0 上の溝の軸方向の位置決めは、機械加工操作の繰り返し精度の関数であり、したがって、各スリッピングの一方の側が、軸方向に、機械加工精度内に位置決めされ、公差が累積されることがない。各プラッタ 1 0 2 の反対側は、リングの厚みの公差だけを追加要因として位置決めされる。溝の内径は、各プラッタの内径の、半径方向の位置決め面を与えるようにサイズ調整される。らせん状に配置されたラウンド/パッド 1 6 0 2 ~ 1 6 1 2 は、各プラッタ 1 0 2 の取り付け形体を与える。らせん配置により、各プラッタ 1 0 2 を取り付けの際のワイヤ・ウェイ空間が多く得られる。ワイヤ・ウェイ 1 6 4 0 の形状は、ケーブル管理及び電氣的絶縁のために配線 1 6 5 0 をまとめるための空間を与える。図 1 7 に示すように、複数のプラッタ・スリッピング・システムを構築する間、シャフト 1 6 0 0 を外形 1 6 7 0 のキャビティ 1 6 6 0 内に有利に配置することが可能である。

30

【 0 0 3 2 】

まとめると、本明細書で開示される特徴を組み込んだスリッピング・システムは、フラットなインターデジット式接点をフラットな P C B スリッピング及び伝送線手法と組み合わせる使用することによって広い帯域幅を達成することと、給電線と結合された中央バイアを含むブラシ接点構造物を使用することによって、性能的利点を得られ、ブラシとリングとが視覚的に並ぶことが確認できるように考慮されることと、差動伝送線の P C B 構造による、スリッピングの複数点での給電と、複数のフレキシブル・テープ整相線の使用による、スリッピングの複数点での給電と、漸変インピーダンス伝送線整合区間の使用により、一般的に、且つ、特に上述の用途において、P C B スリッピングのインピーダンス整合に影響を及ぼすことと、P C B スリッピング・プラッタの設計において凹形障壁を使用することによって、スリッピングの電氣的絶縁のメリット、並びに低誘電

40

50

率によるスリップリングの高周波特性上のメリットが得られることと、マイクロストリップ接点（即ち、接点が埋め込まれた、マイクロストリップ伝送線のフレキシブル区間）の使用によって、従来の方式に対して高周波性能の優位が得られることと、スリップリング構造においてステップが付いた回転シャフトを使用することによって、機械的位置付け並びにワイヤ管理の技術的改善が行われることとによって特徴づけられる高周波広帯域スリップリングを与える（ただし、実装によっては、以上の事柄によって同時に特徴づけられるわけではない）。

【 0 0 3 3 】

速度補償スリップリング

従来の構造又はプリント回路基板（PCB）構造のいずれにおいても、プラッタ式のスリップリング全体に差動信号を伝送するためには、伝送線を構成する2つ以上の導体の異なるリング半径（2つの場合は、図18のR1及びR2）の問題に対処することが必要になる可能性がある。一般的なプラッタ式スリップリングでは、リングごとに半径が異なる導電リングが実装される。したがって、結果として得られるリング・ペアの各リングは、異なる物理的円周を有し、したがって、同じでない2つの経路長で構成される伝送線を形成する。リングの物理的な長さが異なれば、それらのリングの電気的な長さも異なり、結果として、リングによって搬送される差動信号は、リング周囲を伝搬する間に位相がずれる。そのように構築された伝送線は、差動平衡の劣化、伝送線からの輻射の増加、コモンモード信号の脆弱性の増加、ジッタの増加、及びデジタル・データ・レートの低下を含む、多くの電気的不利益をこうむる。

【 0 0 3 4 】

本発明の一態様によれば、異なる半径のリングを利用するスリップリングに見られる制限は、速度補償手法の適用によって対処される。速度補償手法によれば、リングの物理的な長さが異なる場合でも、リングの電気的な長さが等化される。この方法では、スリップリング周辺を伝搬する信号は、角度位置に関しては同相が保たれ、先行技術のスリップリングにつきものであった位相遅延が見られない。

【 0 0 3 5 】

図18に示すように、本発明によれば、回転軸1801の周囲を回転することが可能な差動プラッタ・スリップリング1800の伝搬速度を制御及び等化するために、いくつかの手法を実施することが可能である。例えば、幅の狭いリングより広いリングのほうが伝搬速度が低いので、内側リング1808の幅を、外側リング1810の幅より広くなるように選択することが可能である。この方法では、電気的な円周（又は時間遅延）が等しくなるように、差動ペアの2つのリングの幅を調節する。外側リング1810のいずれかの側の誘電体1804に溝1812を形成することによって、外側リング1810の伝搬速度を上げることも可能である。溝1812は、平均誘電率を効果的に下げ、したがって、外側リング1810によって搬送される信号の伝搬速度を上げる。例えば、外側リング1810の一方の側又は両方の側の誘電体1804に、溝1812で切り込みを入れることが可能である。内側リング1808と外側リング1810の両方の、物理的な円周が異なるにもかかわらず、電気的な円周及び時間遅延が同じになるように、溝1812のサイズを調節することが可能である。

【 0 0 3 6 】

リングから周辺の金属構造物までの距離（例えば、接地面1802までの距離）を変更することによって、リングの伝搬速度を変化させることも可能である。例えば、接地面までの距離を短縮することによって、リングの伝搬速度を下げることも可能である。代替として、或いは追加で、内側リング1808の下誘電体1804の中に追加接地面1806を組み込むことが可能である。そして、差動ペアの未変更リングと電気的な長さ又は時間遅延が同じになるように、追加接地面1806の物理寸法及び接地面1806と内側リング1808との距離を調節することが可能である。リングの厚さ及び表面仕上げを制御することによって、リングの伝搬速度に影響を及ぼすことも可能である。信号伝搬速度に対する厚さや表面仕上げの変更の効果は一般には比較的小さいが、これらの変量の変更を

、前述の他の変量と組み合わせると、所望の信号伝搬速度を達成することが可能な場合がある。以上の手法のすべてをスタンドアロン・ソリューションとして実施するか、他の１つ又は複数の手法と組み合わせることで実施することにより、電気的な円周（又は時間遅延）がほぼ同じであるリングを有する差動リング・ペアを実現することが可能である。

【 0 0 3 7 】

図 1 9 に示すように、前述の伝搬速度補償手法を、１つ又は複数の非差動伝送線（回転軸 1 9 0 1 の周囲を回転することが可能な平面内導波路 1 9 0 0 など）を有するスリップリングにも用いることが可能である。前述の手法の任意の組合せを用いて、接地面 1 9 0 2 から間隔が置かれている内側リング 1 9 0 6、中間リング 1 9 0 8、及び外側リング 1 9 1 0 の電気的な長さがほぼ同じになるように、リング 1 9 0 6、1 9 0 8、及び 1 9 1 0 の伝搬速度を調節することが可能である。一実施例では、リングの半径が増えるに従い、徐々に伝搬速度が上がるように、異なる３つのリング幅を実装することが可能である。リング幅を変更することで完全な補償が得られるようにするには半径の差が大きすぎる場合は、誘電体 1 9 0 4 に溝 1 9 1 2、1 9 1 2 A、及び 1 9 1 2 B を形成することによって、リング 1 9 0 8 及び 1 9 1 0 の伝搬速度を上げることも可能である。さらに、（図 1 8 に示したような）第 2 の接地面リングを内側リング 1 9 0 6 の下に含めて、リング 1 9 0 6 上を搬送される信号の伝搬速度を下げることも可能である。

【 0 0 3 8 】

これらの様々なケースにおける目標は、リングの幅、厚さ、又は表面仕上げを変更することによって、且つ／又は周囲の誘電体媒体の実効誘電率を局所的に変更することによって、且つ／又はしかるべきリングの下に第 2 の接地面を追加することによって、同軸リングの電気的な長さを等化する形状を作成することである。

【 0 0 3 9 】

P C B スリップリング伝送線への受動部品及び能動部品の組み込み

スリップリングを実装する際の信号の保全性の問題については、インピーダンス不連続点からの反射を制御するために、受動部品を用いてスリップリングの伝送線を終端することが必要になる可能性がある。それらの終端装置を P C B の構造に組み込むために、P C B スリップリング構築手法を用いることも可能である。これには、様々な手法があり、例えば、P C 基板 S / R の表面又は内部に L C R ネットワーク用表面実装部品、埋め込み受動（L C R）部品を実装すること、及び／又は P C B 基材を用いて L C R ネットワークを作成するストリップライン手法などがある。

【 0 0 4 0 】

シングルエンデッド・スリップリングのための終端手法としては、図 2 0 に示すような、シングルエンデッド・スリップリング 2 0 0 0 の抵抗ネットワーク 2 0 0 2 及び 2 0 0 4 の直列シャント接続がある。差動スリップリングのための終端手法としては、図 2 1 に示すような、差動スリップリング 2 1 0 0 の抵抗ネットワーク 2 1 0 1 及び 2 1 0 4 の直列シャント接続がある。インピーダンス、電圧、又は電流の必要な変換を実施するために、誘導素子、容量素子、及び／又は抵抗素子（L C R）からなる複雑なネットワークを、必要に応じて用いることも可能である。能動電子デバイスは、信号のコンディショニング、変換、及び／又は復元に加えて、そのような変換を行うことも可能である。前述のように電子部品をスリップリング伝送線の表面又は内部に組み込むことは、信号の保全性を維持する上で有利である。

【 0 0 4 1 】

表面実装技術（S M T）を用いると、S M T 電子部品をスリップリング P C B 上に、又はスリップリング P C B を貫通させて、直接マウントすることが可能である。この実装では、表面パッドを用いて部品をスリップリング P C B 上又は接点 P C B 上にマウントする。図 2 2 に示すように、スリップリング 2 2 0 0 の P C B 2 2 0 2 のバイア 2 2 0 4 の内側にシャント素子 2 2 0 6 を取り付けることが可能である。この場合、素子 2 2 0 6 は、各端部がハンダ付けされることによって接続されるので、他のバイア及びパッドの構造につきものの浮遊リアクタンスがない。このような S M T 技術は、スリップリング P C B や

接点 P C B に用いることが可能なほか、フレキシブル・テープ伝送線や中間コネクタ基板にも用いることが可能である。

【 0 0 4 2 】

図 2 3 に示すように、埋め込み受動部品 2 3 0 6 を、スリップリング 2 3 0 0 の P C B 2 3 0 2、又は接点（ブラシ・ブロック）P C B に直接組み込むことが可能である。これは、薄膜技術又は他の技術を用いて、P C B スタックのしかるべき中間層に抵抗素子及び／又は容量素子を適用することによって達成可能である。そのような部品をスリップリング P C B レイアウトの重要な場所に適用できることは、インピーダンスを制御し、反射を制御する観点からは、信号を保全する上で有利である。図 2 0 の、点線で示した抵抗 2 0 0 6 及び 2 0 0 8 は、埋め込み受動素子として効果的に組み込み可能である。図 2 3 を再度参照すると、部品 2 3 0 6 は、P C B 2 3 0 2 のある層の銅トレース 2 3 0 4 の両端に直接配置される薄膜抵抗であることが可能である。さらに、（プリント回路パターンを用いてキャパシタ及びインダクタを作成する）P C B ストリップライン及びマイクロストリップを用いて、マイクロ波周波数用の伝送線網を実装することが可能であり、これによって、ディスクリット部品を使用せずに、部品を、成層の一部として、スリップリング P C B 又は接点 P C B に直接組み込むことが可能になる。

10

【 0 0 4 3 】

これまでの説明は、単なる好ましい実施例の説明と見なされる。当業者や、本発明の作成者又は使用者であれば、本発明を変更することが思い浮かぶであろう。したがって、これまで図示及び説明してきた実施例は、単に例示を目的としたものであって、本発明の範囲の限定を意図したものではなく、本発明の範囲は、均等論を含む特許法の原則に従って解釈される添付の特許請求の範囲によって定義されることを理解されたい。

20

【図面の簡単な説明】

【 0 0 4 4 】

【図 1】スリップリング・プラッタのリング構造物への外側接触を与えるフレキシブルな回路伝送線を含む高周波（H F）プリント回路基板（P C B）スリップリング・プラッタの斜視図である。

【図 2】複数の二又フラット・ブラシ接点及び関連する P C B の部分斜視図である。

【図 3】例示的六指インターデジット式フラット・ブラシ接点の部分図である。

【図 4】P C B スリップリング・プラッタの導電リングと接触している複数の二又フラット・ブラシ接点の端部の斜視図である。

30

【図 5】図 2 の二又フラット・ブラシ接点の中央はと目給電点の部分断面図である。

【図 6】スリップリング・システムの部分上面図であって、中央はと目給電点を通り、P C B スリップリング・プラッタの導電リングを有する複数の二又フラット・ブラシ接点の並びを示している。

【図 7 A】差動ブラシ接点システムの電気線図である。

【図 7 B】図 7 A の差動ブラシ接点システムを実装する P C B の断面図である。

【図 8】並列給電差動ブラシ接点システムの電気線図である。

【図 9】先細り状並列差動伝送線を示す図である。

【図 1 0】差動漸変伝送線のペアの電気線図である。

40

【図 1 1】マイクロストリップ接点の一部分の斜視図である。

【図 1 2】P C B スリップリング・プラッタの同軸リングのペアと接触している、図 1 1 のマイクロストリップ接点の斜視図である。

【図 1 3 A】差動伝送線を実装する P C B スリップリング・プラッタの電気線図である。

【図 1 3 B】図 1 3 A の P C B スリップリング・プラッタの構造において利用される 3 層 P C B の部分断面図である。

【図 1 4】差動伝送線を実装する P C B スリップリング・プラッタの電気線図である。

【図 1 5】図 1 4 の P C B スリップリング・プラッタの構造において利用される 4 層 P C B の部分断面図である。

【図 1 6】複数の P C B スリップリング・プラッタを受け止める回転シャフトの斜視図で

50

ある。

【図 1 7】少なくとも 1 つのスリップリング・ブラッタが取り付けられる、図 1 6 の回転シャフトの斜視図である。

【図 1 8】本発明の一実施例により構築された、差動マイクロストリップを実装する、スリップリングの当該部分の断面図である。

【図 1 9】本発明の別の実施例により構築された、平面内導波路を実装する、スリップリングの当該部分の断面図である。

【図 2 0】本発明の一実施例により構築された、シングルエンデッド・スリップリングの電気回路図である。

【図 2 1】本発明の別の実施例により構築された、差動スリップリングの電気回路図である。 10

【図 2 2】P C B のバイア内にマウントされた表面実装技術 (S M T) 部品を含む、プリント回路基板 (P C B) スリップリングの当該部分の断面図である。

【図 2 3】本発明の別の実施例により構築された、スリップリングの 2 つの信号線にわたって結合された埋め込み抵抗を有する、スリップリングの当該部分の上面図である。

【符号の説明】

【 0 0 4 5 】

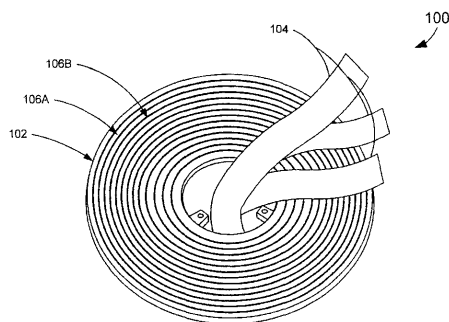
1 0 0	広帯域 P C B スリップリング	
1 0 2	P C B スリップリング・ブラッタ	
1 0 4	フレキシブル回路	20
1 0 6 A	リング	
1 0 6 B	リング	
2 0 0	フラット・ブラシ接点	
2 0 2	ブラシ	
2 0 4	ブラシ	
2 0 6	P C B	
2 0 8	中央はと目又はバイア	
2 1 0	接地面	
2 1 2	給電線	
7 0 0	多層 P C B	30
7 0 2	フラット・ブラシ接点 (中央給電ブラシ構造物)	
7 0 4	フラット・ブラシ接点 (中央給電ブラシ構造物)	
7 0 5	マイクロチップ構造物	
7 1 0	接地面	
7 1 2	埋め込みマイクロストリップ	
7 1 4	逃げ領域	
8 0 0	接触構造物	
8 0 2	「クロス給電」伝送線	
8 0 4	「クロス給電」伝送線	
8 0 6	整相線	40
8 1 0	整相線	
9 0 0	漸変インピーダンス伝送線	
9 0 2	パターン	
9 0 4	パターン	
1 0 0 2	クロス給電線	
1 0 0 4	クロス給電線	
1 0 0 6	0 度整相線	
1 0 1 0	0 度整相線	
1 1 0 0	マイクロストリップ接点	
1 1 0 2	接点	50

1 1 0 4	接点	
1 1 2 0	スリップリング・プラッタ	
1 3 0 0	スリップリング・プラッタ	
1 3 0 2 A	導電リング	
1 3 0 2 B	導電リング	
1 3 0 4	P C B 誘電材料	
1 3 0 6 A	埋め込みマイクロストリップ	
1 3 0 6 B	埋め込みマイクロストリップ	
1 3 1 0	接地面	
1 3 2 0	凹形障壁	10
1 4 0 0	給電システム	
1 4 0 1	点	
1 4 0 2	リング	
1 4 0 3	点	
1 4 0 4	リング	
1 4 0 6	クロス給電伝送線	
1 4 0 8	クロス給電伝送線	
1 4 1 0 A	整相線	
1 4 1 0 B	整相線	
1 4 1 2 A	整相線	20
1 4 1 2 B	整相線	
1 6 0 0	回転シャフト	
1 6 0 2	取り付けランド / パッド	
1 6 0 4	取り付けランド / パッド	
1 6 0 6	取り付けランド / パッド	
1 6 0 8	取り付けランド / パッド	
1 6 1 0	取り付けランド / パッド	
1 6 1 2	取り付けランド / パッド	
1 6 4 0	ワイヤ・ウェイ	
1 6 5 0	配線	30
1 6 6 0	キャビティ	
1 6 7 0	外形	
1 8 0 0	差動プラッタ・スリップリング	
1 8 0 1	回転軸	
1 8 0 2	接地面	
1 8 0 4	誘電体	
1 8 0 6	追加接地面	
1 8 0 8	内側リング	
1 8 1 0	外側リング	
1 8 1 2	溝	40
1 9 0 0	平面内導波路	
1 9 0 1	回転軸	
1 9 0 2	接地面	
1 9 0 6	内側リング	
1 9 0 8	中間リング	
1 9 1 0	外側リング	
1 9 1 2	溝	
1 9 1 2 A	溝	
1 9 1 2 B	溝	
2 0 0 0	シングルエンデッド・スリップリング	50

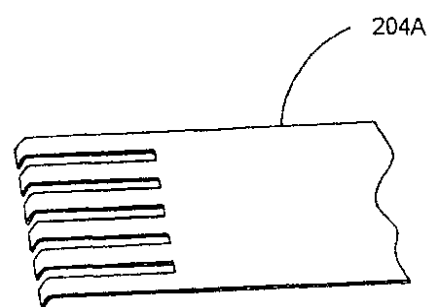
2 0 0 2 抵抗ネットワーク
 2 0 0 4 抵抗ネットワーク
 2 0 0 6 抵抗
 2 0 0 8 抵抗
 2 1 0 0 差動スリップリング
 2 1 0 1 抵抗ネットワーク
 2 1 0 4 抵抗ネットワーク
 2 2 0 0 スリップリング
 2 2 0 2 P C B
 2 2 0 4 バイア
 2 2 0 6 シャント素子
 2 3 0 0 スリップリング
 2 3 0 2 P C B
 2 3 0 4 パターン
 2 3 0 6 埋め込み受動部品

10

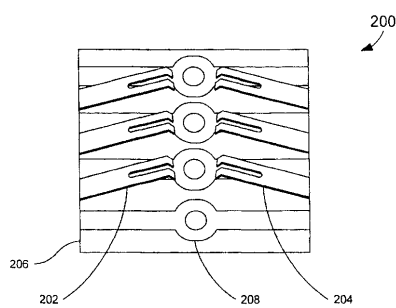
【図 1】



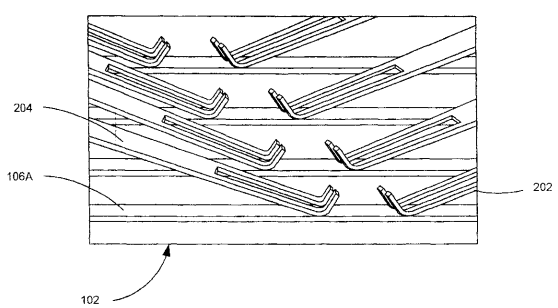
【図 3】



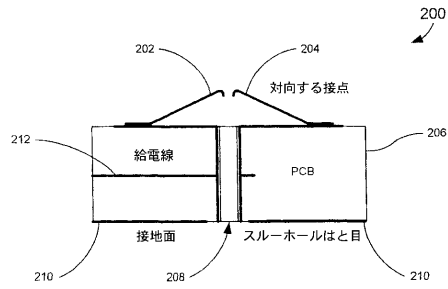
【図 2】



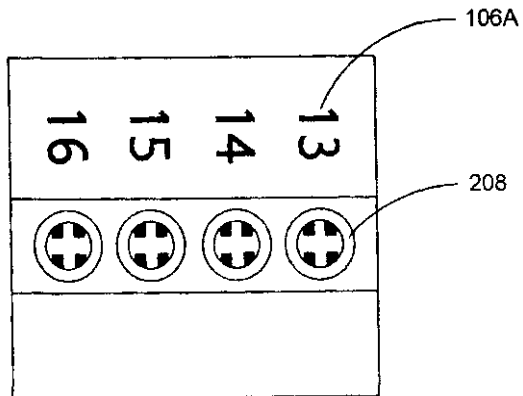
【図 4】



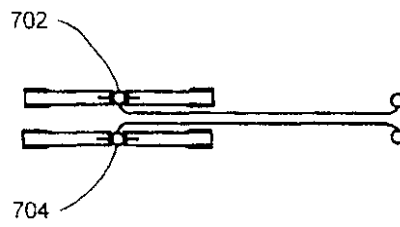
【図 5】



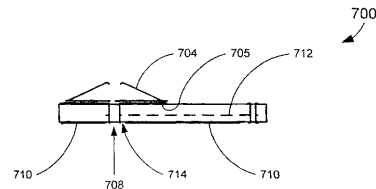
【図 6】



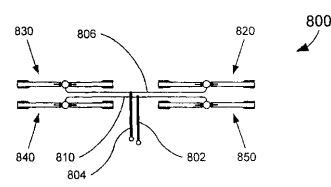
【図 7 A】



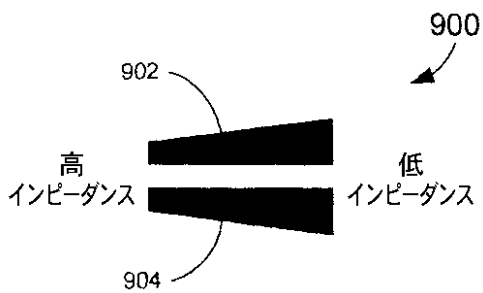
【図 7 B】



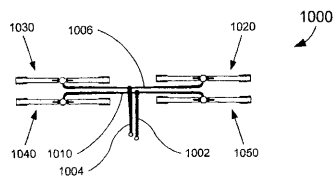
【図 8】



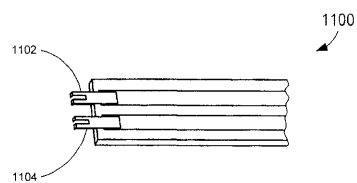
【図 9】



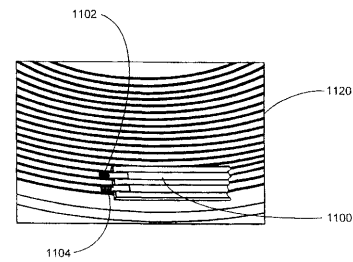
【図 10】



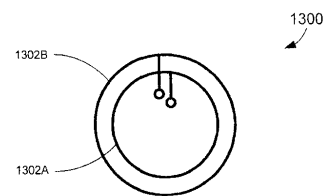
【図 11】



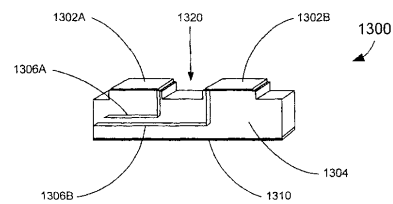
【図 12】



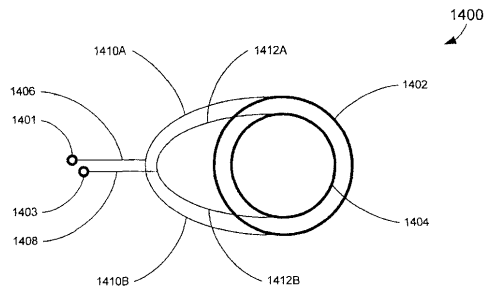
【図 13 A】



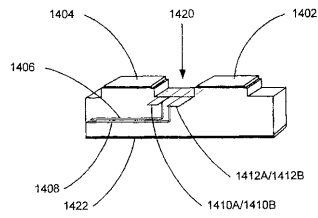
【図 13 B】



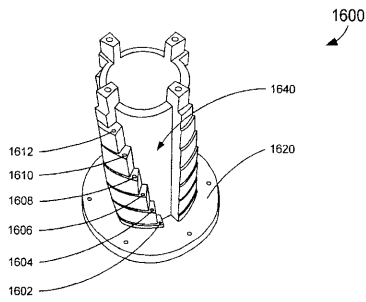
【図 14】



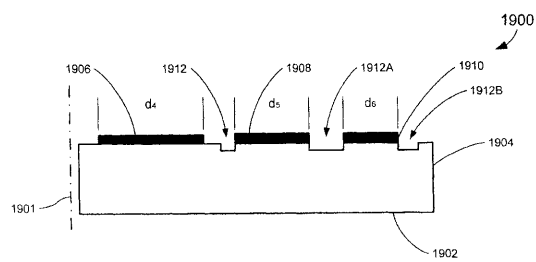
【図 15】



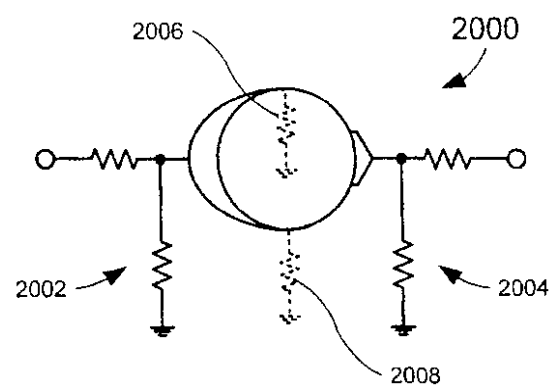
【図 16】



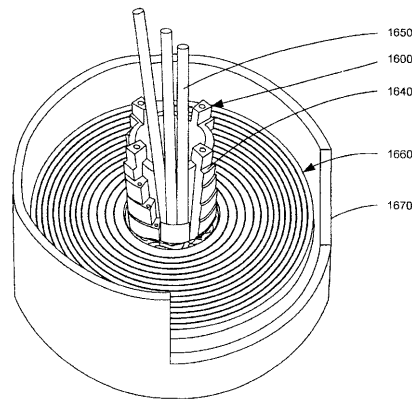
【図 19】



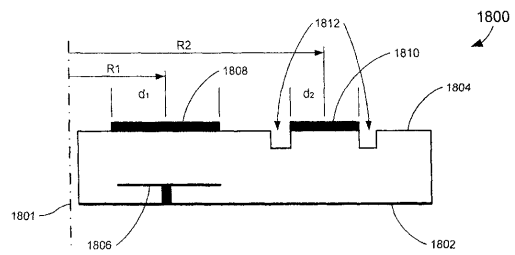
【図 20】



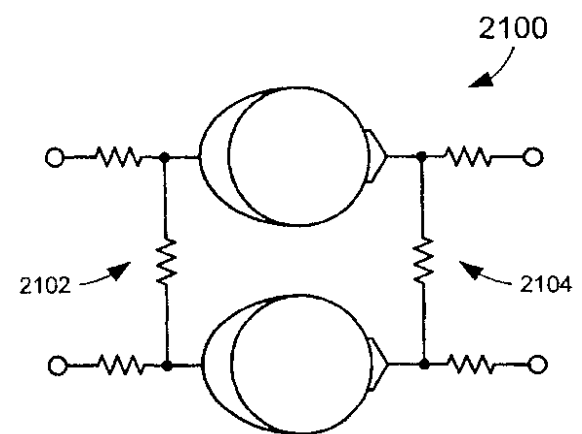
【図 17】



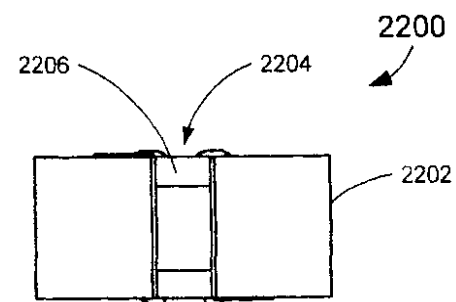
【図 18】



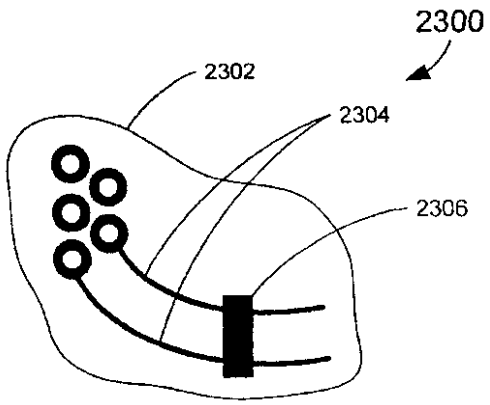
【図 21】



【図 22】



【図 23】



フロントページの続き

(72)発明者 ドニー エス・コールマン

アメリカ合衆国、ヴァージニア、ダブリン、 ハイランド ロード 6235

審査官 井上 哲男

(56)参考文献 国際公開第2004/075421(WO, A1)

特開平04-137476(JP, A)

(58)調査した分野(Int.Cl., DB名)

H01R 39/00

H01R 39/08

H01R 39/10

H01R 39/34

H02G 11/02