

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5724256号
(P5724256)

(45) 発行日 平成27年5月27日(2015.5.27)

(24) 登録日 平成27年4月10日(2015.4.10)

(51) Int.Cl.	F 1
HO 1 L 21/8246 (2006.01)	HO 1 L 27/10 4 4 7
HO 1 L 27/105 (2006.01)	HO 1 L 43/08 M
HO 1 L 43/08 (2006.01)	HO 1 L 43/08 Z
HO 1 L 43/10 (2006.01)	HO 1 L 29/82 Z
HO 1 L 29/82 (2006.01)	

請求項の数 3 (全 25 頁)

(21) 出願番号 特願2010-205086 (P2010-205086)
 (22) 出願日 平成22年9月14日 (2010.9.14)
 (65) 公開番号 特開2012-64611 (P2012-64611A)
 (43) 公開日 平成24年3月29日 (2012.3.29)
 審査請求日 平成25年9月9日 (2013.9.9)

(73) 特許権者 000002185
 ソニー株式会社
 東京都港区港南1丁目7番1号
 (74) 代理人 100086841
 弁理士 脇 篤夫
 (74) 代理人 100114122
 弁理士 鈴木 伸夫
 (74) 代理人 100167704
 弁理士 中川 裕人
 (72) 発明者 細見 政功
 東京都港区港南1丁目7番1号 ソニー株式会社内
 (72) 発明者 別所 和宏
 東京都港区港南1丁目7番1号 ソニー株式会社内

最終頁に続く

(54) 【発明の名称】 記憶素子、メモリ装置

(57) 【特許請求の範囲】

【請求項 1】

膜面に垂直な磁化を有し、情報に対応して磁化の向きが変化される記憶層と、
 上記記憶層に記憶された情報の基準となる膜面に垂直な磁化を有する磁化固定層と、
 上記記憶層と上記磁化固定層の間に設けられる MgO による絶縁層と、
 を有し、

上記記憶層は、上記絶縁層との界面が Co - Fe - B 層とされたうえで、Co - Fe - B 層と 1a 族、2a 族、3a 族、4a 族、5a 族又は 6 族の何れかに属する元素との積層構造からなり、上記 Co - Fe - B 層 1 nm に対して上記元素を 0.05 nm ~ 0.3 nm の割合で薄膜として挿入するものであり、

上記記憶層、上記絶縁層、上記磁化固定層を有する層構造の積層方向にスピン偏極した電子を注入することにより、上記記憶層の磁化の向きが変化して、上記記憶層に対して情報の記録が行われるとともに、

上記記憶層が受ける、実効的な反磁界の大きさが、上記記憶層の飽和磁化量よりも小さい記憶素子。

【請求項 2】

上記 Co - Fe - B の組成が、

0 < Co_x < 40、

60 < Fe_y < 100、

0 < B_z < 30

10

20

において、

$(\text{Co}_x - \text{Fe}_y)_{100-z} - \text{B}_z$ である請求項 1 に記載の記憶素子。

【請求項 3】

情報を磁性体の磁化状態により保持する記憶素子と、

互いに交差する 2 種類の配線とを備え、

上記記憶素子は、

膜面に垂直な磁化を有し、情報に対応して磁化の向きが変化される記憶層と、

上記記憶層に記憶された情報の基準となる膜面に垂直な磁化を有する磁化固定層と、

上記記憶層と上記磁化固定層の間に設けられる MgO による絶縁層と、

を有し、

10

上記記憶層は、上記絶縁層との界面が Co - Fe - B 層とされたうえで、Co - Fe - B 層と 1a 族、2a 族、3a 族、4a 族、5a 族又は 6 族の何れかに属する元素との積層構造からなり、上記 Co - Fe - B 層 1 nm に対して上記元素を 0.05 nm ~ 0.3 nm の割合で薄膜として挿入するものであり、

上記記憶層、上記絶縁層、上記磁化固定層を有する層構造の積層方向にスピン偏極した電子を注入することにより、上記記憶層の磁化の向きが変化して、上記記憶層に対して情報の記録が行われるとともに、

上記記憶層が受ける、実効的な反磁界の大きさが、上記記憶層の飽和磁化量よりも小さい構成とされ、

上記 2 種類の配線の間に上記記憶素子が配置され、

20

上記 2 種類の配線を通じて、上記記憶素子に上記積層方向の電流が流れ、スピン偏極した電子が注入されるメモリ装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、強磁性層の磁化状態を情報として記憶する記憶層と、磁化の向きが固定された磁化固定層とを有し、電流を流すことにより記憶層の磁化の向きを変化させる記憶素子及びこの記憶素子を備えたメモリ装置に関する。

【先行技術文献】

【特許文献】

30

【0002】

【特許文献 1】特開 2003-17782 号公報

【特許文献 2】米国特許第 6256223 号明細書

【特許文献 3】米国特許第 7242045 号明細書

【特許文献 4】特開 2008-227388 号公報

【非特許文献】

【0003】

【非特許文献 1】PHYs. Rev. B, 54.9353(1996)

【非特許文献 2】J. Magn. Mat., 159, L1(1996)

【非特許文献 3】F. J. Albert et al., Appl. Phy. Lett., 77, 3809(2000)

40

【背景技術】

【0004】

コンピュータ等の情報機器では、ランダム・アクセス・メモリとして、動作が高速で、高密度な DRAM が広く使われている。

しかし、DRAM は電源を切ると情報が消えてしまう揮発性メモリであるため、情報が消えない不揮発のメモリが望まれている。

【0005】

そして、不揮発メモリの候補として、磁性体の磁化で情報を記録する磁気ランダム・アクセス・メモリ (MRAM) が注目され、開発が進められている。

【0006】

50

M R A M は、ほぼ直交する 2 種類のアドレス配線（ワード線、ビット線）にそれぞれ電流を流して、各アドレス配線から発生する電流磁場によって、アドレス配線の交点にある磁気記憶素子の磁性層の磁化を反転して情報の記録を行うものである。

【 0 0 0 7 】

一般的な M R A M の模式図（斜視図）を図 6 に示す。

シリコン基板等の半導体基体 1 1 0 の素子分離層 1 0 2 により分離された部分に、各メモリセルを選択するための選択用トランジスタを構成する、ドレイン領域 1 0 8 、ソース領域 1 0 7 、並びにゲート電極 1 0 1 が、それぞれ形成されている。

また、ゲート電極 1 0 1 の上方には、図中前後方向に延びるワード線 1 0 5 が設けられている。

ドレイン領域 1 0 8 は、図中左右の選択用トランジスタに共通して形成されており、このドレイン領域 1 0 8 には、配線 1 0 9 が接続されている。

そして、ワード線 1 0 5 と、上方に配置された、図中左右方向に延びるビット線 1 0 6 との間に、磁化の向きが反転する記憶層を有する磁気記憶素子 1 0 3 が配置されている。この磁気記憶素子 1 0 3 は、例えば磁気トンネル接合素子（M T J 素子）により構成される。

さらに、磁気記憶素子 1 0 3 は、水平方向のバイパス線 1 1 1 及び上下方向のコンタクト層 1 0 4 を介して、ソース領域 1 0 7 に電気的に接続されている。

ワード線 1 0 5 及びビット線 1 0 6 にそれぞれ電流を流すことにより、電流磁界を磁気記憶素子 1 0 3 に印加して、これにより磁気記憶素子 1 0 3 の記憶層の磁化の向きを反転させて、情報の記録を行うことができる。

【 0 0 0 8 】

そして、M R A M 等の磁気メモリにおいて、記録した情報を安定に保持するためには、情報を記録する磁性層（記憶層）が、一定の保磁力を有していることが必要である。

一方、記録された情報を書き換えるためには、アドレス配線にある程度の電流を流さなければならない。

ところが、M R A M を構成する素子の微細化に従い、アドレス配線も細くなるため、充分な電流が流せなくなってくる。

【 0 0 0 9 】

そこで、より少ない電流で磁化反転が可能な構成として、スピン注入による磁化反転を利用する構成のメモリが注目されている（例えば、特許文献 1 、 2 、 4 、非特許文献 1 、 2 参照）。

スピン注入による磁化反転とは、磁性体の中を通過してスピン偏極した電子を、他の磁性体に注入することにより、他の磁性体において磁化反転を起こさせるものである。

【 0 0 1 0 】

例えば、巨大磁気抵抗効果素子（G M R 素子）や磁気トンネル接合素子（M T J 素子）に対して、その膜面に垂直な方向に電流を流すことにより、これらの素子の少なくとも一部の磁性層の磁化の向きを反転させることができる。

【 0 0 1 1 】

そして、スピン注入による磁化反転は、素子が微細化されても、電流を増やさずに磁化反転を実現することができる利点を有している。

【 0 0 1 2 】

上述したスピン注入による磁化反転を利用する構成のメモリ装置の模式図を、図 7 及び図 8 に示す。図 7 は斜視図、図 8 は断面図である。

シリコン基板等の半導体基体 6 0 の素子分離層 5 2 により分離された部分に、各メモリセルを選択するための選択用トランジスタを構成する、ドレイン領域 5 8 、ソース領域 5 7 、並びにゲート電極 5 1 が、それぞれ形成されている。このうち、ゲート電極 5 1 は、図 7 中前後方向に延びるワード線を兼ねている。

ドレイン領域 5 8 は、図 7 中左右の選択用トランジスタに共通して形成されており、このドレイン領域 5 8 には、配線 5 9 が接続されている。

10

20

30

40

50

そして、ソース領域57と、上方に配置された、図7中左右方向に延びるビット線56との間に、スピン注入により磁化の向きが反転する記憶層を有する記憶素子53が配置されている。

この記憶素子53は、例えば磁気トンネル接合素子(MTJ素子)により構成される。記憶素子53は2つの磁性層61、62を有する。この2層の磁性層61、62のうち、一方の磁性層を磁化の向きが固定された磁化固定層として、他方の磁性層を磁化の向きが変化する磁化自由層即ち記憶層とする。

また、記憶素子53は、ビット線56と、ソース領域57とに、それぞれ上下のコンタクト層54を介して接続されている。これにより、記憶素子53に電流を流して、スピン注入により記憶層の磁化の向きを反転させることができる。

【0013】

このようなスピン注入による磁化反転を利用する構成のメモリ装置の場合、図6に示した一般的なMRAMと比較して、デバイス構造を単純化することができ、そのために高密度化が可能になるという特徴も有している。

また、スピン注入による磁化反転を利用することにより、外部磁界により磁化反転を行う一般的なMRAMと比較して、素子の微細化が進んでも、書き込みの電流が増大しないという利点がある。

【発明の概要】

【発明が解決しようとする課題】

【0014】

ところで、MRAMの場合は、記憶素子とは別に書き込み配線(ワード線やビット線)を設けて、書き込み配線に電流を流して発生する電流磁界により、情報の書き込み(記録)を行っている。そのため、書き込み配線に、書き込みに必要となる電流量を充分に流すことができる。

一方、スピン注入による磁化反転を利用する構成のメモリ装置においては、記憶素子に流す電流によりスピン注入を行って、記憶層の磁化の向きを反転させる必要がある。

そして、このように記憶素子に直接電流を流して情報の書き込み(記録)を行うことから、書き込みを行うメモリセルを選択するために、記憶素子を選択トランジスタと接続してメモリセルを構成する。この場合、記憶素子に流れる電流は、選択トランジスタに流すことが可能な電流(選択トランジスタの飽和電流)の大きさに制限される。

このため、選択トランジスタの飽和電流以下の電流で書き込みを行う必要があり、スピン注入の効率を改善して、記憶素子に流す電流を低減する必要がある。

【0015】

また、読み出し信号を大きくするためには、大きな磁気抵抗変化率を確保する必要があり、そのためには記憶層の両側に接している中間層をトンネル絶縁層(トンネルバリア層)とした記憶素子の構成にすることが効果的である。

このように中間層としてトンネル絶縁層を用いた場合には、トンネル絶縁層が絶縁破壊することを防ぐために、記憶素子に流す電流量に制限が生じる。この観点からも、スピン注入時の電流を抑制する必要がある。

【0016】

この電流値を下げるためには、この電流値が記憶層の膜厚に比例し、記憶層の飽和磁化の2乗に比例するので、これら(膜厚や飽和磁化)を調節すれば良いことがわかる(例えば、非特許文献3参照)。

そして、例えば特許文献3には、記録材料の磁化量(M_s)を低減すれば、電流値を低減できることが示されている。

【0017】

しかしながら、一方で、電流によって書き込まれた情報を記憶しなければ不揮発性メモリとはなり得ない。つまり、記憶層の熱揺らぎに対する安定性(熱安定性)の確保が必要である。

スピン注入による磁化反転を利用する記憶素子の場合、従来のMRAMと比較して、記

10

20

30

40

50

憶層の体積が小さくなるので、単純に考えると熱安定性は低下する方向にある。

記憶層の熱安定性が確保されていないと、反転した磁化の向きが、熱により再反転してしまい、書き込みエラーとなってしまう。

そして、スピン注入による磁化反転を利用する記憶素子の大容量化を進めた場合、記憶素子の体積は一層小さくなるので、熱安定性の確保は重要な課題となる。

【0018】

そのため、スピン注入による磁化反転を利用する記憶素子において、熱安定性は非常に重要な特性である。

【0019】

従って、スピン注入により記憶層の磁化の向きを反転させる構成の記憶素子がメモリとして存在し得るためには、スピン注入による磁化反転に必要な電流をトランジスタの飽和電流以下に減らし、また、書き込まれた情報をしっかりと保持する熱安定性を確保する必要がある。

【0020】

以上のように、スピン注入による磁化反転に必要な電流を低減するには、記憶層の飽和磁化量 M_s を低減することや、記憶層を薄くすることが考えられる。例えば、上述の特許文献3のように、記憶層の材料に、飽和磁化量 M_s の低い材料を使用することが有効である。しかしながら、このように、単純に飽和磁化量 M_s の低い材料を用いた場合、情報をしっかりと保持する熱安定性を確保することができない。

そこで本発明においては、書き込み電流を増大させることなく、熱安定性を改善することができる記憶素子、並びにこの記憶素子を有するメモリ装置を提供することを目的とする。

また、垂直磁気異方性の強化も目的としている。

【課題を解決するための手段】

【0021】

本発明の記憶素子は、膜面に垂直な磁化を有し、情報に対応して磁化の向きが変化され、記憶層と、上記記憶層に記憶された情報の基準となる膜面に垂直な磁化を有する磁化固定層と、上記記憶層と上記磁化固定層の間に設けられる MgO による絶縁層とを有する。

そして、上記記憶層は、上記絶縁層との界面がCo - Fe - B層とされたうえで、Co - Fe - B層と1a族、2a族、3a族、4a族、5a族又は6族の何れかに属する元素との積層構造からなり、上記Co - Fe - B層1nmに対して上記元素を0.05nm~0.3nmの割合で薄膜として挿入するものである。

上記記憶層、上記絶縁層、上記磁化固定層を有する層構造の積層方向にスピン偏極した電子を注入することにより、上記記憶層の磁化の向きが変化して、上記記憶層に対して情報の記録が行われるとともに、上記記憶層が受ける、実効的な反磁界の大きさが、上記記憶層の飽和磁化量よりも小さい記憶素子である。

また上記記憶層を構成する強磁性層材料がCo - Fe - Bである。

その場合、上記Co - Fe - Bの組成が、0.0Co_x 40、60 Fe_y 100、0 < B_z 30において、(Co_x - Fe_y)_{100-z} - B_zである。

【0022】

本発明のメモリ装置は、情報を磁性体の磁化状態により保持する記憶素子と、互いに交差する2種類の配線とを備え、記憶素子は上記本発明の記憶素子の構成であり、2種類の配線の間に記憶素子が配置され、これら2種類の配線を通じて、記憶素子に積層方向の電流が流れ、スピン偏極した電子が注入されるものである。

【0023】

上述の本発明の記憶素子の構成によれば、情報を磁性体の磁化状態により保持する記憶層を有し、この記憶層に対して中間層を介して磁化固定層が設けられ、中間層が絶縁体から成り、積層方向にスピン偏極した電子を注入することにより、記憶層の磁化の向きが変化して、記憶層に対して情報の記録が行われるので、積層方向に電流を流してスピン偏極した電子を注入することによって情報の記録を行うことができる。

10

20

30

40

50

そして、記憶層が受ける、実効的な反磁界の大きさが、記憶層の飽和磁化量よりも小さいことにより、記憶層が受ける反磁界が低くなってしまい、記憶層の磁化の向きを反転させるために必要となる、書き込み電流量を低減することができる。

一方、記憶層の飽和磁化量を低減しなくても書き込み電流量を低減することができるため、記憶層の飽和磁化量を充分な量として、記憶層の熱安定性を充分に確保することができる。

さらに、記憶層が Co - Fe - B 層と 1a 族、2a 族、3a 族、4a 族、5a 族又は 6 族の何れかに属する元素との積層構造からなり、これら元素を薄膜として Co - Fe - B 層に挿入することにより、不純物を低減し、強磁性層特性の向上と磁歪効果を同時に得ることができ、垂直磁気異方特性が向上する。

10

【0024】

また上述の本発明のメモリ装置の構成によれば、2種類の配線の間に記憶素子が配置され、これら2種類の配線を通じて記憶素子に積層方向の電流が流れ、スピン偏極した電子が注入されるものであることにより、2種類の配線を通じて記憶素子の積層方向に電流を流してスピン注入による情報の記録を行うことができる。

また、記憶層の飽和磁化量を低減しなくても、記憶素子の書き込み電流量を低減することができるため、記憶素子に記録された情報を安定して保持すると共に、メモリ装置の消費電力を低減することができる。

【発明の効果】

【0025】

20

本発明によれば、記憶層の飽和磁化量を低減しなくても、記憶素子の書き込み電流量を低減することが可能になるため、情報保持能力である熱安定性を充分に確保して、特性バランスに優れた記憶素子を構成することができる。さらに、記憶層の Co - Fe - B 層に対して 1a 族、2a 族、3a 族、4a 族、5a 族又は 6 族の何れかに属する元素を薄膜として挿入することにより、不純物を低減し、強磁性層特性の向上と磁歪効果を同時に得ることができ、垂直磁気異方特性が向上する。これにより、動作エラーをなくして、記憶素子の動作マージンを充分に得ることができる。

従って、安定して動作する、信頼性の高いメモリ装置を実現することができる。

また、書き込み電流を低減して、記憶素子に書き込みを行う際の消費電力を低減することができる。

30

従って、メモリ装置全体の消費電力を低減することが可能になる。

【図面の簡単な説明】

【0026】

【図1】本発明の実施の形態のメモリ装置の概略構成の説明図である。

【図2】実施の形態の記憶素子の断面図である。

【図3】0.09 × 0.18 μm サイズ(記憶素子)の記憶層の Co の量と、反転電流密度との関係を示した図である。

【図4】0.09 × 0.18 μm サイズ(記憶素子)の記憶層の Co の量と、熱安定性の指標との関係を示した図である。

【図5】50 nm サイズ(記憶素子)の記憶層の Co の量と、熱安定性の指標との関係を示した図である。

40

【図6】従来の MRAM の構成を模式的に示した斜視図である。

【図7】スピン注入による磁化反転を利用したメモリ装置の概略構成の説明図である。

【図8】図7のメモリ装置の断面図である。

【発明を実施するための形態】

【0027】

以下、本発明の実施の形態を次の順序で説明する。

<1. 実施の形態の記憶素子の概要>

<2. 実施の形態の構成>

<3. 実験>

50

【0028】

<1. 実施の形態の記憶素子の概要>

まず、発明の実施の形態となる記憶素子の概要について説明する。

本発明の実施の形態は、前述したスピノ注入により、記憶素子の記憶層の磁化の向きを反転させて、情報の記録を行うものである。

記憶層は、強磁性層等の磁性体により構成され、情報を磁性体の磁化状態（磁化の向き）により保持するものである。

【0029】

詳しくは後述するが、記憶素子は、例えば図2に一例を示す層構造とされ、少なくとも2つの磁性層としての記憶層17、磁化固定層15を備え、またその2つの磁性層の中間層としての絶縁層16（トンネル絶縁層）を備える。

記憶層17は、膜面に垂直な磁化を有し、情報に対応して磁化の向きが変化される。

磁化固定層15は、記憶層17に記憶された情報の基準となる膜面に垂直な磁化を有する。

絶縁層16は、非磁性体であって、記憶層17と磁化固定層15の間に設けられる。

そして記憶層17、絶縁層16、磁化固定層15を有する層構造の積層方向にスピノ偏極した電子を注入することにより、記憶層17の磁化の向きが変化して、記憶層17に対して情報の記録が行われる。

【0030】

スピノ注入により磁性層（記憶層17）の磁化の向きを反転させる基本的な動作は、巨大磁気抵抗効果素子（GMR素子）もしくはトンネル磁気抵抗効果素子（MTJ素子）から成る記憶素子に対して、その膜面に垂直な方向に、ある閾値以上の電流を流すものである。このとき、電流の極性（向き）は、反転させる磁化の向きに依存する。

この閾値よりも絶対値が小さい電流を流した場合には、磁化反転を生じない。

【0031】

スピノ注入によって、磁性層の磁化の向きを反転させるときに、必要となる電流の閾値 I_c は、下記式（1）により表される。

【0032】

【数1】

$$I_c = A \cdot \alpha \cdot M_s \cdot V \cdot H_d / 2\eta \quad \text{式(1)}$$

ここで、 A ：定数、 α ：スピノ制動定数、 η ：スピノ注入効率、 M_s ：飽和磁化量、 V ：記憶層の体積、 H_d ：実効的な反磁界である。

【0033】

式（1）で表されるように、電流の閾値は、磁性層の体積 V 、磁性層の飽和磁化 M_s 、スピノ注入効率 η 、スピノ制動定数 α を制御することにより、任意に設定することが可能である。

【0034】

本実施の形態では、磁化状態により情報を保持することができる磁性層（記憶層17）と、磁化の向きが固定された磁化固定層15とを有する記憶素子を構成する。

メモリとして存在し得るためには、書き込まれた情報を保持することができなければならない。情報を保持する能力の指標として、熱安定性の指標 $(= KV / k_B T)$ の値で判断される。この η は、下記式（2）により表される。

【0035】

10

20

30

40

50

【数2】

$$\Delta = KV/k_B T = M_s \cdot V \cdot H_K \cdot (1/2k_B T) \quad \text{式(2)}$$

ここで、 H_K : 実効的な異方性磁界、 k_B : ボルツマン定数、 T : 温度、 M_s : 飽和磁化量、 V : 記憶層の体積、Kは異方性エネルギーである。

【0036】

実効的な異方性磁界 H_K には、形状磁気異方性、誘導磁気異方性、結晶磁気異方性等の影響が取り込まれており、単磁区のコヒーレントローテンションモデルを仮定した場合、保磁力と同等である。 10

【0037】

熱安定性の指標 と電流の閾値 I_c とは、トレードオフの関係になることが多い。そのため、メモリ特性を維持するには、これらの両立が課題となることが多い。

【0038】

記憶層17の磁化状態を変化させる電流の閾値は、実際には、例えば記憶層17の厚さが2nmであり、平面パターンが $100\text{nm} \times 150\text{nm}$ の略楕円形のTMR素子において、+側の閾値 $+I_c = +0.5\text{mA}$ であり、-側の閾値 $-I_c = -0.3\text{mA}$ であり、その際の電流密度は約 $3.5 \times 10^6\text{A/cm}^2$ である。これらは、上記の式(1)にはほぼ一致する。 20

【0039】

これに対して、電流磁場により磁化反転を行う通常のMRAMでは、書き込み電流が数mA以上必要となる。

従って、スピン注入によって磁化反転を行う場合には、上述のように書き込み電流の閾値が充分に小さくなるため、集積回路の消費電力を低減するために有効であることが分かる。

また、通常のMRAMで必要とされる、電流磁界発生用の配線(図6の配線105)が不要となるため、集積度においても通常のMRAMに比較して有利である。

【0040】

そして、スピン注入により磁化反転を行う場合には、記憶素子に直接電流を流して情報の書き込み(記録)を行うことから、書き込みを行うメモリセルを選択するために、記憶素子を選択トランジスタと接続してメモリセルを構成する。 30

この場合、記憶素子に流れる電流は、選択トランジスタで流すことが可能な電流(選択トランジスタの飽和電流)の大きさによって制限される。

【0041】

選択トランジスタの飽和電流よりも、スピン注入による磁化反転の電流の閾値 I_c を小さくするためには、式(1)より、記憶層17の飽和磁化量 M_s を減らせば良いことがわかる。

しかし、単純に飽和磁化量 M_s を減らした場合(例えば、特許文献3)には、記憶層17の熱安定性が著しく損なわれ、メモリとしての機能を果せなくなる。 40

メモリを構成するためには、熱安定性の指標 がある程度以上の大きさである必要がある。

【0042】

そこで、本願の発明者等が種々の検討を行った結果、記憶層17を構成する強磁性層として、例えばCo-Fe-Bの組成を選定することにより、記憶層17が受ける実効的な反磁界(M_{effective})の大きさが、記憶層17の飽和磁化量 M_s よりも小さくなることを見出した。

上述の強磁性材料を用いることにより、記憶層17が受ける実効的な反磁界の大きさが、記憶層17の飽和磁化量 M_s よりも小さい構成となる。

これにより、記憶層17が受ける反磁界を小さくすることができるので、式(2)によ 50

り表される熱安定性を損ねることなく、式(1)中により表される電流の閾値 I_c を低減する効果が得られる。

さらに、発明者らは、上記の選定されたCo-Fe-B組成の内、限られた組成範囲において、Co-Fe-Bが膜面垂直方向に磁化し、それにより、Gbitクラスの容量を実現可能な極微小記憶素子においても十分な熱安定性が確保可能であることを見出した。

従って、Gbitクラスのスピノ注入型メモリにおいて熱安定性を保った状態で、低電流で情報の書き込みができる、という安定したメモリの形成を可能にする。

【0043】

本実施の形態では、記憶層17が受ける実効的な反磁界の大きさが、記憶層17の飽和磁化量 M_s よりも小さい構成、即ち、記憶層17の飽和磁化量 M_s に対する実効的な反磁界の大きさの比の値を1より小さくする。

さらに、記憶層17のCo-Fe-B層に対して1a族、2a族、3a族、4a族、5a族又は6族の何れかに属する元素を薄膜として挿入する。

【0044】

さらに、選択トランジスタの飽和電流値を考慮して、記憶層17と磁化固定層15との間の非磁性の中間層として、絶縁体から成るトンネル絶縁層(絶縁層16)を用いて磁気トンネル接合(MTJ)素子を構成する。

トンネル絶縁層を用いて磁気トンネル接合(MTJ)素子を構成することにより、非磁性導電層を用いて巨大磁気抵抗効果(GMR)素子を構成した場合と比較して、磁気抵抗変化率(MR比)を大きくすることができ、読み出し信号強度を大きくすることができるためである。

【0045】

そして、特に、このトンネル絶縁層16の材料として、酸化マグネシウム(MgO)を用いることにより、これまで一般的に用いられてきた酸化アルミニウムを用いた場合よりも、磁気抵抗変化率(MR比)を大きくすることができる。

また、一般に、スピノ注入効率はMR比に依存し、MR比が大きいほど、スピノ注入効率が向上し、磁化反転電流密度を低減することができる。

従って、中間層であるトンネル絶縁層16の材料として酸化マグネシウムを用い、同時に上記の記憶層17を用いることにより、スピノ注入による書き込み閾値電流を低減することができ、少ない電流で情報の書き込み(記録)を行うことができる。また、読み出し信号強度を大きくすることができる。

これにより、MR比(TMR比)を確保して、スピノ注入による書き込み閾値電流を低減することができ、少ない電流で情報の書き込み(記録)を行うことができる。また、読み出し信号強度を大きくすることができる。

【0046】

このようにトンネル絶縁層16を酸化マグネシウム(MgO)膜により形成する場合には、MgO膜が結晶化していて、001方向に結晶配向性を維持していることがより望ましい。

【0047】

なお、本実施の形態において、記憶層17と磁化固定層15との間の中間層(トンネル絶縁層16)は、酸化マグネシウムから成る構成とする他にも、例えば酸化アルミニウム、窒化アルミニウム、 SiO_2 、 Bi_2O_3 、 MgF_2 、 CaF 、 $SrTiO_2$ 、 $AlLaO_3$ 、 $Al-N-O$ 等の各種の絶縁体、誘電体、半導体を用いて構成することもできる。

【0048】

トンネル絶縁層16の面積抵抗値は、スピノ注入により記憶層17の磁化の向きを反転させるために必要な電流密度を得る観点から、数十 μm^2 程度以下に制御する必要がある。

そして、MgO膜から成るトンネル絶縁層16では、面積抵抗値を上述の範囲とするために、MgO膜の膜厚を1.5nm以下に設定する必要がある。

【0049】

10

20

30

40

50

また、記憶層17の磁化の向きを、小さい電流で容易に反転できるように、記憶素子を小さくすることが望ましい。

従って、好ましくは、記憶素子の面積を0.01 μm^2 以下とする。

【0050】

なお、本実施の形態における記憶層17は組成の異なる他の強磁性層を直接積層させることも可能である。また、強磁性層と軟磁性層とを積層させたり、複数層の強磁性層を軟磁性層や非磁性層を介して積層させたりすることも可能である。このように積層させた場合でも、本発明でいう効果が得られる。

特に複数層の強磁性層を非磁性層に介して積層させた構成としたときには、強磁性層の層間の相互作用の強さを調整することが可能になるため、記憶素子の寸法がサブミクロン以下になっても、磁化反転電流が大きくならないように抑制することが可能になるという効果が得られる。この場合の非磁性層の材料としては、Ru, Os, Re, Ir, Au, Ag, Cu, Al, Bi, Si, B, C, Cr, Ta, Pd, Pt, Zr, Hf, W, Mo, Nbまたはそれらの合金を用いることができる。

【0051】

磁化固定層15及び記憶層17は、一方向の異方性を有していることが望ましい。

また、磁化固定層15及び記憶層17のそれぞれの膜厚は、0.5 nm ~ 30 nmであることが好ましい。

【0052】

記憶素子のその他の構成は、スピノ注入により情報を記録する記憶素子の従来公知の構成と同様とすることができます。

【0053】

磁化固定層15は、強磁性層のみにより、或いは反強磁性層と強磁性層の反強磁性結合を利用することにより、その磁化の向きが固定された構成とすることが出来る。

また、磁化固定層15は、単層の強磁性層から成る構成、或いは複数層の強磁性層を非磁性層を介して積層した積層フェリピン構造とすることが出来る。

積層フェリピン構造の磁化固定層15を構成する強磁性層の材料としては、Co, Co-Pt, Co-Fe-Pt, Co-Fe, Co-Fe-B等を用いることができる。また、非磁性層の材料としては、Ru, Re, Ir, Os等を用いることができる。

【0054】

反強磁性層の材料としては、FeMn合金、PtMn合金、PtCrMn合金、NiMn合金、IrMn合金、NiO、 Fe_2O_3 等の磁性体を挙げることができる。

また、これらの磁性体に、Ag, Cu, Au, Al, Si, Bi, Ta, B, C, O, N, Pd, Pt, Zr, Hf, Ir, W, Mo, Nb等の非磁性元素を添加して、磁気特性を調整したり、その他の結晶構造や結晶性や物質の安定性等の各種物性を調整したりすることができる。

【0055】

また、記憶素子の膜構成は、記憶層17が磁化固定層15の下側に配置される構成でも、上側に配置される構成でも全く問題はない。さらには、磁化固定層15が記憶層17の上下に存在する、いわゆるデュアル構造でも全く問題ない。

【0056】

なお、記憶素子の記憶層17に記録された情報を読み出す方法としては、記憶素子の記憶層17に薄い絶縁膜を介して、情報の基準となる磁性層を設けて、絶縁層16を介して流れる強磁性トンネル電流によって読み出してもよいし、磁気抵抗効果により読み出してもよい。

【0057】

<2. 実施の形態の構成>

続いて、本発明の実施の形態の具体的構成について説明する。

本発明の一実施の形態としてのメモリ装置の概略構成図(斜視図)を図1に示す。

10

20

30

40

50

このメモリ装置は、互いに直交する2種類のアドレス配線（例えばワード線とビット線）の交点付近に、磁化状態で情報を保持することができる記憶素子3が配置されて成る。

即ち、シリコン基板等の半導体基体10の素子分離層2により分離された部分に、各メモリセルを選択するための選択用トランジスタを構成する、ドレイン領域8、ソース領域7、並びにゲート電極1が、それぞれ形成されている。このうち、ゲート電極1は、図中前後方向に延びる一方のアドレス配線（例えばワード線）を兼ねている。

ドレイン領域8は、図中左右の選択用トランジスタに共通して形成されており、このドレイン領域8には、配線9が接続されている。

【0058】

そして、ソース領域7と、上方に配置された、図中左右方向に延びる他方のアドレス配線（例えばビット線）6との間に、記憶素子3が配置されている。この記憶素子3は、スピノ注入により磁化の向きが反転する強磁性層から成る記憶層を有する。
10

また、この記憶素子3は、2種類のアドレス配線1, 6の交点付近に配置されている。

この記憶素子3は、ビット線6と、ソース領域7とに、それぞれ上下のコンタクト層4を介して接続されている。

これにより、2種類のアドレス配線1, 6を通じて、記憶素子3に上下方向の電流を流して、スピノ注入により記憶層の磁化の向きを反転させることができる。

【0059】

また、本実施の形態のメモリ装置の記憶素子3の断面図を図2に示す。

図2に示すように、この記憶素子3は、下層側から順に、下地層14、磁化固定層15、絶縁層16、記憶層17、キャップ層18が積層されている。
20

【0060】

この場合、スピノ注入により磁化M17の向きが反転する記憶層17に対して、下層に磁化固定層15を設けている。

スピノ注入型メモリにおいては、記憶層17の磁化M17と磁化固定層15の磁化M15の相対的な角度によって情報の「0」「1」を規定している。

記憶層17と磁化固定層15との間には、トンネルバリア層（トンネル絶縁層）となる絶縁層16が設けられ、記憶層17と磁化固定層15とにより、MTJ素子が構成されている。

また、磁化固定層15の下には下地層14が形成され、記憶層17の上にはキャップ層18が形成されている。
30

【0061】

記憶層17は、磁化M17の方向が層面垂直方向に自由に変化する磁気モーメントを有する強磁性体から構成されている。磁化固定層15は、磁化M15が膜面垂直方向に固定された磁気モーメントを有する強磁性体から構成されている。

情報の記憶は一軸異方性を有する記憶層17の磁化の向きにより行う。書き込みは、膜面垂直方向に電流を印加し、スピントルク磁化反転を起こすことにより行う。このように、スピノ注入により磁化の向きが反転する記憶層17に対して、下層に磁化固定層15が設けられ、記憶層17の記憶情報（磁化方向）の基準とされる。

本実施の形態では、記憶層17、磁化固定層15としてはCo-Fe-Bを用いる。

さらに、記憶層17のCo-Fe-B層に対して1a族、2a族、3a族、4a族、5a族又は6族の何れかに属する元素を薄膜として挿入する。

【0062】

磁化固定層15は情報の基準であるので、記録や読み出しによって磁化の方向が変化してはいけないが、必ずしも特定の方向に固定されている必要はなく、記憶層17よりも保磁力を大きくするか、膜厚を厚くするか、あるいは磁気ダンピング定数を大きくして記憶層17よりも動きにくくすればよい。

磁化を固定する場合にはPtMn、IrMnなどの反強磁性体を磁化固定層15に接触させるか、あるいはそれらの反強磁性体に接触した磁性体をRu等の非磁性体を介して磁気的に結合させ、磁化固定層15を間接的に固定しても良い。
50

【0063】

本実施の形態においては、特に、記憶層17が受ける実効的な反磁界の大きさが記憶層17の飽和磁化量Msよりも小さくなるように、記憶素子3の記憶層17の組成が調整されていることを特徴とする。

即ち、前述したように、記憶層17の強磁性材料Co-Fe-B組成を選定し、記憶層17が受ける実効的な反磁界の大きさを低くして、記憶層17の飽和磁化量Msよりも小さくなるようにする。

【0064】

さらに、本実施の形態において、中間層である絶縁層16を、酸化マグネシウム層とした場合には、磁気抵抗変化率(MR比)を高くすることができる。

このようにMR比を高くすることによって、スピン注入の効率を向上して、記憶層17の磁化M17の向きを反転させるために必要な電流密度を低減することができる。

【0065】

本実施の形態の記憶素子3は、下地層14からキャップ層18までを真空装置内で連続的に形成して、その後エッチング等の加工により記憶素子3のパターンを形成することにより、製造することができる。

【0066】

上述の本実施の形態によれば、記憶素子3の記憶層17が、記憶層17が受ける実効的な反磁界の大きさが記憶層17の飽和磁化量Msよりも小さくなるように構成されているので、記憶層17が受ける反磁界が低くなっている、記憶層17の磁化M17の向きを反転させるために必要となる、書き込み電流量を低減することができる。

一方、記憶層17の飽和磁化量Msを低減しなくても書き込み電流量を低減することができるため、記憶層17の飽和磁化量Msを充分な量として、記憶層17の熱安定性を充分に確保することが可能になる。

さらに、記憶層17のCo-Fe-B層に対して1a族、2a族、3a族、4a族、5a族又は6族の何れかに属する元素を薄膜として挿入することにより、不純物を低減し、強磁性層特性の向上と磁歪効果を同時に得ることができ、垂直磁気異方特性が向上する。

【0067】

このように、情報保持能力である熱安定性を充分に確保することができるため、特性バランスに優れた記憶素子3を構成することができる。

これにより、動作エラーをなくして、記憶素子3の動作マージンを充分に得ることができ、記憶素子3を安定して動作させることができる。

従って、安定して動作する、信頼性の高いメモリ装置を実現することができる。

【0068】

また、書き込み電流を低減して、記憶素子3に書き込みを行う際の消費電力を低減することが可能になる。

従って、本実施の形態の記憶素子3によりメモリセルを構成した、メモリ装置全体の消費電力を低減することができる。

【0069】

従って、情報保持特性が優れた、安定して動作する信頼性の高いメモリ装置を実現することができ、記憶素子3を備えたメモリ装置において、消費電力を低減することができる。

【0070】

また、図2に示した記憶素子3を備え、図1に示した構成のメモリ装置は、メモリ装置を製造する際に、一般の半導体MOS形成プロセスを適用できるという利点を有している。

従って、本実施の形態のメモリ装置を、汎用メモリとして適用することができる。

【0071】

<3. 実験>

10

20

30

40

50

ここで、本実施の形態の記憶素子の構成において、具体的に記憶層17を構成する強磁性層の材料を選定することにより、記憶層が受ける実効的な反磁界の大きさを調整して、記憶素子の試料を作製し、その特性を調べた。

【0072】

実際のメモリ装置には、図1に示したように、記憶素子3以外にもスイッチング用の半導体回路等が存在するが、ここでは、記憶層17の磁化反転特性を調べる目的で、記憶素子のみを形成したウェハにより検討を行った。

【0073】

[実験1]

厚さ0.725mmのシリコン基板上に、厚さ300nmの熱酸化膜を形成し、その上に図2に示した構成の記憶素子3を形成した。 10

具体的には、図2に示した構成の記憶素子3において、各層の材料及び膜厚を次のように選定した。

- ・下地層14：膜厚10nmのTa膜と膜厚25nmのRu膜の積層膜
- ・磁化固定層15：膜厚2.5nmのCoFeB膜
- ・トンネル絶縁層16：膜厚0.9nmの酸化マグネシウム膜
- ・記憶層17：磁化固定層と同じ組成のCoFeB膜
- ・キャップ層18：膜厚3nmのTa膜、膜厚3nmのRu膜、膜厚3nmのTa膜の積層膜

このように各層を選定し、また下地層14とシリコン基板との間に図示しない膜厚10nmのCu膜（後述するワード線となるもの）を設けた。 20

上記膜構成で、記憶層17の強磁性層は、材質をCo-Fe-Bの3元系合金とし、強磁性層の膜厚を2.0nmに固定した。

【0074】

酸化マグネシウム膜から成る絶縁層16以外の各層は、DCマグネットロンスパッタ法を用いて成膜した。

酸化マグネシウム(MgO)膜から成る絶縁層16は、RFマグネットロンスパッタ法を用いて成膜した。

さらに、記憶素子3の各層を成膜した後に、磁場中熱処理炉で、加熱処理を行った。 30

【0075】

次に、ワード線部分をフォトリソグラフィによってマスクした後に、ワード線以外の部分の積層膜に対してArプラズマにより選択エッティングを行うことにより、ワード線（下部電極）を形成した。

この際に、ワード線部分以外は、基板の深さ5nmまでエッティングされた。

【0076】

その後、電子ビーム描画装置により記憶素子3のパターンのマスクを形成し、積層膜に対して選択エッティングを行い、記憶素子3を形成した。記憶素子3部分以外は、ワード線のCu層直上までエッティングした。

なお、特性評価用の記憶素子には、磁化反転に必要なスピントルクを発生させるために、記憶素子に充分な電流を流す必要があるため、トンネル絶縁層の抵抗値を抑える必要がある。そこで、記憶素子3のパターンを、短軸0.09μm×長軸0.18μmの橢円形状として、記憶素子3の面積抵抗値(μm²)が20μm²となるようにした。 40

【0077】

次に、記憶素子3部分以外を、厚さ100nm程度のAl₂O₃のスパッタリングによって絶縁した。

その後、フォトリソグラフィを用いて、上部電極となるビット線及び測定用のパッドを形成した。

このようにして、記憶素子3の試料を作製した。

【0078】

そして、上述の製造方法により、それぞれ記憶層17の強磁性層のCo-Fe-B合金 50

の組成を変えた、記憶素子3の各試料を作製した。

Co-Fe-B合金の組成は、CoFeとBとの組成比(原子%)を80:20に固定して、CoFe中のCoの組成比x(原子%)を、90%、80%、70%、60%、50%、40%、30%、20%、10%、0%と変化させた。

【0079】

以上、作製した記憶素子3の各試料に対して、それぞれ以下のようにして、特性の評価を行った。

測定に先立ち、反転電流のプラス方向とマイナス方向の値を対称になるよう制御することを可能にするため、記憶素子3に対して、外部から磁界を与えることができるよう構成した。

また、記憶素子3に印加される電圧が、絶縁層16が破壊しない範囲内の1Vまでとなるように設定した。

【0080】

(飽和磁化量の測定)

飽和磁化量Msを、試料振動型磁力計(Vibrating Sample Magnetometer)を使用した、VSM測定によって、測定した。

【0081】

(実効的な反磁界の測定)

実効的な反磁界の測定用の試料として、上述した記憶素子3の試料とは別に、記憶素子3を構成する各層を形成し、これを20mm×20mm角の平面パターンに形成した試料を作製した。

そして、FMR(Ferromagnetic Resonance)測定によって、実効的な反磁界の大きさM_{effective}を求めた。

このFMR測定によって求められる、任意の外部磁場H_{ex}に対する共鳴周波数f_{FMR}は、下記の式(3)で与えられる。

【0082】

【数3】

$$f_{FMR} = \gamma' \sqrt{4\pi M_{\text{effective}} (H_K + H_{\text{ex}})} \quad \text{式(3)}$$

【0083】

ここで、式(3)中のM_{effective}は、 $4M_{\text{effective}} = 4Ms - H$ (H:膜面に垂直な方向の異方性磁界)で表すことができる。

【0084】

(反転電流値及び熱安定性の測定)

本実施の形態による記憶素子3の書き込み特性を評価する目的で、反転電流値の測定を行った。

記憶素子3に10μsから100msのパルス幅の電流を流して、その後の記憶素子3の抵抗値を測定した。

さらに、記憶素子3に流す電流量を変化させて、この記憶素子3の記憶層17の磁化M₁₇の向きが反転する電流値を求めた。この電流値のパルス幅依存性をパルス幅1nsに外挿した値を、反転電流値とした。

また、反転電流値のパルス幅依存性の傾きは、記憶素子3の前述した熱安定性の指標()に対応する。反転電流値がパルス幅によって変化しない(傾きが小さい)ほど、熱の擾乱に強いことを意味する。

そして、記憶素子3間のばらつきを考慮するために、同一構成の記憶素子3を20個程

10

20

30

40

50

度作製して、上述の測定を行い、反転電流値及び熱安定性の指標 の平均値を求めた。

さらに、測定により得られた反転電流値の平均値と、記憶素子 3 の平面パターンの面積とから、反転電流密度 J_{c0} を算出した。

【0085】

記憶素子 3 の各試料について、記憶層 17 の Co - Fe - B 合金の組成と、飽和磁化量 M_s 及び実効的な反磁界の大きさ $M_{effective}$ の測定結果、さらに飽和磁化量と実効的な反磁界の大きさとの比 $M_{effective} / M_s$ を表 1 に示す。ここで、表 1 に記載の記憶層 17 の Co - Fe - B 合金の Co 量 x は原子 % で示している。

【0086】

【表 1】

10

	M_s (emu/cc)	$M_{effective}$ (emu/cc)	$M_{effective}/M_s$
$(Co_{90}Fe_{10})_{80}-B_{20}$	960	1210	1.26
$(Co_{80}Fe_{20})_{80}-B_{20}$	960	1010	1.05
$(Co_{70}Fe_{30})_{80}-B_{20}$	1040	900	0.87
$(Co_{60}Fe_{40})_{80}-B_{20}$	1200	830	0.69
$(Co_{50}Fe_{50})_{80}-B_{20}$	1300	690	0.53
$(Co_{40}Fe_{60})_{80}-B_{20}$	1300	500	0.38
$(Co_{30}Fe_{70})_{80}-B_{20}$	1260	390	0.31
$(Co_{20}Fe_{80})_{80}-B_{20}$	1230	360	0.29
$(Co_{10}Fe_{90})_{80}-B_{20}$	1200	345	0.29
Fe ₈₀ -B ₂₀	1160	325	0.28

20

30

【0087】

表 1 から、 $(Co_xFe_{100-x})_{80}B_{20}$ の Co 量 x が 70 % 以下の場合においては、実効的な反磁界の大きさ ($M_{effective}$) は飽和磁化量 M_s よりも小さく、つまり、Co 量 x が 70 % 以下のときの比 $M_{effective} / M_s$ は、1.0 より小さな値になっている。

さらに、Co 量 x が小さくなるほど、 $M_{effective}$ と M_s の差が大きくなっていることが確認できる。

40

【0088】

反転電流値の測定結果を図 3 に示し、熱安定性の指標の測定結果を図 4 に示す。

図 3 は、記憶層 17 の Co - Fe - B 合金の Co 量 x (CoFe 中の含有量；原子 %) と、反転電流値から求めた反転電流密度 J_{c0} との関係を示している。

図 4 は、記憶層 17 の Co - Fe - B 合金の Co 量 (CoFe 中の含有量；原子 %) と、熱安定性の指標 ($KV / k_B T$) との関係を示している。

【0089】

図 3 より、Co 量 x が小さくなるにつれて、反転電流密度 J_{c0} が小さくなっていることがわかる。

50

これは、Co量xが小さくなつた場合、飽和磁化量Msは増加するが実効的な反磁界M_{effective}が小さくなるために、両者の積(Ms × M_{effective})としては小さくなることに起因する。

【0090】

図4より、Co量xが小さくなるにつれて、熱安定性の指標(=KV/k_BT)が大きくなつていき、Co量xがある程度以上小さくなると熱安定性の指標が大きい値で安定することが分かる。

これは、表1に示した飽和磁化量Msの測定結果と、式(2)より熱安定性の指標が飽和磁化量Msに比例することから予想される変化とよく一致している。

【0091】

表1、図3、図4の結果より、実効的な反磁界M_{effective}が飽和磁化量Msよりも小さくなる、Co量xが70%以下の組成において、Msを下げるといった熱安定性を犠牲にする手法を用いずに、高い熱安定性を有したまま、反転電流値J_{c0}を低減できることが明らかになった。

【0092】

【実験2】

上記の【実験1】により、(Co_xFe_{100-x})₈₀B₂₀の場合、Co量xが70%以下である組成で高い熱安定性を有したまま、反転電流値J_{c0}を低減できることがわかった。

そこで、【実験2】において(Co₇₀Fe₃₀)₈₀B₂₀、および(Co₈₀Fe₂₀)₈₀B₂₀組成の記憶層17を用いて、B量zがCoとFeの比とM_{effective}/Msにどのような影響を与えるかを調べた。試料の詳細は【実験1】と同様である。

【0093】

表2に(Co₇₀Fe₃₀)_{100-z}B_zで、B量z(原子%)を5~40%としたCoFeB合金の組成と、飽和磁化量Ms及び実効的な反磁界の大きさM_{effective}の測定結果、さらに飽和磁化量と実効的な反磁界の大きさとの比M_{effective}/Msを示す。

また表3には、(Co₈₀Fe₂₀)_{100-z}B_zの場合で、同様に、B量z(原子%)を5~40%としたCoFeB合金の組成と、飽和磁化量Ms、実効的な反磁界の大きさM_{effective}、比M_{effective}/Msを示している。

【0094】

【表2】

	Ms(emu/cc)	M _{effective} (emu/cc)	M _{effective} /Ms
(Co ₇₀ Fe ₃₀) ₉₅ -B ₅	1310	1090	0.83
(Co ₇₀ Fe ₃₀) ₉₀ -B ₁₀	1250	1080	0.89
(Co ₇₀ Fe ₃₀) ₈₀ -B ₂₀	1040	900	0.87
(Co ₇₀ Fe ₃₀) ₇₀ -B ₃₀	820	730	0.89
(Co ₇₀ Fe ₃₀) ₆₀ -B ₄₀	450	690	1.53

【0095】

10

20

30

40

【表3】

	Ms(emu/cc)	M _{effective} (emu/cc)	M _{effective} /Ms
(Co ₈₀ Fe ₂₀) ₉₅ -B ₅	1250	1280	1.02
(Co ₈₀ Fe ₂₀) ₉₀ -B ₁₀	1100	1140	1.04
(Co ₈₀ Fe ₂₀) ₈₀ -B ₂₀	960	1010	1.05
(Co ₈₀ Fe ₂₀) ₇₀ -B ₃₀	750	890	1.19
(Co ₈₀ Fe ₂₀) ₆₀ -B ₄₀	430	690	1.60

【0096】

表2の結果より、(Co₇₀Fe₃₀)_{100-z}B_zのようにCoとFeの比を70/30で固定した場合、B量z=40原子%以外の組成では実効的な反磁界M_{effective}が飽和磁化量Msより小さくなっていることが確認できる。

【0097】

表3の結果より、(Co₈₀Fe₂₀)_{100-z}B_zのようにCoとFeの比を80/20で固定した場合、いずれの組成においても実効的な反磁界M_{effective}が飽和磁化量Msより大きくなっていることが確認できる。

【0098】

上述の表1~3の結果より、B量zが30原子%以下の範囲であれば、飽和磁化量Msと実効的な反磁界M_{effective}の大小関係はCoとFeの比で決定されることが明らかになった。

従って、記憶層17の実効的な反磁界M_{effective}が飽和磁化量Msより小さくなるCo-Fe-B合金の組成は、

0 Co_x 70、
30 Fe_y 100、
0 < B_z 30において、

(Co_x-Fe_y)_{100-z}-B_zである。

【0099】

[実験3]

Gbitクラスのスピン注入型メモリでは、記憶素子のサイズが100nm以下になることが想定される。そこで、[実験3]において、50nmのサイズの記憶素子を用いて、熱安定性を評価した。

Co-Fe-B合金の組成は、CoFeとBとの組成比(原子%)を80:20に固定して、CoFe中のCoの組成比x(原子%)を、90%、80%、70%、60%、50%、40%、30%、20%、10%、0%と変化させた。

素子サイズ以外の試料の詳細は[実験1]と同様である。

【0100】

記憶素子3のサイズが50nmの場合のCo-Fe-B合金のCo量(CoFe中の含有量；原子%)と熱安定性の指標(KV/k_BT)の関係を図5に示す。

【0101】

図5より、素子サイズが50nmになったことにより、熱安定性指数のCo-Fe-B合金組成依存性が、図4に示した短軸0.09μm×長軸0.18μmの橢円形状記憶素子で得られたのCo-Fe-B合金組成依存性から大きく変化したことが分かる。

【0102】

図5によると、Feが60原子%以上存在するCo-Fe-B合金組成の場合にのみ、高い熱安定性が保持されている。

種々の検討を行った結果、Feが60原子%以上存在するCo-Fe-B合金が極微小な記憶素子において高い熱安定性を示す理由は、Co-Fe-B合金の磁化が膜面直方向を向いていることに起因していることが明らかになった。

Co-Fe-B合金の磁化が膜面直方向になっている理由は、実効的な反磁界 M_{eff} が飽和磁化量 M_s より著しく小さい組成 であることに起因していると思われる。

また、垂直磁化膜になると極微小素子においても熱安定性が保たれる理由は、式(2)中のH_k [実効的な異方性磁界]に関係しており、垂直磁化膜のH_kは一般的に面内磁化膜よりも遙かに大きな値になる。つまり、垂直磁化膜では、大きなH_kの効果により、面内磁化膜では十分な熱安定性を確保できない極微小な素子においても高い熱安定性を保つことが出来る。

上記の実験結果から、(Co_xFe_{100-x})₈₀B₂₀という組成のCo-Fe-B合金では、Fe_{100-x}が60以上になる場合、Gbitクラスのスピノ注入を利用したメモリ装置に好適となるといえる。

【0103】

【実験4】

上記【実験3】において、(Co_xFe_{100-x})₈₀B₂₀という組成のCo-Fe-B合金では、Fe量が60以上になる場合、Gbitクラスのスピノ注入を利用したメモリ装置に好適となることを示した。【実験4】では、さらに、B量を5~30原子%の範囲のCo-Fe-B合金で50nmのサイズの記憶素子を作製し、熱安定性を評価した。

素子サイズ以外の試料の詳細は【実験1】と同様である。

【0104】

Co量x = 50、40、30、20、10、0およびB量z = 5、10、20、30という範囲における(Co_xFe_{100-x})_{100-z}B_zという組成のCo-Fe-B合金と熱安定性の指標(KV/k_BT)の関係を表4に示す。

【0105】

【表4】

	(Co ₅₀ -Fe ₅₀) _{100-z} -B _z	(Co ₄₀ -Fe ₆₀) _{100-z} -B _z	(Co ₃₀ -Fe ₇₀) _{100-z} -B _z	(Co ₂₀ -Fe ₈₀) _{100-z} -B _z	(Co ₁₀ -Fe ₉₀) _{100-z} -B _z	Fe _{100-z} -B _z
B _z =5原子%	19	40	42	42	43	44
B _z =10原子%	20	41.5	43	44	44	45
B _z =20原子%	20	43	44	45	46	46
B _z =30原子%	21	45	47	48	48	48

【0106】

表4より、Co量x = 50かつB量z = 5~30の場合を除いたすべての組成において熱安定性が大きく保たれていることが分かる。

つまり、【実験4】の結果と同様に、Co量x = 50と60がGbitクラスのスピノ注入型メモリに対応した極微小素子で高い熱安定性を確保する際の境界線になることが明らかになった。

【0107】

従って、上記の結果より、記憶層17のCo-Fe-B合金の組成が、

0 Co_x 40、

60 Fe_y 100、

0 < B_z 30において、

(Co_x-Fe_y)_{100-z}-B_zである場合、Gbitクラスのスピノ注入型メモリを作製するのに好適であることが判明した。

【0108】

10

20

30

40

50

なお Co - Fe - B 合金は、Co と Fe 比の Fe が大きい組成において、M_{effective}と Ms の乖離が大きくなり、垂直磁化し易くなるため、熱安定性が確保し易くなる。

そのため、磁気メモリの容量が増加し、記憶素子 3 のサイズが小さくなつたときは Fe を多く含む Co - Fe - B 合金の方が熱安定性を確保し易くなる。

そこで、例えば、Fe_y が 60、70 nm の記憶層 17 で Gbit クラスのスピン注入型磁気メモリが実現できている状況を考えると、記憶素子 3 の直径が 5 nm 小さくなる毎に Co - Fe - B 合金の Fe 量 y は 5 ずつ増えた状態になつてゐることが望ましい。

例えば Fe 量 y は、上記の (Co_x - Fe_y)_{100-z} - B_z の場合において、CoFe 中の含有量としての原子 % が 65%、70%、75%、80%・・・という組成とする (Co 量 x でいえば、35%，30%，25%，20%・・・とする) ことが、記憶素子サイズの縮小に応じてより好適な例となる。 10

【0109】

[実験 5]

本実験は、図 2 の記憶素子 3 の記憶層 17 を構成する Co - Fe - B 層に対して表 5 の添加元素の薄膜を挿入した場合の特性を調べたものである。磁化曲線の測定、反転電流値及び熱安定性測定を行つた。

【0110】

厚さ 0.725 mm のシリコン基板上に、厚さ 300 nm の熱酸化膜を形成し、その上に図 2 に示した構成の記憶素子 3 を形成した。

具体的には、図 2 に示した構成の記憶素子 3 において、各層の材料及び膜厚を、下地膜 14 を膜厚 10 nm の Ta 膜、25 nm の Ru 膜の積層膜、磁化固定層 15 には積層フェリ構造を有する膜厚 1.5 nm の CoFe 膜と膜厚 0.8 nm の Ru 膜と膜厚 1.5 nm の Co - Fe - B 膜の積層膜、トンネル絶縁層となる絶縁層 (バリア層) 16 を膜厚 0.9 nm の酸化マグネシウム膜、記憶層 17 を膜厚 0.5 nm の Co - Fe - B 層と表 5 に示す膜厚の各添加元素を交互に積層し、Co - Fe - B を 4 回、添加層を 3 回形成し、Co - Fe - B の総膜厚は 2.0 nm となるようにした。キャップ層 18 を膜厚 3 nm の Ta 膜、3 nm の Ru 膜、膜厚 3 nm の Ta 膜の積層膜と選定し、また下地膜 14 とシリコン基板との間に図示しない膜厚 100 nm の Cu 膜 (後述するワード線となるもの) を設けて、各層を形成した。 20

【0111】

酸化マグネシウム膜から成る絶縁層 16 以外の各層は、DC マグネットロンスパッタ法を用いて成膜した。

酸化マグネシウム (MgO) 膜から成る絶縁層 16 は、RF マグネットロンスパッタ法を用いて成膜した。

さらに、記憶素子 3 の各層を成膜した後に、磁場中熱処理炉で、加熱処理を行つた。

【0112】

次に、ワード線部分をフォトリソグラフィによってマスクした後に、ワード線以外の部分の積層膜に対して Ar プラズマにより選択エッティングを行うことにより、ワード線 (下部電極) を形成した。この際に、ワード線部分以外は、基板の深さ 5 nm までエッティングされた。 40

【0113】

その後、電子ビーム描画装置により記憶素子 3 のパターンのマスクを形成し、積層膜に対して選択エッティングを行い、記憶素子 3 を形成した。記憶素子 3 部分以外は、ワード線の Cu 層直上までエッティングした。

なお、特性評価用の記憶素子には、磁化反転に必要なスピントルクを発生させるために、記憶素子に充分な電流を流す必要があるため、トンネル絶縁層の抵抗値を抑える必要がある。そこで、記憶素子 3 のパターンを、短軸 0.09 μm × 長軸 0.09 μm の円形状として、記憶素子 3 の面積抵抗値 (μm²) が 10 μm² となるようにした。

【0114】

次に、記憶素子 3 部分以外を、厚さ 100 nm 程度の Al₂O₃ のスパッタリングによつ 50

て絶縁した。その後、フォトリソグラフィを用いて、上部電極となるピット線及び測定用のパッドを形成した。

このようにして、記憶素子3の試料を作製した。

【0115】

固定層、記憶層のCo - Fe - B合金の組成は、(Co_{30%} - Fe_{70%})_{80%} - B_{20%}(いずれも原子%)とした。

また、比較例として、Co - Fe - Bのみの記憶層3Bも作製した。

【0116】

以上、作製した記憶素子3および3Bの各試料に対して、それぞれ以下のようにして、特性の評価を行った。

10

測定に先立ち、反転電流のプラス方向とマイナス方向の値を対称になるように制御することを可能にするため、記憶素子3に対して、外部から磁界を与えることができるよう構成した。また、記憶素子3に印加される電圧が、絶縁層16が破壊しない範囲内の1Vまでとなるように設定した。

【0117】

(磁化曲線の測定)

記憶素子3および3Bの磁化曲線を、試料振動型磁力計(Vibrating Sample Magnetometer)を使用した、VSM測定によって、測定した。このとき、測定には微細加工後の素子ではなく、ウェハ上に磁化曲線評価用に特別に設けた8mm × 8mm程度のバルクフィルム部分を用いた。また測定磁界は、膜面垂直方向に印加した。

20

【0118】

(反転電流値及び熱安定性の測定)

本発明による記憶素子の書き込み特性を評価する目的で、反転電流値の測定を行った。

記憶素子3および3Bに10μsから100msのパルス幅の電流を流して、その後の記憶素子3および3Bの抵抗値を測定した。さらに、記憶素子3および3Bに流す電流量を変化させて、この記憶素子3および3Bの記憶層17の磁化M17の向きが反転する電流値を求めた。この電流値のパルス幅依存性をパルス幅1nsに外挿した値を、反転電流値とした。

また、反転電流値のパルス幅依存性の傾きは、記憶素子3および3Bの前述した熱安定性の指標()に対応する。反転電流値がパルス幅によって変化しない(傾きが小さい)ほど、熱の擾乱に強いことを意味する。

30

そして、記憶素子3間および3B間のばらつきを考慮するために、同一構成の記憶素子3および3Bを各々20個程度作製して、上述の測定を行い、反転電流値及び熱安定性の指標トの平均値を求めた。

さらに、測定により得られた反転電流値の平均値と、記憶素子3および3Bの平面パターンの面積とから、反転電流密度Jc0を算出した。

【0119】

VSM測定により得られた記憶素子3および3Bの保磁力、およびスピン注入磁化反転測定の結果得られた両者のJc0およびの値を表5に示す。

【0120】

40

【表5】

		薄膜挿入元素	総膜厚	Hc(Oe)	Jc0(MA/cm ²)	Δ	備考
記憶素子3B		なし		150	6	25	比較例
記憶素子3	1	Ti	0.2	500	3	60	本発明例
記憶素子3	2	Zr	0.1	400	4	45	本発明例
記憶素子3	3	Ta	0.15	450	3	50	本発明例
記憶素子3	4	Mg	0.2	600	3	65	本発明例
記憶素子3	5	Y	0.25	550	3	60	本発明例
記憶素子3	6	La	0.2	450	3	60	本発明例
記憶素子3	7	Nd	0.15	450	3	55	本発明例
記憶素子3	8	Gd	0.35	200	2.5	30	比較例
記憶素子3	9	Ta	0.4	60	2	<15	比較例
記憶素子3	10	Nb	0.35	90	2	15	比較例

【0121】

メモリとして機能するためには、 J_c の値は45以上必要である。比較例（挿入元素の膜厚が0.35nmを超えるもの）は45を超えておらず、この要件を充たしていない。一方、書き込み電圧とバリア破壊電圧のマージンを確保するには J_c0 値は4MA/cm²以下である必要がある。実施例（元素挿入しているもの）は、すべてこの要件は充たしている。前述したように、一般に J_c 値と J_c0 値はトレードオフの関係にある。 J_c 値と J_c0 値のいずれの値も元素挿入により改善されている。10

【0122】

また、比較例の記憶素子3Bと実施例の記憶素子3との比較では、 J_c0 が低減し、が向上している。また保磁力(Hc)をみると、実施例では大きく増大していることが分かる。

表中の元素を薄膜として挿入することにより、 J_c0 、および保磁力(Hc)のいずれの値も向上している。

【0123】

特性が改善された理由を調査するために、元素分析機能を有する透過電子顕微鏡を用い、記憶層内部の結晶構造と組成分析を行った。これによると、Co-Fe-B層中の酸素及びBが添加物層中に移動し、添加元素が酸化物及びホウ化物となっていることが判明した。また、Co-Fe-Bのアモルファス層がCo-Fe層の結晶質に変化していることも明らかとなった。30

【0124】

これらの理由により、記憶素子3においては膜面垂直方向の保磁力が大きく、これに伴って J_c0 が向上したものと考えられる。また記憶素子3で J_c0 が低下したのは、垂直磁化異方性の増大と強磁性層の分極率の向上による効果と考えられる。

【0125】

結論として、記憶層17はCo-Fe-B層と1a族、2a族、3a族、4a族、5a族又は6族の何れかに属する元素との積層構造とし、記憶層17を構成するCo-Fe-B層に対して表5の添加元素の薄膜を挿入する、すなわち1a族：Li、Na、Ka、2a族：Mg、Ca、Sr、Ba、3a族：Sc、Y、ランタノイド系(La、Ce、Nd、Gd、Tb、Dy)、4a族：Ti、Zr、Hf、5a族：V、Nb、Ta、6族：Cr、Mo、Wの何れかに属する元素をCo-Fe-B層1nmに対して0.05~0.3nmの薄膜として挿入することにより、飽和磁化量が小さくても良好な垂直磁気特性が得られことにより、トレードオフの関係にある書き込み電流低減と熱安定性向上の両立が実現される。40

なお、薄膜の下限値を0.05nmとしているのは、これより薄い場合、薄膜としての機能を発揮し得ないと考えられるからである。

【0126】

以上実施の形態について説明してきたが、本発明では、上述の実施の形態で示した記憶

素子 3 の膜構成に限らず、様々な層構成を採用することが可能である。

例えば実施の形態では、記憶層 17 と磁化固定層 15 の Co - Fe - B の組成を同一のものとしたが、上述の実施の形態に限定されるものではなく、本発明の要旨を逸脱しない範囲でその他様々な構成が取り得る。

また、実施の形態では、単一の下地層 14 や、キャップ材料、記憶素子形状しか示していないが、それらに限定されるものではなく、本発明の要旨を逸脱しない範囲でその他様々な構成が取り得る。

【 0 1 2 7 】

また実施の形態では、磁化固定層 15 は、2 層または 3 層の強磁性層と非磁性層から成る積層フェリピン構造を用いたが、それ以上の多層としても良い。また、さらに、積層フェリピン構造膜に反強磁性膜を付与した構造でもよい。

10

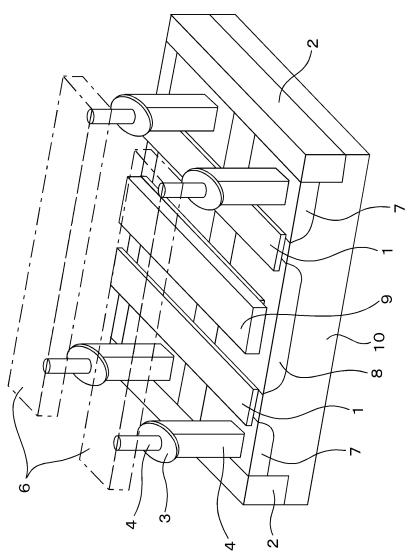
また、記憶素子の膜構成は、記憶層が磁化固定層 15 の上側に配置される構成でも、下側に配置される構成でも全く問題はない。さらには、固定層が記憶層の上下に存在する、いわゆるデュアル構造でも全く問題ない。

【 符号の説明 】

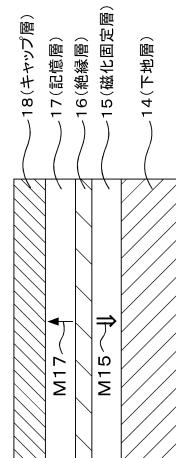
【 0 1 2 8 】

3 記憶素子、14 下地層、15 磁化固定層、16 絶縁層、17 記憶層、18 キャップ層

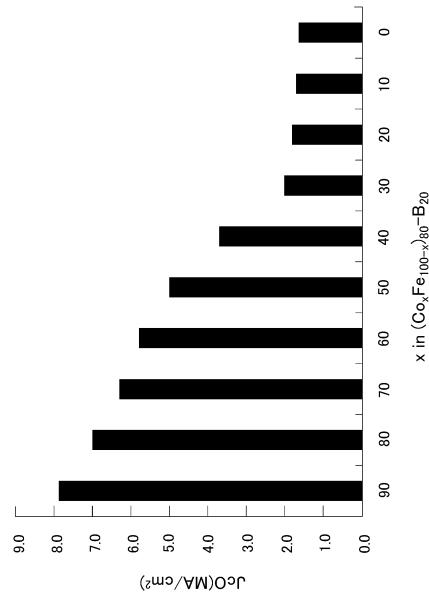
【 図 1 】



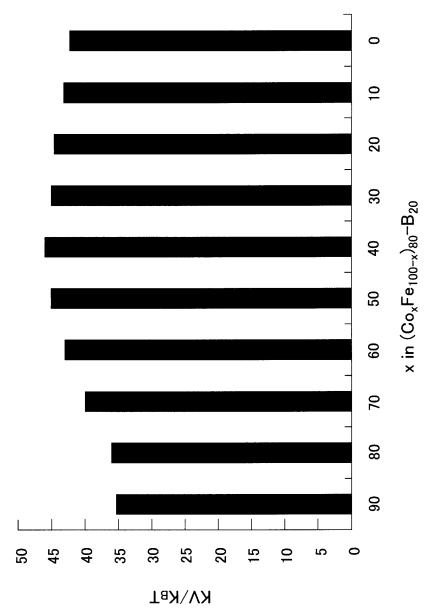
【 図 2 】



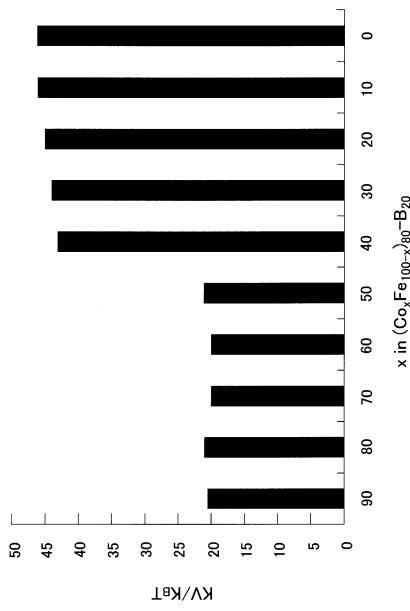
【図3】



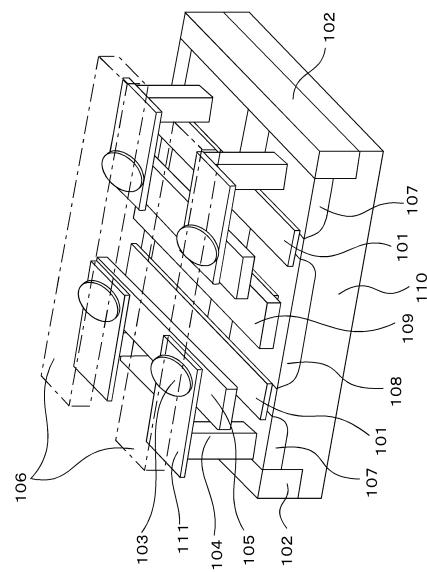
【図4】



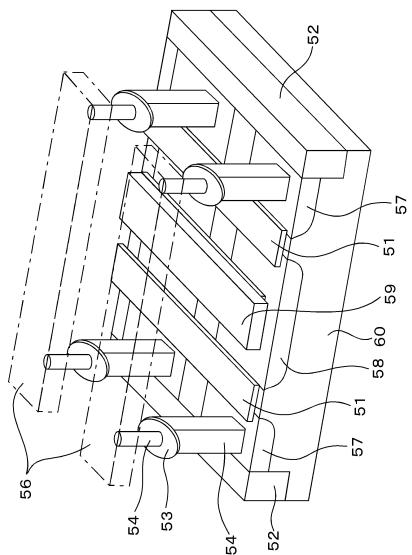
【図5】



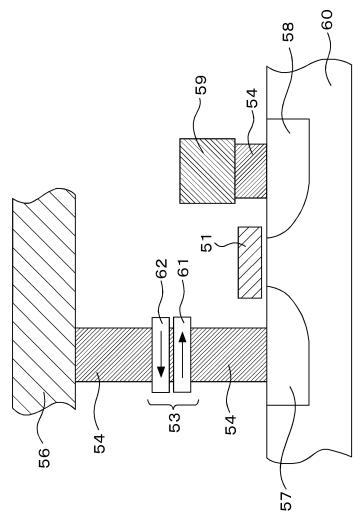
【図6】



【図7】



【図8】



フロントページの続き

(72)発明者 大森 広之
東京都港区港南1丁目7番1号 ソニー株式会社内

(72)発明者 肥後 豊
東京都港区港南1丁目7番1号 ソニー株式会社内

(72)発明者 山根 一陽
東京都港区港南1丁目7番1号 ソニー株式会社内

(72)発明者 内田 裕行
東京都港区港南1丁目7番1号 ソニー株式会社内

審査官 境 周一

(56)参考文献 特開2008-252037(JP, A)
特開2008-252036(JP, A)
特開2008-227388(JP, A)
特開2010-016408(JP, A)
特開2008-160031(JP, A)
特開2009-099628(JP, A)
米国特許出願公開第2009/0224342(US, A1)

(58)調査した分野(Int.Cl., DB名)

H 01 L 27/10 - 27/118
H 01 L 29/82
G 11 C 11/00 - 11/16
H 01 L 43/00 - 43/14