

MAGYAR
NÉPKÖZTÁRSASÁG



ORSZÁGOS
TALÁLMÁNYI
HIVATAL

SZABADALMI LEÍRÁS

SZOLGÁLATI TALÁLMÁNY

180118

Nemzetközi osztályozás: NSZ03

G 06 F 9/22

Bejelentés napja: 1980. I. 17. (83/80)

Közzététel napja: 1982. V. 23.

Megjelent: 1986. X. 20.



Feltalálók(k):

Adonyi Iván, okl. villamosmérnök, 5%, Pécs, Farkas Endre, 12%,
Körmeny Attila, 12%, Mogyorósi Istvánné, 5%, Molnár Géza, 5%,
Sass Szilárd, 14%, okl. villamosmérnökök, Budapest, Hegedűs Gyula,
okl. villamosmérnök, 5%, Baja, Schöller László, okl. villamosmér-
nök, 14%, Takács Lajos, technikus, 14%, Vitéz György, műszerész,
14%, Budapest

Szabadalmás:

Telefongyár, Budapest

Mikroprocesszoros rendszer

A találmány tárgya mikroprocesszoros rendszer, amelynek tárolóolvasást, tárolóírást, perifériaolvasást és perifériaírást vezérlő kimenetekkel rendelkező, központi egységet képező mikroprocesszora, valamint a mikroprocesszorhoz adatvonalakon, címvonalakon és vezérlő vonalakon át csatlakoztatott, olvasást vezérlő és írást vezérlő bemenettel rendelkező perifériája és tárolója van. Ilyen mikroprocesszoros rendszert ismertet például az INTEL 8080 Microcomputer Systems User's Manual September 1975 3-8 oldalának 3-9 ábrája.

Ennél a megoldásnál a mikroprocesszor tárolóolvasás, tárolóírás, perifériaolvasás és perifériaírás kimenetei rendre a tárolók és perifériák olvasás és írás bemeneteihez vannak kapcsolva. A mikroprocesszor a perifériákat erre a célra szolgáló perifériautasításokkal kezeli. Hiányossága ennek a megoldásnak, hogy - mivel egy perifériautasítás csak egy perifériacímre hivatkozhat - a rendszerben azonos feladatot ellátó, de szükség szerint eltérő című perifériákat nem lehet azonos programmal kezelni, tehát a programokat multiplikálni kell. További hiányosságot jelent, hogy a perifériautasításokkal az adatforgalmat csak egy speciális regiszteren, a mikroprocesszor ún. akkumulátor regiszterén át lehet lebonyolítani.

Ezen hiányosságokat a hivatkozott publikáció 3-9 oldalának 3-10 ábrája szerinti rendszerrel próbálták kiküszöbölni. Ennél a megoldásnál a perifériákat nem a mikroprocesszor perifériaolvasás- ill. perifériaírás kimenetei választják ki, hanem a legmagasabb helyiértékű címvonallal kapuzott tárolóolvasás- ill. tárolóírás kimenetek. Ily módon a perifériák úgy címezhetők a

180118

rendszerben, mint egy-egy tárolócella, s a programban ezen tárolócella címekre hivatkozva kell kezelni a perifériákat. Ennek a megoldásnak egyik hiányossága az, hogy akkor is a hosszabb végrehajtási idejű és nagyobb tárterületet elfoglaló tárolóhivatkozású utasításokat kell alkalmazni, amikor erre nem is lenne szükség, pl. ha olyan perifériákat kell kezelni, amelyek egyedüliek a rendszerben. További hiányosságot jelent, hogy a mikroprocesszor periféria utasításait egyáltalán nem lehet használni, így az ezeket az utasításokat is tartalmazó, eddig már nagy számban kifejlesztett programok használata változtatás nélkül lehetetlen. Ezek a hiányosságok jelentős mértékben korlátozzák az ilyen rendszerek használhatóságát, csökkentik alkalmazási területüket.

A találmány célja ezen hiányosságok kiküszöbölése. A találmány feladata olyan mikroprocesszoros rendszer létrehozása, amelynél a programok tárterületigénye és futási ideje minimális, ugyanakkor lehetővé teszi az ismert rendszerekhez készített programok változtatás nélküli futtatását.

A találmány azon a felismerésen alapul, hogy ha a mikroprocesszor és a perifériák közé kombinációs logikai áramkört helyezünk, akkor ezen kombinációs logikai áramkör megfelelő kialakításával elérhető, hogy a perifériákat kívánság szerint vagy periféria utasításokkal, vagy tárolóhivatkozású utasításokkal lehet címezni.

Mint ismeretes, a digitális áramköri technikában kombinációs logikai áramkörnek /hálózatnak/ azokat a több bemenettel és egy vagy több kimenettel rendelkező digitális /kétállapotú elemekből felépített/ áramköri elrendezést nevezik, amelynél a bemenetek egyes állapotaihoz - kombinációihoz - a kimenetek meghatározott állapotai - kombinációi - vannak egyértelműen hozzárendelve. A hozzárendelést táblázatos formában /"igazságtáblázatban"/ vagy logikai függvény alakjában lehet kifejezni.

Az egyes logikai függvények áramköri megvalósítása többféle lehet, még u.n. optimalizált esetben is, amikor a logikai függvény nem tartalmaz redundáns elemet. Tehát egy kombinációs logikai áramkör az igazságtáblázata vagy logikai függvénye egyértelműen jellemez.

A feladat megoldása olyan mikroprocesszoros rendszer, amelynek tárolóolvasást, tárolóírást, perifériaolvasást és perifériaírást, vezérlő kimenetekkel rendelkező, központi egységet képező mikroprocesszora, valamint a mikroprocesszorhoz adatvonalakon, címvilágon és vezérlő vonalakon át csatlakoztatott, olvasást vezérlő és írást vezérlő bemenettel rendelkező perifériája és tárolója van, és amelynek a találmány értelmében első, második, harmadik, negyedik és ötödik bemenettel, valamint első és második kimenettel rendelkező első kombinációs áramköre van; a mikroprocesszor tárolóolvasást vezérlő kimenete össze van kötve az első kombinációs áramkör második bemenetével és a tároló olvasást vezérlő bemenetével, a mikroprocesszor tárolóírást vezérlő kimenete össze van kötve az első kombinációs áramkör harmadik bemenetével és a tároló írást vezérlő bemenetével, a mikroprocesszor perifériaolvasást vezérlő kimenete össze van kötve az első kombinációs áramkör negyedik bemenetével, perifériaírást vezérlő kimenete pedig össze van kötve az első kombinációs áramkör ötödik bemenetével; a mikroprocesszor kimenő címvilágai közül legalább egy kiválasztott címvilág össze van kötve az első kombinációs áramkör első bemenetével; az első kombinációs áram-

kör első kimenete a periféria olvasást vezérlő bemenetével, második kimenete pedig a periféria írást vezérlő bemenetével van összekötve; és az első kombinációs áramkör - önmagában ismert módon - olyan kialakítású, hogy első bemenetének logikai "igaz" állapotánál első kimenetének logikai állapota megegyezik második és negyedik bemenete állapotának logikai VAGY kapcsolatával, második kimenetének logikai állapota pedig megegyezik harmadik és ötödik bemenete állapotának logikai VAGY kapcsolatával, és első bemenetének logikai "hamis" állapotánál első kimenetének logikai állapota megegyezik a negyedik bemenet logikai állapotával, második kimenetének logikai állapota pedig megegyezik az ötödik bemenet logikai állapotával.

A találmány szerinti mikroprocesszoros rendszer egy előnyös kiviteli alak esetében második kombinációs áramkörrel rendelkezik, amelynek első, második és harmadik bemenete, valamint első és második kimenete van; az első bemenet a mikroprocesszor kimenő címvonalai közül kiválasztott legalább egy címvonallal, a második bemenet a mikroprocesszor tárolóolvasást vezérlő kimenetével, a harmadik bemenet pedig a mikroprocesszor tárolóírást vezérlő kimenetével, az első kimenet a tároló olvasást vezérlő bemenetével, a második kimenet pedig a tároló írást vezérlő bemenetével van összekötve; és a második kombinációs áramkör - önmagában ismert módon - olyan kialakítású, hogy első bemenetének logikai "hamis" állapotánál az első kimenet logikai állapota megegyezik a második bemenet logikai állapotával, a második kimenet logikai állapota pedig megegyezik a harmadik bemenet logikai állapotával, és az első kimenet logikai "igaz" állapota esetén az első és a második kimenet logikai állapota a második és harmadik bemenet jelétől függetlenül logikai "hamis". A találmány szerinti rendszer lehetővé teszi, hogy a mikroprocesszor és a perifériák közötti adatforgalmat programfutás közben a mindenkori igénynek megfelelően bármikor akár hagyományos módon, akár a perifériákat tárolókként használva bonyolítsuk le, ezáltal optimális futási időt és tárterület-lekötést érhetünk el.

A találmány szerinti megoldás lehetővé teszi az ismert rendszerekhez készített programok használhatóságát, amellet az eddigieknél rugalmasabb programozást biztosít, tehát fajlagos költségei kisebbek azokénál.

A találmányt az alábbiakban kiviteli példák kapcsán ismertetjük a csatolt rajzra hivatkozva, ahol az

1. ábrán a találmány szerinti mikroprocesszoros rendszer tömbvázlatát; a

2. és 3. ábrákon pedig a találmány szerinti mikroprocesszoros rendszerben alkalmazott kombinációs logikai áramkör egy-egy lehetséges megvalósítását mutatjuk be.

A bemutatott rendszernek az 1. ábra szerint 1 mikroprocesszora, 2 tárolója és 3 perifériája van. Az egyszerűség kedvéért mind a 2 tárolót, mind a 3 perifériát egyetlen egységként ábrázoltuk. Ezek a gyakorlatban természetesen több /általában nagy számú/ egységből állnak, a rendszer lényegén azonban ez nem változtat. Az 1 mikroprocesszornak 11 adatvonala vannak, amelyeken át össze van kötve mind a 2 tároló 21 adatvonalaival, mind a 3 periféria 31 adatvonalaival. Ugyanakkor az 1 mikroprocesszornak kimenő 12 címvonalai vannak, amelyek a 2 tároló bemenő 22 címvonalai és a 3 periféria bemenő 32

cimvonalaival vannak összekötve.

Az 1 mikroprocesszor kimenő 12 cimvonalai közül egy tetszőlegesen kiválasztott 13 cimvonal első kombinációs 4 áramkör első 43 bemenetével és második kombinációs 5 áramkör első 53 bemenetével van összekötve.

Az 1 mikroprocesszornak tárolóolvasását vezérlő 14 kimenete, tárolóírást vezérlő 15 kimenete, perifériaolvasást vezérlő 16 kimenete és perifériaírást vezérlő 17 kimenete van, ezek az 1 mikroprocesszor, valamint a 2 tároló, a 3 periféria, az első kombinációs 4 áramkör és a második kombinációs 5 áramkör vezérlő vonalaihoz tartoznak. A 14 kimenet a második kombinációs 5 áramkör 56 bemenetére és az első kombinációs 4 áramkör második 44 bemenetére van csatlakoztatva. A 15 kimenet a második kombinációs 5 áramkör harmadik 57 bemenetével és az első kombinációs 4 áramkör harmadik 45 bemenetével van összekötve. A 16 kimenet az első kombinációs 4 áramkör negyedik 48 bemenetével, a 17 kimenet az első kombinációs 4 áramkör ötödik 49 bemenetével van összekapcsolva. Az 1 mikroprocesszor felépítése olyan, hogy 14, 15, 16, 17 kimenetei közül egyidőben csak egy lehet logikai "igaz" állapotban.

A 2 tárolónak olvasást vezérlő 24 bemenete és írást vezérlő 25 bemenete van. A 24 bemenet a második kombinációs 5 áramkör első 54 kimenetével, a 25 bemenet a második kombinációs 5 áramkör második 55 kimenetével van összekötve. A 3 perifériának olvasást vezérlő 36 bemenete és írást vezérlő 37 bemenete van. A 36 bemenet az első kombinációs 4 áramkör első 46 kimenetével, a 37 bemenet az első kombinációs 4 áramkör második 47 kimenetével van összekapcsolva.

A találmány szerinti mikroprocesszoros rendszer az első kombinációs 4 áramkör és a második kombinációs 5 áramkör alkalmazásában, illetve ezeknek az 1 mikroprocesszorral, a 2 tárolóval és a 3 perifériával való kapcsolatának kialakításában tér el az ismertektől.

A példaként bemutatott mikroprocesszoros rendszerénél az adatforgalom a 11, 21, 31 adatvonalakon át a szokásos módon megy végbe, ugyancsak hagyományos módon határozza meg a 12, 22, 32 cimvonalak állapota a rendszer elemeinek számszerű azonosítóját, a címet.

Az eltérés az ismert rendszerektől a következőkben van:

Az 1 mikroprocesszor kiválasztott kimenő 13 cimvonalának logikai "igaz" állapota a második kombinációs 5 áramkör első 53 bemenetén át tiltja a második kombinációs 5 áramkör második 56 és harmadik 57 bemenete jelének megjelenését az első 54, illetve második 55 kimeneten, miközben ugyanezen kiválasztott 13 cimvonal az első kombinációs 4 áramkör első 43 bemenetén át engedélyezi a második 44 és harmadik 45 bemenet jelének megjelenését az első 46 és második 47 kimeneten.

Az első kombinációs 4 áramkör negyedik 48 és ötödik 49 bemenetének jele a kiválasztott 13 cimvonal logikai állapotától függetlenül minden esetben megjelenik az első 46 és második 47 kimeneten.

Ily módon az 1 mikroprocesszor úgy vezérli a 3 perifériát, hogy az input/output utasítások mellett olyan címekre vonatkozó tárolóhivatkozási utasítások is hatásosak, amelyeknél a kiválasztott 13 cimvonal logikai állapota "igaz".

Amikor viszont az 1 mikroprocesszor kiválasztott kimenő 13 cimvonalának /és a második kombinációs 5 áramkör első 53

bemenetének/ logikai állapota "hamis", a második kombinációs 5 áramkör második 56 és harmadik 57 bemenetének jele megjelenik az első 54, illetve második 55 kimeneten, miközben ugyan-ezen kiválasztott 13 címvonalon az első kombinációs 4 áramkör első 43 bemenetén át tiltja a második 44 és harmadik 45 bemenet jelének megjelenését az első 46 és második 47 kimeneten. Ily módon a rendszer alkalmas az 1 mikroprocesszor, a 2 tároló és a 3 periféria közötti adatforgalom hagyományos módon való lebonyolítására is.

A kombinációs logikai 4 és 5 áramkörök működését azok logikai függvényeivel is egyértelműen jellemezhetjük:

- első kombinációs logikai 4 áramkör:

$$\begin{aligned} 46 &= 43 \cdot 44 + 48 \\ 47 &= 43 \cdot 45 + 49 \end{aligned}$$

- második kombinációs logikai 5 áramkör:

$$\begin{aligned} 54 &= 53 \cdot 56 \\ 55 &= 53 \cdot 57 \end{aligned}$$

ahol 46, 47, 54, 55 = kimenet
43, 44, 45, 48, 49, 53, 56, 57 = bemenet
• logikai IS kapcsolat
+ logikai VAGY kapcsolat

Ezen logikai függvények egy-egy lehetséges megvalósítását mutatjuk be a 2. és 3. ábrákon, ahol az üres téglalap logikai 61 IS-kaput, a két vonallal ellátott téglalap logikai 62 VAGY-kaput, a kis körrel ellátott téglalap pedig logikai 63 invertert jelképez.

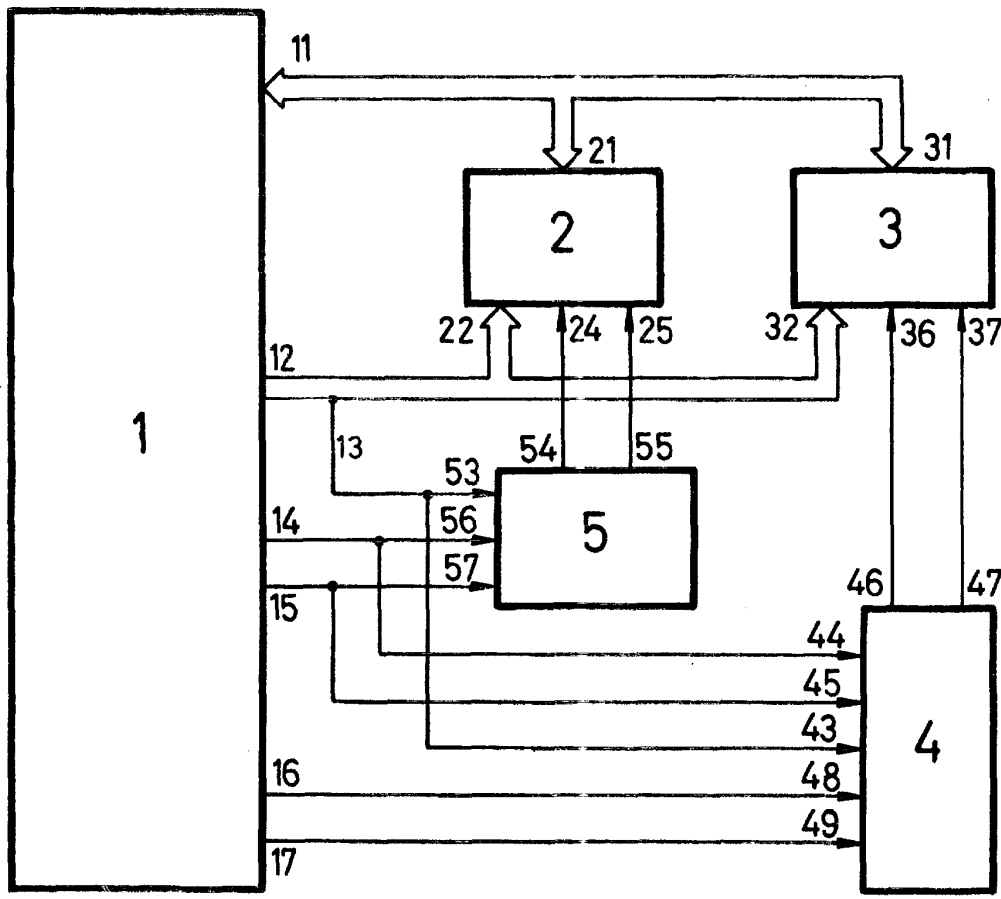
Szabadalmi igénypontok

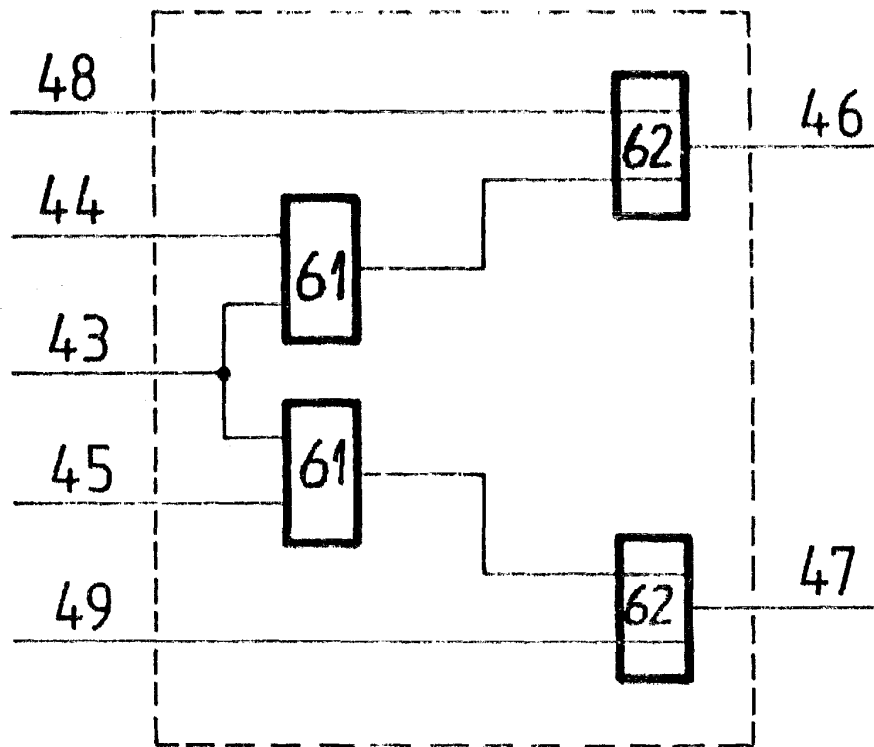
1. Mikroprocesszoros rendszer, amelynek tárolóolvasást, tárolóírást, perifériaolvasást és perifériaírást vezérlő kimenetekkel rendelkező, központi egységet képező mikroprocesszora, valamint a mikroprocesszorhoz adatvonalakon, címvonalakon és vezérlő vonalakon át csatlakoztatott, olvasást vezérlő és írást vezérlő bemenettel rendelkező perifériája és tárolója van, azaz jellemezve, hogy első /43/, második /44/, harmadik /45/, negyedik /48/ és ötödik /49/ bemenettel, valamint első /46/ és második /47/ kimenettel rendelkező első kombinációs áramköre /4/ van, a mikroprocesszor /1/ tárolóolvasást vezérlő kimenete /14/ össze van kötve az első kombinációs áramkör /4/ második bemenetével /44/ és a tároló /2/ olvasást vezérlő bemenetével /24/, a mikroprocesszor /1/ tárolóírást vezérlő kimenete /15/ össze van kötve az első kombinációs áramkör /4/ harmadik bemenetével /45/ és a tároló /2/ írást vezérlő bemenetével /25/, a mikroprocesszor /1/ perifériaolvasást vezérlő kimenet /16/ össze van kötve az első kombinációs áramkör /4/ negyedik bemenetével /48/, perifériaírást vezérlő kimenete /17/ pedig össze van kötve az első kombinációs áramkör /4/ ötödik bemenetével /49/; a mikroprocesszor /1/ kimenő címvonalai /12/ közül legalább egy kiválasztott címvonalon /13/ össze van kötve az első kombinációs áramkör /4/ első bemenetével /43/; az első kombinációs áramkör /4/ első kimenete /46/ a periféria /3/ olvasást vezérlő bemenetével /36/, második kimenete /47/ pedig a periféria /3/ írást vezérlő bemenetével /37/ van összekötve; és az

első kombinációs áramkör /4/ - önmagában ismert módon - olyan kialakításu, hogy első bemenetének /43/ logikai "igaz" állapotánál első kimenetének /46/ logikai állapota megegyezik második /44/ és negyedik /48/ bemenete állapotának logikai VAGY kapcsolatával, második kimenetének /47/ logikai állapota pedig megegyezik harmadik /45/ és ötödik bemenete /49/ állapotának logikai VAGY kapcsolatával, és első bemenetének /43/ logikai "hamis" állapotánál első kimenetének /46/ logikai állapota megegyezik a negyedik bemenet /48/ logikai állapotával, második kimenetének /47/ logikai állapota pedig megegyezik az ötödik bemenet /49/ logikai állapotával.

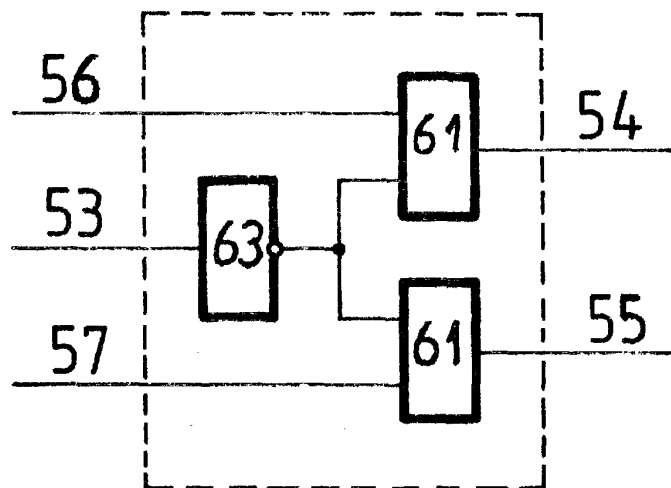
2. Az 1. igénypont szerinti mikroprocesszoros rendszer kiviteli alakja, azzal jellemezve, hogy második kombinációs áramkörre /5/ van, amely első /53/, második /56/ és harmadik bemenettel /57/, valamint első /54/ és második kimenettel /55/ rendelkezik; az első bemenet /53/ a mikroprocesszor /1/ kimenő címvonalai /12/ közül kiválasztott legalább egy címvonallal /13/, a második bemenet /56/ a mikroprocesszor /1/ tárolóolvasást vezérlő kimenetével /14/, a harmadik bemenet /57/ pedig a mikroprocesszor /1/ tárolóírást vezérlő kimenetével /15/, az első kimenet /54/ a tároló /2/ olvasást vezérlő bemenetével /24/, a második kimenet /55/ pedig a tároló /2/ írást vezérlő bemenetével /25/ van összekötve; és a második kombinációs áramkör /5/ - önmagában ismert módon - olyan kialakításu, hogy első bemenetének /53/ logikai "hamis" állapotánál az első kimenet /54/ logikai állapota megegyezik a második bemenet /56/ logikai állapotával, a második kimenet /55/ logikai állapota pedig megegyezik a harmadik bemenet /57/ logikai állapotával, és az első bemenet /53/ logikai "igaz" állapota esetén az első /54/ és a második kimenet /55/ logikai állapota a második /56/ és harmadik bemenet /57/ jelétől függetlenül logikai "hamis".

2 db rajz



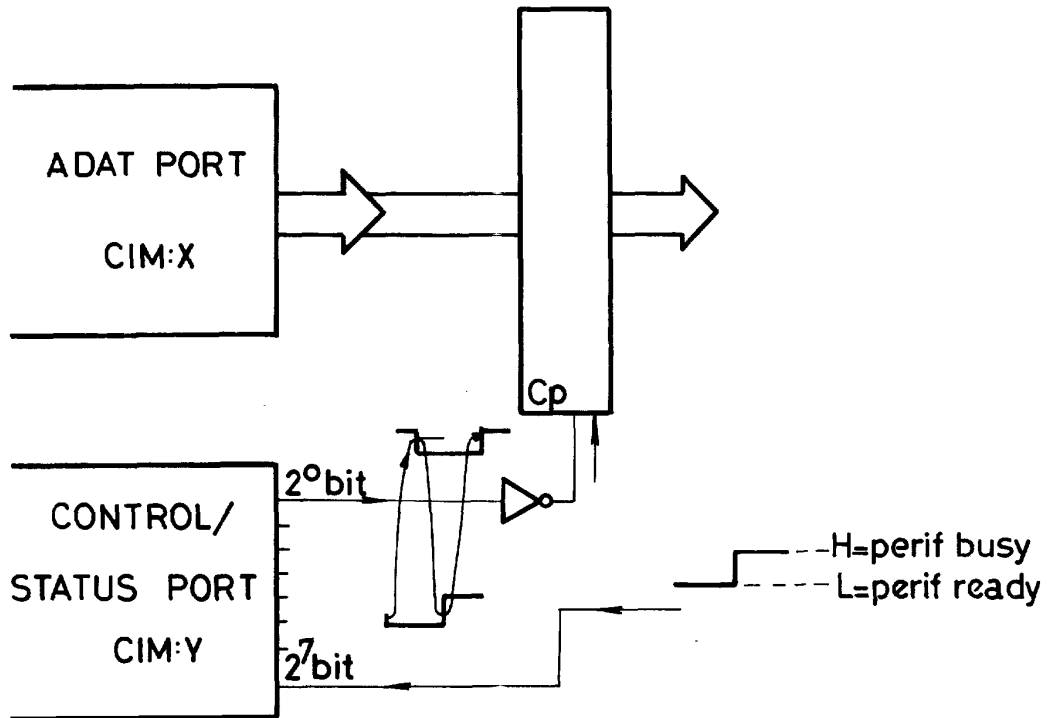


2. ábra

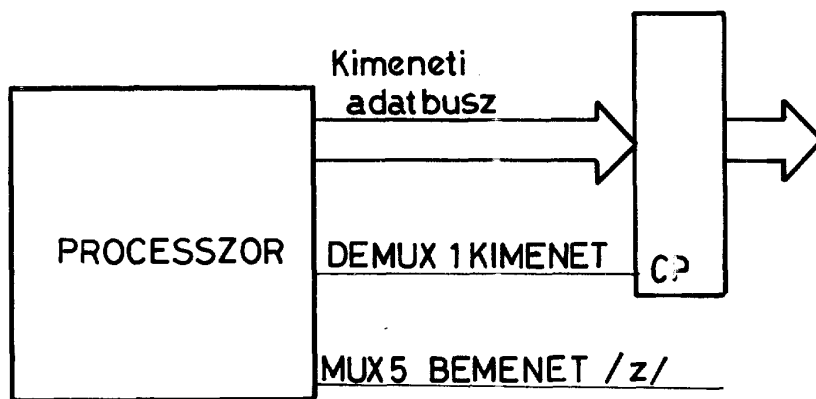


3. ábra

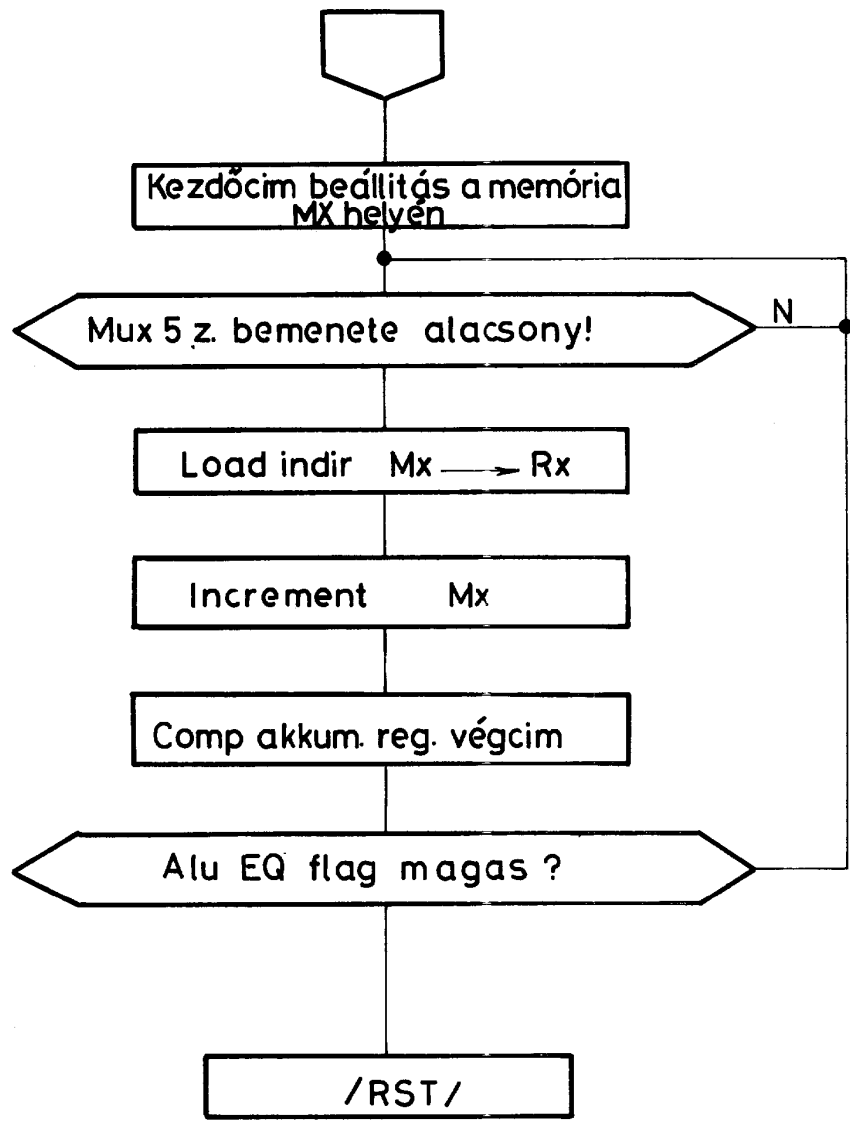
4/2



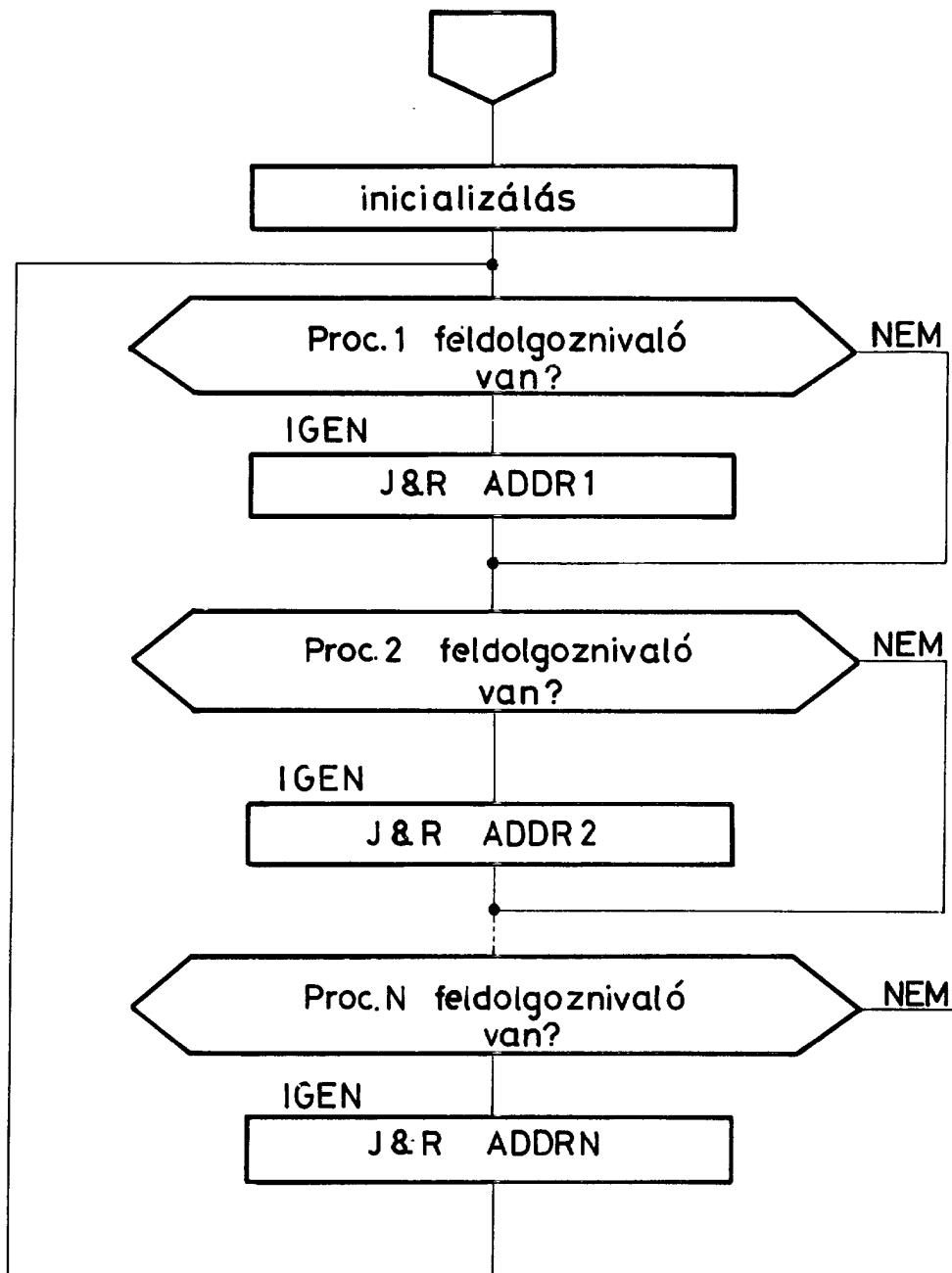
2. ábra



4/3



4. ábra



5. ábra