



(12) 发明专利

(10) 授权公告号 CN 115191013 B

(45) 授权公告日 2025. 06. 20

(21) 申请号 202080097740.5
 (22) 申请日 2020.03.02
 (65) 同一申请的已公布的文献号
 申请公布号 CN 115191013 A
 (43) 申请公布日 2022.10.14
 (85) PCT国际申请进入国家阶段日
 2022.08.29
 (86) PCT国际申请的申请数据
 PCT/JP2020/008640 2020.03.02
 (87) PCT国际申请的公布数据
 W02021/176504 JA 2021.09.10
 (73) 专利权人 夏普株式会社
 地址 日本大阪府
 (72) 发明人 三谷昌弘 横山真 上田直树

(74) 专利代理机构 北京市隆安律师事务所
 11323
 专利代理师 权鲜枝 张艳凤
 (51) Int.Cl.
 G09G 3/20 (2006.01)
 G09G 3/3266 (2006.01)
 G09F 9/00 (2006.01)
 G09F 9/30 (2006.01)
 (56) 对比文件
 US 2014313174 A1, 2014.10.23
 JP 2002123229 A, 2002.04.26
 审查员 刘俊

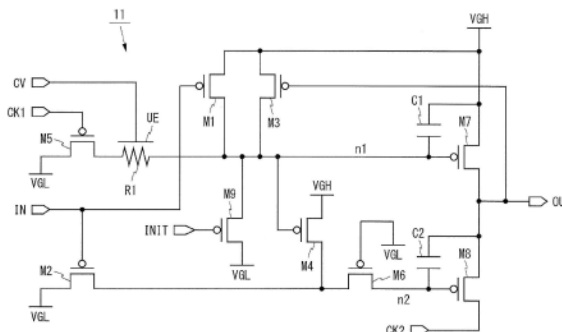
权利要求书2页 说明书13页 附图23页

(54) 发明名称

扫描线驱动电路和具备其的显示装置

(57) 摘要

一种扫描线驱动电路,具有将多个单位电路连接成多级的构成,并与显示面板一体地形成。单位电路包含:第1晶体管,其一个导电电极被施加第1电平的电压,另一个导电电极连接到第1节点;电阻,其一端连接到第1节点;第2晶体管,其一个导电电极被施加第2电平的电压,另一个导电电极连接到电阻的另一端;以及输出晶体管,其控制电极连接到第1节点,一个导电电极连接到输出端子。电阻形成于半导体层,在电阻之上形成有上部电极。由此,提供能够防止由单位电路内的电阻的特性变动引起的动作不良的扫描线驱动电路。



1. 一种扫描线驱动电路,具有将多个单位电路连接成多级的构成,并与显示面板一体地形成,其特征在于,

上述单位电路包含:

第1晶体管,其控制电极被提供前一级的单位电路的输出信号,一个导通电极被施加第1电平的电压,另一个导通电极连接到第1节点;

电阻,其一端连接到上述第1节点;

第2晶体管,其控制电极被提供时钟信号,一个导通电极被施加第2电平的电压,另一个导通电极连接到上述电阻的另一端;以及

输出晶体管,其控制电极连接到上述第1节点,一个导通电极连接到输出端子,

上述第1节点选择性地保持经由上述第1晶体管被提供的上述第1电平的电压和经由上述第2晶体管和上述电阻被提供的上述第2电平的电压,

上述输出晶体管在上述第1电平的电压被提供给上述第1节点时截止,在上述第2电平的电压被提供给上述第1节点时导通,

上述电阻是与上述第1晶体管的半导体部和上述第2晶体管的半导体部形成在相同的半导体层,

在上述电阻之上形成有上部电极。

2. 根据权利要求1所述的扫描线驱动电路,其特征在于,

上述电阻是使用P型半导体形成的。

3. 根据权利要求1或2所述的扫描线驱动电路,其特征在于,

上述上部电极形成在比上述第1晶体管的控制电极和上述第2晶体管的控制电极靠上层的配线层。

4. 根据权利要求3所述的扫描线驱动电路,其特征在于,

上述上部电极与连接到上述第1晶体管的导通电极和上述第2晶体管的导通电极的配线形成在相同的配线层。

5. 根据权利要求3所述的扫描线驱动电路,其特征在于,

在上述显示面板形成有发光元件的阳极电极,

上述上部电极与上述阳极电极形成在相同的配线层。

6. 根据权利要求1或2所述的扫描线驱动电路,其特征在于,

上述电阻的电阻值是 $0.1\text{M}\Omega$ 以上、 $7\text{M}\Omega$ 以下。

7. 根据权利要求1或2所述的扫描线驱动电路,其特征在于,

具有 200nm 以上、 $1\mu\text{m}$ 以下的厚度的绝缘膜介于上述电阻与上述上部电极之间。

8. 根据权利要求1或2所述的扫描线驱动电路,其特征在于,

上述上部电极被施加固定的负电压。

9. 根据权利要求8所述的扫描线驱动电路,其特征在于,

上述负电压是 -10V 以上、 -5V 以下。

10. 根据权利要求8所述的扫描线驱动电路,其特征在于,

上述负电压与供应到上述单位电路的低电平电压相等。

11. 根据权利要求1或2所述的扫描线驱动电路,其特征在于,

上述上部电极连接到上述第1节点。

12. 根据权利要求1或2所述的扫描线驱动电路,其特征在于,上述上部电极连接到上述电阻的另一端。
13. 根据权利要求1或2所述的扫描线驱动电路,其特征在于,上述上部电极被交替地施加正电压和负电压,在上述第1节点的电压从上述第1电平变化为上述第2电平时,上述上部电极被施加的是上述负电压。
14. 根据权利要求13所述的扫描线驱动电路,其特征在于,在上述第1节点的电压从上述第2电平变化为上述第1电平时,上述上部电极被施加的是上述正电压。
15. 根据权利要求13所述的扫描线驱动电路,其特征在于,在上述显示面板形成有多个发光控制线,上述上部电极连接到上述多个发光控制线中的对应的发光控制线。
16. 根据权利要求13所述的扫描线驱动电路,其特征在于,在上述显示面板形成有传播用于发光控制的多个时钟信号的多个配线,上述上部电极连接到上述多个配线中的对应的配线。
17. 一种显示装置,其特征在于,具备权利要求1至16中的任意一项所述的扫描线驱动电路。

扫描线驱动电路和具备其的显示装置

技术领域

[0001] 本发明涉及扫描线驱动电路,特别是涉及与显示面板一体地形成的扫描线驱动电路。

背景技术

[0002] 有机电致发光(Electro Luminescence:以下,称为EL)显示装置作为薄型、轻量、高画质的显示装置而被广泛利用。典型的有机EL显示装置具备显示部、扫描线驱动电路、数据线驱动电路以及发光控制线驱动电路。显示部使用薄膜晶体管(Thin Film Transistor:以下,称为TFT)形成在有机EL面板上。扫描线驱动电路具有将多个单位电路连接成多级的构成。另外,与有机EL面板一体地形成扫描线驱动电路的技术(栅极驱动器单片技术)已实用化。此外,扫描线也称为栅极线,扫描线驱动电路也称为栅极驱动器。

[0003] 关于与有机EL面板一体地形成的扫描线驱动电路,以往以来已知各种单位电路。图24是以往的扫描线驱动电路的单位电路的电路图。图24所示的单位电路91包含比例(ratio)电路,该比例电路包含TFT:Q1、Q5和电阻R9。单位电路91进行使节点n9的电压成为高电平的置位动作和使节点n9的电压成为低电平的复位动作。

[0004] 在输入信号IN和时钟信号CK1为低电平时,TFT:Q1、Q5导通。此时,高电平电压VGH经由TFT:Q1被施加到节点n9,并且低电平电压VGL经由TFT:Q5和电阻R9被施加到节点n9。电阻R9的电阻值充分大于TFT:Q1导通时的电阻值,因此,节点n9的电压变为高电平。这样,单位电路91在输入信号IN和时钟信号CK1为低电平时进行置位动作。

[0005] 在输入信号IN为高电平而时钟信号CK1为低电平时,TFT:Q1截止,TFT:Q5导通。此时,低电平电压VGL经由TFT:Q5和电阻R9被施加到节点n9,因此,节点n9的电压变为低电平。这样,单位电路91在输入信号IN为高电平而时钟信号CK1为低电平时进行复位动作。

[0006] 为了高速地进行置位动作和复位动作,电阻R9使用具有几百k Ω 至几M Ω 的高电阻值的电阻。在与有机EL面板一体地形成扫描线驱动电路的情况下,单位电路91与显示部所包含的像素电路一起使用P沟道型TFT来形成。在该情况下,电阻R9使用具有高电阻值的P型半导体来形成。具备包含比例电路的单位电路的扫描线驱动电路例如记载于专利文献1和2。

[0007] 现有技术文献

[0008] 专利文献

[0009] 专利文献1:国际公开2016/175117号

[0010] 专利文献2:国际公开2016/190187号

发明内容

[0011] 发明要解决的问题

[0012] 然而,在上述以往的扫描线驱动电路中,随着时间的流逝而电阻R9的电阻值变大。当电阻R9的电阻值变大时,节点n9的电压下降所需的时间变长。因此,在单位电路91进行了

复位动作时,会发生节点n9的电压在希望的时间内没有下降到低电平的现象(以下,称为复位不良)。当在扫描线驱动电路中发生复位不良时,会在显示画面发生闪烁等显示不良。

[0013] 因此,将提供一种能够防止由单位电路内的电阻的特性变动引起的动作不良的扫描线驱动电路列为要解决的问题。

[0014] 用于解决问题的方案

[0015] 上述问题例如能够通过一种扫描线驱动电路来解决,该扫描线驱动电路具有将多个单位电路连接成多级的构成,并与显示面板一体地形成,在上述扫描线驱动电路中,上述单位电路包含:第1晶体管,其一个导通电极被施加第1电平的电压,另一个导通电极连接到第1节点;电阻,其一端连接到上述第1节点;第2晶体管,其一个导通电极被施加第2电平的电压,另一个导通电极连接到上述电阻的另一端;以及输出晶体管,其控制电极连接到上述第1节点,一个导通电极连接到输出端子,上述电阻是与上述第1晶体管的半导体部和上述第2晶体管的半导体部形成在相同的半导体层,在上述电阻之上形成有上部电极。

[0016] 发明效果

[0017] 根据上述的扫描线驱动电路,通过在电阻之上形成上部电极,能够防止电阻受到被形成在电阻之上的绝缘膜等捕获的电荷的影响,减小电阻的特性变动。因此,能够防止由电阻的特性变动引起的扫描线驱动电路的动作不良。

附图说明

[0018] 图1是示出第1实施方式的扫描线驱动电路的构成的框图。

[0019] 图2是示出包含图1所示的扫描线驱动电路的有机EL显示装置的构成的框图。

[0020] 图3是图1所示的扫描线驱动电路的单位电路的电路图。

[0021] 图4是图1所示的扫描线驱动电路的时序图。

[0022] 图5是图3所示的单位电路的时序图。

[0023] 图6是示出图3所示的单位电路的一部分的布局图。

[0024] 图7是示出图6所示的布局图所包含的半导体层的图案的图。

[0025] 图8是图6的A-A'线截面图。

[0026] 图9A是示出包含图1所示的扫描线驱动电路的有机EL面板的制造工序的图。

[0027] 图9B是图9A的续图。

[0028] 图9C是图9B的续图。

[0029] 图9D是图9C的续图。

[0030] 图9E是图9D的续图。

[0031] 图9F是图9E的续图。

[0032] 图9G是图9F的续图。

[0033] 图9H是图9G的续图。

[0034] 图9I是图9H的续图。

[0035] 图9J是图9I的续图。

[0036] 图9K是图9J的续图。

[0037] 图9L是图9K的续图。

[0038] 图9M是图9L的续图。

- [0039] 图10是用于说明以往的扫描线驱动电路的问题的图。
- [0040] 图11是用于说明图1所示的扫描线驱动电路的效果的图。
- [0041] 图12是第1实施方式的变形例的扫描线驱动电路的单位电路的截面图。
- [0042] 图13是示出第2实施方式的扫描线驱动电路的构成的框图。
- [0043] 图14是图13所示的扫描线驱动电路的单位电路的电路图。
- [0044] 图15是图14所示的单位电路的时序图。
- [0045] 图16是第3实施方式的扫描线驱动电路的单位电路的电路图。
- [0046] 图17是图16所示的单位电路的时序图。
- [0047] 图18是第4实施方式的扫描线驱动电路的单位电路的电路图。
- [0048] 图19是示出第5实施方式的扫描线驱动电路的构成的框图。
- [0049] 图20是图19所示的扫描线驱动电路的时序图。
- [0050] 图21是图19所示的扫描线驱动电路的单位电路的时序图。
- [0051] 图22是示出第6实施方式的扫描线驱动电路的构成的框图。
- [0052] 图23是图22所示的扫描线驱动电路的单位电路的时序图。
- [0053] 图24是以往的扫描线驱动电路的单位电路的电路图。

具体实施方式

[0054] 以下,参照附图来说明各实施方式的扫描线驱动电路和具备其的显示装置。在以下的说明中,设为 m 和 n 是2以上的整数, i 是1以上、 m 以下的整数, j 是1以上、 n 以下的整数。

[0055] (第1实施方式)

[0056] 图1是示出第1实施方式的扫描线驱动电路10的构成的框图。图1所示的扫描线驱动电路10具有将 $(m+1)$ 个单位电路11连接成多级的构成。单位电路11具有初始化端子INIT、时钟端子CK1、CK2、输入端子IN、控制电压端子CV以及输出端子OUT。使用未图示的配线向单位电路11供应高电平电压VGH和低电平电压VGL。

[0057] 图2是示出包含扫描线驱动电路10的有机EL显示装置的构成的框图。图2所示的有机EL显示装置1具备显示部2、显示控制电路3、扫描线驱动电路10、数据线驱动电路4以及发光控制线驱动电路5。显示部2使用TFT形成在有机EL面板8上。扫描线驱动电路10和发光控制线驱动电路5使用TFT与有机EL面板8一体地形成。数据线驱动电路4与有机EL面板8分开形成。此外,可以将数据线驱动电路4的全部或一部分使用TFT与有机EL面板8一体地形成,也可以将发光控制线驱动电路5的全部或一部分与有机EL面板8分开形成。

[0058] 显示部2包含 $(m+1)$ 条扫描线 $G_0 \sim G_m$ 、 n 条数据线 $S_1 \sim S_n$ 、 m 条发光控制线 $E_1 \sim E_m$ 以及 $(m \times n)$ 个像素电路6。扫描线 $G_0 \sim G_m$ 和发光控制线 $E_1 \sim E_m$ 相互平行地配置。数据线 $S_1 \sim S_n$ 以与扫描线 $G_0 \sim G_m$ 正交的方式相互平行地配置。扫描线 $G_1 \sim G_m$ 与数据线 $S_1 \sim S_n$ 在 $(m \times n)$ 个部位交叉。 $(m \times n)$ 个像素电路6对应于扫描线 $G_1 \sim G_m$ 与数据线 $S_1 \sim S_n$ 的交点而配置。像素电路6包含有机EL元件7作为发光元件。第 i 行第 j 列的像素电路6连接到扫描线 G_{i-1} 、 G_i 、数据线 S_j 以及发光控制线 E_i 。此外,也可以不将第 i 行第 j 列的像素电路6连接到扫描线 G_{i-1} ,也可以将第 i 行第 j 列的像素电路6连接到其它配线。

[0059] 显示控制电路3将控制信号CS1输出到扫描线驱动电路10,将控制信号CS2和视频信号DS输出到数据线驱动电路4,将控制信号CS3输出到发光控制线驱动电路5。扫描线驱动

电路10基于控制信号CS1驱动扫描线G0 ~ Gm。数据线驱动电路4基于控制信号CS2和视频信号DS驱动数据线S1 ~ Sn。发光控制线驱动电路5基于控制信号CS3驱动发光控制线E1 ~ Em。

[0060] 更详细地说,扫描线驱动电路10基于控制信号CS1从扫描线G0 ~ Gm之中按顺序选择1条扫描线,将选择电压(在此为低电平电压)施加到所选择的扫描线,将非选择电压(在此为高电平电压)施加到剩余的扫描线。由此,在第i个水平期间中,一并选择第i行的像素电路6(n个像素电路)。数据线驱动电路4基于控制信号CS2将与视频信号DS相应的n个电压分别施加到数据线S1 ~ Sn。由此,n个电压被分别写入到所选择的n个像素电路6。在有机EL元件7中流过与写入到像素电路6的电压相应的量的电流,有机EL元件7以与流过的电流的量相应的亮度发光。

[0061] 对像素电路6的各行设定发光期间和非发光期间。发光控制线驱动电路5在第i行的像素电路6的发光期间将发光电压(在此为低电平电压)施加到发光控制线Ei,在第i行的像素电路6的非发光期间将非发光电压(在此为高电平电压)施加到发光控制线Ei。

[0062] 以下,将(m+1)个单位电路11按连接顺序称为第0 ~ m级单位电路。显示控制电路3将初始化信号INIT、栅极时钟GCK1、GCK2、栅极起始脉冲GSP以及控制电压CV作为控制信号CS1输出到扫描线驱动电路10。初始化信号INIT被供应到各级的单位电路11的初始化端子INIT。栅极时钟GCK1被供应到第偶数级单位电路11的时钟端子CK1和第奇数级单位电路11的时钟端子CK2。栅极时钟GCK2被供应到第偶数级单位电路11的时钟端子CK2和第奇数级单位电路11的时钟端子CK1。栅极起始脉冲GSP被供应到第0级单位电路11的输入端子IN。控制电压CV被供应到各级的单位电路11的控制电压端子CV。各级的单位电路11的输出端子OUT连接到下一级的单位电路11的输入端子IN、以及扫描线G0 ~ Gm中的对应的扫描线。

[0063] 图3是单位电路11的电路图。如图3所示,单位电路11包含9个TFT:M1 ~ M9、电阻R1以及2个电容器C1、C2。TFT:M1 ~ M9是P沟道型TFT。电阻R1使用P型半导体(P型多晶硅)形成在与TFT:M1 ~ M9的半导体部相同的半导体层。

[0064] 电阻R1的一端(在图3中为右端)、TFT:M1、M3的漏极电极、TFT:M9的源极电极、以及TFT:M4、M7的栅极电极连接到节点n1。TFT:M5的源极电极连接到电阻R1的另一端。TFT:M6的一个导通电极(在图3中为右侧的导通电极)和TFT:M8的栅极电极连接到节点n2。TFT:M2的源极电极和TFT:M4的漏极电极连接到TFT:M6的另一个导通电极。TFT:M9的栅极电极连接到初始化端子INIT。TFT:M5的栅极电极连接到时钟端子CK1。TFT:M8的漏极电极连接到时钟端子CK2。TFT:M1、M2的栅极电极连接到输入端子IN。TFT:M3的栅极电极、TFT:M7的漏极电极以及TFT:M8的源极电极连接到输出端子OUT。TFT:M1、M3、M4、M7的源极电极被施加高电平电压VGH。TFT:M2、M5、M9的漏极电极和TFT:M6的栅极电极被施加低电平电压VGL。电容器C1设置在TFT:M7的栅极电极与源极电极之间。电容器C2设置在TFT:M8的栅极电极与源极电极之间。在电阻R1之上形成有上部电极UE,上部电极UE连接到控制电压端子CV。

[0065] TFT:M1作为源极电极被施加高电平电压VGH且漏极电极连接到节点n1的第1晶体管发挥功能。电阻R1的一端连接到节点n1。TFT:M5作为漏极电极被施加低电平电压VGL且源极电极连接到电阻R1的另一端的第2晶体管发挥功能。TFT:M1、M5与电阻R1构成比例电路。TFT:M7作为栅极电极连接到节点n1且漏极电极连接到输出端子OUT的输出晶体管发挥功能。电阻R1形成在与第1和第2晶体管的半导体部相同的半导体层。

[0066] 初始化信号INIT在扫描线驱动电路10的初始化期间成为低电平,在除此以外的期

间成为高电平。在初始化期间, TFT:M9导通, 节点n1的电压被初始化为低电平。在初始化期间以外的期间, TFT:M9截止。TFT:M6的栅极电极被固定地施加低电平电压VGL, 因而TFT:M6始终导通。因此, TFT:M6、M9不会对单位电路11的通常时的动作造成影响。

[0067] 图4是扫描线驱动电路10的时序图。如图4所示, 栅极时钟GCK1、GCK2是周期为2个水平期间(2H)的时钟信号。栅极时钟GCK1、GCK2的高电平期间的长度为3/2个水平期间, 低电平期间的长度为1/2个水平期间。栅极时钟GCK2比栅极时钟GCK1滞后1个水平期间。栅极起始脉冲GSP在1帧期间中在栅极时钟GCK1为低电平时变为低电平一次, 在除此以外的期间成为高电平。控制电压CV是比低电平电压VGL稍高的固定的负电压。控制电压CV被施加到各级的单位电路11内的上部电极UE。

[0068] 图5是单位电路11的时序图。在图5中, 时刻t1~t6的间隔均为1/2个水平期间。上部电极UE的电压是比低电平电压VGL稍高的固定的负电压。以下, 将经由某端子输入或输出的信号以与该端子相同的名称来称呼。例如, 将经由时钟端子CK1输入的信号称为时钟信号CK1。

[0069] 在时刻t1的紧前(即将到时刻t1之前), 时钟信号CK1、CK2、输入信号IN、节点n2的电压、以及输出信号OUT是高电平, 节点n1的电压是低电平。因此, TFT:M1~M3、M5、M8是截止状态, TFT:M4、M7是导通状态。

[0070] 在时刻t1, 时钟信号CK1和输入信号IN变化为低电平。伴随于此, TFT:M1、M2、M5导通。高电平电压VGH经由TFT:M1被施加到节点n1, 并且低电平电压VGL经由TFT:M5和电阻R1被施加到节点n1。电阻R1的电阻值充分大于TFT:M1导通时的电阻值。因此, 节点n1的电压在时刻t1以后变化为高电平, TFT:M4、M7截止。低电平电压VGL经由TFT:M2被施加到节点n2。因此, 当TFT:M4截止时, 节点n2的电压变化为低电平, 伴随于此, TFT:M8导通。接下来, 在时刻t2, 时钟信号CK1和输入信号IN变化为高电平。伴随于此, TFT:M1、M2、M5截止。

[0071] 接下来, 在时刻t3, 时钟信号CK2变化为低电平。此时, TFT:M8是导通状态, 因此, 输出信号OUT变化为低电平。在TFT:M8的栅极电极与源极电极之间设置有电容器C2。因此, 在输出信号OUT为低电平的期间, 节点n2的电压成为比通常的低电平低的电平。因此, 输出信号OUT的低电平电压不会上升TFT:M8的阈值电压的量, 而成为与时钟信号CK2的低电平电压相同的电平。当输出信号OUT变化为低电平时, TFT:M3导通。TFT:M3在输出信号OUT为低电平的期间, 将高电平电压VGH施加到节点n1。

[0072] 接下来, 在时刻t4, 时钟信号CK2变化为高电平。此时, TFT:M8是导通状态, 因此, 输出信号OUT变化为高电平。伴随于此, 节点n2的电压变化为通常的低电平, TFT:M3截止。

[0073] 接下来, 在时刻t5, 时钟信号CK1变化为低电平。伴随于此, TFT:M5导通。低电平电压VGL经由TFT:M5和电阻R1被施加到节点n1, 因此, 节点n1的电压变化为低电平。伴随于此, TFT:M4、M7导通, 节点n2的电压变化为高电平。接下来, 在时刻t6, 时钟信号CK1变化为高电平, 伴随于此, TFT:M5截止。

[0074] 这样, 单位电路11在输入信号IN和时钟信号CK1为低电平时进行使节点n1的电压成为高电平的置位动作, 在输入信号IN为高电平且时钟信号CK1为低电平时, 进行使节点n1的电压成为低电平的复位动作。节点n1的电压在输入信号IN和时钟信号CK1变化为低电平的时刻t1以后变化为高电平, 在输入信号IN为高电平的期间内时钟信号CK1变化为低电平的时刻t5以后变化为低电平。节点n2的电压在节点n1的电压为低电平时成为高电平, 在除

此以外时成为低电平。输出信号OUT比输入信号IN滞后1个水平期间而以1/2个水平期间成为低电平。

[0075] 第0~m级单位电路11的输出端子OUT分别连接到扫描线G0~Gm。因此,如图4所示,扫描线G0的电压比栅极起始脉冲GSP的电压滞后1个水平期间而以1/2个水平期间成为低电平。扫描线Gi的电压比扫描线Gi-1的电压滞后1个水平期间而以1/2个水平期间成为低电平。因此,扫描线G0~Gm的电压依次各滞后1个水平期间而以1/2个水平期间成为低电平。

[0076] 以下,说明电阻R1和上部电极UE。图6是示出单位电路11的一部分的布局图。图6中记载有TFT:M1、M5、电阻R1以及上部电极UE的布局图案。以下,将形成TFT:M1~M9的半导体层的配线层称为半导体层,将形成TFT:M1~M9的栅极电极的配线层称为栅极配线层,将形成连接到TFT:M1~M9的源极电极或漏极电极的配线的配线层称为源极配线层,将形成有机EL元件7的阳极电极的配线层称为阳极电极层。栅极配线层与半导体层相比位于上层,源极配线层与栅极配线层相比位于上层,阳极电极层与源极配线层相比位于上层。

[0077] 在图6中,标注了右下斜线的区域示出半导体层的图案,标注了网状影线的区域示出栅极配线层的图案,标注了左下斜线的区域示出源极配线层的图案,标注了叉形符号的长方形示出将半导体层与源极配线层电连接的接触孔。此外,为了便于附图的理解,在图6中,省略了半导体层、栅极配线层以及源极配线层以外的层的图案,在图案的附近记载有施加到该图案的电压或该图案所连接的端子的名称。

[0078] 图7是示出图6所示的布局图所包含的半导体层的图案的图。如图7所示,在TFT:M5的位置,形成有p+区域、n区域以及p-区域。在电阻R1的位置,形成有p-区域。在TFT:M1的位置,形成有p+区域、p-区域、n区域、p-区域以及p+区域。此外,p+区域是以相对多的量包含P型杂质的区域,p-区域是以相对少的量包含P型杂质的区域。n区域作为沟道区域发挥功能。

[0079] 图8是图6的A-A'线截面图。如图8所示,在电阻R1之上形成有上部电极UE。上部电极UE形成于源极配线层。电阻R1的电阻值例如为0.1MΩ以上、7MΩ以下。绝缘膜104和层间绝缘膜111、112介于电阻R1与上部电极UE之间。这些绝缘膜的厚度的合计例如为200nm以上、1μm以下。

[0080] 图9A~图9M是示出包含扫描线驱动电路10的有机EL面板8的制造工序的图。首先,在聚酰亚胺基板101上沉积背涂层102,在形成半导体层的图案的位置沉积非晶硅103,使用二氧化硅(SiO₂)形成绝缘膜104(图9A)。接下来,对基板上的非晶硅103按顺序照射准分子激光LS,从而使非晶硅103改性为多晶硅105(图9B)。接下来,在形成TFT的位置使用钼形成TFT的栅极电极106(图9C)。接下来,通过照射硼离子,将硼注入到基板上的多晶硅105。通过该工序,基板上的多晶硅105中的未由栅极电极106覆盖的部分成为p-区域107,由栅极电极106覆盖的部分成为n区域108(图9D)。

[0081] 接下来,在形成电阻R1的位置Pos_R1等涂敷抗蚀剂109,进一步照射硼离子。通过该工序,p-区域107中的未由抗蚀剂109覆盖的部分变化为p+区域110(图9E)。接下来,将抗蚀剂109剥离(图9F)。在所制造的有机EL面板8中,位置Pos_R1的p-区域107作为电阻R1发挥功能。接下来,使用氮化硅(SiN_x)形成层间绝缘膜111,使用氮化硅和氧化硅(SiO_x)形成层间绝缘膜112(图9G)。接下来,在形成TFT的漏极电极和源极电极的位置,开口形成贯通绝缘膜104和层间绝缘膜111、112的接触孔113(图9H)。

[0082] 接下来,在基板上的规定位置使用钛/铝/钛形成各种配线(图9I)。通过该工序,形

成供应高电平电压VGH的配线114、供应低电平电压VGL的配线115、将TFT的电极之间连接的配线116等。另外,接触孔113被上述的金属材料填充而形成TFT的漏极电极117和源极电极118。漏极电极117和源极电极118将p+区域110与配线114~116电连接。在电阻R1之上,以覆盖电阻R1的方式形成上部电极UE。

[0083] 接下来,使用聚酰亚胺形成平坦化膜119(图9J)。接下来,在基板上的规定位置开口形成通孔,在基板上的规定位置使用钛/铝/钛形成配线120(图9K)。接下来,使用聚酰亚胺形成平坦化膜121,在基板上的规定位置使用银来使阳极电极122成膜(图9L)。接下来,在基板上的规定位置使用聚酰亚胺形成堤(bank)123(图9M)。

[0084] 通过以上的工序,得到图8所示的基板。对于图8所示的基板,按顺序形成有机EL层、阴极电极以及密封膜,从而能够制造包含扫描线驱动电路10的有机EL面板8。此外,上述的材料是一个例子,也可以使用上述以外的材料。

[0085] 以下,与具备图24所示的单位电路91的以往的扫描线驱动电路进行对比来说明本实施方式的扫描线驱动电路10的效果。图10是用于说明以往的扫描线驱动电路的问题的图。图11是用于说明扫描线驱动电路10的效果的图。图10和图11记载了扫描线驱动电路的单位电路内的电阻附近的截面。此外,为了便于附图的对比,对于对应的构成要素标注了相同的附图标记。

[0086] 在以往的扫描线驱动电路(图10)中,在电阻R9之上未形成上部电极。因此,当电荷EC被形成在电阻R9之上的绝缘膜(平坦化膜119、121)或其界面捕获时,从电荷EC发出的电力线会进入形成于半导体层的电阻R9。因此,在电阻R9中感应的载流子发生变动,电阻R9的电阻值发生变动。电阻R9的电阻值随着时间的流逝而变大。在以往的扫描线驱动电路中,当电阻R9的电阻值变大时,会发生复位不良。因而,在具备以往的扫描线驱动电路的有机EL显示装置中,在显示画面发生闪烁等显示不良。

[0087] 相对于此,在本实施方式的扫描线驱动电路10(图11)中,在电阻R1之上形成有上部电极UE。因此,当电荷EC被形成在电阻R1之上的绝缘膜或其界面捕获时,从电荷EC发出的电力线由于上部电极UE的作用而不会进入电阻R1。因此,在电阻R1中感应的载流子不发生变动,电阻R1的电阻值不发生变动。因而,根据扫描线驱动电路10,能够防止由电阻R1的特性变动引起的复位不良。另外,根据具备扫描线驱动电路10的有机EL显示装置1,能够防止在显示画面发生闪烁等显示不良。

[0088] 在扫描线驱动电路10中,电阻R1是使用P型半导体形成的,上部电极UE被施加固定的负电压(控制电压CV)。当使上部电极UE的电压变低时,电阻R1的电阻值变小。电阻R1的电阻值越小,节点n1的电压就越易于从高电平变化为低电平。因此,单位电路11能够容易地进行复位动作。因而,能够更有效地防止由电阻R1的特性变动引起的复位不良。另外,由于上部电极UE形成在源极配线层,因此在电阻R1与上部电极UE之间不包含易于包含水分、电荷的有机膜。因此,能够使扫描线驱动电路10更稳定地动作。

[0089] 如以上所示,本实施方式的扫描线驱动电路10具有将多个单位电路11连接成多级的构成,并与显示面板(有机EL面板8)一体地形成。单位电路11包含:第1晶体管(TFT:M1),其一个导通电极(源极电极)被施加第1电平的电压(高电平电压VGH),另一个导通电极(漏极电极)连接到第1节点(节点n1);电阻R1,其一端连接到第1节点;第2晶体管(TFT:M5),其一个导通电极(漏极电极)被施加第2电平的电压(低电平电压VGL),另一个导通电极(源极

电极) 连接到电阻R1的另一端;以及输出晶体管(TFT:M7),其控制电极(栅极电极)连接到第1节点,一个导通电极(漏极电极)连接到输出端子OUT。电阻R1是与第1和第2晶体管的半导体部形成在相同的半导体层,在电阻R1之上形成有上部电极UE。

[0090] 根据扫描线驱动电路10,通过在电阻R1之上形成上部电极UE,能够防止电阻受到被形成在电阻R1之上的绝缘膜等捕获的电荷的影响,减小电阻R1的特性变动。因此,能够防止由电阻R1的特性变动引起的扫描线驱动电路10的动作不良。

[0091] 电阻R1是使用P型半导体(P型多晶硅)形成的。因此,能够将具备包含电阻R1的单位电路11的扫描线驱动电路10与显示面板一体地形成。上部电极UE形成在比第1和第2晶体管的控制电极(栅极电极)靠上层的配线层,具体地说,与连接到第1和第2晶体管的导通电极(源极电极和漏极电极)的配线114~116形成在相同的配线层(源极配线层)。因此,在电阻R1与上部电极UE之间不包含易于包含水分、电荷的有机膜,因此能够使扫描线驱动电路10更稳定地动作。

[0092] 优选电阻R1的电阻值为 $0.1\text{M}\Omega$ 以上、 $7\text{M}\Omega$ 以下。通过使用具有这样的电阻值的电阻R1,单位电路11能够高速地进行置位动作和复位动作。优选具有 200nm 以上、 $1\mu\text{m}$ 以下的厚度的绝缘膜(层间绝缘膜111、112)介于电阻R1与上部电极UE之间。通过设置具有这样的厚度的绝缘膜,能够将电阻R1与上部电极UE空开适当的间隔配置。

[0093] 第1晶体管的控制电极(栅极电极)被提供前一级的单位电路的输出信号OUT,第2晶体管的控制电极被提供时钟信号(栅极时钟GCK1或GCK2)。由此,能够使第1和第2晶体管在适当的定时导通,使扫描线驱动电路10准确地动作。

[0094] 上部电极UE被施加固定的负电压(控制电压CV),负电压例如为 -10V 以上、 -5V 以下。通过将这样的负电压施加到上部电极UE,电阻R1的电阻值变小。因此,单位电路11能够容易地进行复位动作。

[0095] 图12是本实施方式的变形例的扫描线驱动电路的单位电路的截面图。在图12所示的单位电路中,上部电极UE不是形成在源极配线层,而是与有机EL元件7的阳极电极122形成在相同的配线层。在该情况下,层间绝缘膜111、112和平坦化膜119、121作为绝缘膜介于电阻R1与上部电极UE之间。根据变形例的扫描线驱动电路,与第1实施方式的扫描线驱动电路10同样,能够防止由电阻R1的特性变动引起的扫描线驱动电路的动作不良。

[0096] (第2实施方式)

[0097] 图13是示出第2实施方式的扫描线驱动电路的构成的框图。图13所示的扫描线驱动电路20具有将 $(m+1)$ 个单位电路21连接成多级的构成。单位电路21具有初始化端子INIT、时钟端子CK1、CK2、输入端子IN、以及输出端子OUT。以下,说明与第1实施方式的不同点。

[0098] 图14是单位电路21的电路图。在单位电路21中,形成在电阻R1之上的上部电极UE被固定地施加低电平电压VGL。图15是单位电路21的时序图。如图15所示,上部电极UE的电压始终与低电平电压VGL相等。

[0099] 即使这样将低电平电压VGL施加到上部电极UE,也能够防止电阻R1受到被形成在电阻R1之上的绝缘膜等捕获的电荷的影响,减小电阻R1的特性变动。因此,能够防止由电阻R1的特性变动引起的扫描线驱动电路20的动作不良。另外,扫描线驱动电路20不需要设置供应控制电压CV的配线。

[0100] 在本实施方式的扫描线驱动电路20中,上部电极UE被施加与供应到单位电路21的

低电平电压VGL相等的固定的负电压。根据扫描线驱动电路20,不用设置供应控制电压CV的配线,就与第1实施方式同样,能够防止由电阻R1的特性变动引起的扫描线驱动电路10的动作不良。

[0101] (第3实施方式)

[0102] 第3实施方式的扫描线驱动电路是在第2实施方式的扫描线驱动电路20(图13)中将单位电路21替换为其它单位电路而得到的。以下,说明与第2实施方式的不同点。

[0103] 图16是本实施方式的扫描线驱动电路的单位电路的电路图。在图16所示的单位电路31中,形成在电阻R1之上的上部电极UE连接到节点n1。节点n1连接到TFT:M1的漏极电极、电阻R1的一端(在图16中为右端)、TFT:M7的栅极电极等。上部电极UE的电压与节点n1的电压相等。

[0104] 图17是单位电路31的时序图。如图17所示,上部电极UE的电压与节点n1的电压同样地变化。更详细地说,上部电极UE的电压在输入信号IN和时钟信号CK1变化为低电平的时刻t1以后变化为高电平,在输入信号IN为高电平的期间内时钟信号CK1变化为低电平的时刻t5以后变化为低电平。时刻t1是单位电路31开始置位动作的时刻,时刻t5是单位电路31开始复位动作的时刻。

[0105] 在第1实施方式的扫描线驱动电路10中,上部电极UE被施加固定的负电压。因此,电阻R1的电阻值变小,单位电路11能够容易地进行复位动作。然而,当减小电阻R1的电阻值时,单位电路11难以进行置位动作。为了进行复位动作而优选电阻R1的电阻值小,为了进行置位动作而优选电阻R1的电阻值大。

[0106] 故此,在本实施方式的扫描线驱动电路中,上部电极UE连接到节点n1。在时刻t1单位电路31开始置位动作时,上部电极UE的电压与节点n1的电压一起上升而变为高电平。因此,在单位电路31进行置位动作的期间,正电压被施加到上部电极UE,电阻R1的电阻值变大。因此,单位电路31能够容易地进行置位动作。

[0107] 另外,在时刻t5单位电路31开始复位动作时,上部电极UE的电压与节点n1的电压一起下降而变为低电平。因此,在单位电路31进行复位动作的期间,负电压被施加到上部电极UE,电阻R1的电阻值变小。因此,单位电路31能够容易地进行复位动作。

[0108] 在本实施方式的扫描线驱动电路中,上部电极UE连接到与第1晶体管的另一个导通电极(TFT:M1的漏极电极)和电阻R1的一端连接的第1节点(节点n1)。根据本实施方式的扫描线驱动电路,与第1实施方式同样,能够防止由电阻R1的特性变动引起的扫描线驱动电路的动作不良。另外,通过在单位电路31进行置位动作时将正电压施加到上部电极UE,在单位电路31进行复位动作时将负电压施加到上部电极UE,从而单位电路31能够容易地进行复位动作和置位动作这两个动作。

[0109] (第4实施方式)

[0110] 第4实施方式的扫描线驱动电路是在第2实施方式的扫描线驱动电路20(图13)中将单位电路21替换为其它单位电路而得到的。以下,说明与第3实施方式的不同点。

[0111] 图18是本实施方式的扫描线驱动电路的单位电路的电路图。在图18所示的单位电路41中,形成在电阻R1之上的上部电极UE连接到电阻R1的另一端(在图18中为左端)。电阻R1的另一端连接到TFT:M5的源极电极。

[0112] 当没有电流流过电阻R1时,TFT:M5的源极电极的电压与节点n1的电压相等。因此,

本实施方式的扫描线驱动电路的时序图成为与图17所示的时序图大致相同。将上部电极UE连接到电阻R1的另一端的单位电路41与将上部电极UE连接到节点n1的第3实施方式的单位电路31同样地动作。

[0113] 在本实施方式的扫描线驱动电路中,上部电极UE连接到与第2晶体管的另一个导通电极(TFT:M5的源极电极)连接的电阻R1的另一端。根据本实施方式的扫描线驱动电路,与第3实施方式同样,能够防止由电阻R1的特性变动引起的扫描线驱动电路的动作不良。另外,单位电路41能够容易地进行复位动作和置位动作这两个动作。

[0114] (第5实施方式)

[0115] 图19是示出第5实施方式的扫描线驱动电路的构成的框图。图19所示的扫描线驱动电路50具有将(m+1)个单位电路11连接成多级的构成。以下,说明与第1实施方式的不同点。此外,在具备扫描线驱动电路50的有机EL显示装置中,优选将扫描线驱动电路50与发光控制线驱动电路5配置在显示部2的相同侧。

[0116] 显示控制电路3将初始化信号INIT、栅极时钟GCK1、GCK2以及栅极起始脉冲GSP作为控制信号CS 1输出到扫描线驱动电路50。这些控制信号与第1实施方式同样被供应到单位电路11的对应的端子。各级的单位电路11的输出端子OUT与第1实施方式同样连接到下一级的单位电路11的输入端子IN、以及扫描线G0~Gm中的对应的扫描线。

[0117] 发光控制线驱动电路5具有将(m+1)个单位电路9连接成多级的构成。单位电路9具有初始化端子INIT、时钟端子CK1、CK2、输入端子IN以及输出端子OUT。以下,将(m+1)个单位电路9按连接顺序称为第0~m级单位电路,将第0级单位电路9的输出端子OUT所连接的配线称为E0。

[0118] 显示控制电路3将初始化信号INIT、发射时钟EMCK1、EMCK2以及发射起始脉冲EMSP作为控制信号CS3输出到发光控制线驱动电路5。如图19所示,这些控制信号被供应到单位电路9的对应的端子。各级的单位电路9的输出端子OUT连接到下一级的单位电路9的输入端子IN、以及配线E0和发光控制线E1~Em中的对应的配线。第0~m级单位电路11的控制电压端子CV分别连接到第0~m级单位电路9的输出端子OUT。因此,第0级单位电路11内的上部电极UE连接到配线E0,第i级单位电路11内的上部电极UE连接到发光控制线Ei。

[0119] 图20是扫描线驱动电路50的时序图。在图20中,n1_0~n1_4分别示出第0~4级单位电路11的节点n1的电压。在图20中,栅极起始脉冲GSP、栅极时钟GCK1、GCK2以及扫描线G0~Gm的电压与图4所示的时序图同样地变化。

[0120] 发射时钟EMCK1、EMCK2是周期为2个水平期间的时钟信号。发射时钟EMCK1、EMCK2的高电平期间的长度为3/2个水平期间,低电平期间的长度为1/2个水平期间。发射时钟EMCK1比栅极时钟GCK1滞后3/4个水平期间。发射时钟EMCK2比发射时钟EMCK1滞后1个水平期间。发射起始脉冲EMSP从比栅极起始脉冲GSP变化为低电平的时刻早了9/4个水平期间的时刻起在3个水平期间成为高电平。

[0121] 单位电路9在输入信号IN为高电平的期间内时钟信号CK1变化为低电平时使输出信号OUT变化为高电平,在输入信号IN为低电平的期间内时钟信号CK2变化为低电平时使输出信号OUT变化为低电平。因此,输出信号OUT比输入信号IN滞后1个水平期间而在3个水平期间成为高电平。因此,配线E0和发光控制线E1~Em的电压按顺序各滞后1个水平期间而在3个水平期间成为高电平。同样地,第0~m级单位电路11内的上部电极UE的电压按顺序各滞

后1个水平期间而在3个水平期间成为高电平。

[0122] 图21是本实施方式为单位电路11的时序图。如图21所示,上部电极UE的电压在时刻 t_{11} 变化为高电平,在时刻 t_{12} 变化为低电平。时刻 t_{11} 是比输入信号IN和时钟信号CK1变化为低电平的时刻 t_1 早了 $5/4$ 个水平期间的时刻。时刻 t_{12} 是比在输入信号IN为高电平的期间内时钟信号CK1变化为低电平的时刻 t_5 早了 $1/4$ 个水平期间的时刻。这样,上部电极UE被交替地施加正电压和负电压。

[0123] 上部电极UE的电压在比节点 n_1 的电压从低电平开始向高电平变化的时刻 t_1 靠前的时刻 t_{11} 变化为高电平,在比节点 n_1 的电压从高电平开始向低电平变化的时刻 t_5 靠前的时刻 t_{12} 变化为低电平。因此,上部电极UE的电压在节点 n_1 的电压从低电平变化为高电平时是高电平,在节点 n_1 的电压从高电平变化为低电平时是低电平。

[0124] 在时刻 t_1 单位电路11开始置位动作之前,上部电极UE的电压已经是高电平。因此,在单位电路11进行置位动作的期间,正电压被施加到上部电极UE,电阻R1的电阻值变大。因此,单位电路11能够容易地进行置位动作。

[0125] 另外,在时刻 t_5 单位电路11开始复位动作之前,上部电极UE的电压已经是低电平。因此,在单位电路11进行复位动作的期间,负电压被施加到上部电极UE,电阻R1的电阻值变小。因此,单位电路11能够容易地进行复位动作。

[0126] 如以上所示,在本实施方式的扫描线驱动电路50中,在显示面板(有机EL面板8)形成有多个发光控制线 $E_1 \sim E_m$,上部电极UE连接到多个发光控制线 $E_1 \sim E_m$ 中的对应的发光控制线。上部电极UE被交替地施加正电压(高电平电压)和负电压(低电平电压),在第1节点(节点 n_1)的电压从第1电平(高电平)变化为第2电平(低电平)时,上部电极UE被施加的是负电压。在第1节点的电压从第2电平变化为第1电平时,上部电极UE被施加的是正电压。

[0127] 根据本实施方式的扫描线驱动电路50,与第1实施方式同样,能够防止由电阻R1的特性变动引起的扫描线驱动电路50的动作不良。另外,通过在单位电路11开始置位动作之前将正电压施加到上部电极UE,在单位电路11开始复位动作之前将负电压施加到上部电极UE,从而单位电路11能够容易地进行复位动作和置位动作这两个动作。另外,通过将上部电极UE连接到形成于显示面板(有机EL面板8)的发光控制线,能够以简单的构成将正电压和负电压交替地施加到上部电极UE。

[0128] (第6实施方式)

[0129] 图22是示出第6实施方式的扫描线驱动电路的构成的框图。图22所示的扫描线驱动电路60具有将 $(m+1)$ 个单位电路11连接成多级的构成。以下,说明与第5实施方式的不同点。

[0130] 图22所示的发光控制线驱动电路5的构成与第5实施方式相同。显示控制电路3将初始化信号INIT、发射时钟EMCK1、EMCK2以及发射起始脉冲EMSP作为控制信号CS3输出到发光控制线驱动电路5。

[0131] 从显示控制电路3输出的发射时钟EMCK2被供应到扫描线驱动电路60的第偶数级单位电路11的控制电压端子CV。从显示控制电路3输出的发射时钟EMCK1被供应到扫描线驱动电路60的第奇数级单位电路11的控制电压端子CV。因此,第偶数级单位电路11内的上部电极UE的电压与发射时钟EMCK2同样地变化,第奇数级单位电路11内的上部电极UE的电压与发射时钟EMCK1同样地变化。本实施方式的扫描线驱动电路60的时序图与图20所示的时

序图相同。

[0132] 图23是本实施方式的单位电路11的时序图。如上所述,上部电极UE的电压与发射时钟EMCK1、EMCK2中的任意一个发射时钟同样地变化。在图23中,上部电极UE的电压在从时刻t21至时刻t22的期间以及从时刻t23至时刻t24的期间是低电平,在除此以外的期间是高电平。时刻t21是比输入信号IN和时钟信号CK1变化为低电平的时刻t1早了1/4个水平期间的时刻。时刻t22是比时刻t1晚了1/4个水平期间的时刻。时刻t23是比在输入信号IN是高电平期间内时钟信号CK1变化为低电平的时刻t5早了1/4个水平期间的时刻。时刻t24是比时刻t5晚了1/4个水平期间的时刻。

[0133] 上部电极UE的电压在比节点n1的电压从高电平开始向低电平变化的时刻t5靠前的时刻t23变化为低电平。因此,在节点n1的电压从高电平变化为低电平时,上部电极UE的电压是低电平。在时刻t5单位电路11开始复位动作之前,上部电极UE的电压已经是低电平。因此,在单位电路11进行复位动作的期间,负电压被施加到上部电极UE,电阻R1的电阻值变小。因此,单位电路11能够容易地进行复位动作。

[0134] 此外,在具备扫描线驱动电路60的有机EL显示装置中,发光控制线驱动电路5不需要一定与有机EL面板8一体地形成。即使在发光控制线驱动电路5与有机EL面板8分开形成的情况下,也只要在有机EL面板8形成传播发射时钟EMCK1、EMCK2的2条配线,将第偶数级单位电路11的控制电压端子CV连接到传播发射时钟EMCK2的配线,将第奇数级单位电路11的控制电压端子CV连接到传播发射时钟EMCK1的配线即可。

[0135] 如以上所示,在本实施方式的扫描线驱动电路60中,在显示面板(有机EL面板8)形成有传播用于发光控制的多个时钟信号(发射时钟EMCK1、EMCK2)的多个配线,上部电极UE连接到多个配线中的对应的配线。

[0136] 根据本实施方式的扫描线驱动电路60,与第1实施方式同样,能够防止由电阻R1的特性变动引起的扫描线驱动电路60的动作不良。另外,通过在单位电路11开始复位动作之前将负电压施加到上部电极UE,从而单位电路11能够容易地进行复位动作。另外,通过将上部电极UE连接到形成于显示面板(有机EL面板8)的传播用于发光控制的时钟信号的配线,能够以简单的构成将正电压和负电压交替地施加到上部电极UE。

[0137] 关于以上所述的实施方式的扫描线驱动电路,能够构成各种变形例。例如,变形例的扫描线驱动电路的单位电路只要包含以上述的方案连接的第1晶体管、电阻、第2晶体管以及输出晶体管,在形成于半导体层的电阻之上形成有上部电极即可,也可以具有其它构成。具备变形例的扫描线驱动电路的显示装置可以具备任意的像素电路。在变形例的扫描线驱动电路中,电压控制电路也可以将正电压和负电压交替地施加到上部电极UE。电压控制电路构成为在第1节点(节点n1)的电压从第1电平(高电平)变化为第2电平(低电平)时将负电压施加到上部电极UE。更优选地,电压控制电路构成为在第1节点的电压从第2电平变化为第1电平时将正电压施加到上部电极UE。即使在使用这样的电压控制电路的情况下,扫描线驱动电路的单位电路也能够容易地进行复位动作(或者复位动作和置位动作这两个动作)。

[0138] 至此,作为具备包含发光元件的像素电路的显示装置的例子,说明了具备包含有机EL元件(有机发光二极管)的像素电路的有机EL显示装置,但是也可以以同样的方法构成具备包含无机发光二极管的像素电路的无机EL显示装置、具备包含量子点发光二极管的像

素电路的QLED(Quantum-dot Light Emitting Diode:量子点发光二极管)显示装置、具备包含迷你LED或微型LED的像素电路的LED显示装置。另外,也可以将以上所述的显示装置的特征在不与其性质相矛盾的前提下任意地组合,而构成兼有上述实施方式和变形例的特征的显示装置。

- [0139] 附图标记说明
- [0140] 1…有机EL显示装置
- [0141] 2…显示部
- [0142] 3…显示控制电路
- [0143] 4…数据线驱动电路
- [0144] 5…发光控制线驱动电路
- [0145] 6…像素电路
- [0146] 7…有机EL元件
- [0147] 8…有机EL面板
- [0148] 10、20、50、60…扫描线驱动电路
- [0149] 11、21、31、41…单位电路。

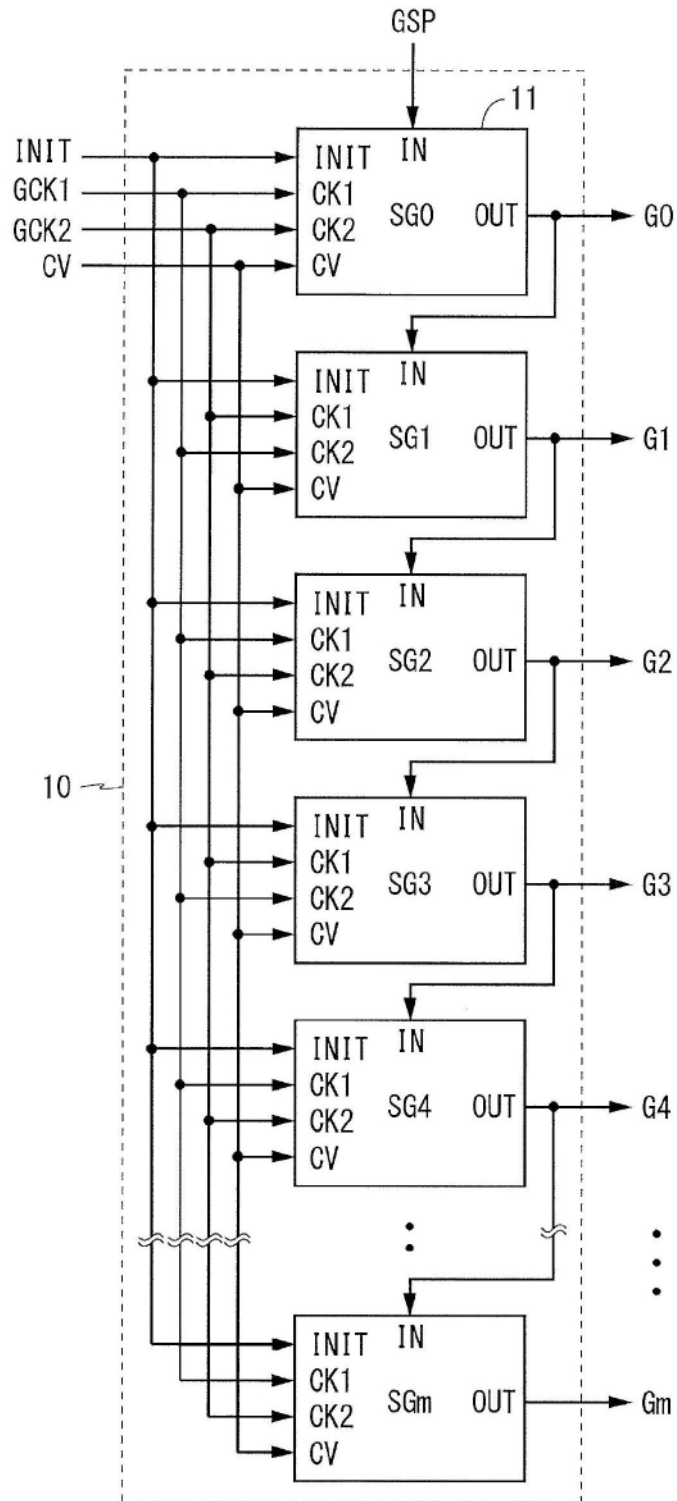


图1

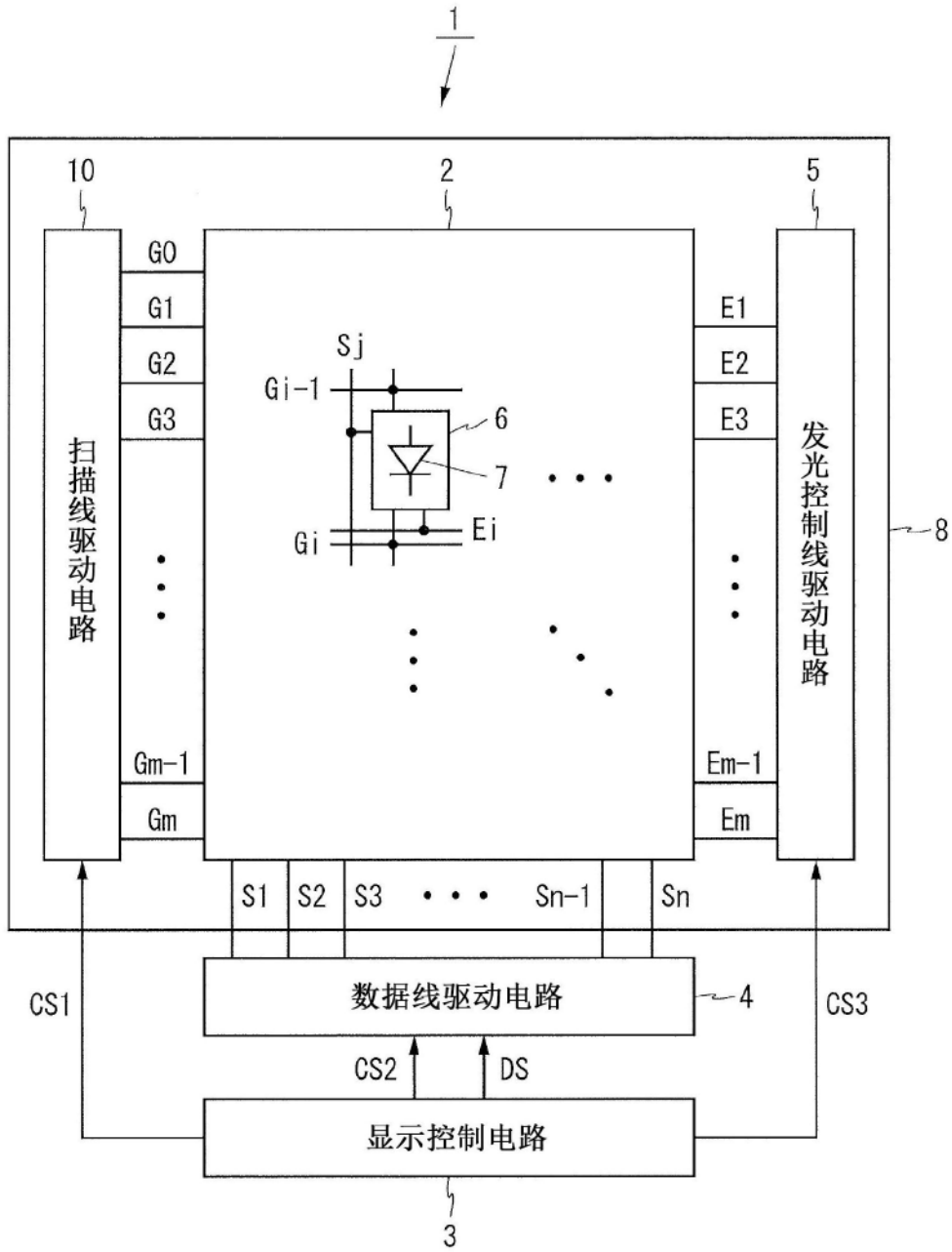


图2

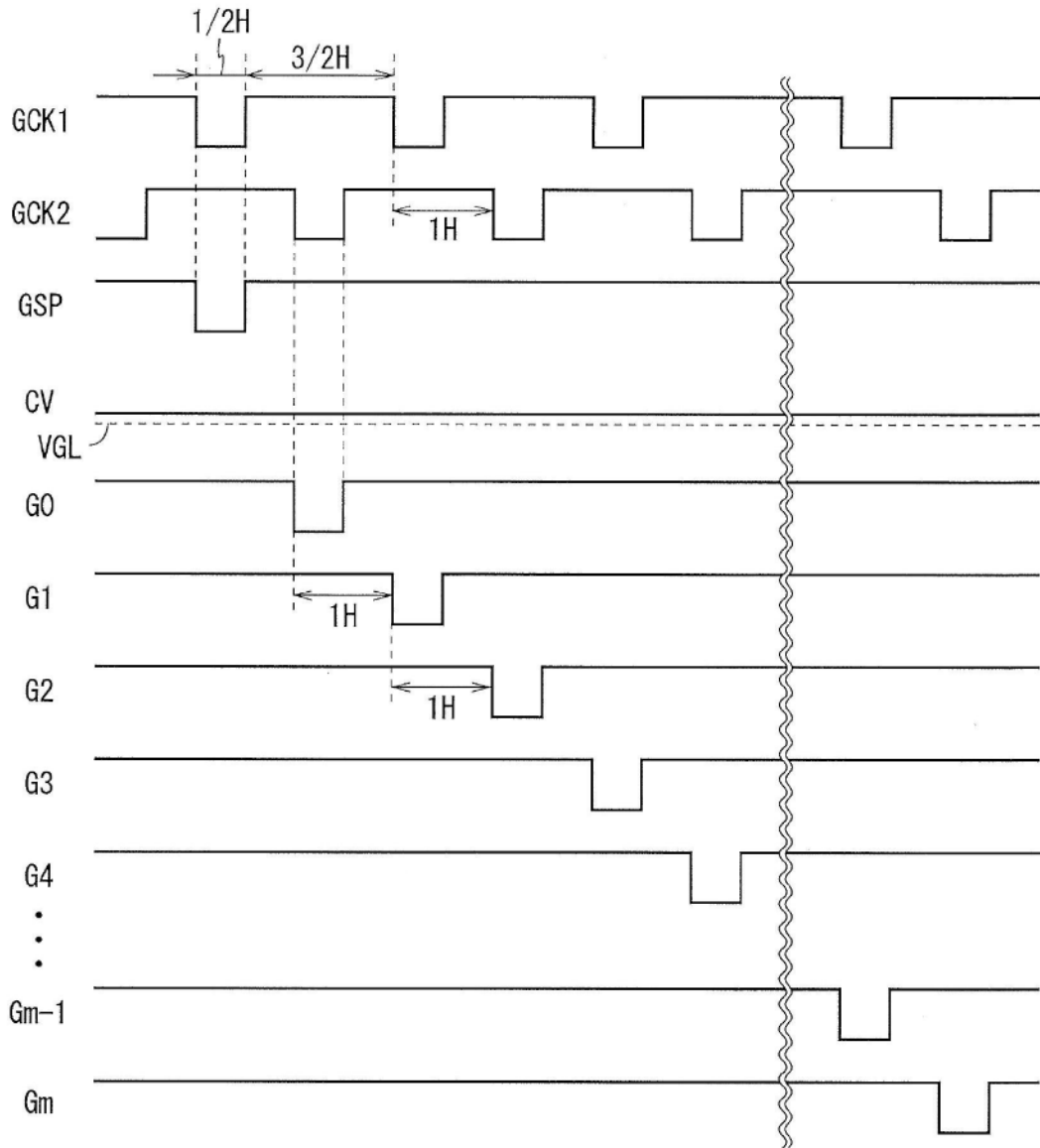


图4

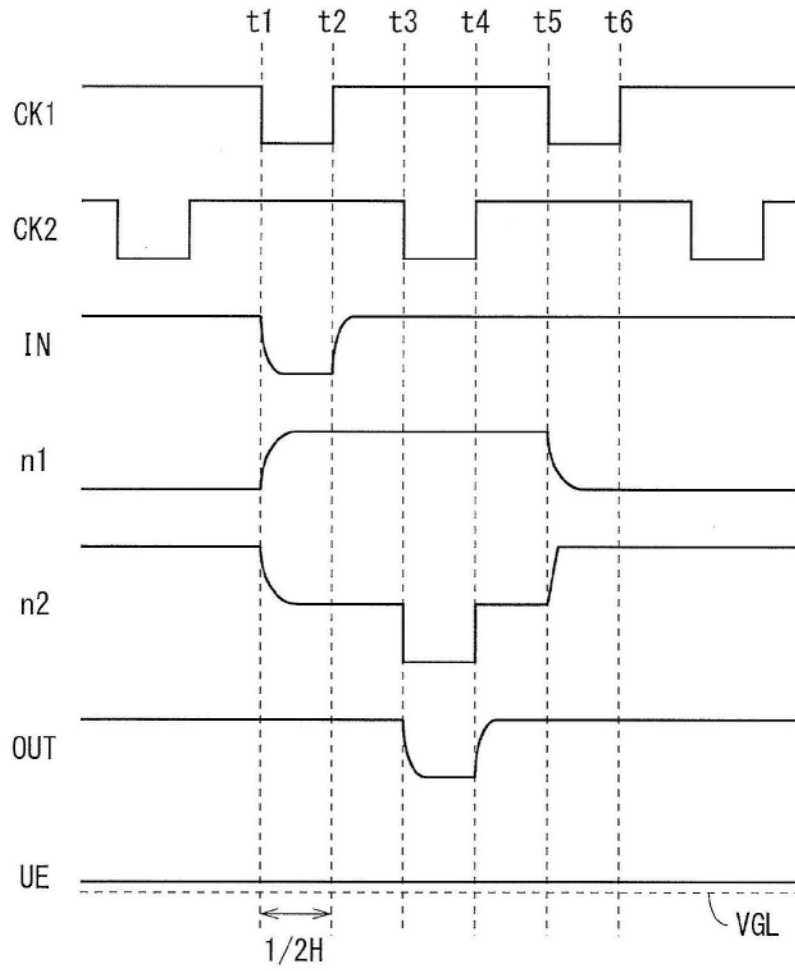


图5

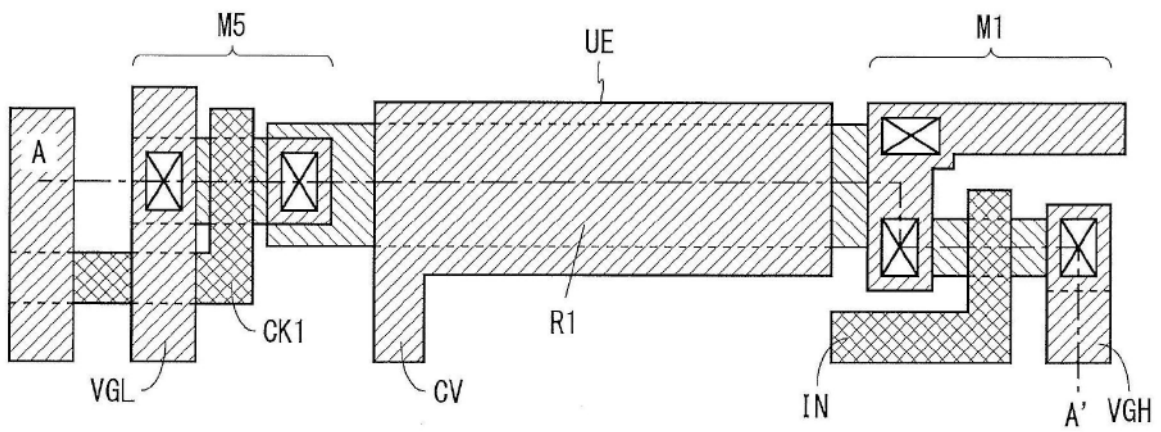


图6

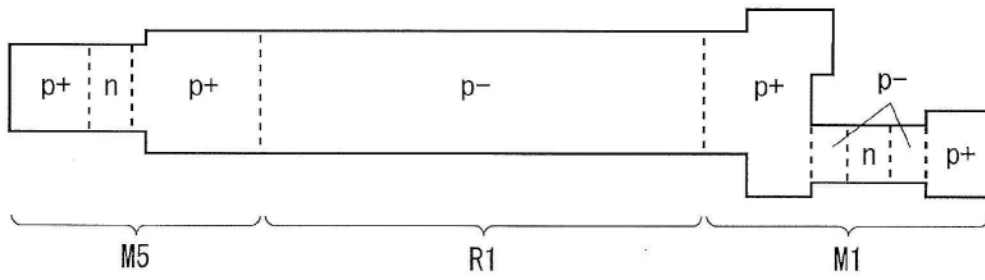


图7

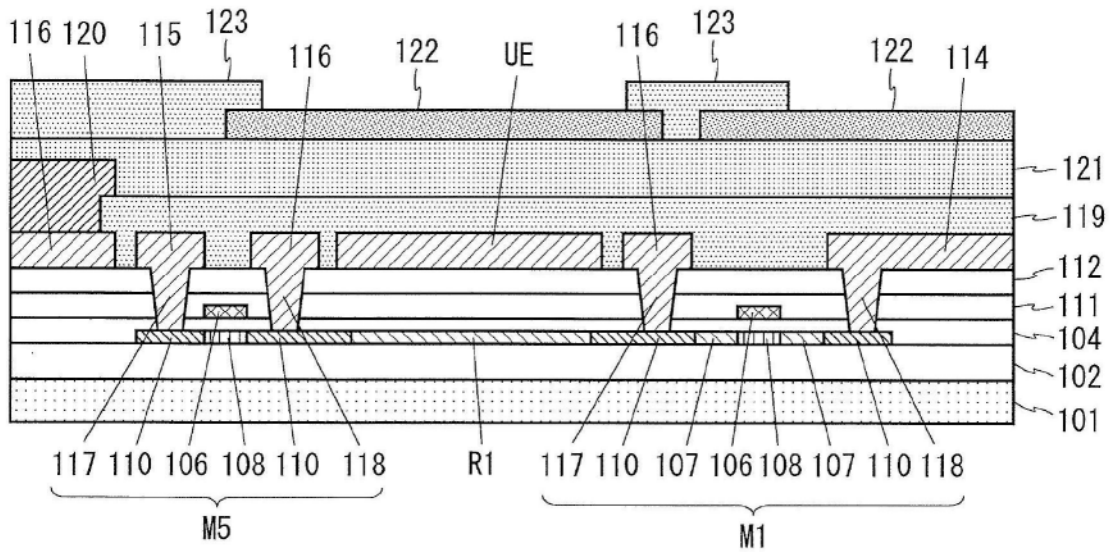


图8

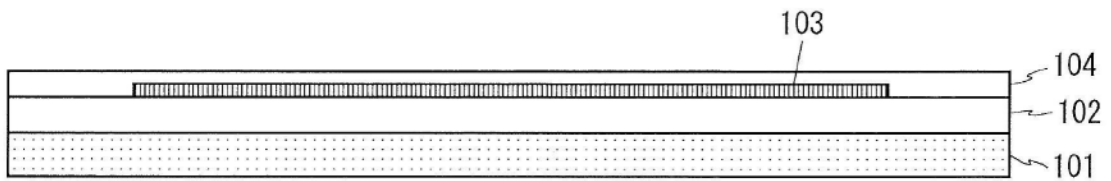


图9A

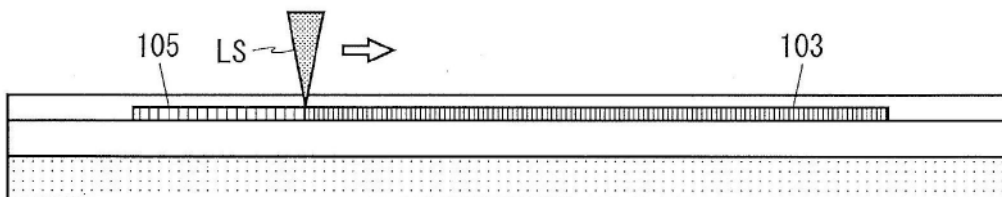


图9B

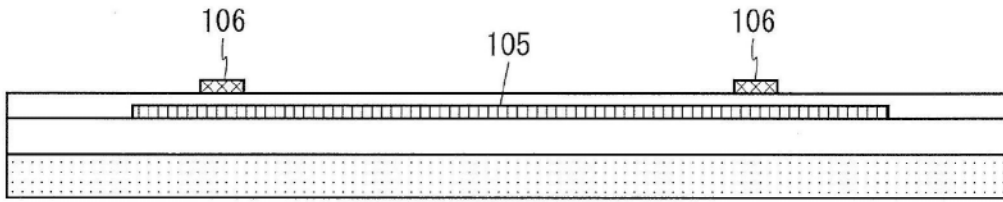


图9C

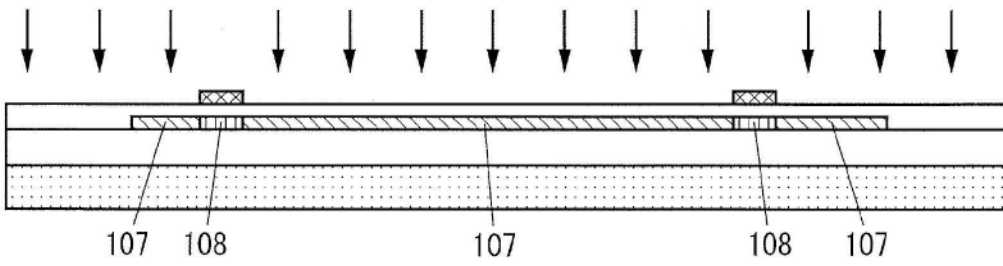


图9D

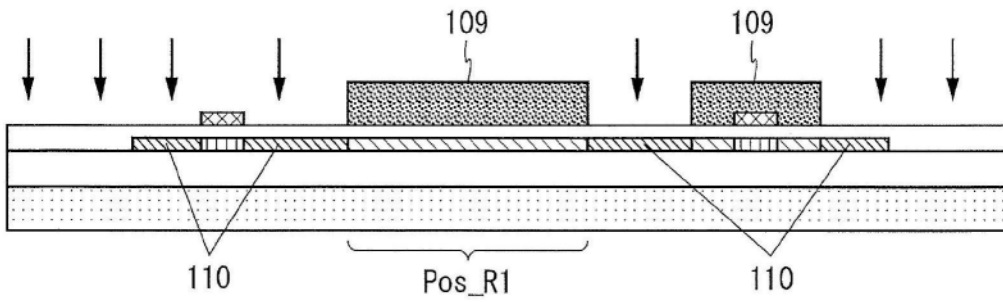


图9E

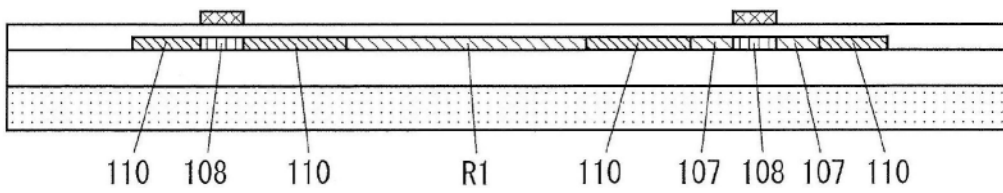


图9F

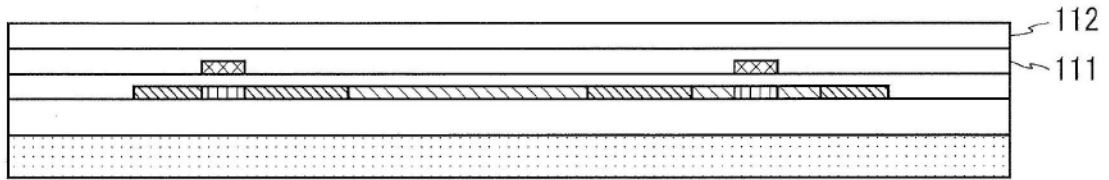


图9G

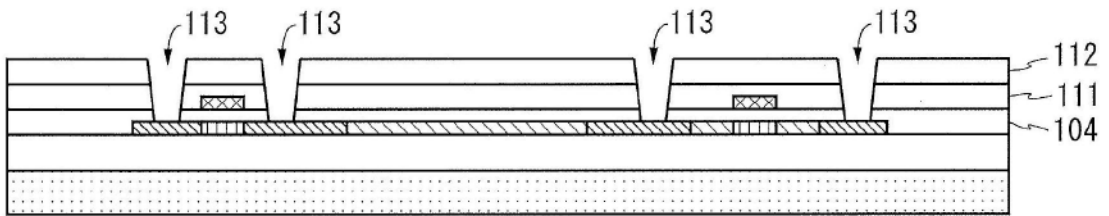


图9H

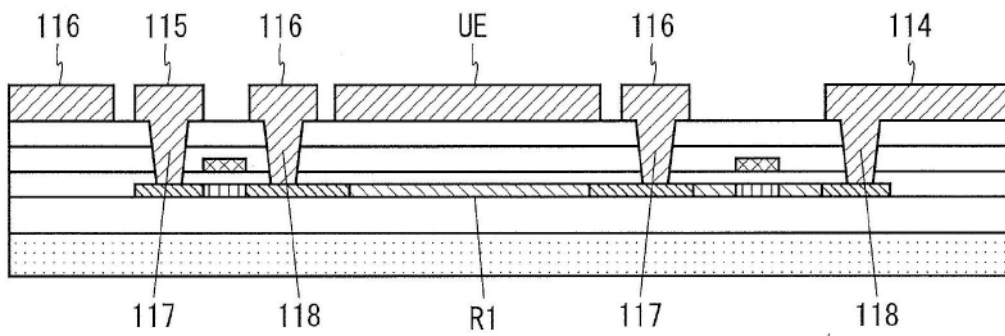


图9I

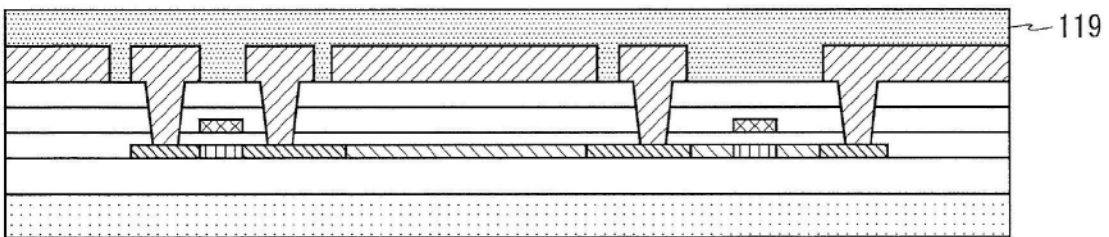


图9J

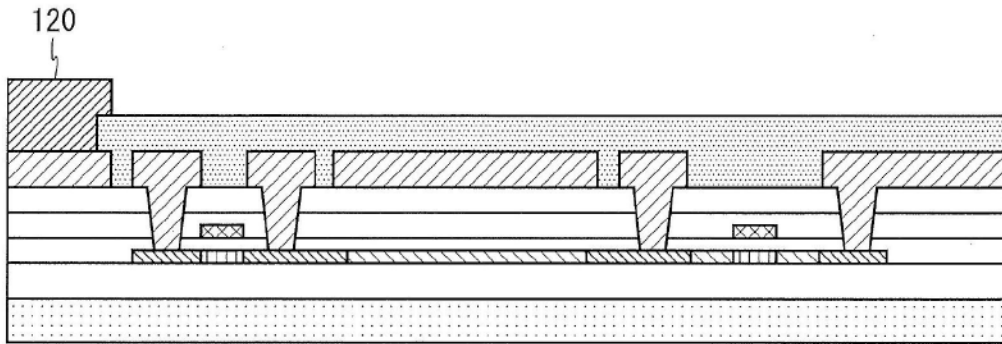


图9K

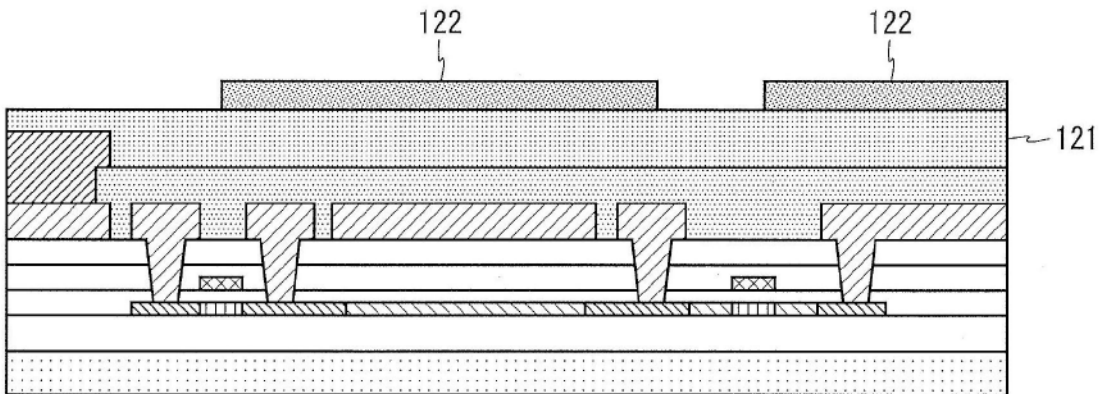


图9L

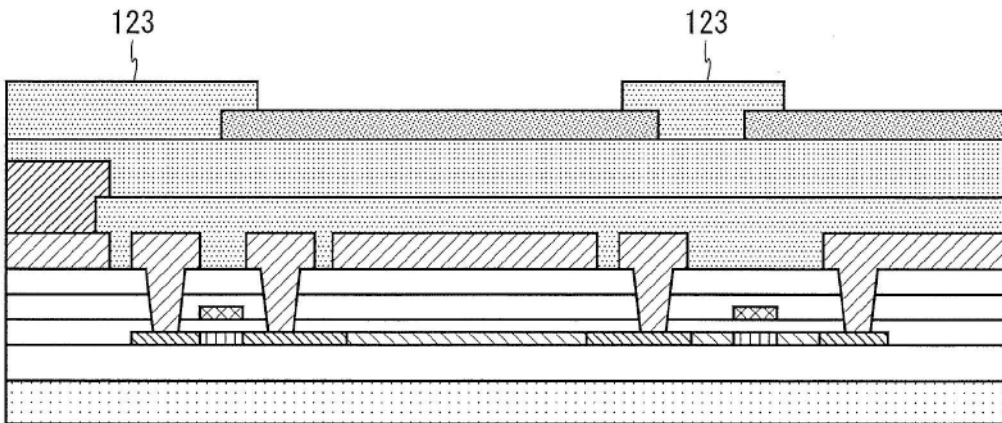


图9M

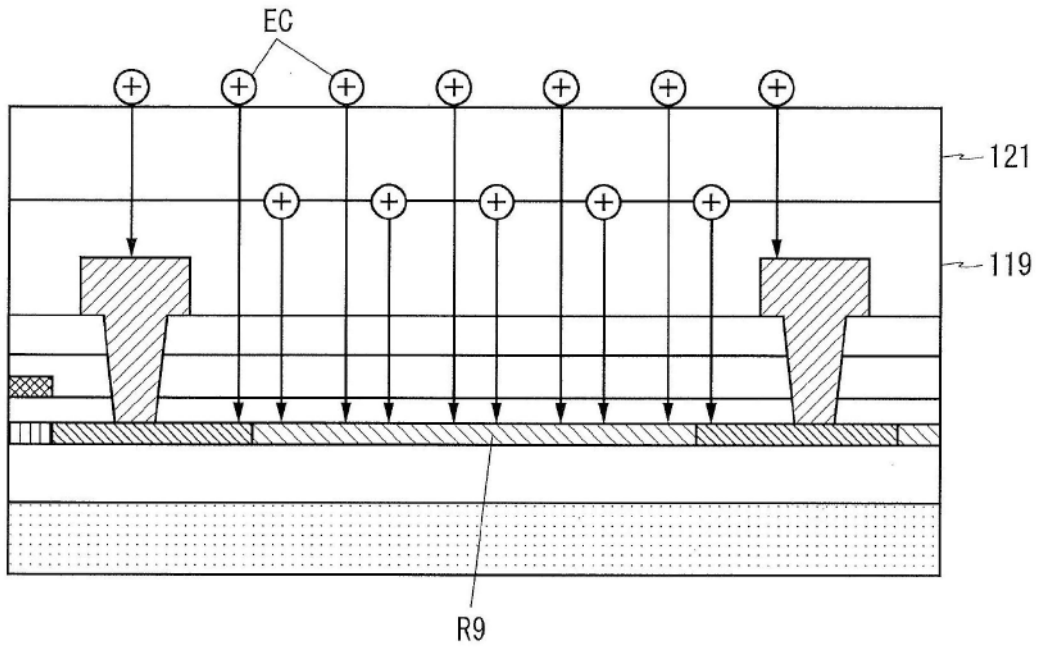


图10

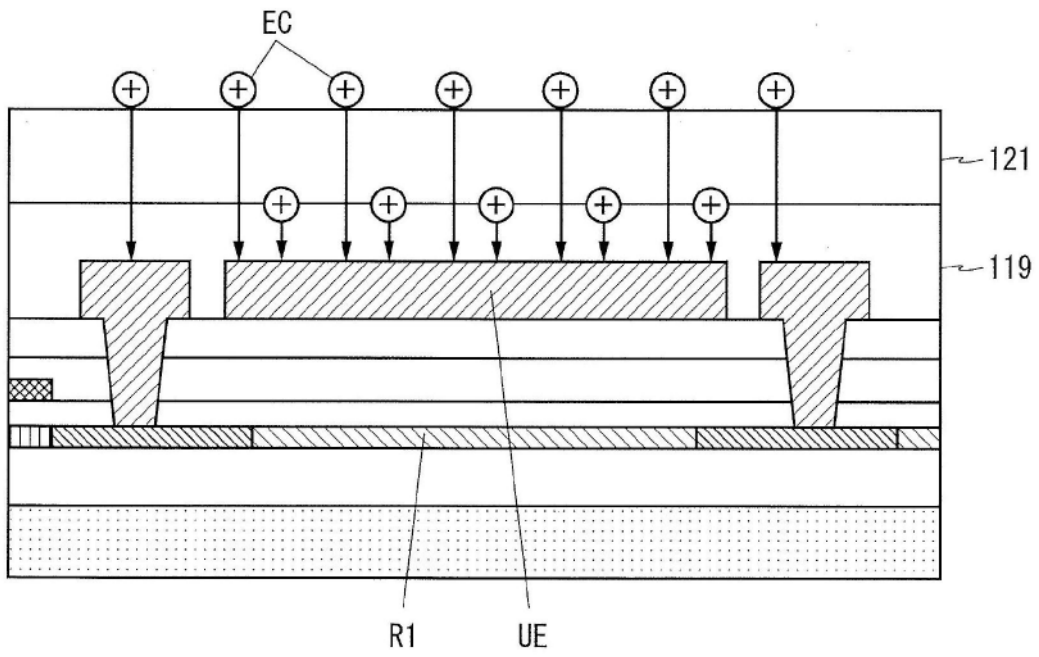


图11

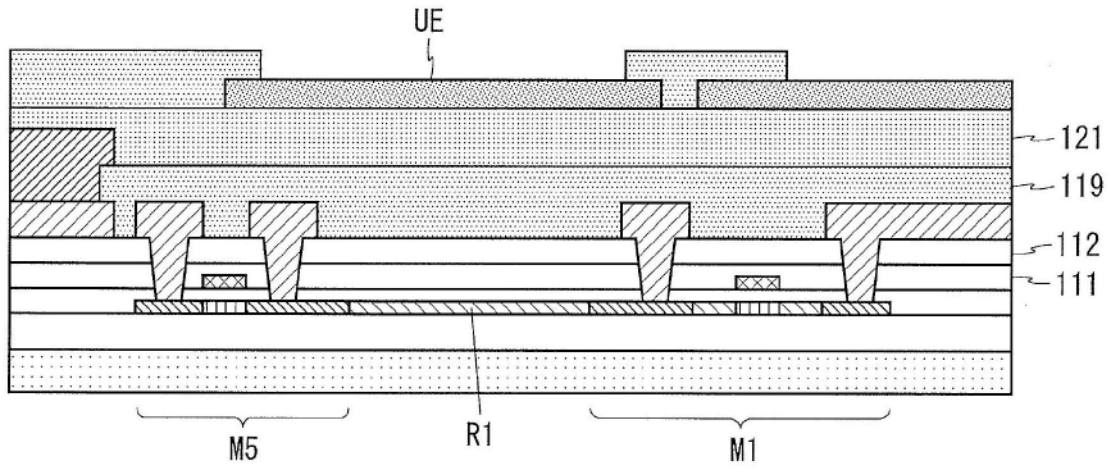


图12

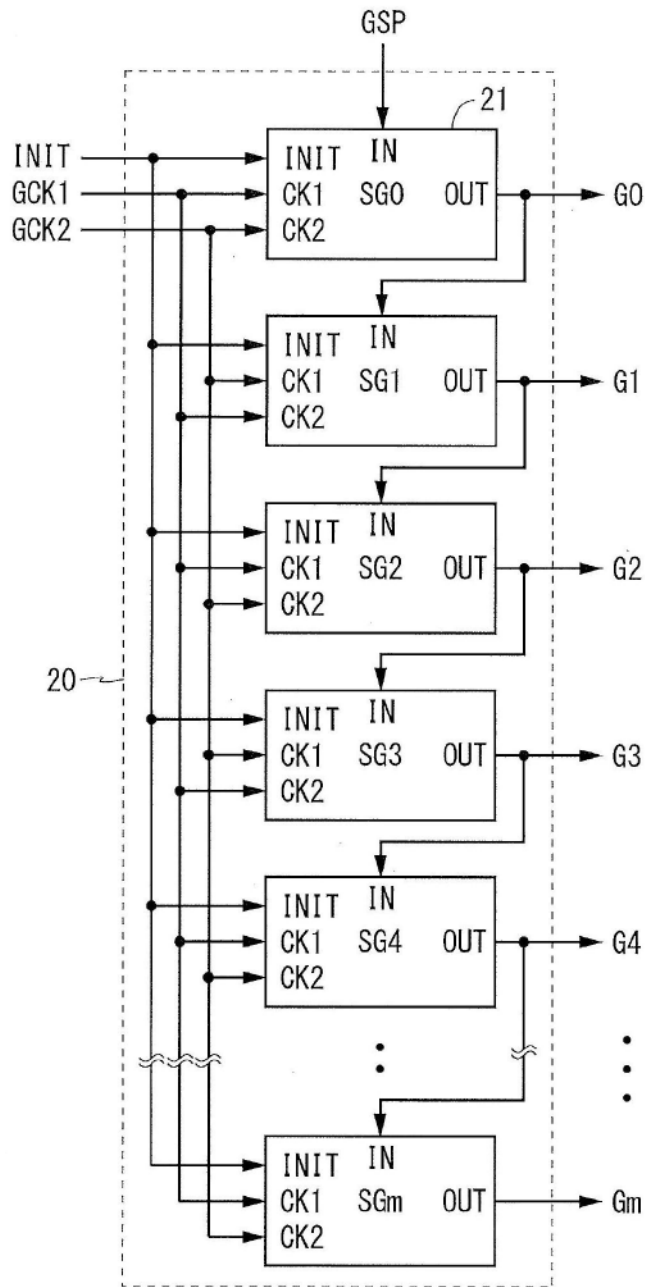


图13

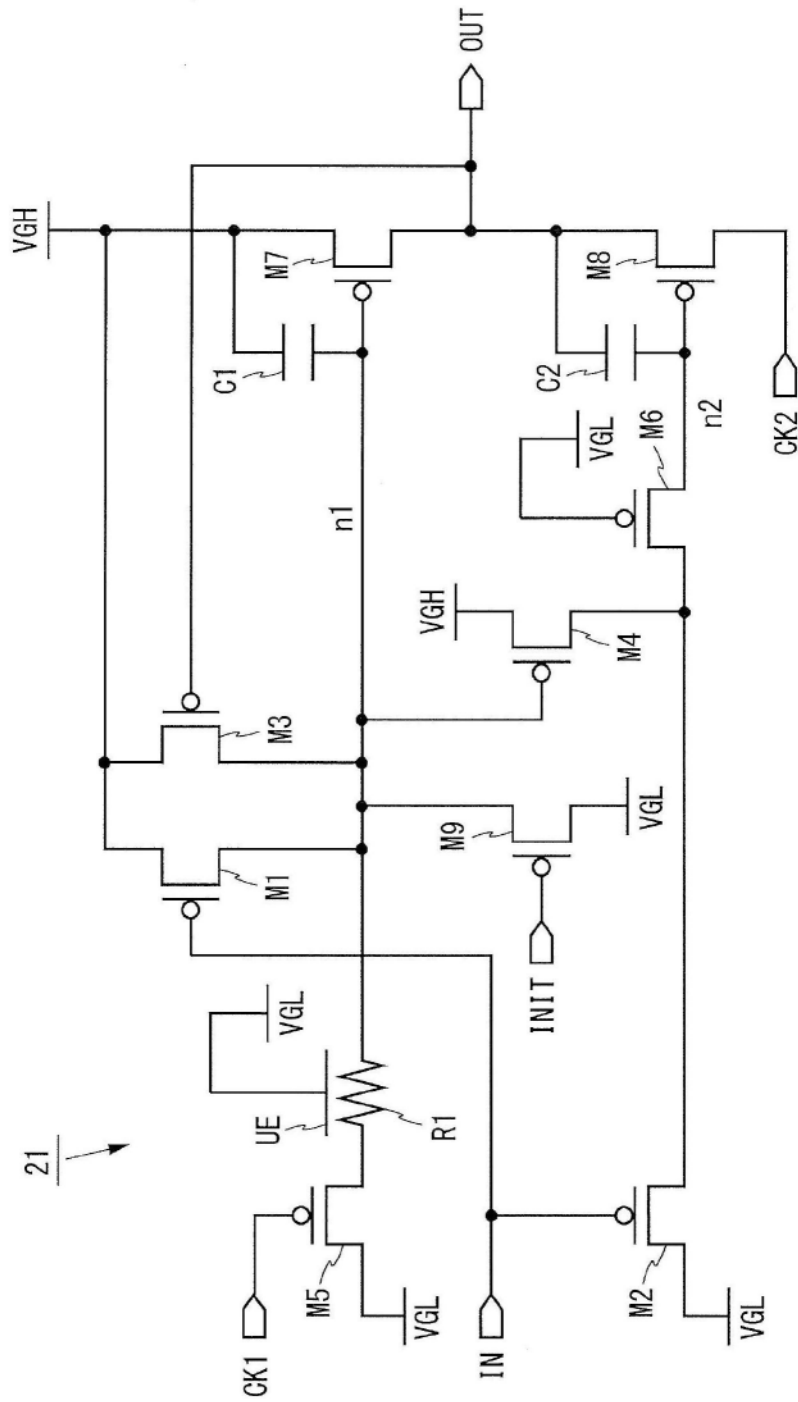


图14

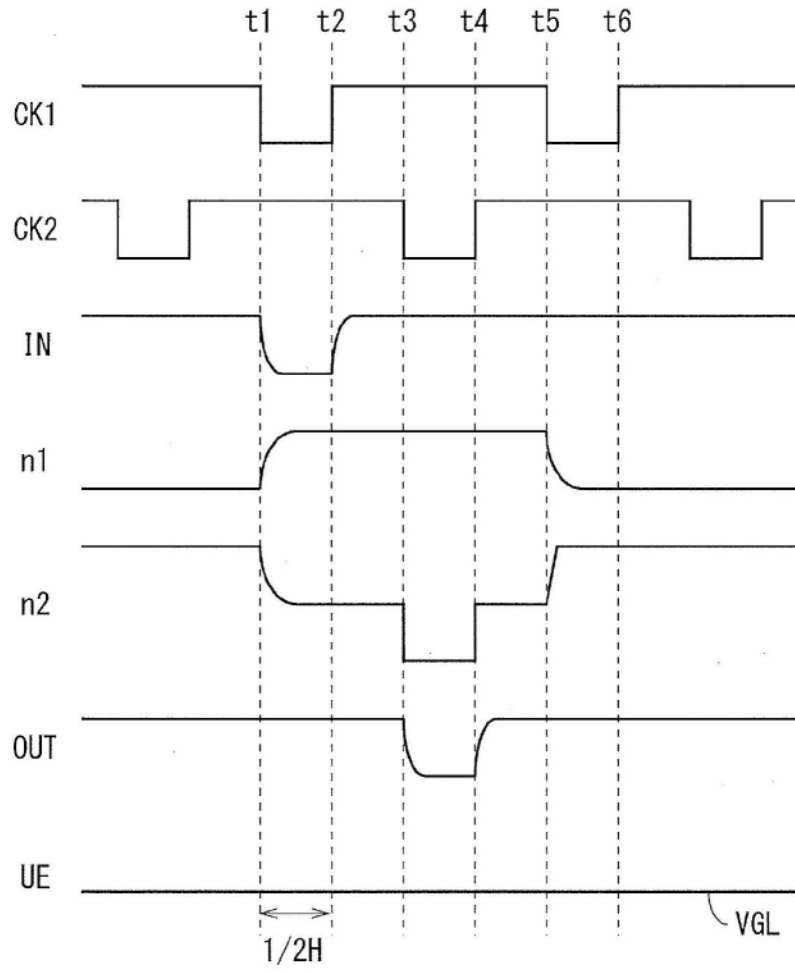


图15

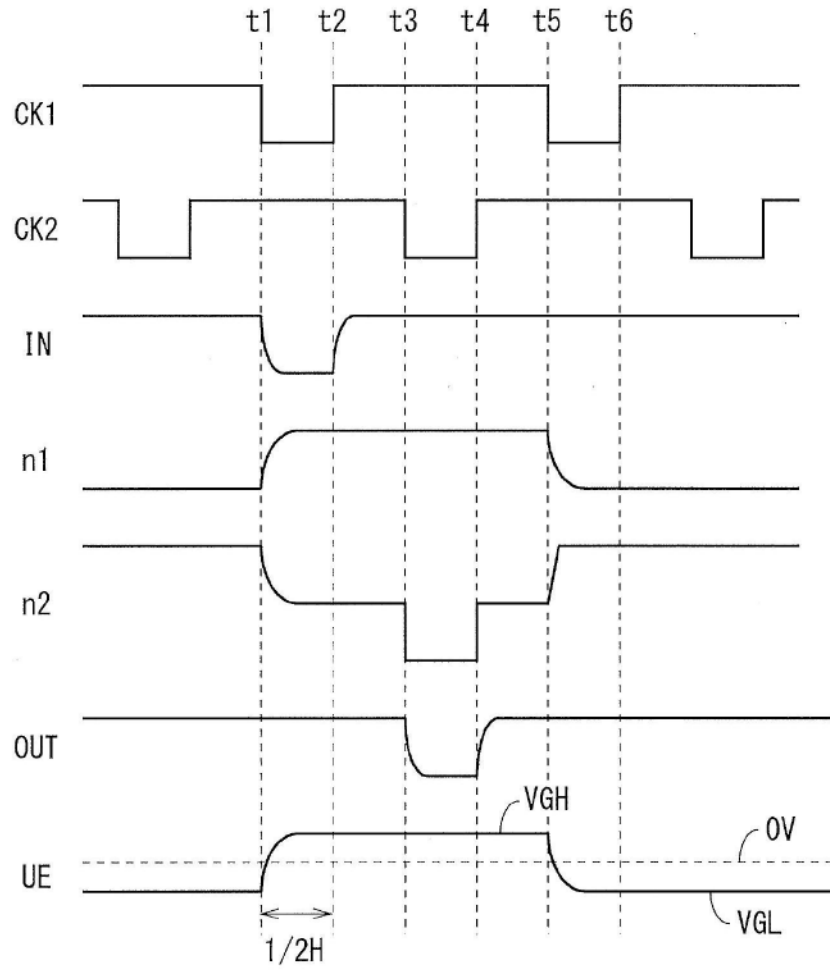
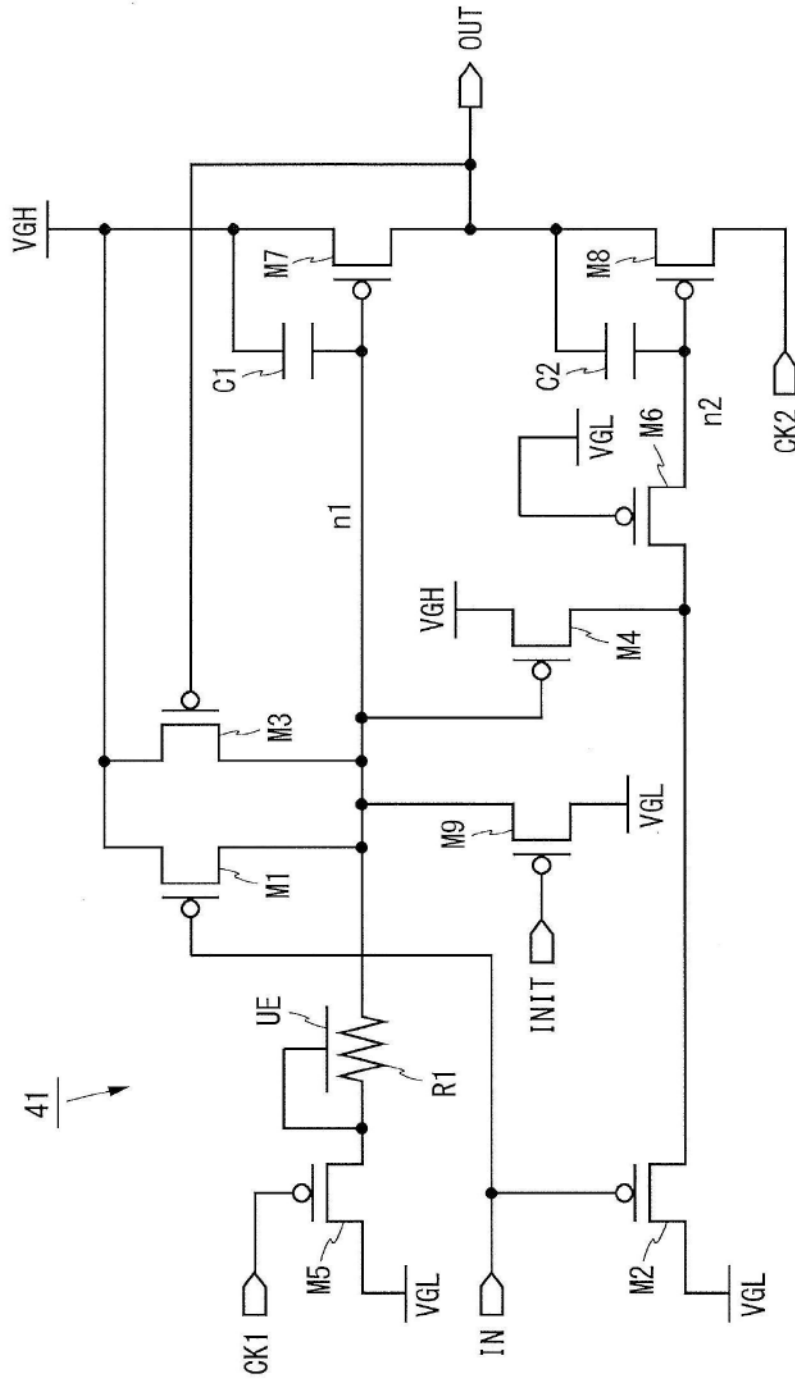


图17



41

图18

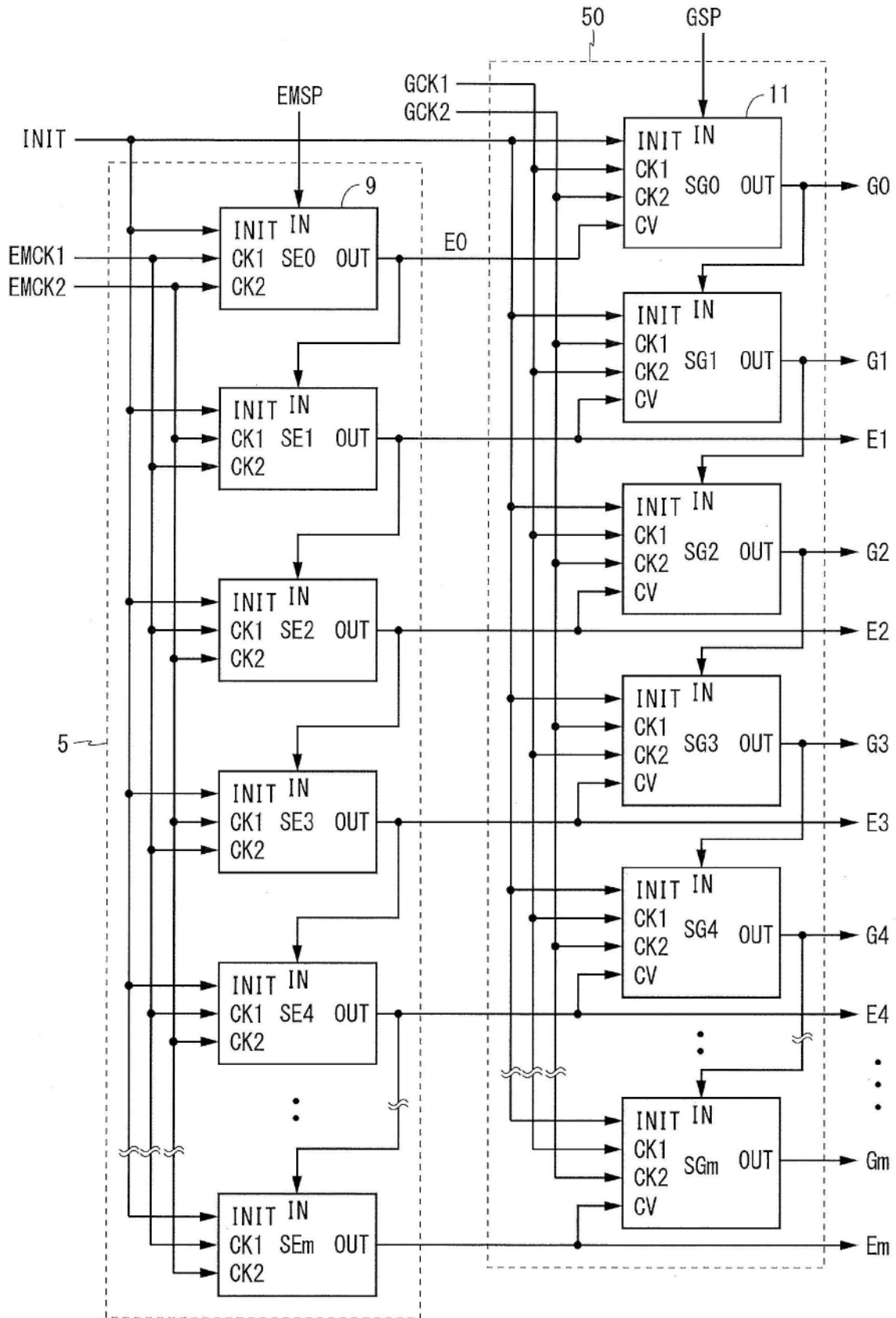


图19

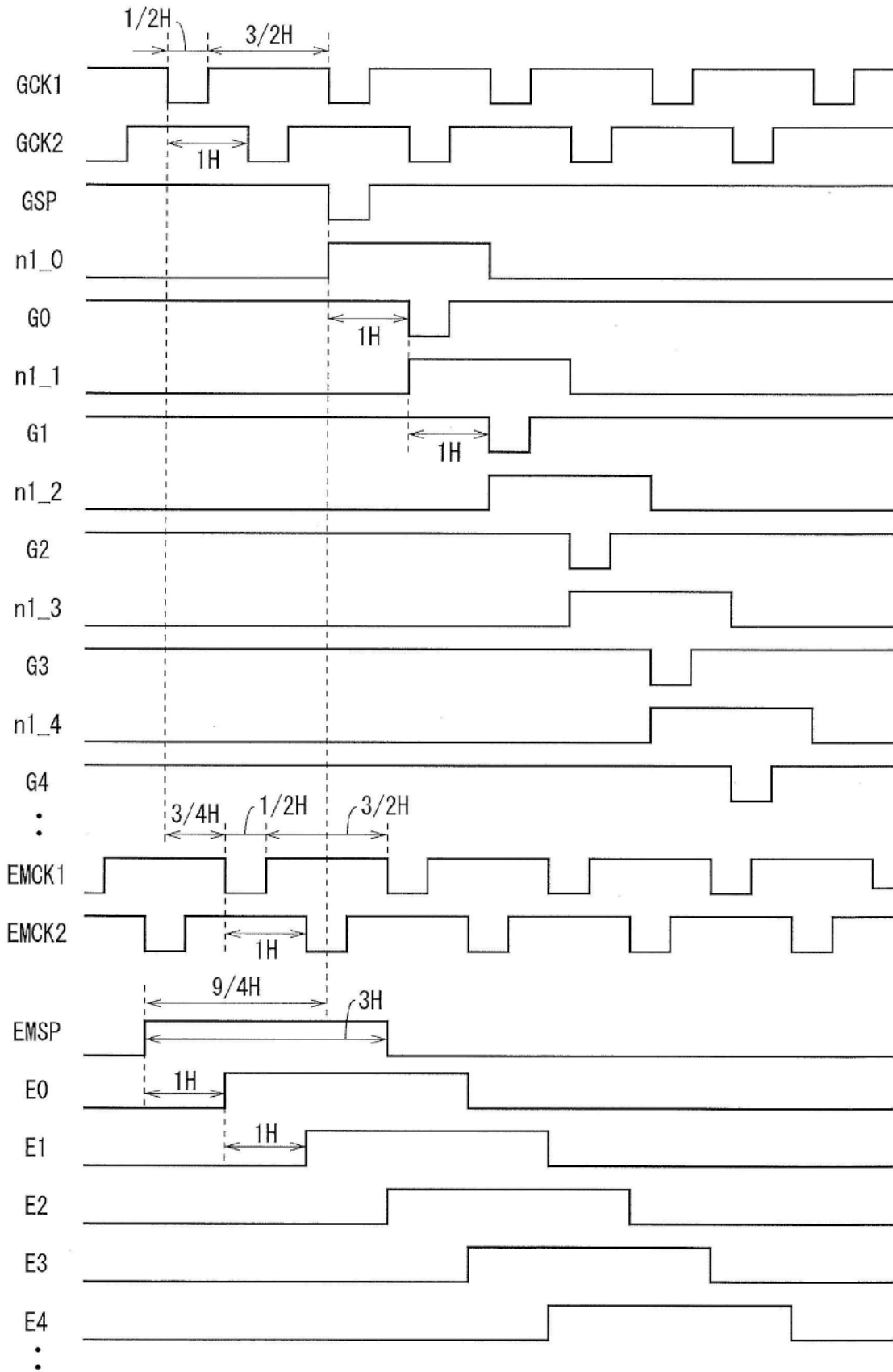


图20

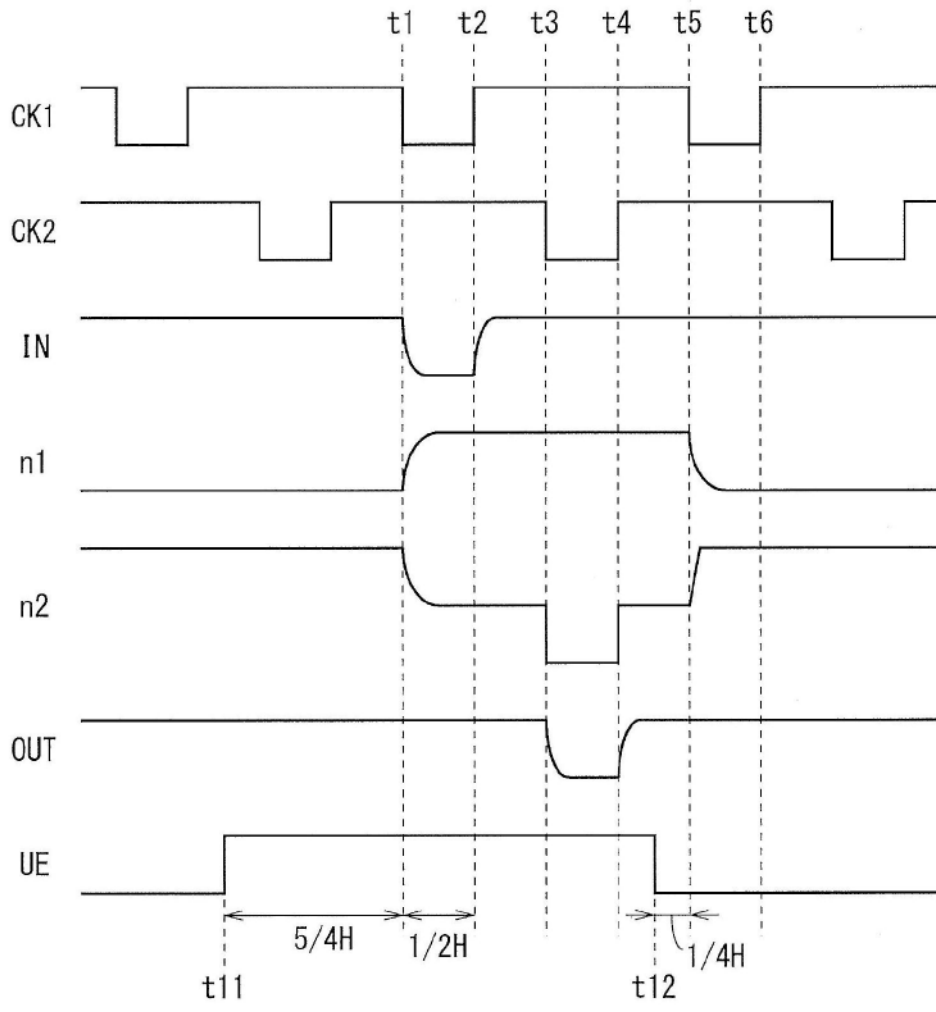


图21

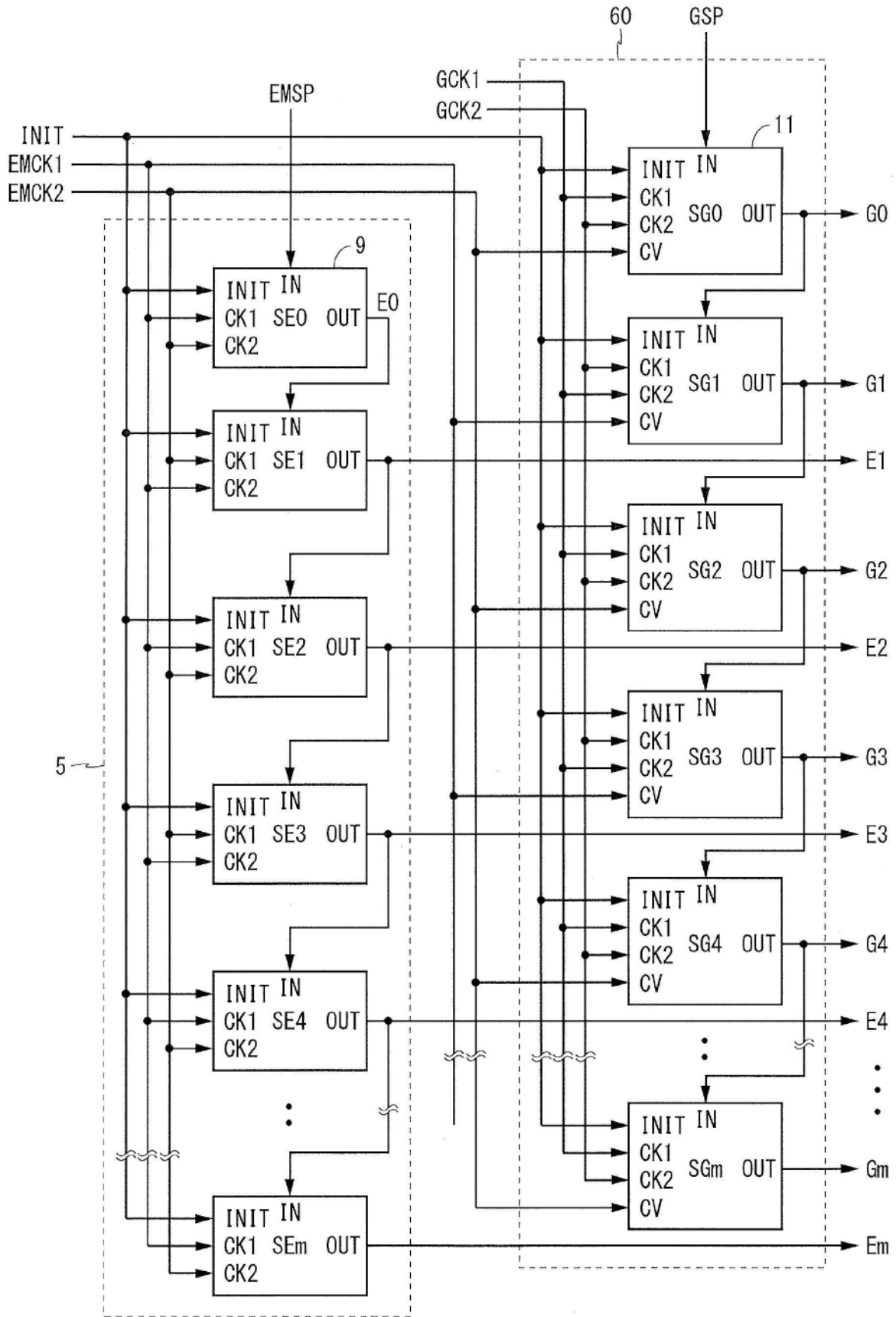


图22

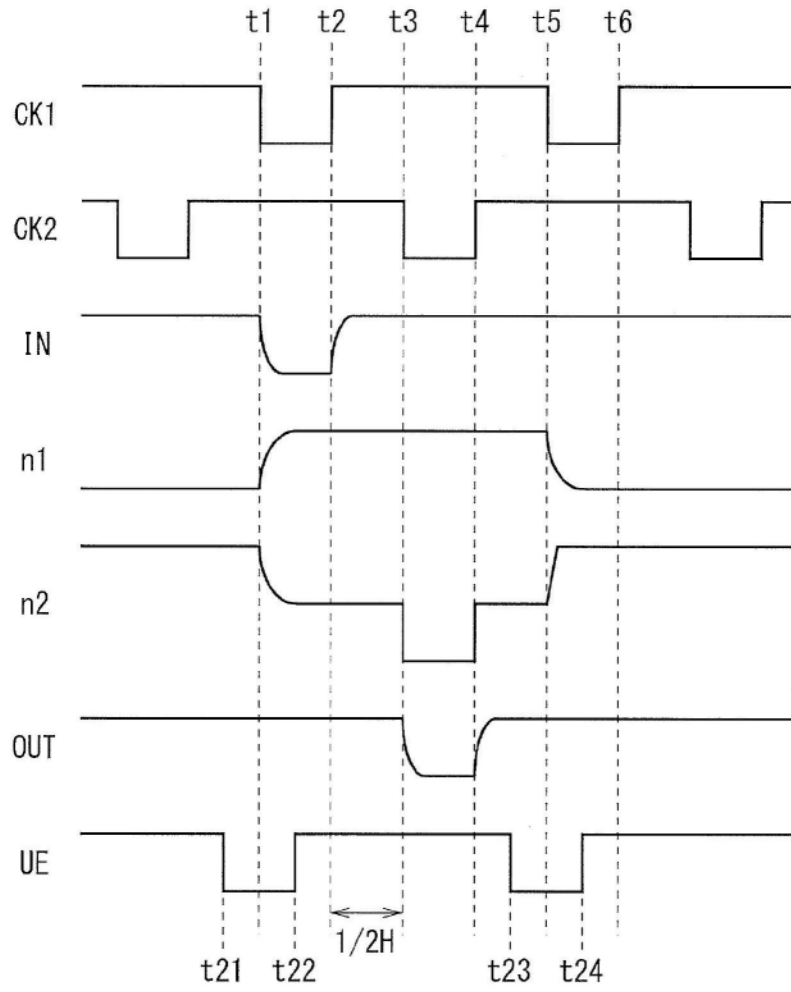


图23

