

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成27年5月28日(2015.5.28)

【公表番号】特表2014-512688(P2014-512688A)

【公表日】平成26年5月22日(2014.5.22)

【年通号数】公開・登録公報2014-027

【出願番号】特願2014-506450(P2014-506450)

【国際特許分類】

H 01 L 25/065 (2006.01)

H 01 L 25/07 (2006.01)

H 01 L 25/18 (2006.01)

【F I】

H 01 L 25/08 E

【手続補正書】

【提出日】平成27年4月9日(2015.4.9)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

超小型電子アセンブリにおいて、

互いに反対側を向く第1および第2の表面および前記第1および第2の表面間に延在する開口を有する基板であって、前記基板の前記第2の表面に露出した第1の端子を有している、基板と、

前記基板の前記第1の表面と向き合う前面、そこから遠く離れた裏面、および前記前面と前記裏面との間に延在する縁を有する第1の超小型電子素子であって、前記第1の超小型電子素子の前記縁に隣接してその前記前面に露出した複数の接点を有している、第1の超小型電子素子と、

互いに向き合った第1および第2の縁、前記第1および第2の縁間に延在する前面、および前記第1および第2の縁から遠く離れたその前記前面の中央領域に配置された複数の接点を有する第2の超小型電子素子であって、前記第2の超小型電子素子の前記前面は、前記第1の超小型電子素子と向き合っており、前記第1の超小型電子素子の前記縁を超えて突出している、第2の超小型電子素子と、

前記第1の超小型電子素子の前記接点を前記第1の端子に電気的に接続する第1のリードと、

前記第2の超小型電子素子の前記接点を前記第1の端子に接続する第2のリードであって、前記第1および第2のリードは、前記開口と真っ直ぐに並んだ部分を有している、第2のリードと、

前記基板の前記第2の表面と反対側の前記超小型電子アセンブリの表面に露出した第2の端子であって、前記第2の端子の少なくともいくつかは、前記超小型電子素子の少なくとも1つの上に重なっている、第2の端子と、

を備えている、超小型電子アセンブリであって、

前記第2の端子の少なくともいくつかは、ワイヤボンドによって、前記基板の前記第1の表面に露出した導電要素に電気的に接続されており、

前記第1および第2の超小型電子素子および前記ワイヤボンドの少なくとも一部を少なくとも部分的に覆う封止材をさらに備えており、前記第2の端子が露出している前記超小

型電子アセンブリの前記表面は、前記封止材の表面であり、

前記ワイヤボンドは、前記導電要素に取り付けられた基部および前記導電要素から遠く離れた未封止端面を有しており、縁面が、前記基部と前記未封止端面との間に延在しており、前記未封止端面は、前記封止材によって被覆されておらず、前記第2の端子は、前記未封止端面に電気的に接続されている、ことを特徴とする超小型電子アセンブリ。

【請求項2】

前記ワイヤボンドの少なくとも1つの縁面の少なくとも一部は、封止されておらず、前記第2の端子の少なくとも1つは、前記ワイヤボンドの前記少なくとも1つの前記封止されていない縁面および前記未封止端面に電気的に接続されている、ことを特徴とする請求項1に記載の超小型電子アセンブリ。

【請求項3】

超小型電子アセンブリにおいて、

互いに反対側を向く第1および第2の表面および前記第1および第2の表面間に延在する開口を有する基板であって、前記基板の前記第2の表面に露出した第1の端子を有している、基板と、

前記基板の前記第1の表面と向き合う前面、そこから遠く離れた裏面、および前記前面と前記裏面との間に延在する縁を有する第1の超小型電子素子であって、前記第1の超小型電子素子の前記縁に隣接してその前記前面に露出した複数の接点を有している、第1の超小型電子素子と、

互いに向き合った第1および第2の縁、前記第1および第2の縁間に延在する前面、および前記第1および第2の縁から遠く離れたその前記前面の中央領域に配置された複数の接点を有する第2の超小型電子素子であって、前記第2の超小型電子素子の前記前面は、前記第1の超小型電子素子と向き合っており、前記第1の超小型電子素子の前記縁を超えて突出している、第2の超小型電子素子と、

前記第1の超小型電子素子の前記接点を前記第1の端子に電気的に接続する第1のリードと、

前記第2の超小型電子素子の前記接点を前記第1の端子に接続する第2のリードであって、前記第1および第2のリードは、前記開口と真っ直ぐに並んだ部分を有している、第2のリードと、

前記基板の前記第2の表面と反対側の前記超小型電子アセンブリの表面に露出した第2の端子であって、前記第2の端子の少なくともいくつかは、前記超小型電子素子の少なくとも1つの上に重なっている、第2の端子と、
を備えている、超小型電子アセンブリであって、

前記第2の端子の少なくともいくつかは、ワイヤボンドによって、前記基板の前記第1の表面に露出した導電要素に電気的に接続されており、

前記第1および第2の超小型電子素子および前記ワイヤボンドの少なくとも一部を少なくとも部分的に覆う封止材をさらに備えており、前記第2の端子が露出している前記超小型電子アセンブリの前記表面は、前記封止材の表面であり、

前記ワイヤボンドは、前記導電要素に取り付けられた前記ワイヤボンドの基部と前記導電要素から遠く離れた前記ワイヤボンドの端との間に未封止縁面を有しており、前記第2の端子は、前記未封止縁面に電気的に接続されている、ことを特徴とする超小型電子アセンブリ。

【請求項4】

前記超小型電子素子の少なくとも1つは、揮発性ランダム・アクセス・メモリ(RAM)を含んでおり、前記超小型電子素子の少なくとも1つは、不揮発性フラッシュメモリを含んでいる、ことを特徴とする請求項1または3に記載の超小型電子アセンブリ。

【請求項5】

前記第1または第2のリードの少なくとも1つは、前記第1または第2の超小型電子素子の少なくとも1つの前記接点から延在するワイヤボンドを含んでいる、ことを特徴とする請求項1または3に記載の超小型電子アセンブリ。

【請求項 6】

前記第2の超小型電子素子の前記前面と前記基板の前記第1の表面との間にスペーサ要素をさらに備えている、ことを特徴とする請求項1または3に記載の超小型電子アセンブリ。

【請求項 7】

前記第1の超小型電子素子は、論理機能を主に果たすように構成されたチップを含んでいる、ことを特徴とする請求項1または3に記載の超小型電子アセンブリ。

【請求項 8】

前記第2の超小型電子素子は、任意の他の機能よりもメモリ機能アレイ機能をもたらすように構成された極めて多数の能動素子を有している、ことを特徴とする請求項1または3に記載の超小型電子アセンブリ。

【請求項 9】

前記第1の超小型電子素子は、任意の他の機能よりもメモリ機能アレイ機能をもたらすように構成された極めて多数の能動素子を有している、ことを特徴とする請求項1または3に記載の超小型電子アセンブリ。

【請求項 10】

各々が請求項1または請求項3に記載されているような第1および第2の超小型アセンブリを備える超小型電子コンポーネントにおいて、前記第1の超小型電子アセンブリは、前記第2の超小型電子アセンブリの上に少なくとも部分的に重なっており、前記第1の超小型電子アセンブリの前記第1の端子は、前記第2の超小型電子アセンブリの前記第2の端子に接合されている、ことを特徴とする請求項1または3に記載の超小型電子コンポーネント。

【請求項 11】

前記第1の超小型電子素子の少なくとも1つは、論理機能を果たすように主に構成されており、前記第2の超小型電子素子の少なくとも1つは、任意の他の機能よりもメモリ記憶アレイ機能をもたらすように構成された極めて多数の能動素子を有している、ことを特徴とする請求項10に記載の超小型電子コンポーネント。

【請求項 12】

前記第1の超小型電子アセンブリの前記第1の端子の少なくともいくつかおよび前記第2の超小型電子アセンブリの前記第2の端子の少なくともいくつかは、エリアアレイで配置されており、前記第1および第2の超小型電子アセンブリは、接合金属の導電塊である接合ユニットによって、互いに接合されている、ことを特徴とする請求項10に記載の超小型電子コンポーネント。

【請求項 13】

請求項1または3に記載の超小型電子アセンブリと、前記超小型電子アセンブリに電気的に接続された1つまたは複数の他の電子コンポーネントと、を備えるシステム。

【請求項 14】

前記端子の少なくともいくつかが、回路パネルに電気的に接続されている、ことを特徴とする請求項13に記載のシステム。

【請求項 15】

ハウジングをさらに備えており、前記超小型電子アセンブリおよび前記他の電子コンポーネントは、前記ハウジングに実装されている、ことを特徴とする請求項14に記載のシステム。