

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4532652号
(P4532652)

(45) 発行日 平成22年8月25日 (2010. 8. 25)

(24) 登録日 平成22年6月18日 (2010. 6. 18)

(51) Int. Cl.

F I

B 4 1 J 29/38 (2006. 01)

B 4 1 J 29/38 Z

A 6 3 F 13/00 (2006. 01)

A 6 3 F 13/00 A

B 4 1 J 5/30 (2006. 01)

B 4 1 J 5/30 Z

G 0 6 F 3/12 (2006. 01)

G 0 6 F 3/12 W

請求項の数 6 (全 46 頁)

(21) 出願番号 特願2000-58984 (P2000-58984)
 (22) 出願日 平成12年3月3日 (2000. 3. 3)
 (65) 公開番号 特開2001-246812 (P2001-246812A)
 (43) 公開日 平成13年9月11日 (2001. 9. 11)
 審査請求日 平成18年12月15日 (2006. 12. 15)

(73) 特許権者 000001007
 キヤノン株式会社
 東京都大田区下丸子3丁目30番2号
 (74) 代理人 100125254
 弁理士 別役 重尚
 (72) 発明者 福長 耕司
 東京都大田区下丸子3丁目30番2号 キ
 ヤノン株式会社内
 審査官 名取 乾治

最終頁に続く

(54) 【発明の名称】 情報処理方法及び装置並びに記憶媒体

(57) 【特許請求の範囲】

【請求項 1】

外部インターフェースを介してプリンタと接続され、情報処理の処理内容を表示するための表示手段を有する情報処理装置において、

前記表示手段の表示するデータを画面データとして保存するフレームメモリと、

前記情報処理の各場面における印刷データの有無と保存場所とを示す情報を含むシーン情報を保持し、前記シーン情報から印刷データの有無を判定する判定手段と、

前記判定手段によりユーザから印刷要求のある場面に関連付けられている印刷データがあると判定された場合に前記シーン情報の示す保存場所から印刷データを取得し、前記判定手段によりユーザから印刷要求のある場面に関連付けられている印刷データが無いと判定された場合に前記フレームメモリから画面データを取得するデータ取得手段と、

前記データ取得手段の取得した印刷データ又は画面データに基づいて印刷コマンドを作成し、当該印刷コマンドを前記プリンタへ送信する出力手段とを具備することを特徴とする情報処理装置。

【請求項 2】

前記外部インターフェースは、IEEE 1394であることを特徴とする請求項 1 記載の情報処理装置。

【請求項 3】

前記情報処理の処理内容は、ゲームであることを特徴とする請求項 1 又は 2 記載の情報処理装置。

【請求項 4】

前記情報処理装置は、ゲーム装置であることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の情報処理装置。

【請求項 5】

外部インターフェースを介してプリンタと接続され、情報処理の処理内容を表示するための表示手段を有する情報処理装置による情報処理方法において、

前記表示手段の表示するデータを画面データとしてフレームメモリに保存する保存ステップと、

前記情報処理の各場面における印刷データの有無と保存場所とを示す情報を含むシーン情報を保持し、前記シーン情報から印刷データの有無を判定する判定ステップと、

前記判定ステップでユーザから印刷要求のある場面に関連付けられている印刷データがあると判定された場合に前記シーン情報の示す保存場所から印刷データを取得し、前記判定ステップによりユーザから印刷要求のある場面に関連付けられている印刷データが無いと判定された場合に前記フレームメモリから画面データを取得するデータ取得ステップと

、
前記データ取得ステップで取得した印刷データ又は画面データに基づいて印刷コマンドを作成し、当該印刷コマンドを前記プリンタへ送信する出力ステップと
を具備することを特徴とする情報処理方法。

【請求項 6】

外部インターフェースを介してプリンタと接続され、情報処理の処理内容を表示するための表示手段を有する情報処理装置を制御するための制御プログラムを格納した記憶媒体であって、

前記制御プログラムが、前記情報処理装置に、

前記表示手段の表示するデータを画面データとしてフレームメモリに保存する保存機能と、

前記情報処理の各場面における印刷データの有無と保存場所とを示す情報を含むシーン情報を保持し、前記シーン情報から印刷データの有無を判定する判定機能と、

前記判定機能によりユーザから印刷要求のある場面に関連付けられている印刷データがあると判定された場合に前記シーン情報の示す保存場所から印刷データを取得し、前記判定機能によりユーザから印刷要求のある場面に関連付けられている印刷データが無いと判定された場合に前記フレームメモリから画面データを取得するデータ取得機能と、

前記データ取得機能の取得した印刷データ又は画面データに基づいて印刷コマンドを作成し、当該印刷コマンドを前記プリンタへ送信する出力機能と
を実現させることを特徴とする記憶媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、例えば、IEEE 1394 等のインターフェースで接続されるゲーム装置等の情報処理装置により情報処理する情報処理方法及び装置並びにこの情報処理装置を制御するための制御プログラムを格納した記憶媒体に関する。

【0002】

【従来の技術】

従来、ビデオゲーム装置のような情報処理装置において印刷を行う場合、TV（テレビジョン）画面等に表示されたイメージをそのままプリンタ（印刷装置）で印刷する程度のものであった。

【0003】

【発明が解決しようとする課題】

しかしながら、上述した従来例にあっては、TV画面等に表示されたイメージは、プレーヤーが画面上を見るのに適したサイズ及び解像度で表示されるため、そのままの印刷を行うと、プリンタの解像度が高いような場合、粗く印刷されるか小さく印刷されるような状

10

20

30

40

50

態が発生する。また、プリンタの解像度が高いような場合、より高精細に印刷できるのにも拘らず、画面データに合った印刷しか得ることができなかった。また、ロールプレイングゲーム等においては、地図情報を印刷することで、プレイヤーの手助けを行うことができるが、画面で表示される範囲では十分な範囲を印刷することができなかった。また、ゲームのある場面において、画面情報以外にその場面に関係する情報、例えば、状況の背景を説明する文章等が各場面において印刷されることで、ゲームの進行の手助けとなる。

【 0 0 0 4 】

本発明は上述した従来の技術の有するこのような問題点に鑑みてなされたものであり、その第 1 の目的とするところは、画面に表示されているものだけでなく、より高精細で綺麗な印刷データをプレイヤーに提供することができ、今まで以上にゲームを楽しむことができると共に、画面に入りきらないようなデータも印字することができ、より高度なゲームの構想も可能となる情報処理方法及び装置を提供することにある。

【 0 0 0 5 】

また、本発明の第 2 の目的とするところは、上述した本発明の情報処理装置を制御するための制御プログラムを格納した記憶媒体を提供することにある。

【 0 0 0 6 】

【課題を解決するための手段】

上記第 1 の目的を達成するために請求項 1 記載の情報処理装置は、外部インターフェースを介してプリンタと接続され、情報処理の処理内容を表示するための表示手段を有する情報処理装置において、前記表示手段の表示するデータを画面データとして保存するフレームメモリと、前記情報処理の各場面における印刷データの有無と保存場所とを示す情報を含むシーン情報を保持し、前記シーン情報から印刷データの有無を判定する判定手段と、前記判定手段によりユーザから印刷要求のある場面に関連付けられている印刷データがあると判定された場合に前記シーン情報の示す保存場所から印刷データを取得し、前記判定手段によりユーザから印刷要求のある場面に関連付けられている印刷データが無いと判定された場合に前記フレームメモリから画面データを取得するデータ取得手段と、前記データ取得手段の取得した印刷データ又は画面データに基づいて印刷コマンドを作成し、当該印刷コマンドを前記プリンタへ送信する出力手段とを具備することを特徴とする。

【 0 0 0 7 】

また、請求項 2 記載の情報処理装置は、請求項 1 記載の情報処理装置において、前記外部インターフェースは、IEEE 1394であることを特徴とする。

【 0 0 0 8 】

また、請求項 3 記載の情報処理装置は、請求項 1 又は 2 記載の情報処理装置において、前記情報処理の処理内容は、ゲームであることを特徴とする。

【 0 0 0 9 】

また、請求項 4 記載の情報処理装置は、請求項 1 乃至 3 のいずれか 1 項に記載の情報処理装置において、前記情報処理装置は、ゲーム装置であることを特徴とする。

【 0 0 1 2 】

また、上記第 1 の目的を達成するために請求項 5 記載の情報処理方法は、外部インターフェースを介してプリンタと接続され、情報処理の処理内容を表示するための表示手段を有する情報処理装置による情報処理方法において、前記表示手段の表示するデータを画面データとしてフレームメモリに保存する保存ステップと、前記情報処理の各場面における印刷データの有無と保存場所とを示す情報を含むシーン情報を保持し、前記シーン情報から印刷データの有無を判定する判定ステップと、前記判定ステップでユーザから印刷要求のある場面に関連付けられている印刷データがあると判定された場合に前記シーン情報の示す保存場所から印刷データを取得し、前記判定ステップによりユーザから印刷要求のある場面に関連付けられている印刷データが無いと判定された場合に前記フレームメモリから画面データを取得するデータ取得ステップと、前記データ取得ステップで取得した印刷データ又は画面データに基づいて印刷コマンドを作成し、当該印刷コマンドを前記プリンタへ送信する出力ステップとを具備することを特徴とする。

【 0 0 2 2 】

また、上記第 2 の目的を達成するために請求項 6 記載の記憶媒体は、外部インターフェースを介してプリンタと接続され、情報処理の処理内容を表示するための表示手段を有する情報処理装置を制御するための制御プログラムを格納した記憶媒体であって、前記制御プログラムが、前記情報処理装置に、前記表示手段の表示するデータを画面データとしてフレームメモリに保存する保存機能と、前記情報処理の各場面における印刷データの有無と保存場所とを示す情報を含むシーン情報を保持し、前記シーン情報から印刷データの有無を判定する判定機能と、前記判定機能によりユーザから印刷要求のある場面に関連付けられている印刷データがあると判定された場合に前記シーン情報の示す保存場所から印刷データを取得し、前記判定機能によりユーザから印刷要求のある場面に関連付けられている印刷データが無いと判定された場合に前記フレームメモリから画面データを取得するデータ取得機能と、前記データ取得機能の取得した印刷データ又は画面データに基づいて印刷コマンドを作成し、当該印刷コマンドを前記プリンタへ送信する出力機能とを実現させることを特徴とする。

10

【 0 0 3 9 】

【発明の実施の形態】

以下、本発明の各実施の形態を図面に基づき説明する。

【 0 0 4 0 】

(第 1 の実施の形態)

まず、本発明の第 1 の実施の形態を図 1 ~ 図 3 6 に基づき説明する。

20

【 0 0 4 1 】

図 1 は、本実施の形態に係る情報処理装置を有する情報処理システムの構成を示す図である。同図において、101 は本実施の形態に係る情報処理装置、102 は印刷装置（プリンタ）、103 は CRT（陰極線管）等からなる表示手段、104 は音声出力装置である。印刷装置 102 は、外部インターフェース 105 を介して情報処理装置 101 に接続されている。また、表示手段 103 は、ビデオケーブル 106 を介し情報処理装置 101 に接続されている。更に、音声出力装置 104 は、外部インターフェース 107 を介して情報処理装置 101 に接続されている。

【 0 0 4 2 】

図 2 は、図 1 に示す情報処理装置 101、印刷装置 102 及び音声出力装置 104 の構成を示すブロック図である。

30

【 0 0 4 3 】

情報処理装置 101 は、情報処理部 101 a、入力部 101 b、表示部 101 c、音声処理部 101 d、音声出力部 101 e、印刷制御部 101 f 及びインターフェース部 101 g からなる。

【 0 0 4 4 】

また、印刷装置 102 は、インターフェース部 102 a、印刷制御部 102 b、印刷機構部 102 c 及び操作部 102 d からなる。

【 0 0 4 5 】

更に、音声出力装置 104 は、インターフェース部 104 a、音声制御部 104 b、音声出力部 104 c 及び操作部 104 d とからなる。

40

【 0 0 4 6 】

情報処理装置 101 には、インターフェース部 101 g 及び 102 a を介して印刷装置 102 が接続されている。また、情報処理装置 101 には、インターフェース部 101 g 及び 104 a を介して音声出力装置 104 が接続されている。

【 0 0 4 7 】

次に、情報処理装置 101 をビデオゲーム装置に適用した例について説明する。

【 0 0 4 8 】

図 3 は、情報処理装置 101 であるビデオゲーム装置の全体構成を示す図、図 4 は、ビデオゲーム装置本体の正面図である。

50

【0049】

図3に示すように、ビデオゲーム装置101は、ゲーム装置本体302と、このゲーム装置本体302に対してケーブル303を介して接続されている操作装置304とからなる。

【0050】

ゲーム装置本体302の前面部(正面部)には、図4に示すように、電動引き込み型のトレイ方式のディスク装着部305が設けられ、その内部には、CD-ROM(compact disc read only memory)やDVD-ROM(digital video disk read only memory)や読み書き可能なメディア(不図示)が着脱可能に装着されるようになっている。

10

【0051】

また、ゲーム装置本体302の前面部には、ディスク装着部305の右側上部に位置して、ゲーム装置101の電源をONまたはOFFするときに操作される電源スイッチ306が設けられている。

【0052】

また、ゲーム装置本体302の前面部には、ディスク装着部305の右側下部に位置して、ディスク装着部305に対して各種メディアを着脱するときに操作されるディスク操作スイッチ307が設けられている。

【0053】

また、ゲーム装置本体302の前面部には、ディスク装着部305の左側下部に位置して、2つの接続部308, 309が設けられている。これらの接続部308, 309には、操作装置304に対してケーブル303を介して接続されている接続端子部310とそれぞれ接続することができるように構成されている。即ち、ゲーム装置本体302には、2台の操作装置304を接続することができるように構成されている。

20

【0054】

また、ゲーム装置本体302の前面部には、ディスク装着部305の左側上部に位置して、2つのスロット311, 312が設けられている。これらのスロット311, 312には、主にメモリカード等からなる記録媒体が着脱可能に装着できるようになっている。また、ゲーム装置本体302の前面部の左側下部には、2つのUSBポート313, 314が設けられている。また、ゲーム装置本体302の前面部の左側下部には、USBポート314の右側に位置して、400Mbit/secのデータ転送能力のある1つのIEEE1394ポート315が設けられている。更に、ゲーム装置本体302の前面部には、不図示ではあるが、通信機能用の専用アダプタ等の接続が可能なPC-card(PCMCIA type III)スロットと光デジタル出力ポートが設けられている。

30

【0055】

図4には、右側の接続部309に接続端子部310が接続され、左側の接続部308には接続端子部310が接続されていない状態が示されている。

【0056】

操作装置304には、図3に示すように、左右の手で把持される支持部316が左右に設けられ、これら支持部316の先端には、操作部317が左右に設けられている。また、これら支持部316の上面には、操作部318が設けられている。操作部317は左右の手の人差し指で操作され、操作部318は左右の手の親指でそれぞれ操作されるようになっている。

40

【0057】

左右の操作部318相互間には、ゲームの中においてセレクト操作を行うときに操作されるセレクトスイッチ(不図示)とゲームを開始するときに操作されるスタートスイッチ319がそれぞれ設けられている。

【0058】

図5は、ゲーム装置本体302の内部構成を示すブロック図である。同図において、メインCPU(Main CPU)501は、128ビットの(メイン・バス(Main B

50

us) 502を介して各種の処理を実行するようになっている。この128ビットのメイン・バス502には、2本のベクトル演算エンジンとして、VPE0 (Vector Processing Engine 0) 503、VPE1 (Vector Processing Engine 1) 504及びIPU (Image Processing Unit) 505が接続されている。

【0059】

メインCPU 501のコアは、2本の整数演算ユニット (Integer Unit) と浮動小数点演算ユニット (FPU: Floating Point Unit) 521と複数のキャッシュメモリ等から構成されている。

【0060】

VPE0 503は主にメインCPU 501のプロセッサとして、VPE1 504はグラフィックスよりの各種計算を行うために用いられ、例えば、メインCPU 501からの演算要求に対して、座標変換、光源計算、透視変換曲面の生成等の計算を行う。

【0061】

IPU 505は主にMPEG-2のデコード (データ伸張) に用いられる演算エンジンである。デコード後にはデータが大幅に増大するので、データ転送時におけるメイン・バス502の圧迫を防ぐために、データを瞬時に圧縮してVPE1 504に渡すような機構を構成している。IPU 505では、MPEG-2のデコード以外に色空間の変換やベクトル量子化も行う。

【0062】

メイン・バス502を介して転送された圧縮データは、VPE1 504にある瞬時解凍機構で解凍する。メイン・バス502には、メインCPU 501等の演算ユニットの他に、RAM (Random Access Memory) からなるメイン・メモリ (Main Memory) 506、メインDMA (Main Direct Memory Access Controller) 507及びレンダリングプロセッサとしてのGPU (Graphic Processing Unit) 508へのインターフェースユニット (I/F Unit) であるGPU I/F 526が接続されている。

【0063】

メイン・メモリ506にはDirect RDRAM (RAM bus DRAM) を用いており、各種のプログラムやデータ等が適宜記憶される。MainメインDMA 507は、メイン・メモリ506上のデータをメイン・バス502を介してGPU I/F 526に渡す作業を行う。GPU I/F 526からデータを入力し、ビデオ出力するまでの間にグラフィック・シンセサイザ機能が存在するが、構成はグラフィックの描画を担当するGPU 508やディスプレイ表示を担当するCRTC (CRT Controller) 509等から構成されている。

【0064】

GPU 508は、PKE (Programmable Packet Engine) によるアンパケット処理と、プログラムに対応してデータを処理する演算部と、該演算部から供給された描画命令を解釈し、頂点の色データと奥行きを表わすZ値からポリゴン (三角形や四角形等の基本的な単位図形) を構成する全ての画素と色を考慮し、フレーム・メモリ (Frame Memory) 510に画素データを書き込む処理 (レンダリング処理) を行う描画部とから構成されている。

【0065】

CRTC 509のディスプレイへの出力は、現在のテレビジョン方式であるNTSC (National Television Standards Committee) やPAL (Phase Alternation by Line) に加えてDTV (Digital Television) に対応している。画面サイズは最大で1280×1024ドットである。

【0066】

メイン・バス502より低速であり、バス幅が32ビットのサブ・バス (Sub Bus

10

20

30

40

50

）５１１は、メイン・バス５０２とサブ・バス インターフェース（Ｉ／Ｆ）５２７を介して接続されている。サブ・バス５１１には、様々な入出力インターフェースを制御するためのＩ／ＯプロセッサとしてのサブＣＰＵ（Ｓｕｂ ＣＰＵ）５１２が接続されている。サブＣＰＵ５１２の動作環境としてサブＲＡＭ（Ｓｕｂ ＲＡＭ）５１３、サブＲＯＭ（Ｓｕｂ ＲＯＭ）５１４、サブＤＭＡ（Ｓｕｂ ＤＭＡ）５１５が構成されていて、各種Ｉ／Ｏ５１９とのやり取りを行う。また、ＭＰＥＧストリームにエンベッドされている音楽、音声データの信号処理、並びに音声出力手段１０４への出力処理を行う。

【００６７】

本情報処理装置１０１のＩ／Ｏには、前述したＵＳＢ５１６、「ＩＥＥＥ１３９４」５１７、ＰＣ Ｃａｒｄ５１８に加え、音声出力手段としての音声信号のデジタル／アナログ変換、信号増幅、並びにスピーカが備わっている。

10

【００６８】

尚、図５において、５２０はＤＶＤ－ＲＯＭ、５２２はＡＴＭ、５２３はＳＰＵ２、５２４はＣＰＵ、５２５はＭｅｍｏｒｙである。

【００６９】

次に、本情報処理装置１０１の基本的な動作について説明する。

【００７０】

サブＣＰＵ５１２は、操作装置３０４（図３参照）の操作に対応して、ＤＶＤ－ＲＯＭドライブを制御し、ＤＶＤ－ＲＯＭ５２０を再生させ、その再生データをサブ・メモリ５２５に記憶させる。この再生データをサブ・バス Ｉ／Ｆ５２７を介してメイン・メモリ５０６へＤＭＡ転送する。メインＣＰＵ５０１はメイン・メモリ５０６のデータを読み出し、演算を行う。この演算結果に基づいて、ポリゴンの組み合わせとしてＣＲＴに表示すべき３次元モデルを定義する。そして、三次元画像を描画するための各ポリゴンに対応する描画命令を作成し、この描画命令をコマンドバケットとしてＧＰＵ５０８へ転送する。

20

【００７１】

同様に、再生データの中に含まれる音声データを抽出し、所定の信号処理及び演算処理を行い、画面描画に同期したタイミングで所定の音声出力手段へ出力する。

【００７２】

ＧＰＵ５０８においては、描画命令をアンパケット化してローカルメモリに記憶する。ＧＰＵ５０８は、この描画命令を解釈し、ポリゴンの頂点から中間の頂点を補間生成する等してポリゴンを描画する命令を作成する。この描画命令に対応してポリゴンの頂点の色データと奥行きを示すＺ値を考慮して、画素データをフレーム・メモリ５１０に描画するレンダリング処理を実行する。

30

【００７３】

また、描画部はフレーム・メモリ５１０に描画された画素データを読み出して、ＣＲＴＣ５０９を介してＣＲＴに出力して表示させる。

【００７４】

本実施の形態において、図２における情報処理部１０１ａ、音声処理部１０１ｄ、印刷制御部１０１ｆは、ゲーム装置本体３０１（図３参照）の各ＣＰＵ及びメモリにより構成され、ＣＤ－ＲＯＭ或いはＤＶＤ－ＲＯＭに格納されたプログラムをメモリに読み込んで実行される。また、音声情報はＣＤ－ＲＯＭ或いはＤＶＤ－ＲＯＭに格納される。

40

【００７５】

次に、本実施の形態において外部インターフェースとして用いるＩＥＥＥ１３９４について説明する。

【００７６】

〔ＩＥＥＥ１３９４の技術の概要〕

以下、本実施の形態においてデジタルインターフェースに適用されるＩＥＥＥ１３９４－１９９５規格の技術について簡単に説明する。尚、ＩＥＥＥ１３９４－１９９５規格（以下、ＩＥＥＥ１３９４規格と記述する）についての詳細は、１９９６年８月３０日にＩＥＥ（Ｔｈｅ Ｉｎｓｔｉｔｕｔｅ ｏｆ Ｅｌｅｃｔｒｉｃａｌ ａｎｄ Ｅｌｅｃ

50

ronics Engineers, Inc.) から出版された「IEEE Standard for a High Performance Serial Bus」に記述されている。

【0077】

(1) 概要

図6にIEEE 1394規格に準拠したデジタルインターフェース(以下、1394インターフェースと記述する)を具備したノードにより構成される通信システム(以下、1394ネットワークと記述する)の一例を示す。この1394ネットワークは、シリアルデータの通信可能なバス型ネットワークを構成するものである。

【0078】

図6において、各ノードA~Hは、IEEE 1394規格に準拠した通信ケーブルを介して接続されている。これらのノードA~Hは、例えば、PC(Personal Computer)、デジタルVTR(Video Tape Recorder)、DVD(Digital Video Disc)プレーヤ、デジタルカメラ、ハードディスク、モニタ等の電子機器である。

【0079】

1394ネットワークの接続方式は、ディジーチェーン方式とノード分岐方式とに対応しており、自由度の高い接続を可能としている。

【0080】

また、1394ネットワークでは、例えば、既存の機器を削除したり、新たな機器を追加したり、既存の機器の電源をオン/オフ(ON/OFF)した場合に、自動的にバス・リセットを行う。このバス・リセットを行うことにより、1394ネットワークは、新たな接続構成の認識と各機器に対するID(識別子)情報の割り当てとを自動的に行うことができる。この機能によって、1394ネットワークは、ネットワークの接続構成を常時認識することができる。

【0081】

また、1394ネットワークは、他の機器から転送されたデータを中継する機能を有している。この機能により、全ての機器がバスの動作状況を把握することができる。

【0082】

また、1394ネットワークは、プラグ・アンド・プレイ(Plug & Play)と呼ばれる機能を有している。この機能により、全ての機器の電源をオフ(OFF)にすることなく、接続するだけで自動的に接続機器を認識することができる。

【0083】

また、1394ネットワークは、100/200/400Mbpsのデータ転送速度に対応している。上位のデータ転送速度を持つ機器は、下位のデータ転送速度をサポートすることができるため、異なるデータ転送速度に対応する機器同士を接続することができる。

【0084】

更に、1394ネットワークは、2つの異なるデータ転送方式即ち、同期式(Asynchronous)転送モードと非同期式(Isochronous)転送モードに対応している。

【0085】

非同期式転送モードは、必要に応じて非同期に転送することが要求されるデータ(即ち、コントロール信号やファイルデータ等)を転送する際に有効である。また、同期式転送モードは、所定量のデータを一定のデータレートで連続的に転送することが要求されるデータ(即ち、ビデオデータやオーディオデータ等)を転送する際に有効である。

【0086】

非同期式転送モードと同期式転送モードとは、各通信サイクル(通常1サイクルは125 μ S)内において、混在させることが可能である。各転送モードは、サイクルの開始を示すサイクル・スタート・パケット(以下、CSPと記述する)の転送後に実行される。

【0087】

10

20

30

40

50

尚、各通信サイクル期間において、同期式転送モードは、非同期式転送モードよりも優先順位が高く設定されている。また、同期式転送モードの転送帯域は、各通信サイクル内で保証されている。

【0088】

(2) アーキテクチャ

次に、1394インターフェースの構成要素について図7を用いて説明する。

【0089】

図7は、1394規格のアーキテクチャを説明するための図である。

【0090】

1394インターフェースは、機能的に複数のレイヤ(階層)から構成されている。図7において、1394インターフェースは、IEEE1394規格に準拠した通信ケーブル(1394シリアル・バス・ケーブル)701を介して他のノードの1394インターフェースと接続される。また、1394インターフェースは、1つ以上の1394通信ポート(以下、通信ポートと記述する)702を有し、この通信ポート702は、ハードウェア(hardware)部に含まれるフィジカル・レイヤ703と接続される。

10

【0091】

図7において、ハードウェア部は、フィジカル・レイヤ703とリンク・レイヤ704とから構成されている。フィジカル・レイヤ703は、他のノードとの物理的、電氣的なインターフェース、バス・リセットの検出とそれに伴う処理、入出力信号の符号化/複合化、バス使用権の調停等を行う。また、リンク・レイヤ704は、通信パケットの生成と送受信、サイクル・タイマの制御等を行う。

20

【0092】

また、図7において、ファームウェア(firmware)部は、トランザクション・レイヤ705とシリアル・バス・マネージメント706とを含んでいる。トランザクション・レイヤ705は、非同期式転送モードを管理し、各種のトランザクション(リード、ライト、ロック)を提供する。シリアル・バス・マネージメント706は、後述するCSRアーキテクチャに基づいて、自ノードの制御、自ノードの接続状態の管理、自ノードのID情報の管理、シリアル・バス・ネットワークの資源管理を行う機能を提供する。

【0093】

以上、ハードウェア部とファームウェア部とが実質的に1394インターフェースを構成するものであり、それらの基本構成は、IEEE1394規格により規定されている。

30

【0094】

また、ソフトウェア(software)部に含まれるアプリケーション・レイヤ707は、使用するアプリケーション・ソフトによって異なり、ネットワーク上でどのようにデータを通信するかを制御する。例えば、デジタルVTRの動画像データの場合は、AV/Cプロトコル等の通信プロトコルによって規定されている。

【0095】

(2-1) リンク・レイヤ704

図8は、リンク・レイヤ704の提供可能なサービスを示す図である。同図において、リンク・レイヤ704は、次の4つのサービスを提供する。即ち、1 応答ノードに対して所定のパケットの転送を要求するリンク要求(LK__DATA.request)、2 応答ノードに所定のパケットの受信を通知するリンク通知(LK__DATA.indication)、3 応答ノードからのアクノリッジを受信したことを示すリンク応答(LK__DATA.response)、4 要求ノードからのアクノリッジを確認するリンク確認(LK__DATA.confirmation)である。尚、リンク応答(LK__DATA.response)は、ブロードキャスト通信、イソクロナス(Isochronous)・パケットの転送の場合には存在しない。

40

【0096】

また、リンク・レイヤ704は、上述のサービスに基づいて、上述の2種類の転送方式、即ち、非同期式転送モードと同期式転送モードを実現する。

50

【 0 0 9 7 】

(2 - 2) トランザクション・レイヤ 7 0 5

図 9 は、トランザクション・レイヤ 7 0 5 の提供可能なサービスを示す図である。同図において、トランザクション・レイヤ 7 0 5 は、次の 4 つのサービスを提供する。即ち、

1 応答ノードに対して所定のトランザクションを要求するトランザクション要求 (T R _ D A T A . r e q u e s t) 、 2 応答ノードに所定のトランザクション要求の受信を通知するトランザクション通知 (T R _ D A T A . i n d i c a t i o n) 、 3 応答ノードからの状態情報 (ライト、ロックの場合はデータを含む) を受信したことを示すトランザクション応答 (T R _ D A T A . r e s p o n s e) 、 4 要求ノードからの状態情報を確認するトランザクション確認 (T R _ D A T A . c o n f i r m a t i o n) である。

10

【 0 0 9 8 】

また、トランザクション・レイヤ 7 0 5 は、上述のサービスに基づいて非同期式転送を管理し、次の 3 種類のトランザクション、即ち、 1 リード・トランザクション、 2 ライト・トランザクション、 3 ロック・トランザクションを実現する。

【 0 0 9 9 】

1 リード・トランザクションは、要求ノードが応答ノードの特定アドレスに格納された情報を読み取る。

【 0 1 0 0 】

2 ライト・トランザクションは、要求ノードが応答ノードの特定アドレスに所定の情報を書き込む。

20

【 0 1 0 1 】

3 ロック・トランザクションは、要求ノードが応答ノードに対して参照データと更新データとを転送し、応答ノードの特定アドレスの情報とその参照データとを比較し、その比較結果に応じて特定アドレスの情報を更新データに更新する。

【 0 1 0 2 】

(2 - 3) シリアル・バス・マネージメント 7 0 6

シリアル・バス・マネージメント 7 0 6 は、具体的に、次の 3 つの機能を提供することができる。3 つの機能とは、即ち、 1 ノード制御、 2 アイソクロナス・リソース・マネージャ (以下、 I R M と記述する) 、 3 バス・マネージャである。

30

【 0 1 0 3 】

1 ノード制御は、上述の各レイヤを管理し、他のノードとの間で実行される非同期式転送を管理する機能を提供する。

【 0 1 0 4 】

2 I R M は、他のノードとの間で実行される同期式転送を管理する機能を提供する。具体的には、転送帯域幅とチャネル番号の割り当てに必要な情報を管理し、これらの情報を他のノードに対して提供する。I R M は、ローカル・バス上に唯一存在し、バス・リセット毎に他の候補者 (I R M の機能を有するノード) の中から動的に選出される。また、I R M は、後述のバス・マネージャの提供可能な機能 (接続構成の管理、電源管理、速度情報の管理等) の一部を提供しても良い。

40

【 0 1 0 5 】

3 バス・マネージャは、I R M の機能を有し、I R M よりも高度なバス管理機能を提供する。具体的には、より高度な電源管理 (通信ケーブルを介して電源の供給が可能か否か、電源の供給が必要か否か等の情報を各ノード毎に管理) 、より高度な速度情報の管理 (各ノード間の最大転送速度の管理) 、より高度な接続構成の管理 (トポロジ・マップの作成) 、これらの管理情報に基づくバスの最適化等を行い、更にこれらの情報を他のノードに提供する機能を有する。

【 0 1 0 6 】

また、バス・マネージャは、シリアル・バス・ネットワークを制御するためのサービスをアプリケーションに対して提供できる。ここで、サービスには、シリアル・バス制御要求

50

(SB__CONTROL.request)、シリアル・バス・イベント制御確認(SB__CONTROL.confirmation)、シリアル・バス・イベント通知(SB__CONTROL.indication)等がある。

【0107】

シリアル・バス制御要求(SB__CONTROL.request)は、アプリケーションがバス・リセットを要求するサービスである。シリアル・バス・イベント制御確認(SB__CONTROL.confirmation)は、シリアル・バス制御要求(SB__CONTROL.request)をアプリケーションに対して確認するサービスである。シリアル・バス・イベント通知(SB__CONTROL.indication)は、非同期に発生するイベントをアプリケーションに対して通知するサービスである。

10

【0108】

(3) アドレス指定

図10は、1394シリアルバスのアドレス空間を説明するための図である。尚、1394インターフェースは、ISO/IEC13213:1994に準じたCSR(Command and Status Register)アーキテクチャに従い、64ビット幅のアドレス空間を規定している。

【0109】

図10において、最初の10ビットのフィールド1001は、所定のバスを指定するID番号に使用され、次の6ビットのフィールド1002は、所定の機器(ノード)を指定するID番号に使用される。この上位16ビットを「ノードID」と呼び、各ノードはこのノードIDにより他のノードを識別する。また、各ノードは、このノードIDを用いて相手を識別した通信を行うことができる。

20

【0110】

残りの48ビットからなるフィールドは、各ノードの具備するアドレス空間(256Mバイト構造)を指定する。その内の20ビットのフィールド1003は、アドレス空間を構成する複数の領域を指定する。

【0111】

フィールド1003において、「0~0xFFFFD」の部分はメモリ空間と呼ばれる。また、「0xFFFFE」の部分はプライベート空間と呼ばれ、各ノードで自由に利用できるアドレスである。また、「0xFFFFE」の部分はレジスタ空間と呼ばれ、バスに接続されたノード間において共通の情報を格納する。各ノードは、レジスタ空間の情報をを用いることにより、各ノード間の通信を管理することができる。

30

【0112】

最後の28ビットのフィールド1004は、各ノードにおいて共通或いは固有となる情報が格納されるアドレスを指定する。例えば、レジスタ空間において、最初の512バイトは、CSRアーキテクチャのコア(以下、CSRコアと記述する)レジスタ用に使用される。

【0113】

CSRコア・レジスタに格納される情報のアドレス及び機能の一例を図11に示す。同図において、オフセットは、「0xFFFFF0000000」からの相対位置である。

40

【0114】

図10に戻って、次の512バイトはシリアル・バス用のレジスタとして使用される。

【0115】

シリアル・バス・レジスタに格納される情報のアドレス及び機能の一例を図12に示す。同図において、オフセットは、「0xFFFFF0000200」からの相対位置である。

【0116】

図10に戻って、次の1024バイトは、コンフィグレーションROM(Configuration ROM)用に使用される。コンフィグレーションROMには最小形式と一般形式とがあり、「0xFFFFF0000400」から配置される。

50

【0117】

最小形式のコンフィグレーションROMを図13に示す。同図において、ベンダIDは、IEEEにより各ベンダに対して固有に割り当てられた24ビットの数値である。

【0118】

また、一般形式のコンフィグレーションROMを図14に示す。同図において、1401はバス・インフォ・ブロック(Bus Info Block)、1402はルート・ディレクトリ(Root Directory)、1403はノード・デペンデント・インフォ・ディレクトリ(Node Dependent Info Directory)、1404はユニット・ディレクトリーズ(Unit Directories)、1405はルート・アンド・ユニット・リーブス(Root & unit Leaves)、1406はベンダー・デペンデント・インフォメーション(Vender Dependent Information)である。

10

【0119】

上述のベンダIDは、ルート・ディレクトリ1402に格納されている。バス・インフォ・ブロック1401とルート・アンド・ユニット・リーブス1405とには、各ノードを識別する固有のID情報としてノードユニークIDを保持することが可能である。

【0120】

ここで、ノードユニークIDは、メーカ、機種に拘らず、1つのノードを特定することのできる固有のIDを定めるようになっている。ノードユニークIDは64ビットにより構成され、上位24ビットは、上述のベンダIDを示し、下位48ビットは、各ノードを製造するメーカにおいて自由に設定可能な情報(例えば、ノードの製造番号等)を示す。尚、このノードユニークIDは、例えば、バス・リセットの前後で継続して特定のノードを認識する場合に使用される。

20

【0121】

また、図14において、ルート・ディレクトリ1402には、ノードの基本的な機能に関する情報を保持することが可能である。詳細な機能情報は、ルート・ディレクトリ1402からオフセットされるサブ・ディレクトリであるユニットディレクトリーズ1404に格納される。ユニット・ディレクトリーズ1404には、例えば、ノードのサポートするソフトウェアユニットに関する情報が格納される。具体的には、ノード間のデータ通信を行うためのデータ転送プロトコル、所定の通信手順を定義するコマンドセット等に関する情報が保持される。

30

【0122】

また、図14において、ノード・デペンデント・インフォ・ディレクトリ1403には、デバイス固有の情報を保持することが可能である。ノード・デペンデント・インフォ・ディレクトリ1403は、ルート・ディレクトリ1402によりオフセットされる。

【0123】

更に、図14において、ベンダー・デペンデント・インフォメーション1406には、ノードを製造、或いは販売するベンダ固有の情報を保持することが可能である。

【0124】

残りの領域はユニット空間と呼ばれ、各ノード固有の情報、例えば、各機器の識別情報(会社名、機種名等)や使用条件等が格納されたアドレスを指定する。

40

【0125】

ユニット空間のシリアル・バス・レジスタに格納される情報及び機能の一例を図15に示す。同図において、オフセットは、「0xFF F F F 0 0 0 0 8 0 0」からの相対位置である。

【0126】

尚、一般的に、異種のバス・システムの設計を簡略化したい場合、各ノードは、レジスタ空間の最初の2048バイトのみを使うべきである。つまり、CSRコア・レジスタ、シリアル・バス・レジスタ、コンフィグレーションROM、ユニット空間の最初の2048バイトの合わせて4096バイトで構成することが望ましい。

50

【 0 1 2 7 】

(4) 通信ケーブルの構成

図 1 6 は、I E E E 1 3 9 4 に準拠した通信ケーブル (1 3 9 4 シリアルバス・ケーブル) の断面図である。同図に示すように、通信ケーブル 1 6 0 0 は、2 組のツイストペア信号線 1 6 0 1 と電源線 1 6 0 2 とにより構成されている。ツイストペア信号線 1 6 0 1 は、信号線シールド 1 6 0 3 により被覆されている。電源線 1 6 0 2 を設けることによって、1 3 9 4 インターフェースは、主電源の O F F となった機器、故障により電力低下した機器等にも電力を供給することができる。尚、電源線 1 6 0 2 内を流れる電源の電圧は 8 ~ 4 0 V、電流は最大電流 D C 1 . 5 A と規定されている。

【 0 1 2 8 】

2 組のツイストペア信号線 1 6 0 1 には、D S - L i n k (D a t a / S t r o b e L i n k) 符号化方式にて符号化された情報信号が伝送される。

【 0 1 2 9 】

図 1 7 は、D S - L i n k 符号化方式を説明するための図である。この D S - L i n k 符号化方式は、高速なシリアルデータ通信に適しており、その構成は、2 組の撚り対線を必要とする。一方の 1 組の撚り対線はデータ信号を送り、他方の 1 組の撚り対線はストロブ信号を送る構成になっている。受信側は、2 組の信号線から受信したデータ信号とストロブ信号との排他的論理和をとることによって、クロックを再現することができる。

【 0 1 3 0 】

尚、D S - L i n k 符号化方式を用いることにより、1 3 9 4 インターフェースには、例えば、次のような利点がある。 1 他の符号化方式に比べて転送効率が高い。 2 P L L 回路が不要となり、コントローラ L S I の回路規模を小さくできる。 3 アイドル状態であることを示す情報を送る必要がないため、トランシーバ回路をスリープ状態とし易く、消費電力の低減が図れる。

【 0 1 3 1 】

(5) バス・リセット

各ノードの 1 3 9 4 インターフェースは、ネットワークの接続構成に変化が生じたことを自動的に検出することができる。この場合、1 3 9 4 ネットワークは、以下に示す手順によりバス・リセットと呼ばれる処理を行う。尚、接続構成の変化は、各ノードの具備する通信ポートにかかるバイアス電圧の変化により検知することができる。

【 0 1 3 2 】

ネットワークの接続構成の変化 (例えば、ノードの挿抜、ノードの電源のオン / オフ等によるノード数の増減) を検出したノード、または新たな接続構成を認識する必要のあるノードは、1 3 9 4 インターフェースを介して、バス上にバス・リセット信号を送信する。バス・リセット信号を受信したノードの 1 3 9 4 インターフェースは、バス・リセットの発生を自身のリンク・レイヤ 7 0 4 (図 7 参照) に伝達すると共に、そのバス・リセット信号を他のノードに転送する。バス・リセット信号を受信したノードは、今まで認識していたネットワークの接続構成及び各機器に割り当てられたノード I D をクリアにする。最終的に全てのノードがバス・リセット信号を検知した後、各ノードは、バス・リセットに伴う初期化処理 (即ち、新たな接続構成の認識と新たなノード I D の割り当て) を自動的に行う。

【 0 1 3 3 】

尚、バス・リセットは、先に述べたような接続構成の変化による起動の他に、ホスト側の制御によって、アプリケーション・レイヤ 7 0 7 (図 7 参照) がフィジカル・レイヤ 7 0 3 に対して直接命令を出すことによって起動させることも可能である。

【 0 1 3 4 】

また、バス・リセットが起動するとデータ転送は一時中断され、バス・リセットに伴う初期化処理の終了後、新しいネットワークのもとでデータ転送が再開される。

【 0 1 3 5 】

(6) バス・リセット起動後のシーケンス

バス・リセットの起動後、各ノードの1394インターフェースは、新たな接続構成の認識と新たなノードIDの割り当てとを自動的に実行する。

【0136】

以下、バス・リセットの開始からノードIDの割り当て処理までの基本的なシーケンスについて、図18～図20を用いて説明する。

【0137】

図18は、図6の1394ネットワークにおけるバス・リセット起動後の状態を説明するための図である。同図において、ノードAは1つの通信ポート、ノードBは2つの通信ポート、ノードCは2つの通信ポート、ノードDは3つの通信ポート、ノードEは1つの通信ポート、ノードFは1つの通信ポートをそれぞれ具備している。各ノードA～Fの通信ポートには、各通信ポートを識別するためのポート番号が付されている。

10

【0138】

以下、図18におけるバス・リセットの開始からノードIDの割り当て処理までについて、図19のフローチャートを用いて説明する。

【0139】

図19において、1394ネットワークを構成する各ノードA～Fは、バス・リセットが発生したか否かを常時監視している（ステップS1901）。接続構成の変化を検出したノードからバス・リセット信号が出力されると、各ノードは以下の処理を実行する。

【0140】

バス・リセットの発生後、各ノードはそれぞれの具備する通信ポート間において親子関係の宣言処理を行う（ステップS1902）。この親子関係宣言処理についての詳細は、図20を用いて後述する。

20

【0141】

各ノードは、全てのノード間の親子関係が決定されるまで、前記ステップS1902の処理を繰り返し行う（ステップS1903）。

【0142】

全てのノード間の親子関係が決定した後、1394ネットワークは、ネットワークの調停を行うノード、即ち、ルートを決定する（ステップS1904）。

【0143】

ルートを決定した後、各ノードの1394インターフェースそれぞれは、自己のノードIDを自動的に設定する処理（ノードID設定処理）を実行する（ステップS1905）。尚、このノードID設定処理の詳細については、図21を用いて後述する。

30

【0144】

全てのノードに対してノードIDの設定がなされるまで、各ノードは、所定の手順に基づき前記ステップS1905の処理を実行する（ステップS1906）。

【0145】

最終的に全てのノードに対してノードIDが設定された後、各ノードは、同期式転送或いは非同期式転送を実行する（ステップS1907）。

【0146】

前記ステップS1907の処理を実行すると共に、各ノードの1394インターフェースは、再びバス・リセットの発生を監視する。バス・リセットが発生した場合には、前記ステップS1901以降の処理を再び実行する。

40

【0147】

以上の手順により、各ノードの1394インターフェースは、バス・リセットが起動する毎に、新たな接続構成の認識と新たなノードIDの割り当てとを自動的に実行することができる。

【0148】

（7）親子関係の決定（親子関係宣言処理）

次に、図19に示したステップS1902における親子関係宣言処理（即ち、各ノード間の親子関係を認識する処理）の詳細について、図20のフローチャートを用いて説明する

50

。

【0149】

図20において、バス・リセットの発生後、1394ネットワーク上の各ノードA～Fは、自分の具備する通信ポートの接続状態（接続または未接続）を確認する（ステップS2001）。

【0150】

通信ポートの接続状態の確認後、各ノードは、他のノードと接続されている通信ポート（以下、接続ポートと記述する）の数をカウントする（ステップS2002）。

【0151】

前記ステップS2002の処理の結果、接続ポートの数が1つである場合、そのノードは、自分が「リーフ」とであると認識する（ステップS2003）。ここでは、リーフとは、1つのノードとのみ接続されているノードのことである。

10

【0152】

リーフとなるノードは、その接続ポートに接続されているノードに対して、「自分は子（Child）」であることを宣言する（ステップS2004）。このとき、リーフは、その接続ポートが「親ポート（親ノードと接続された通信ポート）」であると認識する。

【0153】

ここで親子関係の宣言は、まず、ネットワークの末端であるリーフとブランチとの間にて行われ、続いて、ブランチとブランチとの間で順次行われる。各ノード間の親子関係は、早く宣言の行える通信ポートから順に決定される。また、各ノード間において、子であることを宣言した通信ポートは「親ポート」とであると認識され、その宣言を受けた通信ポートは「子ポート（子ノードと接続された通信ポート）」であると認識される。例えば、図18において、ノードA、E、Fは、自分がリーフであると認識した後、親子関係の宣言を行う。これにより、ノードA - B間では子 - 親、ノードE - D間では子 - 親、ノードF - D間では子 - 親と決定される。

20

【0154】

また、ステップS2002の処理の結果、接続ポートの数が2つ以上の場合、そのノードは、自分を「ブランチ」とであると認識する（ステップS2005）。ここで、ブランチとは、2つ以上のノードと接続されているノードのことである。

【0155】

ブランチとなるノードは、各接続ポートのノードから親子関係の宣言を受け付ける（ステップS2006）。親子関係の宣言を受け付けた接続ポートは、「子ポート」として認識される。

30

【0156】

1つの接続ポートを「子ポート」と認識した後、ブランチは、まだ親子関係の決定されていない接続ポート（即ち、未定義ポート）が2つ以上あるか否かを検出する（ステップS2007）。その結果、未定義ポートが2つ以上ある場合、ブランチは、再び前記ステップS2006の処理を実行する。

【0157】

前記ステップS2007の処理の結果、未定義ポートが1つだけ存在する場合、ブランチは、その未定義ポートが「親ポート」とであると認識し、そのポートに接続されているノードに対して「自分は子」とであることを宣言する（ステップS2008、ステップS2009）。

40

【0158】

ここで、ブランチは、残りの未定義ポートが1つになるまで自分自身が子であると他のノードに対して宣言することができない。例えば、図18において、ノードB、C、Dは、自分がブランチであると認識すると共に、リーフ或いは他のブランチからの宣言を受け付ける。ノードDは、D - E間、D - F間の親子関係が決定した後、ノードCに対して親子関係の宣言を行っている。また、ノードDからの宣言を受けたノードCは、ノードBに対して親子関係の宣言を行っている。

50

【 0 1 5 9 】

また、前記ステップ S 2 0 0 8 の処理の結果、未定義ポートが存在しない場合（つまり、ブランチの具備する全ての接続ポートが親ポートとなった場合）、そのブランチは、自分自身がルートであることを認識する（ステップ S 2 0 1 0 ）。

【 0 1 6 0 】

例えば、図 1 8 において、接続ポートの全てが親ポートとなったノード B は、1 3 9 4 ネットワーク上の通信を調停するルートとして他のノードに認識される。ここで、ノード B がルートと決定されたが、ノード B の親子関係を宣言するタイミングが、ノード C の宣言するタイミングに比べて早い場合には、他のノードがルートになる可能性もある。即ち、宣言するタイミングによっては、どのノードもルートとなる可能性がある。従って、同じネットワーク構成であっても同じノードがルートになるとは限らない。

10

【 0 1 6 1 】

このように全ての接続ポートの親子関係が宣言されることによって、各ノードは、1 3 9 4 ネットワークの接続構成を階層構造（ツリー構造）として認識することができる（ステップ S 2 0 1 1 ）。

【 0 1 6 2 】

尚、上述の親ノードは、階層構造における上位であり、子ノードは階層構造における下位である。

【 0 1 6 3 】

（ 8 ）ノード ID の割り当て（ノード ID 設定処理）

20

次に、図 1 9 のステップ S 1 9 0 5 におけるノード ID 設定処理（即ち、自動的に各ノードのノード ID を割り当てる処理）の詳細について、図 2 1 のフローチャートを用いて説明する。ここで、ノード ID は、バス番号とノード番号とから構成されるが、本実施の形態では、各ノードを同一バス上に接続するものとし、各ノードには同一のバス番号が割り当てられるものとする。

【 0 1 6 4 】

図 2 1 において、ルートは、ノード ID が未設定のノードが接続されている子ポートの内、最小番号を有する通信ポートに対してノード ID の設定許可を与える（ステップ S 2 1 0 1 ）。

【 0 1 6 5 】

30

尚、図 2 1 において、ルートは、最小の番号の子ポートに接続されている全ノードのノード ID を設定した後、その子ポートを設定済みとし、次に最小となる子ポートに対して同様の制御を行う。最終的に子ポートに接続された全てのノードのノード ID の設定が終了した後、ルート自身のノード ID を設定する。

【 0 1 6 6 】

尚、ノード ID に含まれるノード番号は、基本的にリーフ、ブランチの順に 0 , 1 , 2 ... と割り当てられる。従って、ルートが最も大きなノード番号を有することになる。

【 0 1 6 7 】

前記ステップ S 2 1 0 1 において、設定許可を得たノードは、自分の子ポートの内、ノード ID が未設定となるノードを含む子ポートがある否かを判断する（ステップ S 2 1 0 2 ）。このステップ S 2 1 0 2 において、未設定ノードを含む子ポートが検出された場合、上述の設定許可を得たノードは、その子ポートに直接接続されたノードに対して、その設定許可を与えるように制御する（ステップ S 2 1 0 3 ）。このステップ S 2 1 0 3 の処理後、上述の設定許可を得たノードは、自分の子ポートの内、ノード ID が未設定であるノードを含む子ポートがあるか否かを判断する（ステップ S 2 1 0 4 ）。ここで、前記ステップ S 2 1 0 4 の処理後、未設定ノードを含む子ポートの存在が検出された場合、そのノードは、再び前記ステップ S 2 1 0 3 の処理を実行する。また、前記ステップ S 2 1 0 2 或いはステップ S 2 1 0 4 において、未設定ノードを含む子ポートが検出されなかった場合、設定許可を得たノードは、自分自身のノード ID を設定する（ステップ S 2 1 0 5 ）。

40

50

【0168】

自分のノードIDを設定したノードは、自己のノード番号、通信ポートの接続状態に関する情報等を含んだセルフIDパケットをブロードキャストする（ステップS2106）。

【0169】

尚、ブロードキャストとは、あるノードの通信パケットを1394ネットワークを構成する不特定多数のノードに対して転送することである。

【0170】

ここで、各ノードは、このセルフIDパケットを受信することにより、各ノードに割り当てられたノード番号を認識することができ、自分に割り当てられるノード番号を知ることができる。例えば、図18において、ルートであるノードBは、最小ポート番号「#1」の通信ポートに接続されたノードAに対してノードID設定の許可を与える。ノードAは、自己のノード番号「No. 0」と割り当て、自分自身に対してバス番号とノード番号とからなるノードIDを設定する。また、ノードAは、そのノード番号を含むセルフIDパケットをブロードキャストする。

10

【0171】

図22は、セルフIDパケットの構成の一例を示す図である。同図において、2201はセルフIDパケットを送出したノードのノード番号を格納するフィールド、2202は対応可能な転送速度に関する情報を格納するフィールド、2203はバス管理機能（バス・マネージャの能力の有無等）の有無を示すフィールド、204は電力の消費及び供給の特性に関する情報を格納するフィールドである。

20

【0172】

また、図22において、2205はポート番号「#0」となる通信ポートの接続状態に関する情報（接続、未接続、通信ポートの親子関係等）を格納するフィールド、2206はポート番号「#1」となる通信ポートの接続状態に関する情報（接続、未接続、通信ポートの親子関係等）を格納するフィールド、2207はポート番号「#2」となる通信ポートの接続状態に関する情報（接続、未接続、通信ポートの親子関係等）を格納するフィールドである。

【0173】

尚、セルフIDパケットを送出するノードにバス・マネージャとなり得る能力がある場合には、フィールド2203に示すコンテンツビットを「1」とし、また、セルフIDパケットを送出するノードにバス・マネージャとなり得る能力がない場合には、フィールド2203に示すコンテンツビットを「0」とする。

30

【0174】

ここで、バス・マネージャとは、上述のセルフIDパケットに含まれる各種の情報に基づいて、バスの電源管理（通信ケーブルを介して電源の供給が可能か否か、電源の供給が必要か否か等の情報を各ノード毎に管理する）、速度情報の管理（各ノードの対応可能な転送速度に関する情報から各ノード間の最大転送速度を管理する）、トポロジ・マップ情報の管理（通信ポートの親子関係情報からネットワークの接続構成を管理する）、トポロジ・マップ情報に基づくバスの最適化处理等を行い、それらの情報を他のノードに提供する機能を有するノードである。これらの機能により、バス・マネージャとなるノードは、1394ネットワーク全体のバス管理を行うことができる。

40

【0175】

再び、図21に戻って、前記ステップS2106の処理後、ノードIDの設定を行ったノードは、親ノードであるか否かを判断する（ステップS2107）。親ノードがあると判断された場合、その親ノードが、前記ステップS2102以下の処理を再び実行する。そして、まだ、ノードIDが設定されていないノードに対して許可を与える。

【0176】

また、前記ステップS2107において、親ノードが存在しないと判断された場合、そのノードは、ルート自身であると判断される。ルートは、全ての子ポートに接続されたノードに対してノードIDが設定されたか否かを判断する（ステップS2108）。

50

【 0 1 7 7 】

このステップ S 2 1 0 8 において、全てのノードに対する I D 設定処理が終了しないと判断された場合は、ルートは、そのノードを含む子ポートの内、最小番号となる子ポートに対して I D 設定の許可を与える（ステップ S 2 1 0 1）。その後、前記ステップ S 2 1 0 2 以下の処理を実行する。

【 0 1 7 8 】

また、ステップ S 2 1 0 8 において、全てのノードに対する I D 設定処理が終了したと判断された場合は、ルートは、自分自身のノード I D の設定を実行する（ステップ S 2 1 0 9）。このノード I D の設定後、ルートは、セルフ I D パケットをブロードキャストする（ステップ S 2 1 1 0）。

10

【 0 1 7 9 】

以上の処理によって、1 3 9 4 ネットワークは、各ノードに対して自動的にノード I D を割り当てることができる。

【 0 1 8 0 】

ここで、ノード I D の設定処理後、複数のノードがバス・マネージャの能力を具備する場合、ノード番号の最も大きいノードがバス・マネージャとなる。つまり、ネットワーク内で最大となるノード番号を持つルートがバス・マネージャとなり得る機能を有している場合には、ルートがバス・マネージャとなる。

【 0 1 8 1 】

しかしながら、ルートにバス・マネージャとなり得る機能が備わっていない場合には、ルートの次に大きいノード番号を具備するノードがバス・マネージャとなる。また、どのノードがバス・マネージャとなったかについては、各ノードがブロードキャストするセル I D パケット内のフィールド 2 2 0 3（図 2 2 参照）に示すコンテンツビットをチェックすることにより、把握することができる。

20

【 0 1 8 2 】

（ 9 ）アービトレーション（調停）

図 2 3 は、図 1 及び図 2 の 1 3 9 4 ネットワークにおけるアービトレーションを説明するための図である。

【 0 1 8 3 】

1 3 9 4 ネットワークでは、データ転送に先立って、必ずバス使用权のアービトレーションを行う。1 3 9 4 ネットワークは、論理的なバス型ネットワークであり、各ノードから転送された通信パケットを他のノードに中継することによって、ネットワーク内の全てのノードに同じ通信パケットを転送することができる。従って、通信パケットの衝突を防ぐために、必ずアービトレーションが必要となる。これによって、ある時間において 1 つのノードのみが転送を行うことができる。

30

【 0 1 8 4 】

図 2 3（a）は、ノード B とノード F とが、バス使用权の要求を発している場合を説明するための図である。

【 0 1 8 5 】

アービトレーションが始まると、ノード B、F は、それぞれ親ノードに向かってバス使用权の要求を発する。ノード B の要求を受けた親ノード（即ち、ノード C）は、自分の親ノード（即ち、ノード D）に向かって、そのバス使用权を中継する。このバス使用权の要求は、最終的にアービトレーションを行うルート（ノード I D）に届けられる。

40

【 0 1 8 6 】

バス使用权の要求を受けたルートは、どのノードにバスを使用させるかを決定する。このアービトレーション作業は、ルートとなるノードのみが行えるものであり、このアービトレーションによってバス使用权を得たノードにはバスの使用許可が与えられる。

【 0 1 8 7 】

図 2 3（b）は、ノード F の要求が許可され、ノード B の要求が拒否された場合を説明するための図である。

50

【0188】

アービトレーションによってバス使用权を得られなかったノードに対してルートは、DP (Data prefix: データ・プレフィックス) パケットを送り、要求が拒否されたことを通知する。要求が拒否されたノードは、次のアービトレーションまでバス使用权の要求を待機する。

【0189】

以上のように、アービトレーションを制御することによって、1394 ネットワークは、バスの使用权を管理することができる。

【0190】

(10) 通信サイクル

同期式転送モードと非同期式転送モードとは、各通信サイクル期間内において時分割に混在させることができる。ここで、通信サイクルの期間は、通常、125 μ S である。

【0191】

図24は、1通信サイクルにおいて同期式転送モードと非同期式転送モードとを混在させた場合を説明するための図である。

【0192】

同期式転送モードは、非同期式転送モードより優先して実行される。その理由は、サイクル・スタート・パケットの後、非同期式転送を起動するために必要なアイドル期間 (subaction gap: サブアクション・ギャップ) が、同期式転送を起動するために必要なアイドル期間 (isochronous gap: アイソクロナス・ギャップ) よりも長くなるように設定されているためである。これにより、同期式転送は、非同期式転送より優先して実行される。

【0193】

図24において、各通信サイクルのスタート時には、サイクル・スタート・パケット (以下、CSPと記述する) が所定のノードから転送される。各ノードは、このCSPを用いて時刻調整を行うことによって、他のノードと同じ時間を計時することができる。

【0194】

(11) 同期式転送モード

同期式転送モードは、同期型の転送方式である。同期式転送モードは、通信サイクルの開始後、所定の期間において実行可能である。また、同期式転送モードは、リアルタイム転送を維持するために、各サイクル毎に必ず実行される。同期式転送モードは、特に動画データや音声データ等のリアルタイムな転送を必要とするデータの転送に適した転送モードである。同期式転送モードは、非同期式転送モードのように1対1の通信ではなく、ブロードキャスト通信である。つまり、あるノードから送出されたパケットは、ネットワーク上の全てのノードに対して一様に転送される。

【0195】

尚、同期式転送には、ack (受信確認用返信コード) は存在しない。

【0196】

図24において、チャンネルe (ch_e)、チャンネルs (ch_s)、チャンネルk (ch_k) は、各ノードが同期式転送を行う期間を示す。1394 インターフェースでは、複数の異なる同期式転送を区別するために、それぞれ異なるチャンネル番号を与えている。これにより、複数ノード間での同期式転送が可能となる。ここで、このチャンネル番号は、送信先を特定するものではなく、データに対する論理的な番号を与えているに過ぎない。

【0197】

また、図24に示したアイソクロナス・ギャップとは、バスのアイドル状態を示すものである。このアイドル状態が一定時間を経過した後、同期式転送を希望するノードは、バスが使用できると判断し、アービトレーションを実行する。

【0198】

図25は、同期式転送モードに基づいて転送される通信パケットのフォーマットを示す図である。

【 0 1 9 9 】

以下、同期式転送モードに基づいて転送される通信パケットを、イソクロナス・パケットと記述する。

【 0 2 0 0 】

図 2 5 において、アイソクロナス・パケットは、ヘッダ部 2 5 0 1、ヘッダ CRC 2 5 0 2、データ部 2 5 0 3、データ CRC 2 5 0 4 から構成されている。

【 0 2 0 1 】

ヘッダ部 2 5 0 1 には、データ部 2 5 0 3 のデータ長を格納するフィールド 2 5 0 5、アイソクロナス・パケットのフォーマット情報を格納するフィールド 2 5 0 6、アイソクロナス・パケットのチャネル番号を格納するフィールド 2 5 0 7、アイソクロナス・パケットのフォーマット及び実行しなければならない処理を識別するトランザクションコード (t c o d e) を格納するフィールド 2 5 0 8、同期化コードを格納するフィールド 2 5 0 9 がある。

10

【 0 2 0 2 】

(1 2) 非同期式転送モード

アシンクロナス転送モードは、非同期型の転送方式である。非同期転送は、同期式転送期間の終了後、次の通信サイクルが開始されるまでの間 (即ち、次の通信サイクルの C S P が転送されるまでの間)、実行可能である。

【 0 2 0 3 】

図 2 4 において、最初のサブアクション・ギャップは、バスのアイドル状態を示すものである。このアイドル期間が一定値になった後、非同期式転送を希望するノードは、バスが使用できると判断し、アービトレーションを実行する。

20

【 0 2 0 4 】

アービトレーションによりバスの使用权を得たノードは、図 2 5 に示すパケットを所定のノードに対して転送する。このパケットを受信したノードは、 a c k (受信確認用返送コード) 或いは応答パケットを a c k g a p (受信確認用返送コードギャップ) 後に返送する。

【 0 2 0 5 】

図 2 6 は、非同期式転送モードに基づく通信パケットのフォーマットを示す図である。

【 0 2 0 6 】

以下、非同期式転送モードに基づいて転送される通信パケットを、アシンクロナス・パケットと記述する。

30

【 0 2 0 7 】

図 2 6 において、アシンクロナス・パケットは、ヘッダ部 2 6 0 1、ヘッダ CRC 2 6 0 2、データ部 2 6 0 3、データ CRC 2 6 0 4 から構成されている。

【 0 2 0 8 】

ヘッダ部 2 6 0 1 において、フィールド 2 6 0 5 には宛先となるノードのノード ID、フィールド 2 6 0 6 にはソースとなるノードのノード ID、フィールド 2 6 0 7 には一連のトランザクションを示すためのラベル、フィールド 2 6 0 8 には再送ステータスを示すコード、フィールド 2 6 0 9 にはパケットのフォーマット及び実行しなければならない処理を識別するトランザクション・コード (t c o d e)、フィールド 2 6 1 0 には優先順位、フィールド 2 6 1 1 には宛先のメモリ・アドレス、フィールド 2 6 1 2 にはデータ部のデータ長、フィールド 2 6 1 3 には拡張されたトランザクション・コードがそれぞれ格納される。

40

【 0 2 0 9 】

また、非同期式転送は、自己ノードから相手ノードへの 1 対 1 の通信である。転送元ノードから転送されたアシンクロナス・パケットは、ネットワーク中の各ノードに行き渡すが、自分宛のアドレス以外のものは無視される。従って、宛先となるノードのみが、そのパケットを読み込むことができる。

【 0 2 1 0 】

50

尚、非同期式転送中に次のC S Pを転送すべき時間に至った場合、無理に転送を中断せずに、その転送が終了した後、次のC S Pを送信する。これにより、1つの通信サイクル125 μ S以上続いたときは、その分、次の通信サイクル期間を短縮する。このようにすることによって、1394ネットワークは、ほぼ一定の通信サイクルを保持することができる。

【0211】

(13) デバイス・マップ

デバイス・マップを作成するために、アプリケーションが1394ネットワークのトポロジを知る手段として、IEEE 1394規格上は以下の手段がある。1. バス・マネージャのトポロジ・マップ・レジスタをリードする。

10

2. バス・リセット時にセルフIDパケットから推定する。

【0212】

しかし、上記1, 2の手段では、各ノードの親子関係によるケーブル接続順のトポロジは判明するものの、物理的な位置関係のトポロジを知ることはできない(実装されていないポートまで見えてしまうといった問題もある)。

【0213】

また、デバイス・マップを作成するための情報を、コンフィグレーションROM以外のデータベースとして持つといった手段もあるが、その場合、各種情報を得る手段は、データベースアクセスのためのプロトコルに依存してしまう。

20

【0214】

ところで、コンフィグレーションROM自体やコンフィグレーションROMを読む機能は、IEEE 1394規格を遵守したデバイスが必ず持つものである。そこで、デバイスの位置、機能等の情報を各ノードのコンフィグレーションROMに格納し、それらをアプリケーションから読む機能を与えることにより、データベースアクセス、データ転送等の特定のプロトコルに依存することなく、各ノードのアプリケーションが所謂デバイス・マップ表示機能を実現することができる。

【0215】

コンフィグレーションROMには、ノード固有の情報として物理的な位置、機能等が格納可能であり、デバイス・マップ表示機能の実現に使用することが可能である。

【0216】

30

この場合、アプリケーションが物理的な位置関係による1394ネットワークのトポロジを知る手段としては、バス・リセット時やユーザからの要求時に、各ノードのコンフィグレーションROMを読み取ることにより、1394ネットワークのトポロジを知るといった方法が可能となる。更に、コンフィグレーションROM内にノードの物理的位置のみならず、機能等の各種ノード情報も記述することによって、コンフィグレーションROMを読み取ることで、ノードの物理的位置と同時に各ノードの機能情報等も得ることができる。アプリケーションが各ノードのコンフィグレーションROM情報を取得する際には、指定ノードの任意のコンフィグレーションROM情報を取得するAPIを用いる。

【0217】

このような手段を用いることにより、IEEE 1394ネットワーク上のデバイスのアプリケーションは、物理的なトポロジ・マップ、各ノードの機能マップ等、用途に応じて様々なデバイス・マップを作成することができ、ユーザが必要な機能を持つデバイスを選択するといったことも可能となる。

40

【0218】

次に、本実施の形態に係るIEEE 1394インターフェースの構成について説明する。

【0219】

図27は、1394インターフェース(I/F)ブロックの構成を示すブロック図である。同図において、2702は1394シリアルバスを直接ドライブするフィジカルレイヤ制御IC(以下、PHYICと記述する)であり、前述の<IEEE 1394の技術の概要>におけるフィジカルレイヤの機能を実現する。このPHYIC 2702が備える主な

50

機能としては、バス・イニシャル化とアービトレーション、送信データ符号のエンコード／デコード、ケーブル通信状態の監視並びに負荷終端用電源の供給（アクティブ接続認識用）、リンクレイヤICとのインターフェースである。

【0220】

2701はデバイス本体とのインターフェースを行い、PHYIC2702のデータ転送をコントロールするリンクレイヤ制御IC（以下、LINKICと記述する）であり、前述の「IEEE1394の技術の概要」におけるリンクレイヤの機能を実現する。このLINKIC2701が備える主な機能としては、PHYIC2702を介する送信／受信データを一時格納する送受信FIFO、送信データの packets 化機能、PHYIC2702の受信データが本ノードアドレス、または同期式転送データの場合は、割り当てられたチャンネル向けのものであるのか否かの判断機能、また、そのデータのエラーチェックを行うレシーバ機能、そして、デバイス本体とのインターフェースを行う機能がある。

10

【0221】

2704はLINKIC2701、PHYIC2702をはじめとする1394インターフェース部をコントロールするCPU、2705は1394インターフェース部のコントロール用プログラムが格納されているROMである。2706はRAMで、送受信データを蓄えるデータ・バッファをはじめ、制御用ワークエリア、1394アドレスにマッピングされた各種レジスタのデータ領域に使用される。2703はコンフィグレーションROMで、各機器固有の識別、通信条件等が格納されている。このコンフィグレーションROM2703のデータフォーマットは、前述の<IEEE1394の技術の概要>で説明したようにIEEE1212並びにIEEE1394規格で定められたフォーマットに準じている。

20

【0222】

各ノードは図28に示すような一般形式のコンフィグレーションROMを装備しており、各デバイスのソフトウェアユニット情報はユニットディレクトリに、ノード固有の情報はノードディペンデントインフォディレクトリに保存されている。

【0223】

また、プリンタ機能、スキャナ機能といった各デバイスの基本機能インスタンスとその基本機能に付随する詳細情報は、ルート・ディレクトリ（root_directory）からオフセットされるインスタンス・ディレクトリ（instance_directory）に保有することが可能となっている。

30

【0224】

次に、インスタンス・ディレクトリの構成について説明する。インスタンス・ディレクトリには、プリンタ、スキャナといったプロトコルに依存しないデバイスの情報が格納される。単機能のデバイスの場合、基本機能情報は1つであり、複数機能をサポートするデバイスの場合には、複数の機能が列挙される。列挙された各機能について対応するプロトコル・ソフトウェア情報を保有するユニット・ディレクトリへのポインタ情報を保存する他に、それぞれの機能に関する固有の詳細情報を保有するためのフィーチャ・ディレクトリ（feature_directory）へのポインタが保存される。

40

【0225】

前述の<IEEE1394の技術の概要>で説明したように、1394シリアルバスのアドレス設定の内、最後の28ビットはシリアルバスに接続される他のデバイスからアクセス可能な各機器の固有データの格納領域として確保されている。

【0226】

図29は、この28ビットのアドレス空間を表わした図である。同図において、0000番地から0200番地の領域には、CSRコアレジスタ群が配置されている。これらレジスタはCSRアーキテクチャで定められたノード管理のための基本的な機能として存在し、図11に示されている。

【0227】

0200番地から0400番地の領域は、CSRアーキテクチャにより、シリアルバスに

50

関するレジスタが格納される領域として定義されている。また、前述の< I E E E 1 3 9 4 の技術の概要 > で説明したように、図 2 9 に示すように、0 2 0 0 ~ 0 2 3 0 番地のレジスタが定義されており、データの転送の同期、電源供給、バス・リソース管理等に使用されるレジスタが配置されている。この部分は図 1 2 と同じものである。

【 0 2 2 8 】

更に、0 4 0 0 番地から 0 8 0 0 番地の領域は、コンフィグレーション R O M である。

【 0 2 2 9 】

このインターフェース構成は、本実施の形態に説明されている機器全てに共通な構成となっている。

【 0 2 3 0 】

次に、本実施の形態に係る情報処理装置であるゲーム装置 1 0 1 に接続される音声出力装置であるステレオ音楽再生装置 1 0 4 について説明する。

【 0 2 3 1 】

図 3 0 は、ステレオ音楽再生装置 1 0 4 の外観構成を示す正面図である。同図において、3 0 0 0 は装置本体で、電源投入ボタン 3 0 0 1、操作ボタン 3 0 0 2、外部インターフェース部 1 0 4 a (図 2 参照) である I E E E 1 3 9 4 コネクタ 3 0 0 3 を有している。電源投入ボタン 3 0 0 1 と操作ボタン 3 0 0 2 とにより操作部 1 0 4 d (図 4 参照) が構成されている。3 0 0 4 は音声出力最終段に相当するスピーカである。

【 0 2 3 2 】

本装置 1 0 4 の特徴として、I E E E 1 3 9 4 コネクタ 3 0 0 3 に接続された他のデバイスとの間で所定のソフトウェアプロトコル、具体的には A V / C プロトコルに準拠して制御コマンドの入出力を行うことによって、通信相手デバイスによる制御の元に、音声及び音楽の再生を行うことが可能である。また、I E E E 1 3 9 4 コネクタ 3 0 0 3 を経由して所定のデータフォーマットで音声・音楽データ転送、入出力を行うことによって、音声及び音楽データを自デバイスに取り込み再生することが可能である。

【 0 2 3 3 】

前述のように、1 3 9 4 インターフェースの構成要素の 1 つであるコンフィグレーション R O M 内のインスタンス・ディレクトリには、音楽再生機能を表わす情報が格納されている。また、ユニット・ディレクトリには、本デバイスが対応するプロトコル・ソフトウェア情報が格納されている。

【 0 2 3 4 】

尚、図 2 における音声制御部 1 0 4 b、音声出力部 1 0 4 c の詳細構成については、一般的な音楽再生装置の構成に準ずるものとし、ここではその詳細についての説明は省略する。

【 0 2 3 5 】

次に、本実施の形態に係る印刷装置 1 0 2 について説明する。

【 0 2 3 6 】

図 3 1 は、本実施の形態に係る印刷装置 1 0 2 の外観構成を示す正面図である。同図において、3 1 0 1 は電源投入ボタン、3 1 0 2 は印刷指示ボタン、3 1 0 3 は外部インターフェース部 1 0 2 a (図 2 参照) である I E E E 1 3 9 4 のコネクタを示す。電源投入ボタン 3 1 0 1 と印刷指示ボタン 3 1 0 2 とにより操作部 1 0 2 d (図 2 参照) が構成されている。

【 0 2 3 7 】

尚、図 2 における印刷制御部 1 0 2 b、印刷機構部 1 0 2 c の詳細構成については、一般的な印刷装置の構成に準ずるものとし、ここではその詳細についての説明は省略する。

【 0 2 3 8 】

以上の構成の機器が I E E E 1 3 9 4 で接続された情報処理システムであるゲーム装置システムの動作を以下に説明する。

【 0 2 3 9 】

ステレオ音楽再生装置 1 0 4、印刷装置 1 0 2 及びゲーム装置 1 0 1 が I E E E 1 3 9 4

10

20

30

40

50

で接続された状態で全てのデバイスの電源をオンにすると、各デバイスの初期化処理の一環として、外部インターフェース部の初期化処理が行われる。その結果、IEEE 1394の特性により、バス・リセットが起こる。

【0240】

まず、各デバイスはバス・リセットを起点に自動的にノードIDの割り当てを行うために、バス・リセットのシーケンス、ノードID決定のシーケンスが開始される。このシーケンスの詳細については、上述した<IEEE 1394の技術の概要>の「バス・リセット起動後のシーケンス」の項で説明されている。上記シーケンスを経てノードIDの割り当て、1394バスの初期化ルーチンが終了する。

【0241】

1394バスが正常初期化を終了すると、次にゲーム装置101はシステム初期化作業として、1394インターフェースに接続された機器の情報を検出する動作を行う。ゲーム装置101は接続されているノードに対して相手ノードのコンフィグレーションROMの読み出しを行い、インスタンス・ディレクトリのサーチを行い、ノードの機能情報を検出する。この様子を図32に示す。

【0242】

具体的には、相手ノードのコンフィグレーションROMの先頭番地である0400番地からの領域に対してIEEE 1394のリードトランザクションを使用することにより、コンフィグレーションROMを読み出す。コンフィグレーションROMの構造単位であるディレクトリの先頭データであるディレクトリ・データ長に基づき、そのデータ長分のブロックリードトランザクションを行うことによって、そのリードレスポンスとして相手ノードのコンフィグレーションROMの内容がレスポンスとして返ってくる。これを繰り返すことにより、コンフィグレーションROMを読み出す。

【0243】

コンフィグレーションROMの読み出しが終了すると、ゲーム装置101は、まず、相手のデバイスのROMのデコードにより、ルート・ディレクトリに保存されている通信に最低限必要なバスに関する基本的な情報を読み出す。次に、該デバイスのメーカー名やモデル名に関する情報を読み出す。コンフィグレーションROMを読み出す過程でインスタンス・ディレクトリを発見すると、該インスタンス・ディレクトリに格納されている本デバイスの基本機能カテゴリ情報が対応キーバリュウ(key value)値と共に格納されている。

【0244】

本実施の形態に係る印刷装置102の場合は、“プリンタ”を意味する値が基本機能情報として格納され、音声出力装置であるステレオ音楽再生装置104の場合は、“オーディオ出力”を意味する値が基本機能情報として格納されている。

【0245】

本実施の形態の場合、ゲーム装置101は、まず、接続された第1のデバイスに対して上記方法によりコンフィグレーションROMの読み出しを行い、インスタンス・ディレクトリのデコードを行うことにより、接続されたデバイスが印刷装置(プリンタ)102であることを認識する。

【0246】

図32は、本実施の形態に係る情報処理装置であるゲーム装置101において外部インターフェースに接続されたデバイスのコンフィグレーションROM内容を読み出す処理動作の流れを示すフローチャートである。

【0247】

まず、ステップS3201でバス・インフォ・ブロック(bus info block)4クワドレット(quadlet)を読み出し、次のステップS3202でルート・ディレクトリ(root directory)先頭1クワドレット(quadlet)を読み出し、次のステップS3203でディレクトリ長さ(directory length)が1以上(directory length > 1)であるか否かを判断する。そ

10

20

30

40

50

して、ディレクトリ長さが1以上であると判断された場合は、何も処理せずに本処理動作を終了する。

【0248】

一方、前記ステップS3203において、ディレクトリ長さが1以上でないと判断された場合は、ステップS3204へ進んで、ルート・ディレクトリ長さ (root directory length) 分読み出し、次のステップS3205でインスタンス・ディレクトリ・キー (instance directory key) を検出したか否かを判断する。そして、インスタンス・ディレクトリ・キーを検出しないと判断した場合は、何も処理せずに本処理動作を終了する。

【0249】

一方、前記ステップS3205において、インスタンス・ディレクトリ・キーを検出したと判断した場合は、ステップS3206へ進んで、インスタンス・ディレクトリ先頭1クワドレットを読み出し、次のステップS3207でディレクトリ長さが1以上 (directory length > 1) であるか否かを判断する。そして、ディレクトリ長さが1以上であると判断した場合は、前記ステップS3205へ戻る。

【0250】

一方、前記ステップS3207において、ディレクトリ長さが1以上でないと判断した場合は、ステップS3208へ進んで、ルート・ディレクトリ長さ (root directory length) 分読み出した後、前記ステップS3205へ戻る。

【0251】

<印刷処理>

ゲーム装置101のプレーヤは、ゲームのある場面において、画面に表示されている情報等を印刷しようとする時、プレーヤは操作装置304 (図3参照) を使い、印刷のために割り振られたキー或いはその他の操作 (ゲームの保存等) を指示するキーを押すことで、印刷の指示を行うことができる。例えば、RPG (ロールプレイングゲーム) では、複雑な地形や町等に遭遇した場合、予めその場所の印刷を行うことで、よりスムーズにゲームを行うことができる。

【0252】

以下、プレーヤの指示に従って印刷の処理の説明を行う。

【0253】

図33は、印刷の指示がなされた時点の情報を表わしており、シーン情報という名前で保持されている。シーン情報はその場面での必要とされる情報を含んでおり、ゲームの進行に必要となる。図33では印刷に関する情報のみを図示する。

【0254】

図33において、プリント・フラグ (Print Flag) は印刷データが保存されているか否かを示すフラグで、このプリント・フラグが0の場合、印刷データが保存されていないことを示し、画面に表示されているデータを印刷することを示している。また、プリント・フラグが1の場合、印刷データが保存されていることを示し、プリント・データ・ポインター (Print Data Pointer) で示される場所に印刷データが保存されていて、その保存されている印刷データを使って印刷することを示している。

【0255】

プリント・データ・ポインターは、保存場所情報：保存場所の形式で、例えば、CD-ROMであれば、LOCAL:CD-ROM:DISK-NO:PATH:FILENAMEのように表わされる。

【0256】

LOCALはゲーム装置101に接続されている機器を表わし、CD-ROMは保存媒体がCD-ROMであることを表わし、DISK-NOは何番目のCD-ROMであることを示している。また、PATH:FILENAMEはCD-ROM内での印刷データのファイル位置とファイル名を示している。一例として、LOCAL:CD-ROM:1:ROOT:MAP1では、LOCAL機器のCD-ROMのNO1のROOTというディレク

10

20

30

40

50

トリにMAP1という名前のファイルがあることを示している。

【0257】

また、印刷データがインターネット上にあるような場合には、INTERNET:URLのように表わされる。INTERNETはLOCALに対して印刷データがインターネット上にあることを示し、インターネットのアドレスがURLに設定される。一例として、INTERNET:http://www.canon.co.jp/game/map1では、印刷データがインターネット上にあることを示し、そのURLはhttp://www.canon.co.jp/game/map1のように表示され、ここに印刷データのファイルが存在する。

【0258】

プリント・データ・ポインターに印刷データが存在する場所が指定されているので、印刷を行う場合には、その示され場所から印刷データを取り込むことで指定された印刷データの印刷を行うことができる。

【0259】

図34は、印刷処理全体の流れを示すフローチャートであり、以下、このフローチャートに従って説明する。ゲーム装置101のプレーヤにより印刷の指示が出されると、図34のフローが実行される。

【0260】

まず、印刷が指示されるとステップS3401でシーン情報取得処理が実行される。このシーン情報取得処理は、ゲーム装置101のプレーヤが印刷の指示を出した時点での実行場面の情報を管理するもので、図33でその内容を説明した。図33では印刷に係わる情報のみを挙げている。シーン情報はゲームの場面が変わる毎に更新され、常に現時点でのシーン情報が保持されている。

【0261】

次に、ステップS3402でシーン情報の中のプリント・フラグをチェックする。印刷データが保存されているか否かがこのプリント・フラグで判断される。印刷データがそのシーン情報に無い場合は、このプリント・フラグは0で、ステップS3405へ進み、画面データの取得処理となる。この場合特別に印刷のためのデータがそのシーン情報には用意されていないことを示している。従って、画面の印刷をゲーム装置101のプレーヤに提供することになる。

【0262】

一方、前記ステップS3402において印刷データがそのシーン情報に有る場合は、プリント・フラグは1で、ステップS3403へ進み、保存データの検索処理となる。この場合は、このシーン情報に対して印刷データが存在することを意味し、画面の印刷ではなくシーン情報に付随した印刷データが印字される。前記ステップS3403は印刷データの検索を行う処理で、図33のプリント・データ・ポインターに登録されているファイルを探し出す。

【0263】

この印刷データの検索方法は、プリント・データ・ポインターに設定された文字列から場所に関する情報を抽出する。図33の例1であれば、LOCAL:CD-ROM:1で示され、ゲーム装置101に接続されたデバイスの内のCD-ROMの1番に保存されていることが判断される。CD-ROMが接続されたレディ状態で、1番のディスクがセットされているか否かを確認する。この条件が不十分であれば、その旨をプレーヤに通知し、指示を行う。ここまでの条件が満たされれば、ROOT:MAP1を検索する。これはROOTというディレクトリにMAP1というファイルを指定しているので、このファイルを検索する。検索して見つからない場合は、その旨をプレーヤに通知する。この場合には、印刷は正常に実行されないことになる。

【0264】

図33の例2では、場所の指定がINTERNETで行われていて、印刷ファイルはインターネットに有ることを示している。この場合には、まず、インターネットへの接続を行

10

20

30

40

50

う。このインターネットへの接続が正しく行われない場合は、その旨をプレーヤに通知する。

【0265】

インターネットへの接続が正常に終了すれば、次に `http://www.canon.co.jp/game/map1` で示されるURLを検索する。ここに指定されたファイルが存在するか否かを調べる。このURLに所望のファイルが存在すれば、印刷データのファイルが見つかったことになる。

【0266】

全ての条件を満たすファイルが見つかった場合はステップS3404へ進み、前記ステップS3403において発見した印刷データファイルを取り出す。図33の例1であれば、CD-ROMからの読み出しを行い、図33の例2であれば、インターネットからのダウンロードを行う。その後は次のステップS3406へ進む。

【0267】

一方、前記ステップS3402において印刷データファイルが指定されていない場合はステップS3405へ進み、画面データの取得処理を実行する。これは特別に指定された印刷データが無い場合に画面を印字するための処理で、画面に表示されているとおり印刷を行うために、そのデータを取り出すことで、画面に表示されているデータは、図5のフレーム・メモリ510に保存されており、このフレーム・メモリ510に保存されているデータを用いて印刷を行う。その後はステップS3406へ進む。

【0268】

ステップS3406では、前記ステップS3404或いは前記ステップS3405において取得されたデータの色処理を実行する。この色処理は、印刷装置102で実際に印字される解像度に元データを変換する解像度変換処理、輪郭を強調するエッジ強調処理、印刷装置102の色空間に元データを合わせる処理等で、印刷出力をより適正にするために行う。この処理には、例えば、RGBの元画像から印刷装置102で印字するためのCMYK画像に変換する処理が含まれる。この処理によりRGB多値データからCMYK多値データへの変換が行われる。

【0269】

次に、ステップS3407へ進み、前記ステップS3406において色処理されたデータを印刷装置102の出力形式に合わせるための処理を行う。これを2値化処理と呼ぶ。インクジェット・プリンタのようなCMYKの各インクで印字を行うものでは、多値データを扱うことができないために2値のデータとして扱う必要がある。このため多値のCMYKデータから2値のCMYKデータに変換する処理が必要で、これが2値化処理である。この2値化処理を行うことで、印刷装置102で印刷ができるデータが作成できることになる。

【0270】

次に、ステップS3408へ進み、印刷コマンド作成処理を実行する。この印刷コマンド作成処理は、前記ステップS3407において作成した2値データに印刷装置102を制御するコマンドを付加する処理で、この処理で印刷装置102が受け取ることのできる印刷用データができあがる。その後はステップS3409へ進む。

【0271】

ステップS3409では、前記ステップS3408において作成された印刷データを印刷装置102へ送る処理であり、印刷装置102とは図5のIEEE1394やUSBインターフェースで接続され、このインターフェースを通してデータを送ることができる。この印刷装置102とデータをやり取りするための手順があり、この手順に従ってデータを正しく印刷装置102に送ることができる。

【0272】

<オーディオ処理>

ゲーム装置101は、接続された第2のデバイスに対して同様にコンフィグレーションROM内容の読み出し、インスタンス・ディレクトリのデコードを行うことにより、接続さ

10

20

30

40

50

れたデバイスがステレオ音楽再生装置 104であることを認識する。ゲーム装置 101は、これらの情報を読み出すことにより、接続されている 1394 デバイスの概要情報を得る。

【0273】

次に、1394 インターフェースの自デバイスのポートにステレオ音楽再生装置 104が接続されていることを検出したゲーム装置 101は、ステレオ音楽再生装置 104の ROM 内にあるインスタンス・ディレクトリのデコードを更に続ける。ステレオ音楽再生装置 104という基本機能情報に付随して対応するプロトコル・ソフトウェア情報を保存するユニット・ディレクトリへのポインタ情報をデコードし、該当するユニット・ディレクトリの内容をデコードする。

10

【0274】

本実施の形態に係るゲーム装置 101は、IEEE 1394 インターフェース上の他のデバイスとの音声・音楽データ転送、出力を AV / C プロトコルに準拠して通信を行う。よって、通信相手デバイスも AV / C プロトコルに準拠した通信を行う機能を備えている必要がある。ゲーム装置 101は、該当するユニット・ディレクトリの内容をデコードし、オーディオ出力機能がサポートするインターフェース・ソフトウェア・プロトコルに AV / C プロトコルが含まれているか否かを検出する。本実施の形態で接続されているステレオ音楽再生装置 104は AV / C プロトコルをサポートしているため、該当するユニット・ディレクトリには AV / C プロトコルを示す情報が格納されている。この様子を図 35 に示す。ゲーム装置 101は、この情報をデコード、認識することにより、ステレオ音楽再生装置 104が AV / C プロトコルをサポートすることを検出する。

20

【0275】

ゲーム装置 101には、簡易的な音声・音楽出力機能とスピーカを内蔵しているが、音楽再生専用のステレオ音楽再生装置等に比べると、音質、出力性能、スピーカの性能等が劣る。そこで、本ゲーム装置 101では、外部インターフェースに接続されたステレオ音楽再生装置 104を検出した際、ゲームその他のアプリケーション、システムで再生されるべき音声、音楽データを内蔵音声出力機能経由では再生せずに、自動的に外部に接続されたステレオ音楽再生装置 104から出力する機能を有する。

【0276】

本実施の形態の場合、ゲーム装置 101は 1394 バス上に接続されていて、AV / C プロトコルをサポートするステレオ音楽再生装置 104を検出することにより、それを AV / C プロトコルによりコントロールし、アプリケーション・データより抽出した再生すべき音声、音楽データを自動的にステレオ音楽再生装置 104へ転送し、このステレオ音楽再生装置 104からオーディオ出力を行う。この様子を図 36 に示す。

30

【0277】

図 36 は、本実施の形態に係る情報処理装置であるゲーム装置 101が外部インターフェース上に音声出力デバイスを検出し、その音声出力デバイスを経由して音声出力を行う処理の流れを示すフローチャートである。

【0278】

同図において、まず、ステップ S 3601 で外部インターフェース上に音声出力装置があるか否かを判断する。そして、外部インターフェース上に音声出力装置がないと判断した場合は、何も処理せずに本処理動作を終了する。また、前記ステップ S 3601 において外部インターフェース上に音声出力装置があると判断した場合は、次のステップ S 3602 へ進んで、音声出力装置は AV / C プロトコルをサポートしているか否かを判断する。そして、音声出力装置は AV / C プロトコルをサポートしていないと判断した場合は、何も処理せずに本処理動作を終了する。また、前記ステップ S 3602 において音声出力装置は AV / C プロトコルをサポートしていると判断した場合は、次のステップ S 3603 へ進んで、音声出力装置はゲーム装置 101に内蔵してある音声出力手段より高性能であるか否かを判断する。そして、音声出力装置はゲーム装置 101に内蔵してある音声出力手段より高性能でないと判断した場合は、何も処理せずに本処理動作を終了する。また、

40

50

前記ステップ S 3 6 0 3 において音声出力装置はゲーム装置 1 0 1 に内蔵してある音声出力手段より高性能でないと判断した場合は、次のステップ S 3 6 0 4 へ進んで、アイソクロナスチャネルを確保する。

【 0 2 7 9 】

次に、ステップ S 3 6 0 5 へ進んで、A V / C コマンドで音声出力データ転送をセットアップする。次に、ステップ S 3 6 0 6 へ進んで、音声処理データをサブ C P U が I / O 出力手段経由で I E E E 1 3 9 4 に出力した後、本処理動作を終了する。

【 0 2 8 0 】

このコントロール及び送受信は、基本的には A V / C プロトコルで予め規定された A V / C コマンド送受信用のアドレス空間 (F C P レジスタ) に制御コマンドの発行とそれに対応する応答、コマンド送受信によって使用が決定されたアイソクロナス (同期式転送) チャネル上に音声、音楽データを転送することで行われる。F C P レジスタの配置を図 3 7 に示す。

10

【 0 2 8 1 】

具体的には、まず、ゲーム装置 1 0 1 が 1 3 9 4 バス上に音声データ転送用のアイソクロナスチャネルを確保する。このアイソクロナスチャネルの確保に成功すると、ステレオ音楽再生装置 1 0 4 上の F C P レジスタに A V / C コマンドを発行し、音声 (同期) データを転送するアイソクロナスチャネル番号の通知を行う。A V / C デバイスによって転送されるアイソクロナスデータは、A V / C デバイスの出力プラグから出力され、他方の A V / C デバイスの入力プラグを経由して受信される。

20

【 0 2 8 2 】

ゲーム装置 1 0 1 は、その内部の制御により出力プラグを確立し、音声データの出力を開始する。また、ステレオ音楽再生装置 1 0 4 は、ゲーム装置 1 0 1 からの A V / C コマンドに基づき入力プラグを確立し、指定されたアイソクロナスチャネル上に転送される (音声) データを受信する。

【 0 2 8 3 】

ゲーム装置 1 0 1 側で音声データ再生の準備ができると、ゲーム装置 1 0 1 は、ステレオ音楽再生装置 1 0 4 に再生を指示する A V / C コマンドを発行する。この A V / C コマンドを受信したステレオ音楽再生装置 1 0 4 は、再生モードに入り、チャネルで転送されるデータを受信して再生する。

30

【 0 2 8 4 】

本実施の形態では、ゲーム装置 1 0 1 に接続された音声出力装置 1 0 4 の性能、能力、また、アプリケーションの種類に応じて、ゲーム装置 1 0 1 が音声出力装置 1 0 4 に転送する音声データの種類が変わる。また、全音声データの一部のみを外部インターフェースに転送し、外部デバイスで再生することもある。即ち、臨場感、ステレオ効果を得るために複数の音声チャネルを同時に再生するようなマルチトラック音声データの場合、そのうちの幾つかの音声チャネルの再生をゲーム装置本体 3 0 2 で行い、残る音声チャネルのデータは、外部に接続された音声出力装置 1 0 4 により再生するということも考えられる。

【 0 2 8 5 】

40

また、本実施の形態に係る情報処理装置であるゲーム装置 1 0 1 は、記憶媒体に格納された制御プログラムをコンピュータが読み出して実行することにより、上述した本実施の形態の機能が実現されるものであるが、本発明はこれに限定されるものではなく、前記制御プログラムの指示に基づきコンピュータ上で稼働している O S (オペレーティングシステム) 等の実際の処理の一部または全部を行い、その処理によって上述した本実施の形態の機能が実現される場合も含まれることは言うまでもない。

【 0 2 8 6 】

また、制御プログラムを格納する記憶媒体としては、例えば、フロッピーディスク、ハードディスク、光ディスク、光磁気ディスク、C D - R O M (C o m p a c t D i s k R e a d O n l y M e m o r y) 、C D - R (C o m p a c t D i s k R e c o

50

rdable)、磁気テープ、不揮発性メモリカード、ROMチップ等を用いることができる。

【0287】

(第2の実施の形態)

次に、本発明の第2の実施の形態を図38及び図39に基づき説明する。

【0288】

尚、本実施の形態に係る情報処理装置及び該情報処理装置を具備したシステムの基本的な構成は、上述した第1の実施の形態と同一であるから、必要に応じてこの第1の実施の形態の図面を流用して説明する。

【0289】

本実施の形態に係る情報処理装置であるゲーム装置101は、第1の実施の形態と同様に音声出力装置であるステレオ音楽再生装置104とAV/Cプロトコルで通信している。

【0290】

ゲーム装置101と印刷装置102は、ディレクト・プリント・プロトコル(Direct Print Protocol:以下、DPPと記述する)に準拠して通信を行う。ゲーム装置101はDPPのイメージ・ソース・デバイス(Image Source Device)として、印刷装置102はターゲット・デバイス(Target Device)として動作する。ゲーム装置101はIEEE1394バスで接続しているデバイスのコンフィグレーションROMを読み出し、インスタンス・ディレクトリで印刷装置102を検出し、DPPのターゲットデバイス(印刷装置)102であることを見つける。

【0291】

図38は、本実施の形態において、情報処理装置であるゲーム装置101がDPPに従って正常に印刷情報を印刷装置102に送信した場合の処理を説明するための図である。

【0292】

同図において、まず、情報処理装置であるゲーム装置101はDPPの規定に従って、コネクト・リクエスト(Connect Req)1を印刷装置102に送信する。これに回答して印刷装置102は、コネクト・レスポンス(Connect Response)2をゲーム装置101に送信する。以上により、DPPに規定されたコネクション(Connection)が成立する。

【0293】

次いでゲーム装置101はDPPの規定に従って、ゲット・クォーリ・アイテム・コマンド(Get Query Item Command)3を印刷装置102に送信して、該印刷装置102の設定情報を問い合わせる。これに回答して、印刷装置102はDPPの規定に従って、ゲット・クォーリ・アイテム・レスポンス(Get Query Item Response)4をゲーム装置101に送信して、設定情報を返す。

【0294】

次にゲーム装置101はDPPの規定に従って、セット・クォーリ・アイテム・コマンド(Set Query Item Command)5を印刷装置102に送信して、該印刷装置102の設定情報の変更を要求する。これに回答して印刷装置102はDPPの規定に従って、セット・クォーリ・アイテム・レスポンス(Set Query Item Response)6をゲーム装置101に送信して、設定情報の変更結果を返す。

【0295】

この後、ゲーム装置101はデータ転送(Transfer)7でDPPのデータ転送を行い、印刷情報を印刷装置102に送信する。印刷装置102は受信した印刷情報に従って印刷を行う。全ての印刷を終了すると、ゲーム装置101はDPPの規定に従って、ディスコネクト・リクエスト(Disconnect Req)8を印刷装置102に送信する。これを印刷装置102が受信すると、DPPに規定されているコネクションが解除される。

【 0 2 9 6 】

上記手順の間、印刷装置 1 0 2 のインク残量状態、紙ジャム等のエラー状態といった各種ステータスは、印刷装置 1 0 2 からセンド・ステータス (S e n d S t a t u s) コマンドを送信することによって、ゲーム装置 1 0 1 に通知する。

【 0 2 9 7 】

ここで、ゲーム装置 1 0 1 と印刷装置 1 0 2 との間の D P P シーケンス中にデータ転送エラーが生じる場合、ゲーム装置 1 0 1 による印刷装置 1 0 2 への設定要求が受け入れられず、所望の印刷が行えない場合、また、印刷装置 1 0 2 に何らかのエラー状態が発生するということが考えられる。その場合、D P P の所定の動作、タイムアウト等により、ゲーム装置 1 0 1 はそれを検出し、所定のエラー通知をユーザに通知する。その際、ゲーム装置 1 0 1 はそのエラーの種類に対応するエラー通知用音声データを印刷アプリケーションにより選択し、自動的に外部に接続された音声出力装置 (スtereo音楽再生装置) 1 0 4 から出力する。この様子を図 3 9 に示す。

10

【 0 2 9 8 】

図 3 9 は、本実施の形態に係るゲーム装置 1 0 1 が印刷情報のエラー状態音声通知を外部に接続された音声出力装置 1 0 4 を介して行う処理の流れを示すフローチャートである。

【 0 2 9 9 】

同図において、まず、ステップ S 3 9 0 1 でプリンタエラーであるか否かをプリンタエラーになるまで判断する。そして、プリンタエラーになると、次のステップ S 3 9 0 2 で外部インターフェース上に音声出力装置 1 0 4 があるか否かを判断する。そして、外部インターフェース上に音声出力装置 1 0 4 があると判断された場合は、次のステップ S 3 9 0 3 で音声出力装置 1 0 4 は A V / C プロトコルをサポートしているか否かを判断する。そして、A V / C プロトコルをサポートしていると判断された場合は、次のステップ S 3 9 0 4 で音声出力装置 1 0 4 はゲーム装置 1 0 1 に内蔵されている音声出力手段より高性能か否かを判断する。そして、高性能であると判断された場合は、次のステップ S 3 9 0 5 でアイソクロナスチャネルを確保し、次のステップ S 3 9 0 6 で A V / C コマンドで音声出力データ転送のセットアップを行い、次のステップ S 3 9 0 7 で音声処理データをサブ C P U が I / O 出力手段経由で I E E 1 3 9 4 に出力した後、本処理動作を終了する。

20

【 0 3 0 0 】

一方、前記ステップ S 3 9 0 2 ~ ステップ S 3 9 0 4 の判断結果が否定 (N O) の場合は、いずれも何も処理せずに本処理動作を終了する。

30

【 0 3 0 1 】

本実施の形態においては、C D - R O M、インターネットからの印刷データ取得を例示して説明したが、ゲーム装置 1 0 1 に接続されるデバイス或いは通信手段であって印刷データの取得が可能なものであればこの限りではない。

【 0 3 0 2 】

また、本実施の形態においては、印刷データを 1 つのファイルとして取り扱ったが、複数のファイルを 1 つのシーンに割り当てることも当然可能である。

【 0 3 0 3 】

尚、本実施の形態におけるその他の構成及び作用は、上述した第 1 の実施の形態と同一である。

40

【 0 3 0 4 】

【 発明の効果 】

以上詳述したように本発明の情報処理方法及び装置によれば、画面に表示されているものだけでなく、より高精細で綺麗な印刷データをプレーヤに提供することができ、今まで以上にゲームを楽しむことができる。

【 0 3 0 5 】

また、画面に入りきらないようなデータも印字することができ、より高度なゲームの構想も可能となる。

【 0 3 0 6 】

50

また、本発明の記憶媒体によれば、上述したような本発明の情報処理装置を円滑に制御することができる。

【図面の簡単な説明】

【図１】本発明の第１の実施の形態に係る情報処理装置を具備したシステム構成を示す図である。

【図２】本発明の第１の実施の形態に係る情報処理装置を具備したシステムの内部構成を示すブロック図である。

【図３】本発明の第１の実施の形態に係る情報処理装置であるゲーム装置の外観構成を示す図である。

【図４】本発明の第１の実施の形態に係る情報処理装置であるゲーム装置におけるゲーム装置本体の外観構成を示す図である。 10

【図５】本発明の第１の実施の形態に係る情報処理装置であるゲーム装置におけるゲーム装置本体の内部構成を示す図である。

【図６】本発明の第１の実施の形態に係る情報処理装置における１３９４ネットワークの構成の一例を示す図である。

【図７】本発明の第１の実施の形態に係る情報処理装置における１３９４規格のアーキテクチャを説明するための図である。

【図８】本発明の第１の実施の形態に係る情報処理装置におけるリンクレイヤの提供可能なサービスを示す図である。

【図９】本発明の第１の実施の形態に係る情報処理装置におけるトランザクションレイヤの提供可能なサービスを示す図である。 20

【図１０】本発明の第１の実施の形態に係る情報処理装置における１３９４シリアルバスのアドレス空間を説明するための図である。

【図１１】本発明の第１の実施の形態に係る情報処理装置におけるＣＳＲコアレジスタに格納される情報のアドレス及び機能の一例を示す図である。

【図１２】本発明の第１の実施の形態に係る情報処理装置におけるシリアルバスレジスタに格納される情報のアドレス及び機能の一例を示す図である。

【図１３】本発明の第１の実施の形態に係る情報処理装置における最小形式のコンフィグレーションＲＯＭ（Ｃｏｎｆｉｇｕｒａｔｉｏｎ Ｒｏｍ）の構成の一例を示す図である。 30

【図１４】本発明の第１の実施の形態に係る情報処理装置における一般形式のコンフィグレーションＲＯＭの構成の一例を示す図である。

【図１５】本発明の第１の実施の形態に係る情報処理装置におけるユニット空間のシリアルバスレジスタに格納される情報のアドレス及び機能の一例を示す図である。

【図１６】本発明の第１の実施の形態に係る情報処理装置における１３９４シリアルバス・ケーブルの断面図である。

【図１７】本発明の第１の実施の形態に係る情報処理装置におけるＤＳ－Ｌｉｎｋ符号化方式を示す図である。

【図１８】本発明の第１の実施の形態に係る情報処理装置における１３９４ネットワークにおけるバス・リセット起動後の状態を説明するための図である。 40

【図１９】本発明の第１の実施の形態に係る情報処理装置におけるバス・リセットの開始からノードＩＤの割り当てまでの処理の流れを示すフローチャートである。

【図２０】図１９に示すステップＳ１９０２の親子関係宣言処理の流れを示すフローチャートである。

【図２１】図１９に示すステップＳ１９０５のノードＩＤ設定処理の流れを示すフローチャートである。

【図２２】本発明の第１の実施の形態に係る情報処理装置におけるセルフＩＤパケットの構成の一例を示す図である。

【図２３】本発明の第１の実施の形態に係る情報処理装置における１３９４ネットワークにおけるアービトレーションを説明するための図である。 50

【図 2 4】本発明の第 1 の実施の形態に係る情報処理装置における 1 通信サイクルにおいて同期転送モードと非同期転送モードとを混在させた場合を説明するための図である。

【図 2 5】本発明の第 1 の実施の形態に係る情報処理装置における同期転送モードに基づいて転送される通信パケットのフォーマットを示す図である。

【図 2 6】本発明の第 1 の実施の形態に係る情報処理装置における非同期転送モードに基づいて転送される通信パケットのフォーマットを示す図である。

【図 2 7】本発明の第 1 の実施の形態に係る情報処理装置における 1 3 9 4 ノードの 1 3 9 4 インターフェースブロックの構成を示すブロック図である。

【図 2 8】本発明の第 1 の実施の形態に係る情報処理装置における一般形式のコンフィグレーション ROM の構成の一例を示す図である。

10

【図 2 9】本発明の第 1 の実施の形態に係る情報処理装置における 1 3 9 4 ノードのアドレス空間を示す図である。

【図 3 0】本発明の第 1 の実施の形態に係る情報処理装置を具備したシステムの音声出力装置の外観構成を示す図である。

【図 3 1】本発明の第 1 の実施の形態に係る情報処理装置を具備したシステムの印刷装置の外観構成を示す図である。

【図 3 2】本発明の第 1 の実施の形態に係る情報処理装置において外部インターフェースに接続されたデバイスのコンフィグレーション ROM 情報を読み出す処理の流れを示すフローチャートである。

【図 3 3】本発明の第 1 の実施の形態に係る情報処理装置におけるシーン情報を示す図である。

20

【図 3 4】本発明の第 1 の実施の形態に係る情報処理装置を具備したシステムの印刷装置の処理の流れを示すフローチャートである。

【図 3 5】本発明の第 1 の実施の形態に係る情報処理装置を具備したシステムの A V / C プロトコルをサポートする音声出力装置のコンフィグレーション ROM 内、ユニットディレクトリの内容を示す図である。

【図 3 6】本発明の第 1 の実施の形態に係る情報処理装置が外部インターフェース上に音声出力デバイスを検出、それを經由して音声出力を行うときの処理の流れを示すフローチャートである。

【図 3 7】本発明の第 1 の実施の形態に係る情報処理装置における A V / C プロトコルで規定された F C P レジスタの 1 3 9 4 アドレス空間へのマッピングを説明するための図である。

30

【図 3 8】本発明の第 2 の実施の形態に係る情報処理装置における D P P に従って印刷情報を印刷装置に送信する処理の流れを示すフローチャートである。

【図 3 9】本発明の第 2 の実施の形態に係る情報処理装置が印刷情報のエラー状態音声通知を外部に接続された音声出力装置を介して行う処理の流れを示すフローチャートである。

【符号の説明】

1 0 1	情報処理装置（ビデオゲーム装置）
1 0 1 a	情報処理部
1 0 1 b	入力部
1 0 1 c	表示部
1 0 1 d	音声処理部
1 0 1 e	音声出力部
1 0 1 f	印刷制御部
1 0 1 g	インターフェース部
1 0 2	印刷装置（プリンタ）
1 0 2 a	インターフェース部
1 0 2 b	印刷制御部
1 0 2 c	印刷機構部

40

50

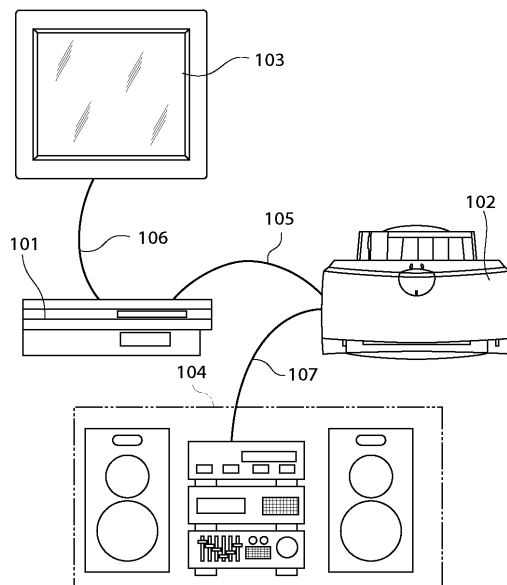
1 0 2 d	操作部	
1 0 3	表示装置	
1 0 4	音声出力装置	
1 0 4 a	インターフェース部	
1 0 4 b	音声制御部	
1 0 4 c	音声出力部	
1 0 4 d	操作部	
1 0 5	外部インターフェース	
1 0 6	ビデオケーブル	
1 0 7	外部インターフェース	10
3 0 2	ビデオゲーム装置本体	
3 0 3	ケーブル	
3 0 4	操作装置	
3 0 5	ディスク装着部	
3 0 6	電源スイッチ	
3 0 7	ディスク操作スイッチ	
3 0 8	接続部	
3 0 9	接続部	
3 1 0	接続端子部	
3 1 1	スロット	20
3 1 2	スロット	
3 1 3	U S B ポート	
3 1 4	U S B ポート	
3 1 5	I E E E 1 3 9 4 ポート	
3 1 6	支持部	
3 1 7	操作部	
3 1 8	操作部	
3 1 9	スタートスイッチ	
5 0 1	メイン C P U (M a i n C P U)	
5 0 2	メイン・バス (M a i n B u s)	30
5 0 3	V P E 0	
5 0 4	V P E 1	
5 0 5	I P U	
5 0 6	メイン・メモリ (M a i n M e m o r y)	
5 0 7	メイン D M A (M a i n D M A)	
5 0 8	G P U	
5 0 9	C R T C	
5 1 0	フレーム・メモリ (F r a m e M e m o r y)	
5 1 1	サブ・バス (S u b B u s)	
5 1 2	サブ C P U (S u b C P U)	40
5 1 3	サブ R A M (S u b R A M)	
5 1 4	サブ R O M (S u b R O M)	
5 1 5	サブ D M A (S u b D M A)	
5 1 6	U S B	
5 1 7	I E E E 1 3 9 4	
5 1 8	P C C a r d	
5 1 9	各種 I / O	
5 2 0	D V D - R O M	
5 2 1	F P U	
5 2 2	A T M	50

5 2 3	S P U 2	
5 2 4	C P U	
5 2 5	メモリ (M e m o r y)	
5 2 6	G P U I / F	
5 2 7	ザ・バス・インターフェース (S u b B u s I / F)	
7 0 1	1 3 9 4 シリアル・バス・ケーブル	
7 0 2	1 3 9 4 通信ポート	
7 0 3	フィジカル・レイヤ	
7 0 4	リンク・レイヤ	
7 0 5	トランザクション・レイヤ	10
7 0 6	シリアル・バス・マネージメント	
7 0 7	アプリケーション・レイヤ	
1 0 0 1	フィールド	
1 0 0 2	フィールド	
1 0 0 3	フィールド	
1 0 0 4	フィールド	
1 4 0 1	バス・インフォ・ブロック (B u s I n f o B l o c k)	
1 4 0 2	ルート・ディレクトリ (R o o t D i r e c t o r y)	
1 4 0 3	ノード・デペンデント・インフォ・ディレクトリ (N o d e d e p e n d e n t i n f o d i r e c t o r y)	20
1 4 0 4	ユニット・ディレクトリ (U n i t d i r e c t o r y)	
1 4 0 5	ルート・アンド・ユニット・リーブス (R o o t & u n i t l e a v e s)	
1 4 0 6	ベンダー・デペンデント・インフォメーション (V e n d e r d e p e n d e n t i n f o r m a t i o n)	
1 6 0 0	通信ケーブル	
1 6 0 1	ツイストペア信号線	
1 6 0 2	電源線	
1 6 0 3	信号線シールド	
2 5 0 1	ヘッダ部	30
2 5 0 2	ヘッダ C R C	
2 5 0 3	データ部	
2 5 0 4	データ C R C	
2 5 0 5	フィールド	
2 5 0 6	フィールド	
2 5 0 7	フィールド	
2 5 0 8	フィールド	
2 5 0 9	フィールド	
2 6 0 1	ヘッダ部	
2 6 0 2	ヘッダ C R C	40
2 6 0 3	データ部	
2 6 0 4	データ C R C	
2 6 0 5	フィールド	
2 6 0 6	フィールド	
2 6 0 7	フィールド	
2 6 0 8	フィールド	
2 6 0 9	フィールド	
2 6 1 0	フィールド	
2 6 1 1	フィールド	
2 6 1 2	フィールド	50

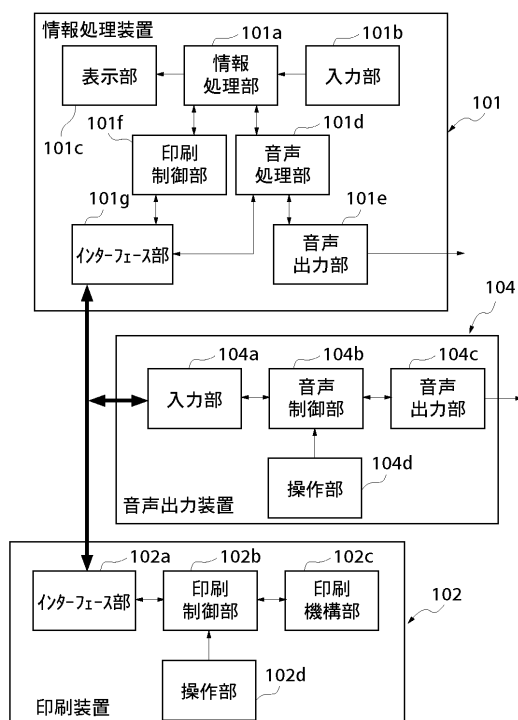
2 6 1 3	フィールド
2 7 0 1	リンクレイヤ制御 I C (L I N K I C)
2 7 0 2	フィジカルレイヤ制御 I C (P H Y I C)
2 7 0 3	コンフィギュレーション R O M
2 7 0 4	C P U
2 7 0 5	R O M
2 7 0 6	R A M
3 0 0 0	音声出力装置本体
3 0 0 1	電源投入ボタン
3 0 0 2	操作ボタン
3 0 0 3	コネクタ
3 0 0 4	スピーカ
3 1 0 1	電源投入ボタン
3 1 0 2	印刷指示ボタン
3 1 0 3	コネクタ

10

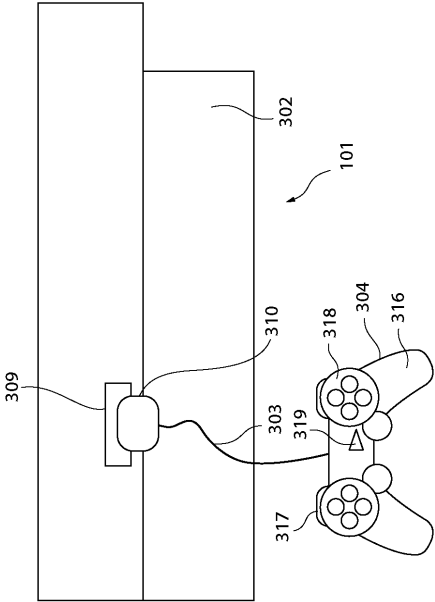
【図 1】



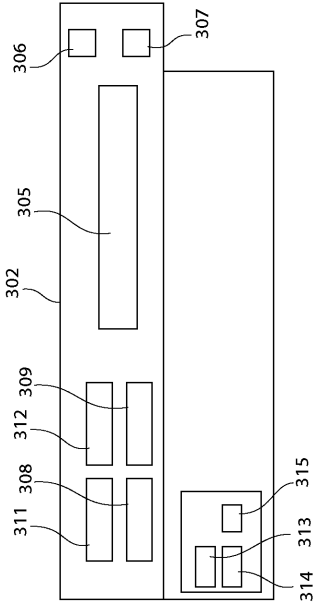
【図 2】



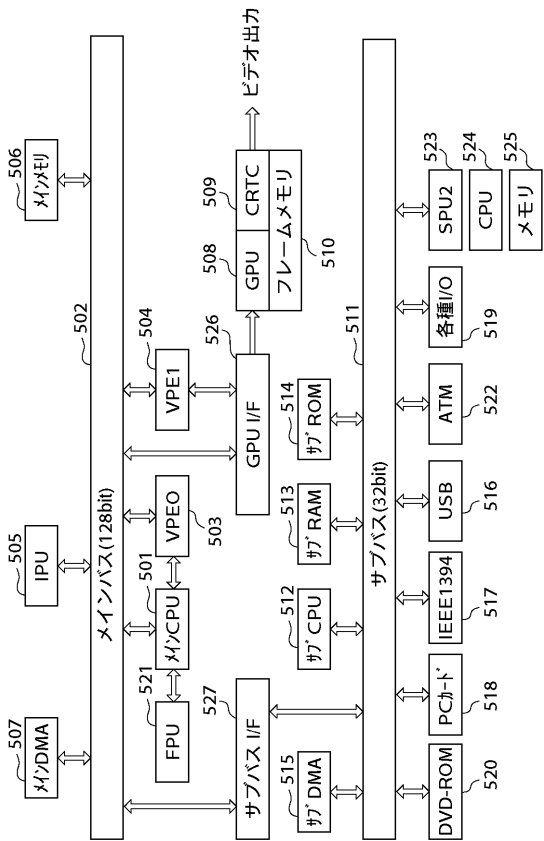
【図 3】



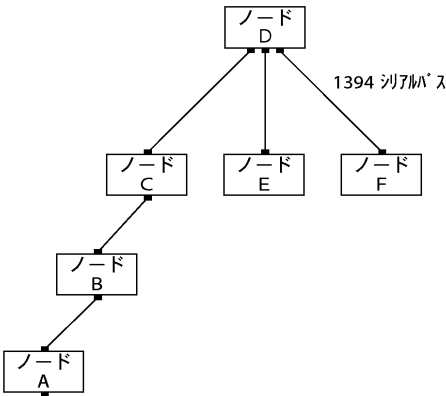
【図 4】



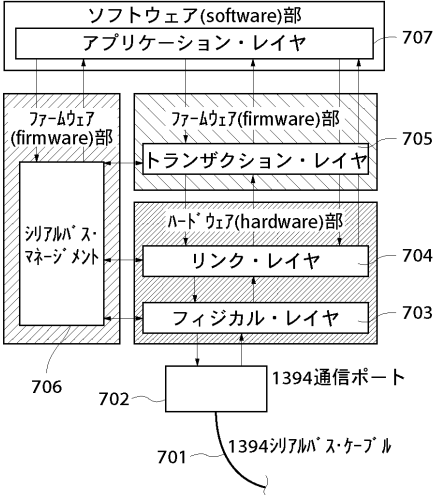
【図 5】



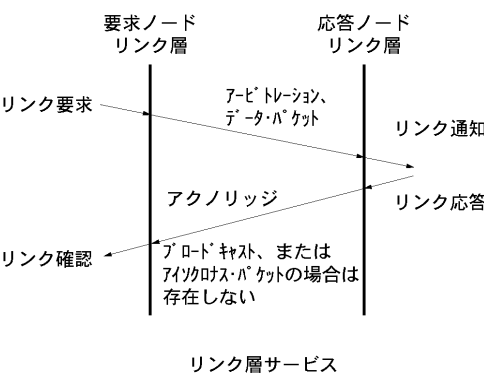
【図 6】



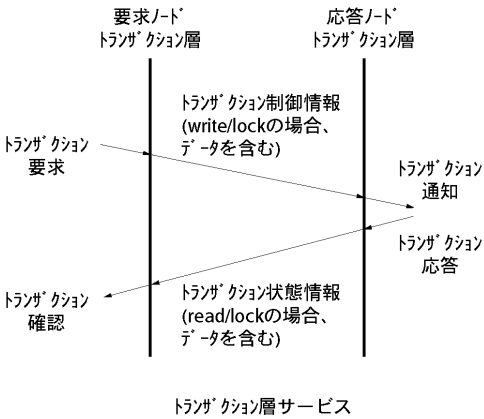
【図 7】



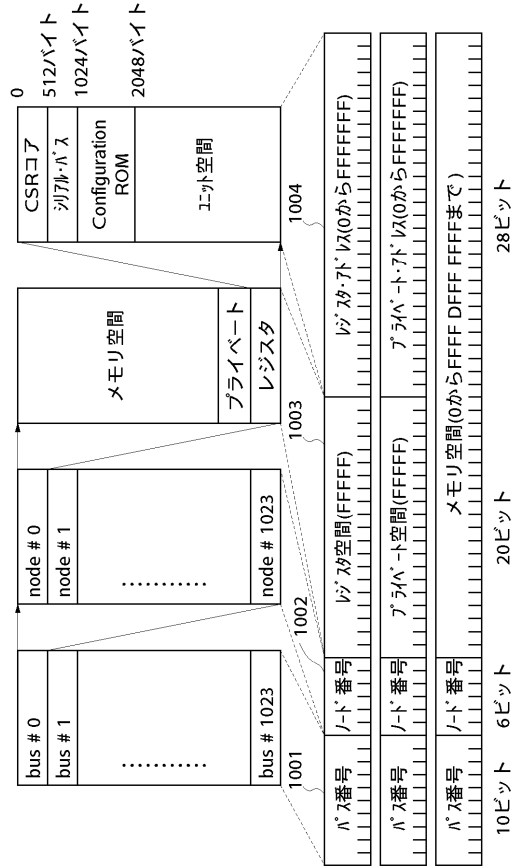
【図 8】



【図 9】



【図 10】



【図 11】

CSRコア・レジスタ		
オフセット (16進数)	レジスタ名称	機能
000	STATE_CLEAR	状態と制御の情報
004	STATE_SET	STATE_CLEARの書き込み可否を示す情報
008	NODE_IDS	バスID+ノードID
00C	RESET_START	この領域に対する書き込みでバスをリセット
010~014	INDIRECT_ADDRESS, INDIRECT_DATA	1Kより大きいROMをアクセスするためのレジスタ
018~01C	SPLIT_TIMEOUT	スプリット・トランザクションのタイムアウトを検出するタイマの値
020~02C	ARGUMENT, TEST_START, TEST_STATUS	診断用のレジスタ
030~04C	UNITS_BASE, UNITS_BOUND, MEMORY_BASE, MEMORY_BOUND	IEEE1394では、実装しない
050~054	INTERRUPT_TARGET, INTERRUPT_MASK	割り込み通知レジスタ
058~07C	CLOCK_VALUE, CLOCK_TICK_PERIOD, CLOCK_STORBE_ARRIVED, CLOCK_INFO	IEEE1394では、実装しない
080~0FC	MESSAGE_REQUEST, MESSAGE_RESPONSE	メッセージ通知レジスタ
100~17C		予約
180~1FC	ERROR_LOG_BUFFER	IEEE1394用に予約

【図 1 2】

シリアル・バス・レジスタ		
ビット (16進数)	レジスタ名称	機能
200	CYCLE_TIME	アイツクパス転送のための時間
204	BUS_TIME	時間を同期するためのレジスタ
208	POWER_FAIL_IMMINENT	電源供給に関するレジスタ
20C	POWER_SOURCE	
210	BUSY_TIMEOUT	トランザクション層の再試行を制御
214 └ 218		予約
21C	BUS_MANAGER_ID	バス・マネージャのノード ID
220	BANDWIDTH_AVAILABLE	アイツクパス転送の帯域を管理
224 └ 228	CHANNELS_AVAILABLE	アイツクパス転送のチャネル番号を管理
22C	MAINT_CONTROL	診断用レジスタ
230	MAINT_UTILITY	
234 └ 3FC		予約

【図 1 4】

Bus Info Block Length	ROM Length	CRC
Bus Info Block		1401
Root Directory		1402
Node dependent Info directory		1403
Unit directories		1404
Root & unit leaves		1405
Vendor dependent information		1406

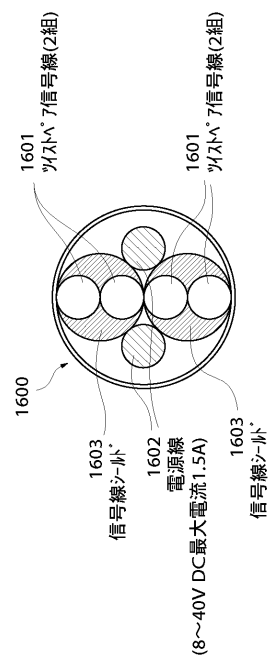
【図 1 3】

8bits	24bits
D1	ペンダID

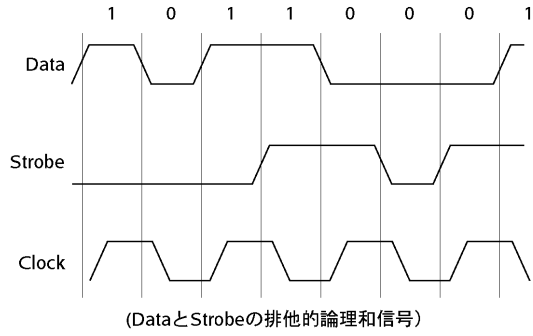
最小形式のConfuguration ROM

【図 1 6】

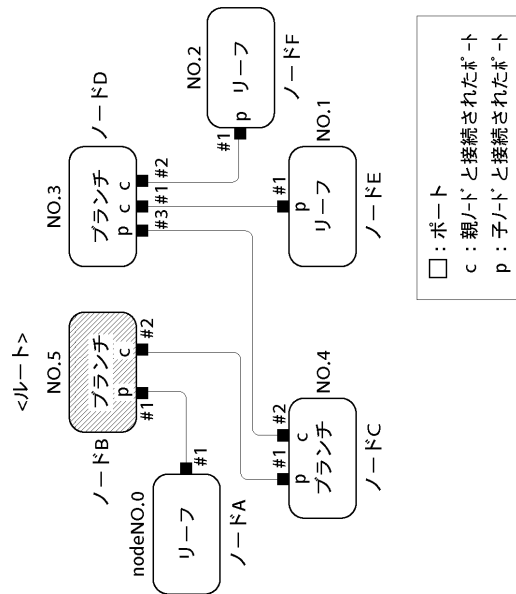
ビット (16進数)	レジスタ名称	機能
800 └ FFC		予約
1000 └ 13FC	TOPOLOGY_MAP	シリアル・バスの構成情報
1400 └ 1FFC		予約
2000 └ 2FFC	SPEED_MAP	シリアル・バスの構成情報
3000 └ FFFC		予約



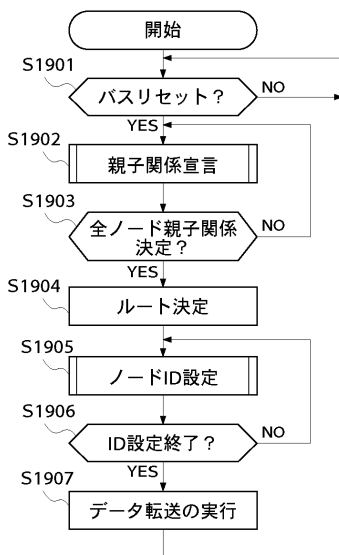
【図 17】



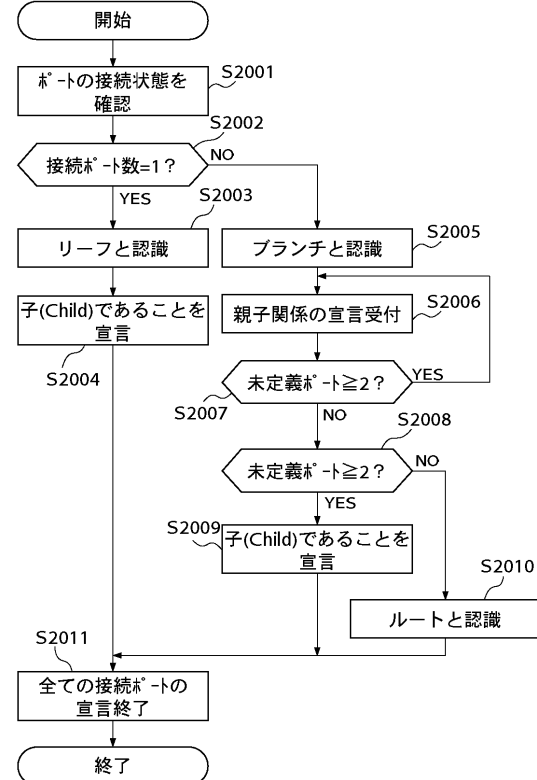
【図 18】



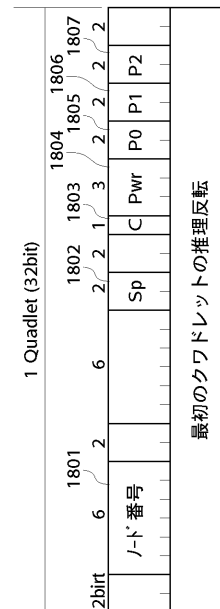
【図 19】



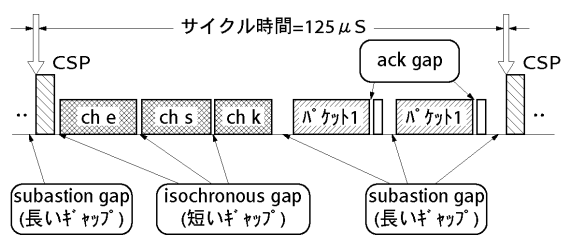
【図 20】



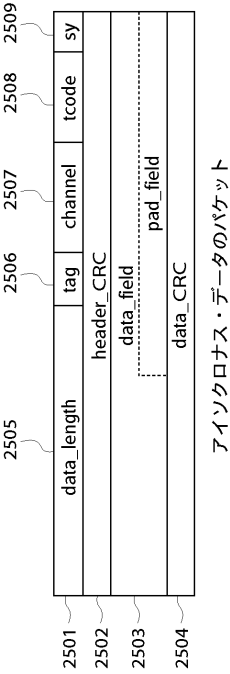
【 図 2 2 】



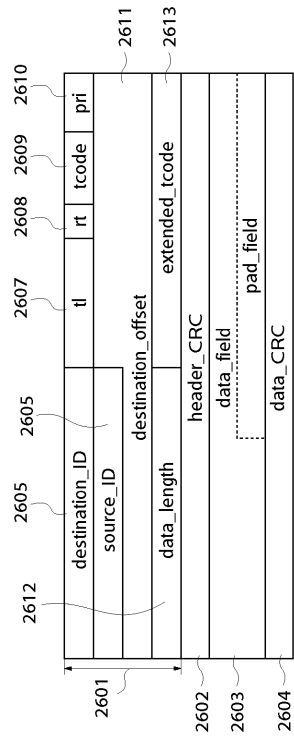
【 図 2 4 】



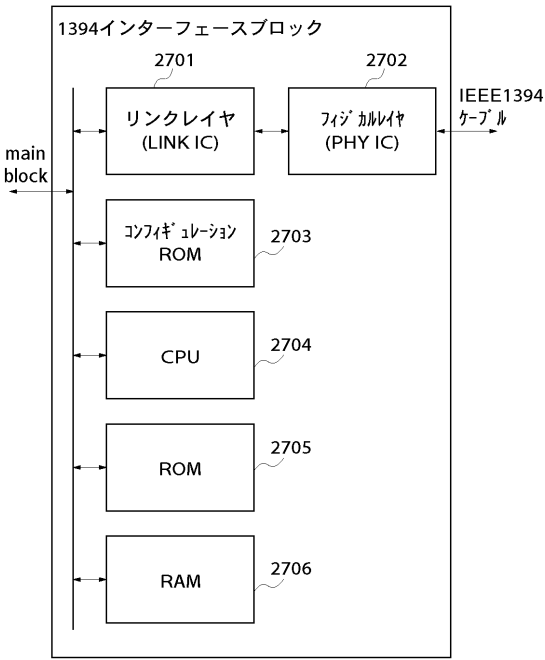
【図 25】



【図 26】



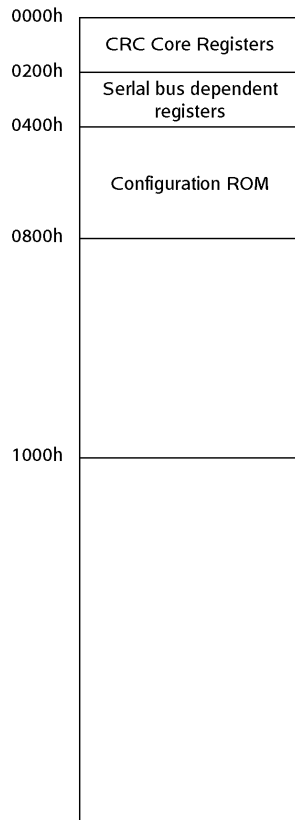
【図 27】



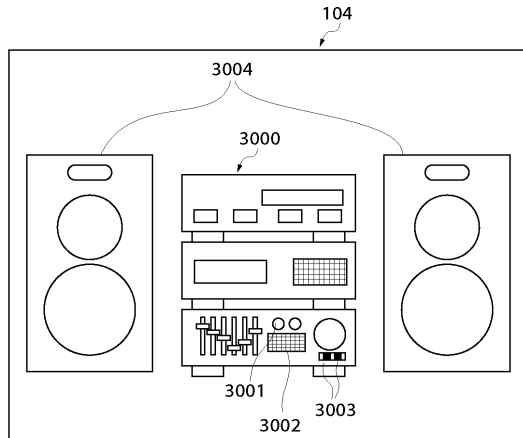
【図 28】

Bus Info Block Length	ROM Length	CRC
Bus Info Block		
Root Directory		
Node dependent info directory		
Instance directory Length		CRC_16
Key	keyword leaf offset	
Key	Unit directory offset	
Key	Foature directory offset	
keyword leaf length		CRC_16
keyword		
Unit directories		
Feature directory length		CRC_16
Vendor dependant information		

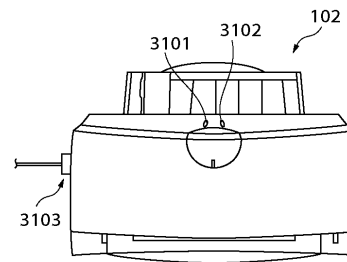
【図 29】



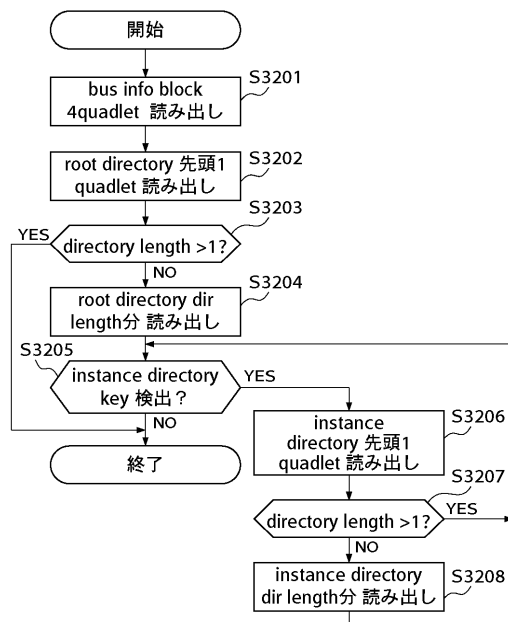
【図 30】



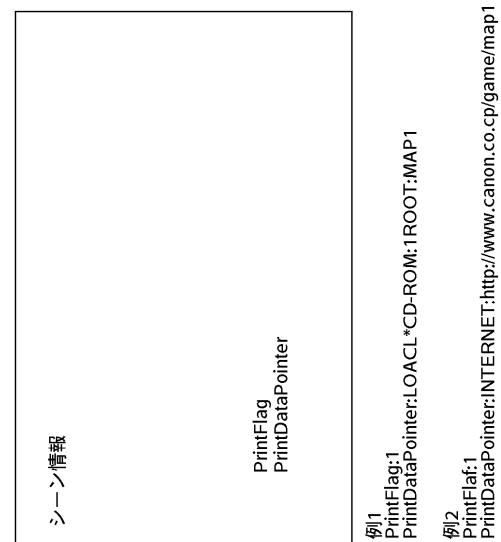
【図 31】



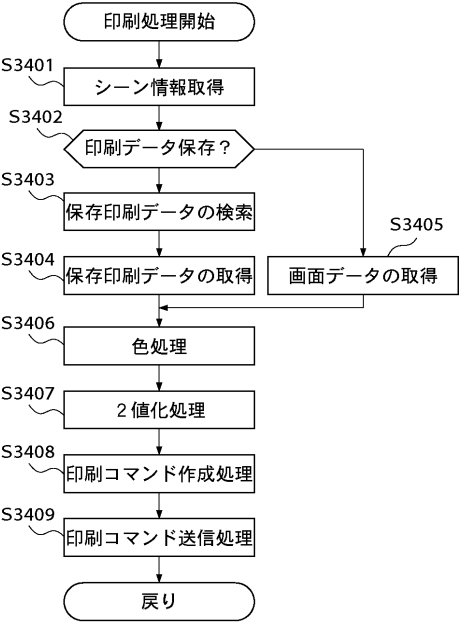
【図 32】



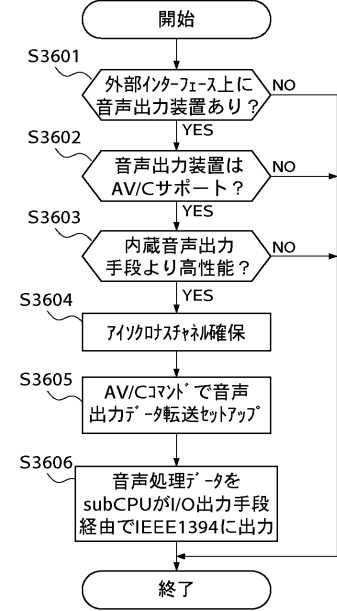
【図 33】



【図 3 4】



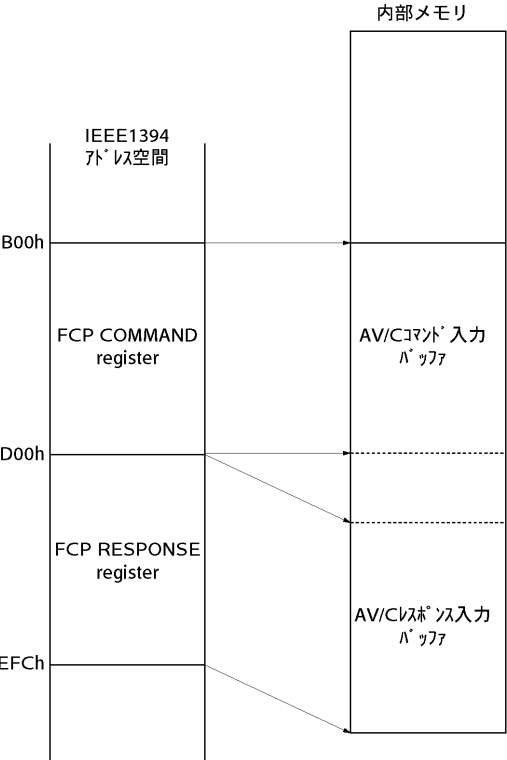
【図 3 6】



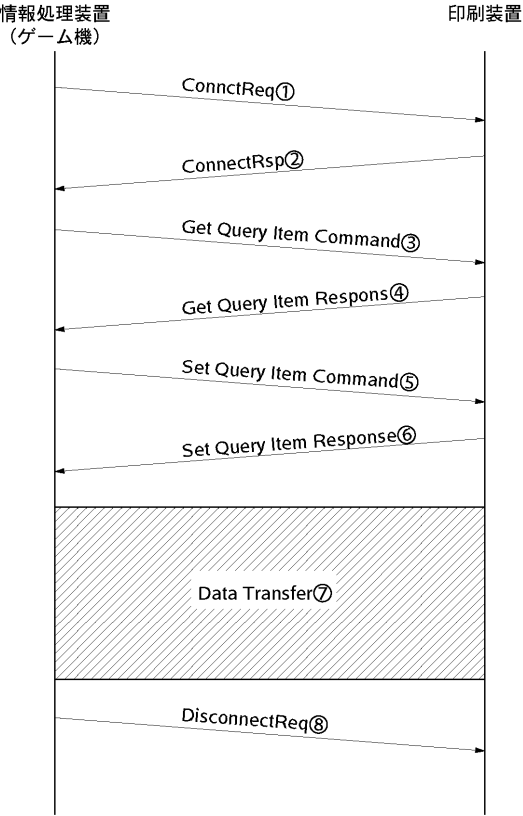
【図 3 5】

2h(Unit directory Length)		CRC_16
12h(unit_spec_id)	00A020h	
13h(unit_sw_version)	010001h	

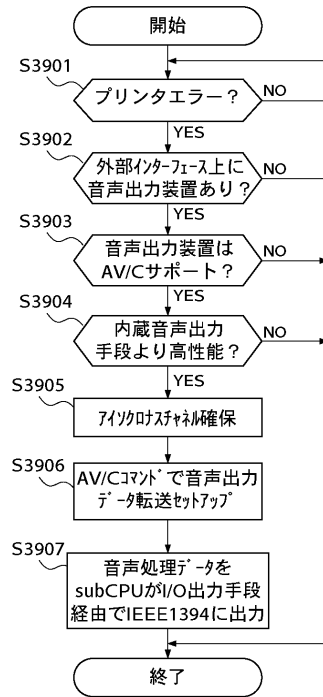
【図 3 7】



【図 3 8】



【図 39】



フロントページの続き

(56)参考文献 特開平 1 1 - 0 5 3 5 2 2 (J P , A)
特開 2 0 0 0 - 0 3 7 5 5 7 (J P , A)
特開 2 0 0 0 - 0 5 9 4 2 1 (J P , A)
特開平 1 1 - 1 1 2 9 1 5 (J P , A)
特開平 0 9 - 1 4 0 9 2 9 (J P , A)
特開平 0 8 - 2 4 2 3 1 4 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

B41J 29/38
A63F 13/00
B41J 5/30
G06F 3/12
G06T 1/00
H04N 5/91
H04N 1/00
G03G 21/00