

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2019年1月10日(10.01.2019)



(10) 国際公開番号

WO 2019/008873 A1

(51) 国際特許分類:
H02M 3/155 (2006.01)

(21) 国際出願番号: PCT/JP2018/016526

(22) 国際出願日: 2018年4月24日(24.04.2018)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2017-133263 2017年7月7日(07.07.2017) JP

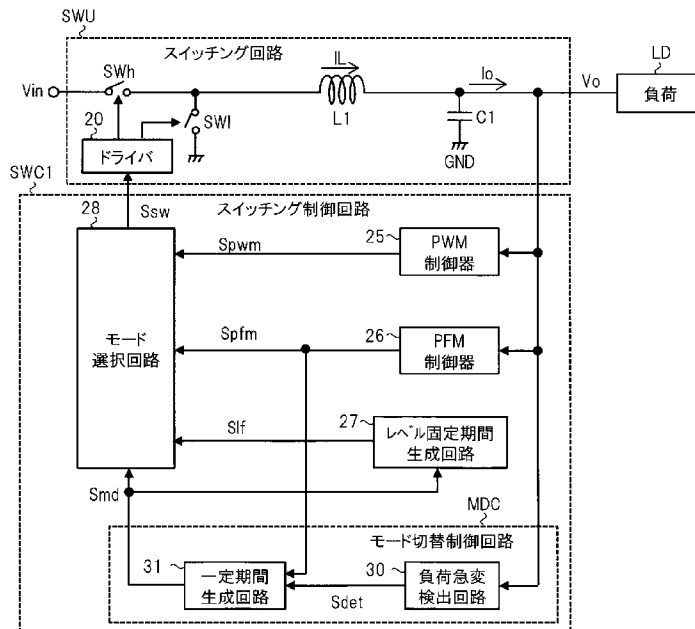
(71) 出願人: 日立オートモティブシステムズ株式会社(HITACHI AUTOMOTIVE SYSTEMS, LTD.) [JP/JP]; 〒3128503 茨城県ひたちなか市高場 2 5 2 0 番地 Ibaraki (JP).

(72) 発明者: 劉 鳴(Liu, Ming); 〒1008280 東京都千代田区丸の内一丁目 6 番 6 号 株式会社日立製作所内 Tokyo (JP). 山脇 大造(Yamawaki, Taizo); 〒1008280 東京都千代田区丸の内一丁目 6 番 6 号 株式会社日立製作所内 Tokyo (JP). 荒田 純之(Arata, Atsushi); 〒3128503 茨城県ひたちなか市高場 2 5 2 0 番地 日立オートモティブシステムズ株式会社内 Ibaraki (JP). 杉山 泰志(Sugiyama, Yasushi); 〒3128503 茨城県ひたちなか市高場 2 5 2 0 番地 日立オートモティブシステムズ株式会社内 Ibaraki (JP). 佐原 隆介(Sahara, Ryusuke); 〒3128503 茨城県ひたちなか市高場 2 5 2 0 番地 日立オートモティブシステムズ株式会社内 Ibaraki (JP).

(54) Title: POWER SUPPLY DEVICE AND ELECTRONIC CONTROL DEVICE

(54) 発明の名称: 電源装置および電子制御装置

図 2



20... DRIVER
25... PWM CONTROLLER
26... PFM CONTROLLER
27... LEVEL FIXING PERIOD
GENERATING CIRCUIT
28... MODE SELECTING CIRCUIT
30... SUDDEN LOAD CHANGE
DETECTING CIRCUIT
31... CONSTANT PERIOD
GENERATING CIRCUIT
LD... LOAD
SWU... SWITCHING CIRCUIT
SWC1... SWITCHING CONTROL
CIRCUIT
MDC... MODE SWITCH-OVER
CONTROL CIRCUIT

(57) Abstract: The objective of the present invention is to provide a power supply device capable of achieving a reduction in ripple, and an electronic control device provided with the power supply device. To this end, a PWM controller 25 generates a PWM signal Spwm, and a PFM controller 26 generates a PFM signal Spfm having a phase that is independent from that of the PWM signal Spwm. A level fixing period generating circuit 27 sets a level fixing period having a start timing which is a selection timing determined by an edge of the PFM signal Spfm. A mode selecting circuit 28 selects the



(74) 代理人: 特許業務法人筒井国際特許事務所(TSUTSUI & ASSOCIATES); 〒1600022 東京都新宿区新宿2丁目3番10号 新宿御苑ビル3階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

PWM signal Spwm instead of the PFM signal Spfm as a switching control signal Ssw at a selection timing, and controls a logic level to a fixed logic level during the level fixing period from the selection timing of the switching control signal Ssw.

(57) 要約: リップルの低減を実現可能な電源装置、および当該電源装置を備える電子制御装置を提供する。そこで、PWM制御器25は、PWM信号Spwmを生成し、PFM制御器26は、PWM信号Spwmとは独立した位相を備えるPFM信号Spfmを生成する。レベル固定期間生成回路27は、PFM信号Spfmのエッジに定められる選択タイミングを開始タイミングとするレベル固定期間を設定する。モード選択回路28は、選択タイミングでPFM信号Spfmの代わりにPWM信号Spwmをスイッチング制御信号Sswとして選択し、当該スイッチング制御信号Sswにおける選択タイミングからレベル固定期間の間の論理レベルを固定の論理レベルに制御する。

明 細 書

発明の名称：電源装置および電子制御装置

技術分野

[0001] 本発明は、電源装置および電子制御装置に関し、例えば、車載用のＥＣＵ（Electronic Control Unit）に搭載される電源装置に関する。

背景技術

[0002] 特許文献１には、負荷の変動に迅速に応答可能な電源回路が示される。当該電源回路は、負荷の変動を検出した際にPWM信号の周波数を変更し、所定時間の経過後に当該周波数を元に戻す。この際に、当該電源回路は、周波数の変更に応じて、所定の信号を別途挿入したのち、実質的な周波数の変更を行っている。

先行技術文献

特許文献

[0003] 特許文献１：特開２０１６－４６８９３号公報

発明の概要

発明が解決しようとする課題

[0004] 近年、カーエレクトロニクス分野では、パワートレイン制御、ボディー制御、安全走行制御など向けに数多くの電子制御装置（ＥＣＵと呼ばれる）が実用化されている。ＥＣＵは、通常、各種制御を担うマイクロコントローラ（マイコンと略す）と、マイコンの電源を生成する電源装置とを搭載している。電源装置は、例えば、バッテリー電源をもとに入力された直流電圧を異なる直流電圧に変換して出力するスイッチングレギュレータ方式のＤＣ／ＤＣコンバータである。

[0005] ＥＣＵ向けのマイコンでは、制御対象の増大に伴い消費電流が増加しており、各制御対象の活性化・非活性化（例えば、スリープモードのオン・オフ）の切替等に伴い、単位時間あたりの消費電流の変化率も増加している。電源装置は、このようにマイコンの消費電流の変化率（電源装置から見た場合

の負荷電流の急変率）が増加した場合であっても、マイコンの電源電圧変動（すなわち出力電圧のリプル）を要求範囲内に保つ必要がある。このため、電源装置には、負荷電流の急変（負荷急変と呼ぶ）に対する応答速度の向上が求められる。

[0006] 応答速度を向上させる方式として、負荷急変に応じてPWM（Pulse Width Modulation）制御とPFM（Pulse Frequency Modulation）制御とを切替る方式が考えられる。しかし、この場合、制御の切替時に、スイッチング素子に過大なオン期間またはオフ期間が生じ、リプルの増大を招く恐れがある。これは、位相が独立に制御される2個の信号（PWM信号とPFM信号）を切り替える場合、特許文献1のように1個のPWM信号の周波数を切替る場合と異なり、制御の切替時のパルス幅を十分に制御できないためである。

[0007] 本発明は、このようなことに鑑みてなされたものであり、その目的の一つは、リプルの低減を実現可能な電源装置、および当該電源装置を備える電子制御装置を提供することにある。

[0008] 本発明の前記並びにその他の目的と新規な特徴は、本明細書の記述及び添付図面から明らかになるであろう。

課題を解決するための手段

[0009] 本願において開示される実施の形態のうち代表的なものの概要を簡単に説明すれば下記の通りである。

[0010] 一実施の形態による電源装置は、第1および第2の制御器と、位相調整期間設定回路と、モード選択回路と、スイッチング素子とを有する。第1の制御器は、第1の制御モードを用いて第1のスイッチング信号を生成し、第2の制御器は、第2の制御モードを用いて、第1のスイッチング信号とは独立した位相を備える第2のスイッチング信号を生成する。位相調整期間設定回路は、第2のスイッチング信号のエッジに定められる選択タイミングを開始タイミングとする位相調整期間を設定する。モード選択回路は、選択タイミングで第2のスイッチング信号の代わりに第1のスイッチング信号をスイッチング制御信号として選択し、当該スイッチング制御信号における選択タイ

ミングから位相調整期間の間の論理レベルを固定の論理レベルに制御する。
スイッチング素子は、モード選択回路からのスイッチング制御信号に基づき
オン・オフが制御され、出力電圧を制御する。

発明の効果

[0011] 本願において開示される発明のうち、代表的な実施の形態によって得られる効果を簡単に説明すると、リップルの低減を実現可能になる。

図面の簡単な説明

[0012] [図1]本発明の実施の形態 1 による電子制御装置の主要部の構成例を示す概略図である。

[図2]本発明の実施の形態 1 による電源装置の主要部の構成例を示す概略図である。

[図3]図 2 の電源装置における負荷急変時の動作例を示すタイミングチャートである。

[図4]図 3 におけるレベル固定期間の機能を説明するタイミングチャートである。

[図5]図 3 におけるレベル固定期間の機能を説明するタイミングチャートである。

[図6] (a) は、図 2 における一定期間生成回路の構成例を示す回路図であり、(b) は、(a) の動作例を示すタイミングチャートである。

[図7]図 2 におけるレベル固定期間生成回路の構成例を示す回路図である。

[図8]図 2 におけるモード選択回路の構成例を示す回路図である。

[図9]本発明の実施の形態 2 による電源装置の主要部の構成例を示す概略図である。

[図10]本発明の実施の形態 3 による電源装置の主要部の構成例を示す概略図である。

[図11]図 10 の電源装置における負荷急変時の動作例を示すタイミングチャートである。

[図12]本発明の比較例として検討した電源装置の主要部の構成例を示す概略

図である。

[図13]図12の電源装置における負荷急変時の動作例を示すタイミングチャートである。

発明を実施するための形態

[0013] 以下の実施の形態においては便宜上その必要があるときは、複数のセクションまたは実施の形態に分割して説明するが、特に明示した場合を除き、それらは互いに無関係なものではなく、一方は他方の一部または全部の変形例、詳細、補足説明等の関係にある。また、以下の実施の形態において、要素の数等（個数、数値、量、範囲等を含む）に言及する場合、特に明示した場合および原理的に明らかに特定の数に限定される場合等を除き、その特定の数に限定されるものではなく、特定の数以上でも以下でも良い。

[0014] さらに、以下の実施の形態において、その構成要素（要素ステップ等も含む）は、特に明示した場合および原理的に明らかに必須であると考えられる場合等を除き、必ずしも必須のものではないことは言うまでもない。同様に、以下の実施の形態において、構成要素等の形状、位置関係等に言及するときは、特に明示した場合および原理的に明らかにそうでないと考えられる場合等を除き、実質的にその形状等に近似または類似するもの等を含むものとする。このことは、上記数値および範囲についても同様である。

[0015] 以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において、同一の部材には原則として同一の符号を付し、その繰り返しの説明は省略する。

（実施の形態1）

《電子制御装置の概略》

[0016] 図1は、本発明の実施の形態1による電子制御装置の主要部の構成例を示す概略図である。図1に示す電子制御装置1は、例えば、車載用のECUである。当該電子制御装置1は、DC/DCコンバータ10と、電源装置11と、入力インタフェース12と、マイクロコントローラ（マイコン）MCUと、ドライバ13とを備え、これらが配線基板に実装された構成となってい

る。DC／DCコンバータ10は、バッテリー電圧 V_{bat} （例えば、12V等）を電源電圧 V_{in} （例えば、5V等）に変換する。電源装置11は、このバッテリー電圧 V_{bat} をもとにした入力電圧（電源電圧） V_{in} を受けて、所定の出力電圧（電源電圧） V_o を生成する。出力電圧 V_o は、例えば、1V等である。

[0017] マイコンMCUは、電源装置11の出力電圧 V_o を電源として動作する。マイコンMCUは、例えば、複数のMPUコア15[1]～15[n]、メモリ16、アナログディジタル変換器（ADC）17、および各種周辺回路18を備える。マイコンMCUは、入力インタフェース12を介して装置外部からの各種センサ信号 S_{in} を受け、それに応じた各種制御信号 S_{out} をプログラム処理等を用いて生成し、それをドライバ13を介して装置外部へ送信する。装置外部には、当該各種制御信号 S_{out} を受けて動作する各種アクチュエータ等が設けられる。各種センサ信号 S_{in} は、例えば、各種アクチュエータの動作状態の検出結果等である。

[0018] 近年、車両の高機能化が進む一方で、車両に搭載するECU数の削減等が求められている。このため、1個の電子制御装置1による制御対象は増大傾向にあり、消費電流も増加傾向にある。マイコンMCUは、このような消費電流の増加を抑制するため、必要な期間で必要な回路ブロック（例えば一部のMPUコア）のみを活性化し、不必要な回路ブロックをスリープモードに設定するような機能を備える場合がある。この場合、電源装置11から見た負荷電流（マイコンMCUの消費電流）の急変率が増加する。一方、マイコンMCUを正常に動作させるためには出力電圧 V_o の変動（すなわちリップル）を要求範囲内に保つ必要がある。このため、電源装置11には、負荷急変に対する応答速度の向上（ひいてはリップルの低減）が求められる。

《電源装置（比較例）の構成および動作》

[0019] 図12は、本発明の比較例として検討した電源装置の主要部の構成例を示す概略図である。図12に示す電源装置は、スイッチング回路SWUと、スイッチング制御回路SWC'とを備え、生成した出力電圧 V_o を外部の負荷

LD（例えば、図1のマイコンMCU）に供給する。スイッチング制御回路SWC'は、出力電圧Voを帰還入力として、出力電圧Voを一定に保つためのスイッチング制御信号Swを生成する。

[0020] スwitchング回路SWUは、ドライバ21と、ハイサイドのスイッチング素子SWhおよびロウサイドのスイッチング素子SWlと、インダクタL1と、平滑用出力コンデンサC1とを備える。スイッチング素子SWhは、入力電圧Vinと出力ノードとの間に結合され、スイッチング素子SWlは、出力ノードと接地電源電圧GNDとの間に結合される。ドライバ21は、スイッチング制御信号Swを受けて、ハイサイドのスイッチング素子SWhとロウサイドのスイッチング素子SWlのオン・オフを相補的に制御する。これによって、スイッチング素子SWh、SWlは、出力電圧Voを制御する。

[0021] 具体的には、スイッチング制御信号Swのハイレベル期間では、スイッチング素子SWhはオン、スイッチング素子SWlはオフとなる。この期間では、入力電圧Vinからの電力がインダクタL1に蓄積されると共に、負荷LDに供給される。一方、スイッチング制御信号Swのロウレベル期間では、スイッチング素子SWhはオフ、スイッチング素子SWlはオンとなる。この期間では、インダクタL1に蓄積された電力が負荷LDに供給される。出力電圧Voは、このスイッチング制御信号Swの1サイクル（ハイレベル期間とロウレベル期間の合計）におけるハイレベル期間の比率（すなわちデューティ）によって制御される。平滑用出力コンデンサC1は、出力電圧Voのリプルを抑制する機能を担う。

[0022] スwitchング制御回路SWC'は、PWM制御器25と、PFM制御器26と、モード選択回路28'と、モード切替制御回路MDC'とを備える。PWM制御器25は、PWM制御モードを用いて、出力電圧Voからの帰還入力に応じて、周波数が一定でパルス幅が変化するPWM信号（スイッチング信号）Spwmを生成する。PWM制御器25は、図示は省略するが、様々な回路方式が知られており、そのいずれの回路方式を用いてもよい。代表

的には、三角波（または鋸波）を直接生成して、当該三角波（鋸波）と出力電圧 V_o に基づく誤差信号とを比較することでPWM信号のデューティを定める方式や、三角波を、インダクタ L_1 に流れるインダクタ電流 I_L を利用して生成する方式等が挙げられる。

[0023] PFM制御器26は、PFM制御モードを用いて、出力電圧 V_o からの帰還入力に応じて、周波数が変化するPFM信号（スイッチング信号） S_{pfm} を生成する。PFM制御器26も、図示は省略するが、様々な回路方式が知られており、そのいずれの回路方式を用いてもよい。代表的には、2個の閾値電圧を設定し、出力電圧 V_o が当該2個の閾値電圧の範囲に収まるようにPFM信号 S_{pfm} のハイレベル／ロウレベル期間を定める方式や、1個の閾値電圧を設定し、出力電圧 V_o が当該閾値電圧に達した際に固定パルス幅のハイパルスを出力する方式等が挙げられる。

[0024] モード切替制御回路 MDC' は、出力電圧 V_o が所定の電圧範囲から逸脱した際にモード切替信号 S_{md} をアサートし、出力電圧 V_o が回復し、一定期間を経過した後にモード切替信号 S_{md} をネゲートする。モード切替制御回路 MDC' は、具体的には、負荷急変検出回路30と、一定期間生成回路31'とを備える。

[0025] 負荷急変検出回路30は、例えば、出力電圧 V_o が所定の電圧範囲から逸脱したか否かを検出する2個のコンパレータ回路を備える。一方のコンパレータ回路は、出力電圧 V_o よりも電圧レベルが低い閾値電圧（負荷急増閾値電圧）を用いて、出力電圧 V_o が当該閾値電圧よりも低下している期間で負荷急変検出信号 S_{det} をアサートする。すなわち、当該負荷急変検出信号 S_{det} のアサートは、負荷急増の検出を意味する。他方のコンパレータ回路は、出力電圧 V_o よりも電圧レベルが高い閾値電圧（負荷急減閾値電圧）を用いて、出力電圧 V_o が当該閾値電圧よりも上昇している期間で負荷急変検出信号 S_{det} をアサートする。すなわち、当該負荷急変検出信号 S_{det} のアサートは、負荷急減の検出を意味する。

[0026] 一定期間生成回路31'は、負荷急変検出信号 S_{det} のアサートに応じ

てモード切替信号 S_{md} をアサートし、負荷急変検出信号 S_{det} がアサートからネゲートに変更されてから一定期間待ったのちにモード切替信号 S_{md} をネゲートする。当該一定期間は、出力電圧 V_o が目標値に回復し、安定状態となるのに必要とされる期間である。

[0027] モード選択回路 28' は、モード切替信号 S_{md} に応じて、PWM信号 S_{pwm} かPFM信号 S_{pfm} の一方をスイッチング制御信号 S_{sw} として選択し、出力する。具体的には、モード選択回路 28' は、モード切替信号のネゲート期間（すなわち負荷LDの定常時）でPWM信号 S_{pwm} を選択し、モード切替信号 S_{md} のアサート期間（すなわち負荷LDの急変時）でPFM信号 S_{pfm} を選択する。

[0028] ここで、PWM制御モードでは、スイッチング周波数が固定であるため、負荷急変時の応答速度を向上させるためには、スイッチング周波数を高く設定する必要がある。しかし、この場合、電源装置のスイッチング損失が大きくなる（すなわち消費電力が増大する）ため、實際上、スイッチング周波数を高く設定することは容易でない。一方、PFM制御モードでは、負荷電流 I_o によって周波数が変動するため、スイッチング損失をある程度抑制しつつ、負荷急変時の応答速度を速くすることができる。しかし、車載用の電源装置では、EMI（Electro Magnetic Interference）規格が厳しいため、PFM制御モードのみを適用することは容易でない。そこで、図12のように、負荷の定常時にはPWM制御モードを用い、負荷急変時にはPFM制御モードを用いるといったモード切替方式が有益となる。

《電源装置（比較例）の動作》

[0029] 図13は、図12の電源装置における負荷急変時の動作例を示すタイミングチャートである。負荷電流 I_o の定常時となる期間 T_1 では、モード切替制御回路MDC'からのモード切替信号 S_{md} はネゲートレベル（ここではロウレベル）となり、モード選択回路 28' は、PWM信号 S_{pwm} をスイッチング制御信号 S_{sw} として選択し、スイッチング回路SWUへ出力する。スイッチング回路SWUのスイッチング素子SWh, SWlは、スイッチ

ング制御信号 S_{sw} （すなわちPWM信号 S_{pwm} ）によってオン・オフが制御され、入力電圧 V_{in} から出力電圧 V_o を生成する。

[0030] その後、負荷電流 I_o の急増時となる期間 T_2 において、負荷急増に伴い出力電圧 V_o は低下し、負荷急変検出回路 30 は、出力電圧 V_o が負荷急増閾値電圧よりも低下した段階で、負荷急変検出信号 S_{det} をアサートレベル（ここではハイレベル）に変更する。これに応じて、一定期間生成回路 31' は、モード切替信号 S_{md} をアサートレベル（ここではハイレベル）に変更する。モード切替信号 S_{md} のアサートに応じて、モード選択回路 28' は、PFM信号 S_{pfm} をスイッチング制御信号 S_{sw} として選択し、スイッチング回路 SWU へ出力する。

[0031] スwitchング回路 SWU のスイッチング素子 SW_h , SW_l は、スイッチング制御信号 S_{sw} （すなわちPFM信号 S_{pfm} ）によってオン・オフが制御され、出力電圧 V_o を安定化する。その結果、出力電圧 V_o の低下分が回復する。負荷急変検出回路 30 は、出力電圧 V_o が負荷急増閾値を超えた段階で、負荷急変検出信号 S_{det} をネゲートレベル（ここではロウレベル）に変更する。一定期間生成回路 31' は、負荷急変検出信号 S_{det} のアサート期間を、出力電圧 V_o が負荷定常時の電圧レベル（すなわち目標値）に回復し、かつ安定状態となるまで一定期間 T_s だけ延ばす。

[0032] モード切替信号 S_{md} は、一定期間生成回路 31' による一定期間 T_s の経過後にネゲートレベルに変更される。その結果、期間 T_3 において、モード選択回路 28' は、PWM信号 S_{pwm} をスイッチング制御信号 S_{sw} として選択し、スイッチング回路 SWU へ出力する。スイッチング回路 SWU のスイッチング素子 SW_h , SW_l は、PWM信号 S_{pwm} によって制御され、入力電圧 V_{in} から出力電圧 V_o を生成する。

《電源装置（比較例）の問題点》

[0033] しかし、図 12 の電源装置では、図 13 に示されるように、期間 T_2 （PFM制御モード）から期間 T_3 （PWM制御モード）への切り替え時に、出力電圧 V_o に大きなリップルが生じる恐れがある。具体的には、当該切り替

えのタイミングと、P F M信号S p f mの立ち下がりエッジと、P W M信号S p w mの立ち上がりエッジとが偶発的に一致するワースト条件が生じ得る。当該ワースト条件では、P F M信号S p f mのハイパルス幅とP W M信号S p w mのハイパルス幅とを合計した最大のハイパルスが生じるため、出力電圧V oに大きなリップルが生じる。

[0034] 例えば、特許文献1のように、1個のP W M信号の周波数を切り替えるような方式では、このようなワースト条件は生じないが、図12および図13のように位相が独立に制御される2個の信号（P W M信号S p w mとP F M信号S p f m）を切り替えるような方式では、その位相関係によってワースト条件が生じ得る。なお、ワースト条件は、図13の場合に限らず、切り替えのタイミングと、P F M信号S p f mの立ち上がりエッジと、P W M信号S p w mの立ち下がりエッジとが偶発的に一致する場合にも生じ得る。この場合、最大のロウパルスが生じることになる。また、ここでは、負荷急増の場合を例としたが、負荷急減の場合も同様の問題が生じる恐れがある。

《電源装置（実施の形態1）の構成》

[0035] 図2は、本発明の実施の形態1による電源装置の主要部の構成例を示す概略図である。図2に示す電源装置は、スイッチング回路S W Uと、スイッチング制御回路S W C 1とを備え、生成した出力電圧V oを外部の負荷L D（例えば、図1のマイコンM C U）に供給する。スイッチング回路S W Uの構成は、図12の場合と同様である。

[0036] スwitchング制御回路S W C 1は、P W M制御器25と、P F M制御器26と、モード選択回路28と、モード切替制御回路M D Cと、レベル固定期間生成回路27とを備える。P W M制御器25、P F M制御器26および負荷急変検出回路30は、図12の場合と同様の構成を備え、モード選択回路28およびモード切替制御回路M D Cは、図12の場合と若干異なる構成を備える。レベル固定期間生成回路27は、図12に対して新たに設けられる。

[0037] モード切替制御回路M D Cは、図12の場合と同様に、出力電圧V oが所

定の電圧範囲から逸脱した際にモード切替信号 S_{md} をアサートし、出力電圧 V_o が回復し、一定期間を経過した後にモード切替信号 S_{md} をネゲートする。ただし、モード切替制御回路 MDC は、図 12 の場合とは異なり、一定期間を経過した後の選択タイミングでモード切替信号 S_{md} をネゲートする。当該選択タイミングは、PFM 信号 S_{pfm} のエッジに定められる。

[0038] モード切替制御回路 MDC は、具体的には、負荷急変検出回路 30 と、一定期間生成回路 31 とを備える。負荷急変検出回路 30 は、図 12 の場合と同様の構成を備える。一定期間生成回路 31 は、図 12 の場合と異なり、PFM 信号 S_{pfm} が入力されることで、モード切替信号 S_{md} をネゲートする際のタイミング（選択タイミング）を PFM 信号 S_{pfm} のエッジに定める。

[0039] レベル固定期間生成回路（位相調整期間設定回路）27 は、前述した選択タイミングを開始タイミングとするレベル固定期間（位相調整期間）を設定する。具体的には、レベル固定期間生成回路 27 は、レベル固定期間でハイレベルおよびロウレベルの一方となり、レベル固定期間を除く期間でハイレベルおよびロウレベルの他方となるレベル固定信号 S_{lf} を生成する。

[0040] モード選択回路 28 は、図 12 の場合と同様に、スイッチング制御信号 S_{sw} として、モード切替信号 S_{md} のアサート期間で PFM 信号 S_{pfm} を選択し、モード切替信号 S_{md} のネゲート期間で PWM 信号 S_{pwm} を選択する。この際に、モード選択回路 28 は、モード切替信号 S_{md} に基づき、前述した選択タイミングで PFM 信号 S_{pfm} の代わりに PWM 信号 S_{pwm} を選択する。そして、モード選択回路 28 は、図 12 の場合と異なり、レベル固定信号 S_{lf} に基づき、当該スイッチング制御信号 S_{sw} （すなわち PWM 信号 S_{pwm} に相当）における選択タイミングからレベル固定期間の間の論理レベルを、強制的に固定の論理レベルに制御する。

《電源装置（実施の形態 1）の動作》

[0041] 図 3 は、図 2 の電源装置における負荷急変時の動作例を示すタイミングチャートである。図 3 において、負荷電流 I_o の定常時となる期間 T_1 での動

作は、図13の場合と同様である。負荷電流 I_o の急増時となる期間 T_2 において、負荷急増に伴い出力電圧 V_o は低下し、負荷急変検出回路30は、出力電圧 V_o が負荷急増閾値電圧よりも低下した段階で、負荷急変検出信号 S_{det} をアサートレベル（ここではハイレベル）に変更する。これに応じて、一定期間生成回路31は、モード切替信号 S_{md} をアサートレベル（ここではハイレベル）に変更する。モード切替信号 S_{md} のアサートに応じて、モード選択回路28は、PFM信号 S_{pfm} をスイッチング制御信号 S_{sw} として選択し、スイッチング回路SWUへ出力する。

[0042] スwitchング回路SWUのスイッチング素子 SW_h , SW_l は、スイッチング制御信号 S_{sw} （すなわちPFM信号 S_{pfm} ）によってオン・オフが制御され、出力電圧 V_o を安定化する。その結果、出力電圧 V_o の低下分が回復する。負荷急変検出回路30は、出力電圧 V_o が負荷急増閾値を超えた段階で、負荷急変検出信号 S_{det} をネゲートレベル（ここではロウレベル）に変更する。一定期間生成回路31は、負荷急変検出信号 S_{det} のアサート期間を、出力電圧 V_o が負荷定常時の電圧レベル（すなわち目標値）に回復し、かつ安定状態となるまで一定期間 T_s だけ延ばす。一定期間生成回路31は、一定期間 T_s を経過後、PFM信号 S_{pfm} のエッジ（この例では立ち下がりエッジ）を選択タイミング T_{Ms1} としてモード切替信号 S_{md} をネゲートレベル（ここではロウレベル）に変更する。

[0043] モード選択回路28は、モード切替信号 S_{md} をネゲートに応じて、PWM信号 S_{pwm} をスイッチング制御信号 S_{sw} として選択し、スイッチング回路SWUへ出力する。一方、レベル固定期間生成回路27は、モード切替信号 S_{md} のネゲートを受けて、選択タイミング T_{Ms1} を開始タイミングとしてレベル固定期間（位相調整期間） T_{fx} のパルス幅を備えるレベル固定信号（この例ではロウパルス信号） S_{lf} を生成する。モード選択回路28は、選択したスイッチング制御信号 S_{sw} （すなわちPWM信号 S_{pwm} ）の論理レベルを、このレベル固定期間 T_{fx} の間、強制的に固定レベル（この例ではロウレベル）に制御する。レベル固定期間 T_{fx} の経過後、スイ

ツチング制御信号 S_{sw} は、PWM信号 S_{pwm} に等しくなり、図13の場合と同様に、PWM制御モードによる定常動作が行われる。

- [0044] なお、一定期間生成回路31による一定期間 T_s の最小値は、負荷急変が最も大きい場合を前提として、出力電圧 V_o が負荷急増閾値から負荷定常時の電圧レベル（目標値）に回復する時間によって決まる。この一定期間 T_s の最小値は、例えば、シミュレーション等によって算出される。一定期間 T_s の最大値は、負荷急変の頻度によって決まり、次の負荷急変が生じる前に終了している必要があるため、負荷急変が生じ得る最小間隔によって決まる。この負荷急変が生じ得る最小間隔は、マイコンの仕様にに基づき定めることができる。例えば、マイコンが1MHz（1 μ s周期）で動作する場合、一定期間 T_s の最大値は1 μ sとなる。

《レベル固定期間の詳細》

- [0045] 図4および図5は、図3におけるレベル固定期間の機能を説明するタイミングチャートである。図4には、図13で述べたように、選択タイミング T_{MsI} と、PFM信号 S_{pfm} の立ち下がりエッジと、PWM信号 S_{pwm} の立ち上がりエッジとが一致し、最大のハイパルスが生じるワースト条件が示される。この場合、レベル固定信号 S_{lf} によって、スイッチング制御信号 S_{sw} をレベル固定期間 T_{fx} の間、強制的にロウレベルに制御することで、ワースト条件が緩和される。その結果、ハイパルスに伴うインダクタ電流 I_L の増加を抑制でき、出力電圧 V_o のリップルを低減することが可能になる。

- [0046] このワースト条件を緩和する観点で、レベル固定期間 T_{fx} の長さは、選択タイミング T_{MsI} 直前のPFM信号 S_{pfm} における固定の論理レベルとは異なる論理レベル（ここではハイレベル）のパルス幅 T_{hf} よりも短ければよい。または、レベル固定期間 T_{fx} の長さは、選択タイミング T_{MsI} 直後のPWM信号 S_{pwm} における固定の論理レベルとは異なる論理レベル（ハイレベル）のパルス幅 T_{hw} よりも短ければよい。

- [0047] ただし、望ましくは、レベル固定期間 T_{fx} の長さは、PWM信号 S_{pwm}

mのハイパルス幅 T_{hw} の $1/2$ 程度（例えば $1/3 \sim 2/3$ の範囲等）であるとよい。これは、ケース〔2〕に示されるように、レベル固定期間 T_{fx} の長さが過剰に短いと、インダクタ電流 I_L の増加を十分に抑制できず、リップルの低減効果が弱まるためである。また、ケース〔3〕に示されるように、レベル固定期間 T_{fx} の長さが過剰に長いと、インダクタ電流 I_L が過剰に減少し、出力電圧 V_o に、ケース〔2〕の場合とは逆極性の大きなリップルが生じ得るためである。そこで、レベル固定期間 T_{fx} の長さをハイパルス幅 T_{hw} の $1/2$ 程度に設定すると、ケース〔1〕に示されるように、インダクタ電流 I_L の増加を適度に抑制でき、リップルの低減効果を高めることが可能になる。

[0048] 図5には、図4の場合と異なり、選択タイミング T_{Ms1} と、PFM信号 S_{pfm} の立ち上がりエッジと、PWM信号 S_{pwm} の立ち下がりエッジとが一致し、最大のロウパルスが生じるワースト条件が示される。この場合、レベル固定信号 S_{lf} によって、スイッチング制御信号 S_{sw} をレベル固定期間 T_{fx} の間、強制的にハイレベルに制御することで、ワースト条件が緩和される。その結果、ロウパルスに伴うインダクタ電流 I_L の減少を抑制でき、出力電圧 V_o のリップルを低減することが可能になる。この場合も、図4の場合と同様に、レベル固定期間 T_{fx} の長さは、PWM信号 S_{pwm} のロウパルス幅 T_{lw} の $1/2$ 程度であるとよい。

[0049] このように、選択タイミング T_{Ms1} が一定期間生成回路31によってPFM信号 S_{pfm} の立ち下がりエッジに予め定められる場合、レベル固定期間 T_{fx} に伴う固定の論理レベルは、図4に示されるようにロウレベルとなる。一方、選択タイミング T_{Ms1} が一定期間生成回路31によってPFM信号 S_{pfm} の立ち上がりエッジに予め定められる場合、レベル固定期間 T_{fx} に伴う固定の論理レベルは、図5に示されるようにハイレベルとなる。

《主要な回路の詳細》

[0050] 図6（a）は、図2における一定期間生成回路の構成例を示す回路図であり、図6（b）は、図6（a）の動作例を示すタイミングチャートである。

図6（a）の一定期間生成回路31は、立ち下がりエッジ検出回路311と、遅延回路312と、SRラッチ回路313、315と、Dフリップフロップ回路314とを備える。立ち下がりエッジ検出回路311は、負荷急変検出信号Sdetの立ち下がりエッジが生じた際に、内部の遅延回路によって定められるパルス幅のハイパルス信号Sxを出力する。

[0051] 遅延回路312は、例えば、複数段のインバータ回路等によって構成され、立ち下がりエッジ検出回路311からのハイパルス信号Sxを一定時間Tsだけ遅延させる。一定時間Tsは、図3で述べたように、シミュレーション等によって予め定められる。SRラッチ回路313は、遅延回路312からのハイパルス信号に応じて出力信号Syをセットレベル（ハイレベル）に駆動する。

[0052] Dフリップフロップ回路314は、SRラッチ回路313の出力信号SyをPFM信号Spfmの立ち下がりエッジでラッチする。その結果、Dフリップフロップ回路314は、出力信号Syがハイレベルになった後（言い換えれば、一定期間Tsを経過した後）のPFM信号Spfmの最初の立ち下がりエッジでハイレベルの出力信号Szを出力する。

[0053] SRラッチ回路315は、負荷急変検出信号Sdetのアサートに応じて、モード切替信号Smdをセットレベル（ハイレベル）に駆動し、Dフリップフロップ回路314からのハイレベルの出力信号Szに応じてモード切替信号Smdをリセットレベル（ロウレベル）に駆動する。また、SRラッチ回路313は、モード切替信号Smdのリセットレベル（ロウレベル）に応じて出力信号Syをリセットレベル（ロウレベル）に駆動する。その後、Dフリップフロップ回路314は、PFM信号Spfmの立ち下がりエッジに応じて出力信号Szをロウレベルに戻す。

[0054] なお、一定期間生成回路31は、勿論、このような回路に限らず、様々な回路で実現することが可能である。また、図2の負荷急変検出回路30は、ここでは、図3に示したように、出力電圧Voが負荷急増閾値まで回復した際に負荷急変検出信号Sdetをネゲートしたが、目標値まで回復した際に

負荷急変検出信号 S_{det} をネゲートしてもよい。この場合、一定期間生成回路 31 は、目標値まで回復した出力電圧 V_o を安定させるための待ち時間を生成する。

[0055] 図 7 は、図 2 におけるレベル固定期間生成回路の構成例を示す回路図である。図 7 に示すレベル固定期間生成回路 27 は、遅延回路 271 と、論理ゲート 272 とを備える。遅延回路 271 は、例えば、複数段のインバータ回路等によって構成され、モード切替信号 S_{md} をレベル固定期間 T_{fx} だけ遅延させる。論理ゲート 272 は、モード切替信号 S_{md} と、遅延回路 271 の反転出力信号とのオア演算結果をレベル固定信号 S_{lf} として出力する。

[0056] ここで、遅延回路 271 の遅延時間（すなわちレベル固定期間 T_{fx} ）は、予め固定的に定めることが可能である。すなわち、例えば、図 1 に示したように、電源装置 11 の入力電圧 V_{in} を、バッテリー電圧 V_{bat} ではなく DC/DC コンバータ 10 の出力電圧とする場合、入力電圧 V_{in} の値はほぼ一定となる。電源装置 11 は、一定の入力電圧 V_{in} から一定の出力電圧 V_o を生成する。このため、定常時におけるデューティを予め高精度に予測することができ、例えば、図 4 に示した PWM 信号 S_{pwm} のハイパルス幅 T_{hw} も高精度に予測することができる。

[0057] 図 8 は、図 2 におけるモード選択回路の構成例を示す回路図である。図 8 に示すモード選択回路 28 は、選択回路 281 と、論理ゲート 282 とを備える。選択回路 281 は、モード切替信号 S_{md} がネゲートレベル（ロウレベル）の場合には PWM 信号 S_{pwm} を選択し、モード切替信号 S_{md} がアサートレベル（ハイレベル）の場合には PFM 信号 S_{pfm} を選択する。論理ゲート 282 は、選択回路 281 の出力と、レベル固定信号 S_{lf} とのアンド演算結果をスイッチング制御信号 S_{sw} として出力する。

[0058] なお、図 6 (a)、図 7 および図 8 では、選択タイミング T_{msl} を PFM 信号 S_{pfm} の立ち下がりエッジに定める場合を例としたが、立ち上がりエッジに定める場合も同様である。この場合、例えば、図 6 (a) における

Dフリップフロップ回路314を立ち上がりエッジトリガの構成に変更し、図7におけるレベル固定信号S1fの極性を反転し、図8の論理ゲート282をオアゲートに変更すればよい。

《実施の形態1の主要な効果》

[0059] 以上、実施の形態1の電源装置および電子制御装置を用いることで、位相が独立に制御される2個の信号を切り替えることによるワースト条件を緩和でき、リップルの低減が実現可能になる。その結果、例えば、車載用の電子制御装置において、制御対象の拡大等が図れる。なお、ここでは、負荷急増の場合を例としたが、負荷急減の場合にも同様に適用可能である。

(実施の形態2)

《前提となる問題点》

[0060] 前述した実施の形態1では、図7で説明したように、レベル固定期間 T_{fx} を固定値に定めた。しかし、例えば、図1において、電源装置11にバッテリー電圧 V_{bat} を直接入力するような場合や、電源装置11の使用環境が大きく変化する場合や、各回路の特性ばらつきが生じるような場合には、図4のPWM信号 S_{pwm} のハイパルス幅 T_{hw} を高精度に予測できない恐れがある。当該ハイパルス幅 T_{hw} とレベル固定期間 T_{fx} との比率を適切に保てない場合、図4に示したように、リップルの低減効果が弱まることになる。

《電源装置（実施の形態2）の構成および動作》

[0061] 図9は、本発明の実施の形態2による電源装置の主要部の構成例を示す概略図である。図9に示す電源装置は、図2に示した電源装置と比較して、スイッチング制御回路SWC2の構成が異なっている。当該スイッチング制御回路SWC2は、図2のスイッチング制御回路SWC1と比較して、レベル固定期間生成回路35の構成が若干異なり、さらに、デューティ検出回路36を新たに備えている。

[0062] デューティ検出回路36は、図3に示したモード切替制御回路MDCの一定期間 T_s におけるPFM信号 S_{pfm} またはPWM信号 S_{pwm} のデュー

ティを検出し、当該デューティを反映してレベル固定期間（位相調整期間） T_{fx} の長さを可変制御する。この際に、望ましくは、デューティ検出回路36は、デューティの検出結果に基づきPWM信号 S_{pwm} におけるレベル固定期間 T_{fx} とは異なる論理レベル（図3ではハイレベル）の期間の長さを認識する。そして、デューティ検出回路36は、当該認識した長さとはレベル固定期間 T_{fx} の長さとは所定の比率（例えば、図4のケース[1]のように2:1）を保つようにレベル固定期間 T_{fx} を制御する。この場合、例えば、図3において、一定期間 T_s におけるPFM信号 S_{pfm} のハイパルス期間（ひいてはPWM信号 S_{pwm} のハイパルス期間）が長くなれば、ロウレベルのレベル固定期間 T_{fx} も長くなる。

[0063] 図9の例では、デューティ検出回路36は、モード切替信号 S_{md} と負荷急変検出信号 S_{det} に基づき一定期間 T_s を認識し、当該一定期間 T_s でPFM信号 S_{pfm} のデューティを検出している。一定期間 T_s では、PFM信号 S_{pfm} のデューティは安定しているため、デューティ検出回路36は、例えば、予め定めた所定のPFMサイクルのデューティや、または、各PFMサイクルのデューティの平均値等によってPFM信号 S_{pfm} のデューティを検出する。そして、デューティ検出回路36は、予め定まっているPWM信号 S_{pwm} の1サイクルの長さに、当該検出したデューティを反映させることで、PWM信号 S_{pwm} におけるハイレベル期間の長さを認識する。

[0064] レベル固定期間生成回路35は、例えば、図7の遅延回路271を可変遅延回路に変更したような構成を備える。当該可変遅延回路の遅延時間は、デューティ検出回路36によって可変制御される。なお、ここでは、図9のデューティ検出回路36の回路方式として、PFM信号 S_{pfm} のデューティを検出し、それをPWM信号 S_{pwm} におけるハイレベル期間の長さに換算する方式を用いたが、勿論、PWM信号 S_{pwm} のデューティを直接検出する方式を用いてもよい。ただし、負荷急変に対する応答速度の観点から、一定期間 T_s におけるPWM信号 S_{pwm} のデューティは不安定となっている

可能性があるため、この例では、P F M信号 $S_{p f m}$ のデューティを検出する方式を用いている。

《実施の形態 2 の主要な効果》

[0065] 以上、実施の形態 2 の電源装置および電子制御装置を用いることで、実施の形態 1 の場合と同様の効果が得られることに加えて、リップルの更なる低減が図れる場合がある。すなわち、各種ばらつき要因があった場合でも、それに応じてレベル固定期間 $T_{f x}$ の長さを適切に保つことができ、リップルの低減効果を高めることができる。

(実施の形態 3)

《前提となる問題点》

[0066] 実施の形態 1 および 2 では、PWM 制御モードの応答速度によっては、P F M 信号 $S_{p f m}$ から PWM 信号 $S_{p w m}$ に切り替えた直後で、PWM 信号 $S_{p w m}$ のデューティが適正な値に収束していない場合がある。すなわち、切り替え直前の P F M 信号 $S_{p f m}$ とデューティと、切り替え直後の PWM 信号 $S_{p w m}$ のデューティとの間に乖離が生じる恐れがある。この場合、PWM 信号 $S_{p w m}$ の不適正なデューティに起因して、リップルが生じ得る。

《電源装置（実施の形態 3）の構成》

[0067] 図 10 は、本発明の実施の形態 3 による電源装置の主要部の構成例を示す概略図である。図 10 に示す電源装置は、図 2 に示した電源装置と比較して、スイッチング制御回路 S W C 3 の構成が異なっている。当該スイッチング制御回路 S W C 3 は、図 2 のスイッチング制御回路 S W C 1 と比較して、P W M 制御器 40 の構成が若干異なり、さらに、図 9 の場合とは構成が若干異なるデューティ検出回路 41 を備えている。

[0068] P W M 制御器 40 は、レベル固定期間（位相調整期間） $T_{f x}$ で P W M 信号 $S_{p w m}$ の生成動作を停止し、レベル固定期間 $T_{f x}$ が終了するタイミングで P W M 信号 $S_{p w m}$ の生成動作を再開するような動作を行う。具体的には、例えば、P W M 制御器 40 の回路方式が、三角波生成回路で生成した三角波信号と誤差信号との比較結果に基づいて P W M 信号 $S_{p w m}$ を生成する

ような方式である場合を想定する。この場合、三角波生成回路は、レベル固定期間 T_{fx} で三角波信号の生成動作を停止し、レベル固定期間 T_{fx} が終了するタイミングで生成動作を再開する。

[0069] また、PWM制御器40の回路方式が、クロック生成回路からのクロック信号でSRラッチ回路を定期的にセットし、誤差信号に基づくタイミングでSRラッチ回路をリセットすることでPWM信号 S_{pwm} を生成するような方式である場合を想定する。この場合、クロック生成回路は、レベル固定期間 T_{fx} でクロック信号の生成動作を停止し、レベル固定期間 T_{fx} が終了するタイミングで生成動作を再開する。デューティ検出回路41は、モード切替制御回路MDCの一定期間におけるPFM信号 S_{pfm} のデューティを検出し、当該デューティを、生成動作を再開したPWM制御器40からのPWM信号 S_{pwm} の最初の1サイクルに反映させる。

《電源装置（実施の形態3）の動作》

[0070] 図11は、図10の電源装置における負荷急変時の動作例を示すタイミングチャートである。図11では、図3の場合と異なり、期間 T_2 内の一定期間 T_s において、デューティ検出回路41がPFM信号 S_{pfm} のデューティを検出している。また、選択タイミング T_{Ms1} 後のレベル固定期間 T_{fx} において、PWM信号 S_{pwm} の生成動作の停止に伴いPWM信号 S_{pwm} 自体がロウレベルに固定され、これに応じて、スイッチング制御信号 S_{sw} も‘L’レベルに固定される。

[0071] その後、レベル固定期間 T_{fx} を経過すると、PWM信号 S_{pwm} の生成動作が再開される。この再開されたPWM信号 S_{pwm} の最初の1サイクルのデューティは、デューティ検出回路41によって検出されたPFM信号 S_{pfm} のデューティと同じ値に設定される。その結果、図3の場合と比較して、期間 T_3 の初期段階における出力電圧 V_o のリップルを低減可能になる。

《実施の形態3の主要な効果》

[0072] 以上、実施の形態3の電源装置および電子制御装置を用いることで、実施

の形態１の場合と同様の効果が得られることに加えて、リップルの更なる低減が図れる場合がある。すなわち、一定期間 T_s におけるPFM信号 S_{pfm} のデューティは、負荷電流 I_o に応じた適正な値となっており、この適正な値を、切り替え直後のPWM信号 S_{pwm} のデューティに反映させることができる。その結果、PWM制御モードの応答速度が十分に得られない場合であっても、出力電圧 V_o のリップルを低減することが可能になる。

[0073] 以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能である。例えば、前述した実施の形態は、本発明を分かり易く説明するために詳細に説明したものであり、必ずしも説明した全ての構成を備えるものに限定されるものではない。また、ある実施の形態の構成の一部を他の実施の形態の構成に置き換えることが可能であり、また、ある実施の形態の構成に他の実施の形態の構成を加えることも可能である。また、各実施の形態の構成の一部について、他の構成の追加・削除・置換をすることが可能である。

[0074] 例えば、各実施の形態の電源装置は、車載用のECUに限らず、負荷急変が大きい負荷に電源を供給する装置として広く適用可能である。

符号の説明

- [0075]
- １ 電子制御装置
 - １１ 電源装置
 - ２５ PWM制御器
 - ２６ PFM制御器
 - ２７ レベル固定期間生成回路
 - ２８ モード選択回路
 - ３６，４１ デューティ検出回路
 - MCU マイクロコントローラ
 - MDC モード切替制御回路
 - SWC スイッチング制御回路

SWU スイッチング回路
SW_h, SW_l スイッチング素子
S_{lf} レベル固定信号
S_{md} モード切替信号
S_{pfm} PFM信号
S_{pwm} PWM信号
S_{sw} スイッチング制御信号
T_{fx} レベル固定期間
T_s 一定期間
V_o 出力電圧
T_{Ms l} 選択タイミング

請求の範囲

- [請求項1] 第1の制御モードを用いて第1のスイッチング信号を生成する第1の制御器と、
- 第2の制御モードを用いて、前記第1のスイッチング信号とは独立した位相を備える第2のスイッチング信号を生成する第2の制御器と、
- 、
- 前記第2のスイッチング信号のエッジに定められる選択タイミングを開始タイミングとする位相調整期間を設定する位相調整期間設定回路と、
- 前記選択タイミングで前記第2のスイッチング信号の代わりに前記第1のスイッチング信号をスイッチング制御信号として選択し、前記スイッチング制御信号における前記選択タイミングから前記位相調整期間の間の論理レベルを固定の論理レベルに制御するモード選択回路と、
- 前記モード選択回路からの前記スイッチング制御信号に基づきオン・オフが制御され、前記出力電圧を制御するスイッチング素子と、
- を有する電源装置。
- [請求項2] 請求項1記載の電源装置において、
- 前記第1の制御モードは、固定周波数のPWM (Pulse Width Modulation) 制御モードであり、
- 前記第2の制御モードは、可変周波数のPFM (Pulse Frequency Modulation) 制御モードである、
- 電源装置。
- [請求項3] 請求項1記載の電源装置において、
- 前記位相調整期間設定回路は、前記位相調整期間でハイレベルおよびロウレベルの一方となり、前記位相調整期間を除く期間でハイレベルおよびロウレベルの他方となるレベル固定信号を生成する、
- 電源装置。

- [請求項4] 請求項1記載の電源装置において、
- 前記固定の論理レベルは、前記選択タイミングが前記第2のスイッチング信号の立ち下がリエッジに予め定められる場合には、ロウレベルであり、前記第2のスイッチング信号の立ち上がりエッジに予め定められる場合には、ハイレベルである、
- 電源装置。
- [請求項5] 請求項4記載の電源装置において、
- 前記位相調整期間は、前記選択タイミング直前の前記第2のスイッチング信号における前記固定の論理レベルとは異なる論理レベルのパルス幅よりも短い、または、前記選択タイミング直後の前記第1のスイッチング信号における前記固定の論理レベルとは異なる論理レベルのパルス幅よりも短い、
- 電源装置。
- [請求項6] 請求項4記載の電源装置において、
- さらに、前記出力電圧が所定の電圧範囲から逸脱した際にモード切替信号をアサートし、前記出力電圧が回復し、一定期間を経過した後の前記選択タイミングで前記モード切替信号をネゲートするモード切替制御回路を有し、
- 前記モード選択回路は、前記モード切替信号のアサート期間で前記第2のスイッチング信号を選択し、前記モード切替信号のネゲート期間で前記第1のスイッチング信号を選択する、
- 電源装置。
- [請求項7] 請求項6記載の電源装置において、
- さらに、前記モード切替制御回路の前記一定期間における前記第1のスイッチング信号または前記第2のスイッチング信号のデューティを検出し、当該デューティを反映して前記位相調整期間の長さを可変制御するデューティ検出回路を有する、
- 電源装置。

- [請求項8] 請求項7記載の電源装置において、
- 前記デューティ検出回路は、前記デューティの検出結果に基づき前記第1のスイッチング信号における前記固定の論理レベルとは異なる論理レベルの期間の長さを認識し、当該認識した長さと同前記位相調整期間の長さとの所定の比率を保つように前記位相調整期間を制御する、
- 電源装置。
- [請求項9] 請求項6記載の電源装置において、
- 前記第1の制御器は、前記位相調整期間で前記第1のスイッチング信号の生成動作を停止し、前記位相調整期間が終了するタイミングで前記第1のスイッチング信号の生成動作を再開する、
- 電源装置。
- [請求項10] 請求項9記載の電源装置において、
- 前記第1の制御モードは、固定周波数のPWM (Pulse Width Modulation) 制御モードであり、
- 前記第2の制御モードは、可変周波数のPFM (Pulse Frequency Modulation) 制御モードであり、
- 前記電源装置は、さらに、前記モード切替制御回路の前記一定期間における前記第2のスイッチング信号のデューティを検出し、当該デューティを前記生成動作を再開した前記第1の制御器からの前記第1のスイッチング信号の最初の1サイクルに反映させるデューティ検出回路を有する、
- 電源装置。
- [請求項11] バッテリー電源をもとに所定の出力電圧を生成する電源装置と、
- 前記電源装置の前記出力電圧を電源として動作するマイクロコントローラと、
- を有する電子制御装置であって、
- 前記電源装置は、

第1の制御モードを用いて第1のスイッチング信号を生成する第1の制御器と、

第2の制御モードを用いて、前記第1のスイッチング信号とは独立した位相を備える第2のスイッチング信号を生成する第2の制御器と、

前記第2のスイッチング信号のエッジに定められる選択タイミングを開始タイミングとする位相調整期間を設定する位相調整期間設定回路と、

前記選択タイミングで前記第2のスイッチング信号の代わりに前記第1のスイッチング信号をスイッチング制御信号として選択し、前記スイッチング制御信号における前記選択タイミングから前記位相調整期間の間の論理レベルを固定の論理レベルに制御するモード選択回路と、

前記モード選択回路からの前記スイッチング制御信号に基づきオン・オフが制御され、前記出力電圧を制御するスイッチング素子と、を有する電子制御装置。

[請求項12]

請求項11記載の電子制御装置において、

前記第1の制御モードは、固定周波数のPWM (Pulse Width Modulation) 制御モードであり、

前記第2の制御モードは、可変周波数のPFM (Pulse Frequency Modulation) 制御モードである、電子制御装置。

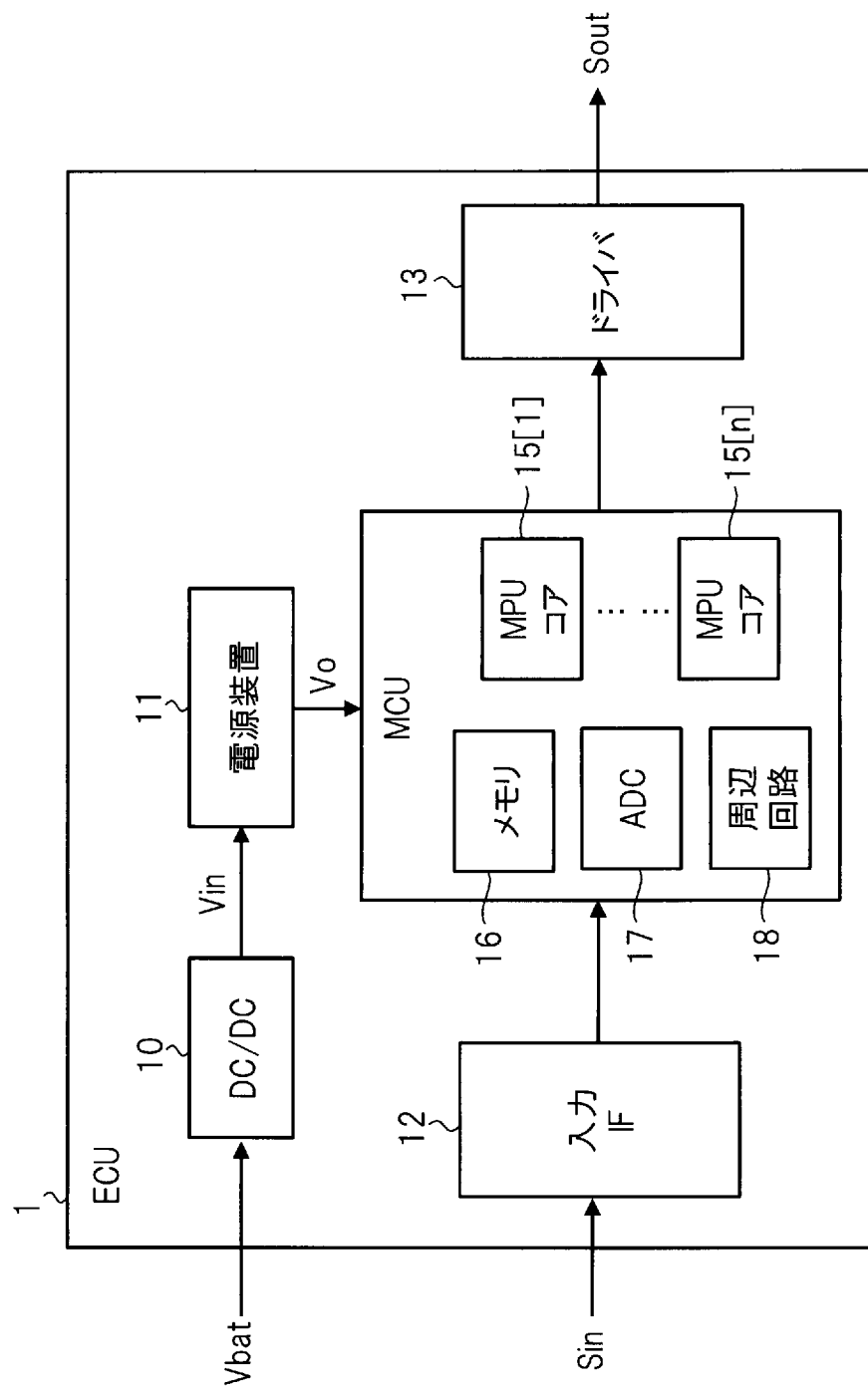
[請求項13]

請求項11記載の電子制御装置において、

前記固定の論理レベルは、前記選択タイミングが前記第2のスイッチング信号の立ち下がりエッジに予め定められる場合には、ロウレベルであり、前記第2のスイッチング信号の立ち上がりエッジに予め定められる場合には、ハイレベルである、電子制御装置。

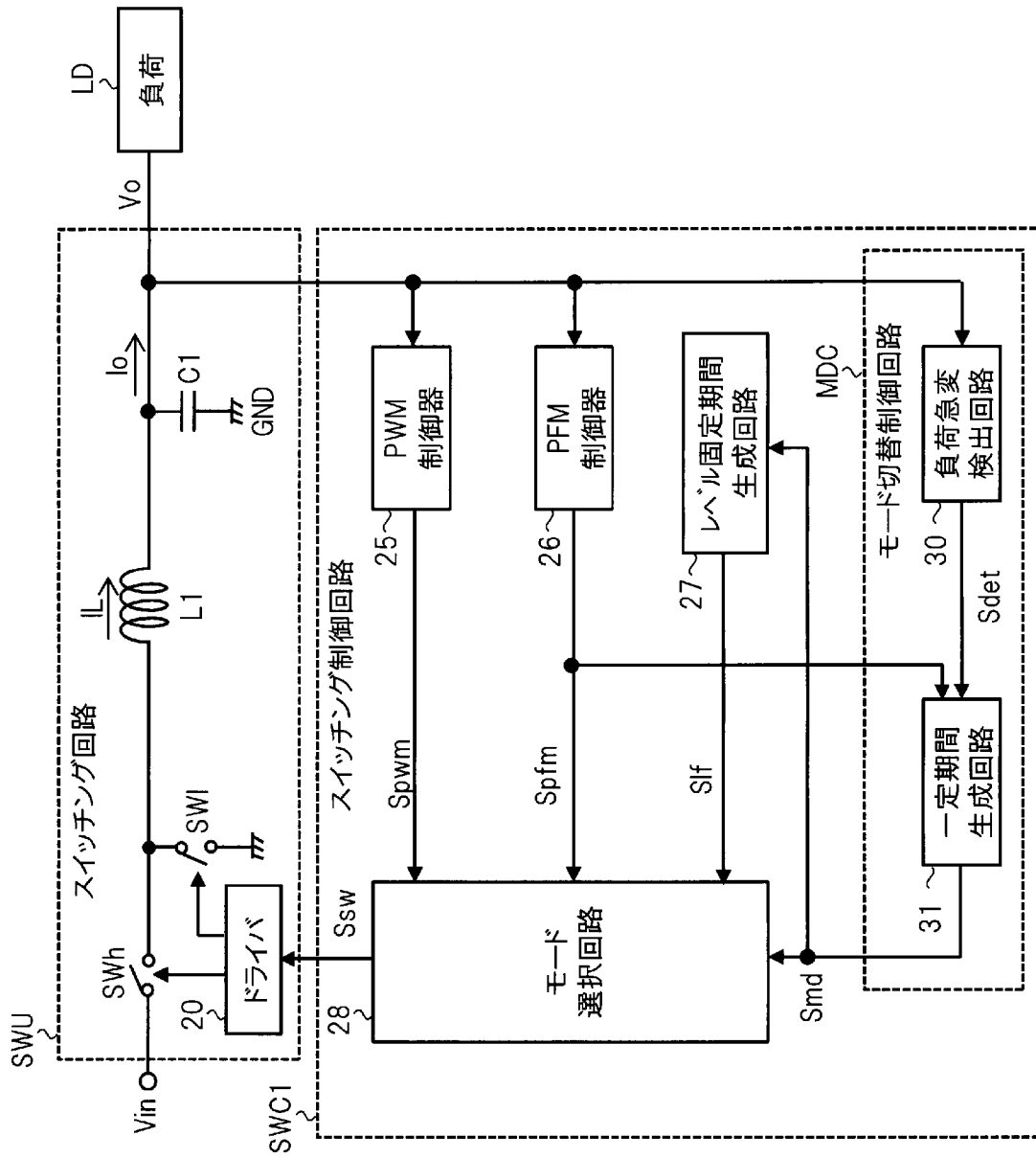
- [請求項14] 請求項 1 3 記載の電子制御装置において、
- 前記電源装置は、さらに、前記出力電圧が所定の電圧範囲から逸脱した際にモード切替信号をアサートし、前記出力電圧が回復し、一定期間を経過した後の前記選択タイミングで前記モード切替信号をネゲートするモード切替制御回路を有し、
- 前記モード選択回路は、前記モード切替信号のアサート期間で前記第 2 のスイッチング信号を選択し、前記モード切替信号のネゲート期間で前記第 1 のスイッチング信号を選択する、
- 電子制御装置。
- [請求項15] 請求項 1 4 記載の電子制御装置において、
- 前記電源装置は、さらに、前記モード切替制御回路の前記一定期間における前記第 1 のスイッチング信号または前記第 2 のスイッチング信号のデューティを検出し、当該デューティを反映して前記位相調整期間の長さを可変制御するデューティ検出回路を有する、
- 電子制御装置。

[図1]



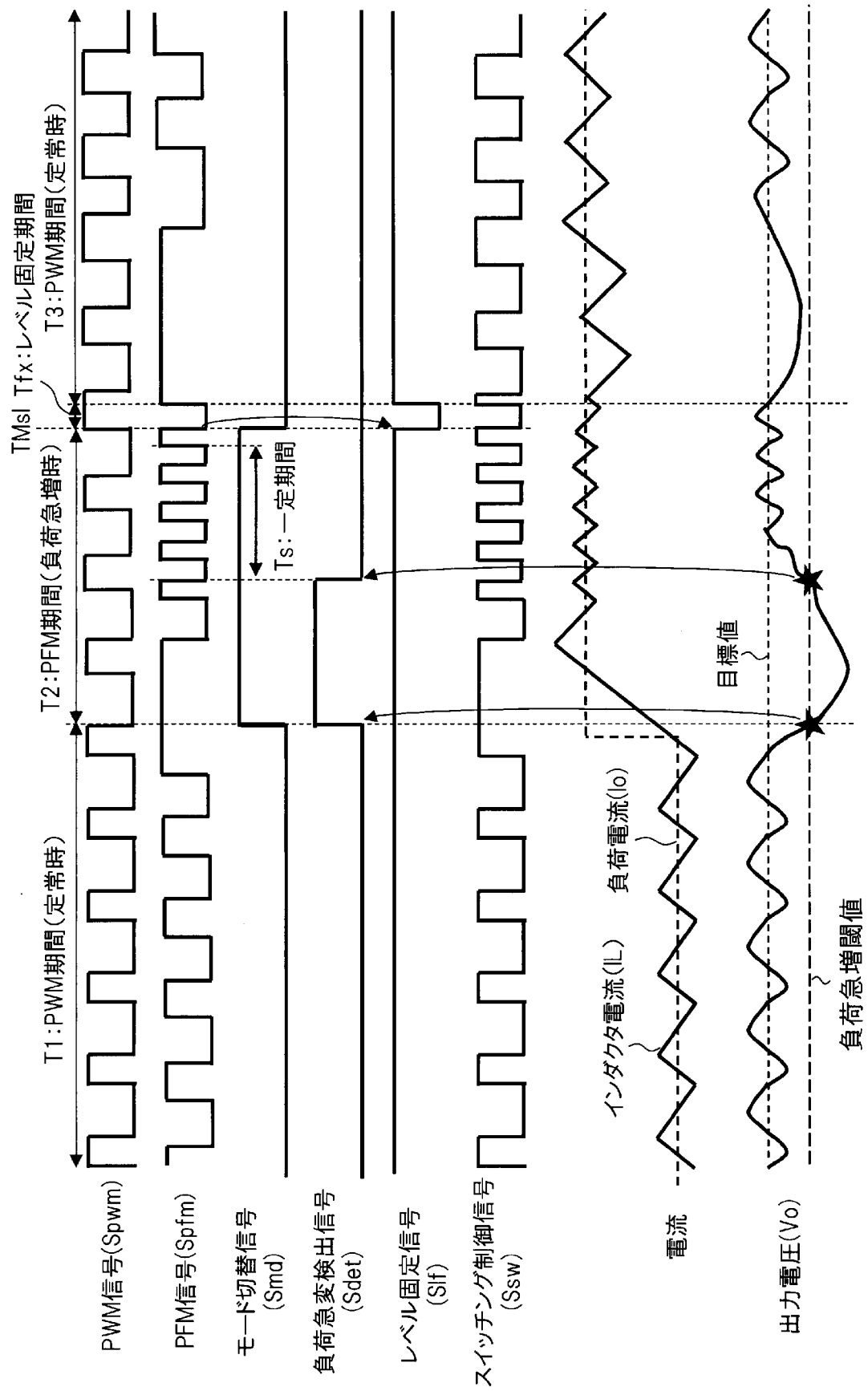
[図2]

図 2



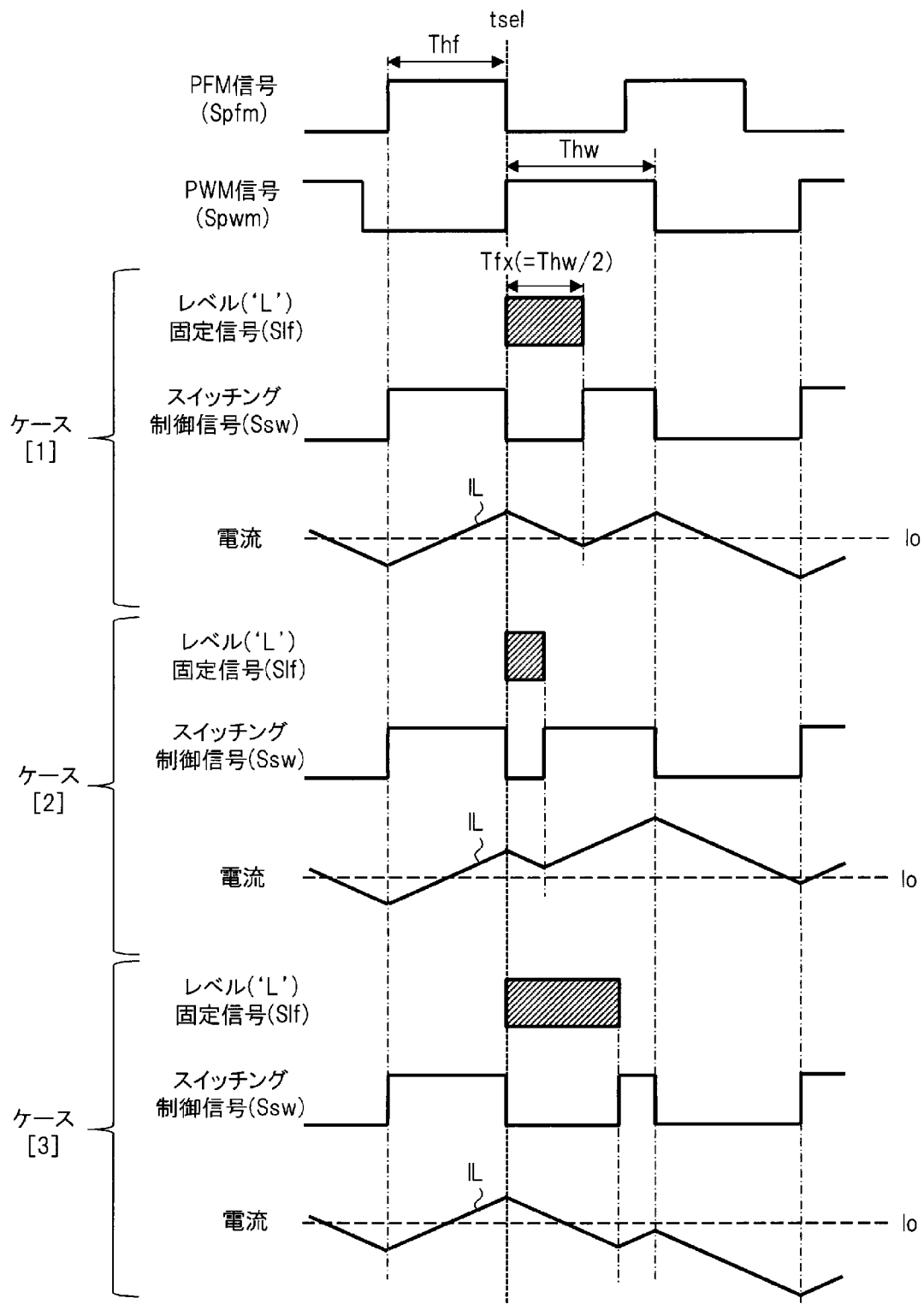
[図3]

図 3



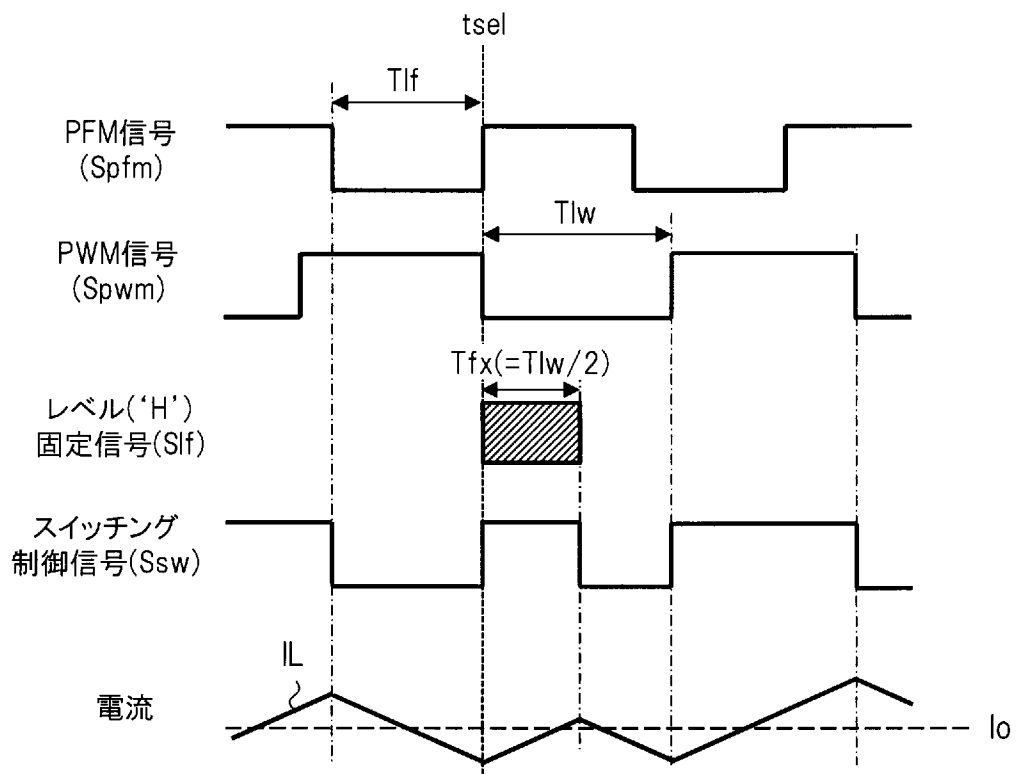
[図4]

図 4



[図5]

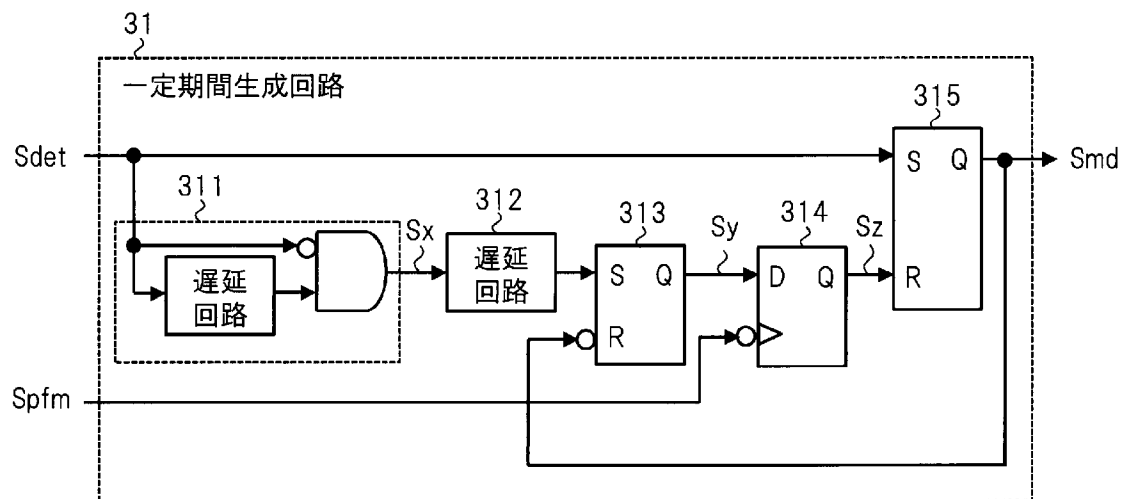
図 5



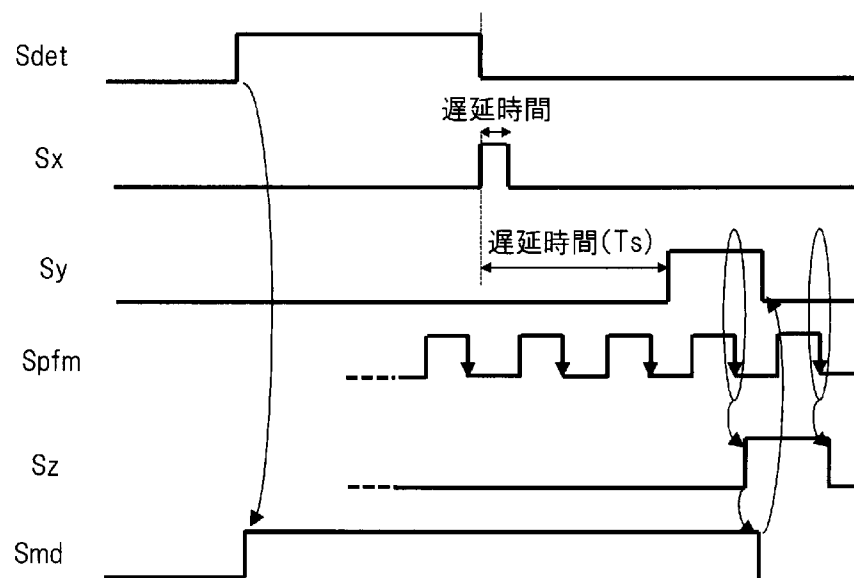
[図6]

図 6

(a)

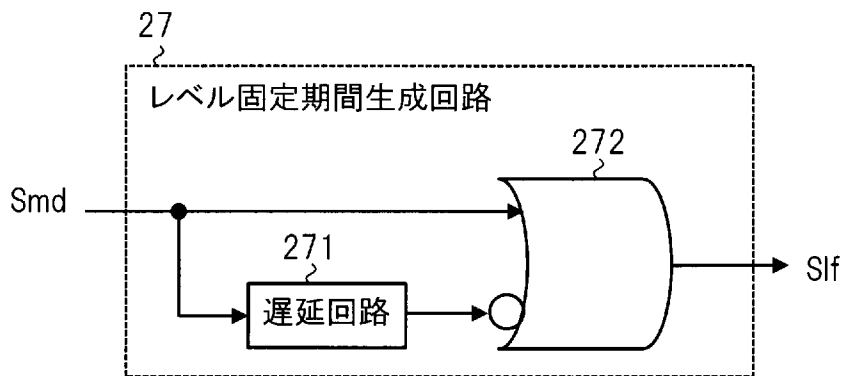


(b)



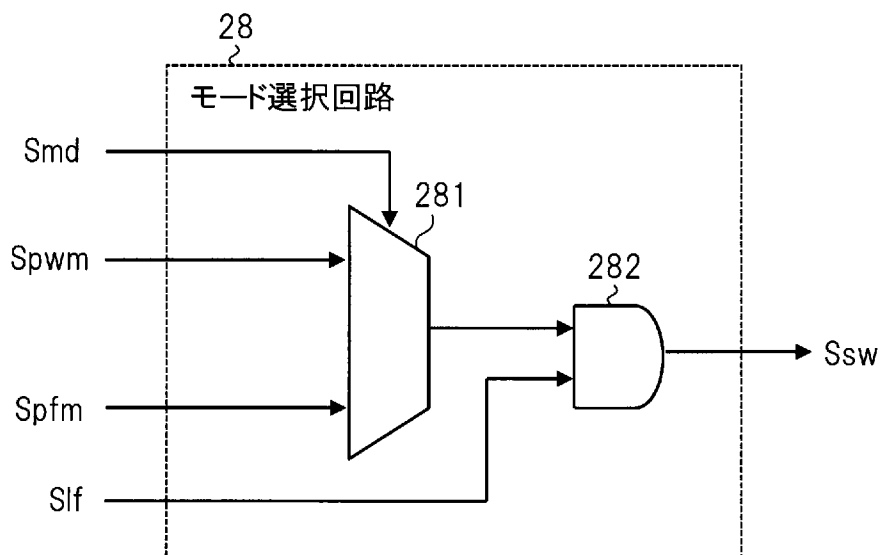
[図7]

図 7



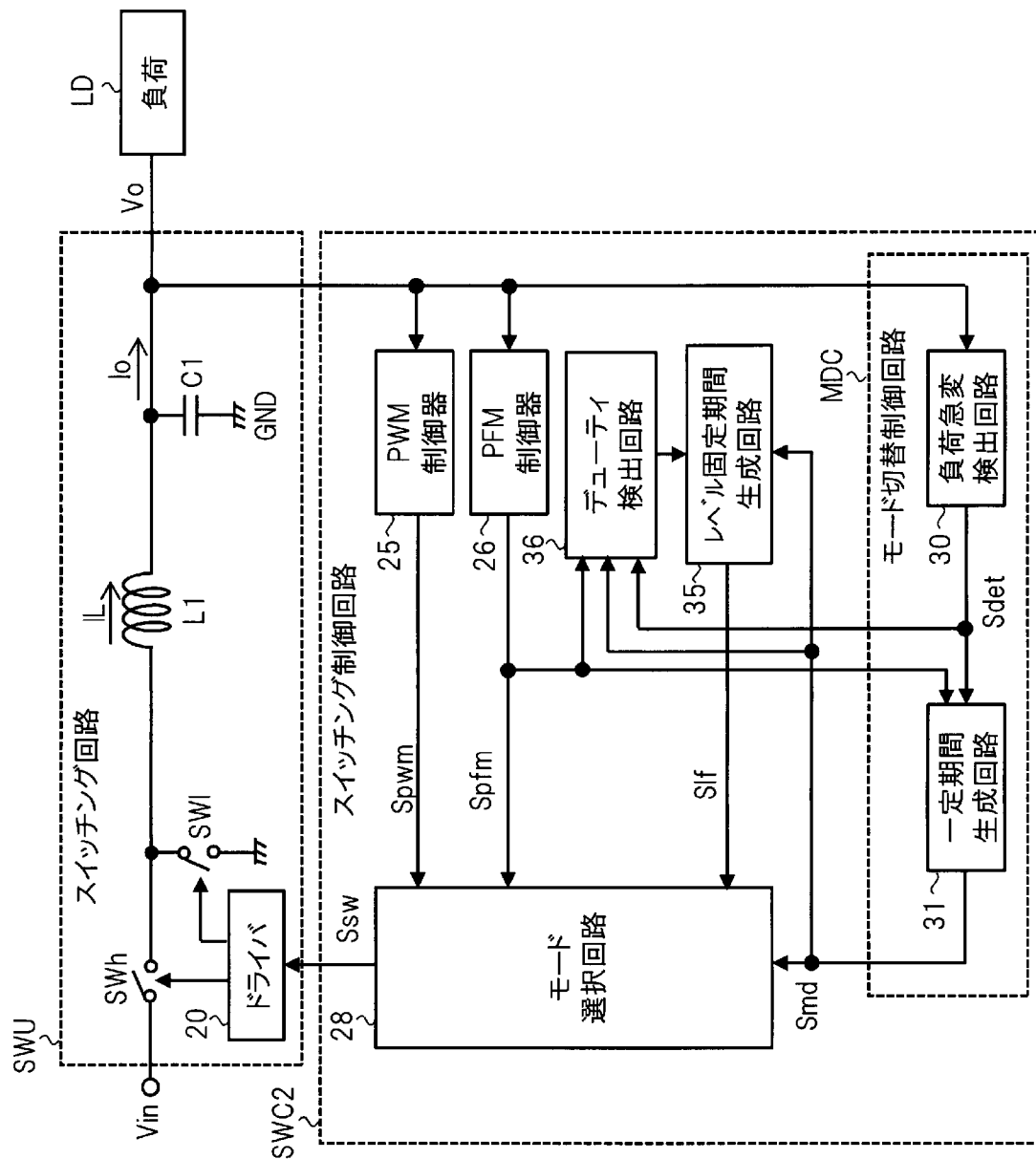
[図8]

図 8

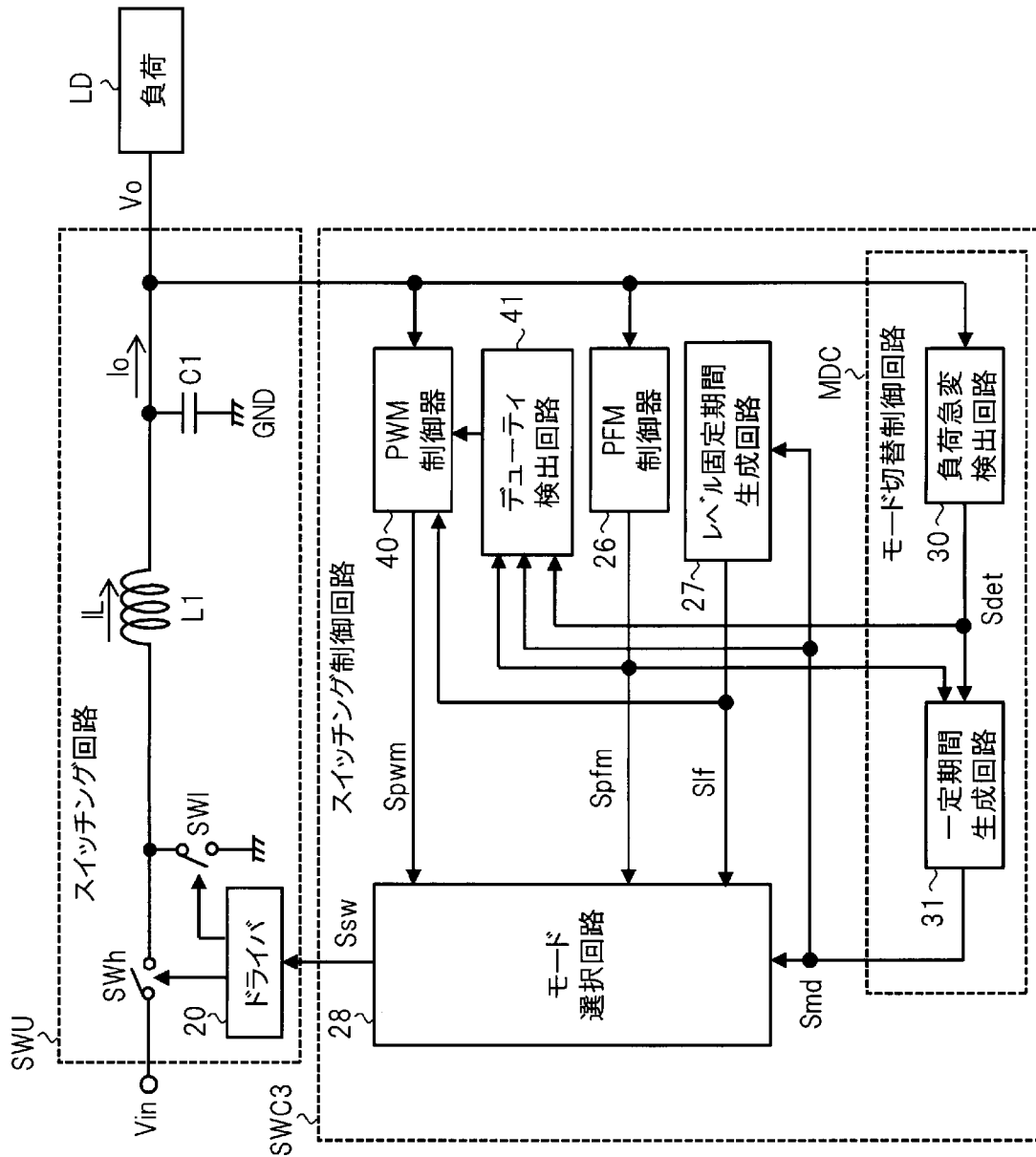


[図9]

図 9

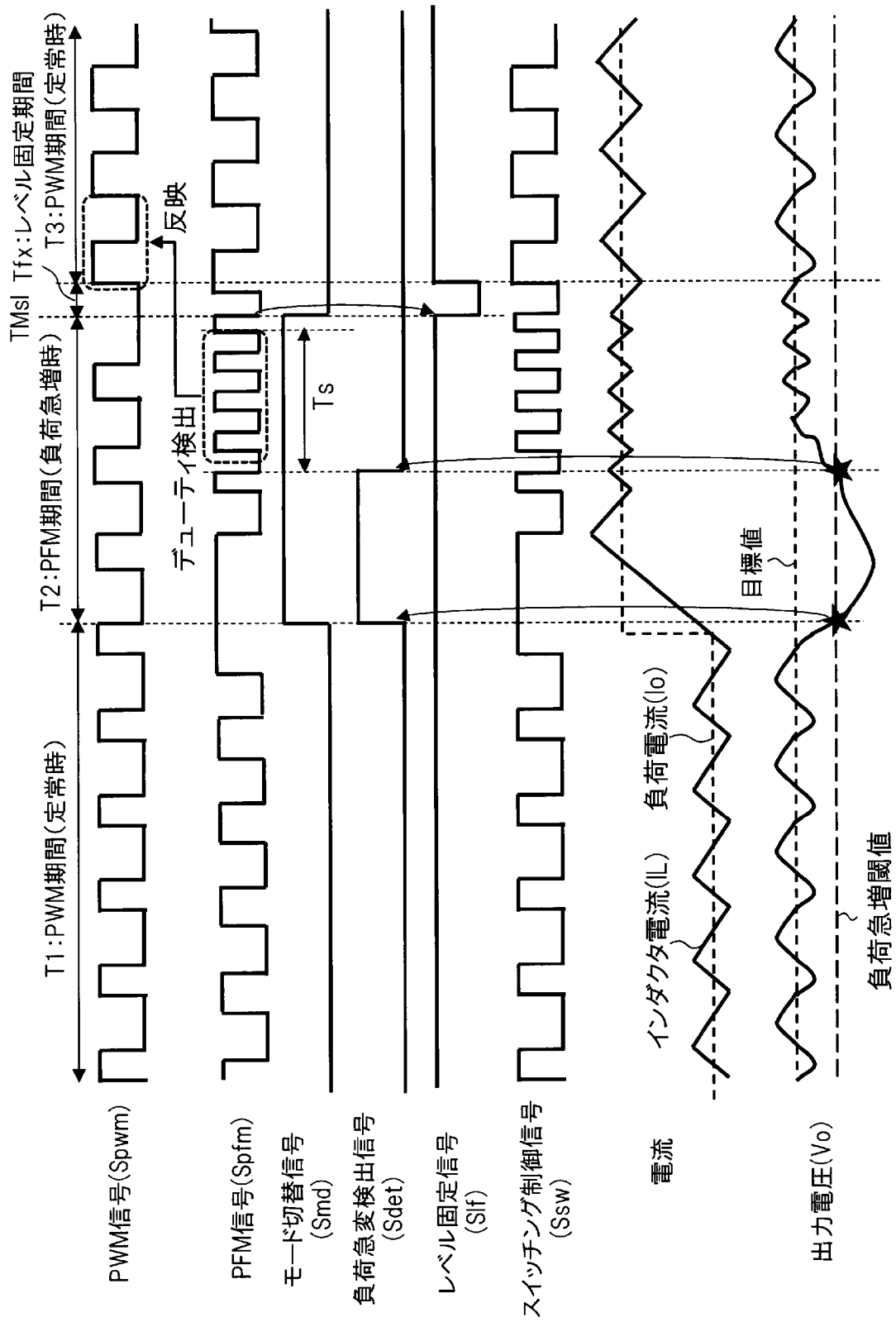


10



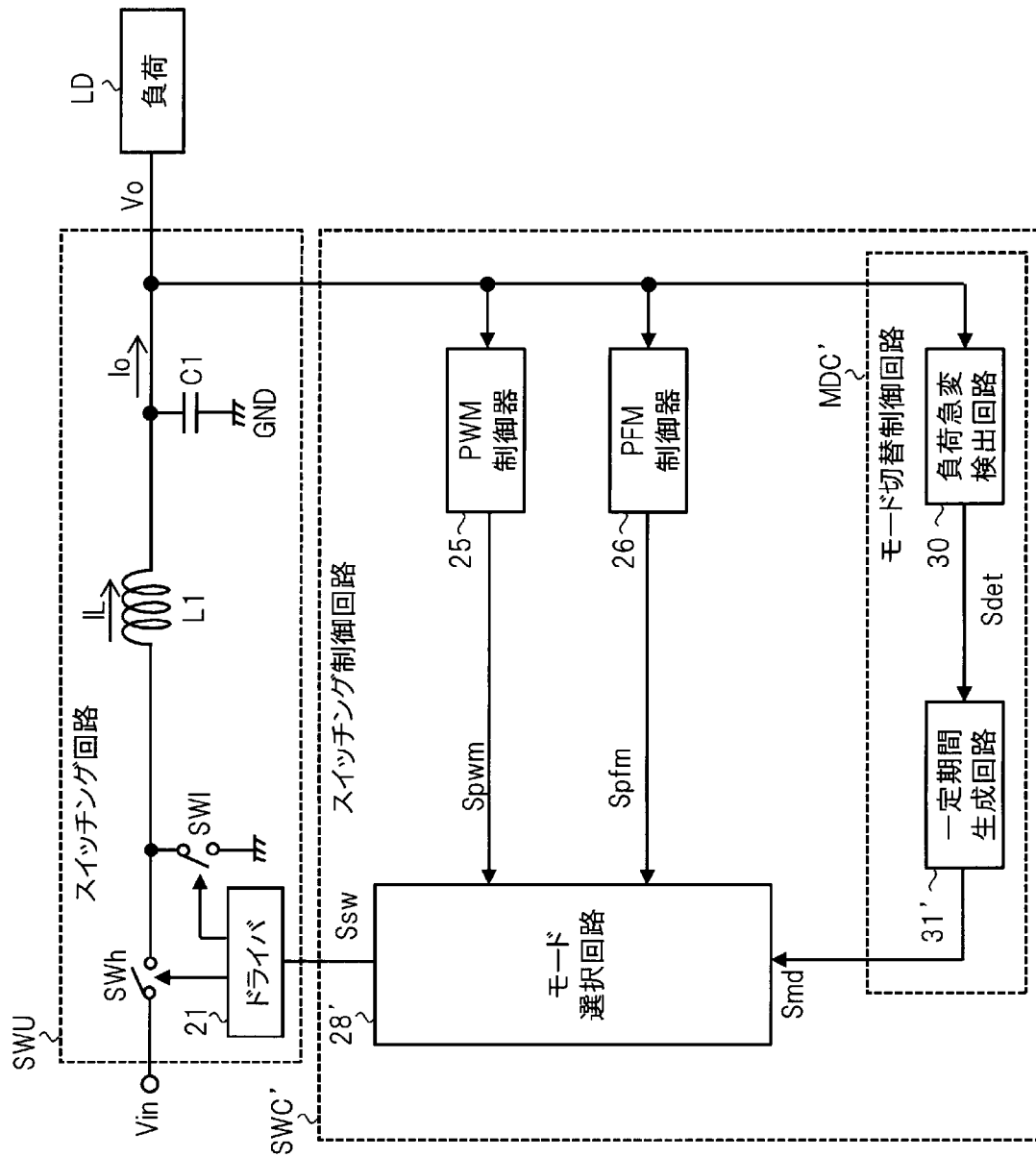
[図11]

図 11



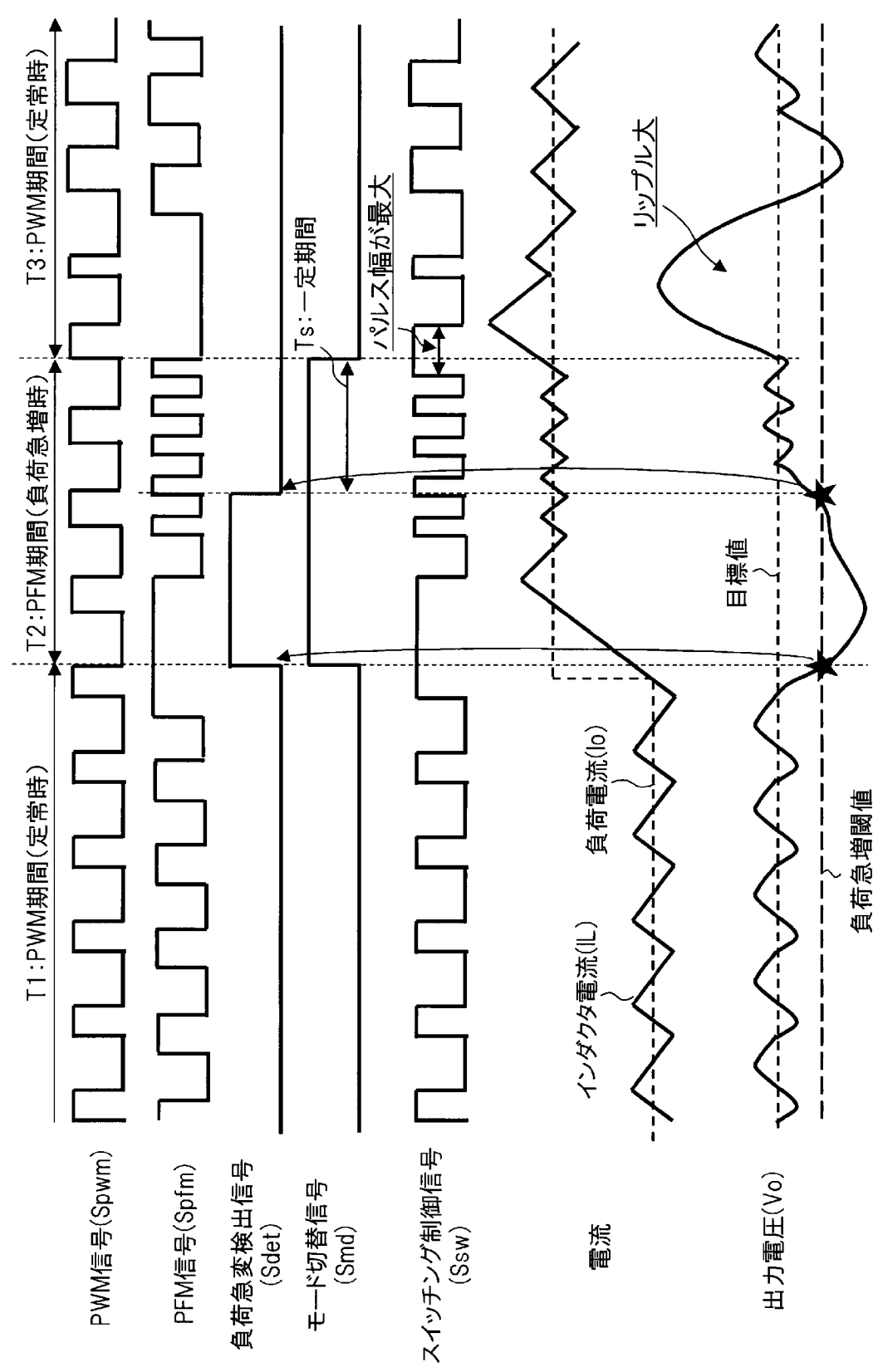
[図12]

図 12



[図13]

図 13



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/016526

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H02M3/155 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H02M3/155

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2018
Registered utility model specifications of Japan	1996-2018
Published registered utility model applications of Japan	1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2010-68671 A (RICOH CO., LTD.) 25 March 2010, entire text, all drawings & US 2010/0066328 A1, entire text, all drawings	1-15
A	JP 2001-258245 A (NEC ENGINEERING, LTD.) 21 September 2001, claim 1, fig. 1-6 (Family: none)	1-15
A	JP 2011-24345 A (ROHM CO., LTD.) 03 February 2011, front page (Family: none)	1-15

☐

Further documents are listed in the continuation of Box C.

☐

See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
04 June 2018 (04.06.2018)

Date of mailing of the international search report
12 June 2018 (12.06.2018)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H02M3/155 (2006.01) i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H02M3/155

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2010-68671 A (株式会社リコー) 2010.03.25, 全文, 全図 & US 2010/0066328 A1, 全文, 全図	1-15
A	JP 2001-258245 A (日本電気エンジニアリング株式会社) 2001.09.21, 請求項 1, 図 1-6 (ファミリーなし)	1-15
A	JP 2011-24345 A (ローム株式会社) 2011.02.03, フロントページ (ファミリーなし)	1-15

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

04.06.2018

国際調査報告の発送日

12.06.2018

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

柳下 勝幸

5G

9561

電話番号 03-3581-1101 内線 3526