(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0135252
(43) 공개일자 2019년12월06일

(51) 국제특허분류(Int. Cl.)
H02M 3/156 (2006.01)
(52) CPC특허분류
H02M 3/156 (2013.01)
(21) 출원번호 10-2018-0060493
(22) 출원일자 2018년05월28일
심사청구일자 2018년05월28일

(71) 출원인
인하대학교 산학협력단
인천광역시 미추홀구 인하로 100(용현동, 인하대학교)
(72) 발명자
이석현
인천광역시 남구 학익소로63번길 59, 38동 403호(학익동, 신동아아파트6차)
정해영
인천광역시 부평구 마장로220번길 13, 101동 1201호(산곡동, 한신휴아파트)
(뒷면에 계속)
(74) 대리인
특허법인충정

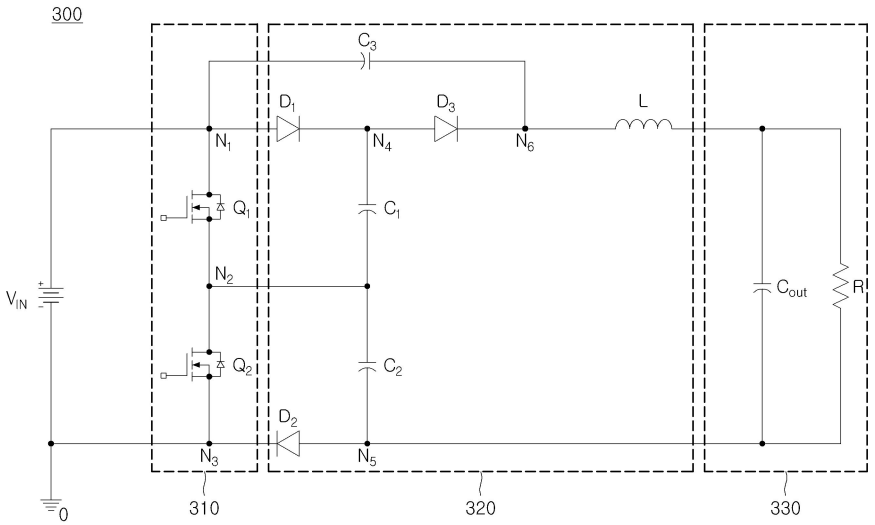
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 **부스트 컨버터**

(57) 요 약

본 발명은 전압 이득이 향상된 KY 컨버터에 관한 것으로, 제1 반도체 스위치와 제2 반도체 스위치를 포함하며, 전압원이 인가되는 입력단에 병렬로 연결된 스위치부; 제1 내지 제3 다이오드로 이루어진 정류부와, 제1 내지 제3 커패시터와 인덕터로 이루어진 승압부를 포함하는 전압 컨버터부; 및 상기 전압 컨버터부에 직렬로 연결되어 출력 전압을 생성하는 출력부를 포함한다.

대 표 도



(72) 발명자

김성환

서울특별시 구로구 새말로16길 70, 2208호(구로동, 다솜금호아파트)

김재환

인천광역시 남동구 에코중앙로 96, 902동 1301호(논현동, 에코메트로9단지한화꿈에그린아파트)

조철희

인천광역시 남구 토금중로 60, 404동 701호(용현동, 금호 어울림 4단지)

이 발명을 지원한 국가연구개발사업

과제고유번호 1345271027
부처명 교육부
연구관리전문기관 한국연구재단
연구사업명 개인기초연구(교육부)
연구과제명 압전소자를 이용한 플라즈마 진단법
기 여 율 1/3
주관기관 인하대학교산학협력단
연구기간 2017.11.01 ~ 2018.08.31

이 발명을 지원한 국가연구개발사업

과제고유번호 1525007493
부처명 해양수산부
연구관리전문기관 해양수산과학기술진흥원
연구사업명 해양청정에너지기술개발(R&D)
연구과제명 해양에너지 융·복합 인력양성
기 여 율 1/3
주관기관 인하대학교산학협력단
연구기간 2018.01.01 ~ 2019.02.28

이 발명을 지원한 국가연구개발사업

과제고유번호 1711060454
부처명 과학기술정보통신부
연구관리전문기관 한국연구재단
연구사업명 개인기초연구(미래부)
연구과제명 나노셀룰로오스 기반 미래 복합재
기 여 율 1/3
주관기관 인하대학교산학협력단
연구기간 2017.12.01 ~ 2018.09.30

명 세 서

청구범위

청구항 1

제1 반도체 스위치와 제2 반도체 스위치를 포함하며, 전압원이 인가되는 입력단에 병렬로 연결된 스위치부;

제1 내지 제3 다이오드로 이루어진 정류부와, 제1 내지 제3 커패시터와 인덕터로 이루어진 승압부를 포함하는 전압 컨버터부; 및

상기 전압 컨버터부에 직렬로 연결되어 출력 전압을 생성하는 출력부를 포함하고,

상기 제1 반도체 스위치는, 상기 전압원의 일 단과 상기 제1 다이오드의 일 단과 상기 제3 커패시터의 일 단이 만나는 제1 노드와, 상기 제2 반도체 스위치의 일 단과 상기 제1 커패시터의 일 단과 상기 제2 커패시터의 일 단이 만나는 제2 노드 사이에 연결되며,

상기 제2 반도체 스위치는, 상기 제1 반도체 스위치의 일 단과 상기 제1 커패시터의 일 단과 상기 제2 커패시터의 일 단이 만나는 제2 노드와, 상기 전압원의 일 단과 제2 다이오드의 일 단이 만나는 제3 노드 사이에 연결되는 것을 특징으로 하는 KY 컨버터.

청구항 2

제1항에 있어서,

상기 제1 다이오드의 애노드는, 상기 전압원의 일 단과 상기 제1 반도체 스위치의 일 단과 상기 제3 커패시터의 일 단이 만나는 제1 노드에 연결되고, 상기 제1 다이오드의 캐소드는, 상기 제1 커패시터의 일 단과 상기 제3 다이오드의 일 단이 서로 만나는 제4 노드에 연결되는 것을 특징으로 하는 KY 컨버터.

청구항 3

제1항에 있어서,

상기 제2 다이오드의 캐소드는, 상기 전압원의 일 단과 상기 제2 반도체 스위치의 일 단이 만나는 제3 노드에 연결되고, 상기 제2 다이오드의 애노드는, 상기 제2 커패시터의 일 단과 상기 출력부의 일 단이 서로 만나는 제5 노드에 연결되는 것을 특징으로 하는 KY 컨버터.

청구항 4

제1항에 있어서,

상기 제3 다이오드의 애노드는, 상기 제1 다이오드의 일 단과 상기 제1 커패시터의 일 단이 만나는 제4 노드에 연결되고, 상기 제3 다이오드의 캐소드는, 상기 제3 커패시터의 일 단과 상기 인덕터의 일 단이 만나는 제6 노드에 연결되는 것을 특징으로 하는 KY 컨버터.

청구항 5

제1항에 있어서,

상기 제1 커패시터는, 상기 제1 반도체 스위치의 일 단과 상기 제2 커패시터의 일 단이 만나는 제2 노드와, 상기 제1 다이오드의 일 단과 상기 제3 다이오드의 일 단이 서로 만나는 제4 노드 사이에 연결되는 것을 특징으로 하는 KY 컨버터.

청구항 6

제1항에 있어서,

상기 제2 커패시터는, 상기 제1 반도체 스위치의 일 단과 상기 제1 커패시터의 일 단이 만나는 제2 노드와, 상기 제2 다이오드의 일 단과 상기 출력부의 일 단이 만나는 제5 노드 사이에 연결되는 것을 특징으로 하는 KY 컨버터.

청구항 7

제1항에 있어서,

상기 제3 커패시터는, 상기 전압원의 일 단과 상기 제1 반도체 스위치의 일 단과 상기 제1 다이오드의 일 단이 만나는 제1 노드와, 상기 제3 다이오드의 일 단과 상기 인덕터의 일 단이 만나는 제6 노드 사이에 연결되는 것을 특징으로 하는 KY 컨버터.

청구항 8

제1항에 있어서,

상기 인덕터는, 상기 제3 커패시터의 일 단과 상기 제3 다이오드의 일 단이 만나는 제6 노드와, 상기 출력부의 일 단 사이에 연결되는 것을 특징으로 하는 KY 컨버터.

청구항 9

제1항에 있어서,

상기 출력부는, 출력 커패시터와 출력 저항이 병렬로 연결되어 구성되는 것을 특징으로 하는 KY 컨버터.

청구항 10

제1항에 있어서,

상기 출력부는, 상기 제2 다이오드의 일 단과 상기 제2 커패시터의 일 단이 만나는 제5 노드와, 상기 인덕터의 일 단 사이에 연결되는 것을 특징으로 하는 KY 컨버터.

발명의 설명

기 술 분 야

[0001] 본 발명은 부스트 컨버터에 관한 것으로서, 더욱 상세하게는 전압 이득이 개선된 KY 컨버터에 관한 것이다.

배 경 기 술

[0002] 일반적으로 스위칭 모드 파워 서플라이(Switching Mode Power Supply: SMPS) 등의 전원 기기에 적용되는 직류/직류 컨버터(DC/DC converter)는 직류 전압을 승압하거나 감압하여 원하는 직류 전압으로 변환하는 장치이다.

[0003] 이 중에서 부스트 컨버터(Boost converter)는 직류/직류 컨버터를 대표하는 회로 중 하나로서, 인가되는 직류 전압을 교류 전압으로 변환하여 승압한 후, 다시 교류 전압을 직류 전압으로 변환하여 안정된 출력 전압을 발생시키는 회로를 말한다. 상기와 같은 부스트 컨버터는 승압형 컨버터라고도 하며, 입력단과 출력단의 접지(GND)가 동일할 경우에만 사용할 수 있다.

[0004] 그런데, 부스트 컨버터는 비교적 출력 전압의 리플(ripple)이 커서 인가된 주변기기에 큰 부담을 줄 수 있는 문제가 있다. 이러한 기술적 문제를 해결하기 위해 적은 ESR(Effective Series Resistance)과 큰 커패시턴스를 갖는 커패시터, 또는 LC 필터를 사용하여 전압 상승 컨버터의 출력 리플을 저감시키는 회로들이 개발되었다. 하지만, 상기 부스트 컨버터는 연속 전도 모드(CCM: Continuous Conduction Mode)에서 전달함수의 극점으로 인한 안정도 문제(RHPZ: Right Half Plane Zero)가 발생되는 단점이 있다. 이러한 문제들을 해결하기 위한 목적으로 Mr. K. I Hwu와 Y. T Yau에 의해 KY 컨버터가 고안되었다.

[0005] 도 1은 종래 기술에 따른 KY 컨버터 회로를 나타내는 도면이다. 도 1을 참조하면, 종래의 KY 컨버터(100)는 스위치(S) 2개, 다이오드(D) 1개, 커패시터(C) 2개, 인덕터(L) 1개로 구성된다. KY 컨버터(100)는 출력 전류 리플이 저감되어 출력 전압 리플이 줄어들고, 이득(gain)에 극점이 존재하지 않아 RHPZ의 안정도 문제도 해결된 컨버터이다. 하지만, 종래의 KY 컨버터 회로 구조에서는 전압 이득이 작은 단점이 존재한다. 이러한 문제를 해결하기 위해 듀얼 모드의 KY 컨버터 회로가 제안되었다.

[0006] 도 2는 종래 기술에 따른 듀얼 모드 KY 컨버터 회로를 나타내는 도면이다. 도 2를 참조하면, 듀얼 모드 KY 컨버터(200)는 기존의 KY 컨버터(100)에 스위치(S) 2개, 다이오드(D) 1개, 커패시터(C) 1개를 더 추가하여 구성된다. 즉, 듀얼 모드 KY 컨버터(200)는 스위치(S) 4개, 다이오드(D) 2개, 커패시터(C) 3개, 인덕터(L) 1개

로 구성된다.

[0007] 듀얼 모드 KY 컨버터(200)는 스위치들의 온(on)/오프(off) 동작에 따라 2가지 모드로 동작한다. 듀얼 모드 KY 컨버터(200)는 제1 동작 모드에 따라 1+D의 전압 이득을 제공하고, 제2 동작 모드에 따라 1+2D의 전압 이득을 제공한다. 이러한 듀얼 모드 KY 컨버터(200)는 전압 이득 문제를 개선하였지만, 2개의 추가적인 반도체 스위치가 연결되어야 한다. 컨버터에서 스위치가 증가하게 되면, 소자의 전압 스트레스가 커지고 추가적인 손실이 발생하기 때문에 컨버터 효율이 감소되는 단점이 있다.

발명의 내용

해결하려는 과제

[0008] 본 발명은 전술한 문제 및 다른 문제를 해결하는 것을 목적으로 한다. 또 다른 목적은 추가적인 전력 손실이나 컨버터 효율을 저하시키지 않으면서 전압 이득을 향상시킬 수 있는 KY 컨버터를 제공함에 있다.

[0009] 또 다른 목적은 기존의 KY 컨버터에 두 개의 커패시터와 두 개의 다이오드만을 추가하여 전압 이득을 개선할 수 있는 KY 컨버터를 제공함에 있다.

과제의 해결 수단

[0010] 상기 또는 다른 목적을 달성하기 위해 본 발명의 일 측면에 따르면, 제1 반도체 스위치와 제2 반도체 스위치를 포함하며, 전압원이 인가되는 입력단에 병렬로 연결된 스위치부; 제1 내지 제3 다이오드로 이루어진 정류부와, 제1 내지 제3 커패시터와 인덕터로 이루어진 승압부를 포함하는 전압 컨버터부; 및 상기 전압 컨버터부에 직렬로 연결되어 출력 전압을 생성하는 출력부를 포함하고, 상기 제1 반도체 스위치는, 상기 전압원의 일 단과 상기 제1 다이오드의 일 단과 상기 제3 커패시터의 일 단이 만나는 제1 노드와, 상기 제2 반도체 스위치의 일 단과 상기 제1 커패시터의 일 단과 상기 제2 커패시터의 일 단이 만나는 제2 노드 사이에 연결되며, 상기 제2 반도체 스위치는, 상기 제1 반도체 스위치의 일 단과 상기 제1 커패시터의 일 단과 상기 제2 커패시터의 일 단이 만나는 제2 노드와, 상기 전압원의 일 단과 제2 다이오드의 일 단이 만나는 제3 노드 사이에 연결되는 것을 특징으로 하는 KY 컨버터를 제공한다.

[0011] 좀 더 바람직한 실시 예로, 상기 제1 다이오드의 애노드는, 전압원의 일 단과 제1 반도체 스위치의 일 단과 제3 커패시터의 일 단이 만나는 제1 노드에 연결되고, 상기 제1 다이오드의 캐소드는, 제1 커패시터의 일 단과 제3 다이오드의 일 단이 서로 만나는 제4 노드에 연결되는 것을 특징으로 한다. 또한, 상기 제2 다이오드의 캐소드는, 전압원의 일 단과 제2 반도체 스위치의 일 단이 만나는 제3 노드에 연결되고, 상기 제2 다이오드의 애노드는, 제2 커패시터의 일 단과 출력부의 일 단이 서로 만나는 제5 노드에 연결되는 것을 특징으로 한다. 또한, 상기 제3 다이오드의 애노드는, 제1 다이오드의 일 단과 제1 커패시터의 일 단이 만나는 제4 노드에 연결되고, 상기 제3 다이오드의 캐소드는, 제3 커패시터의 일 단과 인덕터의 일 단이 만나는 제6 노드에 연결되는 것을 특징으로 한다.

[0012] 좀 더 바람직한 실시 예로, 상기 제1 커패시터는, 제1 반도체 스위치의 일 단과 제2 커패시터의 일 단이 만나는 제2 노드와, 제1 다이오드의 일 단과 제3 다이오드의 일 단이 서로 만나는 제4 노드 사이에 연결되는 것을 특징으로 한다. 또한, 상기 제2 커패시터는, 제1 반도체 스위치의 일 단과 제1 커패시터의 일 단이 만나는 제2 노드와, 제2 다이오드의 일 단과 출력부의 일 단이 만나는 제5 노드 사이에 연결되는 것을 특징으로 한다. 또한, 상기 제3 커패시터는, 전압원의 일 단과 제1 반도체 스위치의 일 단과 제1 다이오드의 일 단이 만나는 제1 노드와, 제3 다이오드의 일 단과 인덕터의 일 단이 만나는 제6 노드 사이에 연결되는 것을 특징으로 한다.

[0013] 좀 더 바람직한 실시 예로, 상기 인덕터는, 제3 커패시터의 일 단과 제3 다이오드의 일 단이 만나는 제6 노드와, 출력부의 일 단 사이에 연결되는 것을 특징으로 한다. 또한, 상기 출력부는, 출력 커패시터와 출력 저항이 병렬로 연결되어 구성되는 것을 특징으로 한다. 또한, 상기 출력부는, 제2 다이오드의 일 단과 제2 커패시터의 일 단이 만나는 제5 노드와, 인덕터의 일 단 사이에 연결되는 것을 특징으로 한다.

발명의 효과

[0014] 본 발명의 실시 예에 따른 KY 컨버터의 효과에 대해 설명하면 다음과 같다.

[0015] 본 발명의 실시 예들 중 적어도 하나에 의하면, 반도체 스위치의 개수를 줄이면서 기존의 KY 컨버터가 갖는 CCM 동작이 가능하고 전류 리플이 작으며 RHPZ의 문제가 없는 장점을 그대로 유지할 수 있다.

[0016] 또한, 본 발명의 실시 예들 중 적어도 하나에 의하면, 기존의 KY 컨버터에 2개의 커패시터와 2개의 다이오드만을 추가함으로써, 전압 이득을 2+D까지 증가시킬 수 있는 장점이 있다.

[0017] 또한, 본 발명의 실시 예들 중 적어도 하나에 의하면, 반도체 스위치의 수를 늘리지 않아 가격이나 전력 소자의 손실 측면에서 유리하고, 컨버터의 효율을 저감시키지 않는 장점이 있다.

[0018] 다만, 본 발명의 실시 예들에 따른 KY 컨버터가 달성할 수 있는 효과는 이상에서 언급한 것들로 제한되지 않으며, 언급하지 않은 또 다른 효과들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

도면의 간단한 설명

[0019] 도 1은 종래 기술에 따른 KY 컨버터 회로를 나타내는 도면;

도 2는 종래 기술에 따른 듀얼 모드 KY 컨버터 회로를 나타내는 도면;

도 3은 본 발명의 일 실시 예에 따른 KY 컨버터 회로를 나타내는 도면;

도 4는 제1 스위칭 모드 시, KY 컨버터의 동작 원리를 설명하기 위해 참조되는 도면;

도 5는 제2 스위칭 모드 시, KY 컨버터의 동작 원리를 설명하기 위해 참조되는 도면;

도 6은 도 3의 KY 컨버터를 시뮬레이션하기 위한 회로도를 나타내는 도면;

도 7은 도 6의 KY 컨버터를 시뮬레이션한 결과를 나타내는 도면.

발명을 실시하기 위한 구체적인 내용

[0020] 이하, 첨부된 도면을 참조하여 본 명세서에 개시된 실시 예를 상세히 설명하되, 도면 부호에 관계없이 동일하거나 유사한 구성요소는 동일한 참조 번호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다. 이하의 설명에서 사용되는 구성요소에 대한 접미사 "모듈" 및 "부"는 명세서 작성의 용이함만이 고려되어 부여되거나 혼용되는 것으로서, 그 자체로 서로 구별되는 의미 또는 역할을 갖는 것은 아니다. 또한, 본 명세서에 개시된 실시 예를 설명함에 있어서 관련된 공지 기술에 대한 구체적인 설명이 본 명세서에 개시된 실시 예의 요지를 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다. 또한, 첨부된 도면은 본 명세서에 개시된 실시 예를 쉽게 이해할 수 있도록 하기 위한 것일 뿐, 첨부된 도면에 의해 본 명세서에 개시된 기술적 사상이 제한되지 않으며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.

[0021] 본 발명은 추가적인 전력 손실이나 컨버터 효율을 저하시키지 않으면서 전압 이득을 향상시킬 수 있는 KY 컨버터를 제안한다. 또한, 본 발명은 기존의 KY 컨버터에 두 개의 커패시터와 두 개의 다이오드만을 추가하여 전압 이득을 개선할 수 있는 KY 컨버터를 제안한다.

[0022] 이하에서는, 본 발명의 실시 예들에 대하여, 도면을 참조하여 상세히 설명한다.

[0023] 도 3은 본 발명의 일 실시 예에 따른 KY 컨버터 회로를 나타내는 도면이다.

[0024] 도 3을 참조하면, 본 발명에 따른 KY 컨버터(300)는 스위치부(310), 전압 컨버터부(320) 및 출력부(330)를 포함할 수 있다.

[0025] KY 컨버터(300)는 부스트 컨버터 중 하나로서, 입력 전압을 승압하여 안정된 출력 전압을 발생시키는 회로이다. KY 컨버터(300)는, 부하 측 입장에서 볼 때, 부하로 전류가 주기적으로 흘러 들어오다 끊어지기를 반복하기 때문에 전류원(current-fed) 방식이라고도 하며, 출력 단의 전류는 항상 입력 단의 전류보다 작고 회로의 동작 원리상 손실 성분이 없기 때문에 입력 전류 × 입력 전압 = 출력 전류 × 출력 전압의 관계식으로부터 출력 전압이 입력 전압보다 항상 높게 나타난다.

[0026] 스위치부(310)는 전압원(V_{in})의 일 단과 타 단 사이에 배치되어, 직렬로 연결되는 제1 반도체 스위치(Q_1)와 제2 반도체 스위치(Q_2)를 포함할 수 있다. 상기 스위치부(310)는 전압원(V_{in})이 인가되는 입력 단에 병렬로 연결될 수 있다. 스위치부(310)는 KY 컨버터(300)의 입/출력 간에 전달되는 에너지를 제어하는 기능을 수행할 수 있다.

[0027] 제1 및 제2 반도체 스위치(Q_1, Q_2)는 큰 전류를 흘릴 수 있는 트랜지스터 소자로서, BJT(Bipolar Junction Transistor), IGBT(Insulated Gate Bipolar Transistor), MOSFET(Metal-Oxide-Semiconductor Field Effect

Transistor) 등으로 구성될 수 있다.

[0028] 제1 및 제2 반도체 스위치(Q_1, Q_2)는 컨트롤러(미도시)의 제어 신호에 따라 턴 온(turn on)/턴 오프(turn off) 동작을 수행할 수 있다. 가령, 제1 반도체 스위치(Q_1)가 턴 온 상태로 동작하게 되면, 제2 반도체 스위치(Q_2)는 턴 오프 상태로 동작하게 되고, 제1 반도체 스위치(Q_1)가 턴 오프 상태로 동작하게 되면, 제2 반도체 스위치(Q_2)는 턴 온 상태로 동작하게 된다.

[0029] 제1 반도체 스위치(Q_1)의 일 단은, 전압원(V_{in})의 일 단과 제1 다이오드(D_1)의 일 단과 제3 커패시터(C_3)의 일 단이 서로 만나는 제1 노드(N_1)에 연결될 수 있고, 제1 반도체 스위치(Q_1)의 타 단은, 제2 반도체 스위치(Q_2)의 일 단과 제1 커패시터(C_1)의 일 단과 제2 커패시터(C_2)의 일 단이 만나는 제2 노드(N_2)에 연결될 수 있다.

[0030] 제2 반도체 스위치(Q_2)의 일 단은, 제1 반도체 스위치(Q_1)의 일 단과 제1 커패시터(C_1)의 일 단과 제2 커패시터(C_2)의 일 단이 서로 만나는 제2 노드(N_2)에 연결될 수 있고, 제2 반도체 스위치(Q_2)의 타 단은, 전압원(V_{in})의 일 단과 제2 다이오드(D_2)의 일 단이 서로 만나는 제3 노드(N_3)에 연결될 수 있다. 여기서, 제3 노드(N_3)는 접지(ground)와 연결될 수 있다.

[0031] 전압 컨버터부(320)는 교류를 직류로 변환하기 위한 정류부와 전압을 높이기 위한 승압부로 구성될 수 있다. 상기 정류부는 제1 내지 제3 다이오드(D_1, D_2, D_3)를 포함할 수 있고, 상기 승압부는 제1 내지 제3 커패시터(C_1, C_2, C_3)와 인덕터(L)를 포함할 수 있다.

[0032] 제1 내지 제3 다이오드(D_1, D_2, D_3)는 정류 소자로서, 전류를 한 방향으로 흐르게 하는 기능을 수행할 수 있다. 상기 다이오드는 P형 반도체와 N형 반도체를 접합하여 형성될 수 있다.

[0033] 제1 다이오드(D_1)의 일 단(애노드)은, 전압원(V_{in})의 일 단과 제1 반도체 스위치(Q_1)의 일 단과 제3 커패시터(C_3)의 일 단이 서로 만나는 제1 노드(N_1)에 연결될 수 있고, 제1 다이오드(D_1)의 타 단(캐소드)은, 제1 커패시터(C_1)의 일 단과 제3 다이오드(D_3)의 일 단이 서로 만나는 제4 노드(N_4)에 연결될 수 있다.

[0034] 제2 다이오드(D_2)의 일 단(캐소드)은, 전압원(V_{in})의 일 단과 제2 반도체 스위치(Q_2)의 일 단이 서로 만나는 제3 노드(N_3)에 연결될 수 있고, 제2 다이오드(D_2)의 타 단(애노드)은, 제2 커패시터(C_2)의 일 단과 출력부(330)의 일 단이 서로 만나는 제5 노드(N_5)에 연결될 수 있다.

[0035] 제3 다이오드(D_3)의 일 단(애노드)은, 제1 다이오드(D1)의 일 단과 제1 커패시터(C_1)의 일 단이 서로 만나는 제4 노드(N_4)에 연결될 수 있고, 제3 다이오드(D_3)의 타 단(캐소드)은, 제3 커패시터(C_3)의 일 단과 인덕터(L)의 일 단이 서로 만나는 제6 노드(N_6)에 연결될 수 있다.

[0036] 제1 및 제3 다이오드(D_1, D_3)는 출력부(330) 방향으로 정 바이어스 되도록 배치될 수 있고, 제2 다이오드(D_2)는 출력부(330) 방향으로 역 바이어스 되도록 배치될 수 있다.

[0037] 제1 내지 제3 커패시터(C1, C2, C3)와 인덕터(L)는 에너지 전달의 매개체로서, 에너지(즉, 전압)를 충전하거나 방전하는 기능을 수행할 수 있다. 이러한 수동 소자들(L, C)은 입력 단의 직류 전압을 소정 레벨의 직류 전압으로 승압할 수 있다.

[0038] 제1 커패시터(C_1)의 일 단은, 제1 반도체 스위치(Q_1)의 일 단과 제2 커패시터(C_2)의 일 단이 서로 만나는 제2 노드(N_2)에 연결될 수 있고, 제1 커패시터(C_1)의 타 단은 제1 다이오드(D_1)의 일 단과 제3 다이오드(D_3)의 일 단이 서로 만나는 제4 노드(N_4)에 연결될 수 있다.

[0039] 제2 커패시터(C_2)의 일 단은, 제1 반도체 스위치(Q_1)의 일 단과 제1 커패시터(C_1)의 일 단이 서로 만나는 제2 노드(N_2)에 연결될 수 있고, 제2 커패시터(C_2)의 타 단은 제2 다이오드(D_2)의 일 단과 출력부(330)의 일 단이 서로 만나는 제5 노드(N_5)에 연결될 수 있다.

[0040] 제3 커패시터(C_3)의 일 단은, 전압원(V_{in})의 일 단과 제1 반도체 스위치(Q_1)의 일 단과 제1 다이오드(D_1)의 일 단이 서로 만나는 제1 노드(N_1)에 연결될 수 있고, 제3 커패시터(C_3)의 타 단은 제3 다이오드(D_3)의 일 단과 인덕터(L)의 일 단이 서로 만나는 제6 노드(N_6)에 연결될 수 있다.

[0041] 인덕터(L)의 일 단은, 제3 커패시터(C_3)의 일 단과 제3 다이오드(D_3)의 일 단이 서로 만나는 제6 노드(N_6)에 연결될 수 있고, 인덕터(L)의 타 단은 출력부(330)의 일 단에 연결될 수 있다.

[0042] 출력부(330)는 전압 컨버터부(320)를 통해 승압된 직류 전압을 출력하는 기능을 수행할 수 있다. 즉, 출력부(330)는 커패시터와 인덕터에서 충전된 전압들을 합산하여 출력할 수 있다.

[0043] 출력부(330)는 출력 커패시터(C_{out})와 출력 저항(R)이 병렬로 연결되어 구성되며, 인덕터(L)와는 직렬로 연결되어 출력 전압을 형성할 수 있다. 출력부(330)의 일 단은 인덕터(L)의 일 단에 연결될 수 있고, 출력부(330)의 타 단은 제2 다이오드(D_2)의 일 단과 제2 커패시터(C_2)의 일 단이 서로 만나는 제5 노드(N_5)에 연결될 수 있다.

[0044] 컨트롤러(미도시)는 스위치부(310)를 제어하기 위한 제어 신호를 출력하는 수단으로서, PWM(Pulse Width Modulation) 형식의 제어 신호를 출력할 수 있다.

[0045] 이러한 KY 컨버터(300)는, 컨트롤러의 제어 명령에 따라, 제1 스위칭 모드와 제2 스위칭 모드를 번갈아가며 동작한다. 이하에서는, 제1 및 제2 스위칭 모드에서의 컨버터 동작 원리에 대해 설명하도록 한다.

[0046] 도 4는 제1 스위칭 모드 시, KY 컨버터의 동작 원리를 설명하기 위해 참조되는 도면이고, 도 5는 제2 스위칭 모드 시, KY 컨버터의 동작 원리를 설명하기 위해 참조되는 도면이다.

[0047] 도 4를 참조하면, KY 컨버터(300)의 제1 스위칭 모드는 제1 반도체 스위치(Q_1)가 턴 온 상태이고, 제2 반도체 스위치(Q_2)가 턴 오프 상태인 동작 모드이다.

[0048] 제1 스위칭 모드의 KY 컨버터 회로(300)에서, 충전 전류가 제1 반도체 스위치(Q_1)와 제1 커패시터(C_1)와 제3 다이오드(D_3)와 제3 커패시터(C_3)를 따라 흐르면서 제1 충전 패스를 형성하게 된다. 상기 제1 충전 패스를 통해 흐르는 전류가 제3 커패시터(C_3)의 양 단에 충전되어, 상기 제3 커패시터(C_3)의 전압(V_{C3})은 입력 전압(V_{in})과 동일하게 된다.

[0049] 또한, 제1 스위칭 모드의 KY 컨버터 회로에서, 충전 전류가 전압원(V_{in})과 제1 반도체 스위치(Q_1)와 제2 커패시터(C_2)와 제2 다이오드(D_2)를 따라 흐르면서 제2 충전 패스를 형성하게 된다. 상기 제2 충전 패스를 통해 흐르는 전류가 제2 커패시터(C_2)의 양 단에 충전되어, 상기 제2 커패시터(C_2)의 전압(V_{C2})은 입력 전압(V_{in})과 동일하게 된다.

[0050] KY 컨버터 회로(300)는, 제1 스위칭 모드로 전환 시, 전압원(V_{in})과 제1 반도체 스위치(Q_1)와 제1 커패시터(C_1)와 제3 다이오드(D_3)와 인덕터(L)와 출력 커패시터(C_{out})와 제2 다이오드(D_2)를 따라 전류가 흐르면서 전압 패스를 형성하게 된다. 상기 전압 패스를 통해, 인덕터(L)의 양단 전압(V_{L1})은 아래 수학식 1과 같이 정의될 수 있다.

수학식 1

[0051] $$V_{L1} = V_{in} + V_{C1} - V_{out}, V_{C1} = V_{in}$$

[0052] 여기서, V_{C1}은 제2 스위칭 모드에서 제1 커패시터(C_1)에 충전된 전압임.

[0053] 한편, 도 5를 참조하면, KY 컨버터(300)의 제2 스위칭 모드는 제1 반도체 스위치(Q_1)가 턴 오프 상태이고, 제2 반도체 스위치(Q_2)가 턴 온 상태인 동작 모드이다.

[0054] 제2 스위칭 모드의 KY 컨버터 회로에서, 충전 전류가 전압원(V_{in})과 제1 다이오드(D_1)와 제1 커패시터(C_1)와 제2

반도체 스위치(Q_2)를 따라 흐르면서 충전 패스를 형성하게 된다. 상기 충전 패스를 통해 흐르는 전류가 제1 커패시터(C_1)의 양 단에 충전되어, 상기 제1 커패시터(C_1)의 전압(V_{C1})은 입력 전압(V_{in})과 동일하게 된다.

[0055] KY 컨버터 회로(300)는, 제2 스위칭 모드로 전환 시, 전압원(V_{in})과 제3 커패시터(C_3)와 인덕터(L)와 출력 커패시터(C_{out})와 제2 커패시터(C_2)와 제2 반도체 스위치(Q_2)를 따라 전류가 흐르면서 전압 패스를 형성하게 된다. 상기 전압 패스를 통해, 인덕터(L)의 양단 전압(V_{L2})은 아래 수학식 2와 같이 정의될 수 있다.

수학식 2

[0056] $$V_{L2}=V_{in}+V_{C3}-V_{out}+V_{C2}, V_{C2}=V_{C3}=V_{in}$$

[0057] 여기서, V_{C2}는 제1 스위칭 모드에서 제2 커패시터(C_2)에 충전된 전압이고, V_{C3}는 제1 스위칭 모드에서 제3 커패시터(C_3)에 충전된 전압임.

[0058] 제1 반도체 스위치(Q_1)의 턴 온 시간을 $D \cdot T_S$라 가정하고, 제2 반도체 스위치(Q_2)의 턴 온 시간을 $(1-D) \cdot T_S$라 가정하면, 정상 상태에서 인덕터 전압(V_L)의 한 주기 평균값은 아래 수학식 3을 만족하게 된다.

수학식 3

[0059] $$V_L=V_{L1} \cdot D \cdot T_S+V_{L2} \cdot (1-D) \cdot T_S=0$$

[0060] 상술한 수학식 1 및 2를 이용하여 위 수학식 3을 정리하면, 아래 수학식 4와 같이 정리될 수 있다. 아래 수학식 4를 이용하여 KY 컨버터 회로(300)의 전압 이득을 계산할 수 있다.

수학식 4

[0061] $$V_{out}/V_{in}=2+D, 0<D<1$$

[0062] 여기서, D는 제1 반도체 스위치(Q_1)의 듀티비(D, duty ratio)로서, 제1 반도체 스위치(Q_1)를 턴 온(turn on)하는 시간을 의미하고, (1-D)는 제2 반도체 스위치(Q_2)의 듀티비(D, duty ratio)로서, 제2 반도체 스위치(Q_2)를 턴 온(turn on)하는 시간을 의미한다.

[0063] 제1 반도체 스위치(Q_1)의 듀티비(D)를 변동시킴으로써, KY 컨버터 회로(300)의 평균 출력 전압을 원하는 값으로 제어할 수 있다.

[0064] 이상, 상술한 바와 같이, 본 발명에 따른 KY 컨버터는 기존의 KY 컨버터(100)에 두 개의 커패시터와 두 개의 다이오드만을 추가하여 전압 이득을 2+D까지 향상시킬 수 있다.

[0065] 도 6은 도 3의 KY 컨버터를 시뮬레이션하기 위한 회로도를 나타내는 도면이고, 도 7은 도 6의 KY 컨버터를 시뮬레이션한 결과를 나타내는 도면이다.

[0066] 도 6 및 도 7을 참조하면, 입력 전압(V_{in})을 50V, 스위칭 주파수를 100kHz, 제1 반도체 스위치(M_1)의 듀티비(D)를 0.5, 제1 내지 제3 커패시터를 100㎌, 출력 커패시터를 100㎌, 인덕터를 100uH, 출력 저항을 125Ω으로 설정하여 KY 컨버터 회로(600)를 구성할 수 있다.

[0067] 이러한 KY 컨버터 회로(600)를 시뮬레이션한 결과, 해당 회로(600)의 출력 전압은 125V이고, 출력 전류는 1A임을 확인할 수 있다. 이에 따라, KY 컨버터 회로(600)의 입력 전압(50V)과 출력 전압(125V) 간의 전압 이득은

2+D(2+0.5=2.5)로 향상되었음을 확인할 수 있다.

[0068] 이상에서 본 발명의 다양한 실시 예들에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

부호의 설명

[0069] 300: KY 컨버터 310: 스위치부

320: 전압 컨버터부 330: 출력부

Q_1: 제1 반도체 스위치 Q_2: 제2 반도체 스위치

C_1: 제1 커패시터 C_2: 제2 커패시터

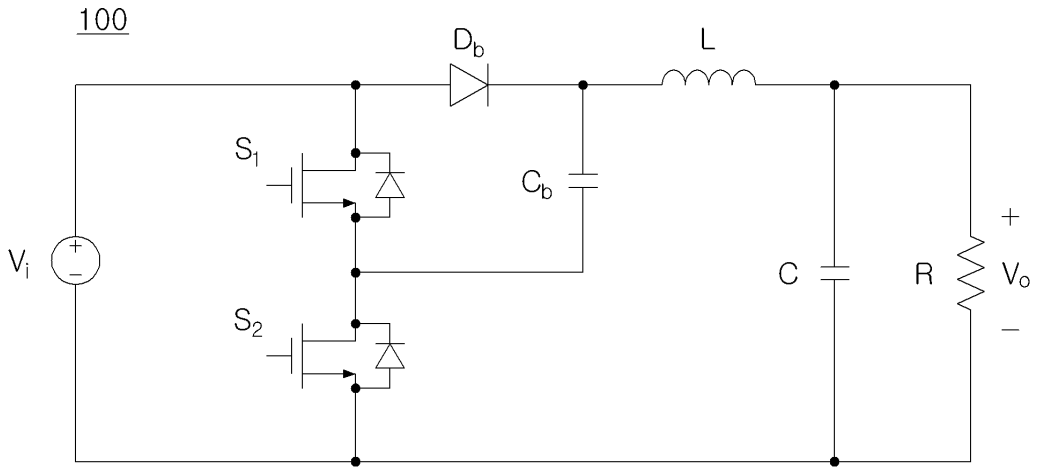
C_3: 제3 커패시터 D_1: 제1 다이오드

D_2: 제2 다이오드 D_3: 제3 다이오드

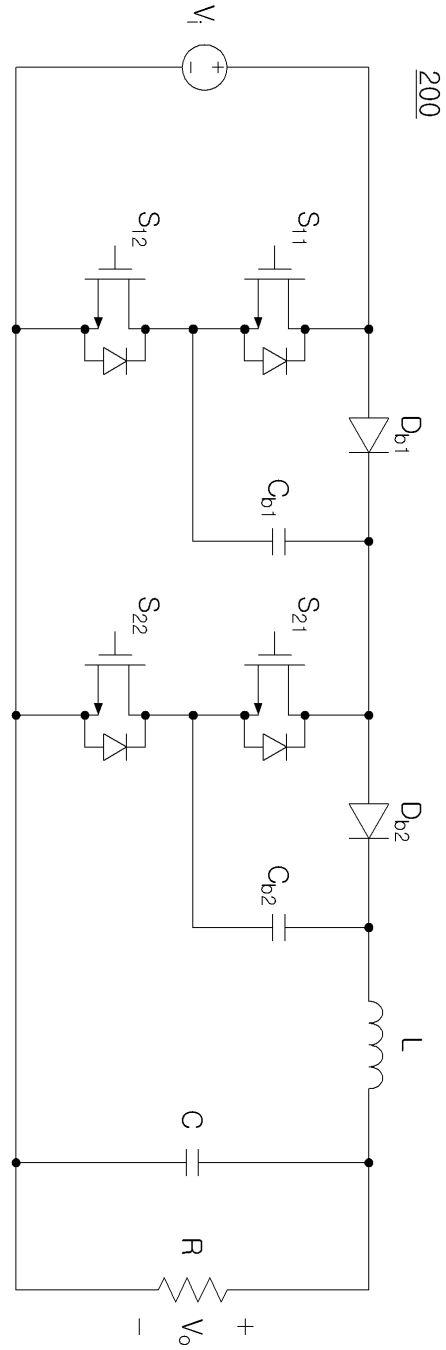
C_{out}: 출력 커패시터 R: 출력 저항

도면

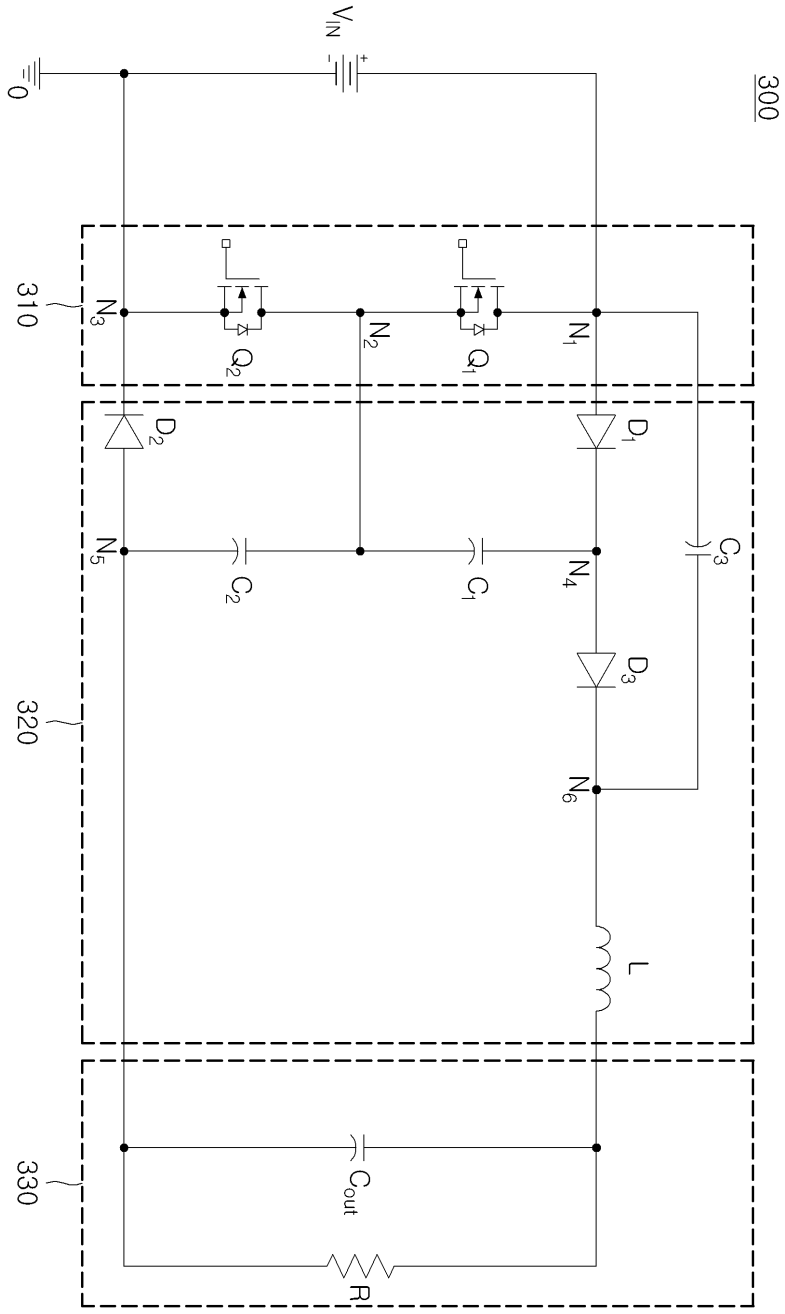
도면1



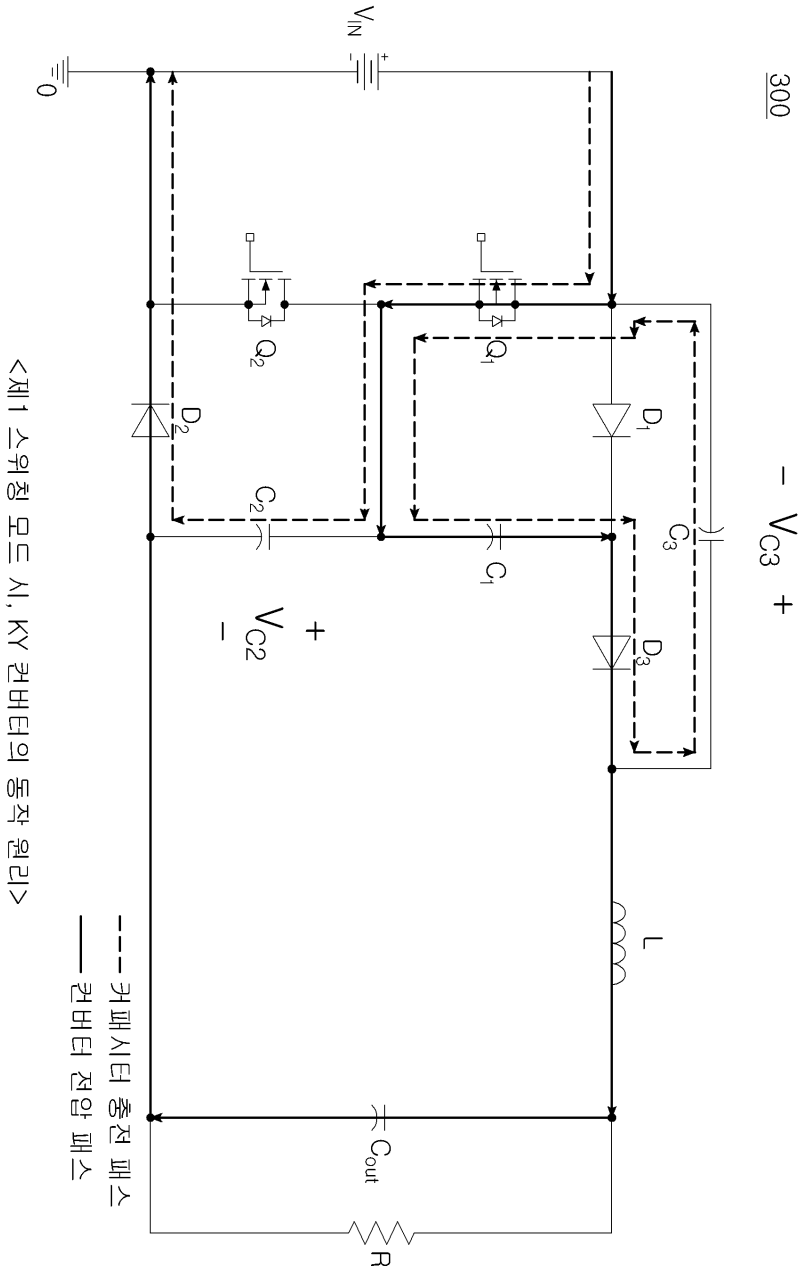
도면2



도면3

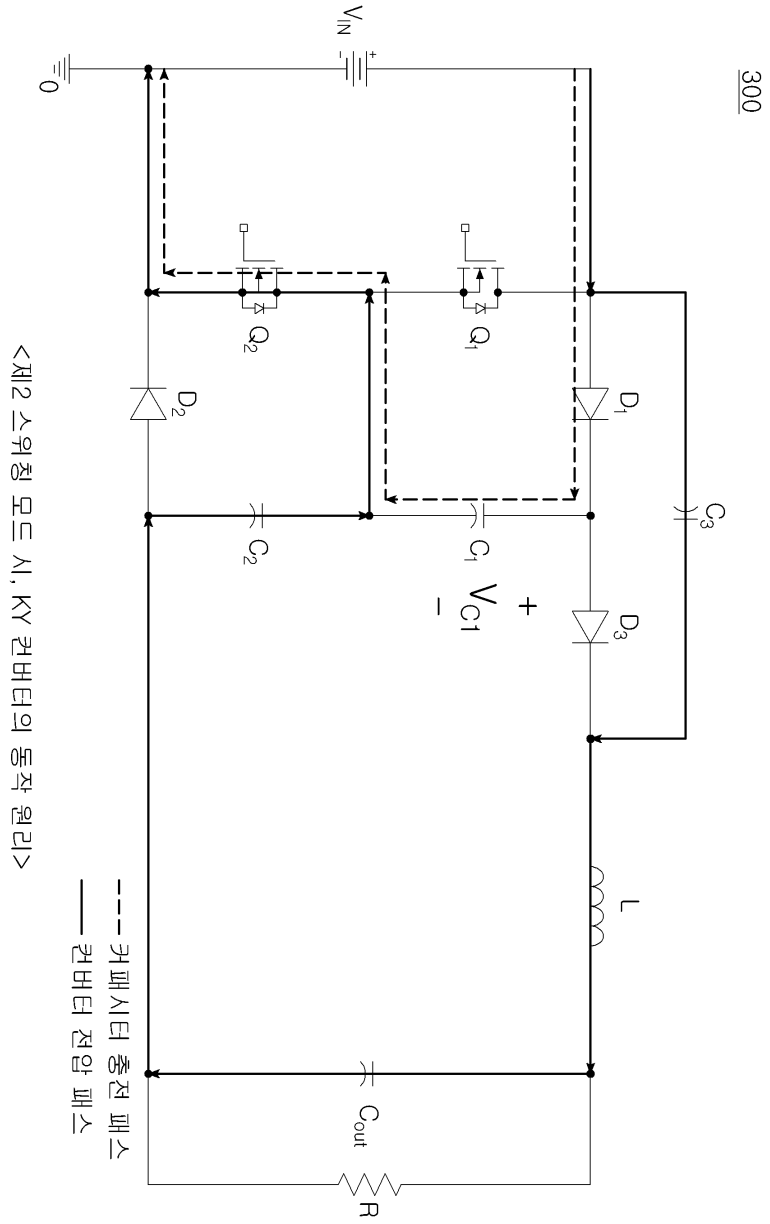

V_{IN}
0
300
310
320
330
N_3
N_2
N_1
Q_2
Q_1
D_2
D_1
N_5
N_4
C_2
C_1
C_3
D_3
N_6
L
C_{out}
R

도면4



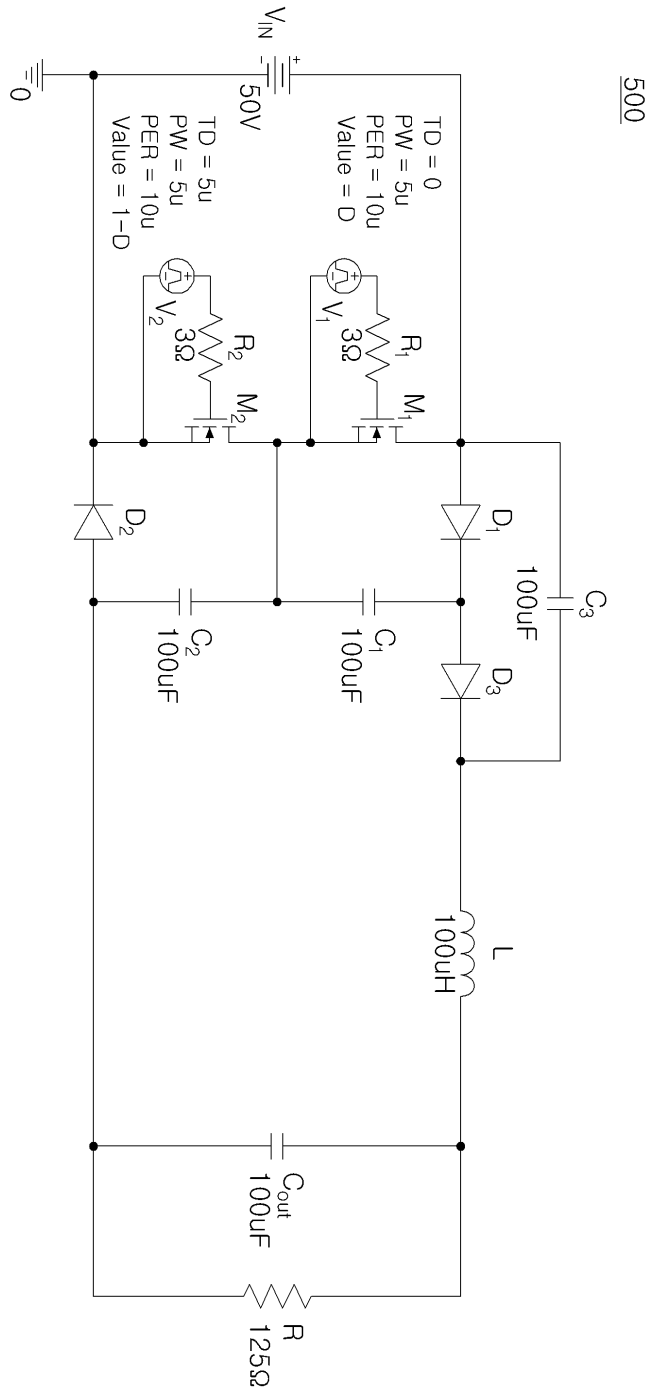
<제1 스위칭 모드 시, KY 컨버터의 동작 원리>

도면5

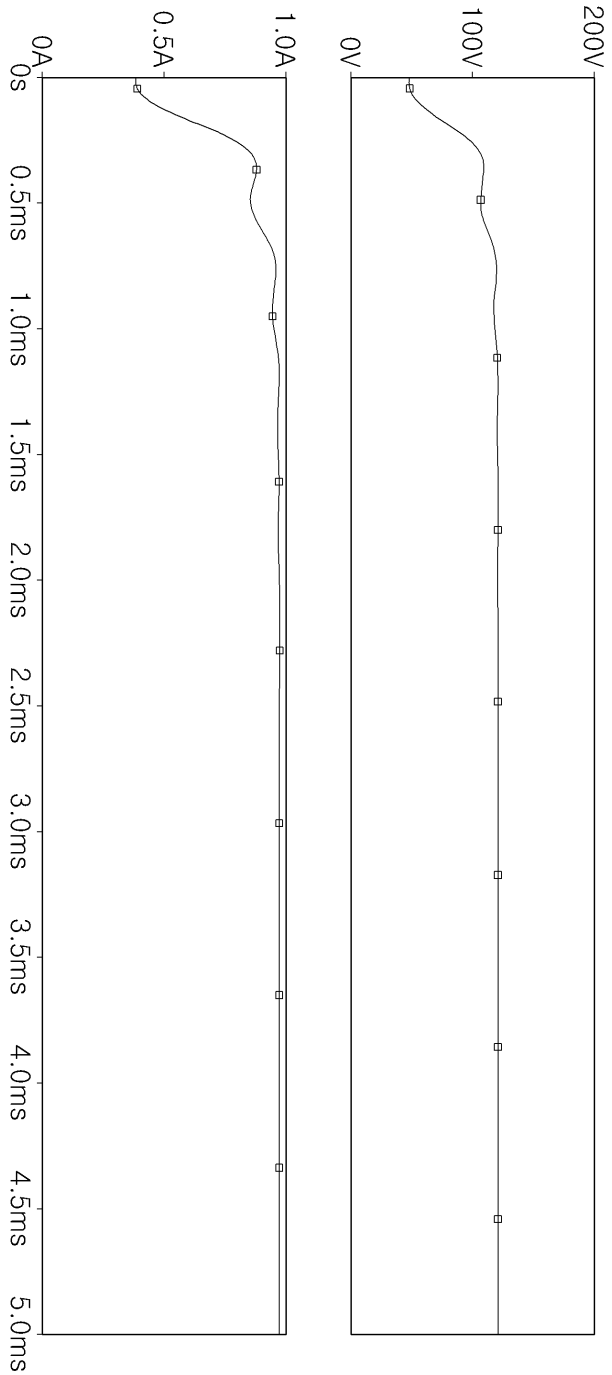


<제2 스위칭 모드 시, KY 컨버터의 동작 원리>

도면6


500
0
V_{IN}
50V
TD = 0
PW = 5u
PER = 10u
Value = D
TD = 5u
PW = 5u
PER = 10u
Value = 1-D
V_1
V_2
3Ω
R_1
R_2
M_1
M_2
D_1
D_2
D_3
C_1 100uF
C_2 100uF
C_3 100uF
L 100uH
C_{out} 100uF
R 125Ω

도면7


0A
0.5A
1.0A
0V
100V
200V
0s
0.5ms
1.0ms
1.5ms
2.0ms
2.5ms
3.0ms
3.5ms
4.0ms
4.5ms
5.0ms