

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-186690

(P2004-186690A)

(43) 公開日 平成16年7月2日(2004.7.2)

(51) Int. Cl.⁷

H01L 21/027

G03F 1/08

G03F 7/20

F I

H01L 21/30

G03F 1/08

G03F 7/20

514F

G

521

テーマコード (参考)

2H095

5F046

審査請求 未請求 請求項の数 2 O L (全 11 頁)

(21) 出願番号 特願2003-403994 (P2003-403994)
 (22) 出願日 平成15年12月3日 (2003.12.3)
 (31) 優先権主張番号 309862
 (32) 優先日 平成14年12月4日 (2002.12.4)
 (33) 優先権主張国 米国 (US)

(71) 出願人 501229528
 テキサス インストルメンツ インコーポ
 レイテッド
 アメリカ合衆国、テキサス、ダラス、チャ
 ーチル ウェイ 7839
 (74) 代理人 100066692
 弁理士 浅村 皓
 (74) 代理人 100072040
 弁理士 浅村 肇
 (74) 代理人 100087217
 弁理士 吉田 裕
 (74) 代理人 100080263
 弁理士 岩本 行夫

最終頁に続く

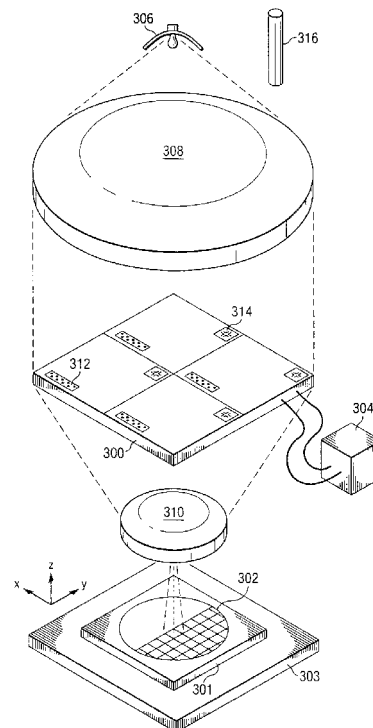
(54) 【発明の名称】 集積回路識別

(57) 【要約】

【課題】各チップの個別識別マークを効率良く与える半
 導体ウエハへのマーキング。

【解決手段】半導体ウエハ302をマーキングするた
 めの方法であって、液晶画素を含むレチクル300を提
 供する工程、半導体ウエハをレチクルに近接して配置す
 る工程、第1の複数の画素を介してウエハの第1の領域に
 放射を向ける工程、半導体ウエハとレチクルの相対的な
 位置を変更する工程、および第2の複数の画素を介して
 ウエハの第2の領域に放射を向ける工程を含む。第1の
 複数の画素は、第1のマークを形成するために用いられ
 得、第2の複数の画素は、第2のマークを形成するた
 めに用いられ得、ここで、第2のマークは、第1のマーク
 とは異なるものである。スペースを節約するため、これ
 らのマークはドットのパターンでつくられ得る。画素は
 、各画素に連結され得るトランジスタをオンまたはオフ
 にするコンピュータ304を用いることによって、ある
 一定のマークを形成するように選択され得る。

【選択図】図3



【特許請求の範囲】

【請求項 1】

半導体ウエハをマーキングするための方法であって、
液晶画素を含むレチクルを提供し、
前記半導体ウエハを前記レチクルに近接して配置し、
第 1 の複数の前記画素を介して、前記ウエハの第 1 の領域に放射を向け、
前記半導体ウエハと前記レチクルの相対的な位置を変更し、さらに、
第 2 の複数の前記画素を介して、前記ウエハの第 2 の領域に放射を向ける工程
を含む方法。

【請求項 2】

10

半導体ウエハをマーキングするためのシステムであって、
ウエハ・マウント、
前記ウエハ・マウントに近接する放射源、
前記放射源と前記ウエハ・マウントとの間に配置され得、液晶画素を含むレチクル、お
よび
前記レチクルと前記ウエハ・マウントの相対的な位置を変更するためのメカニズム
を含むシステム。

【発明の詳細な説明】

【技術分野】

【0001】

20

本発明は、集積回路の分野、および追跡の目的で集積回路をマーキングする分野に関連する。

【背景技術】

【0002】

半導体業界において、それらが製造された後や世界中の顧客に届けられた後のデバイス追跡を容易にするために、集積回路ダイ（チップ）をマーキングする信頼性の高い方法が必要とされている。例えば、ある顧客が、ある特定のチップに欠陥を見つけた場合、またはある特定のチップと同様に動作するチップをもっと欲しいと思っている場合、そのチップの来歴やそれが製造された際の条件を確かめることができることは、集積回路メーカーにとって競争力の上で利点となり得る。これまで、ある特定のウエハ上のチップにマーキングをすることは可能であったが、ある特定のタイプの集積回路の所与のウエハ・ロット中のあるウエハ上のチップすべてが、同じレチクル・セットまたはマスク・セットでつくられるため、全体レベルの識別名でチップにマーキングすることしかできていない。ウエハ製造プロセス中にそれぞれの個別のチップにそのチップ独自の識別マークをつけることは、最もコスト効率がよいのだが、チップ製造の所与のレベルに対して、その同じレチクルがウエハ全体にわたってステッピングされる（stepped）ため、これは可能になってはいない。このため、ある特定のチップに関する問題も、そのチップの識別レベルが許す限りでしか追跡することができない。

30

【0003】

さらに、一層小さなチップが引き続き求められていることにより、スペースが制限され、マーキング・タスクが複雑になっている。一般的に、あるロットのすべてのウエハには同じマークがつき、このマークは、デバイス設計型番、製造年月、製造場所などを示す。また、この識別マークは、例えば、顕微鏡で視覚的に識別するのに十分な大きさであることが一般的である。一層小さなチップの需要が高まっているため、それに応じて、各チップ上でこのような情報を配置するために使うことのできるスペースも減ってきている。例えば、1.5 mm × 1.5 mm のデバイス・パッケージの場合、そのチップ上に十分なスペースを設けることができるのは識別文字約 5 文字分のみ（例えば、デバイス型番に 3 文字、製造年月に 2 文字）であることは珍しいことではない。このようなデバイスに欠陥がある場合、そのチップが製造された年月によってしか追跡することができない。

40

【発明の開示】

50

【発明が解決しようとする課題】

【0004】

多くの場合、メーカーは大抵世界中に製造施設を有しており、それらの施設のそれぞれでひと月に何千ものウエハが製造されているため、このような小さなチップにさらに詳細なマーキングをすることが必要である。この業界において、集積回路ダイをマーキングするためのもっと良い方法が必要とされていることは明白である。

【課題を解決するための手段】

【0005】

本発明の一実施例は半導体ウエハをマーキングするための方法である。この方法は、液晶画素を含むレチクルを提供する工程、半導体ウエハをレチクルに近接して配置する工程、第1の複数の画素を介して、ウエハの第1の領域に放射を向ける工程、半導体ウエハとレチクルの相対的な位置を変更する工程、および第2の複数の画素を介して、ウエハの第2の領域に放射を向ける工程を含む。第1の複数の画素は第1のマークを形成するために用いられ得、第2の複数の画素は第2のマークを形成するために用いられ得、ここで、第2のマークは、第1のマークとは異なるものである。スペースを節約するため、これらのマークはドットのパターンでつくられ得る。画素は、それぞれの画素に連結され得るトランジスタをオンまたはオフにするコンピュータを用いることによって、ある一定のマークを形成するように選択され得る。

【0006】

別の実施例は半導体ウエハをマーキングするためのシステムである。このシステムは、ウエハ・マウント、ウエハ・マウントに近接する放射光源、液晶画素を含み、放射光源とウエハ・マウントとの間に配置され得るレチクル、およびレチクルとウエハ・マウントの相対的な位置を変更するためのメカニズムを含む。放射光源は、非干渉性の遠紫外線や近紫外線、または可視光源、またはレーザであってもよい。

【0007】

本発明のさらに別の実施例は、半導体ウエハをマーキングするための方法を含む。この方法はテスト・プローブ・ツールを提供する工程を含む。このツールは、ウエハ・チャック、ウエハ・チャックに近接するテスト・ヘッド、テスト・ヘッドに取り付けられるプローブ・カード、およびツールに取り付けられるレーザを含む。この方法はさらに、ウエハ・チャックに半導体ウエハを載せる工程、プローブ・カードでウエハ上の第1の領域に接触する工程、レーザで第1の領域に第1のマークをマーキングする工程、プローブ・カードとウエハの相対的な位置を変更する工程、プローブ・カードでウエハ上の第2の領域に接触する工程、およびレーザで第2の領域に第2のマークをマーキングする工程を含む。第2のマークは、第1のマークとは異なるものであり、ウエハ上の第1および第2の領域を示すドットのパターンを含み得る。ウエハ上の第1の領域に接触する工程と、第1の領域に第1のマークをマーキングする工程は、同時に成されてもよい。

【0008】

本発明の利点は、本発明が、ウエハ上の各チップのチップレベルの個別(custom)識別マークについて考慮していることである。

【0009】

本発明は、添付の図面を参照して、以下の本発明の好ましい実施例の詳細な説明を読むことによってより良く理解され得る。当業者であれば、図面は一定の尺度で描かれてはならず、特に、垂直方向の寸法は実施例の詳細をより分かりやすく示すために誇張されている場合が多いことが分かるであろう。

【実施例】

【0010】

図1aは、個別のダイすなわちチップ102に区分けされたウエハ100の平面図を示す。図1bは、ある特定のチップ104の詳細を示し、チップ104は、ボンド・パッド106および識別マーク108を含んでいる。典型的に、このマークは、そのチップを製造した施設、製造年月日、そのチップと共に処理されたウエハ・ロットおよびそのロット

内のウエハ番号、および最後に、そのウエハ上でその特定のダイが占有する領域を示す情報を含み得る。このようなマークは「EBT2K20704-MIB-02-17」のように表示され得、ここで、「EBT」は製造施設であり、「2K2」は製造年の2002、「07」は製造月の7月、「04」は4日、「MIB」はロット識別名、「02」はそのロット内のウエハ番号、「17」はそのウエハ上のダイ領域である。もちろん、メーカーIDもそのチップのどこかに表示される。従来のサイズおよび文字フォーマットで1つのチップ上にこのような多くの情報を載せることは、余りに多くのスペースを消費し得る。そのため、これまで、この情報は、所与のチップ設計で使うことのできるスペースに応じて短縮されていた。例えば、図2aは、4.0mm×4.0mmのパッケージのチップにこの情報がどのように表示され得るかを示す。この場合、デバイス情報が7つのブロックに割り当てられ、メーカー識別名が2ブロックを使い、年、月、および製造施設が残りの3ブロックを使う。2.0mm×2.0mmのチップでは、この情報は図2bに示すようにさらに短縮され、1.5mm×1.5mmのパッケージのチップでは、図2cに示すようにさらに一層短縮される。

【0011】

本発明の一実施例は、チップ別の(chip-specific)識別名を含む、ロット識別マークを形成するための方法である。ステップ・アンド・リピート・リソグラフィでは、あるウエハ上に、およびあるロット内のそれぞれのウエハ上に、それぞれのチップを形成するために同一のレチクル・セットが用いられる。従来のレチクルを用いると、ウエハ毎の個別識別マークには、ロット中のそれぞれのウエハに対して少なくとも1つの個別レチクルが必要となり、これは、最上層の金属層用の個別レチクルであることが多いが、或いは、上部誘電体層をパターンニングするために用いられるレチクルであることもある。同様に、ウエハ上のチップ毎の個別識別マークには、各チップ用の、またはその特定のレチクルでパターンニングされるチップ・グループ用の個別レチクルが必要となる。これほど多くの個別レチクルを製造し、用いることは、費用もかさみ複雑であるため、従来のレチクル技術ではこれらのアプローチはいずれも実用的ではない。この明細書に記載される本発明のコンセプトは、これらの制約に対する解決策である。

【0012】

図3は、液晶ディスプレイ(LCD)レチクルまたはマスク300を含む、一実施例のマーキング・システムの概念図であり、LCDレチクルまたはマスク300は、そのレチクルがウエハ302の表面にわたってステッピングするとき、ステップ毎に電子的にカスタマイズされ得る。このLCDレチクルのカスタマイズは、例えば、自動パターン認識、整合などのためにステッパーが用いるコンピューターなどの、コンピュータ304からの指令を介して、個別のLCD画素に連結されたトランジスタを選択的にオンにすることによって成され得る。LCDレチクル300は、従来のレチクルを保持するために用いられていたメカニズム(図示せず)に合うように修正されてもよく、その場合、そのプロセスの他のフォトリソグラフィ工程に用いられるディープUV放射光源306が、LCDレチクル300でのチップ・マーキングに用いられ得る。代わりに、レーザが放射光源306として用いられてもよい。このシステムは、光源306からの放射をコリメートするためのレンズ308、およびLCDレチクル300上の像がウエハ302の表面上に投影されるようにその像を縮小(例えば、10:1に縮小)させるための光学系310を含む。LCDレチクル300は、レチクル内の所望の領域に識別マークを形成するため、コンピュータ304の指令でオンまたはオフし得る画素を含む。このLCDレチクルは、その表面全体にわたってまたは選択した領域に配置される画素を有し得、このことは、フォトリソグラフィのツールを用いてつくられるチップ設計のそれぞれに専用のスペースに識別マークを表示する場合に好ましい。しかし、好ましい実施例では、完全に個別のマークがレチクル内の任意の地点につけられるように、これらの画素がレチクル全体に及んでいる。これにより、フォトリソグラフィのツールを用いて製造される、実質的に任意のチップ設計、例えば、個別の製造施設に有用な特徴、に同じLCDレチクルを用いることができるようになる。LCDレチクル300はさらに、チップを製造するために用いられるレチクル・セットの他のレチクル上のアライメント・マークに対応するレチクルの領域に、アライ

メント・マーク 314 を含む。アライメント・マーク 314 は、LCD マスクのガラスまたは石英表面の不変の特徴であってもよく、あるいは識別マーク 312 が形成されるのと同様の方法で LCD 画素を用いて形成されてもよく、すなわち、サイズ、形状、およびレチクル 300 内の領域に関して完全にカスタマイズされ得る。このツールは、レチクルがウエハ 302 の表面にわたって露光を行なうために用いられる際のレチクル 300 の x、y、および z 方向に関連してウエハ・マウント 301 を動かすため、アライメント光学系 316、および精密ステッピング装置 303 を含む。

【0013】

別の実施例において、単一のリソグラフィ工程でそのウエハ上のすべてのチップに完全に個別の識別マークを形成するために、LCD レチクルではなく、全体 LCD マスクを用いることもできる。縮小用光学系および以下に記載する簡略化されたマーキング・システムによって、このようなウエハ単位のマスクが容易になる。別の実施例において、LCD レチクルは、(ウエハ上に集積回路を製造するために成されるフォトリソグラフィ工程において用いられるツールではなく) 別途のツールを用いて、そのウエハにわたってステッピングされてもよく、この場合、レーザ、または近 UV および可視光 (例えば、カメラのオートフォーカス・システムの照射器から得られる光など) を含む一層長い波長の放射光源を用いることが一層容易となり得る。

【0014】

図 4 は、石英又はガラス基板 402 の内側の面に配置される LCD 画素 400 を示す透視図である。これらの画素は、およそ 10 から 30 μm 四方であり、高密度に詰まった格子状に配置される。各画素のオペレーションを制御するために用いられるシリコン・トランジスタ 404 が、各画素 400 に連結される。このトランジスタは、画素間の基板上で、直交して配置される複数のゲート線 406 およびド레인線 408 の 1 つに接続される。スペースまたはギャップによって、上部の基板 402 が、底部の石英又はガラス基板 410 から分離される。2つの基板間のギャップは、液晶ポリマー (図示せず) で満たされる。基板 402 の上側または外側の表面は偏光フィルム (図示せず) で覆われ、基板 410 の下側または外側の表面も偏光フィルム 412 で覆われる。以下に記載する理由により、これらの偏光フィルムは、それぞれの偏光角度が互いに直交するように配置される。矢印 414 は、レチクルに当たる光の方向を示す。

【0015】

図 5 は、図 4 に示したレチクルの一画素の断面図である。この画素は、例えば、約 1 から 5 μm の厚みのシアノビフェニル (cyanobiphenyl) 化合物の棒状の分子を含む液晶コア 500 を囲んで配置されている。これらの液晶分子は、その層に電圧が印加されるとき、層の厚みにわたって互いに整列される。このため、このバイアスがかけられた状態では、層を通る偏光された光は、変化されず、層の反対側に直交して配置される偏光物 (polarizer) に当たる際、透過しないように完全に遮断される。逆に、印加電圧がない場合、層の厚みにわたって種々の地点にある分子は、層に入ってくる偏光された光が層を透過するとき回転されるように、互いに対してねじられる。液晶を適切に選択することによって、光は、層の反対側に直交して配置される偏光物を通るように、直角にねじられる。これが、LCD 画素が、ライトバルブまたは光学スイッチの機能を行なうことができる原理である。これらの無数の画素から成るレチクルは、選択された画素または画素グループを単にオンまたはオフにすることによって、半導体ウエハ上のしるしである、完全にカスタマイズし得るマークを形成するのに必要な解像度を有する。

【0016】

電圧電位は、例えば、インジウム錫酸化物 (ITO) から成る透明電極を用いて液晶 500 に印加される。図 5 において、共通電極 502 は、液晶層 500 の底部を完全に覆っている。ITO フィルム 502 は、この実施例では、例えばポリイミドである配向フィルム 501 によって液晶から分離されることに注意されたい。同様に、液晶層 500 の反対側では、別のポリイミド配向層 503 が、液晶層 500 を ITO 電極 504 から分離する。電極 504 は、連続しておらず、図 4 に示したような画素サイズの区画に分割される。

10

20

30

40

50

このため、液晶の図 5 に示した区域の電圧電位は、画素サイズの区画の電極 5 0 4 と共通電極 5 0 2 との間に印加される。図 5 の構造の残りの構成要素はシリコン・トランジスタ 5 0 6 を含み、シリコン・トランジスタ 5 0 6 は、ゲート端子 5 0 8、ドレイン端子 5 1 0、およびソース端子 5 1 2 (すべて例えばアルミニウムから成る)を含む。図 4 に関連して述べたように、ゲート端子およびドレイン端子は、画素アレイの端まで延びる線 (図示せず) に接続されており、それらの手段を介して画素が制御される。ソース端子 5 1 2 は画素電極 5 0 4 に接続され、画素電極 5 0 4 はさらに、画素電極 5 0 4 とアルミニウム底面 5 1 6 との間に形成されるキャパシタ 5 1 4 の上面を形成する。キャパシタ 5 1 4 は、その 1 つが各画素と連結されており、レチクルに全体にわたって転写される像の均一性を改善する。トランジスタ 5 0 6 のチャンネルは、アモルファスまたは多結晶シリコン 5 1 8 に形成される。窒化シリコン層 5 2 0 は、ゲート誘電体およびキャパシタ 5 1 4 の誘電体層のいずれとしても機能する。液晶層 5 0 0 の反対側では、シールド 5 2 2 (例えばアルミニウムから成る)が、迷光または反射光が画素を透過しないようにし、画素コントラストを高める。前述の構造はすべて、2 つの石英基板、上部基板 5 2 4 および底部基板 5 2 6 に挟まれている。石英は、光学的な特性が一層良好であり、例えばトランジスタを形成する際に用いられる比較的高い温度に耐えることができるため、ガラスよりも望ましい。上部基板 5 2 4 の上部または外側の表面は偏光フィルム 5 2 8 で覆われ、底部基板 5 2 6 の底部または外側の表面は、フィルム 5 2 8 の偏光角度と直交する偏光角度を有するように配置された偏光フィルム 5 3 0 で覆われる。

10

20

30

40

50

【0017】

オペレーションにおいて、方向 5 3 2 から画素に当たる光は、偏光フィルム 5 2 8 を透過し、石英基板 5 2 4 を透過し、酸化シリコン層 5 2 1 を透過し、窒化シリコン層 5 2 0 を透過し、画素電極 5 0 4 を透過し、ポリイミド層 5 0 3 を透過し、液晶層 5 0 0 に到達する。液晶を透過するときの光の動きは、電極 5 0 4 と共通電極 5 0 2 との間に電位差があるかどうかによって依存する。ドレイン 5 1 0 およびゲート 5 0 8 に電圧が印加される場合、電極はデジタル「高」であり、電極間に電位差が形成され、液晶分子はその電位で整列し、液晶を透過するときの光を変化させない。ゲート電圧がデジタル「低」である場合、電極間には電位差は存在せず、液晶分子は、偏光された光が層 5 0 0 を透過するにつれて回転されるように、それらが徐々に回転された状態で存在する。回転された場合も回転されない場合も、光はその後、ポリイミド配向層 5 0 1 を透過し、共通電極 5 0 2 を透過し、シールド層 5 2 2 に形成される開口 5 3 4 を通り、石英基板 5 2 6 を透過する。この時点で、光が変化しないまま層 5 0 0 を透過した場合、その光が、直交配置された偏光フィルム 5 3 0 を透過しないようにされる (すなわち、その画素は「オフ」である)。逆に、光が層 5 0 0 を透過するにつれて回転された場合、その光は偏光フィルム 5 3 0 を透過し (すなわち、その画素は「オン」である)、その場合、例えば、ウエハ表面上のフォトリソ層に光が当たるようにされ得る。

【0018】

LCD レチクルの使用は、ウエハ上へ投射される像を、その LCD レチクル上の像よりも小さくするために投射リソグラフィ・システムで通常用いられる縮小光学系を用いることによって、より一層実用的となる。さらに、チップまたはウエハの識別名をマーキングする際に用いられる形状は、従来のレチクルと比べて一層低い解像度の LCD レチクルに適合するように簡略化され得る。例えば、(図 2 a から c に示したような)ローマ字やアラビア数字を用いるのではなく、視覚障害者のためのブライユ式に用いられるような、ドット・コードやそれに類するマークを用いてマーキングが成され得る。図 6 は、0 から 9 の数がブライユ式でどのように形成されるかを示す。この実施例のコードが、ドットなどの非常にシンプルな形状で伝達され得るという事実は、液晶ディスプレイから成るマスクで達成され得る解像度が限られているという点で重要である。レチクルを介する光や UV 放射の不十分な透過などの要因だけでなく、横方向の現像、定在波、反射など、従来のリソグラフィを非常に困難にしていた要因から生じ得るゆがみは、単にドットのパターンを形成することが目的である場合、問題はずっと小さなものとなる。4 つのドットの方式は

15個の別個の文字を表すことができ、チップ識別の目的には充分である。

【0019】

本発明の別の実施例では、識別マークの不変の部分は従来の方法で形成されるが、ロット情報、ウエハ識別名、およびチップ番号を含む可変情報は、ドット・コードを用いてLCDレチクルで形成される。この実施例には、そのコードに関する知識がない顧客が、例えば、デバイス番号など、そのダイに関するある一定の情報を識別できる一方で、メーカーがそのドット・コードに含まれる情報すべてを得ることができるという利点がある。

【0020】

本発明の代替の実施例では、プロセスの都合のよい時点で、ウエハ表面にマークを直接書くためにレーザが用いられる。一例は、ダイシングおよびパッケージングの前の最終フォームでウエハがテストされる、ウエハ・プローブ・テスト工程の時点である。図7において、ウエハ700は、ウエハ・プローブ・テスター704のチャック702に載せられる。コンピュータ710に接続されるプローブ708を含むプローブ・カード706は、テスト・ヘッド712によって支持され、テスト・ヘッド712は、プローブ708をウエハ700と接触させるように下げることができる。プローブ・カード706がウエハ全体をチップからチップへと移動するにつれて、ウエハ700上の各チップの上部金属または誘電体層に識別マークを形成するため、コンピュータ710によって（或いは、別個の電子制御手段によって）制御され得るレーザ714が、テスト・ヘッド712に取り付けられている。このようにして、付加的なプロセス時間を追加することなく、マーキング・オペレーションをプローブ工程に組み込むことができる。レーザ714は、精密アライメントおよび動作メカニズムによって、その「書込み」機能を行なうように制御される。別の代替実施例において、レーザは、自由度を高めるため、テスターから分離されたツールに組み込まれてもよい。さらに、上述したように、レーザは、チップまたはウエハ・レベルの顧客の識別マークを形成するために、LCDマスクと組合せて用いることもできる。

【0021】

本発明を好ましい実施例に従って説明したが、もちろん、これらの実施例の変形及び代替、即ち、本発明の利点及び利益をもたらすこのような変形及び代替は、本明細書及びその図面を参照すれば当業者には明らかであると考えられる。このような変形及び代替は、添付の特許請求の範囲に包含されると考えられる。

【0022】

以上の説明に関し、さらに以下の項目を開示する。

(1) 半導体ウエハをマーキングするための方法であって、

液晶画素を含むレチクルを提供し、

前記半導体ウエハを前記レチクルに近接して配置し、

第1の複数の前記画素を介して、前記ウエハの第1の領域に放射を向け、

前記半導体ウエハと前記レチクルの相対的な位置を変更し、さらに、

第2の複数の前記画素を介して、前記ウエハの第2の領域に放射を向ける工程を含む方法。

(2) 第1項に記載の方法であって、第1の複数の前記画素を介して放射を向ける前記工程は、前記ウエハの前記第1の領域に第1のマークを形成する工程を含み、第2の複数の前記画素を介して放射を向ける前記工程は、前記ウエハの前記第2の領域に第2のマークを形成する工程を含み、ここで、前記第2のマークは、前記第1のマークとは異なるものである方法。

(3) 第1項に記載の方法であって、前記第1および第2の複数の前記画素を介して放射を向ける前記工程はさらに、前記ウエハ上にドットのパターンを形成することを含む方法。

(4) 第1項に記載の方法であって、液晶画素を含むレチクルを提供する前記工程はさらに、前記画素のそれぞれに連結されるトランジスタを含むレチクルを提供することを含む方法。

(5) 第4項に記載の方法であって、液晶画素を含むレチクルを提供する前記工程は

さらに、前記画素のそれぞれに連結される前記トランジスタのそれぞれに接続されるコンピュータを提供する工程を含む方法。

(6) 半導体ウエハをマーキングするためのシステムであって、

ウエハ・マウント、

前記ウエハ・マウントに近接する放射源、

前記放射源と前記ウエハ・マウントとの間に配置され得、液晶画素を含むレチクル、および

前記レチクルと前記ウエハ・マウントの相対的な位置を変更するためのメカニズムを含むシステム。

(7) 第6項に記載のシステムであって、液晶画素を含む前記レチクルはさらに、前記画素のそれぞれに連結されるトランジスタを含むシステム。 10

(8) 第7項に記載のシステムであって、前記画素のそれぞれに連結される前記トランジスタのそれぞれに接続されるコンピュータをさらに含むシステム。

(9) 第8項に記載のシステムであって、前記コンピュータが、前記画素に連結されたトランジスタをアクティブにすることによって複数の前記画素を選択するように動作し得るシステム。

(10) 第8項に記載のシステムであって、前記選択された複数の前記画素がドット・コードに対応するシステム。

(11) 半導体ウエハ302をマーキングするための方法であって、液晶画素を含むレチクル300を提供する工程、半導体ウエハをレチクルに近接して配置する工程、第1の複数の画素を介してウエハの第1の領域に放射を向ける工程、半導体ウエハとレチクルの相対的な位置を変更する工程、および第2の複数の画素を介してウエハの第2の領域に放射を向ける工程を含む。第1の複数の画素は、第1のマークを形成するために用いられ得、第2の複数の画素は、第2のマークを形成するために用いられ得、ここで、第2のマークは、第1のマークとは異なるものである。スペースを節約するため、これらのマークはドットのパターンでつくられ得る。画素は、各画素に連結され得るトランジスタをオンまたはオフにするコンピュータ304を用いることによって、ある一定のマークを形成するように選択され得る。さらに、半導体ウエハをマーキングするためのシステムを説明する。このシステムは、ウエハ・マウント301、ウエハ・マウントに近接する放射光源306、液晶画素を含み、放射光源とウエハ・マウントとの間に配置され得るレチクル300、およびレチクルとウエハ・マウントの相対的な位置を変更するためのメカニズム303を含む。放射光源は、非干渉性の遠紫外線や近紫外線、または可視光源、またはレーザーであってよい。 20 30

【図面の簡単な説明】

【0023】

【図1a】チップに区分けされたウエハ表面を示す半導体ウエハの平面図。

【図1b】1つのチップの平面図。

【図2a】4mm×4mmのチップへのマーキングの一例。

【図2b】2mm×2mmのチップへのマーキングの一例。

【図2c】1.5mm×1.5mmのチップへのマーキングの一例。 40

【図3】LCDマスクを組み込んだフォトリソグラフィ装置。

【図4】マスク内の画素を示す、図3に示したLCDマスクの詳細な透視図。

【図5】図4に示した画素のうちの1つの詳細な断面図。

【図6】先行技術のドットに基づくブライコ符号化方式。

【図7】マーキング・レーザを組み込んだプローブ・テスト・ツール。

【符号の説明】

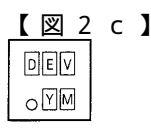
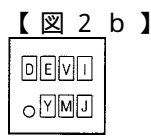
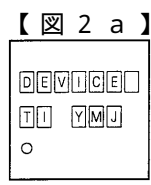
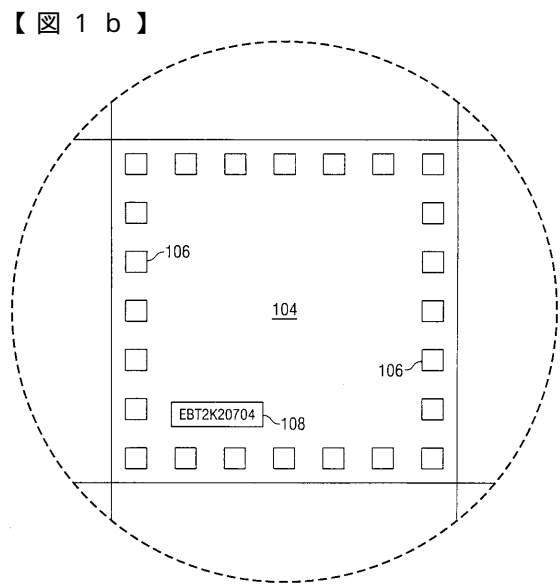
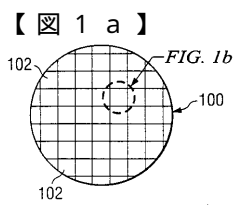
【0024】

300 レチクル

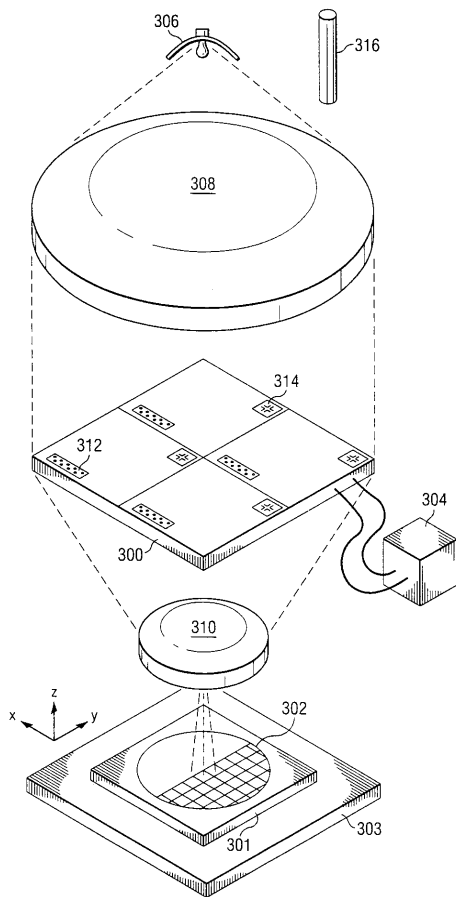
301 ウエハ・マウント

302 半導体ウエハ

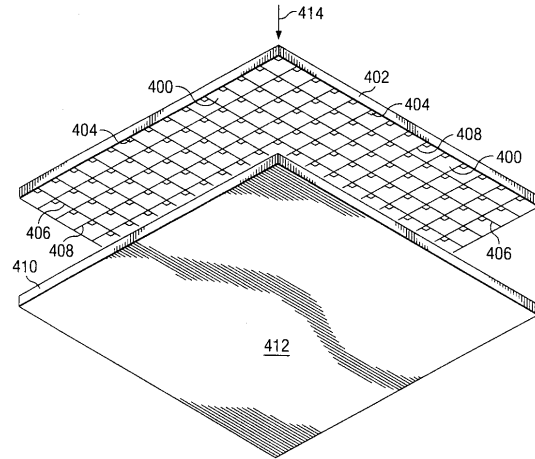
- 3 0 3 ステッピング装置
- 3 0 4 コンピュータ
- 3 0 6 放射光源



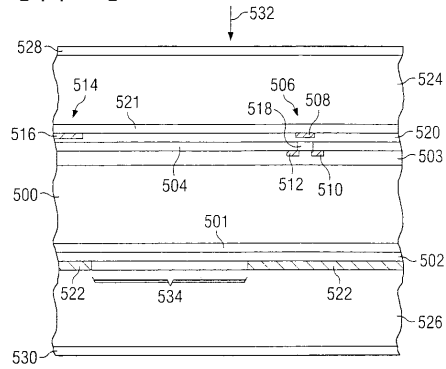
【図 3】



【図 4】

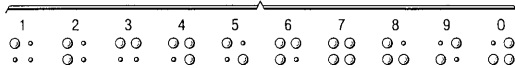


【図 5】

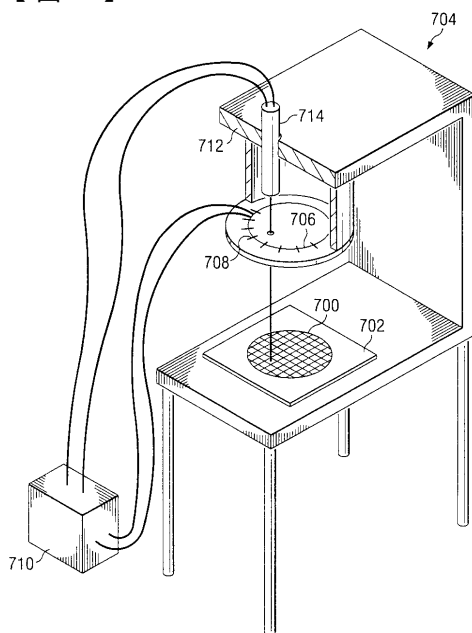


【図 6】

(従来技術)



【図 7】



フロントページの続き

(72)発明者 松並 聡

アメリカ合衆国 テキサス、プレイノー、 ストロンボリ ドライブ 4 3 2 9

F ターム(参考) 2H095 BA02 BC05 BE04

5F046 AA16 CB18

【要約の続き】