

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成20年3月6日(2008.3.6)

【公開番号】特開2007-53460(P2007-53460A)

【公開日】平成19年3月1日(2007.3.1)

【年通号数】公開・登録公報2007-008

【出願番号】特願2005-235634(P2005-235634)

【国際特許分類】

H 03 F	1/30	(2006.01)
G 09 G	3/36	(2006.01)
H 03 F	3/50	(2006.01)
G 09 G	3/20	(2006.01)
G 02 F	1/133	(2006.01)

【F I】

H 03 F	1/30	Z
G 09 G	3/36	
H 03 F	3/50	
G 09 G	3/20	6 2 3 B
G 09 G	3/20	6 1 1 H
G 09 G	3/20	6 2 3 F
G 09 G	3/20	6 2 1 A
G 02 F	1/133	5 5 0

【手続補正書】

【提出日】平成20年1月17日(2008.1.17)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

正入力端に入力信号が入力され、出力端が負入力端に接続され、安定化された出力信号を出力するバッファアンプと、

前記バッファアンプの正入力端と出力端を短絡するか否かを切り替えるスイッチと、
を有することを特徴とする增幅回路。

【請求項2】

請求項1に記載の増幅回路において、

前記スイッチは、入力信号が変化した後であって、前記バッファアンプ出力が安定した後、

オンされることを特徴とする増幅回路。

【請求項3】

請求項1に記載の増幅回路において、

前記入力信号は、複数ビットのデジタル信号について、各ビットに対応して容量値に重み付けされた複数のキャパシタを前記デジタル信号の各ビットの値に応じて充電し、
前記複数のキャパシタの充電電圧を平均して得られたアナログ出力であり、

前記出力信号を、所定容量を有するデータラインに供給することを特徴とする増幅回路。

【請求項4】

請求項 3 に記載の増幅回路において、

前記複数のキャパシタの充電電圧の平均は、前記複数のキャパシタの一端側を接続スイッチによって並列接続することで得、

前記接続スイッチをオンした後、所定時間経過後に前記スイッチをオンすることを特徴とする増幅回路。

【請求項 5】

請求項 3 に記載の増幅回路において、

負荷容量の入力部容量に対する比は 1 以下であり、

前記スイッチは TFT であり、前記 TFT のゲート容量は負荷容量および入力部容量より小さいことを特徴とする増幅回路。

【請求項 6】

マトリクス状に配置された画素の各列に対応してデータラインを配置し、各画素のデータ信号をデータラインを介し各画素に供給する表示装置であって、

前記データ信号を安定化してから前記データラインに供給する増幅回路を有し、

この増幅回路に請求項 1 から 5 のいずれかに記載の増幅回路を使用することを特徴とする表示装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0007

【補正方法】変更

【補正の内容】

【0007】

本発明は、正入力端に入力信号が入力され、出力端が負入力端に接続され、安定化された出力信号を出力するバッファアンプと、前記バッファアンプの正入力端と出力端を短絡するか否かを切り替えるスイッチと、を有することを特徴とする。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0008

【補正方法】変更

【補正の内容】

【0008】

また、前記スイッチは、入力信号が変化した後であって、前記バッファアンプ出力が安定した後、オンされることが好適である。また、前記入力信号は、複数ビットのデジタル信号について、各ビットに対応して容量値に重み付けされた複数のキャパシタを前記デジタル信号の各ビットの値に応じて充電し、前記複数のキャパシタの充電電圧を平均して得られたアナログ出力であり、前記出力信号を、所定容量を有するデータラインに供給することが好適である。また、前記複数のキャパシタの充電電圧の平均は、前記複数のキャパシタの一端側を接続スイッチによって並列接続することで得、前記接続スイッチをオンした後、所定時間経過後に前記スイッチをオンすることが好適である。また、負荷容量の入力部容量に対する比は 1 以下であり、前記スイッチは TFT であり、前記 TFT のゲート容量は負荷容量および入力部容量より小さいことが好適である。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正の内容】

【0018】

また、各 DAC 20 の出力端には、アンプ (Amp) 22 の入力端が接続され、このアンプ 22 の出力端が切り替えスイッチ 24 を介し、データライン DL に接続されている。このデータライン DL は、列 (垂直走査方向) に伸び、対応する 1 列の画素回路 100 が

それぞれ接続される。なお、この例では、データラインDLには、画素回路100における画素TFTのソースが接続されるため、ソースラインとも呼ばれる。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0063

【補正方法】変更

【補正の内容】

【0063】

一方、スタンバイモードの場合には、第1切替部24aによって、スタンバイ用信号を選択する。第1切替部24aのスタンバイ用信号の入力端には、第2切替部24bの出力が供給されている。そして、この第2切替部24bは、WHITE信号またはBLACK信号のいずれかを選択して出力する。従って、スタンバイモードの場合には、第2切替部2

4bによって選択されたWHITE信号またはBLACK信号のいずれかが、第1切替部24aを介し出力される。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0064

【補正方法】変更

【補正の内容】

【0064】

ここで、第2切替部24bは、SRAM18の6ビット出力におけるMSB(0-5ビットの5ビット目)の信号が供給される。これは、スタンバイモードの場合には、表示は簡単な記号などの表示であり、白・黒の2種類の表示が用いられ、ビデオデータの5ビット目によって、白または黒のいずれかが判定されるからである。なお、例えば黒が000000,白が111111であれば、どのビットによっても判定が可能であるが、ビデオデータによっては、すべての範囲のデータを利用しない場合もあり、適当なビットで判定するとよい。すなわち、画素毎にその画素のデータが白か黒かを画素データ内の適切な1ビットによって判定し、これによってWHITE信号またはBLACK信号のいずれかが第2切替部24bにおいて選択される。また、この例では、SRAM18の所定ビットを切り替え制御信号として、第1切替部24aに供給し、そのビットの1または0によって第1切替部24aを切り替えている。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0102

【補正方法】変更

【補正の内容】

【0102】

なお、図5におけるスイッチTFT480のゲートに供給される信号は、図14に示すように、CombineをHレベルになっている期間の後半にHレベルとなる。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0103

【補正方法】変更

【補正の内容】

【0103】

一方、スイッチ24においては、CombineがHレベルの期間にRGB_ENBをHレベルとして、アンプ22の出力であるアナログビデオ信号がデータラインDLに供給され、該当する行の画素回路100がそのアナログビデオ信号を取り込む。なお、RGB_ENBは、Combineより先にLレベルに戻ることで、データラインDL上のビデ

オ信号の変化を防止している。