

# 公告本

384538

|      |          |                 |            |
|------|----------|-----------------|------------|
| 申請日期 | 85.1.15  |                 |            |
| 案號   | 851003P1 |                 |            |
| 類別   | In 類     | Cl <sup>6</sup> | H01L 27/01 |

A4  
C4

384538

(以上各欄由本局填註)

## 發明專利說明書

|        |               |                                                                              |
|--------|---------------|------------------------------------------------------------------------------|
| 一、發明名稱 | 中文            | 電容器之金屬化膜                                                                     |
|        | 英文            | METALLIZED FILM FOR ELECTRICAL CAPACITORS                                    |
| 二、發明人  | 姓名            | (1) 馬丁·哈迪思<br>(2) 古胡守<br>(3) 田研司                                             |
|        | 國籍            | (1) 美國 (2) (3) 日本                                                            |
|        | 住、居所          | (1) 美國麻州馬塔波易塞特市勞拉巷7號<br>(2) 日本國滋賀縣守山市古高町381-6<br>(3) 日本國滋賀縣栗太郡栗東町靈仙寺758      |
| 三、申請人  | 姓名<br>(名稱)    | (1) 美商·艾羅福克斯公司<br>(2) 日商·東麗塑膠美國股份有限公司<br>(3) 日商·東麗股份有限公司                     |
|        | 國籍            | (1) 美國 (2) (3) 日本                                                            |
|        | 住、居所<br>(事務所) | (1) 美國麻州新貝德福市貝雷菲爾道740號<br>(2) 美國羅德島北京斯頓市比爾佛道50號<br>(3) 日本國東京都中央區日本橋室町二丁目二番一號 |
|        | 代表人姓名         | 1. 馬丁·哈迪思<br>2. K. 望月<br>3. 西村健                                              |



(由本局填寫)

|        |
|--------|
| 承辦人代碼： |
| 大類：    |
| IPC分類： |

A6  
B6

本案已向：

美國(地區) 申請專利，申請日期： 案號： ，☐有 ☐無主張優先權  
1994, 12, 16 08/357, 376

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

## 五、發明說明 ( 1 )

### 發明背景

本發明係關於電容器之金屬化膜。

參照第 1 圖，薄膜電容器典型地係將一對金屬化膜 1，2 以略微側向移位重疊組成，隨後將薄膜捲繞形成電容器芯。芯的兩相對端噴灑金屬形成電端子 4。電端子焊接至電線形成電容器之外部電接點。然後電容器芯浸沒於殼體內部之介電液內。

各金屬化膜包括極薄層金屬 3（例如鋅）沈積於介電薄膜 3b（例如聚丙稀）上。金屬層典型覆蓋介電薄膜整個表面但順著一條縱線（未金屬化線 5）除外。未金屬化線可於金屬化膜 1，2 之金屬層上維持電隔離，並確保各端子 4 僅與一層金屬化膜接觸。

標準設定機構長久以來要求薄膜電容器包含並聯連接的電容器（UL 電阻器）。此種電阻器習知以明顯製造成本經由將個別電阻器搭接至電容器殼體外側上提供。

薄膜電容器儲存電能的能力受限於可安全地橫跨介電薄膜施用的電場強度。近年來需要於更高電場（或電壓）操作金屬化膜並藉使用更薄薄膜縮小電容器（其亦增加電容器之內部電場強度）。然而隨著場強度增高，電容器內介電瑕疵頻率增加。

當某個特殊位置的介電強度不足時發生介電瑕疵，且通過介電薄膜由一層金屬層至次一層金屬層出現跳火。介電瑕疵可能為例如鄰近顆粒進入電容器繞線或介電薄膜內局部瑕疵的結果。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

## 五、發明說明(2)

不常見地，個別瑕疵可藉一種稱為自行清除或自行癒合的過程改善。瑕疵緊鄰附近的金屬化被大量電流流至瑕疵位置產生的熱量蒸發。習知薄膜電容器係以60至84伏／微米之電場強度（或電應力）操作。高於電容器設計場強度操作太經常產生瑕疵，因此無法成功清除，結果導致電容器過熱且故障。

自行清除過程中，出現兩個競爭方法。朝向瑕疵的電流產生的熱使金屬於瑕疵周圍蒸發，因此而隔離瑕疵。但同時熱及瑕疵附近跳火會碳化周圍介電物質（亦即，產生導電碳軌跡），使其導電，如此提高電流。當介電瑕疵太經常發生且彼此太過接近，及清除過程釋放的熱量過高，因此瑕疵周圍的金屬蒸發不夠快速出現來停止介電物質的加熱及碳化時，電容器故障。

除了引起介電瑕疵外，強電場可能引起電容器芯內橫跨未金屬化緣3之端子4與金屬層3間之跳火或電暈放電。電暈放電使毗鄰邊緣的金屬層邊緣劣化，最可能藉由氧化金屬層引起。劣化逐漸由邊緣向內進展，使部分金屬層變成絕緣。結果導致金屬層面積縮小，引起電容器的電容減少。

橫跨未金屬化邊緣之電容器內跳火強度及頻率典型地遮掩電容器內介電瑕疵影響，原因為電容器內介於金屬層間之崩潰電壓通常遠更高於施於電容器之電壓。如此橫跨邊緣因電暈放電造成的劣化為電容器於高電壓或使用更薄薄膜操作的限制因素。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

## 五、發明說明( 3 )

若干方案嚐試經由降低毗鄰邊緣之金屬層邊緣電場來防止橫跨未金屬化邊緣的跳火。例如日本專利案NO.50-8050中金屬層3於靠近未金屬化邊緣(於3')更厚(第2圖)。另一方案中,示於第3圖且述於日本專利案NO.50-85860,於毗鄰邊緣5之金屬層3邊緣形成Si或Ge製之半導體層7。日本專利NO.50-85861(第4圖)中,介於金屬層3邊緣及半導體層7間增加一層氧化層8。日本專利NO.51-84061(第5圖)描述於金屬層3於高電阻半導體層9下方邊緣增加一層半導體層7。

前述方案之變化方案中,日本專利NO.50-45264(第6圖)描述一種電容器具有一層金屬化膜10,而各表面上有一層金屬層3,12。金屬化膜10有個中心未金屬化邊緣3。電容器之第二薄膜11未經金屬化。薄膜11邊緣及金屬層12以半導體層7覆蓋,而邊緣3中心保持未覆蓋。

上述方案中,半導體層皆未延伸入未金屬化邊緣。結果由未金屬化邊緣提供的隔離強力限制邊界邊緣電場被半導體層減低的程度。

## 發明概述

概略而言,第一態樣中本發明包含一種新穎薄膜電容器其中未金屬化邊緣設有一層半導體層。該層於電容器內提供並聯電阻路徑因此免除外部電阻器之需求。也橫跨邊緣使電場分級,(亦即,使電場更均勻),因此使邊緣可更狹窄而不會電崩潰,如此可縮小電容器的物理尺寸。

本發明之具體例包含下列特點。電容器內金屬化膜具

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明( 4 )

有表面電阻係數於  $10^8 \Omega \cdot \text{cm}$  至  $10^{14} \Omega \cdot \text{cm}$  較佳  $10^9 \Omega \cdot \text{cm}$  及  $10^{12} \Omega \cdot \text{cm}$  之範圍。半導體層係選自氧化鋅，氧化銅，氧化硒及碲。介電薄膜上之金屬化厚度不等。

此外，半導體層可延伸至膜上之金屬化，或介於金屬化與介電薄膜間。

第二態樣中，本發明係提供一層介於金屬層及介電薄膜之耐火層。較佳，耐火層亦為半導體性。耐火半導體層經由隔絕下方介電薄膜與蒸發金屬產生的熱量而加速自行清除過程，如此加快蒸發並減少介電薄膜碘化傾向。結果可大體消耗較少能量而去除瑕疵。

若耐火層亦為半導體性，又經由減少所謂的場發射而減少介質瑕疵頻率的進一步效果。其中於操作過程中電子橫跨薄膜遷移現象容易提高介質內的瑕疵頻率。

中間層之耐火及半導體品質可使薄膜電容器於介質內於更高電場強度操作，因此可儲存更多能量。

較佳，該半導體層經由於金屬層下方延伸，並延伸入未金屬化邊緣，可提供本發明之兩種態樣。第二金屬層（例如，鋁或鋁-鋅合金）可提供於第一金屬層與介電薄膜間，及第二金屬層之暴露於未金屬化層部分可被氧化成半導體性（例如產生三氧化二鋁）。

如此本發明提供一種較不易受到橫跨未金屬化邊緣之電暈放電，因此，即使於高電壓操作時，僅具有小電容變化之電容器。

本發明之其他特點及優點由下文較佳具體例之詳細說

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

## 五、發明說明(5)

明及申請專利範圍將顯然自明。

### 圖示之簡單說明

第1至6圖為多種先前技術金屬化薄膜電容器之示意橫剖面圖。

第7圖為根據本發明組成的金屬化膜電容器芯之透視圖(芯顯示成部分未被包裹;通常架設於殼體內,未顯示出);

第8圖為通過第7圖之電容器芯之圖解橫剖面圖(為求清晰起見尺寸大為誇張)。

第9圖為另一金屬化膜之示意橫剖面圖。

第10及11圖為另二電容器較佳具體例之圖解橫剖面圖。

第12圖為另一金屬化膜示意橫剖面圖。

第13圖為金屬化膜之製法之代表圖。

第14圖為部分組成之金屬化膜之示意橫剖面圖。

第15圖為金屬化膜成品之示意橫剖面圖。

第16圖為另一部分組成之金屬化膜之示意橫剖面圖。

第17圖為第16圖之金屬化膜完全形成時之示意橫剖面圖。

### 較佳具體例之說明

參照第7圖,電容器芯10包括兩層金屬化膜16,17繞線(典型寬30至125  $\mu\text{m}$ )。鉅末端噴灑施於捲繞電容器芯各端(於12,14),及與電容器芯連接之電線(未顯示出)焊接於末端噴灑。芯通常安裝於殼體內,浸沒於介電液(未顯

## 五、發明說明(6)

示出)。

參照第8圖，各金屬化膜16，17係由聚合物膜基材18組成(厚100至300埃)。聚合物膜為天然、半合成或合成高分子聚合物，具有良好介電特性及高電壓及高溫耐性。聚合物範例包含聚烯烴，聚酯，聚硫化物，聚醚，聚苯乙烯，含氟樹脂，前述任一種物料之混合物或共聚合樹脂，聚丙烯，聚伸乙基對酞酸酯，聚伸乙基環烷酸酯，聚磺酸酯，聚苯乙烯，聚伸苯基硫化物，聚佛爾(phloro)乙烯，及四佛爾乙烯及六佛爾乙烯之共聚合物及其他。

金屬薄層22重疊於聚合物薄膜上係由具有良好自行癒合特性及高導電係數之金屬製成，如Al，Cu，Sn或Al-Zn合金。金屬層沿毗鄰末端噴灑的縱線較厚(標示為20)俾改良金屬與末端噴灑間之機械及電連接。此種增厚的邊緣20寬小於5  $\mu$ m，電阻1至3  $\Omega$ /sg，金屬化主區22厚100至500埃可提供有效自行癒合及4至10  $\Omega$ /sg電阻。

金屬層遮蓋各聚丙烯薄膜整個上表面，但未金屬化邊緣23除外，且順著二薄膜之兩相對縱線延伸。

未金屬化邊緣可於未金屬化薄膜邊緣以外之多個位置形成俾適合電容器用途。例如如第9圖所示，未金屬化邊緣可置於金屬層中心。此外金屬層及未金屬化邊緣可於薄膜兩面上形成。

半導體層24或半導體薄膜設於各未金屬化邊緣之整個寬度(第8圖)。半導體層可由多種半導體形成，包含有機材料例如半導體碳，及無機材料例如金屬氧化物。該層

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(7)

之表面電阻係數為 $10^8$ 至 $10^{14} \Omega \cdot \text{cm}$ ，較佳電阻係數為 $10^8$ 至 $10^{12} \Omega \cdot \text{cm}$ 之範圍，電阻較佳為 $3 \times 10^8 \Omega / \text{sq}$ 。具有更高表面電阻係數的半導體無法有效減少毗鄰邊緣之金屬層邊緣之電場。具有較低表面電阻係數之半導體可有大的介電散逸因數，並引起電容器的「熱逃逸」。

經由遮蓋整個未金屬化邊緣，半導體薄膜提供有效降低金屬層邊緣之電場。此外，半導體層電連接金屬層至噴灑末端，如此形成與電容器並聯連接的電阻。如此消除架設與電容器並聯的放電電阻器需求。

如第8圖示意顯示，金屬化膜16，17交替出現於捲繞芯內，因此膜16之增厚邊緣20皆與末端噴灑12接觸，同理膜17之增厚邊緣20皆與末端噴灑14接觸。膜16，17彼此偏位，俾改良增厚邊緣20及末端噴灑12，14間之接觸（為清晰起見，末端噴灑示於第2，12及13圖呈現未接觸金屬化膜，但當然有接觸）。

金屬化膜通常係使用多種金屬加熱技術之一，包含浮筏金屬加熱，感應加熱及電子束加熱，藉蒸氣沈積金屬至聚合物層上形成。然後，有機半導體塗覆或蒸氣沈積於未金屬化邊緣上。另外金屬或金屬氧化物半導體可蒸氣沈積或電漿噴灑於邊緣上。

第10，11及12圖顯示本發明之其他較佳具體例。如第10圖所示，中間層19可介於金屬層22及介電薄膜18間形成。中間層19係經由將第一金屬（例如鋁）沈積遍布介電薄膜18之全寬形成。中間層係以光罩沈積，因此該層於未金屬

## 五、發明說明( 8 )

化，邊緣較薄。然後，第二金屬層22(例如鋅)於中間層19上金屬化，於未金屬化邊緣23除外，此處中間層19暴露出。然後中間層暴露區氧化產生半導體層24(例如 $Al_2O_3$ )。例如，若鋁用做中間層，則氧化鋁於層24形成。

另外，如第11圖所示，中間層19可於施用第二金屬前氧化，因此半導體層24延伸橫跨薄膜介於介電薄膜18及金屬層22間之全寬。

第11圖之中間層具有耐火及半導體性質。其耐火性質可經由隔絕下方介電薄膜與蒸發金屬產生的熱，因此加快金屬蒸發，並減少介電薄膜氧化傾向而加速自行清除過程。結果，可以大體消耗較少能量而清除瑕疵。該層之半導體性質可經由減少所謂的場發射現象而提供進一步降低介質內瑕疵頻率的效果。操作過程中，電子橫跨薄膜遷移的現象容易提高介質之瑕疵頻率。

另外，如第12圖所示，金屬層22首先沈積於整個聚合物膜18上，但未金屬化邊緣23除外。然後，具有高熔點之極薄的金屬或金屬氧化物半導體24薄膜沈積於全部或部分金屬層上。相同蒸氣沈積裝置可用來採用例如電子束加熱或濺鍍技術將金屬及半導體層二者沈積於聚合物薄膜上。

如第13圖所示，金屬化膜製法之範例始於於真空金屬化器102內由捲軸100上解開聚合物薄膜18至第二捲軸104上。來自電阻加熱筏102之鋁隨後以控制的金屬化速率沈積於聚合物薄膜全寬上。其次，來自鋅坩堝108之鋅以控制沈積速率蒸氣沈積於薄膜全寬而形成鋅-鋁合金層22。合金層厚度使用架設於鋅坩堝的光罩調整。例如參照第14

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(9)

圖，合金屬於邊緣20變厚俾與噴灑末端做更良好接觸，而邊緣23保持較薄。

其次，氧化器112使用於低溫電漿內藉輝光放電產生的氧，臭氧或氧氣體電漿氧化合金層。如第15圖所示。氧化於金屬層上方形成半導體薄膜24。然後金屬化膜16，17連續捲繞於捲軸114上。

然後金屬化膜於X-X'，Y-Y'，Z-Z'切割而產生兩個剖面(a)及(b)。(a)及(b)彼此重疊而略微側向相對移位，然後捲繞形成電容器元件。然後電容器元件之末端噴灑金屬，加熱處理，搭接至電線，裝上外殼，浸漬以油，然後以習知方式進行密封形成電容器。

另外，如第13，16及17圖所示，聚合物薄膜18首先由捲軸100上解捲及覆蓋以氧化鋁半導體層24。係由筏106上沈積鋁至薄膜18上，同時將氧嚀送入真空金屬化器102內達成。然後，由真空金屬化器取出聚合物薄膜，重新安放至捲軸100上且於油噴灑器150下方拉扯。油噴灑器將一層油沈積於半導體層之邊緣23上。然後鋅由鋅坩堝108沈積於半導體層上而形成金屬層22。油層可防止鋅沈積於邊緣上。然後金屬化膜切割成兩個剖面(a)及(b)，並以前述方式組裝成電容器。

其他具體例屬於下述申請專利範圍。例如，中間層可由丙烯酸酯層於低結晶密度聚丙烯上組成。也可設有額外中間層。雖然顯示捲繞電容器芯（且申請專利範圍後描述捲繞芯），但申請專利範圍意圖涵蓋捲繞電容器芯及堆疊

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 ( 10 )

電容器芯 ( 其中金屬化膜薄片推疊 ) 。

### 元件標號對照

- 1, 2, 10, 11....金屬化膜
- 3, 12....金屬層
- 3b....介電薄膜
- 4....電端子
- 3', 5....未金屬化邊緣
- 7....半導體層
- 9....高電阻半導體層
- 10....電容器芯
- 12, 14....捲繞電容器芯
- 12, 13, 14....未端噴灑
- 16, 17....金屬化膜
- 18....基材, 介電薄膜, 聚合物薄膜
- 19....中間層
- 20....較厚金屬層, 增厚邊緣
- 22....金屬層
- 23....未金屬化邊緣
- 24....半導體層
- 100, 104....捲軸
- 102....真空金屬化器
- 106....筏
- 108....鋅坩堝
- 112....氧化器
- 150....油噴灑器

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 四、中文發明摘要(發明之名稱: 電容器之金屬化膜)

一種薄膜電容器其中未金屬化邊緣設有一層半導體層。該層於電容器內提供並聯電阻路徑，因此免除外部電阻器之需求。也橫跨邊緣使電場分級，亦即，使電場更均勻，因此使邊緣可更狹窄而不會電崩潰，如此可縮小電容器的物理尺寸。一層耐火半導體層設於金屬層與介電薄膜間。耐火半導體層經由隔絕下方介電薄膜與蒸發金屬產生的熱量而加速自行清除過程，如此加快蒸發，並減少介電薄膜碳化傾向。結果可大體消耗較少能量而去除瑕疵。較佳，耐火層亦為半導體性，俾減少場發射效果，因而減少介電薄膜之瑕疵頻率。

## 英文發明摘要(發明之名稱: METALLIZED FILM FOR ELECTRICAL CAPACITORS)

A film capacitor in which the unmetallized margin is provided with a semiconductive layer. The layer provides a parallel resistive path within the capacitor, itself, obviating the need for an external resistor. It also grades the electric field across the margin, i.e., makes the field more uniform, thus allowing the margin to be made narrower without electrical breakdown, permitting a reduction in the physical size of the capacitor. A refractory, semiconductive layer is provided between the metal layer and the dielectric film. The refractory layer accelerates the self-clearing process, by insulating the underlying dielectric film from the heat generated by the vaporizing metal, thus hastening vaporization and reducing the tendency of the dielectric film to carbonize. As a result, faults are cleared with substantially less energy consumption. Preferably, the refractory layer is also semiconductive, to reduce field emission effects, and thereby decrease the frequency of faults in the dielectric film.

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

## 六、申請專利範圍

第85100391號專利申請案申請專利範圍修正本

修正日期：88年9月

1.一種用於電容器之金屬化膜，該金屬化膜包括：

一層介電薄膜；

一層沈積於該介電薄膜上的第一金屬層，該第一金屬層夠薄而於該介電薄膜出現瑕疵時可自行癒合；

一個未金屬化邊緣，其順著該介電薄膜延伸；及

一層位在該未金屬化邊緣的半導體層。

2.一種金屬化膜電容器，其包括使用至少兩層金屬化膜組成的捲繞電容器芯，各金屬化膜包括：

一層介電薄膜；

一層沈積於該介電薄膜上的第一金屬層，該第一金屬層夠薄而於該介電薄膜出現瑕疵時可自行癒合；

一個未金屬化邊緣，其順著該介電薄膜延伸，該兩層薄膜之邊緣係位在兩相對緣；及

一層位在該未金屬化邊緣的半導體層。

3.如申請專利範圍第1項之金屬化膜，其中該半導體層具有表面電阻係數於 $10^6 \Omega \cdot \text{cm}$ 至 $10^{14} \Omega \cdot \text{cm}$ 之範圍。4.如申請專利範圍第2項之金屬化膜電容器，其中該半導體層具有表面電阻係數於 $10^6 \Omega \cdot \text{cm}$ 至 $10^{14} \Omega \cdot \text{cm}$ 之範圍。5.如申請專利範圍第3項之金屬化膜，其中該半導體層具有表面電阻係數於 $10^8 \Omega \cdot \text{cm}$ 至 $10^{12} \Omega \cdot \text{cm}$ 之範圍。

6.如申請專利範圍第4項之金屬化膜電容器，其中該半

(請先閱讀背面之注意事項再填寫本頁)

訂

## 六、申請專利範圍

第85100391號專利申請案申請專利範圍修正本

修正日期：88年9月

1.一種用於電容器之金屬化膜，該金屬化膜包括：

一層介電薄膜；

一層沈積於該介電薄膜上的第一金屬層，該第一金屬層夠薄而於該介電薄膜出現瑕疵時可自行癒合；

一個未金屬化邊緣，其順著該介電薄膜延伸；及

一層位在該未金屬化邊緣的半導體層。

2.一種金屬化膜電容器，其包括使用至少兩層金屬化膜組成的捲繞電容器芯，各金屬化膜包括：

一層介電薄膜；

一層沈積於該介電薄膜上的第一金屬層，該第一金屬層夠薄而於該介電薄膜出現瑕疵時可自行癒合；

一個未金屬化邊緣，其順著該介電薄膜延伸，該兩層薄膜之邊緣係位在兩相對緣；及

一層位在該未金屬化邊緣的半導體層。

3.如申請專利範圍第1項之金屬化膜，其中該半導體層具有表面電阻係數於 $10^6 \Omega \cdot \text{cm}$ 至 $10^{14} \Omega \cdot \text{cm}$ 之範圍。

4.如申請專利範圍第2項之金屬化膜電容器，其中該半導體層具有表面電阻係數於 $10^6 \Omega \cdot \text{cm}$ 至 $10^{14} \Omega \cdot \text{cm}$ 之範圍。

5.如申請專利範圍第3項之金屬化膜，其中該半導體層具有表面電阻係數於 $10^8 \Omega \cdot \text{cm}$ 至 $10^{12} \Omega \cdot \text{cm}$ 之範圍。

6.如申請專利範圍第4項之金屬化膜電容器，其中該半

(請先閱讀背面之注意事項再填寫本頁)

訂

## 六、申請專利範圍

導電層具有表面電阻係數於 $10^8 \Omega \cdot \text{cm}$ 至 $10^{12} \Omega \cdot \text{cm}$ 之範圍。

- 7.如申請專利範圍第1項之金屬化膜，其中該半導體層包括選自氧化鋅，氧化銅，氧化硒及碳之一種材料。
- 8.如申請專利範圍第2項之金屬化膜電容器，其中該半導體層包括選自氧化鋅，氧化銅，氧化硒及碳之一種材料。
- 9.如申請專利範圍第1項之金屬化膜，其中該第一金屬層具有不等厚度。
- 10.如申請專利範圍第2項之金屬化膜電容器，其中該第一金屬層具有不等厚度。
- 11.如申請專利範圍第9項之金屬化膜，其中該第一金屬層於該第一金屬層之縱緣較厚。
- 12.如申請專利範圍第10項之金屬化膜電容器，其中該第一金屬層於該第一金屬層之縱緣較厚。
- 13.如申請專利範圍第1項之金屬化膜，其中該半導體層係延伸通過該第一金屬層上方。
- 14.如申請專利範圍第2項之金屬化膜電容器，其中該半導體層係延伸通過該第一金屬層上方。
- 15.如申請專利範圍第13項之金屬化膜，其中該半導體層被覆第一金屬層之整個表面。
- 16.如申請專利範圍第14項之金屬化膜電容器，其中該半導體層被覆第一金屬層之整個表面。
- 17.如申請專利範圍第1項之金屬化膜，其中該半導體

(請先閱讀背面之注意事項再填寫本頁)

## 六、申請專利範圍

- 層延伸介於該介電薄膜與該第一金屬層間。
- 18.如申請專利範圍第2項之金屬化膜電容器，其中該半導體層延伸介於該介電薄膜與該第一金屬層間。
  - 19.如申請專利範圍第1項之金屬化膜，其中該半導體層係沈積於該介電薄膜之整個表面上，該第一金屬層係沈積於該半導體層上方但未金屬化邊緣除外。
  - 20.如申請專利範圍第2項之金屬化膜電容器，其中該半導體層係沈積於該介電薄膜之整個表面上，該第一金屬層係沈積於該半導體層上方但未金屬化邊緣除外。
  - 21.如申請專利範圍第1項之金屬化膜，其中該未金屬化邊緣係順著該介電薄膜之縱緣延伸。
  - 22.如申請專利範圍第2項之金屬化膜電容器，其中該未金屬化邊緣係順著該介電薄膜之縱緣延伸。
  - 23.如申請專利範圍第1項之金屬化膜，其中該半導體層毗連該第一金屬層之一個縱緣而未延伸於該第一金屬層下方。
  - 24.如申請專利範圍第2項之金屬化膜電容器，其中該半導體層毗連該第一金屬層之一個縱緣而未延伸於該第一金屬層下方。
  - 25.如申請專利範圍第1項之金屬化膜，其中該半導體層包括與該第一金屬層使用的相同金屬氧化物。
  - 26.如申請專利範圍第2項之金屬化膜電容器，其中該半導體層包括與該第一金屬層使用的相同金屬氧化

(請先閱讀背面之注意事項再填寫本頁)

訂

## 六、申請專利範圍

物。

27.如申請專利範圍第25項之金屬化膜，其中該半導體層係於該第一金屬層沈積於該介電薄膜上後，經由氧化部分該第一金屬層形成。

28.如申請專利範圍第26項之金屬化膜電容器，其中該半導體層係於該第一金屬層沈積於該介電薄膜上後，經由氧化部分該第一金屬層形成。

29.如申請專利範圍第1項之金屬化膜，又包括一第二金屬層沈積於該第一金屬層與該介電薄膜間且延伸入該未金屬化邊緣內，於該區域內該第二金屬層已經被氧化而提供半導體層。

30.如申請專利範圍第2項之金屬化膜電容器，又包括一第二金屬層沈積於該第一金屬層與該介電薄膜間且延伸入該未金屬化邊緣內，於該區域內該第二金屬層已經被氧化而提供半導體層。

31.如申請專利範圍第1項之金屬化膜，其中該金屬層之金屬化主區厚為100至500埃。

32.如申請專利範圍第2項之金屬化膜電容器，其中該金屬層之金屬化主區厚為100至500埃。

33.一種用於電容器之金屬化膜，該金屬化膜包括：

一層介電薄膜；

一層沈積於該介電薄膜上的第一金屬層，該第一金屬層夠薄而於該介電薄膜出現瑕疵時可自行癒合；

一個未金屬化邊緣，其順著該介電薄膜延伸；及

## 六、申請專利範圍

一層介於該第一金屬層與該介電薄膜間之耐火層，該耐火層材料係被選擇成可使該介電薄膜與於清除期間在該第一金屬層內所產生的熱相隔絕。

34.一種金屬化膜電容器，包括使用至少兩層金屬化膜組成的捲繞電容器芯，各金屬化膜包括：

一層介電薄膜；

一層沈積於該介電薄膜上的第一金屬層，該第一金屬層夠薄而於該介電薄膜出現瑕疵時可自行癒合；

一個未金屬化邊緣，其順著介電薄膜延伸，該兩層薄膜之邊緣後位在兩相對緣；及

一層介於該第一金屬層與該介電薄膜間之耐火層，該耐火層材料係被選擇成可使該介電薄膜與於清除期間在該第一金屬層內所產生的熱相隔絕。

35.如申請專利範圍第33項之金屬化膜，其中該耐火層於介於該第一金屬層與該介電薄膜中間區域為半導體性，該層之半導體性質可減少介電薄膜瑕疵之發生頻率。

36.如申請專利範圍第34項之金屬化膜電容器，其中該耐火層於介於該第一金屬層與該介電薄膜中間區域為半導體性，該層之半導體性質可減少介電薄膜瑕疵之發生頻率。

37.如申請專利範圍第35項之金屬化膜，其中該耐火半導體層係延伸入該未金屬化邊緣內。

38.如申請專利範圍第36項之金屬化膜電容器，其中該

(請先閱讀背面之注意事項再填寫本頁)

表

訂

## 六、申請專利範圍

耐火半導體層係延伸入該未金屬化邊緣內。

39.如申請專利範圍第33項之金屬化膜，其中該半導體層具有表面電阻係數於 $10^6\Omega\text{-cm}$ 至 $10^{14}\Omega\text{-cm}$ 之範圍。

40.如申請專利範圍第34項之金屬化膜電容器，其中該半導體層具有表面電阻係數於 $10^6\Omega\text{-cm}$ 至 $10^{14}\Omega\text{-cm}$ 之範圍。

41.如申請專利範圍第39項之金屬化膜，其中該半導體層具有表面電阻係數於 $10^8\Omega\text{-cm}$ 至 $10^{12}\Omega\text{-cm}$ 之範圍。

42.如申請專利範圍第40項之金屬化膜電容器，其中該半導體層具有表面電阻係數於 $10^8\Omega\text{-cm}$ 至 $10^{12}\Omega\text{-cm}$ 之範圍。

43.如申請專利範圍第33項之金屬化膜，其中該半導體層包括選自氧化鋅，氧化銅，氧化硒及碳之一種材料。

44.如申請專利範圍第34項之金屬化膜電容器，其中該半導體層包括選自氧化鋅，氧化銅，氧化硒及碳之一種材料。

45.如申請專利範圍第33項之金屬化膜，其中該第一金屬層具有不等厚度。

46.如申請專利範圍第34項之金屬化膜電容器，其中該第一金屬層具有不等厚度。

47.如申請專利範圍第45項之金屬化膜，其中該第一金屬層於該第一金屬層之縱緣較厚。

(請先閱讀背面之注意事項再填寫本頁)

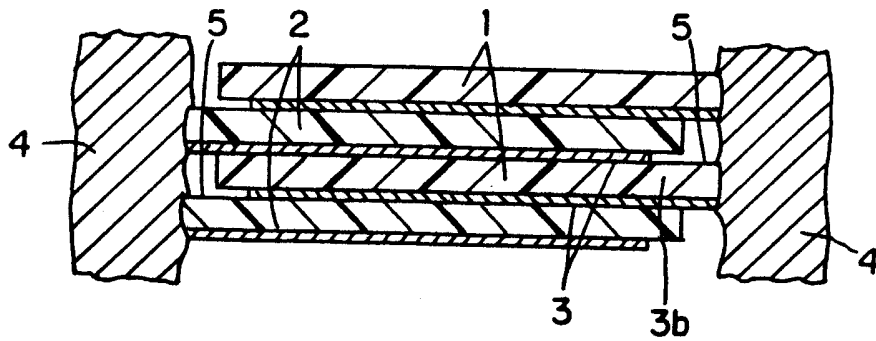
訂

## 六、申請專利範圍

- 48.如申請專利範圍第46項之金屬化膜電容器，其中該第一金屬層於該第一金屬層之縱緣較厚。
- 49.如申請專利範圍第33項之金屬化膜，其中該未金屬化邊緣係順著該介電薄膜之縱緣延伸。
- 50.如申請專利範圍第34項之金屬化膜電容器，其中該未金屬化邊緣係順著該介電薄膜之縱緣延伸。

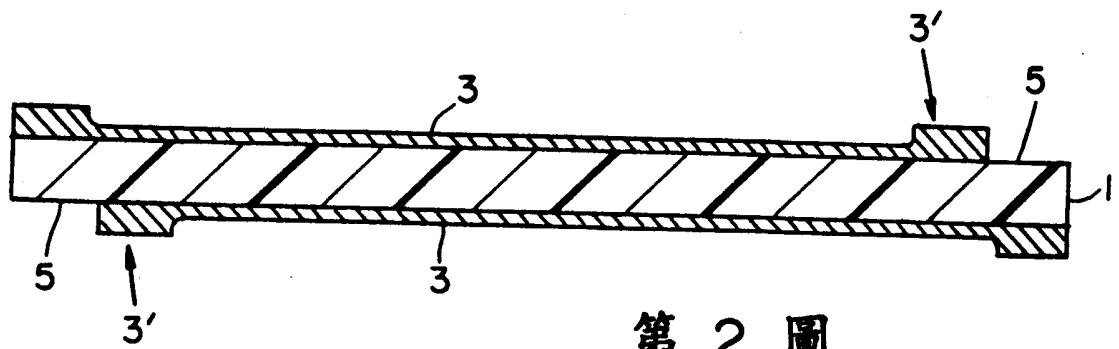
(請先閱讀背面之注意事項再填寫本頁)

訂



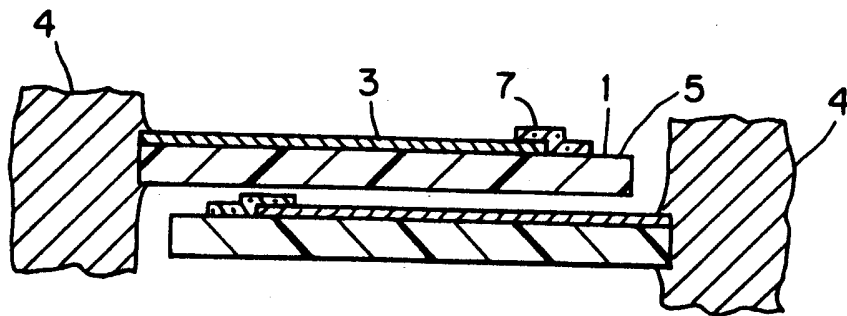
第 1 圖

習知技術



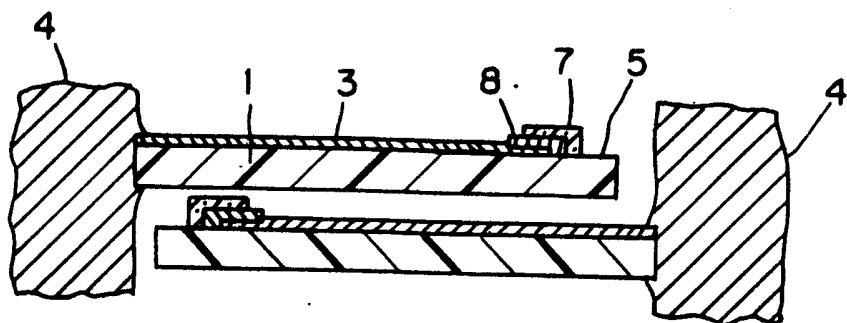
第 2 圖

習知技術



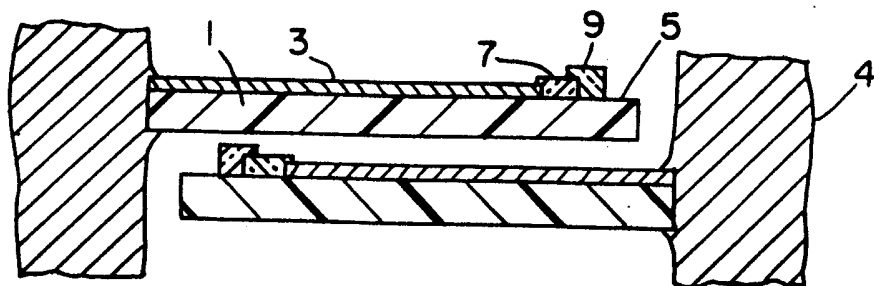
第 3 圖

習知技術

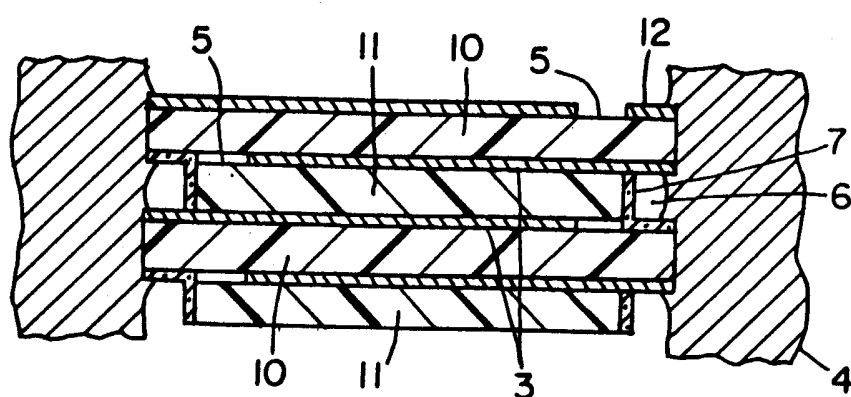


第 4 圖

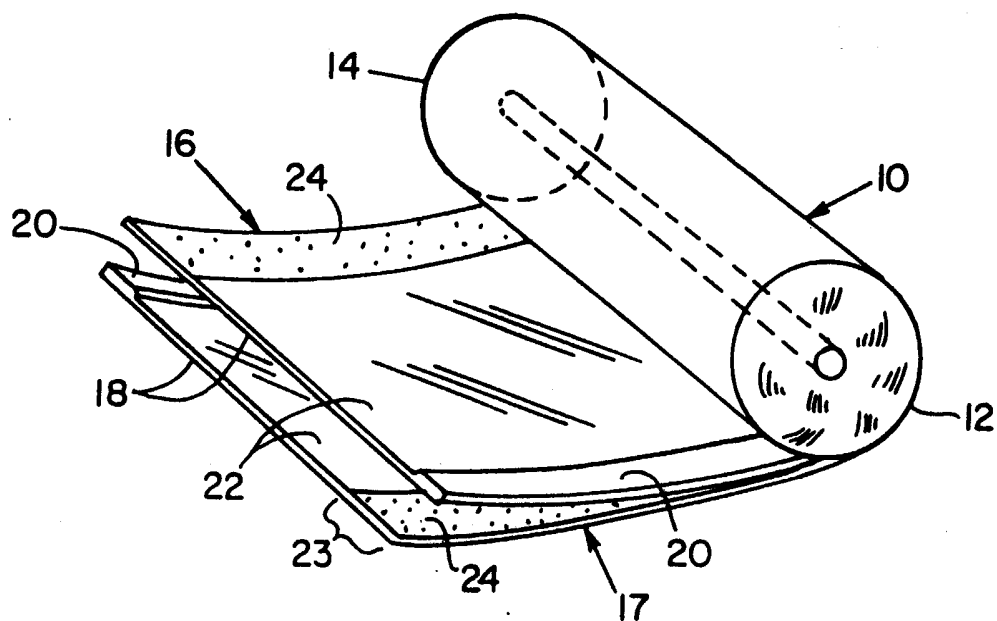
習知技術



第 5 圖  
習知技術

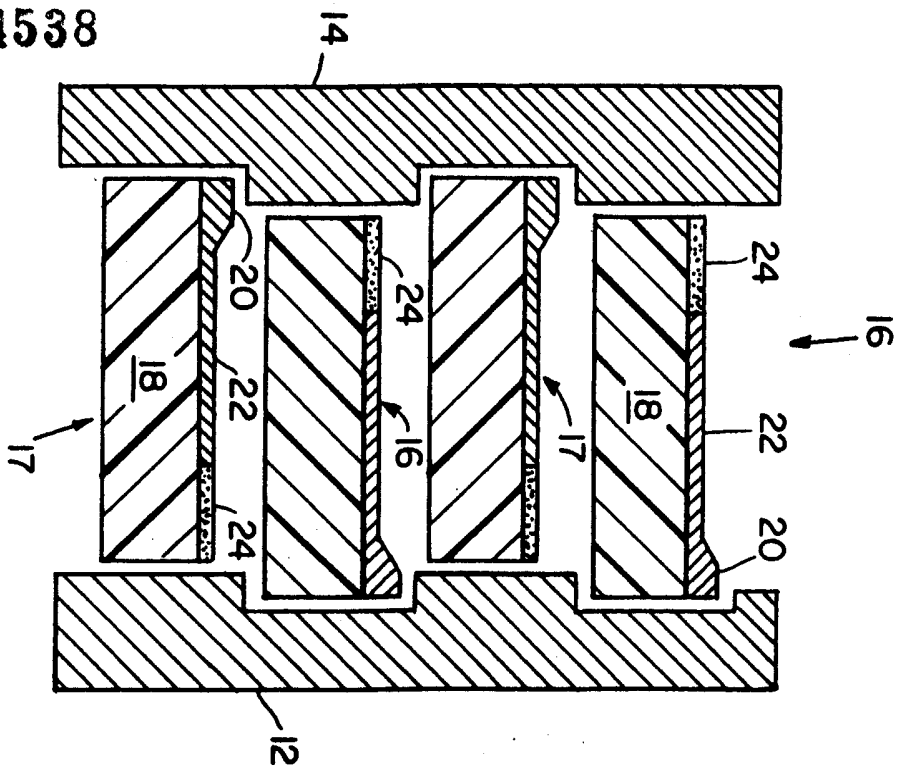


第 6 圖  
習知技術

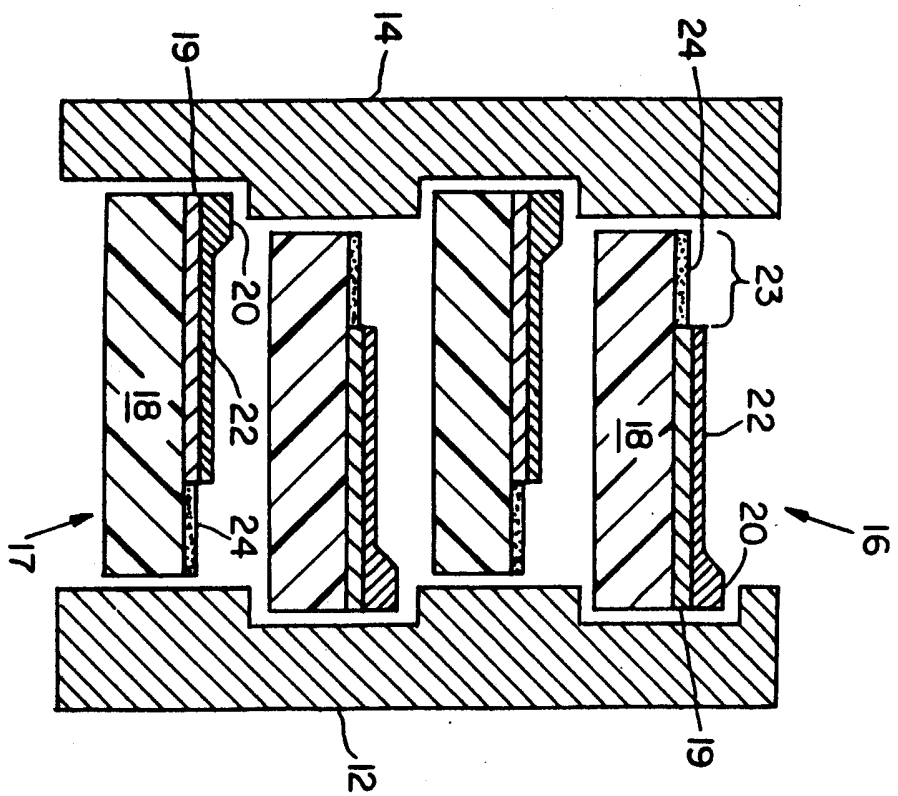


第 7 圖

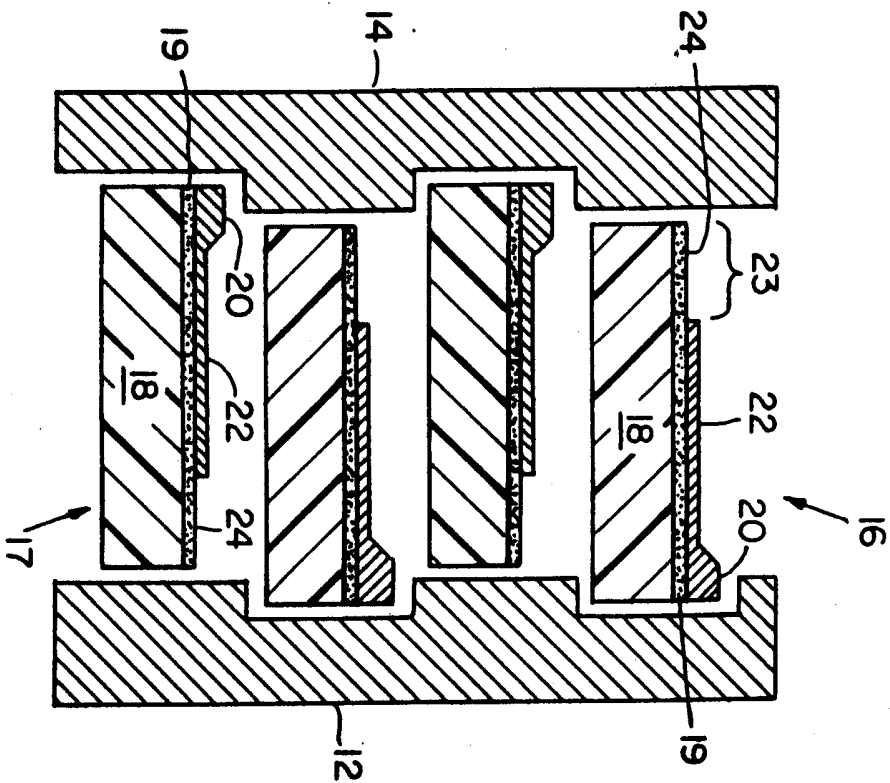
384538



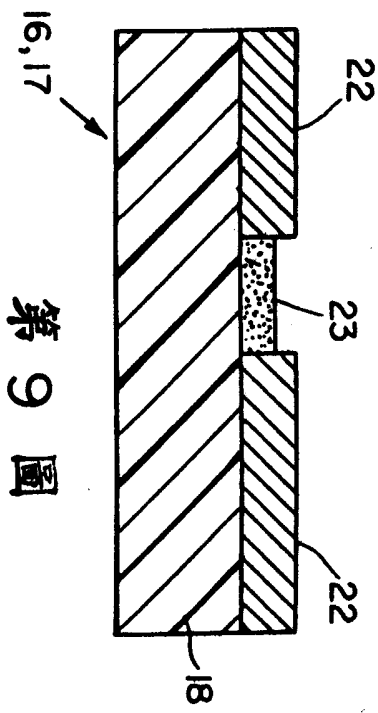
第 8 圖



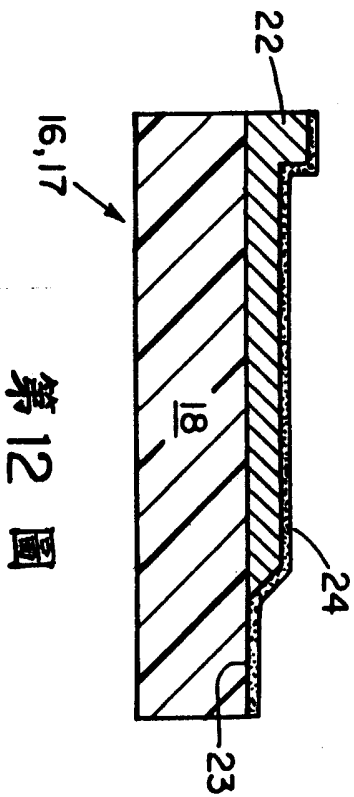
第 10 圖



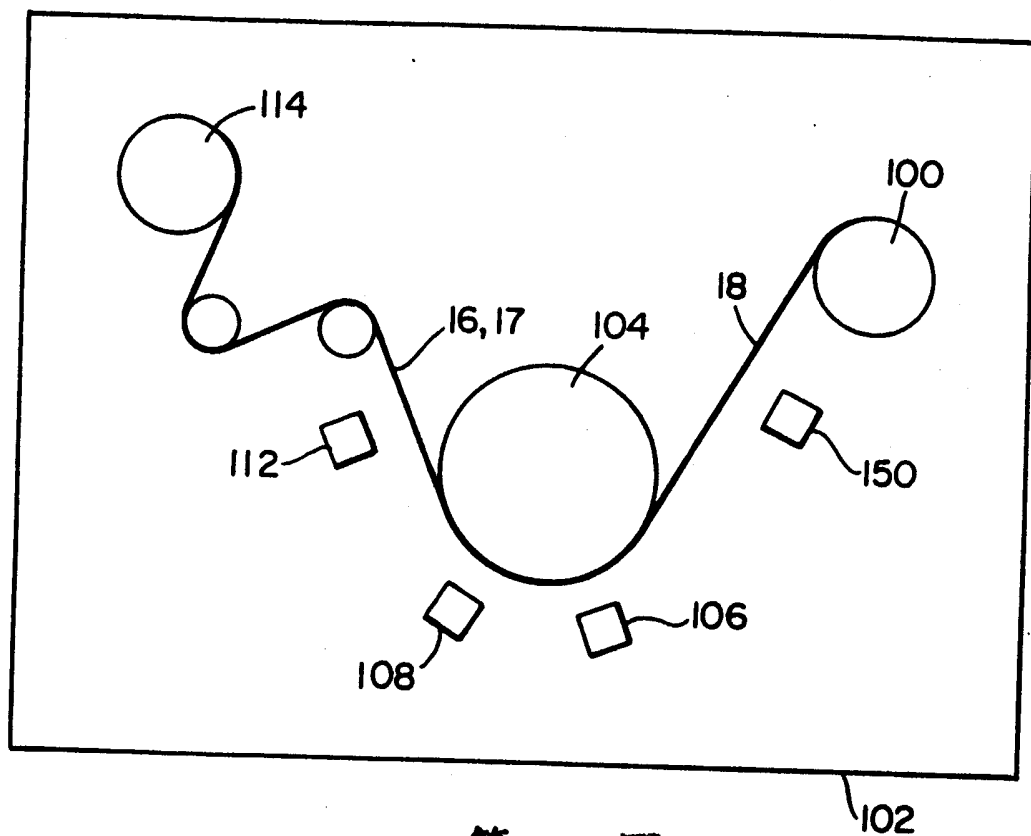
第 11 圖



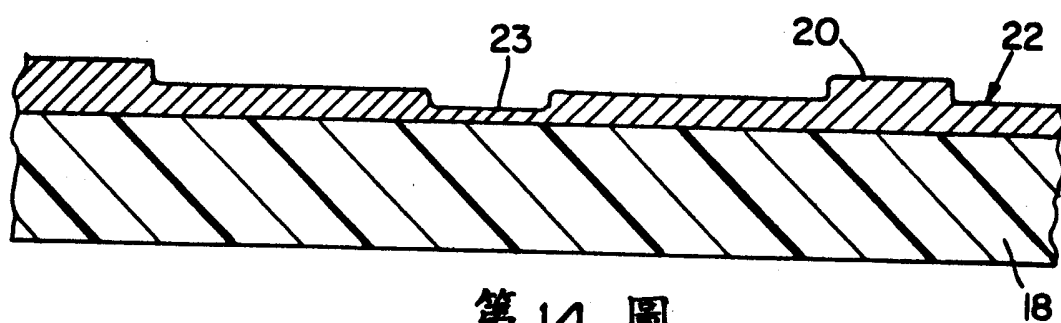
第 9 圖



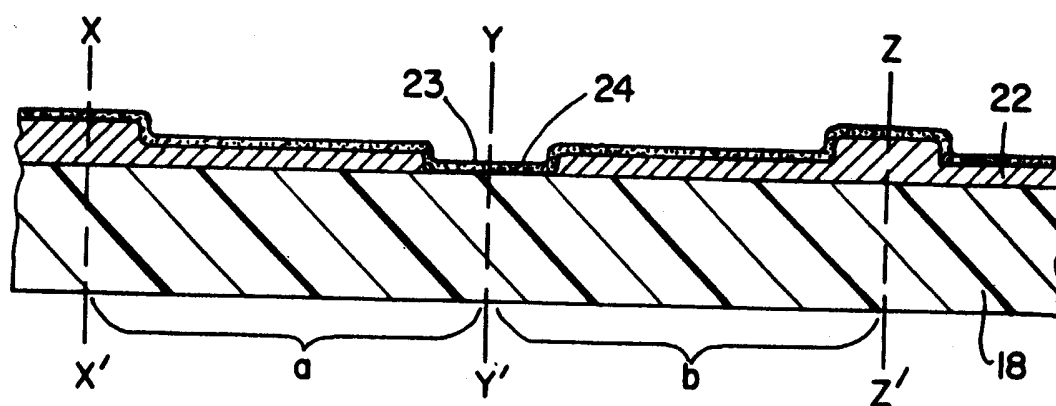
第 12 圖



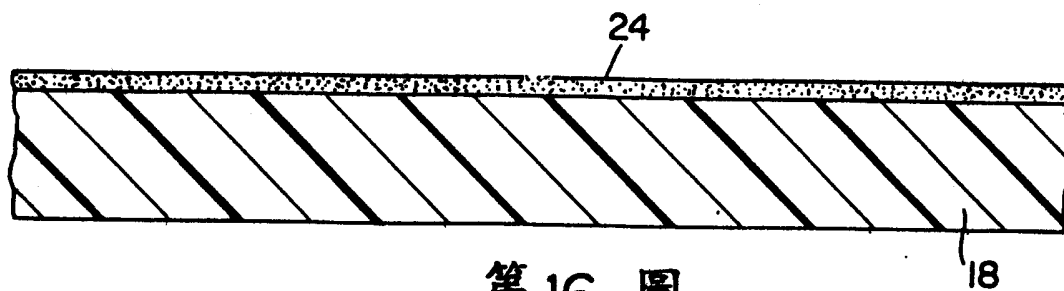
第13圖



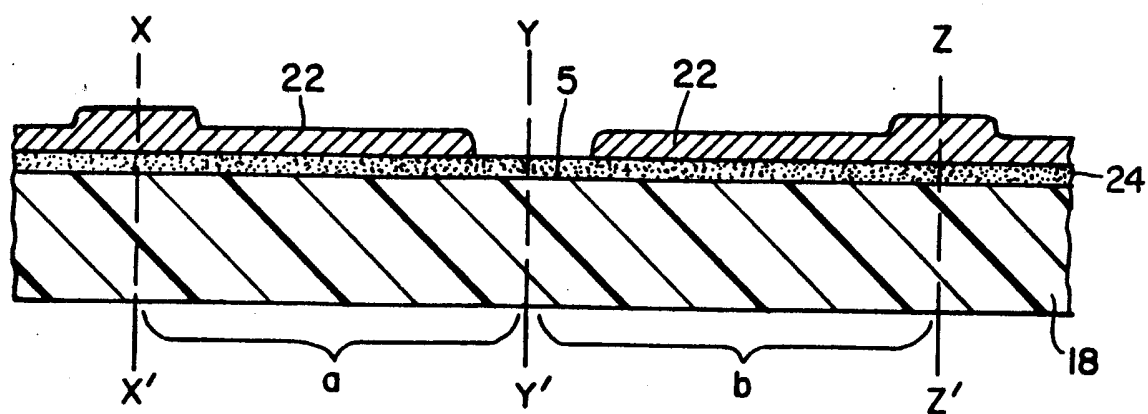
第14圖



第15圖



第 16 圖



第 17 圖