



(12) 发明专利

(10) 授权公告号 CN 103050590 B

(45) 授权公告日 2016. 06. 29

(21) 申请号 201310022156. 5

US 2005/0224824 A1, 2005. 10. 13, 参见说明书第 39-58 段, 图 1.

(22) 申请日 2008. 09. 05

JP 特开 2006-237254 A, 2006. 09. 07, 参见说明书第 21-28 段, 图 1.

(30) 优先权数据

10-2007-0090685 2007. 09. 06 KR

US 2002/0056840 A1, 2002. 05. 16, 全文.

(62) 分案原申请数据

200880105858. 7 2008. 09. 05

审查员 张玉萍

(73) 专利权人 LG 伊诺特有限公司

地址 韩国首尔

(72) 发明人 孙孝根

(74) 专利代理机构 北京集佳知识产权代理有限公司

11227

代理人 顾晋伟 董文国

(51) Int. Cl.

H01L 33/02(2010. 01)

(56) 对比文件

WO 2006/068377 A1, 2006. 06. 29, 参见说明书第 33-71 段、附图 4-12.

WO 2006/068377 A1, 2006. 06. 29, 参见说明书第 33-71 段、附图 4-12.

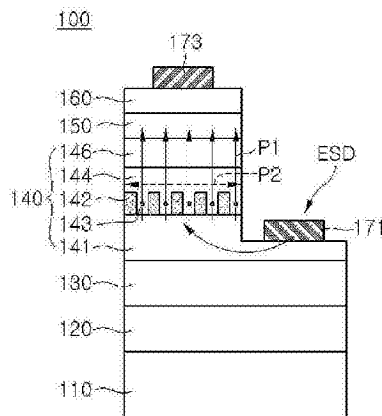
权利要求书2页 说明书8页 附图2页

(54) 发明名称

半导体发光器件

(57) 摘要

本发明提供了一种半导体发光器件, 包括: 包括第一氮化物层和在所述第一氮化物层上的第二氮化物层的第一导电型半导体层; 在所述第一氮化物层上的具有多个突起的绝缘层; 设置在所述绝缘层的所述多个突起之间的空隙; 在所述第一导电型半导体层上的有源层; 以及在所述有源层上的第二导电型半导体层, 其中所述第二氮化物的表面具有不均匀的形状。



1. 一种半导体发光器件,包括:
包括第一氮化物层和在所述第一氮化物层上的第二氮化物层的第一导电型半导体层;
在所述第一氮化物层上的具有多个突起的绝缘层;
设置在所述绝缘层的所述多个突起之间的空隙;
在所述第一导电型半导体层上的有源层;
在所述有源层上的第二导电型半导体层;
在所述第一氮化物层上的第一电极层;以及
在所述第二导电型半导体层上的第二电极层;
其中所述第二氮化物层的表面具有不均匀的形状,
其中所述第一导电型半导体层包括n型掺杂剂,以及
其中所述第一氮化物层和第二氮化物层掺杂有n型掺杂剂,
其中所述空隙设置在所述第一氮化物层和所述第二氮化物层之间,
其中所述第二氮化物层设置在所述绝缘层上,
其中所述绝缘层和所述空隙设置在所述有源层和其上设置有第一电极层的所述第一氮化物层之间。
2. 根据权利要求1所述的半导体发光器件,其中所述绝缘层包括MgN层。
3. 根据权利要求1所述的半导体发光器件,其中所述绝缘层包括掺杂有n型掺杂剂和p型掺杂剂的氮化物半导体。
4. 根据权利要求1至3中任一项所述的半导体发光器件,其中所述第一导电型半导体层包括在所述第二氮化物层和所述有源层之间的第三氮化物层。
5. 根据权利要求4所述的半导体发光器件,其中所述第三氮化物层包括n型掺杂剂,并且所述第三氮化物层由InAlGa₂N、Ga₂N、AlGa₂N、InGa₂N、AlN和InN之一形成。
6. 根据权利要求1至3中任一项所述的半导体发光器件,其中所述第二氮化物层的位错密度小于所述第一氮化物层的位错密度。
7. 根据权利要求1至3中任一项所述的半导体发光器件,其中所述突起中的每一个均具有0.0001 μ m至1 μ m的厚度和10 \AA 至3 μ m的间距。
8. 根据权利要求1至3中任一项所述的半导体发光器件,还包括设置在所述第一氮化物层下的未掺杂半导体层。
9. 根据权利要求1至3中任一项所述的半导体发光器件,还包括设置在所述第一氮化物层下的衬底以及设置在所述衬底上的不均匀的图案。
10. 根据权利要求1至3中任一项所述的半导体发光器件,还包括形成于所述绝缘层中的凹陷。
11. 根据权利要求1至3中任一项所述的半导体发光器件,还包括设置在所述第一氮化物层下的未掺杂的半导体层,设置在所述未掺杂的半导体层下的缓冲层以及在所述缓冲层下的衬底。
12. 根据权利要求1至3中任一项所述的半导体发光器件,其中所述多个突起具有绝缘特性。
13. 根据权利要求1至3中任一项所述的半导体发光器件,其中所述空隙设置在全部的

突起之间。

半导体发光器件

[0001] 本申请是申请日为2008年9月5日、申请号为200880105858.7、发明名称为“半导体发光器件及其制造方法”的中国专利申请的分案申请。

技术领域

[0002] 本发明实施方案涉及半导体发光器件及其制造方法。

背景技术

[0003] 第III-V族氮化物半导体已经广泛用于光学器件如蓝色/绿色发光二极管(LED)、高速开关装置如金属半导体场效应晶体管(MOSFET)和异质结型场效应晶体管(HEMT)、照明或显示设备的光源等。特别地,使用第III族氮化物半导体的发光器件具有对应于可见射线到紫外射线范围的直接过渡型带隙,并且可以执行高效发光。

[0004] 氮化物半导体已主要用作LED或激光二极管(LD),并且已进行改善制造工艺或发光效率的研究。

发明内容

[0005] 技术问题

[0006] 实施方案提供一种半导体发光器件及其制造方法,所述半导体发光器件包括具有绝缘层或空隙的导电型半导体层。

[0007] 实施方案提供一种半导体发光器件及其制造方法,所述半导体发光器件包括具有绝缘层和空隙的第一导电型半导体层。

[0008] 技术解决方案

[0009] 一个实施方案提供一种半导体发光器件,其包括:第一导电型半导体层,所述第一导电型半导体层包括具有预定间隔的绝缘层和在所述绝缘层之间的空隙;在所述第一导电型半导体层上的有源层;和在所述有源层上的第二导电型半导体层。

[0010] 一个实施方案提供一种半导体发光器件,其包括:第一导电型半导体层,所述第一导电型半导体层包括形成有第一电极层的第一氮化物层和包括空隙的第二氮化物层;在所述第二氮化物层上的有源层;和在所述有源层上的第二导电型半导体层。

[0011] 一个实施方案提供一种制造半导体发光器件的方法,其包括:形成包括绝缘层和在所述绝缘层之间的空隙的第一导电型半导体层;在所述第一导电型半导体层上形成有源层;和在所述有源层上形成第二导电型半导体层。

[0012] 本发明还涉及以下方案。

[0013] 1.一种半导体发光器件,其包括:

[0014] 第一导电型半导体层,所述第一导电型半导体层包括绝缘层和在

[0015] 所述绝缘层之间的空隙,所述绝缘层以预定间隔隔开;

[0016] 在所述第一导电型半导体层上的有源层;和

[0017] 在所述有源层上的第二导电型半导体层。

- [0018] 2. 根据方案1所述的半导体发光器件,其中所述绝缘层包括具有随机尺寸和不规则间隔的突起,并且所述空隙设置在所述绝缘层的一些突起之间。
- [0019] 3. 根据方案1所述的半导体发光器件,其中所述绝缘层包括MgN层。
- [0020] 4. 根据方案1所述的半导体发光器件,其中所述绝缘层包括掺杂有n型掺杂剂和p型掺杂剂的氮化物半导体。
- [0021] 5. 根据方案1所述的半导体发光器件,其中所述第一导电型半导体层包括:
- [0022] 在所述绝缘层下的第一氮化物层;
- [0023] 在所述绝缘层和所述第一氮化物层上的包括空隙的第二氮化物层;和
- [0024] 在所述第二氮化物层和所述有源层之间的第三氮化物层。
- [0025] 6. 根据方案1所述的半导体发光器件,其包括在所述第一氮化物层上的第一电极层。
- [0026] 7. 根据方案1所述的半导体发光器件,其中第二氮化物层的位错密度小于所述第一氮化物层的位错密度。
- [0027] 8. 一种半导体发光器件,包括:
- [0028] 第一导电型半导体层,所述第一导电型半导体层包括形成有第一电极层的第一氮化物层和包括空隙的第二氮化物层;
- [0029] 在所述第二氮化物层上的有源层;和
- [0030] 在所述有源层上的第二导电型半导体层。
- [0031] 9. 根据方案8所述的半导体发光器件,其包括在所述第一氮化物层上的具有预定间隔的绝缘层,其中所述空隙设置在所述绝缘层之间。
- [0032] 10. 根据方案8所述的半导体发光器件,其包括在所述第二氮化物层和所述有源层之间的第三氮化物层,其中所述第一至第三氮化物层包括n型半导体层。
- [0033] 11. 根据方案9所述的半导体发光器件,其中所述绝缘层阻挡施加到所述第一氮化物层的电压,所述第二氮化物层通过所述空隙的隧道效应接收所述第一氮化物层的电压。
- [0034] 12. 根据方案9所述的半导体发光器件,其中所述绝缘层包括具有突起形状的MgN层,并且所述MgN层的每一个突起具有约0.0001 μm 至约1 μm 的厚度和约**10 Å**~约3 μm 的间距。
- [0035] 13. 一种制造半导体发光器件的方法,其包括:
- [0036] 形成包括绝缘层和在所述绝缘层之间的空隙的第一导电型半导体层;
- [0037] 在所述第一导电型半导体层上形成有源层;和
- [0038] 在所述有源层上形成第二导电型半导体层。
- [0039] 14. 根据方案13所述的方法,其中形成所述第一导电型半导体层包括:
- [0040] 形成与所述第一电极层接触的第一氮化物层;
- [0041] 在所述第一氮化物层上形成以预定间隔隔开的所述绝缘层;
- [0042] 在所述绝缘层和所述第一氮化物层上形成第二氮化物层的同时在所述绝缘层之间形成空隙;和
- [0043] 在所述第二氮化物层上形成第三氮化物层。
- [0044] 15. 根据方案13所述的方法,其中所述绝缘层包括MgN层或掺杂有n型掺杂剂和p型掺杂剂的氮化物半导体。

- [0045] 有益效果
- [0046] 实施方案可改善静电放电(ESD)特性。
- [0047] 实施方案可降低由于第一导电型半导体层的绝缘层和空隙引起的位错密度。
- [0048] 实施方案可使有源层的损害最小化。
- [0049] 实施方案可改善内部量子效率,其原因是第一导电型半导体层使进入有源层的电流均匀分布。
- [0050] 实施方案可改善半导体发光器件的可靠性。

附图说明

- [0051] 图1是根据第一实施方案的半导体发光器件的侧截面视图。
- [0052] 图2是向图1的半导体发光器件施加静电放电(ESD)电压时的电流分布图。
- [0053] 图3~7是示出制造根据第一实施方案的半导体发光器件的过程的侧截面图。
- [0054] 图8是根据第二实施方案的半导体发光器件的侧截面视图。
- [0055] 发明实施方式
- [0056] 下面将参考附图详细描述根据实施方案的半导体发光器件及其制造方法。在下文的描述中,当层(或膜)称为在另一层之“上”或“下”时,其描述是参考附图而言的。每一层的厚度可以描述为一个例子,但不限于附图的厚度。
- [0057] 图1是根据第一实施方案的半导体发光器件的侧截面视图。
- [0058] 参考图1,半导体发光器件100包括衬底110、缓冲层120、未掺杂的半导体层130、包括绝缘层142和空隙143的第一导电型半导体层140、有源层150、第二导电型半导体层160、第一电极层171和第二电极层173。
- [0059] 衬底110可由蓝宝石(Al_2O_3)、 SiC 、 Si 、 GaAs 、 GaN 、 ZnO 、 GaP 、 InP 和 Ge 中的至少一种形成。另外,衬底110可由具有导电特性的材料形成。可以在衬底110之上和/或下设置不均匀的图案。所述不均匀图案中的每一个可以具有条状、透镜体、圆柱形或圆锥形之一的形状,但并不限于此。
- [0060] 氮化物半导体生长在衬底110上。电子束蒸发器、物理气相沉积(PVD)装置、化学气相沉积(CVD)装置、等离子体激光沉积(PLD)装置、双型热蒸发器、溅射装置和金属有机化学气相沉积(MOCVD)装置可以用作生长设备,但是不限于这些装置。
- [0061] 缓冲层120设置在衬底110上。未掺杂的半导体层130设置在缓冲层120上。缓冲层120用作降低衬底110与 GaN 材料之间的晶格常数差的层。未掺杂的半导体层130包括未掺杂的 GaN 层并且用作氮化物半导体在其上生长的衬底。可以只在衬底110上设置缓冲层120和未掺杂的半导体层130之一,或者可以在衬底110上不设置缓冲层120和未掺杂的半导体层130这两个层。
- [0062] 第一导电型半导体层140设置在未掺杂的半导体层130上。例如,第一导电型半导体层140可以实现为掺杂有n型掺杂剂的n型半导体层。n型半导体层可由具有组成式 $\text{In}_y\text{Al}_x\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1, 0 \leq y \leq 1, 0 \leq x+y \leq 1$)的半导体材料如 InAlGaN 、 GaN 、 AlGaN 、 InGaN 、 AlN 和 InN 中的一种形成。n型掺杂剂可包括 Si 、 Ge 、 Sn 、 Se 和 Te 。
- [0063] 第一导电型半导体层140包括第一氮化物层141、绝缘层142、空隙143、第二氮化物层144和第三氮化物层146。

[0064] 第一至第三氮化物层141、144和146可实现为掺杂有n型掺杂剂的n型半导体层。

[0065] 第一氮化物层141设置在未掺杂的半导体层130上,并且第一电极层171设置在其一侧上。第一氮化物层141可由InAlGa_N、Ga_N、AlGa_N、InGa_N、AlN和InN之一形成,并且限定为第一电极接触层。

[0066] 绝缘层142设置在第一氮化物层141上。每一个绝缘层142可具有有绝缘特性的突起形状。绝缘层142可实现为MgN层。MgN层可具有随机尺寸和形状及不规则间隔。

[0067] 此外,绝缘层142可包括具有绝缘特性的氮化物半导体。具有绝缘特性的氮化物半导体可实现为掺杂有p型掺杂剂和n型掺杂剂的氮化物半导体,例如,可由Ga_N、AlGa_N、InGa_N和InAlGa_N之一形成。P型掺杂剂包括Mg、Zn、Ca、Sr和Ba,n型掺杂剂包括Si、Ge、Sn、Se和Te。

[0068] 每一个绝缘层142在第一氮化物层141的表面上具有预定厚度,例如,为约0.0001 μ m至约1 μ m的厚度。绝缘层142的一个突起与相邻突起之间的间距(pitch)可以为**10Å**~3 μ m。

[0069] 由于绝缘层142在第一氮化物层141上以预定距离互相间隔开,所以绝缘层142部分阻挡通过第一氮化物层141施加的静电放电(ESD)电压。

[0070] 第二氮化物层144设置在绝缘层142上。第二氮化物层144可包括由Ga_N形成的半导体层,例如,可由InAlGa_N、Ga_N、AlGa_N和InGa_N之一形成。优选地,第二氮化物层144可由Ga_N形成。

[0071] 第二氮化物层144包括设置在绝缘层142之间的空隙143。空隙143可以设置在绝缘层142之间、在第二氮化物层144内或在第一氮化物层141和第二氮化物层144之间。此处,空隙143可设置在绝缘层142的一些突起或所有突起之间。

[0072] 第二氮化物层144作为接收第一氮化物层141的电压的桥接层。第二氮化物层144可作为位错比第一氮化物层141的位错低的低缺陷层。低缺陷层使电流分散到整个层中。

[0073] 由于绝缘层142设置在第一氮化物层141上,所以绝缘层142之间的区域(包括空隙区域)可作为第二氮化物层144的籽层。

[0074] 由于绝缘层142和空隙143阻挡存在于第一氮化物层141中的位错,所以第二氮化物层144的位错密度可小于第一氮化物层141的位错密度。由于第二氮化物层144的位错密度减小,所以可以改善ESD电阻。

[0075] 绝缘层142和空隙143可以设置在其上设置有第一电极层171的层141和有源层150之间。

[0076] 第三氮化物层146设置在第二氮化物层144上。第三氮化物层146可由InAlGa_N、Ga_N、AlGa_N、InGa_N、AlN和InN之一形成。

[0077] 有源层150设置在第三氮化物层146上。有源层150可包括单量子阱结构或多量子阱结构。导电型覆层(未示出)可设置在有源层150之上和/或下。导电型覆层可实现为AlGa_N层。

[0078] 第二导电型半导体层160设置在有源层150上。第二导电型半导体层160可实现为掺杂有p型掺杂剂的p型半导体层。p型半导体层可由具有组成式In_yAl_xGa_{1-x-y}N(0 ≤ x ≤ 1, 0 ≤ y ≤ 1, 0 ≤ x+y ≤ 1)的半导体材料如InAlGa_N、Ga_N、AlGa_N、InGa_N、AlN和InN中的一种形成。p型掺杂剂包括Mg、Zn、Ca、Sr和Ba。

[0079] 第二电极层173设置在第二导电型半导体层160上。第三导电型半导体层(未示出)和/或透明电极层(未示出)可以设置在第二导电型半导体层160和第二电极层173之间。第

三导电型半导体层可以实现为根据n-p-n结构或p-n-p结构的n型半导体层或p型半导体层。

[0080] 图2是向图1的半导体发光器件施加静电放电(ESD)电压时的电流分布图。

[0081] 参考图2,可以将ESD电压施加到半导体发光器件100的第一电极层171。施加到第一电极层171上的ESD电压通过第一导电型半导体层140降低电压并分配以将降低并分配的电压传输到有源层150。

[0082] 第一导电型半导体层140的绝缘层142阻挡ESD电压。阻挡的ESD电压移动到没有设置绝缘层142的位置,即设置有空隙的位置。也就是说,ESD电压通过第一氮化物层141中的绝缘层142分散地移动到设置空隙的位置。

[0083] ESD电压通过设置在绝缘层142之间的空隙143传输到第二氮化物层144。此处,ESD电压利用隧道效应穿过空隙143。穿过空隙143的ESD电压发生电压降。也就是说,传输到第二氮化物层144的ESD电压低于初始施加电压。隧道效应与每个空隙143的深度(即高度)成反比,与每个空隙143的宽度成正比。

[0084] 绝缘层142部分阻挡第一氮化物层141的ESD电压,以使ESD电压水平分散。空隙143通过垂直通道P1将ESD电压传输到第二氮化物层144。此处,ESD电压主要因空隙143的隧道效应而下降。

[0085] 由于第二氮化物层144作为低缺陷层,所以第二氮化物层144可以使通过空隙143传输的ESD电压水平分散。

[0086] 第一导电型半导体层140部分阻挡、降低和分散施加到第一电极层171的ESD电压,以将ESD电压传输到有源层150。半导体发光器件100对高电压如施加到第一电极层171的ESD电压具有电阻。此外,可以使因ESD电压引起的有源层150的损害最小化。

[0087] 由于第一导电型半导体层140分散正向电流以将分散的电流传输到有源层150,所以可以改善内部量子效率。

[0088] 图3~7是示出制造根据第一实施方案的半导体发光器件的过程的侧截面视图。

[0089] 参考图3,缓冲层120、未掺杂的半导体层130和第一导电型半导体层140的第一氮化物层141在衬底110上顺序形成。

[0090] 衬底110可由蓝宝石(Al_2O_3)、SiC、Si、GaAs、GaN、ZnO、GaP、InP和Ge中的至少一种形成。

[0091] 缓冲层120用作降低衬底110和未掺杂的半导体层130之间的晶格常数差的层,并且可由GaN、AlN、AlGaN和InGaN之一形成。

[0092] 未掺杂的半导体层130可以实现为缓冲层120或衬底110上的未掺杂的GaN层。可以在衬底110上只形成缓冲层120和未掺杂的半导体层130之一,或者可以在衬底110上不形成其任一种。

[0093] 第一导电型半导体层的第一氮化物层141形成在未掺杂的半导体层130上。例如,在第一氮化物层141的生长方法中,供给包括n型掺杂剂的硅烷气体如 NH_3 、TMGa(或TEGa)和Si以形成具有预定厚度的GaN层。此处,第一氮化物层141可由InAlGaN、AlGaN、InGaN、AlN和InN之一替代GaN来形成。

[0094] 参考图4,在第一氮化物层141上形成绝缘层142。每个绝缘层142形成为具有随机突出的形状并且具有彼此之间不规则的间隔。

[0095] 凹陷143A形成在绝缘层142之间。绝缘层142用作电压阻挡层,并且可由具有绝缘特性的材料如MgN形成。在MgN绝缘层142的生长方法中,例如,以预定的量供应H₂气氛气体和NH₃源气体(如H₂:100s1pm,NH₃:30s1pm),然后,在不供应H₂气氛气体的状态下以预定时间间隔(如约5分钟)和预定量(如约1~2微摩尔)流入Cp2Mg源气体,以在第一氮化物层141上形成具有随机突起形状的MgN层。

[0096] 绝缘层142可包括掺杂有n型掺杂剂和p型掺杂剂的氮化物半导体。例如,绝缘层142可包括共掺杂有Mg-Si的GaN层。

[0097] 参考图5,第二氮化物层144形成在绝缘层142上。第二氮化物层144形成在绝缘层142和第一氮化物层141上,并且在绝缘层142之间形成空隙143。第二氮化物层144的表面可具有不均匀的形状或平坦形状。

[0098] 例如,在第二氮化物层144的生长方法中,供给包括n型掺杂剂的硅烷气体如NH₂、TMGa(或TEGa)和Si以形成具有预定厚度的GaN层。此处,供给到第二氮化物层144的TMGa气体的量大于供给到第一氮化物层141的TMGa气体的量。因此,第二氮化物层144在垂直方向主动生长,使得绝缘层142之间的凹陷(图4中的附图标记143A)以具有预定尺寸的空隙143的状态存在。也就是说,当生长第二氮化物层144时,绝缘层142之间的每个空隙143的尺寸可以通过调节Ga源气体(即TMGa)来调节。

[0099] 由于第二氮化物层144具有与第一氮化物层141不同的生长条件,所以在两个层141和144之间的边界处存在的位错并不增加而是水平前进。结果,位错减少或消除。因此,第二氮化物层144的穿透位错被弯曲或移除,因此,作为低缺陷层生长,由此增加对电压的电阻。

[0100] 第二氮化物层144的n型掺杂剂的掺杂密度为 $(1\sim 9.9)\times 10^{17}/\text{cm}^3$,空穴迁移率大于约500cm²/Vs。

[0101] 此处,绝缘层142部分阻挡电压从第一氮化物层141传输到第二氮化物层144。第二氮化物层144分散施加到第一氮化物层141的电压,然后将分散的电压传输到第三氮化物层146。

[0102] 空隙143利用隧道效应使高电压例如施加到第一氮化物层141的ESD电压下降,以将下降的电压传输到第二氮化物层144。隧道效应与每个空隙143的深度成反比,与每个空隙143的宽度成正比。

[0103] 第二氮化物层144可具有与第一氮化物层141和/或第三氮化物层146不同的生长条件。绝缘层142和空隙143形成在第一氮化物层141即电极接触层上。

[0104] 参考图6,在第二氮化物层144上形成第三氮化物层146。例如,在第三氮化物层146的生长方法中,供给包括n型掺杂剂的硅烷气体如NH₂、TMGa(或TEGa)和Si以形成具有预定厚度的GaN层。

[0105] 第一导电型半导体层140包括第一氮化物层141、绝缘层142、第二氮化物层144和第三氮化物层146。此外,第一导电型半导体层140阻挡、降低和分散ESD电压。即,可改善对半导体发光器件的ESD反向电压的电阻。

[0106] 有源层150形成在第一导电型半导体层140的第三氮化物层146上。第二导电型半导体层160形成在有源层150上。第三导电型半导体层(未示出)和/或透明电极层(未示出)可以形成在第二导电型半导体层160上。第三导电型半导体层可以实现为n型半导体层。

[0107] 有源层150可包括单量子阱结构或多量子阱结构。导电型覆层(未示出)可形成在有源层150之上和/下。导电型覆层可实现为AlGaIn层。

[0108] 第二导电型半导体层160可以实现为掺杂有p型掺杂剂的p型半导体层。p型半导体层可由具有组成式 $\text{In}_y\text{Al}_x\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1, 0 \leq y \leq 1, 0 \leq x+y \leq 1$)的半导体材料例如InAlGaIn、GaIn、AlGaIn、InGaIn、AlN和InN之一形成。p型掺杂剂可包括Mg、Zn、Ca、Sr和Ba。

[0109] 参考图7,在第二导电型半导体层160的一部分上进行台面蚀刻工艺以暴露第一导电型半导体层140的第一氮化物层141。第一电极层171形成在第一氮化物层141上,第二电极层173形成在第二导电型半导体层160上。

[0110] 图8是根据第二实施方案的半导体发光器件的侧截面视图。在以下对第二实施方案的描述中,将省略与第一实施方案中相同的元件的重复描述。

[0111] 参考图8,半导体发光器件100A包括第一导电型半导体层140、有源层150、第二导电型半导体层160、反射电极层180和导电支撑衬底190,所述第一导电型半导体层140包括绝缘层142和空隙143。

[0112] 反射电极层180设置在第二导电型半导体层160上,导电支撑衬底190设置在反射电极层180上。

[0113] 此处,反射电极层180用作p型电极,并且p型电极变为欧姆接触以向第二导电型半导体层160稳定地供应电流。此处,反射电极层180可以由具有Ag、Ni、Al、Rh、Pd、Ir、Ru、Mg、Zn、Pt、Au、Hf及其组合之一的单层或多层形成。导电支撑衬底190可由铜或金形成。反射电极层180和导电支撑衬底190的材料可以改变,并且不限于上述材料。

[0114] 第一电极171设置在第一导电型半导体层140下。由于导电支撑衬底190和反射电极层180用作第二电极,所以可以实现垂直型半导体发光器件。

[0115] 参考图6,用物理和/或化学移除方法移除第一导电型半导体层140、缓冲层120和未掺杂的半导体层130下的衬底110。例如,衬底110的移除方法可以通过激光剥离(LL0)法进行。也就是说,当在衬底110上投射预定波长的激光时,热能集中在衬底110和第一导电型半导体层140之间的边界上,从而衬底110与第一导电型半导体层140分离。

[0116] 此处,可以通过注入湿蚀刻剂将设置在衬底110和第一导电型半导体层140之间的缓冲层120或/和未掺杂的半导体层130与衬底110分离。

[0117] 可以利用电感耦合等离子体/反应离子蚀刻(ICP/RCE)方法在移除衬底110的第一导电型半导体层140底部上执行抛光工艺。

[0118] 第一电极层171设置在第一导电型半导体层140之下。当向第一电极层171施加ESD电压时,ESD电压被第一导电型半导体层140的第一氮化物层141中的绝缘层142部分阻挡,隧道穿过空隙143,并且被第二氮化物层144分散。因此,第一导电型半导体层140可以分散并降低ESD电压以将ESD电压传输到有源层150,由此使有源层150的损害最小化。

[0119] 本发明的实施方案可以实现为p-n结构、n-p结构、n-p-n结构和p-n-p结构之一。在实施方案的描述中,应理解当层(或膜)、区域、图案或结构称为在另一层(或膜)、区域、垫或图案之“上”或“下”时,术语“上”和“下”包括“直接上/下”和“间接上/下”双重含义。另外,每一层之“上”和“下”是参考附图而言的。此外,附图中每一层的厚度是示例性的,并不限于此。

[0120] 虽然已经参照本发明的多个示例性实施方案描述了本发明,但是应理解,本领域

的技术人员可以设计多种其它修改方案和实施方案,它们也在本公开内容的原理的精神和范围内。

[0121] 更具体地,可以对本公开内容、附图和所附权利要求中的主题组合布置的组成部件和/或布置进行各种变化和修改。除了对组成部件和/或布置进行变化和修改之外,可替代使用对本领域的技术人员而言也是明显的。

[0122] 工业实用性

[0123] 实施方案可提供一种半导体发光器件。

[0124] 实施方案可提供可广泛应用于高速开关装置、照明或显示设备光源的半导体发光器件。

[0125] 实施方案可改善半导体发光器件的可靠性。

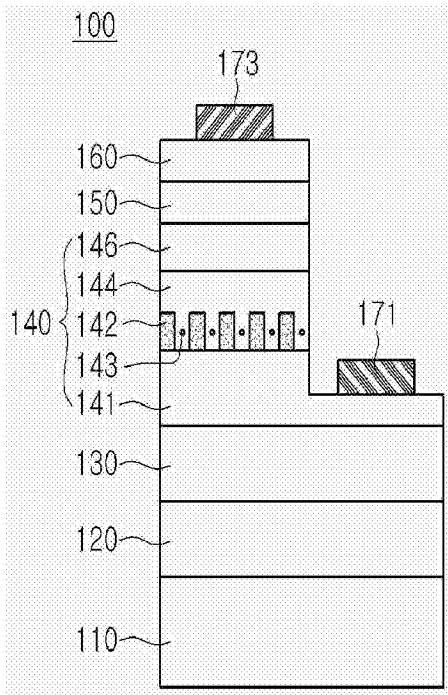


图1

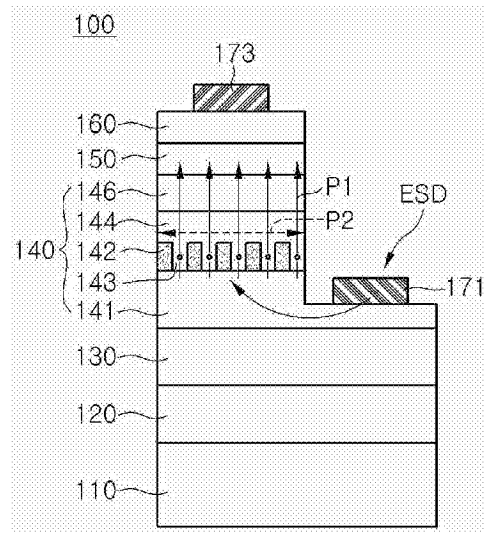


图2

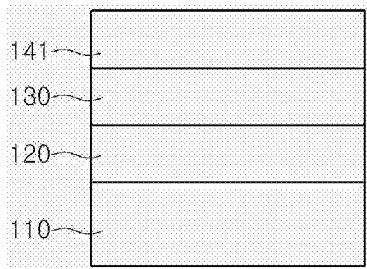


图3

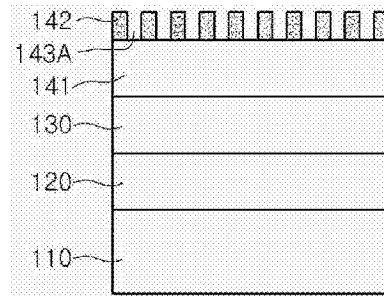


图4

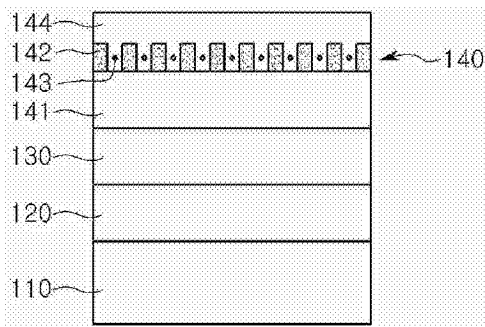


图5

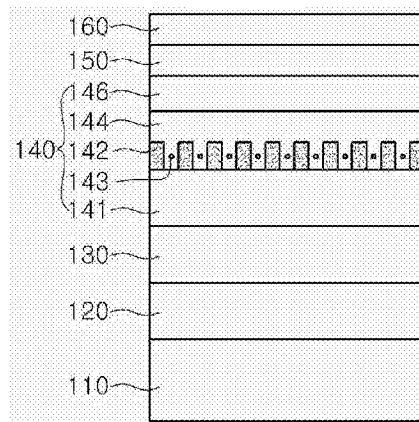


图6

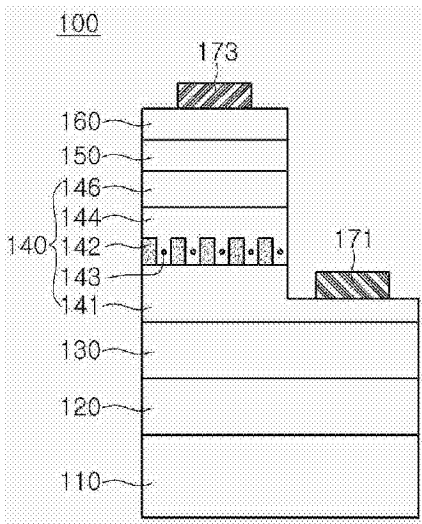


图7

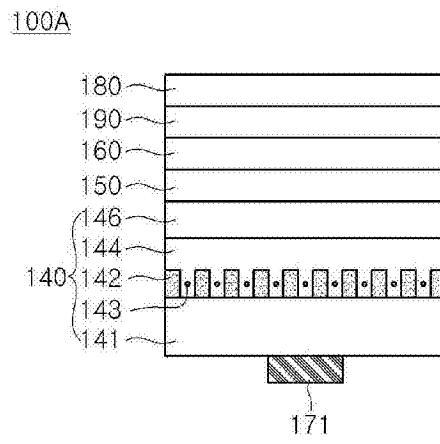


图8