



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0136213
(43) 공개일자 2014년11월28일

(51) 국제특허분류(Int. Cl.)
H01L 33/22 (2010.01) H01L 33/12 (2010.01)
H01L 33/20 (2010.01)
(21) 출원번호 10-2013-0056449
(22) 출원일자 2013년05월20일
심사청구일자 없음

(71) 출원인
엘지이노텍 주식회사
서울특별시 중구 한강대로 416 (남대문로5가, 서울스퀘어)
고려대학교 산학협력단
서울특별시 성북구 안암로 145, 고려대학교 (안암동5가)
(72) 발명자
이현
서울 서초구 동광로22길 23, 그랑씨엘 방배 302호 (방배동)
조중연
서울 성북구 정릉로 402-16, 102동 1606호 (돈암동, 범양아파트)
(74) 대리인
서교준

전체 청구항 수 : 총 11 항

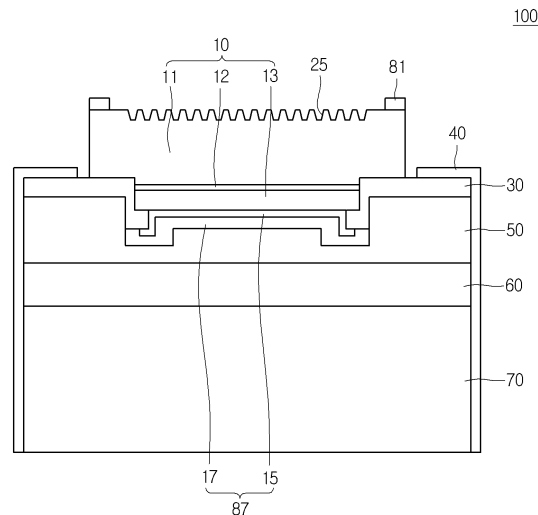
(54) 발명의 명칭 발광소자, 그 제조방법 및 조명시스템

(57) 요약

실시예는 발광소자, 발광소자의 제조방법, 발광소자 패키지 및 조명시스템에 관한 것이다.

실시예에 따른 발광소자는 기관(70); 상기 기관(70) 상에 제2 도전형 반도체층(13); 상기 제2 도전형 반도체층(13) 상에 활성층(12); 상기 활성층(12) 상에 제1 도전형 반도체층(11); 및 상기 제1 도전형 반도체층(11) 상에 상부와 하부의 폭이 다른 광추출 나노패턴(25);을 포함할 수 있다.

대표도 - 도1



특허청구의 범위

청구항 1

기관;

상기 기관 상에 제2 도전형 반도체층;

상기 제2 도전형 반도체층 상에 활성층;

상기 활성층 상에 제1 도전형 반도체층;

상기 제1 도전형 반도체층 상에 상부와 하부의 폭이 다른 광추출 나노패턴; 및

상기 광추출 나노패턴 사이에 광산란 나노패턴;을 포함하는 발광소자.

청구항 2

제1 항에 있어서,

상기 광추출 나노패턴은

반구형 단면을 포함하는 발광소자.

청구항 3

제1 항에 있어서,

상기 광산란 나노패턴은

상부와 하부의 폭이 다른 발광소자.

청구항 4

제3 항에 있어서,

상기 광산란 나노패턴은

반구형 단면을 포함하는 발광소자.

청구항 5

성장 기관을 준비하는 단계;

상기 성장 기관 상에 나노 프린팅패턴을 형성하는 단계;

상기 나노 프린팅패턴이 형성된 성장 기관 상에 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하는 발광구조물을 형성하는 단계;

상기 성장 기관을 상기 발광구조물로부터 제거하는 단계; 및

상기 나노 프린팅패턴을 제거하여 상기 발광구조물 상에 광추출 나노패턴을 형성하는 단계;를 포함하는 발광소자의 제조방법.

청구항 6

제5 항에 있어서,

상기 광추출 나노패턴은

상부와 하부의 폭이 다른 발광소자의 제조방법.

청구항 7

제5 항에 있어서,

상기 광추출 나노패턴은

반구형 단면을 포함하는 발광소자의 제조방법.

청구항 8

성장 기판을 준비하는 단계;

상기 성장 기판 상에 광산란 나노패턴을 형성하는 단계;

상기 광산란 나노패턴이 형성된 성장 기판 상에 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하는 발광구조물을 형성하는 단계; 및

상기 성장 기판을 상기 발광구조물로부터 제거하여 상기 발광구조물 상에 광추출 나노패턴 및 광산란 나노패턴을 형성하는 단계;를 포함하는 발광소자의 제조방법.

청구항 9

제8 항에 있어서,

상기 광산란 나노패턴은

상부와 하부의 폭이 다른 발광소자의 제조방법.

청구항 10

제8 항에 있어서,

상기 광산란 나노패턴은

아래로 오목한 반구형 단면을 포함하는 발광소자의 제조방법.

청구항 11

제1 항 내지 제4 항 어느 하나에 기재된 발광소자를 구비하는 발광유닛을 포함하는 조명시스템.

명세서

기술분야

[0001] 실시예는 발광소자, 발광소자의 제조방법, 발광소자 패키지 및 조명시스템에 관한 것이다.

배경기술

[0002] 발광소자(Light Emitting Device)는 전기에너지를 빛 에너지로 변환하는 특성의 p-n 접합 다이오드로서, 주기율 표상에서 III족과 V족 등의 화합물 반도체를 기반으로 하고, 그 조성비를 제어함으로써 다양한 색상구현이 가능하다.

[0003] 발광소자는 순방향전압 인가 시 n층의 전자와 p층의 정공(hole)이 결합하여 전도대(Conduction band)와 가전대(Valance band)의 밴드갭 에너지에 해당하는 만큼의 에너지를 발산하는데, 이 에너지는 주로 열이나 빛의 형태로 방출되며, 빛의 형태로 발산되면 발광소자가 되는 것이다.

[0004] 발광소자는 전극층의 위치에 따라 수평형 타입(Lateral Type) 발광소자와 수직형 타입(Vertical type) 발광소자로 구분할 수 있다.

[0005] 발광소자는 기존의 형광등, 백열등 등의 조명 장치에 비해서 수명이 길고 전력소모가 적으며 친환경적인 장점이 있어 미래의 조명용 광원으로 주목 받고 있으며 현재는 다양한 분야에서 광원으로 쓰이고 있다.

[0006] 특히, 넓은 밴드갭을 가지는 질화물계 발광 다이오드는 녹색에서 청색, 근자외선 영역대의 빛을 발광할 수 있는 장점이 있어 LCD 및 휴대폰 백라이트, 자동차용 조명, 교통신호등, 일반 조명 등 그 응용 분야가 크게 확대되고 있는 추세에 있다.

[0007] 하지만 이러한 수요를 충족시킬 만큼 질화물 계 발광 다이오드는 충분한 성능의 개선이 이루어 지지 못하고 있

다.

[0008] 예를 들어, 발광다이오드의 성능은 크게 주입된 전자가 얼마나 많은 광자를 생성하는 지에 따른 내부양자효율과 생성된 광자가 얼마나 많이 발광다이오드 소자 외부로 방출될 수 있는 지에 따른 광추출효율에 따라 결정된다.

[0009] 이 중에 현재의 발광소자 기술은 외부 광추출 효율을 개선하고자 하는 시도가 있으나, 기술적으로나 효과적으로나 광추출효율 개선에 미흡한 점이 있다.

발명의 내용

해결하려는 과제

[0010] 실시예는 발광다이오드의 광추출 성능을 획기적으로 증대시킬 수 있는 발광소자, 발광소자의 제조방법, 발광소자 패키지 및 조명시스템을 제공하고자 한다.

과제의 해결 수단

[0011] 실시예에 따른 발광소자는 기판(70); 상기 기판(70) 상에 제2 도전형 반도체층(13); 상기 제2 도전형 반도체층(13) 상에 활성층(12); 상기 활성층(12) 상에 제1 도전형 반도체층(11); 및 상기 제1 도전형 반도체층(11) 상에 상부와 하부의 폭이 다른 광추출 나노패턴(25, 27);을 포함할 수 있다.

[0012] 또한, 실시예에 따른 발광소자의 제조방법은 성장 기판(5)을 준비하는 단계; 상기 성장 기판(5) 상에 나노 프린팅패턴(22)을 형성하는 단계; 상기 나노 프린팅패턴(22)이 형성된 성장 기판(5) 상에 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하는 발광구조물(10)을 형성하는 단계; 상기 성장 기판(5)을 상기 발광구조물(10)로부터 제거하는 단계; 및 상기 나노 프린팅패턴(22)을 제거하여 상기 발광구조물(10) 상에 광추출 나노패턴(25, 27)을 형성하는 단계;를 포함할 수 있다.

[0013] 또한, 실시예에 따른 발광소자의 제조방법은 성장 기판(5)을 준비하는 단계; 상기 성장 기판(5) 상에 광산란 나노패턴(23, 24)을 형성하는 단계; 상기 광산란 나노패턴(23, 24)이 형성된 성장 기판(5) 상에 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하는 발광구조물(10)을 형성하는 단계; 및 상기 성장 기판(5)을 상기 발광구조물(10)로부터 제거하여 상기 발광구조물(10) 상에 광추출 나노패턴(25, 27) 및 광산란 나노패턴(23, 24)을 형성하는 단계;를 포함할 수 있다.

[0014] 또한, 실시예에 따른 조명시스템은 상기 발광소자를 구비하는 조명유닛을 포함할 수 있다.

발명의 효과

[0015] 실시예에 따른 발광소자, 발광소자의 제조방법, 발광소자 패키지 및 조명시스템에 의하면, 나노급 광추출 나노패턴을 구비한 발광소자를 제공함으로써 발광 다이오드의 성능을 획기적으로 증대시킬 수 있다.

도면의 간단한 설명

[0016] 도 1은 제1 실시예에 따른 발광소자의 단면도.

도 2 내지 도 7은 실시예에 따른 발광소자의 제조방법의 공정단면도.

도 8은 제2 실시예에 따른 발광소자의 단면도.

도 9는 제3 실시예에 따른 발광소자의 단면도.

도 10은 제4 실시예에 따른 발광소자의 단면도.

도 11은 실시예에 따른 발광소자 패키지의 단면도.

도 12는 실시예에 따른 조명장치의 분해 사시도.

발명을 실시하기 위한 구체적인 내용

[0017] 실시 예의 설명에 있어서, 각 층(막), 영역, 패턴 또는 구조물들이 기판, 각 층(막), 영역, 패드 또는 패턴들의 "상/위(on/over)"에 또는 "아래(under)"에 형성되는 것으로 기재되는 경우에 있어, "상/위(on/over)"와 "아래(under)"는 "직접(directly)" 또는 "다른 층을 개재하여 (indirectly)" 형성되는 것을 모두 포함한다. 또한 각

층의 상/위 또는 아래에 대한 기준은 도면을 기준으로 설명한다.

- [0018] 도면에서 각층의 두께나 크기는 설명의 편의 및 명확성을 위하여 과장되거나 생략되거나 또는 개략적으로 도시되었다. 또한 각 구성요소의 크기는 실제크기를 전적으로 반영하는 것은 아니다.
- [0019] (실시예)
- [0020] 최근 발광다이오드는 에피성장기술의 발전으로 인하여 내부양자효율이 크게 향상 되었으나 외부 광추출효율은 이에 비해서 낮은 상황이다.
- [0021] 발광 다이오드의 활성층(발광층)인 MQW(multi quantum well)에서 생성된 광이 방출될 경우, 발광 다이오드 소자(GaN)와 외부 공기, 외부 봉지체인 에폭시, 사파이어(sapphire) 기판 등과의 경계에서 전반사가 발생한다.
- [0022] 공기($n_{\text{air}}=1$), epoxy($n_{\text{epoxy}}=1.5$), sapphire($n_{\text{sap}}=1.77$)에 비해서 GaN의 경우 굴절률이 약 2.5정도로 큰 값을 가지기 때문에 MQW에서 생성된 광이 소자 외부로 빠져 나갈 수 있는 임계각은 각각 GaN/air= 23° , GaN/epoxy= 37° , GaN/sap= 45° 로 매우 한정된 영역이다.
- [0023] 따라서 임계각 범위를 벗어나 소자 외부 방향으로 입사하는 광은 외부로 진행하지 못하고 소자 내부에서 흡수될 때까지 계속 전반사 되어 광추출효율은 불과 수 %로 매우 낮다. 또한 이는 소자의 발열로 연결되는 문제를 야기시킨다.
- [0024] 이러한 질화물계 발광 다이오드의 한계를 극복하기 위해서 종래기술에서는 소자 표면의 p-GaN 층 또는 투명전극 층에 패턴을 삽입하여 광의 난반사를 통하여 전반사를 효과적으로 줄이려는 연구가 진행되어 왔다.
- [0025] 예를 들어, 일정한 크기의 패턴이 규칙적으로 조밀하게 배열되어 있는 광결정 패턴을 발광다이오드 제조공정에 도입할 경우 광추출효율이 증가하는 것으로 알려져 있다.
- [0026] 하지만 패터닝 후 p-type 전극 형성, 패키징 공정 등의 발광 다이오드의 제작 공정과 생산수율, 경제성 등을 고려했을 때 p-GaN 층 및 투명전극 층의 패터닝 공정은 실제로 상용화하기에는 무리가 있다.
- [0027] 이에 대한 대안으로 PSS(patterned sapphire substrate)에 에피층을 성장시킬 경우, 마찬가지로의 광의 난반사효과로 인하여 광추출효율을 개선시킬 수 있다.
- [0028] PSS의 경우 본래, sapphire 기판과 GaN 에피층과의 격자불일치(lattice mismatch)로 인한 확산전위 밀도(treading dislocation density)를 감소시켜 내부양자효율을 증가시키는 것을 목적으로 개발된 기술이며, 광추출효율 역시 향상시킬 수 있으며, 발광 다이오드의 제조공정에 바로 적용가능한 장점이 있어, 현재 국내외 발광다이오드의 제조 업체에서는 PSS를 적용한 제품이 양산되고 있다.
- [0029] 또한, 고효율 발광다이오드 소자의 개발을 위해서 p, n 전극이 발광다이오드 소자의 위, 아래에 위치한 수직구조의 발광다이오드 소자가 연구되고 있다.
- [0030] 수직구조의 발광다이오드 소자의 경우, 기존의 측면구조의 발광다이오드보다 열방출 특성이 향상되어 더 높은 주입전류에도 소자가 작동되기 때문에 더 높은 광출력을 갖는 발광다이오드 소자 제작이 가능하다.
- [0031] 한편, 발광 다이오드는 내열성 확보를 통한 고출력으로 제작하기 위해 수직구조의 발광다이오드의 경우 표면전반사를 최소화하기 위해서 PEC(Photoelectro chemical) 식각을 통해 표면에 거칠기를 형성한다.
- [0032] 하지만 표면 거칠기를 형성하기 위해서 추가적인 식각 공정이 필요하므로 이에 따른 공정비가 추가된다. PEC 구조의 경우 랜덤한 표면 거칠기 구조로써 발광다이오드 소자의 광추출효율 향상에 최적화되어 있지 않다.
- [0033] 또한, 기존의 PEC 구조의 경우 4 인치 이상 대면적 소자에서 그 구조가 균일하지 않으므로 대면적 발광다이오드 소자에 적합한 패터닝 기술이 필요하다.
- [0034] 또한, 현재 PSS의 경우, 주로 포토 리소그래피 공정과 건식 및 습식 식각 공정을 통하여 제작되고 있으나 패턴의 스펙은 대부분 수 마이크로 급 정도에 머물고 있다.
- [0035] 한편, 광의 난반사에 의한 발광다이오드의 광추출효율 향상은 패턴의 크기 및 형상, 주기 등에 따라서 그 향상치가 크게 달라진다.
- [0036] 현재까지 보고된 바에 의하며 발광다이오드의 발광 영역 대에서는 광결정 패턴을 적용할 경우 광추출 향상치가 크게 증대되는 것으로 알려져 있다.

- [0037] 따라서 발광소자의 효율 향상을 위해서 기존에 상용화된 PSS의 마이크론 급 패턴의 직경 및 주기를 나노 급으로 축소할 필요가 있다.
- [0038] 현재 PSS 제작을 위해 사용되는 패터닝 기술인 포토리소그래피는 공정비용이 고가인데다가 sub-micron 급 패턴을 적용하기에는 제품의 제조 단가가 비싸지고 경제성이 현저히 떨어지므로, 현재의 방법으로는 PSS를 통해서 더 이상의 광추출효율의 향상은 기대하기 어렵다.
- [0039] 따라서 PSS를 통하여 발광 다이오드의 광추출효율을 극대화하기 위해서는 고가의 포토리소그래피를 대신할 sub-micron 급 패턴을 경제적으로 제작할 수 있는 패터닝 기술이 필요한 상황이다.
- [0040] 도 1은 제1 실시예에 따른 발광소자(100)의 단면도이다.
- [0041] 실시예에 따른 발광소자(100)는 기판(70)과, 상기 기판(70) 상에 제2 도전형 반도체층(13)과, 상기 제2 도전형 반도체층(13) 상에 활성층(12)과, 상기 활성층(12) 상에 제1 도전형 반도체층(11) 및 상기 제1 도전형 반도체층(11) 상에 제1 광추출 나노패턴(25)을 포함할 수 있다. 상기 기판(70)은 도전성 기판 또는 비도전성 기판을 포함할 수 있다.
- [0042] 도 1은 수직형 발광소자를 도시하고 있으나 실시예가 이에 한정되는 것은 아니며, 수평형 발광소자에도 적용이 가능하다.
- [0043] 상기 제1 광추출 나노패턴(25)은 상부와 하부의 폭이 다를 수 있다.
- [0044] 상기 제1 광추출 나노패턴(25)은 sub-micron, 즉 1 μm 미만의 사이즈를 구비할 수 있다. 예를 들어, 상기 제1 광추출 나노패턴(25)의 사이즈는 상기 제1 광추출 나노패턴(25)이 다각형인 경우 최대 수평폭을 의미할 수 있으며, 구형인 경우 최대 직경을 의미할 수 있다.
- [0045] 실시예는 제1 광추출 나노패턴(25)을 포함할 수 있으며 광추출 패턴 중 1 μm 이상의 사이즈의 패턴이 있다고 하더라도 1 μm 미만 사이즈의 광추출 나노패턴을 포함하는 한, 이진 발명의 권리범위에서 배제되는 것은 아니다.
- [0046] 이하, 도 2 내지 도 8을 참조하여 실시예에 따른 발광소자의 제조방법을 설명한다. 한편, 하기 제조방법은 수직형 발광소자의 제조방법을 중심으로 설명하나, 실시예가 수직형 발광소자에 한정되는 것은 아니며, 수평형 발광소자에도 적용이 가능하다.
- [0047] 실시예에 따른 발광소자 제조방법에 의하면, 도 2와 같이, 몰드(20)에 나노 프린팅패턴(22)을 코팅할 수 있다.
- [0048] 상기 몰드(20)는 소정의 패턴을 구비한 고분자 몰드 물질일 수 있다. 상기 나노 프린팅패턴(22)은 상기 몰드의 소정의 패턴을 메우며 상기 몰드(20) 상에 형성될 수 있다.
- [0049] 상기 나노 프린팅패턴(22)은 SOG, SON 등일 수 있으나 이에 한정되는 것은 아니다. 상기 나노 프린팅패턴(22)은 서로 연결된 형태로 형성될 수 있으나 이후 공정에서 식각공정에 의해 상호간에 분리될 수 있다.
- [0050] 다음으로, 도 3과 같이 상기 나노 프린팅패턴(22)이 구비된 몰드(20)를 소정의 성장 기판(5) 상에 가압한 후, 도 4와 같이 몰드(20)를 제거하여 성장 기판(5) 상에 나노 프린팅패턴(22)을 프린팅할 수 있다. 이때, 상기 나노 프린팅패턴(22)이 서로 연결된 형태인 경우 소정의 식각공정을 통해 잔여층을 제거될 수 있다.
- [0051] 이후, 열처리 공정을 통해 상기 나노 프린팅패턴(22)은 SiO_2 또는 Si_3N_4 등의 물질로 변환할 수 있다.
- [0052] 상기 성장 기판(5)은 예를 들어, 사파이어 기판(Al_2O_3), SiC, GaAs, GaN, ZnO, Si, GaP, InP, Ge 중 적어도 하나로 형성될 수 있으며, 상기 성장 기판(5) 상에 소정의 버퍼층(미도시)이 형성되고, 상기 버퍼층 상에 나노 프린팅패턴(22)이 형성될 수 있으나 이에 한정되는 것은 아니다.
- [0053] 실시예에서는 나노프린팅 기술을 이용하여 발광다이오드 용 기판 표면에 이중 물질의 패턴을 형성하고, 이를 통해 발광다이오드 용 기판의 패터닝 공정 단계 및 비용을 최소화할 수 있다.
- [0054] 실시예에서 적용하는 나노 임프린트 기술은 고가의 노광 장비가 필요없어 경제적이며 간단한 공정으로 대면적에 패턴을 전사할 수 있기 때문에 생산 수율이 높은 이점이 있다.
- [0055] 특히 발광 다이오드를 위한 패터닝은 정확한 얼라인(alignment)이 필요 없기 때문에 직접 패턴 전사 방식인 나노 임프린트 공정이 적용되기에 적절하며, sub-micron 급 패턴을 쉽게 형성 가능하다.
- [0056] 따라서 PSS를 제작하기 위한 기존의 포토리소그래피 공정에 비하여 나노 임프린트 기술을 PSS 공정에 적용할 경

우 제품의 성능을 더욱 향상시키는 동시에 경제성을 갖추게 되며 고효율 PSS 발광 다이오드의 양산화가 가능하다.

- [0057] 이후 수직 구조의 발광다이오드 제작을 위해 사파이어 기판을 제거한 뒤 이중 물질을 제거하게 되면 표면에 패터닝이 형성된 수직형 발광다이오드의 제조가 가능하다. 이는 추가적인 패터닝 공정 없이 나노급 광추출 패터닝을 형성시킬 수 있는 방법이다.
- [0058] 실시예에 의하면 추가적인 패터닝 공정 없이 간단하게 수직형 발광다이오드 표면에 나노급 광추출 패터닝을 형성시킬 수 있어, 수직형 발광다이오드의 제조 단가를 낮출 수 있다.
- [0059] 또한, 실시예에 의하면 발광다이오드 소자에 적합한 주기, 직경, 형상을 갖는 나노급 광추출 패터닝을 형성할 수 있으므로 기존의 PEC 구조가 형성된 수직형 발광다이오드보다 높은 광추출효율을 갖는 소자 제작이 가능하다.
- [0060] 또한, 실시예에 의하면 나노 프린팅 기술의 경우 경제적인 대면적 패터닝 기술로써 최근 연구 중인 6인치 급 발광다이오드 소자에 적용이 용이하다.
- [0061] 다음으로, 도 5와 같이 상기 성장 기판(5) 위에 제1 도전형 반도체층(11), 활성층(12), 제2 도전형 반도체층(13)을 형성할 수 있다. 상기 제1 도전형 반도체층(11), 상기 활성층(12), 상기 제2 도전형 반도체층(13)은 발광구조물(10)로 정의될 수 있다.
- [0062] 예로써, 상기 제1 도전형 반도체층(11)이 제1 도전형 도펀트로서 n형 도펀트가 첨가된 n형 반도체층으로 형성되고, 상기 제2 도전형 반도체층(13)이 제2 도전형 도펀트로서 p형 도펀트가 첨가된 p형 반도체층으로 형성될 수 있다. 또한 상기 제1 도전형 반도체층(11)이 p형 반도체층으로 형성되고, 상기 제2 도전형 반도체층(13)이 n형 반도체층으로 형성될 수도 있다.
- [0063] 상기 제1 도전형 반도체층(11)은 예를 들어, n형 반도체층을 포함할 수 있다. 상기 제1 도전형 반도체층(11)은 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 조성식을 갖는 반도체 재료로 형성될 수 있다. 상기 제1 도전형 반도체층(11)은, 예를 들어 InAlGa, GaN, AlGa, AlIn, InGa, AlN, InN 등에서 선택될 수 있으며, Si, Ge, Sn, Se, Te 등의 n형 도펀트가 도핑될 수 있다.
- [0064] 상기 활성층(12)은 상기 제1 도전형 반도체층(11)을 통해서 주입되는 전자(또는 정공)와 상기 제2 도전형 반도체층(13)을 통해서 주입되는 정공(또는 전자)이 서로 만나서, 상기 활성층(12)의 형성 물질에 따른 에너지 밴드(Energy Band)의 밴드갭(Band Gap) 차이에 의해서 빛을 방출하는 층이다. 상기 활성층(12)은 단일 우물 구조, 다중 우물 구조, 양자점 구조 또는 양자선 구조 중 어느 하나로 형성될 수 있으나, 이에 한정되는 것은 아니다.
- [0065] 상기 활성층(12)은 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 조성식을 갖는 반도체 재료로 형성될 수 있다. 상기 활성층(12)이 상기 다중 우물 구조로 형성된 경우, 상기 활성층(12)은 복수의 우물층과 복수의 장벽층이 적층되어 형성될 수 있으며, 예를 들어, InGa 우물층/GaN 장벽층의 주기로 형성될 수 있다.
- [0066] 상기 제2 도전형 반도체층(13)은 예를 들어, p형 반도체층으로 구현될 수 있다. 상기 제2 도전형 반도체층(13)은 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 조성식을 갖는 반도체 재료로 형성될 수 있다. 상기 제2 도전형 반도체층(13)은, 예를 들어 InAlGa, GaN, AlGa, InGa, AlIn, AlN, InN 등에서 선택될 수 있으며, Mg, Zn, Ca, Sr, Ba 등의 p형 도펀트가 도핑될 수 있다.
- [0067] 한편, 상기 제1 도전형 반도체층(11)이 p형 반도체층을 포함하고 상기 제2 도전형 반도체층(13)이 n형 반도체층을 포함할 수도 있다. 또한, 상기 제2 도전형 반도체층(13) 위에는 n형 또는 p형 반도체층을 포함하는 반도체층이 더 형성될 수도 있으며, 이에 따라, 상기 발광구조물(10)은 np, pn, npn, pnp 접합 구조 중 적어도 어느 하나를 가질 수 있다. 또한, 상기 제1 도전형 반도체층(11) 및 상기 제2 도전형 반도체층(13) 내의 불순물의 도핑 농도는 균일 또는 불균일하게 형성될 수 있다. 즉, 상기 발광구조물(10)의 구조는 다양하게 형성될 수 있으며, 이에 대해 한정하지는 않는다.
- [0068] 또한, 상기 제1 도전형 반도체층(11)과 상기 활성층(12) 사이에는 제1 도전형 InGa/GaN 슈퍼레이스 구조 또는 InGa/InGa 슈퍼레이스 구조가 형성될 수도 있다. 또한, 상기 제2 도전형 반도체층(13)과 상기 활성층(12) 사이에는 제2 도전형의 AlGa층이 형성될 수도 있다.
- [0069] 다음으로, 도 6과 같이, 상기 발광구조물(10)에 대한 에칭을 행하여 상기 제1 도전형 반도체층(11)의 일부 영역을 노출시킬 수 있다. 이때, 상기 에칭은 습식에칭 또는 건식에칭으로 수행될 수 있다.

- [0070] 이후, 상기 발광구조물(10)에 채널층(30), 오믹접촉패턴(15), 반사층(17)을 형성할 수 있다.
- [0071] 예를 들어, 상기 채널층(30)은 SiO_2 , Si_xO_y , Si_3N_4 , Si_xN_y , SiO_xN_y , Al_2O_3 , TiO_2 , AlN 등으로 이루어진 군에서 적어도 하나가 선택되어 형성될 수 있다.
- [0072] 상기 반사층(17)과 상기 제2 도전형 반도체층(13) 사이에 상기 오믹접촉패턴(15)이 배치될 수 있다. 상기 오믹접촉패턴(15)은 상기 제2 도전형 반도체층(13)에 접촉되어 배치될 수 있다.
- [0073] 상기 오믹접촉패턴(15)은 상기 발광구조물(10)과 오믹 접촉이 되도록 형성될 수 있다. 상기 반사층(17)은 상기 제2 도전형 반도체층(13)에 전기적으로 연결될 수 있다. 상기 오믹접촉패턴(15)은 상기 발광구조물(10)과 오믹 접촉되는 영역을 포함할 수 있다.
- [0074] 상기 오믹접촉패턴(15)은 예컨대 투명 전도성 산화막으로 형성될 수 있다. 상기 오믹접촉패턴(15)은 예로서 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), AZO(Aluminum Zinc Oxide), AGZO(Aluminum Gallium Zinc Oxide), IZTO(Indium Zinc Tin Oxide), IAZO(Indium Aluminum Zinc Oxide), IGZO(Indium Gallium Zinc Oxide), IGTO(Indium Gallium Tin Oxide), ATO(Antimony Tin Oxide), GZO(Gallium Zinc Oxide), IZON(IZO Nitride), ZnO , IrO_x , RuO_x , NiO , Pt , Ag , Ti 중에서 선택된 적어도 하나의 물질로 형성될 수 있다.
- [0075] 상기 반사층(17)은 고 반사율을 갖는 물질로 형성될 수 있다. 예컨대 상기 반사층(17)은 Ag , Ni , Al , Rh , Pd , Ir , Ru , Mg , Zn , Pt , Cu , Au , Hf 중 적어도 하나를 포함하는 금속 또는 합금으로 형성될 수 있다. 또한, 상기 반사층(17)은 상기 금속 또는 합금과 ITO(Indium-Tin-Oxide), IZO(Indium-Zinc-Oxide), IZTO(Indium-Zinc-Tin-Oxide), IAZO(Indium-Aluminum-Zinc-Oxide), IGZO(Indium-Gallium-Zinc-Oxide), IGTO(Indium-Gallium-Tin-Oxide), AZO(Aluminum-Zinc-Oxide), ATO(Antimony-Tin-Oxide) 등의 투광성 전도성 물질을 이용하여 다층으로 형성될 수 있다. 예를 들어, 실시 예에서 상기 반사층(17)은 Ag , Al , Ag-Pd-Cu 합금, 또는 Ag-Cu 합금 중 적어도 어느 하나를 포함할 수 있다.
- [0076] 예를 들면, 상기 반사층(17)은 Ag 층과 Ni 층이 교대로 형성될 수도 있고, Ni/Ag/Ni , 혹은 Ti 층, Pt 층을 포함할 수 있다. 또한, 상기 오믹접촉패턴(15)은 상기 반사층(17) 아래에 형성되고, 적어도 일부가 상기 반사층(17)을 통과하여 상기 발광구조물(10)과 오믹 접촉될 수도 있다.
- [0077] 이어서, 상기 반사층(17) 위에 금속층(50), 본딩층(60), 기판(70), 임시기판(90)이 형성될 수 있다.
- [0078] 상기 금속층(50)은 Au , Cu , Ni , Ti , Ti-W , Cr , W , Pt , V , Fe , Mo 물질 중에서 적어도 하나를 포함할 수 있다. 상기 금속층(50)은 확산장벽층의 기능을 수행할 수도 있다.
- [0079] 실시 예에 의하면, 상기 제2 도전형 반도체층(13)에 전기적으로 연결된 제1 전극층은 반사층, 오믹접촉층, 금속층 중에서 적어도 하나를 포함할 수 있다. 실시 예에 의하면 제1 전극층은 반사층, 오믹접촉층, 금속층을 모두 포함할 수도 있으며, 그 중에서 1 개의 층 또는 2 개의 층을 포함할 수도 있다.
- [0080] 상기 금속층(50)은 상기 본딩층(60)이 제공되는 공정에서 상기 본딩층(60)에 포함된 물질이 상기 반사층(17) 방향으로 확산되는 것을 방지하는 기능을 수행할 수 있다. 상기 제2 금속층(50)은 상기 본딩층(60)에 포함된 주석(Sn) 등의 물질이 상기 반사층(17)에 영향을 미치는 것을 방지할 수 있다.
- [0081] 상기 본딩층(60)은 베리어 금속 또는 본딩 금속 등을 포함하며, 예를 들어, Ti , Au , Sn , Ni , Cr , Ga , In , Bi , Cu , Ag , Nb , Pd 또는 Ta 중 적어도 하나를 포함할 수 있다. 상기 기판(70)은 실시 예에 따른 발광구조물(10)을 지지하며 방열 기능을 수행할 수 있다. 상기 본딩층(60)은 시드층으로 구현될 수도 있다.
- [0082] 상기 기판(70)은 지지기판 기능을 할 수 있으며, 예를 들어, Ti , Cr , Ni , Al , Pt , Au , W , Cu , Mo , Cu-W 또는 불순물이 주입된 반도체 기판(예: Si , Ge , GaN , GaAs , ZnO , SiC , SiGe 등) 중에서 적어도 어느 하나로 형성될 수 있다. 또한 상기 기판(70)은 절연물질로 형성될 수도 있다.
- [0083] 상기 임시기판(90)은 상기 기판(70) 위에 형성될 수 있다. 상기 임시기판(90)은 금속물질, 반도체 물질, 또는 절연물질 중에서 적어도 하나로 형성될 수 있다.
- [0084] 다음으로 도 7과 같이 상기 질화갈륨 반도체층(14)으로부터 상기 성장 기판(5)을 제거한다. 하나의 예로서, 상기 성장 기판(5)은 레이저 리프트 오프(LL0: Laser Lift Off) 공정에 의해 제거될 수 있다. 레이저 리프트 오프 공정(LL0)은 상기 성장 기판(5)의 하면에 레이저를 조사하여, 상기 성장 기판(5)과 상기 질화갈륨 반도체층(14)을 서로 박리시키는 공정이다.

- [0085] 이후 상기 나노 프린팅패턴(22)의 습식식각 등으로 제거함으로써 제1 광추출 나노패턴(25)을 형성할 수 있다.
- [0086] 그리고, 실시예는 아이솔레이션 에칭 공정, 패드 전극(81) 형성 공정, 스크라이빙 공정, 반사부(40) 형성 공정, 상기 임시기관(90) 제거 공정이 진행될 수 있다. 이러한 공정은 하나의 예시이며, 필요에 따라 공정 순서는 다양하게 변형될 수 있다.
- [0087] 실시 예에 의하면, 아이솔레이션 에칭을 수행하여 상기 발광구조물(10)의 측면을 식각하고 상기 채널층(30)의 일부 영역이 노출될 수 있게 된다. 상기 아이솔레이션 에칭은 예를 들어, ICP(Inductively Coupled Plasma)와 같은 건식 식각에 의해 실시될 수 있으나, 이에 대해 한정하지는 않는다.
- [0088] 다음으로, 상기 발광구조물(10) 위에 패드 전극(81)이 형성될 수 있다.
- [0089] 상기 패드 전극(81)은 상기 제1 도전형 반도체층(11)에 전기적으로 연결될 수 있다. 상기 패드 전극(81)의 일부 영역은 상기 제1 도전형 반도체층(11)에 접촉될 수 있다. 실시 예에 의하면, 상기 패드 전극(81) 및 상기 기관(70)을 통하여 상기 발광구조물(10)에 전원이 인가될 수 있게 된다.
- [0090] 상기 패드 전극(81)은 오믹층, 중간층, 상부층으로 구현될 수 있다. 상기 오믹층은 Cr, V, W, Ti, Zn 등에서 선택된 물질을 포함하여 오믹 접촉을 구현할 수 있다. 상기 중간층은 Ni, Cu, Al 등에서 선택된 물질로 구현될 수 있다. 상기 상부층은 예컨대 Au를 포함할 수 있다. 상기 패드 전극(81)은 Cr, V, W, Ti, Zn, Ni, Cu, Al, Au 중에서 적어도 하나를 포함할 수 있다.
- [0091] 그리고, 스크라이빙 공정이 수행되어 상기 채널층(30), 상기 기관(70)의 측면이 노출될 수 있게 된다. 이어서 상기 채널층(30)의 측면과 상기 기관(70)의 측면에 상기 반사부(40)가 형성될 수 있다. 이후 상기 임시기관(90)이 제거됨으로써 개별 발광소자가 형성될 수 있게 된다.
- [0092] 실시 예에 의하면, 상기 반사부(40)는 상기 채널층(30)의 상부에 배치될 수 있다. 상기 반사부(40)는 상기 채널층(30) 위에 접촉되어 배치될 수 있다. 상기 반사부(40)는 상기 기관(70)의 측면에 배치될 수 있다. 상기 반사부(40)는 상기 기관(70)의 측면에 접촉되어 배치될 수 있다. 실시 예에 의하면, 상기 반사부(40)는 상기 채널층(30)의 상부에 배치된 제1 영역과 상기 기관(70)의 측면에 배치된 제2 영역이 서로 연결되어 배치될 수 있다.
- [0093] 또한 상기 반사부(40)는 상기 금속층(50)의 측면에 배치될 수도 있다. 상기 반사부(40)는 상기 금속층(50)의 측면에 접촉되어 배치될 수 있다. 상기 반사부(40)는 상기 본딩층(60)의 측면에 배치될 수 있다. 상기 반사부(40)는 상기 본딩층(60)의 측면에 접촉되어 배치될 수 있다. 상기 반사부(40)는 상기 발광구조물(10)과 이격되어 배치될 수 있다. 상기 반사부(40)는 상기 발광구조물(10)과 전기적으로 절연되어 배치될 수 있다.
- [0094] 상기 반사부(40)는 반사율이 좋은 물질로 구현될 수 있다. 예로서 상기 반사부(40)는 Ag, Al, Pt 중에서 적어도 하나의 물질을 포함할 수 있다. 상기 반사부(40)는 예로서 50 나노미터 내지 5000 나노미터의 두께로 형성될 수 있다.
- [0095] 상기 반사부(40)는 상기 발광구조물(10)에서 발광된 빛이 상기 채널층(30), 상기 금속층(50), 상기 본딩층(60), 상기 기관(70)로 입사되어 흡수되는 것을 방지할 수 있다. 즉, 상기 반사부(40)는 외부로부터 입사되는 빛을 반사시킴으로써 상기 채널층(30), 상기 금속층(50), 상기 본딩층(60), 상기 기관(70)에서 빛이 흡수되어 소실되는 것을 방지할 수 있게 된다.
- [0096] 상기 반사부(40)가 배치됨에 따라, 상기 채널층(30)의 측면, 상기 금속층(50)의 측면, 상기 본딩층(60)의 측면, 상기 기관(70)의 측면 중의 어느 하나에 거칠기가 형성된 경우에도, 실시 예에 따른 발광소자의 측면은 모두 매끄럽게 구현될 수 있게 된다. 즉, 상기 반사부(40)의 표면이 매끄럽게 형성될 수 있으므로 스크라이빙 공정 등에서 상기 채널층(30)의 측면, 상기 금속층(50)의 측면, 상기 본딩층(60)의 측면, 상기 기관(70)의 측면 중의 어느 하나에 거칠기 또는 버(burr)가 형성된 경우에도, 실시 예에 따른 발광소자의 측면은 모두 매끄럽게 구현될 수 있게 된다.
- [0097] 실시예에 의하면 추가적인 패터닝 공정 없이 간단하게 수직형 발광다이오드 표면에 나노급 광추출 패턴을 형성시킬 수 있어, 수직형 발광다이오드의 제조 단가를 낮출 수 있다.
- [0098] 또한, 실시예에 의하면 발광다이오드 소자에 적합한 주기, 직경, 형상을 갖는 패턴을 형성할 수 있으므로 기존의 PEC 구조가 형성된 수직형 발광다이오드 보다 높은 광추출효율을 갖는 소자 제작이 가능하다.
- [0099] 또한, 실시예에 의하면 나노 프린팅 기술의 경우 경제적인 대면적 패터닝 기술로써 최근 연구 중인 6인치 급 발

광다이오드 소자에 적용이 용이하다.

- [0100] 도 8은 제2 실시예에 따른 발광소자(102)의 단면도이다.
- [0101] 제2 실시예는 상기 제1 실시예의 기술적인 특징을 채용할 수 있다.
- [0102] 제2 실시예에서 제2 광추출 나노패턴(27)은 아래로 오목한 반구형 단면을 포함할 수 있다. 이는 나노 프린팅패턴 형상이 반구형 단면을 구비하도록 제어함으로써 가능할 수 있다.
- [0103] 실시예에 의하면 제2 광추출 나노패턴(27)이 오목한 반구형 단면을 구비함으로써 외부 광추출 효율을 현저히 증대시킬 수 있다.
- [0104] 종래 광추출 구조의 패턴은 오목한 반구형 단면을 갖도록 식각하기도 어려웠을 뿐더러 식각시 에피층에 손상이 가해져 신뢰성이 저하되는 문제가 있었고, 광추출 패턴을 정밀하게 제어하기도 어려움이 있었다.
- [0105] 실시예에 의하면 나노 프린팅패턴을 정밀하게 제어함으로써 제2 광추출 나노패턴(27)이 아래로 오목한 반구형 단면을 구비하게 할 수 있다.
- [0106] 도 9는 제3 실시예에 따른 발광소자(103)의 단면도이다.
- [0107] 제3 실시예는 상기 제1 실시예의 기술적인 특징을 채용할 수 있다.
- [0108] 제3 실시예는 광추출 나노패턴(25) 사이에 제1 광산란 나노패턴(23)을 포함하여 외부 광추출 효율을 극대화할 수 있다.
- [0109] 상기 제1 광산란 나노패턴(23)은 상부와 하부의 폭이 다르게 형성될 수 있다.
- [0110] 예를 들어, 나노 프린팅패턴 물질을 광산란 물질로 형성하고, 이를 제거하지 않음으로써 제1 광산란 나노패턴(23)을 형성할 수 있다.
- [0111] 예를 들어, 상기 제1 광산란 나노패턴(23)은 광투광성 산화물, 질화물, 폴리머 등의 물질을 포함할 수 있으나 이에 한정되는 것은 아니다. 예를 들어, 상기 제1 광산란 나노패턴(23)은 ZnO, 유리 페이스트 조성물, 은(Ag), 알루미늄(Al), 실리카, 수산화 알루미늄($Al(OH)_3$) 중에서 적어도 하나를 포함할 수 있으나 이에 한정되는 것은 아니다.
- [0112] 도 10은 제4 실시예에 따른 발광소자(104)의 단면도이다.
- [0113] 제4 실시예는 제1 실시예, 제3 실시예의 기술적인 특징을 채용할 수 있다.
- [0114] 제4 실시예에서 제2 광산란패턴(24)은 아래로 오목한 반구형 단면을 구비할 수 있다. 이를 통해 효과적인 광추출이 가능할 수 있다.
- [0115] 실시예에 따른 발광소자, 발광소자의 제조방법, 발광소자 패키지 및 조명시스템에 의하면, 나노급 광추출 나노패턴을 구비한 발광소자를 제공함으로써 발광 다이오드의 성능을 획기적으로 증대시킬 수 있다.
- [0116] 도 11은 실시 예에 따른 발광소자가 적용된 발광소자 패키지(200)를 나타낸 도면이다.
- [0117] 도 11을 참조하면, 실시 예에 따른 발광소자 패키지는 몸체(120)와, 상기 몸체(120)에 배치된 제1 리드전극(131) 및 제2 리드전극(132)과, 상기 몸체(120)에 제공되어 상기 제1 리드전극(131) 및 제2 리드전극(132)과 전기적으로 연결되는 실시 예에 따른 발광소자(100)와, 상기 발광소자(100)를 포위하는 몰딩부재(140)를 포함할 수 있다.
- [0118] 상기 몸체(120)는 실리콘 재질, 합성수지 재질, 또는 금속 재질을 포함하여 형성될 수 있으며, 상기 발광소자(100)의 주위에 경사면이 형성될 수 있다.
- [0119] 상기 제1 리드전극(131) 및 제2 리드전극(132)은 서로 전기적으로 분리되며, 상기 발광소자(100)에 전원을 제공한다. 또한, 상기 제1 리드전극(131) 및 제2 리드전극(132)은 상기 발광소자(100)에서 발생된 빛을 반사시켜 광효율을 증가시킬 수 있으며, 상기 발광소자(100)에서 발생된 열을 외부로 배출시키는 역할을 할 수도 있다.
- [0120] 상기 발광소자(100)는 상기 몸체(120) 위에 배치되거나 상기 제1 리드전극(131) 또는 제2 리드전극(132) 위에 배치될 수 있다.
- [0121] 상기 발광소자(100)는 상기 제1 리드전극(131) 및 제2 리드전극(132)과 와이어 방식, 플립칩 방식 또는 다이 본

딩 방식 중 어느 하나에 의해 전기적으로 연결될 수도 있다.

- [0122] 상기 몰딩부재(140)는 상기 발광소자(100)를 포위하여 상기 발광소자(100)를 보호할 수 있다. 또한, 상기 몰딩부재(140)에는 형광체가 포함되어 상기 발광소자(100)에서 방출된 광의 파장을 변화시킬 수 있다.
- [0123] 실시 예에 따른 발광소자 또는 발광소자 패키지는 복수 개가 기판 위에 어레이될 수 있으며, 상기 발광소자 패키지의 광 경로 상에 광학 부재인 렌즈, 도광판, 프리즘 시트, 확산 시트 등이 배치될 수 있다. 이러한 발광소자 패키지, 기판, 광학 부재는 라이트 유닛으로 기능할 수 있다. 상기 라이트 유닛은 탑뷰 또는 사이드 뷰 타입으로 구현되어, 휴대 단말기 및 노트북 컴퓨터 등의 표시 장치에 제공되거나, 조명장치 및 지시 장치 등에 다양하게 적용될 수 있다. 또 다른 실시 예는 상술한 실시 예들에 기재된 발광소자 또는 발광소자 패키지를 포함하는 조명 장치로 구현될 수 있다. 예를 들어, 조명 장치는 램프, 가로등, 전광판, 전조등을 포함할 수 있다.
- [0124] 도 12는 실시예에 따른 조명장치의 분해 사시도이다.
- [0125] 도 12를 참조하면, 실시 예에 따른 조명 장치는 커버(2100), 광원 모듈(2200), 방열체(2400), 전원 제공부(2600), 내부 케이스(2700), 소켓(2800)을 포함할 수 있다. 또한, 실시 예에 따른 조명 장치는 부재(2300)와 홀더(2500) 중 어느 하나 이상을 더 포함할 수 있다. 상기 광원 모듈(2200)은 실시 예에 따른 발광소자 패키지를 포함할 수 있다.
- [0126] 예컨대, 상기 커버(2100)는 벌브(bulb) 또는 반구의 형상을 가지며, 속이 비어 있고, 일 부분이 개구된 형상으로 제공될 수 있다. 상기 커버(2100)는 상기 광원 모듈(2200)과 광학적으로 결합될 수 있다. 예를 들어, 상기 커버(2100)는 상기 광원 모듈(2200)로부터 제공되는 빛을 확산, 산란 또는 여기시킬 수 있다. 상기 커버(2100)는 일종의 광학 부재일 수 있다. 상기 커버(2100)는 상기 방열체(2400)와 결합될 수 있다. 상기 커버(2100)는 상기 방열체(2400)와 결합하는 결합부를 가질 수 있다.
- [0127] 상기 커버(2100)의 내면에는 유백색 도료가 코팅될 수 있다. 유백색의 도료는 빛을 확산시키는 확산재를 포함할 수 있다. 상기 커버(2100)의 내면의 표면 거칠기는 상기 커버(2100)의 외면의 표면 거칠기보다 크게 형성될 수 있다. 이는 상기 광원 모듈(2200)로부터의 빛이 충분히 산란 및 확산되어 외부로 방출시키기 위함이다.
- [0128] 상기 커버(2100)의 재질은 유리(glass), 플라스틱, 폴리프로필렌(PP), 폴리에틸렌(PE), 폴리카보네이트(PC) 등일 수 있다. 여기서, 폴리카보네이트는 내광성, 내열성, 강도가 뛰어나다. 상기 커버(2100)는 외부에서 상기 광원 모듈(2200)이 보이도록 투명할 수 있고, 불투명할 수 있다. 상기 커버(2100)는 블로우(blow) 성형을 통해 형성될 수 있다.
- [0129] 상기 광원 모듈(2200)은 상기 방열체(2400)의 일 면에 배치될 수 있다. 따라서, 상기 광원 모듈(2200)로부터의 열은 상기 방열체(2400)로 전도된다. 상기 광원 모듈(2200)은 광원부(2210), 연결 플레이트(2230), 커넥터(2250)를 포함할 수 있다.
- [0130] 상기 부재(2300)는 상기 방열체(2400)의 상면 위에 배치되고, 복수의 광원부(2210)들과 커넥터(2250)이 삽입되는 가이드홈(2310)들을 갖는다. 상기 가이드홈(2310)은 상기 광원부(2210)의 기판 및 커넥터(2250)와 대응된다.
- [0131] 상기 부재(2300)의 표면은 빛 반사 물질로 도포 또는 코팅된 것일 수 있다. 예를 들면, 상기 부재(2300)의 표면은 백색의 도료로 도포 또는 코팅된 것일 수 있다. 이러한 상기 부재(2300)는 상기 커버(2100)의 내면에 반사되어 상기 광원 모듈(2200)측 방향으로 되돌아오는 빛을 다시 상기 커버(2100) 방향으로 반사한다. 따라서, 실시예에 따른 조명 장치의 광 효율을 향상시킬 수 있다.
- [0132] 상기 부재(2300)는 예로서 절연 물질로 이루어질 수 있다. 상기 광원 모듈(2200)의 연결 플레이트(2230)는 전기 전도성의 물질을 포함할 수 있다. 따라서, 상기 방열체(2400)와 상기 연결 플레이트(2230) 사이에 전기적인 접촉이 이루어질 수 있다. 상기 부재(2300)는 절연 물질로 구성되어 상기 연결 플레이트(2230)와 상기 방열체(2400)의 전기적 단락을 차단할 수 있다. 상기 방열체(2400)는 상기 광원 모듈(2200)로부터의 열과 상기 전원 제공부(2600)로부터의 열을 전달받아 방열한다.
- [0133] 상기 홀더(2500)는 내부 케이스(2700)의 절연부(2710)의 수납홈(2719)을 막는다. 따라서, 상기 내부 케이스(2700)의 상기 절연부(2710)에 수납되는 상기 전원 제공부(2600)는 밀폐된다. 상기 홀더(2500)는 가이드 돌출부(2510)를 갖는다. 상기 가이드 돌출부(2510)는 상기 전원 제공부(2600)의 돌출부(2610)가 관통하는 홀을 갖는다.
- [0134] 상기 전원 제공부(2600)는 외부로부터 제공받은 전기적 신호를 처리 또는 변환하여 상기 광원 모듈(2200)로 제

공한다. 상기 전원 제공부(2600)는 상기 내부 케이스(2700)의 수납홈(2719)에 수납되고, 상기 홀더(2500)에 의해 상기 내부 케이스(2700)의 내부에 밀폐된다.

[0135] 상기 전원 제공부(2600)는 돌출부(2610), 가이드부(2630), 베이스(2650), 연장부(2670)를 포함할 수 있다.

[0136] 상기 가이드부(2630)는 상기 베이스(2650)의 일 측에서 외부로 돌출된 형상을 갖는다. 상기 가이드부(2630)는 상기 홀더(2500)에 삽입될 수 있다. 상기 베이스(2650)의 일 면 위에 다수의 부품이 배치될 수 있다. 다수의 부품은 예를 들어, 외부 전원으로부터 제공되는 교류 전원을 직류 전원으로 변환하는 직류변환장치, 상기 광원 모듈(2200)의 구동을 제어하는 구동칩, 상기 광원 모듈(2200)을 보호하기 위한 ESD(ElectroStatic discharge) 보호 소자 등을 포함할 수 있으나 이에 대해 한정하지는 않는다.

[0137] 상기 연장부(2670)는 상기 베이스(2650)의 다른 일 측에서 외부로 돌출된 형상을 갖는다. 상기 연장부(2670)는 상기 내부 케이스(2700)의 연결부(2750) 내부에 삽입되고, 외부로부터의 전기적 신호를 제공받는다. 예컨대, 상기 연장부(2670)는 상기 내부 케이스(2700)의 연결부(2750)의 폭과 같거나 작게 제공될 수 있다. 상기 연장부(2670)에는 "+ 전선"과 "- 전선"의 각 일 단이 전기적으로 연결되고, "+ 전선"과 "- 전선"의 다른 일 단은 소켓(2800)에 전기적으로 연결될 수 있다.

[0138] 상기 내부 케이스(2700)는 내부에 상기 전원 제공부(2600)와 함께 몰딩부를 포함할 수 있다. 몰딩부는 몰딩 액체가 굳어진 부분으로서, 상기 전원 제공부(2600)가 상기 내부 케이스(2700) 내부에 고정될 수 있도록 한다.

[0139] 실시예에 따른 발광소자, 발광소자의 제조방법, 발광소자 패키지 및 조명시스템에 의하면, 나노급 광추출 나노패턴을 구비한 발광소자를 제공함으로써 발광 다이오드의 성능을 획기적으로 증대시킬 수 있다.

[0140] 이상에서 실시예들에 설명된 특징, 구조, 효과 등은 적어도 하나의 실시예에 포함되며, 반드시 하나의 실시예에만 한정되는 것은 아니다. 나아가, 각 실시예에서 예시된 특징, 구조, 효과 등은 실시예들이 속하는 분야의 통상의 지식을 가지는 자에 의해 다른 실시예들에 대해서도 조합 또는 변형되어 실시 가능하다. 따라서 이러한 조합과 변형에 관계된 내용들은 실시예의 범위에 포함되는 것으로 해석되어야 할 것이다.

[0141] 이상에서 실시예를 중심으로 설명하였으나 이는 단지 예시일 뿐 실시예를 한정하는 것이 아니며, 실시예가 속하는 분야의 통상의 지식을 가진 자라면 본 실시예의 본질적인 특성을 벗어나지 않는 범위에서 이상에 예시되지 않은 여러 가지의 변형과 응용이 가능함을 알 수 있을 것이다. 예를 들어, 실시예에 구체적으로 나타난 각 구성 요소는 변형하여 실시할 수 있는 것이다. 그리고 이러한 변형과 응용에 관계된 차이점들은 첨부된 청구 범위에서 설정하는 실시예의 범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

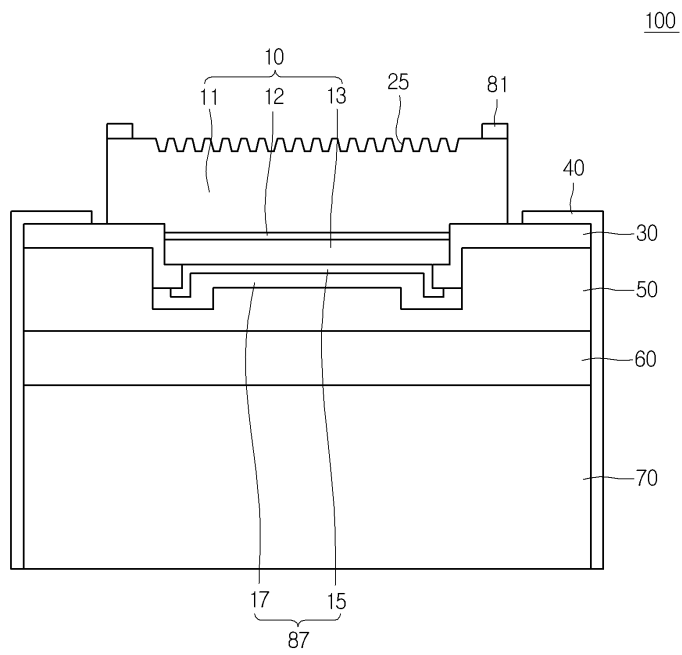
[0142] 기관(70), 제2 도전형 반도체층(13),

활성층(12), 제1 도전형 반도체층(11),

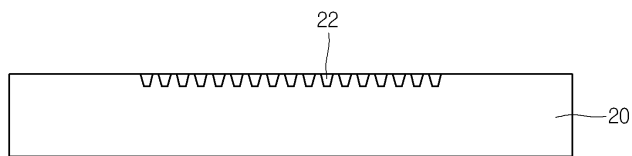
광추출 나노패턴(25, 27), 광산란 나노패턴(23, 24)

도면

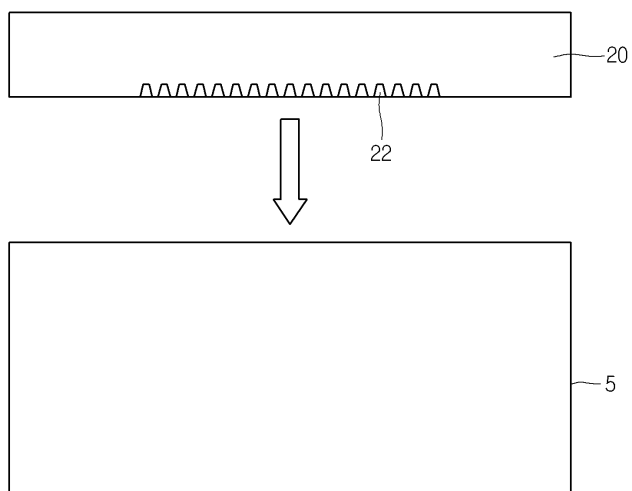
도면1



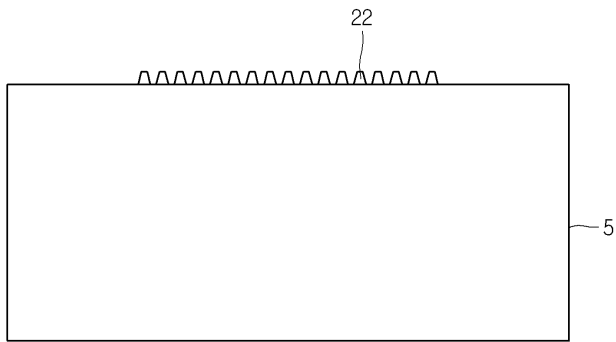
도면2



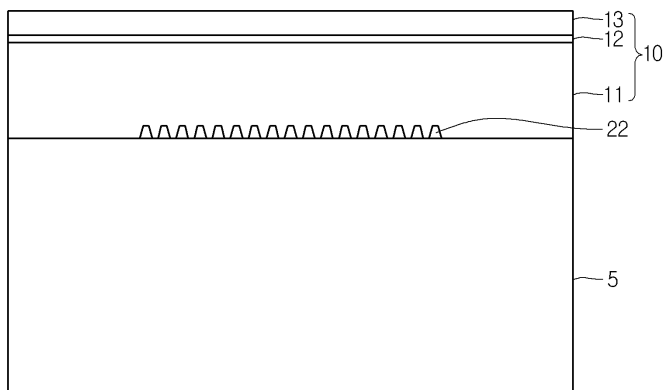
도면3



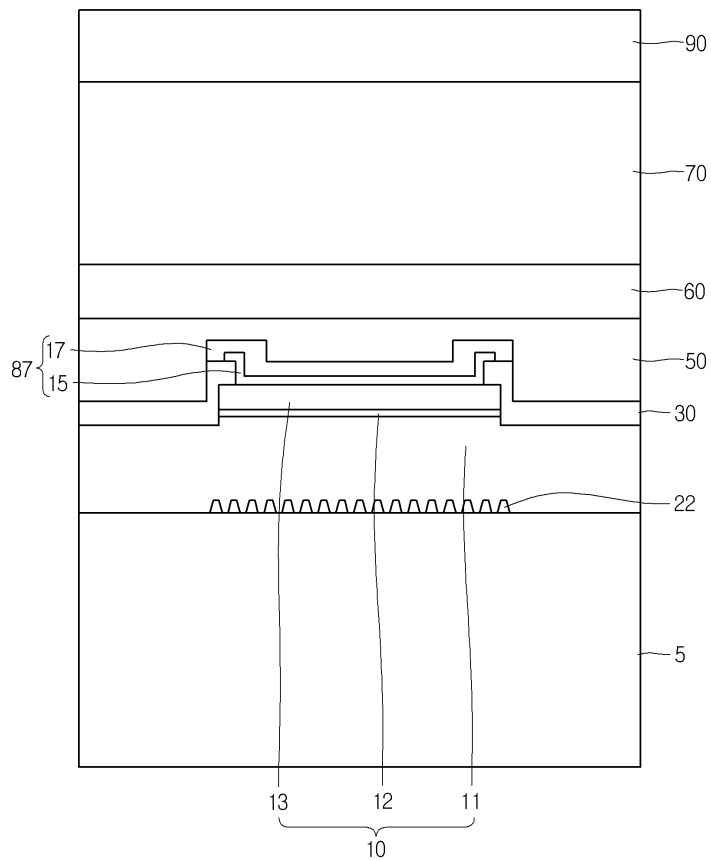
도면4



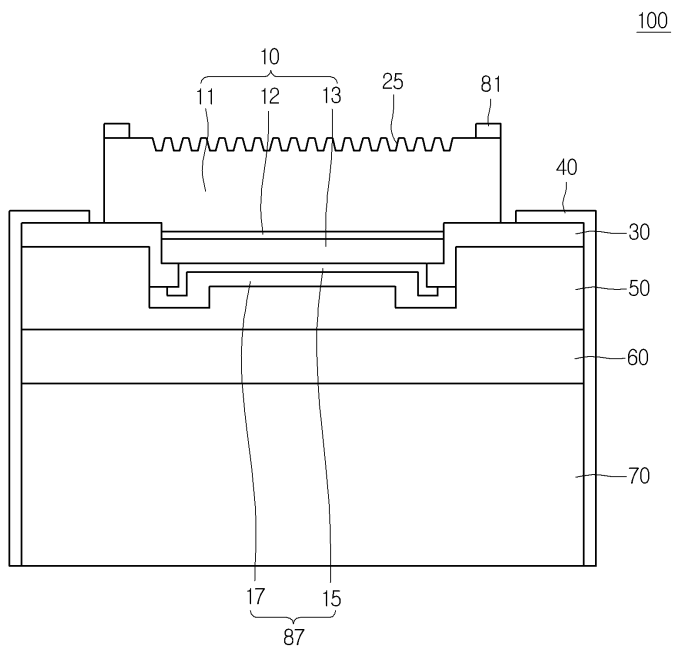
도면5



도면6

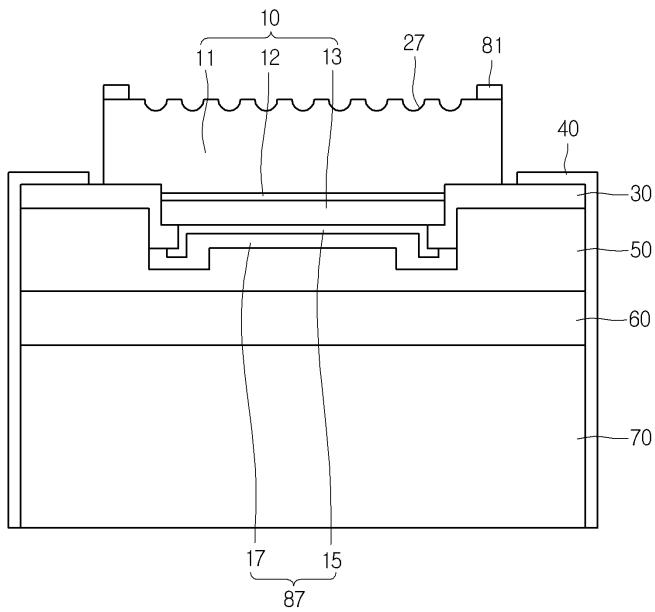


도면7



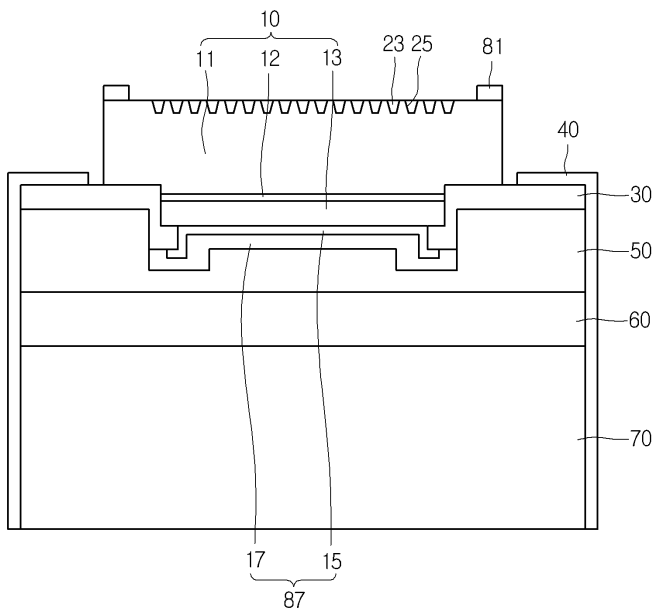
도면8

102

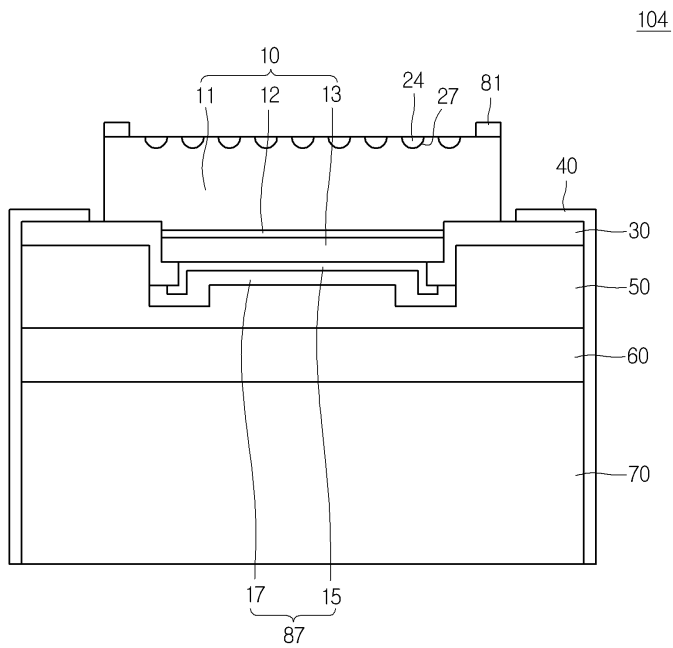


도면9

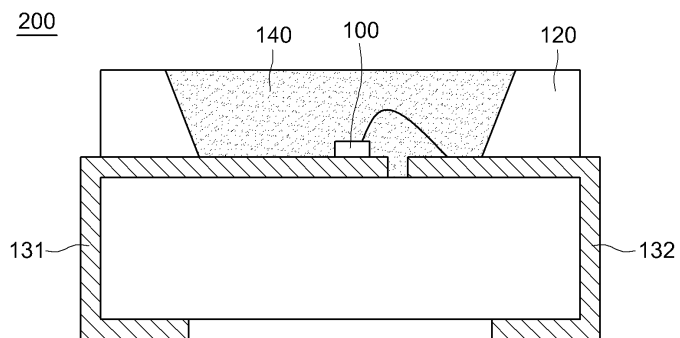
103



도면10



도면11



도면12

