

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5624792号
(P5624792)

(45) 発行日 平成26年11月12日 (2014.11.12)

(24) 登録日 平成26年10月3日 (2014.10.3)

(51) Int.Cl. F I
H02M 7/49 (2007.01) H02M 7/49
H02M 7/497 (2007.01) H02M 7/497

請求項の数 1 (全 8 頁)

(21) 出願番号	特願2010-90016 (P2010-90016)	(73) 特許権者	000005108
(22) 出願日	平成22年4月9日 (2010.4.9)		株式会社日立製作所
(65) 公開番号	特開2011-223734 (P2011-223734A)		東京都千代田区丸の内一丁目6番6号
(43) 公開日	平成23年11月4日 (2011.11.4)	(74) 代理人	100100310
審査請求日	平成25年2月12日 (2013.2.12)		弁理士 井上 学
		(74) 代理人	100098660
			弁理士 戸田 裕二
		(72) 発明者	加藤 修治
			茨城県日立市大みか町七丁目1番1号
			株式会社 日立製作所
			所 日立研究所内
		(72) 発明者	井上 重徳
			茨城県日立市大みか町七丁目1番1号
			株式会社 日立製作所
			所 日立研究所内
			最終頁に続く

(54) 【発明の名称】 電力変換装置

(57) 【特許請求の範囲】

【請求項 1】

単位セルをカスケードに接続した構成を有する電力変換システムにおいて、前記単位セルはスイッチング素子とコンデンサを有し、前記単位セルは、電圧指令値と搬送波を比較してPWMパルスを生成して前記スイッチング素子をオン/オフすることで前記コンデンサを充放電するものであって、電圧指令値の変調率及び電圧指令値と搬送波の位相差に応じた変調率補正值と位相補正值を記憶したテーブルと、電圧指令値の変調率及び搬送波との位相差に応じて前記テーブルを参照して前記電圧指令値の振幅と位相をフィードフォワードで修正する修正手段を有し、前記テーブルには、修正後の電圧指令値に基づいて生成されるPWMパルスの基本波成分の位相と振幅が、前記修正の対象となった電圧指令値の位相と振幅に近づくように前記変調率補正值と位相補正值が格納されていることを特徴としたカスケードマルチレベル電力変換システム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電力変換システムに関する。具体的には、単位セルをカスケードに接続した電力変換システムに関する。

【背景技術】

【0002】

非特許文献1は、オン・オフ制御が可能なスイッチング素子 (Insulated-gate bipolar

transistor : I G B T など) を使用し、該スイッチング素子の耐圧を超える高電圧を出力できる電力変換装置の一方式として、カスケード・マルチレベル変換器 (C M C) を提案している。

【 0 0 0 3 】

C M C は、直流コンデンサに接続された双方向チョッパ回路やフルブリッジ回路を単位セルとして、その入出力端子をカスケードに接続した変換器である。C M C は、単位セルの P W M 制御用搬送波の位相を単位セル毎にずらすことにより、出力電圧高調波を抑制できるという特徴を持つ。前記 C M C は無効電力出力装置や有効電力貯蔵装置等の系統連系電圧型変換器として使用できることが知られている。

【 発明の概要 】

10

【 発明が解決しようとする課題 】

【 0 0 0 4 】

該カスケードマルチレベル変換器は単位セルごとに直流コンデンサを有しており、前述のように、カスケードマルチレベル変換システムは単位セルごとに等間隔で搬送波をずらして、高調波を抑制すると共に、各単位セルの直流コンデンサ電圧を均等化する必要がある。しかし、各単位セルの電圧指令値を同じにして各単位セルの搬送波をずらすと直流コンデンサ電圧がアンバランスになってしまうという問題があった。

【 0 0 0 5 】

本発明の目的は、単位セルごとに搬送波をずらして高調波を抑制するカスケードマルチレベル変換システムにおいて直流コンデンサのアンバランスが生じにくい電力変換システムを提供することを目的とする。

20

【 課題を解決するための手段 】

【 0 0 0 6 】

発明者らの検討によると、直流コンデンサ電圧がアンバランスになる原因の一つは各単位セルを P W M 制御するときに、P W M 制御の電圧指令値と、各単位セルの出力電圧パルスの基本波成分の振幅と位相が異なったものになってしまうことが原因である。

【 0 0 0 7 】

P W M による該振幅と位相のずれをフィードフォワードで補正することにより、直流コンデンサ電圧のアンバランスを生じにくくすることができる。

【 発明の効果 】

30

【 0 0 0 8 】

カスケードマルチレベル変換システムの各単位セルの直流コンデンサの直流電圧がアンバランスしづらいカスケードマルチレベル変換システムを実現できる。

【 図面の簡単な説明 】

【 0 0 0 9 】

【 図 1 】 本発明の電力変換システムの実施形態を示す回路図。

【 図 2 】 本発明の課題を示す説明図。

【 図 3 】 本発明の電力変換システムの実施形態の一部を示す回路図。

【 図 4 】 本発明の電力変換システムの実施形態の一部を示す回路図。

【 図 5 】 本発明の電力変換システムの実施形態を示す制御ブロック図。

40

【 図 6 】 本発明の電力変換システムの実施形態を示す制御ブロック図。

【 図 7 】 本発明の電力変換システムの実施形態を示す制御ブロック図。

【 発明を実施するための形態 】

【 0 0 1 0 】

以下、実施例を説明する。

【 実施例 1 】

【 0 0 1 1 】

本発明を実施する第 1 の形態について説明する。

【 0 0 1 2 】

実施例 1 では、C M C (カスケード・マルチレベル・コンバータ) を例として、本発明

50

の実施形態を説明する。

【0013】

図1は、本発明の第1の実施形態を表した回路図である。まず、図1を用いて、本発明の電力変換器システム101の構成を説明する。

【0014】

本発明の電力変換器システム101は、電力変換器105、アームリアクトル201(201U~201W)、遮断機202、セル初充電回路252で構成される。アームリアクトル201は連系インピーダンスとして機能し、連系トランスで代用しても良い。

【0015】

電力変換器105は3個のカスケードアーム113(113U~113W)で構成される。

10

【0016】

カスケードアーム113は、単位セル120がカスケードに接続された構造であり、該単位セル120は、図3のようなフルブリッジ120Fで構成される。該単位セル120は図4のようなチョッパ120Cでも構成してもよいが、フルブリッジ120Fの方が正負電圧を出力でき、制御性が高いので、以下、フルブリッジ回路120Fを単位セル120に用いた構成を例にとり説明する。

【0017】

該フルブリッジ回路120FはIGBTレッグ411(411L, 411R)を2並列にして、直流コンデンサ406と接続した構成である。各IGBTレッグ411は、IGBT並列体402(402P, 402N)を直列に接続した構成である。IGBT並列体402PとIGBT並列体402Nの接続部に入出力端子400(400L, 400R)を設け、原則、各単位セルの入出力端子400同士がカスケード接続される。

20

【0018】

より、詳細に記載すると、カスケードアーム113(113U, 113V, 113W)の両端の端子(602U~W, 603U~W)以外の各単位セル120の出力端子400Nは他の単位セルの出力端子400Pに、各単位セルの出力端子400Pは他の単位セルの出力端子400Nに接続される。

【0019】

各カスケードアーム113(113U, 113V, 113W)の一方の端子602(602U~602W)は該接続点600N互いにスター接続される。各カスケードアーム113(113U, 113V, 113W)の他方の端子603(603U~603W)はそれぞれ、アームリアクトル201(201U, 201V, 201P)と電氣的に接続される。

30

【0020】

また、アームリアクトル201(201U, 201V, 201P)は三相電力系統100などの交流電圧源に接続される。アームリアクトル201と三相電力系統100との接続点のことを連系点650(650U, 650V, 650W)と呼ぶ。

【0021】

次に、本発明の電力変換器システム101の動作について説明する。

40

【0022】

まず、電力変換器システム101を構成する電力変換器105の各相の出力電圧について説明する。但し、特に断らない限り、電力変換器システム101の接続点600Nを基準電位とする。連系点650(650U, 650V, 650W)の電位を電力変換器105の各相出力電圧と定義する。

【0023】

また、接続点603(603U, 603V, 603W)の電位を内側カスケード電圧V113(V113U, V113V, V113W)と定義する。

【0024】

本発明の電力変換器システム101の通常動作を説明する。

50

【 0 0 2 5 】

本電力変換器システム 1 0 1 と三相電力系統 1 0 0 間の融通電力は、該電力変換システムの内側カスケード電圧の振幅と位相を系統電圧を基準に調整することにより制御できる。

【 0 0 2 6 】

一方、内側カスケード電圧は次のように制御できる。

【 0 0 2 7 】

電力変換器システム 1 0 1 の各カスケードアーム 1 1 3 U , 1 1 3 V , 1 1 3 W の入出力端子間 (6 0 0 N と 6 0 3 U 間、 6 0 0 N と 6 0 3 V 間、 6 0 0 N と 6 0 3 W 間) に印加される電圧は、各カスケードアーム 1 1 3 U , 1 1 3 V , 1 1 3 W を構成する各単位セル 1 2 0 の出力電圧の合成電圧である。したがって、内側カスケード電圧 V 1 1 3 U , V 1 1 3 V , V 1 1 3 W は各カスケードアームの各単位セル 1 2 0 の出力電圧により制御できる。

10

【 0 0 2 8 】

内側カスケード電圧 V 1 1 3 U , V 1 1 3 V , V 1 1 3 W は、電力変換器 1 0 5 の出力電圧に相当するので、内側カスケード電圧 V 1 1 3 U , V 1 1 3 V , V 1 1 3 W を制御することにより、三相電力系統 1 0 0 と本電力変換器システム 1 0 1 の間の電力融通量を制御できる。単位セル 1 2 0 の出力電圧は各 I G B T レッグ 4 1 1 を P W M 制御することにより制御するので、各単位セルの直流コンデンサ 4 0 6 を所定の電圧に制御する必要がある。

20

【 0 0 2 9 】

図 2 に単位セルの直流コンデンサ電圧が一定であるときの P W M の搬送波 8 8 1 、所望の正弦波電圧指令値 8 8 2 , P W M パルス 8 8 3 と P W M パルス 8 8 3 の基本波成分 8 8 4 を示す。通常、電力変換システムは所定の制御周期で制御することから、搬送波と比較する P W M 用の電圧指令値は前記所定の時間ごとに更新されて、離散的な電圧指令値となる。前記条件では、P W M パルスの基本波成分 8 0 4 の位相・振幅は電圧指令値 8 8 2 の位相・振幅と異なってしまう。

【 0 0 3 0 】

カスケードマルチレベル電力変換器システム 1 0 1 は単位セル 1 2 0 の数が増えると、高調波抑制の観点からは搬送波周波数を小さくできるので、所望の正弦波電圧指令 8 0 2 と P W M パルス 8 8 3 の基本波成分 8 8 4 との位相・振幅のずれがより大きくなる。

30

【 0 0 3 1 】

単位セル 1 2 0 への入出電力は単位セル 1 2 0 の直流コンデンサ 4 0 6 の充放電電力となるので、P W M パルス 8 8 3 の基本波成分 8 8 4 の位相や振幅がずれると直流コンデンサ 4 0 6 の直流電圧に大きく影響する。

【 0 0 3 2 】

次に、本発明のポイントについて説明する。搬送波 8 8 1 周波数と制御周期が固定であれば、P W M パルス 8 8 3 の基本波成分 8 8 4 と該電圧指令値 8 8 2 との振幅や位相のずれは、電圧指令値 8 8 2 の変調率と該電圧指令値 8 8 2 と搬送波 8 8 1 との位相差により決まる。そこで、電圧指令値の変調率と位相毎に、変調率と位相補正値をテーブルとして準備して、電力変換システムの運転時に補正する。

40

【 0 0 3 3 】

図 5 に本発明の電力変換システムの電圧指令値作成の主要ロジックを示す。

【 0 0 3 4 】

まず、図示されていない電流制御などで決まる単位セル電圧位相指令値 7 0 1 と単位セル電圧振幅指令値 7 0 2 を元に、位相・振幅偏差値テーブル 7 1 1 で、電圧位相補正値 8 0 1 , 電圧位相補正値 8 0 2 を出力して、各単位セルの単位セル電圧位相指令値 7 0 1 と各単位セル電圧振幅指令値 7 0 2 に加算して、電圧指令値振幅値と電圧指令位相値を補正する。次に電圧指令波形作成ブロック 7 1 5 で電圧指令波形を合成して、P W M ブロック 7 2 1 で P W M を行い単位セルの各 I G B T 4 5 1 をオンオフ制御することにより、各単

50

位セル 1 2 0 の出力電圧の基本波成分 8 8 4 は所望の電圧を出力できる。

【 0 0 3 5 】

なお、図 6 のように、位相補正值テーブル 7 1 2 で修正後の位相，振幅値を直接出力したり、図示はしていないが、修正後の電圧指令を直接出力してもよい。

【 0 0 3 6 】

以上により、各単位セル 1 2 0 は所定の P W M パルスの基本波成分 8 8 4 を出力できるので、各単位セル 1 2 0 の直流コンデンサ 4 0 6 の電圧アンバランスを抑制できる。

【実施例 2】

【 0 0 3 7 】

第 1 の実施例はテーブルを参照することにより、電圧指令値を補正したが、本実施例では、演算処理により電圧指令値を補正することを特徴とする。

10

【 0 0 3 8 】

具体的には、キャリア周期内で、正弦波電圧指令 8 0 2 と P W M パルス 8 0 3 の平均値が等しくなるような P W M 用の電圧指令値を演算するロジックを有することを特徴とする。

【 0 0 3 9 】

より具体的には、事前に電圧指令値の制御周期内の正弦波電圧指令 8 0 2 の平均値を演算して、その制御周期内では、該平均値を P W M 電圧指令値とすればよい。

【 0 0 4 0 】

図 7 は本実施例の電力変換システムの電圧指令値作成の主要ロジックを示す。

20

【 0 0 4 1 】

まず、図示されていない電流制御などで決まる単位セル電圧位相指令値 7 0 1 と単位セル電圧振幅指令値 7 0 2 を元に、制御周期内電圧指令平均値演算ブロック 7 1 9 で各制御周期内での電圧指令値の平均値を演算して出力し、P W M ブロック 7 2 1 で搬送波 7 2 0 と比較して、ゲートパルス 7 4 0 C P ~ 7 4 0 D P を出力する。

各制御周期内で P W M パルス 8 0 3 と元の電圧指令値正弦波 8 0 2 が同じ電圧になるので、制御周波数が基本波周波数の整数倍であれば、P W M パルスの正弦波基本波成分 8 0 4 と正弦波電圧指令値 8 0 2 は大略等しくなり、各単位セル 1 2 0 の直流コンデンサ電圧のアンバランスの発生を抑制できる。

【産業上の利用可能性】

30

【 0 0 4 2 】

本発明は、無効電力補償装置 (S T A T C O M) や Back - to - Back システム (周波数変換装置など) , 直流送電システム (H V D C) , モータドライブなどに利用可能である。

【符号の説明】

【 0 0 4 3 】

1 0 0 三相電力系統

1 0 1 電力変換器システム

1 0 2 連系変圧器

1 0 2 C 可変電圧変圧器

1 0 5 電力変換器

40

1 1 3 U p , 1 1 3 V p , 1 1 3 W p , 1 1 3 U n , 1 1 3 V n , 1 1 3 W n カスケードレグ

1 2 0 単位セル

1 2 1 C 双方向チョッパ

1 2 1 F フルブリッジ回路

2 0 1 U p , 2 0 1 V p , 2 0 1 W p , 2 0 1 U n , 2 0 1 V n , 2 0 1 W n アームリアクトル

2 0 2 遮断機

2 5 0 可変直流電圧源

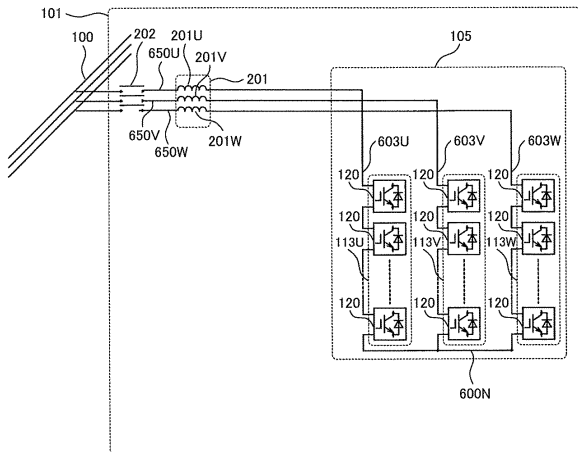
2 5 1 コンタクタ

50

2 5 2	初充電回路	
4 0 0 P , 4 0 0 N , 4 0 0 L , 4 0 0 R	単位セル出力端子	
4 0 2 P , 4 0 2 N	I G B T 並列体	
4 0 6	直流コンデンサ	
4 1 1 , 4 1 1 L , 4 1 1 R	I G B T レッグ	
4 5 1	I G B T	
4 5 2	ダイオード	
6 0 0 U	カスケードレッグ 1 1 3 U p の高圧側端子	
6 0 0 V	カスケードレッグ 1 1 3 V p の高圧側端子	
6 0 0 W	カスケードレッグ 1 1 3 W p の高圧側端子	10
6 0 2 U	カスケードレッグ 1 1 3 U p の低圧側端子	
6 0 2 V	カスケードレッグ 1 1 3 V p の低圧側端子	
6 0 2 W	カスケードレッグ 1 1 3 W p の低圧側端子	
6 0 3 U	カスケードレッグ 1 1 3 U n の高圧側端子	
6 0 3 V	カスケードレッグ 1 1 3 V n の高圧側端子	
6 0 3 W	カスケードレッグ 1 1 3 W n の高圧側端子	
6 0 4 U	カスケードレッグ 1 1 3 U n の低圧側端子	
6 0 4 V	カスケードレッグ 1 1 3 V n の低圧側端子	
6 0 4 W	カスケードレッグ 1 1 3 W n の低圧側端子	
6 5 0 U , 6 5 0 V , 6 5 0 W	電力変換器 1 0 5 の U 相入出力端子	20
7 0 1	単位セル電圧位相指令値	
7 0 2	単位セル電圧振幅指令値	
7 1 9	制御周期内電圧指令値平均値演算ブロック	
7 2 0	搬送波	
7 2 1	P W M ブロック	
7 4 0 C P , 7 4 0 C N , 7 4 0 D P , 7 4 0 D N	ゲートパルス出力	

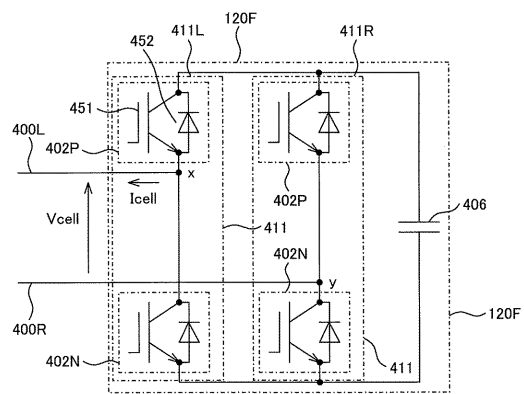
【図 1】

図 1



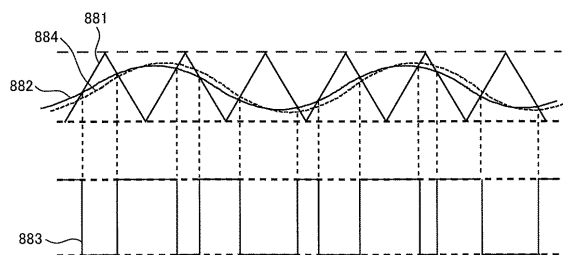
【図 3】

図 3



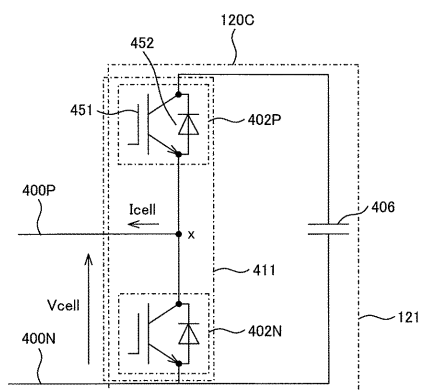
【図 2】

図 2



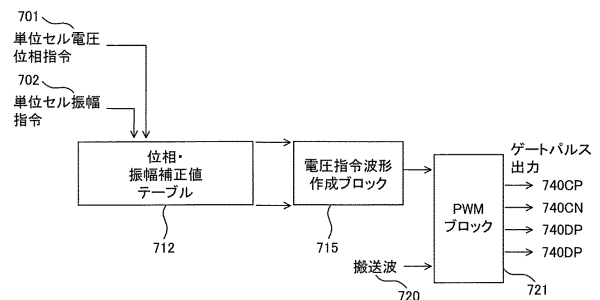
【図 4】

図 4



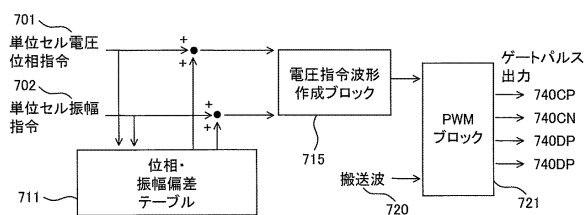
【図 6】

図 6



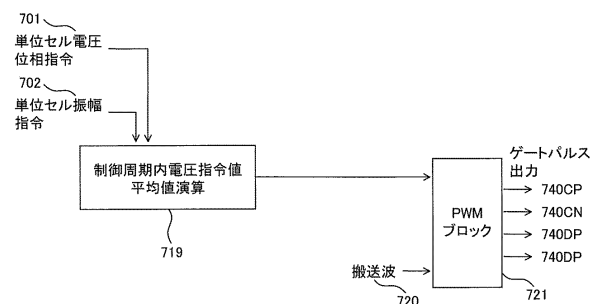
【図 5】

図 5



【図 7】

図 7



フロントページの続き

審査官 西山 智宏

(56)参考文献 特開平 9 - 2 8 0 8 3 (J P , A)

特開 2 0 0 0 - 2 8 7 4 5 3 (J P , A)

国際公開第 2 0 0 7 / 1 4 4 9 5 9 (W O , A 1)

萩原 他, モジュラー・マルチレベル変換器 (M M C) の P W M 制御法と動作検証, 電気学会論文誌 D , 2 0 0 8 年 7 月 1 日, Vol.128, No.7, Pages 957-965

(58)調査した分野(Int.Cl. , D B 名)

H 0 2 M 7 / 4 2 - 7 / 9 8