(19) **Bundesrepublik Deutschland**
Deutsches Patent- und Markenamt

(10) **DE 699 14 645 T2** 2004.12.23

(12) # Übersetzung der europäischen Patentschrift

(97) **EP 1 213 856 B1**
(21) Deutsches Aktenzeichen: **699 14 645.3**
(96) Europäisches Aktenzeichen: **01 130 855.8**
(96) Europäischer Anmeldetag: **09.07.1999**
(97) Erstveröffentlichung durch das EPA: **12.06.2002**
(97) Veröffentlichungstag der Patenterteilung beim EPA: **04.02.2004**
(47) Veröffentlichungstag im Patentblatt: **23.12.2004**

(51) Int Cl.[7]: **H04B 7/26**
H04B 1/707, H04B 1/713

(30) Unionspriorität:
113770 **10.07.1998** **US**

(84) Benannte Vertragsstaaten:
DE, FR, GB

(73) Patentinhaber:
Qualcomm, Inc., San Diego, Calif., US

(74) Vertreter:
WAGNER & GEYER Partnerschaft Patent- und Rechtsanwälte, 80538 München

(72) Erfinder:
Tiedemann, Jr., Edward G, San Diego, California 92122, US

(54) Bezeichnung: **Verfahren und Gerät zum Senden und Empfangen von Hochgeschwindigkeitsdaten unter Verwendung von Kodeverteilmehrfachzugriffskanälen**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

I. Gebiet der Erfindung

[0001] Die vorliegende Erfindung bezieht sich auf Nachrichtenübertragungen. Insbesondere bezieht sich die vorliegende Erfindung auf ein neues und verbessertes Kommunikations- oder Nachrichtensystem bei dem der Benutzer Daten unter Verwendung von CDMA-Nachrichtenkanälen überträgt, wobei die Daten in den sich verändernden Frequenzbändern und sich verändernden Codekanälen übertragen werden.

II. Beschreibung verwandter Technik

[0002] Die vorliegende Erfindung betrifft die Übertragung von Daten mit Raten, die höher sind als die Kapazität eines einzigen CDMA-Kanals. Viele Lösungen zu diesem Problem wurden vorgeschlagen. Eine solche Lösung besteht darin, dass Mehrfach-CDMA-Codekanäle den Benutzern zugewiesen werden und dass den Benutzern gestattet ist, Daten parallel auf einer Vielzahl von Codekanälen, die ihnen verfügbar sind, zu übertragen. Zwei Verfahren zum Vorsehen von Mehrfach-CDMA-Kanälen zur Verwendung durch einen einzigen Benutzer werden in der anhängigen US-Patentanmeldung Serien Nr. 08/431,180 mit dem Titel "METHOD AND APPARATUS FOR PROVIDING VARIABLE RATE DATA IN A COMMUNICATIONS SYSTEM USING STATISTICAL MULTIPLEXING", eingereicht am 28. April 1997 und US-Patentanmeldung Serien Nr. 08/838,240, mit dem Titel "METHOD AND APPARATUS FOR PROVIDING VARIABLE RATE DATA IN A COMMUNICATIONS SYSTEM USING NONORTHOGONAL OVERFLOW CHANNELS", eingereicht am 16. April 1997, beide auf den Inhaber des vorliegenden Patents übertragen, beschrieben. Darüber hinaus kann Frequenzdiversität dadurch erhalten werden, dass man Daten über Mehrfachspreizspektrumkanäle überträgt, die voneinander in der Frequenz getrennt sind. Ein Verfahren und eine Vorrichtung zur redundanten Übertragung von Daten über Mehrfach-CDMA-Kanäle ist in dem folgenden US-Patent beschrieben: US-Patent Nr. 5,166,951, mit dem Titel "HIGH CAPACITY SPREAD SPECTRUM CHANNEL".

[0003] Die CDMA-Modulation sieht ein Mittel vor zur Etablierung einer Verbindung zwischen Benutzern in einem großen System, welches eine Anzahl von diesen Benutzern aufweist. Andere Techniken, wie beispielsweise TDMA- (time division multiple access), FDMA- (frequency division multiple access) und AM-Modulationsschemata (wie beispielsweise amplitudenerweiterte Einzelseitenband) (ACSSB) sind auf diesem Gebiet der Technik bekannt. Das Spreizspektrummodulationsverfahren gemäß CDMA besitzt jedoch signifikante Vorteile gegenüber diesen Modulationstechniken für Mehrfachzugriffsnachrichtensysteme. Die Verwendung von CDMA-Techniken bei einem Mehrfachzugriffskommunikationssystem ist im US-Patent 4,901,307 beschrieben, dieses Patent hat den Titel "SPREAD SPECTRUM MULTIPLE ACCESS COMMUNICATION SYSTEM USING SATELLITE OR TERRESTRIAL REPEATERS", und ist übertragen auf den Inhaber der vorliegenden Erfindung. Die Verwendung von CDMA-Techniken in einem Mehrfachzugriffskommunikationssystem ist ferner im US-Patent 5,103,459 beschrieben, und zwar hat dieses Patent den Titel "SYSTEM AND METHOD FOR GENERATING SIGNAL WAVEFORMS IN A CDMA CELLULAR TELEPHONE SYSTEM", und ist übertragen auf den Inhaber der vorliegenden Erfindung.

[0004] CDMA ist von Natur aus ein Breitbandsignal und offeriert eine Form von Frequenzdiversität durch Spreizen der Signalenergie über eine große oder breite Bandbreite. Daher beeinflusst das frequenzselektive Fading nur einen kleinen Teil der Signalbandbreite bei CDMA. Die Raum- oder Pfaddiversität wird dadurch erhalten, dass man Mehrfachsignalpfade vorsieht, und zwar durch gleichzeitige Verbindungen von einem Mobilbenutzer durch zwei oder mehr Zellplätze. Ferner kann Pfad- oder Bahndiversität dadurch erhalten werden, dass man die Mehrpfadumgebung ausnutzt und zwar durch Spreizspektrumverarbeitung, dadurch, dass man gestattet, dass ein Signal mit unterschiedlichen Fortpflanzungsverzögerungen ankommt und empfangen wird und dass diese Signale gesondert verarbeitet werden. Beispiele der Verwendung der Pfaddiversität sind in den anhängigen US-Patenten 5,101,501 mit dem Titel "SOFT HANDOFF IN A CDMA CELLULAR TELEPHONE SYSTEM" und US-Patent Nr. 5,109,390 mit dem Titel "DIVERSITY RECEIVER IN A CDMA CELLULAR TELEPHONE SYSTEM" beschrieben, und zwar sind beide Patente auf den Inhaber der vorliegenden Erfindung übertragen. US-Patent Nr. 5,341,396 offenbart ein Mehrfachratenspreizspektrumsystem.

Zusammenfassung der Erfindung

[0005] Gemäß der Erfindung werden Daten codiert, gespreizt und an einen Hinaufkonvertierer oder Konverter geliefert, der durch einen variablen Frequenzsynthetisierer betrieben wird, der ein Signal erzeugt, und zwar mit einer Frequenz, bestimmt gemäß einer deterministischen Pseudorandomsequenz.

[0006] Drei der Beispiele eines Empfängers werden erläutert und zwar zum Empfang der Daten, die gesendet wurden. Beispielsweise in einem ersten Empfänger werden die empfangenen Daten einer Reihe von Herabkonvertierern zugeführt, die durch Lokaloszillatoren betrieben werden, von denen jeder auf eine unterschiedliche Frequenz abgestimmt ist. Die herabkonvertierten Daten werden an einen Schalter geliefert, der einen der herabkonvertierten Datenströ-

me gemäß einer verzögerten Version der verwendeten deterministischen Sequenz auswählt, um die Heraufkonversions- oder Heraufumwandlungssequenz auszuwählen. In einem zweiten Empfängerbeispiel werden die empfangenen Daten an einen Herabkonverter geliefert, der das Signal herabkonvertiert und zwar unter Verwendung der Ausgangsgröße eines variablen Frequenzsynthetisierers, der seiner Ausgangsfrequenz entsprechend eine verzögerten Version der deterministischen Sequenz auswählt, die verwendet wird, um die Heraufkonversionsfrequenz auszuwählen. In einem dritten. Beispiel werden die empfangenen Daten an eine Reihe von Herabkonvertierern geliefert, von denen jeder das Signal entsprechend einer unterschiedlichen Mittenfrequenz herabkonvertiert. Sodann werden die herabkonvertierten Signale entspreizt und decodiert. Ein Steuerprozessor wählt sodann aus, welche der empfangenen Signale ausgegeben werden und zwar basierend auf Werten (üblicherweise als "Qualitätsmetriken" bezeichnet) berechnet und zur Bestimmung der Qualität eines empfangenen Rahmens von Daten, wie beispielsweise (1) die Ergebnisse einer zyklischen Redundanzüberprüfung, (2) der Symbolfehlerrate und (3) von Trellis-Metriken, wie beispielsweise der Yamamoto-Metrik.

[0007] In einer weiteren Entwicklung des Senders der vorliegenden Erfindung wird ein Subset oder Untersatz von Informationsbits, die übertragen werden sollen, dazu verwendet, um die Mittenfrequenz des Spreizspektrumsignals auszuwählen. In einem Beispiel werden die Daten paketiert (in Pakete gebracht), codiert und gespreizt. Die gespreizten Daten werden an einen Heraufkonvertierer geliefert, der die Daten entsprechend einem Signal heraufkonvertiert, welches geliefert wird durch einen variablen Frequenzsynthetisierer, der seine Ausgangsfrequenz auswählt, basierend auf einem Untersatz der zu sendenden Informationsbits.

[0008] Am Empfänger werden die empfangenen Daten an eine Reihe von Herabkonvertierern geliefert, die das Signal entsprechend einer unterschiedlichen Mittenfrequenz herabkonvertieren. Die herabkonvertierten Signale werden entspreizt und decodiert. Ein Steuerprozessor wählt sodann aus, welche der empfangenen Signale ausgegeben werden sollen, und zwar basierend auf einer Rahmenqualitätsmetriken, wie beispielsweise (1) den Ergebnissen einer zyklischen Redundanzüberprüfung, (2) der Symbolfehlerrate und (3) der Trellis-Mektriken, wie beispielsweise der Yamamoto-Metrik. Die decodierten Daten und auch Daten entsprechend der Frequenz auf der die Daten empfangen wurden, werden in einen Ausgabe- bzw. Ausgangsdatenstrom demultiplext.

[0009] In einer weiteren Entwicklung des Senders der vorliegenden Erfindung, besitzt jeder Transmitter oder Sender eine gegebene Vielzahl an Codekanälen, auf denen er Daten übertragen kann. Der Sender wählt den Codekanal aus, auf dem die Daten übertragen werden können, und zwar entsprechend einem Teil- oder Untersatz der Informationsdaten, die übertragen werden müssen oder sollen. Am Empfänger werden die empfangenen Daten an eine Bank oder eine Serie von Codekanaldekanalisierern geliefert. Jedes der entspreizten Signale wird an einen Decoder geliefert. Die decodierten Daten werden an einen Steuerprozessor geliefert, der die Daten zur Ausgabe auswählt und die Daten demultiplext und zwar mit den Bits entsprechend dem Codekanal auf dem die Daten empfangen wurden.

[0010] In einer noch weiteren Entwicklung der vorliegenden Erfindung wird ein Teil- bzw. Subsatz bzw. Untersatz der Informationsbits, die übertragen werden sollen dazu verwendet, um sowohl die Aufwärtsumwandlungsfrequenz des Spreizspektrumsignals als auch den Codekanal auszuwählen, auf dem das Signal zu übertragen ist. Am Empfänger werden die empfangenen Daten an eine Reihe von Herabkonvertierern geliefert, wobei jeder dieser Herabkonvertierer das Signal entsprechend einer unterschiedlichen Mittenfrequenz herabkonvertiert. Jedes der herabkonvertierten Signale wird seinerseits an eine Reihe von Codekanaldekanalisierern geliefert. Jedes der entspreizten Signale wird an einen Decodierer geliefert. Die decodierten Daten werden an einen Steuerprozessor geliefert, der die decodierten Daten zur Ausgabe auswählt und diese Daten ent- oder demultiplext, und zwar mit den Daten entsprechend dem Codekanal auf dem die Daten empfangen wurden und dem Frequenzkanal, auf dem die Daten empfangen wurden.

Kurze Beschreibung der Zeichnungen

[0011] Die Merkmale, Ziele und Vorteile der vorliegenden Erfindung ergeben sich deutlich aus der detaillierten Beschreibung, die unten folgt und zwar in Verbindung mit den Zeichnungen, wobei gleiche Bezugszeichen entsprechende Elemente in diesen Zeichnungen bezeichnen und wobei ferner die Figuren Folgendes zeigen:

[0012] **Fig.** 1 ist ein Diagramm welches ein Beispiel erläutert, in dem der CDMA-Kanal mit "frequency hopping" bzw. Frequenzsprung betrieben wird und zwar basierend auf einem deterministischen Signal unter Verwendung einer Reihe bzw. Bank von Herabkonvertierern;

[0013] **Fig.** 2a ist ein Diagramm, welches ein Beispiel illustriert, in dem der CDMA-Kanal frequenz"hopped" bzw. gesprungen ist und zwar basierend auf einem deterministischen Signal unter Verwendung eines variablen Frequenzsynthetisierers;

[0014] **Fig.** 2b ist ein vereinfachtes Blockdiagramm eines DDS gemäß der Erfindung;

[0015] **Fig.** 3 ist ein Diagramm, welches ein Empfängersystem veranschaulicht, welches in der Lage ist, Daten zu empfangen, die auf CDMA-Kanälen übertragen wurden, und zwar mit einer Mittenfrequenz, ausgewählt basierend auf einer deterministischen Auswahl unter Verwendung einer Reihe von Lokaloszillatoren;

[0016] **Fig.** 4 ist ein Diagramm, welches ein Empfängersystem veranschaulicht, welches in der Lage ist Daten zu empfangen, gesendet auf CDMA-Kanälen mit Mittenfrequenzen, ausgewählt basierend auf einer deterministischen Auswahl unter Verwendung variabler Frequenzsynthetisierer;

[0017] **Fig.** 5 ist ein Diagramm, welches ein Empfängersystem veranschaulicht, welches in der Lage ist Daten zu empfangen, übertragen auf CDMA-Kanälen mit Mittenfrequenzen, ausgewählt basierend auf einer deterministischen Auswahl wo das Signal herabkonvertiert wird und zwar bei jeder möglichen Mittenfrequenz und sodann eine ausgewählt wird, basierend auf den Qualitätsmetriken des Rahmens;

[0018] **Fig.** 6 ist ein Diagramm, welches ein Beispiel illustriert, wo der CDMA-Kanal frequenz "hopped" oder gesprungen ist, und zwar basierend auf einem Teil- bzw. Subsatz oder Untersatz der Informationsbits, die übertragen werden müssen unter Verwendung einer Reihe von Heraufkonvertierern;

[0019] **Fig.** 7 ist ein Diagramm, welches eine beispielhafte Implementation einer Weiterentwicklung zeigt, wo der CDMA-Kanal frequenzgesprungen oder "hopped" ist, und zwar basierend auf einem Subsatz der Informationsbits, die übertragen werden müssen, und zwar unter Verwendung eines variablen Frequenzsynthetisierers;

[0020] **Fig.** 8 ist ein Diagramm, welches eine exemplarische Implementation einer Weiterentwicklung zeigt, wo der CDMA-Codekanal ausgewählt ist, basierend auf einem Subsatz der Informationsbits, die übertragen werden müssen und zwar unter Verwendung einer Reihe von Codekanalkanalisierern;

[0021] **Fig.** 9 ist ein Diagramm, welches eine beispielhafte Implementation einer weiteren Entwicklung darstellt, wo der CDMA-Codekanal ausgewählt wird, und zwar basierend auf einem Subsatz der Informationsbits, die übertragen werden sollen, und zwar unter Verwendung eines Codesymbolgenerators;

[0022] **Fig.** 10 ist ein Diagramm, welches eine dritte Implementation eines Empfangssystems darstellt, und zwar eines Empfangssystems welches in der Lage ist Daten zum empfangen, die auf einer Vielzahl von CDMA-Codekanälen übertragen wurden, wo das Signal entspreizt wird mit jeder möglichen Codesequenz und sodann eines ausgewählt wird, basierend auf den Qualitätsmetriken des Rahmens;

[0023] **Fig.** 11 ist ein Diagramm, welches eine beispielhafte Implementation der Erfindung darstellt, wo der CDMA-Codekanal und die Mittenfrequenz ausgewählt werden, basierend auf einem Sub- oder Untersatz der Informationsbits, die übertragen werden sollen, und zwar unter Verwendung eines Codesymbolgenerators; und

[0024] **Fig.** 12 ist ein Diagramm, welches die dritte Implementation eines Empfangssystems veranschaulicht, welches in der Lage ist, Daten zu empfangen, gesendet auf einer Vielzahl von CDMA-Codekanälen und Frequenzen, wobei das Signal entspreizt wird mit jeder möglichen Codesequenz und herabkonvertiert wird mit jeder möglichen Frequenz und sodann eine ausgewählt wird, basierend auf den Qualitätsmetriken des Rahmens.

Detaillierte Beschreibung bevorzugter Ausführungsbeispiele

[0025] **Fig.** 1 veranschaulicht ein Beispiel, wo die CDMA-Kanäle die Frequenz wechseln, entsprechend einem deterministischen Signal. Die zu übertragenden Informationsdaten werden an den zyklischen Redundanzprüfer (CRC = Cyclic Redundancy Check) Generator **2** geliefert. Der CRC-Generator **2** erzeugt und fügt einen Satz von Bits an, der dazu verwendet werden kann, die Korrektheit der decodierten Daten am Empfänger zu prüfen. Die Informationsdaten zusammen mit dem angefügten Satz von Bits vom CRC-Generator **2** werden an den Codierer **4** geliefert. In einem Ausführungsbeispiel ist der Codierer **4** ein Faltungscodierer, obwohl die folgenden Erfindung in gleicher Weise bei irgendeinem Fehlerkorrekturcodierer anwendbar ist. Faltungscodierer sind auf dem Gebiet der Technik wohlbekannt. In einem Ausführungsbeispiel weist der Faltungscodierer auch einen sogenannten "interleaver" auf. Interleaver sind ebenfalls auf dem Gebiet der Technik bekannt.

[0026] Die codierten Symbole werden sodann an einen Kanalisierer **6** geliefert, der die codierten Symbole entsprechend einer Spreizsequenz spreizt, und zwar vorgesehen durch den Spreizgenerator **8**. In einem Ausführungsbeispiel ist der Spreizgenerator **8** ein Walshsymbolgenerator, der Sequenzen von Symbolen liefert, und zwar entsprechend orthogonalen Walshsequenzen. Diese werden dazu verwendet, um die Kanäle in einem CDMA-System zu trennen. Die Walshsequenzdaten werden an Scrambling- oder Verwürfelungsmittel **10** geliefert, welche die Daten entsprechend einer Pseudozufalls- (pseudorandom)sequenz verwürfeln oder scrambeln, und zwar

vorgesehen durch den PN-Generator **12**. Kanalisierer und Sequenzgeneratoren sind auf diesem Gebiet der Technik bekannt und im Einzelnen in dem genannten US-Patent 5,103,459 beschrieben. Es sei bemerkt, dass viele weitere Kombinationen von Kanalisierern und Scramblern möglich sind, so lange nur das Ergebnis darin besteht, dass die verschiedenen Benutzer kanalisiert werden. Das gezeigte Beispiel unterscheidet Kanäle voneinander durch orthogonale Walshcodierung, gefolgt von einem Scrambler. Es können jedoch auch andere orthogonale Sequenzen verwendet werden, um Kanalisierung vorzusehen. Ferner muss die Kanalisierung nicht durch einen Satz von orthogonalen Sequenzen durchgeführt werden. Beispielsweise könnte ein einstufiger Kanalisierer verwendet werden, wo jedem Benutzer ein unterschiedlichen PN-Code zugewiesen ist.

[0027] Die gescrambelten Daten werden an eine Reihe von Mischern **14a**–**14n** geliefert. Jeder Mischer wird durch einen entsprechenden Lokaloszillator **16a**–**16n** betrieben. Die heraufkonvertierten Daten von jedem der Mischer **14a**–**14n** werden an den Schalter **18** geliefert. Die örtlichen Oszillatorfrequenzen sind gleichmäßig in der Frequenz getrennt, so dass die Frequenz des n-ten LO (local oscillator = Lokaloszillator) Folgendes ist: $f_0 + N\Delta_{lo}$. Die örtlichen Oszillatorfrequenzen sind durch die Chiprate des PN-Generators getrennt oder durch irgendein Vielfaches davon, so dass Δ_{lo} die Chiprate ist oder irgendein Vielfaches der Chiprate. Der Schalter **18** wählt aus, welches der heraufkonvertierten Signale zu dem gekoppelten Sender (TMTR) **20** vorzusehen ist. Das heraufkonvertierte Signal, das an den Sender **20** geliefert wird, wird entsprechend einem Signal vorgesehen durch den Steuerprozessor **22** ausgewählt. In dem dargestellten Beispiel erzeugt der Steuerprozessor **22** das Auswahlsignal, basierend auf einem Pseudorandom- oder Pseudozufallsprozess. Der Pseudozufallsprozess kann erzeugt werden unter Verwendung irgendeines der vielen Verfahren, die bekannt sind auf dem Gebiet der Erzeugung derartiger Sequenzen. Beispielsweise kann die Pseudorandom- oder Pseudozufallssequenz erzeugt werden durch ein lineares oder ein nichtlineares Rückkopplungsschieberegister. Die Erzeugung kann auch durch einen cryptografischen Key- oder Schlüsselstromgenerator erfolgen. Irgendeine dieser Techniken kann eine Identität der Mobilstation verwenden, wie beispielsweise die elektronische Seriennummer (ESN = electronic serial number), einen öffentlichen Schlüssel oder einen geheimen Schlüssel. Diese Techniken sind auf diesem Gebiet der Technik bekannt. Alternativ kann das Auswahlsignal eine sequentielle Auswahl des ersten, sodann des zweiten bis zu dem n-ten heraufkonvertierten Signal sein. Bei einem weiteren alternativen Beispiel kann die ausgewählte Frequenz auf Kanalbedingungen basieren. Das Empfangssystem kann die Performance jedes Kanals messen und sodann die bevorzugte Frequenz zurück zum Sender zum Gebrauch einspeisen. Dies kann erfolgen durch Überwachung eines Signals, welches kontinuierlich übertragen wird, wie beispielsweise eines Pilotsignals. Das ausgewählte Signal wird zu dem Sender **20** geliefert, der das Signal filtert und verstärkt und dieses zur Sendung über eine Antenne **24** liefert. Es sei bemerkt, dass mindestens ein weiteres Signal in ähnlicher Weise erzeugt zusammenmultiplext wird. Vorzugsweise ist die Zahl dieser in ähnlicher Weise erzeugten Signale gleich der Anzahl der Mischer **14** und Lokaloszillator **16** Kombinationen. Beispielsweise werden im Falle des in **Fig.** 1 gezeigten Beispiels drei dieser Signale multigeplext und durch Sender **20** übertragen. Demgemäß werden Daten von drei unterschiedlichen Quellen (und gekoppelt an den Sender von drei unterschiedlichen Schaltern **20**, wobei nur einer gezeigt ist) zusammenmultiplext, bevor die Übertragung durch den Sender **20** erfolgt. Jeder Schalter **18** wählt einen Mischer **14** aus, der mit einem Lokaloszillator **16** gekoppelt ist, welcher bei einer unterschiedlichen Frequenz von der Frequenz jedes der anderen Lokaloszillatoren **16** arbeitet, wobei die Signale erzeugt werden, die gleichzeitig ausgewählt werden durch jeden weiteren Schalter **18**.

[0028] **Fig.** 2a veranschaulicht eine alternative Implementation wo die Reihe der Heraufkonvertierer ersetzt ist durch einen, eine variable Frequenz besitzenden Synthetisierer. Die zu übertragenden oder zu sendenden Informationsdaten werden an den zyklischen Redundanzprüfgenerator (CRC = Cyclic Redundancy Check) **50** geliefert. Der CRC-Generator **50** erzeugt einen Satz von Bits und hängt diesen an, wobei dieser Satz von Bits dazu verwendet werden kann, um die Korrektheit der decodierten Daten am Empfänger zu prüfen. Die Bits vom CRC-Generator **50** werden an den Codierer **52** geliefert. In einem Ausführungsbeispiel ist der Codierer **52** ein Faltungscodierer.

[0029] Die codierten Symbole werden sodann an den Kanalisierer **54** geliefert, der die codierten Symbole codiert und zwar entsprechend einer Codesequenz, vorgesehen durch den Sequenzgenerator **56**. In einem Beispiel ist der Sequenzgenerator **56** ein Walshsymbol-Generator, der Sequenzen von Codesymbolen entsprechend orthogonalen Walshsequenzen liefert. Die Walshsequenzdaten werden an Scrambling- oder Verwürfelungsmittel **58** geliefert, die die Daten verwürfeln bzw. scrambeln und zwar gemäß einer Pseudozufalls- oder Pseudorandomsequenz, geliefert durch den PN-Generator **60**. Kanalisierer und Sequenzgeneratoren sind in der Technik bekannt und im Einzelnen im oben genannten US-Patent 5,103,459 beschrieben.

[0030] Die verwürfelten oder gescrambelten Daten werden an den Mischer **62** geliefert. Der Mischer **62** wird durch den, eine variable Frequenz besitzenden

Synthetisierer **64**, betrieben. Der eine variable Frequenz besitzende Synthetisierer **64** gibt eine Treiberfrequenz an den Mischer **62** aus, und zwar entsprechend einem Signal, geliefert durch den Steuerprozessor **70**. Der Steuerprozessor **70** erzeugt das Frequenzauswahlsignal, basierend auf einem Pseudozufalls- oder Pseudorandomprozess. Das Auswahl- oder Selektionssignal kann eine sequentielle Auswahl des ersten, sodann des zweiten bis zum n-ten heraufkonvertierten Signals sein. Das heraufkonvertierte Signal wird an den Sender **20** geliefert, der das Signal filtert und verstärkt und dieses zur Sendung durch die Antenne **24** liefert. Wenn demgemäß der Frequenzsynthetisierer **64** drei Frequenzen erzeugt, so hat ein erzeugtes Signal eine erste Frequenz für eine erste Zeitperiode, eine zweite Frequenz für eine zweite Zeitperiode und eine dritte Frequenz für eine dritte Zeitperiode. Diese Sequenz wiederholt sich derart, dass die Frequenz des erzeugten Signals sich abhängig von der Zeit zwischen drei Frequenzen abwechselt.

[0031] Um die Belastung am Empfänger zu erleichtern, wird eine Phasenbeziehung aufrechterhalten und zwar zwischen dem Signalerzeugen durch den, eine variable Frequenz besitzenden Synthetisierer mit einer ersten Frequenz in einer ersten Zeitperiode und dem Signal, erzeugt durch den Frequenzsynthetisierer mit der ersten Frequenz, aber jeweils zu einer späteren Zeit.

[0032] Gemäß der Erfindung wird die Beziehung zwischen der Phase des Signals über die Zeit hinweg durch Verwendung eines direkten Digitalsynthetisierers (DDS = direct digital sythesizer) wie folgt vorgesehen. **Fig.** 2b ist ein vereinfachtes Blockdiagramm eines DDS gemäß einem Ausführungsbeispiel der Erfindung. Der in **Fig.** 2b gezeigt DDS weist eine Summierschaltung **201** auf, ein Phasenregister **203**, eine Nachschautabelle **205** und einen Analog-zu-Digitalumwandler (A/D) **207**. Ein Phaseninkrementsignal wird an einen ersten Eingang zur Summierschaltung **201** angelegt. Die Ausgangsgröße vom Phasenregister **203** wird an einen zweiten Eingang zur Summierschaltung **201** angelegt. Die Ausgangsgröße von der Summierschaltung wird in dem Phasenregister **203** gespeichert. Ein Registerclock oder Registertakt wird an das Phasenregister angelegt, um den Wert am Eingang des Registers **203** zum Ausgang zu verschieben. Daher wird nach jedem Zyklus des Registertakts (register clock) die Ausgangsgröße von der Summierschaltung um den Wert des Phaseninkrements inkrementiert. Die Ausgangsgröße vom Phasenregister **203** wird an die Nachschautabelle **205** angelegt. Die Nachschautabelle **205** wandelt den vom Phasenregister **203** ausgegebenen Wert von einer Zahl, die die relative Phase des Ausgangssignals repräsentiert, in einen Wert um, der die Amplitude eines sinusförmigen Signals repräsentiert, und zwar in dem Punkt im Zyklus, der dem Phasenwert entspricht. Es ist klar, dass Folgendes gilt: je schneller der Registertakt oder die Registeruhr läuft, um so höher ist die Frequenz des Ausgangssignals. In gleicher Weise gilt: um so größer die Phaseninkremente sind, um so höher ist die Frequenz. Daher kann entweder das Phaseninkrement oder der Registertakt dazu verwendet werden, um die Frequenz zu bestimmen, die erzeugt werden wird. Der A/D-Umwandler **207** wandelt den Wert, ausgegeben von der Nachschautabelle **207** in einen entsprechenden Analogspannungspegel um.

[0033] Gemäß der vorliegenden Erfindung ist eine Speichervorrichtung **209** an den Ausgang vom Phasenregister **203** angekoppelt. Vor dem Ändern der Frequenzen des Synthetisierers wird der Wert des Phasenregisters **203** im Speicher **209** gespeichert. Wenn die Frequenz wiederum zu einer späteren Zeit erzeugt wird, so wird der im Speichre **209** gespeicherte Wert an den Offset- oder Versetzungsprozessor **211** gekoppelt. Der Offsetprozessor **211** stellt den Wert ein, um die Zeitgröße zu berücksichtigen, die seit der letzten Erzeugung der Frequenz vergangen ist. D. h., der Offsetprozessor **211** bestimmt die Anzahl der Zyklen des Phasentaktes, die während der Periode aufgetreten wären, die von der Zeit vergangen ist, wo diese Frequenz zuletzt erzeugt wurde. Diese Zahl wird mit dem Wert des Phaseninkrements multipliziert. Das Produkt dieser Multiplikation wird dem Wert hinzuaddiert, der in dem Speicher **209** gespeichert ist. Die resultierende Summe wird sodann in das Phasenregister **203** wieder eingespeichert.

[0034] **Fig.** 3 veranschaulicht eine erste Implementation eines Empfängers, ausgelegt zum Empfang von Spreizspektrumdaten, der die Frequenz entsprechend dem Übertragungs- oder Sendesystem gemäß die **Fig.** 1 und 2 ändert. Bezugnehmend auf **Fig.** 3 sei bemerkt, dass das übertragene oder ausgesendete Signal durch Antenne **100** empfangen wird und an den Empfänger (RCVR) **102** geliefert wird. Der Empfänger **102** filtert und verstärkt das Signal und liefert das Empfangssignal an eine Reihe bzw. Bank von Herabkonvertierern bzw. Herabkonvertern **104a**–**104n**. Jeder Herabkonvertierer **104a**–**104n** wird durch einen entsprechenden Lokaloszillator **106a**–**106n** betrieben. Der Schalter **108** wählt das Signal aus um den Entkanalisierer **110** entsprechend einem Auswahlsignal, geliefert durch den Steuerprozessor **114** auszuwählen, welches eine zeitlich verzögerte Version des Auswahlsignals, geliefert durch die Steuerprozessoren **22** und **70**, ist.

[0035] Die herabkonvertierten Signale werden an den Schalter **108** geliefert. Der Schalter **108** liefert selektiv eines der herabkonvertierten Signale an den Entscrambler **110**. Der Entscrambler **110** entscrammbelt das herabkonvertierte Signal entsprechend einer Pseudozufallsfrequenz, geliefert durch den PN-Generator **112**. Die entscrambelte Sequenz wird an den

De- oder Entkanalisierer **116** geliefert, der das Signal entsprechend der durch den Sequenzgenerator **118** gelieferten Sequenz entkanalisiert. In einem Beispiel ist der Sequenzgenerator **118** ein orthogonaler Walsh-Sequenzgenerator. Die Daten werden an den Decodierer **120** geliefert, der die Daten basierend auf der Art des in dem Sendesystem verwendeten Codierers decodiert. Dieser Codierer ist ein Faltungscodierer und der Decodierer **120** ist ein Trellis-Decodierer. Die decodierten Daten werden an das CRC-Check- oder Prüfelement **122** geliefert, welches Tests durchführt um zu bestimmen, ob die decodierten Check- oder Prüfbits den decodierten Informationsbits entsprechen. Wenn sie dies tun, dann werden die Daten an den Benutzer geliefert, ansonsten wird eine Löschung bzw. Auslöschung erklärt.

[0036] **Fig.** 4 veranschaulicht ein zweites Beispiel eines Empfängers, ausgelegt zum Empfang von Spreizspektrumdaten, und zwar mit Frequenzänderungen gemäß den Sendesystemen der **Fig.** 1 und 2. Unter Bezugnahme auf **Fig.** 4 sei bemerkt, dass das Sendesignal durch die Antenne **150** empfangen wird und an den Empfänger (RCVR) **152** geliefert wird. Der Empfänger **152** filtert und verstärkt das Signal und liefert das Empfangssignal an einen Herabkonvertierer **154**. Der Herabkonvertierer **154** wird durch den variablen Frequenzsynthetisierer **156** betrieben. Der variable Frequenzsynthetisierer **156** gibt eine Frequenz aus und zwar entsprechend einem Auswahlsignal geliefert durch den Steuerprozessor **164**. Gemäß der vorliegenden Erfindung ist der variable Frequenzsynthetisierer **156** ein DDS, ähnlich dem DDS der in **Fig.** 2b gezeigt ist. Der DDS führt die gleiche "store and restore" (Speicher und Wieder-Speicher) Funktion aus, die oben beschrieben wurde und zwar bezüglich des Senders, um so sicherzustellen, dass die Sende- und Empfangssignale in Phasensynchronisation verbleiben. D. h. der Wert, der im Phasenregister **203** gehalten wird, wird im Speicher **209** jedes Mal dann gespeichert, wenn die Frequenz zur Änderung ansetzt. Der im Speicher **209** gespeicherte Wert wird sodann "offset", d. h. versetzt und wiedergespeichert (restored) im Phasenregister **203**, wenn die Frequenz des DDS zu dieser Frequenz zurückkehrt. Auf diese Weise bleibt der Empfänger mit dem Sender synchronisiert, wenn die Frequenz sich zwischen unterschiedlichen Frequenzen ändert, die durch den DDS erzeugt werden.

[0037] Das herabkonvertierte Signal wird an den Descrambler **160** geliefert. Der Descrambler **160** entscrambelt das herabkonvertierte Signal und zwar entsprechend einer Pseudozufallssequenz, geliefert durch den PN-Generator **162**. Die entscrambelte Sequenz wird an den Dekanalisierer bzw. Entkanalisierer **166** geliefert, der das Signal entkanalisiert und zwar entsprechend der durch den Sequenzgenerator **168** gelieferten Sequenz. In einem Beispiel ist der Sequenzgenerator **168** ein orthogonaler Walsh-Sequenzgenerator. Die vom Entkanalisierer **166** ausgegebenen Daten werden an den Decodieren **170** geliefert, der die Daten basierend auf der Art des Codierers decodiert, der durch das Sendesystem verwendet wurde. In einem Beispiel ist der Codierer ein Faltungscodierer und der Decodierer **170** ist ein Trellis-Decodierer. Die decodierten Daten werden an das CRC-Prüfelement **172** geleitet, welches Tests durchführt zur Bestimmung ob die decodierten Prüfbits den decodierten Informationsbits entsprechen. Wenn dies der Fall ist, werden die Daten an den Benutzer geliefert, ansonsten wird eine Löschung erklärt.

[0038] **Fig.** 5 zeigt, dass das Sendesignal durch die Antenne **200** empfangen wird, und an den Empfänger (RCVR) **202** geliefert wird. Der Empfänger **202** filtert und verstärkt das Signal und liefert das Empfangssignal an eine Reihe von Herabkonvertern **204a**–**204n**. Jeder Herabkonverter **204a**–**204n** wird durch einen entsprechenden Lokaloszillator **206a**–**206n** betrieben.

[0039] Jedes herabkonvertierte Signal wird an einen entsprechenden Entscrambler **210a**–**210n** geliefert. Die Entscrambler **210a**–**210n** entscrambeln das herabkonvertierte Signal entsprechend einer Pseudozufallssequenz, geliefert durch einen entsprechenden PN-Generator **212a**–**212n**. Die entscrambelten Sequenzen werden an die Entkanalisierer **260a**–**260n** geliefert, welche das Signal entsprechend der Sequenz ent- bzw. dekanalisieren, die durch einen entsprechenden Sequenzgenerator **218a**–**218n** geliefert wird. Die Sequenzgeneratoren **218a**–**218n** sind orthogonale Walsh-Sequenzgeneratoren. Die entspreizten Daten werden an Decodierer **220a**–**220n** geliefert, welche die Daten decodieren, und zwar basierend auf der Art des durch das Sendesystem verwendeten Codierers. Der Codierer ist ein Faltungscodierer und die Decodierer **220a**–**220n** sind Trellis-Decodierer. Die decodierten Daten werden an das CRC-Prüfelement **222a** geliefert, welches bestimmt, ob die decodierten Prüfbits den decodierten Informationsbits entsprechen.

[0040] Ein Satz von Werten (üblicherweise als "Qualtitätsmetriken" bezeichnet), berechnet zur Bestimmung der Qualität eines empfangenen Datenrahmens, werden an den Steuerprozessor **224** für jeden decodierten Strom von Daten geliefert. Der Steuerprozessor **224** gibt an den Benutzer den Rahmen mit der besten Qualität aus, und zwar bestimmt durch die Werte der Qualitätsmetriken. Wenn sämtliche der decodierten Rahmen eine nichtadäquate Qualität, bestimmt durch die Werte der Qualitätsmetriken besitzt, so wird dann eine Löschung erklärt. Beispiele von Qualitätsmetriken, die durch den Steuerprozessor **224** verwendet werden können, um den Rahmen auszuwählen, umfassen Folgendes: (1) akkumulierte Zweigmetriken (accumulated branch metrics) von Trellis-Decodierern **220**, (2) Symbolfehlerrate (SER =

symbol error rate) und (3) CRC Check- oder Prüfergebnisse.

[0041] **Fig.** 6 veranschaulicht ein alternatives Beispiel wo die CDMA-Kanäle die Frequenz ändern, entsprechend einem Untersatz oder Subsatz der zu sendenden Informationsbits. Die Informationsdaten, die gesendet werden sollen, werden an Multiplexer (MUX) **250** geliefert, der einen Subsatz von Bits zur Auswahl der Mittenfrequenz an einem ersten Ausgang liefert und die verbleibenden Bits, die gesendet werden sollen, an einen zweiten Ausgang. In einem Beispiel werden Informationsbits zur Auswahl der Frequenz für die Sendung verwendet. Jedoch können die paketierten Bits vom CRC-Generator **252** oder die codierten Symbole vom Faltungscodierer **254** zur Auswahl der Heraufkonversions- oder Heraufumwandlungsfrequenz verwendet werden. Der Subsatz oder Teilsatz von Informationsbits, verwendet zur Auswahl der Heraufkonversionsfrequenz, wird an den Steuerprozessor **266** geliefert. Entsprechend dem Subsatz von Informationsbits erzeugt der Steuerprozessor **266** ein Befehlssignal für den Schalter **264**. Um die Zufallsausbildung oder Randomisation der übertragenen Frequenz vorzusehen, würde man den Subsatz der Informationsbits, geliefert an den Steuerprozessor **266**, scrambeln. Ein derartiges Scrambeln macht die übertragene Frequenz zufällig. In einem bevorzugten Beispiel wird ein Subsatz der Bits vom PN-Generator **262** verwendet, um die an den Steuerprozessor **266** gelieferten Bits zu scrambeln.

[0042] Die verbleibenden zu sendenden Informationsbits werden an den CRC-Generator **252** geliefert, der einen Satz von Bits erzeugt und anhängt, und zwar einen Satz von Bits, der verwendet werden kann um zu prüfen, ob die decodierten Daten korrekt am Empfänger empfangen wurden. Die Bits vom CRC-Generator **252** werden an den Codierer **254** geliefert. In einem Beispiel ist der Codierer **254** ein Faltungscodierer obwohl die vorliegende Erfindung in gleicher Weise anwendbar ist bei irgendeinem Fehlerkorrekturcodierer. Die Faltungscodierer sind auf dem Gebiet der Technik wohlbekannt.

[0043] Die codierten Symbole werden sodann an den Kanalisierer **256** geliefert, der die codierten Symbole entsprechend einer Sequenz codiert, die durch den Sequenzgenerator **258** geliefert wird. In einem Beispiel ist der Sequenzgenerator **258** ein Walsh-Symbolgenerator, der Sequenzen von Symbolen gemäß orthogonalen Walsh-Sequenzen erzeugt. Die Walsh-Sequenzdaten werden an die Scrambling Means oder Scramblingmittel **260** geliefert, welche die Daten entsprechend einer Pseudozufallssequenz scrambeln und zwar geliefert durch den PN-Generator **262**. Derartige Kanalisierer und Sequenzgeneratoren sind auf diesem Gebiet der Technik wohl bekannt um im Einzelnen in dem zuvor genannten US-Patent 5,103,459 beschrieben.

[0044] Die gescrambelten Daten werden an eine Reihe von Mischern **268a**–**268n** geliefert. Jeder der Mischer **268a**–**268n** wird durch einen entsprechenden Lokaloszillator **270a**–**270n** betrieben. Die heraufkonvertierten Daten von jedem Mischer **268a**–**268n** werden an den Schalter **264** geliefert. Der Schalter **264** wählt eines der heraufkonvertierten Signale aus, um dies zum Sender (TMTR) **274** zu liefern. Das heraufkonvertierte Signal, das an den Sender **274** geliefert wird, wird entsprechend dem Auswahlsignal, geliefert durch den Steuerprozessor **264**, ausgewählt.

[0045] **Fig.** 7 veranschaulicht eine alternative Implementation, wo die CDMA Kanäle entsprechend einem Subsatz der Informationsbits, die gesendet werden sollen, frequenzmäßig gesprungen werden (frequency hopped). Die zu sendenden Informationsdaten werden dem Multiplexer (MUX) **300** geliefert, der einen Subsatz von Bits vorsieht, und zwar zur Auswahl der Mittenfrequenz an einem ersten Ausgang und wobei ferner die verbleibenden Bits, die gesendet werden sollen, am zweiten Ausgang vorhanden sind. In einem Beispiel werden die Informationsbits dazu verwendet, um die für die Sendung vorgesehene Frequenz auszuwählen. Es können jedoch die paketierten (in Paketen angeordnete Bits) vom CRC Generator **302** oder die codierten Symbole vom Faltungscodierer **304** verwendet werden, um die Heraufumwandlungs- oder Heraufkonversionsfrequenz auszuwählen. Der Subsatz von Informationsbits zur Auswahl der Heraufkonversionsfrequenz wird an den Steuerprozessor **316** geliefert. Entsprechend dem Subsatz von Informationsbits erzeugt der Steuerprozessor **316** ein Signal und liefert es an den variablen Frequenzsynthetisierer **320**. Gemäß einem Ausführungsbeispiel der Erfindung ist der Synthetisierer **320** ein DDS mit einem Speicher zum Speichern von Phasenwerten, wenn sich die Frequenz ändert, wie dies oben beschrieben und in **Fig.** 2b veranschaulicht wurde.

[0046] Die verbleibenden zu sendenden Informationsbits werden an den zyklischen Redundanzprüfgenerator (CRC = Cyclic Redundancy Check generator) **302** geliefert. Der CRC-Generator **302** erzeugt einen Satz von Bits und hängt diesen an, wobei dieser Satz von Bits dazu verwendet werden kann, um die Korrektheit der decodierten Daten am Empfänger zu prüfen. Die Bits vom CRC-Generator **302** werden an den Codieren **304** geliefert. In einem Beispiel ist der Codierer **304** ein Faltungscodierer.

[0047] Die codierten Symbole werden sodann an den Kanalisierer **306** geliefert, der die codierten Symbole entsprechend einer Sequenz kanalisiert, und zwar geliefert durch den Sequenzgenerator **308**. In einem Beispiel ist der Sequenzgenerator **308** ein Walsh-Symbolgenerator, der die Sequenzen von

Symbolen gemäß orthogonalen Walsh-Sequenzen liefert. Die Walsh-Sequenzdaten werden an die Scrambling Means oder Scramblingmittel **310** geliefert, welche die Daten entsprechend einer Pseudozufallssequenz, geliefert durch den PN-Generator **312** scrambeln. Die Kanalisierer und die Sequenzgeneratoren sind auf diesem Gebiet der Technik bekannt und im Einzelnen in dem genannten US-Patent 5,103,459 beschrieben.

[0048] Die gescrambelten Daten werden an den Mischer **318** geliefert. Der Mischer **318** wird durch den variablen Frequenzsynthetisierer **320** betrieben. Der variable Frequenzsynthetisierer **320** gibt eine Treiberfrequenz an den Mischer **318** aus und zwar entsprechend einem durch den Steuerprozessor **316** gelieferten Signal. In einem Ausführungsbeispiel erzeugt der Steuerprozessor **316** das Frequenzauswahlsignal, basierend auf einem Subsatz der Informationsbits. Das heraufkonvertierte Signal wird an den Sender **324** geliefert, der das Signal filtert und verstärkt und dieses zur Sendung durch die Antenne **326** liefert.

[0049] **Fig.** 8 veranschaulicht ein Beispiel bei dem die CDMA-Kanäle Codekanäle ändern und zwar entsprechend einem Subsatz der Informationsbits die übertragen oder gesendet werden sollen. Es sei bemerkt, dass das in **Fig.** 8 veranschaulichte Beispiel in gleicher Weise auf den Fall anwendbar ist, wo der Codekanal entsprechend einer Pseudozufallsfunktion ausgewählt wird, und zwar analog zu dem Beispiel wie es in den **Fig.** 1 und 2 veranschaulicht ist, wo die Frequenz basierend auf einem Pseudozufallscode ausgewählt wird.

[0050] Die zu sendenden Informationsdaten werden an den Multiplexer (MUX) **350** geliefert, der einen Teil- bzw. Subsatz von Bits liefert, und zwar zur Auswahl des Codekanals auf einem ersten Ausgang und die verbleibenden zu sendenden Bits auf einem zweiten Ausgang. In einem Beispiel werden die Informationsbits dazu verwendet, um den Codekanal für die Sendung auszuwählen. Es können jedoch die paketierten Bits vom CRC-Generator **352** oder die codierten Symbole vom Faltungscodierer **354** zur Auswahl des Codekanals verwendet werden. Der Subsatz von Informationsbits, der zur Auswahl des Codekanals verwendet wird, wird an den Steuerprozessor **366** geliefert. Gemäß dem Subsatz der Informationsbits erzeugt und liefert der Steuerprozessor **366** ein Codekanalwahl- oder -auswahlsignal an den Schalter **364**.

[0051] Die verbleibenden zu sendenden Informationsbits werden an den CRC-Generator **352** geliefert, der einen Satz von Bits erzeugt und anfügt, der verwendet werden kann um zu prüfen, ob die decodierten Daten richtig am Empfänger empfangen wurden. Die Bits vom CRC-Generator **352** werden an den Codierer **354** geliefert. In einem Ausführungsbeispiel ist der Codierer **354** ein Faltungscodierer, obwohl die vorliegende Erfindung gleichermaßen anwendbar ist für jede Art eines Fehlerkorrekturcodierers. Die Implementation der Faltungscodierer ist auf dem Gebiet der Technik bekannt.

[0052] Die codierten Symbole werden sodann an eine Reihe von Codekanalkanalisierern **356a**–**356n** geliefert. Jeder Codekanalkanalisierer ist mit einer einzigartigen Sequenz von einem entsprechenden Sequenzgenerator **358a**–**358n** ausgestattet. In einem Beispiel sind die Sequenzgeneratoren **358a**–**358n** Walsh-Symbolgeneratoren, die Symbolsequenzen entsprechend orthogonalen Walsh-Sequenzen vorsehen. Die Walsh-Sequenzdaten von jedem Kanalisierer **356a**–**356n** werden an den Schalter **364** geliefert. Der Schalter **364** liefert selektiv eine der Spreizdatensequenzen an die Scrambling Mittel **360**. Der Schalter **364** wählt aus welche Datensequenz an seinen Ausgang geliefert wird und zwar basierend auf einem Auswahlsignal vom Steuerprozessor **366**. Der Steuerprozessor **366** erzeugt das Signal entsprechend einem Subsatz der Informationsbits von dem Steuerprozessor **366**.

[0053] Scrambling Mittel **360** scrambeln oder verwürfeln die Daten entsprechend einer durch den PN-Generator **362** gelieferten Pseudorandomsequenz. Kanalisierer und Sequenzgeneratoren sind sämtlich auf dem Gebiet der Technik bekannt und im Einzelnen in dem genannten US-Patent 5,103,459 beschrieben. Die gescrambelten Daten werden an den Mischer **368** geliefert. Der Mischer **368** wird durch einen entsprechenden Lokaloszillator **370** betrieben. Die heraufkonvertierten Daten werden an Sender (TMTR) **374** geliefert.

[0054] **Fig.** 9 veranschaulicht ein alternatives Beispiel wo die CDMA-Kanäle den Codekanal entsprechend einem Subsatz der Informationsbits, die übertragen bzw. gesendet werden sollen, geändert werden. Es sei bemerkt, dass das in **Fig.** 9 gezeigte Ausführungsbeispiel in gleicher Weise auf den Fall anwendbar ist, bei dem der Codekanal entsprechend einer Pseudozufallsfunktion ausgewählt wird, und zwar analog zu dem Beispiel gemäß **Fig.** 1 und 2, bei dem die Frequenz basierend auf einem Pseudozufallscode ausgewählt wird.

[0055] Die zu sendenden Informationsdaten werden an einen Multiplexer (MUX) **400** geliefert, der einen Subset oder Subsatz von Bits zur Auswahl des Codekanals an einem ersten Ausgang liefert, und ferner die verbleibenden zu sendenden Bits an einen zweiten Ausgang. In einem Beispiel werden die Informationsbits verwendet, um den Codekanal für die Sendung auszuwählen. Es können jedoch die paketierten Bits vom CRC-Generator **402** oder die codierten Symbole von einem Faltungscodierer **404** zur Auswahl des Codekanals verwendet werden. Der zur

Auswahl des Codekanals verwendet Subsatz von Informationsbits wird zur Steuerung **416** geliefert. Entsprechend dem Subsatz von Informationsbits erzeugt und liefert der Steuerprozessor **416** ein Codekanalauswahlsignal an den Walsh-Symbolgenerator **414**.

[0056] Die verbleibenden zu sendenden Informationsbits werden an den CRC-Generator **402** geliefert, der einen Satz von Bits erzeugt und anfügt, der verwendet werden kann, um die Korrektheit der decodierten Daten am Empfänger zu prüfen. Die Bits vom CRC-Generator **402** werden an den Codierer **404** geliefert. In einem Beispiel ist der Codierer **404** ein Faltungscodierer, obwohl die vorliegende Erfindung in gleicher Weise bei irgendeinem Fehlerkorrekturcodierer verwendbar ist. Die Implementierung von Faltungscodierern ist auf diesem Gebiet der Technik wohlbekannt.

[0057] Die codierten Symbole werden sodann an den Kanalisierer **406** geliefert. Der Kanalisierer **406** wird mit einer zeitlich sich verändernden Spreizsequenz von einem entsprechenden, eine variable Frequenz besitzenden Generator **414**, beliefert. In einem Beispiel liefern die variablen Frequenzgeneratoren **414** Sequenzen, entsprechend einem vorbestimmten Satz von orthogonalen Walsh-Sequenzen. Die Walsh-Sequenzdaten von den Kanalisierern **406** werden an den Scrambler oder Verwürfeler **408** geliefert, der die Daten entsprechend einer Pseudozufallssequenz scrambled oder verwürfelt, und zwar vorgesehen durch den PN-Generator **410**. Wie oben bemerkt, sind derartige Kanalisierer und Sequenzgeneratoren auf diesem Gebiet der Technik wohlbekannt und im Einzelnen in dem genannten US-Patent 5,103,459 beschrieben. Die verwürfelten Daten werden an den Mischer **418** geliefert. Der Mischer **418** wird durch einen entsprechenden Lokaloszillator **420** betrieben. Die hinaufkonvertierten Daten werden an den Sender (TMTR) **374** zur Sendung durch die Antenne **426** geliefert.

[0058] **Fig.** 10 veranschaulicht einen Empfänger zum Empfang eines Signals gemäß der oben beschriebenen Sender, wobei die CDMA-Kanäle den Codekanal ändern entsprechend einem Subsatz der Informationsbits, die gesendet werden sollen. Das Signal wird entsprechend sämtlicher möglichen Codekanalsequenzen demoduliert und das empfangene Signal wird aus sämtlichen demodulierten Signalen ausgewählt, und zwar durch eine Analyse der Werte (üblicherweise als "Metrik" bezeichnet) und zwar berechnet zur Bestimmung der Qualität des Empfangssignals. Das Sendesignal wird durch die Antenne **450** empfangen und an den Empfänger (RCVR) **452** geliefert. Der Empfänger **452** filtert und verstärkt das Signal und liefert das Empfangssignal an der Herabkonvertierer **454**. Der Herabkonvertierer **454** wird durch den Lokaloszillator **456** betrieben.

[0059] Das herabkonvertierte Signal wird an einen De- bzw. Entscrambler oder Entwürfeler **458** geliefert. Der Descrambler **458** entscrambelt oder entwürfelt das herabkonvertierte Signal entsprechend einer Pseudozufallssequenz, geliefert durch einen entsprechenden PN-Generator **460**. Die entscrambelten Sequenzen werden an die Bank bzw. Reihe von Entkanalisierern **462a**–**462n** geliefert, welche das Signal entsprechend der Sequenz dekanalisieren, vorgesehen durch einen entsprechenden Sequenzgenerator **464a**–**464n**. In einem Beispiel sind die Sequenzgeneratoren **464a**–**464n** orthogonale Walsh-Sequenzgeneratoren. Die Daten werden an die Decodierer **466a**–**466n** geliefert, welche die Daten decodieren und zwar basierend auf dem Codierertyp, verwendet durch das Sendesystem. In einem Beispiel ist der Codierer ein Faltungscodierer und die Decodier **466a**–**466n** sind Trellis-Decodierer. Die decodierten Daten werden an CRC-Prüfelemente **468a**–**468n** geliefert, die bestimmen ob die decodierten Prüfbits den decodierten Informationsbits entsprechen.

[0060] Für jeden decodierten Datenstrom wird ein Satz von Qualitätsmetriken an den Steuerprozessor **470** geliefert. Der Steuerprozessor **470** wählt zur Ausgabe an den Benutzer den Rahmen mit der besten Qualität aus, und zwar basierend auf den Werten des Satzes der Qualitätsmetriken. Wenn sämtliche decodierten Rahmen eine nicht adäquate Qualität besitzen, wie dies durch die Werte der Metriken bestimmt wird, sodann wird eine Löschung erklärt. Beispiele von Qualitätsmetriken, die durch den Steuerprozessor **470** zur Auswahl des Rahmens verwendet werden können, umfassen die folgenden: (1) akkumulierte Branch- oder Zweigmetriken von Trellis-Decodierern **466a**–**466n**, (2) Symbolfehlerrate (SER = symbol error rate) und (3) CRC-Prüfergebnisse.

[0061] **Fig.** 11 veranschaulicht ein weiteres Ausführungsbeispiel des Sendesystems der vorliegenden Erfindung, wo sowohl die Modulationssequenz als auch die Heraufumwandlungsfrequenz ausgewählt wird, entsprechend einem Subsatz der zu sendenden Informationsbits. Es sei bemerkt, dass das in **Fig.** 11 gezeigte Ausführungsbeispiel in gleicher Weise auf den Fall anwendbar ist, wo der Codekanal und die Heraufkonversionsfrequenz entsprechend einer deterministischen Funktion ausgewählt werden. Dies kann durch Programmiersteuerprozessor **522** erfolgen.

[0062] Die zu sendenden Informationsdaten werden an den Multiplexer (MUX) **500** geliefert, der einen Subsatz von Bits liefert und zwar zur Auswahl des Codekanals und der Frequenz der Heraufumwandlung bzw. Heraufkonversion, und die verbleibenden Bits, die gesendet werden sollen, und zwar auf einem dritten Ausgang. In alternativen Ausführungsbeispielen können die paketierten Bits vom CRC-Generator **502** oder die codierten Symbole von dem Faltungsco-

dierer **504** dazu verwendet werden, um den Codekanal und die Heraufkonversionsfrequenz auszuwählen. Der Subsatz an Informationsbits der dazu verwendet wird, um Codekanal und Frequenz für die Heraufkonversion auszuwählen, werden an den Steuerprozessor **522** geliefert. Entsprechend dem Subsatz der Informationsbits liefert der Steuerprozessor **522** ein Codekanalauswahlsignal zum Walsh-Symbolgenerator **508** und liefert ein Frequenzselektionssignal an den variablen Frequenzsynthetisierer **516**.

[0063] Die verbleibenden zu sendenden Informationsbits werden an den CRC-Generator **502** geliefert, der einen Satz von Bits erzeugt und anfügt, der dazu verwendet werden kann um zu bestimmen, ob die am Empfänger empfangenen decodierten Daten korrekt sind. Die Bits vom CRC-Generator **502** werden an den Codierer **504** geliefert. In einem Ausführungsbeispiel ist der Codierer **504** ein Faltungscodierer, obwohl die Erfindung in gleicher Weise anwendbar ist bei irgendeinem Fehlerkorrekturcodierer. Faltungscodierer sind auf dem Gebiet der Technik bekannt.

[0064] Sodann werden die codierten Symbole dem Kanalisierer **506** zugeführt. Der Kanalisierer **506** ist mit einer sich zeitlich verändernden Spreizsequenz beliefert, und zwar von dem entsprechenden variablen Sequenzgenerator **508**. In einem Ausführungsbeispiel liefern die variablen Sequenzgeneratoren **508** Sequenzen entsprechend einem vorbestimmten Satz von orthogonalen Walsh-Sequenzen. Die Walsh-Sequenzdaten vom Kanalisierer **506** werden an den Scrambler **510** geliefert, der die Daten entsprechend einer Pseudozufallssequenz, geliefert durch PN-Generator **512** scrambelt oder verwürfelt. Die Kanalisierer und Sequenzgeneratoren sind auf diesem Gebiet der Technik bekannt und im einzelnen in dem oben genannten US-Patent 5,103,459 beschrieben. Die verwürfelten Daten werden an den Mischer **514** geliefert. Der Mischer **514** wird durch einen variablen Frequenzsynthetisierer **516** betrieben. Der variable Frequenzsynthetisierer **516** erzeugt und liefert eine Treiberfrequenz entsprechend einem Frequenzauswahlsignal vom Steuerprozessor **522** und zwar die Treiberfrequenz entsprechend einem Subsatz der zu sendenden Informationsbits auswählend. Die heraufkonvertierten Daten werden an den Sender (TMTR) **518** zur Sendung durch die Antenne **520** geliefert.

[0065] **Fig.** 12 veranschaulicht einen, zum Empfang vom Spreizspektrumdaten ausgelegten Empfänger, wobei Frequenz- und Codekanal entsprechend einem Subsatz der übertragenen bzw. gesendeten Daten verändert wird. Bezugnehmend auf **Fig.** 12 sei bemerkt, dass das Sendesignal bzw. das gesendete Signal durch die Antenne **600** empfangen wird an den Empfänger (RCVR) **601** geliefert wird. Der Empfänger **601** filtert und verstärkt das Signal und liefert das Empfangssignal an eine Reihe von Herabkonvertierern **602a**–**602i**. Jeder Herabkonvertierer **602a**–**602i** wird durch einen entsprechenden Lokaloszillator **604a**–**604i** betrieben.

[0066] Jedes herabkonvertierte Signal wird an einen entsprechenden Entscrambler **606a**–**606i** geliefert. Die Entscrambler **606a**–**606i** entscrambeln bzw. entwürfeln das herabkonvertierte Signal entsprechend einer Pseudozufallssequenz, geliefert durch einen entsprechenden PN-Generator **608a**–**608i**. Die entwürfelten Sequenzen vom Entwürfler **606a** werden an die Dekanalisierer **610a**–**610j** geliefert und die entscrambelten Sequenzen vom Entscrambler **606i** werden an die Dekanalisierer **610k**–**610n** geliefert, welche jede entscrambelte Sequenz gemäß sämtlicher Sequenzen dekanalisieren. Jeder Dekanalisierer **610a**–**610n** wird durch einen entsprechenden Sequenzgenerator **612a**–**612n** betrieben. In einem Ausführungsbeispiel sind die Generatoren **612a**–**612n** orthogonale Walsh-Sequenzgeneratoren. Die entspreizten Daten werden an die Decodierer **614a**–**614n** geliefert, welche die Daten decodieren, und zwar basierend auf der durch das Sendesystem verwendeten Type des Codierers. In einem Ausführungsbeispiel ist der Codierer ein Faltungscodierer und die Decodierer **614a**–**614n** sind Trellis-Decodierer. Die decodierten Daten werden an das CRC-Prüfelement **616a**–**616n** geliefert, welches bestimmt, ob die decodierten Prüfbits den decodierten Informationsbits entsprechen.

[0067] Für jeden decodierten Strom von Daten und einen Satz von Qualitätsmetriken für jeden Strom von Daten wird vorgesehen an dem Steuerprozessor **618**. Der Steuerprozessor **618** wählt den Rahmen mit der besten Qualität zur Ausgabe an den Benutzer aus, und zwar bestimmt durch die Werte der Metriken. Wenn alle decodierten Rahmen eine nicht adäquate Qualität besitzen, so wird eine Löschung erklärt. Beispiele von Qualitätsmetriken, die durch den Steuerprozessor **618** zur Auswahl des Rahmens verwendet werden können, umfassen folgende: (1) akkumulierte Branch- oder Zweigmetriken von Trellis-Decodierern **612a**–**612n**, (2) Symbolfehlerrate (SER = symbol error rate) und (3) CRC Prüfergebnisse.

[0068] Die vorstehende Beschreibung ermöglicht jedem Fachmann die vorliegende Erfindung zu verwenden. Jedoch erkennt der Fachmann ferner verschiedene Abwandlungen dieser Ausführungsbeispiele ohne 21056 weiteres.

Patentansprüche

1. Eine Vorrichtung zur Direktsequenz- bzw. PN-Spektrumspreizübertragung von Daten, wobei die Vorrichtung Folgendes aufweist:
Kanalisierungsmittel (**8**, **56**, **258**, **308**, **358**, **414**, **508**) zum Anwenden eines Kanalisierungscodes auf zu

sendende Daten;
Scrambling- bzw. Verwürfelungsmittel (**12**, **60**, **262**, **312**, **362**, **410**, **512**) zum Anwenden eines Scramblingcodes auf die zu übersendenden Daten, wobei die Kanalisierungsmittel und die Scramblingmittel zusammen kanalisierte Direktsequenzspreizdaten erzeugen;
Aufwärtsumsetzungsmittel (**14**, **64**, **270**, **320**, **370**, **420**, **516**) zum Aufwärtsumsetzen der kanalisierten Direktsequenzspreizdaten für die Übertragung um eine Mittelübertragungsfrequenz; und
Steuermittel (**22**, **70**, **266**, **316**, **366**, **416**, **522**) zum Steuern der Kanalisierungsmittel und/oder der Aufwärtsumsetzungsmittel, um die Kanalisierung der Daten und/oder die Mittelübertragungsfrequenz, um die die kanalisierten Direktsequenzspreizdaten gesendet werden, zu variieren,
wobei die Aufwärtsumsetzungsmittel Folgendes aufweisen:
einen Synthesizer mit variabler Frequenz (**64**, **320**, **516**) zum Genieren eines Signals mit einer Frequenz in Abhängigkeit eines Steuersignals von den Steuerungsmitteln, und gekennzeichnet durch eine Phasenversatzsteuerung (**211**) zum Führen einer Aufzeichnung der Phase der Signalausgangsgröße des Synthesizers mit variabler Frequenz (**64**, **320**, **516**) für jede auswählbare Frequenz.

2. Eine Vorrichtung nach Anspruch 1, wobei die Kanalisierungsmittel einen Walsh-Symbol-Generator (**414**, **508**) zum Generieren eines Walsh-Symbols in Abhängigkeit eines Steuersignals von den Steuerungsmitteln (**22**, **70**, **266**, **316**, **366**, **416**, **522**) aufweisen.

3. Eine Vorrichtung nach Anspruch 1, wobei:
die Kanalisierungsmittel eine Vielzahl von Walsh-Symbol-Generatoren (**358A ... 358N**) aufweisen, von denen jeder einen Ausgang hat, der mit einem Switch bzw. Schalter (**364**) verbunden ist;
jeder Walsh-Symbol-Generator (**358A ... 358N**) angeordnet ist, um ein jeweiliges Walsh-Symbol auszugeben, das sich von der Walsh-Symbol-Ausgabe der anderen Walsh-Symbol-Generatoren unterscheidet; und
der Switch (**364**) angeordnet ist, um eine Walsh-Symbol-Ausgabe von einem der Walsh-Symbol-Generatoren in Abhängigkeit von einem Steuersignal von den Steuerungsmitteln auszuwählen.

4. Eine Vorrichtung nach einem der vorhergehenden Ansprüche, wobei die Steuerungsmittel (**22**, **70**, **266**, **316**, **366**, **416**, **522**) angeordnet sind, um die Steuerung in Abhängigkeit eines Teilsatzes von Bits der zu sendenden Daten zu bewirken.

5. Eine Vorrichtung nach einem der vorhergehenden Ansprüche, wobei die Steuerungsmittel (**22**, **70**, **266**, **316**, **366**, **416**, **522**) angeordnet sind, um die Steuerung in Abhängigkeit einer vorbestimmten deterministischen Funktion zu bewirken.

6. Eine Vorrichtung nach einem der vorhergehenden Ansprüche, wobei die Steuerungsmittel (**22**, **70**, **266**, **316**, **366**, **416**, **522**) angeordnet sind, um die Steuerung in Abhängigkeit eines kryptographischen Schlüsselelementstromes zu bewirken.

7. Ein Verfahren zum Direktsequenzspektrumspreizübertragen von Daten, wobei das Verfahren Folgendes aufweist:
Anwenden eines Kanalisierungscodes auf zu übersendende Daten;
Anwenden eines Scramblings- bzw. Verwürfelungscodes auf die zu übertragenden Daten, wobei das Kanalisieren und das Scrambeln zusammen kanalisierte Direktsequenzspreizdaten erzeugt;
Aufwärtsumsetzen der kanalisierten Direktsequenzspreizdaten für die Übertragung um eine Mittelübertragungsfrequenz herum; und
Steuern der Kanalisierung und/oder der Aufwärtsumsetzung, um zeitlich die Kanalisierung der Daten und/oder die Mittelübertragungsfrequenz, um die die kanalisierten Direktsequenzspreizdaten gesendet werden, zu variieren;
wobei die Aufwärtsumsetzung das Generieren eines Signals mit einer Frequenz in Abhängigkeit eines Steuersignals aufweist, und dadurch gekennzeichnet, dass das Aufwärtsumsetzen bzw. Aufwärtsmischen weiterhin das Führen einer Aufzeichnung der Phasen der Signalausgangsgröße für jede auswählbare Frequenz aufweist.

8. Verfahren nach Anspruch 7, wobei die Kanalisierung das Generieren eines Walsh-Symbols und das Kombinieren des Walsh-Symbols mit den zu sendenden Daten aufweist.

9. Verfahren nach Anspruch 7, wobei:
die Kanalisierung ein Generieren einer Vielzahl von Walsh-Symbolen aufweist, wobei jedes Walsh-Symbol sich von den anderen Walsh-Symbolen unterscheidet; und
Auswählen eines Walsh-Symbols zum Kommunizieren mit den zu sendenden Daten.

10. Verfahren nach einem der Ansprüche 7 bis 9, wobei das Steuern in Abhängigkeit eines Teilsatzes der Bits der zu sendenden Daten bewirkt wird.

11. Verfahren nach einem der Ansprüche 7 bis 9, wobei das Steuern in Abhängigkeit einer vordefinierten deterministischen Funktion bewirkt wird.

12. Verfahren nach einem der Ansprüche 7 bis 9, wobei das Steuern in Abhängigkeit eines kryptographischen Schlüsselelementstromes bewirkt wird.

Es folgen 9 Blatt Zeichnungen

Anhängende Zeichnungen

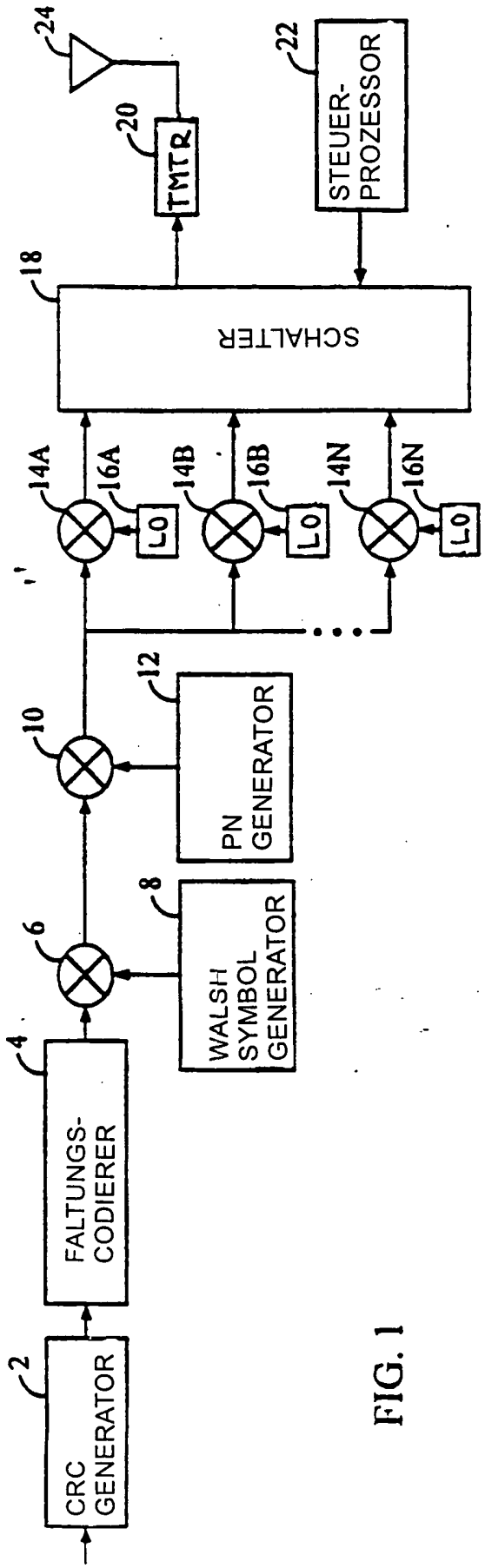


FIG. 1

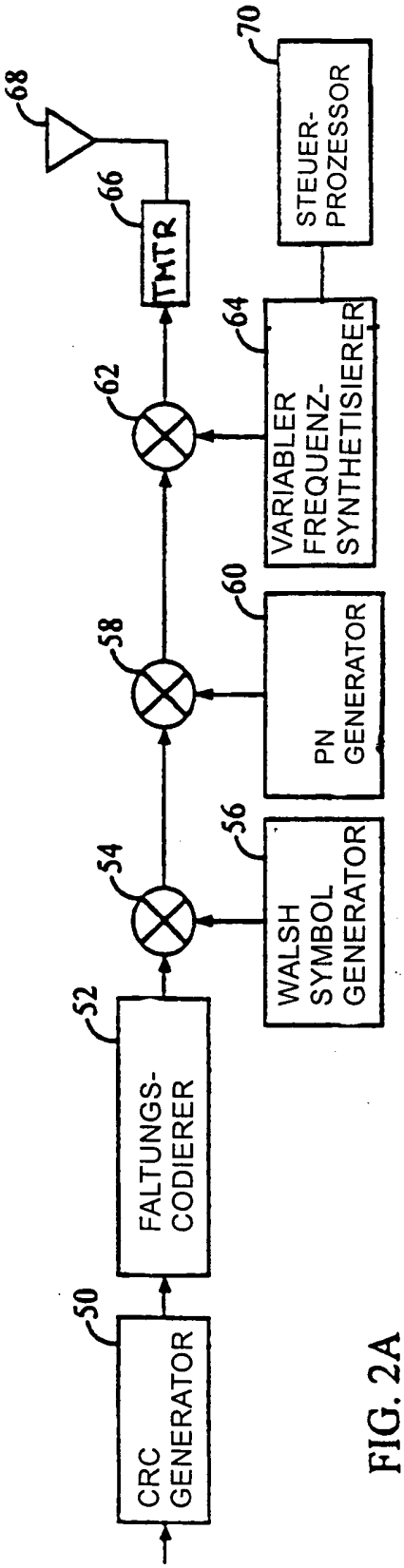


FIG. 2A

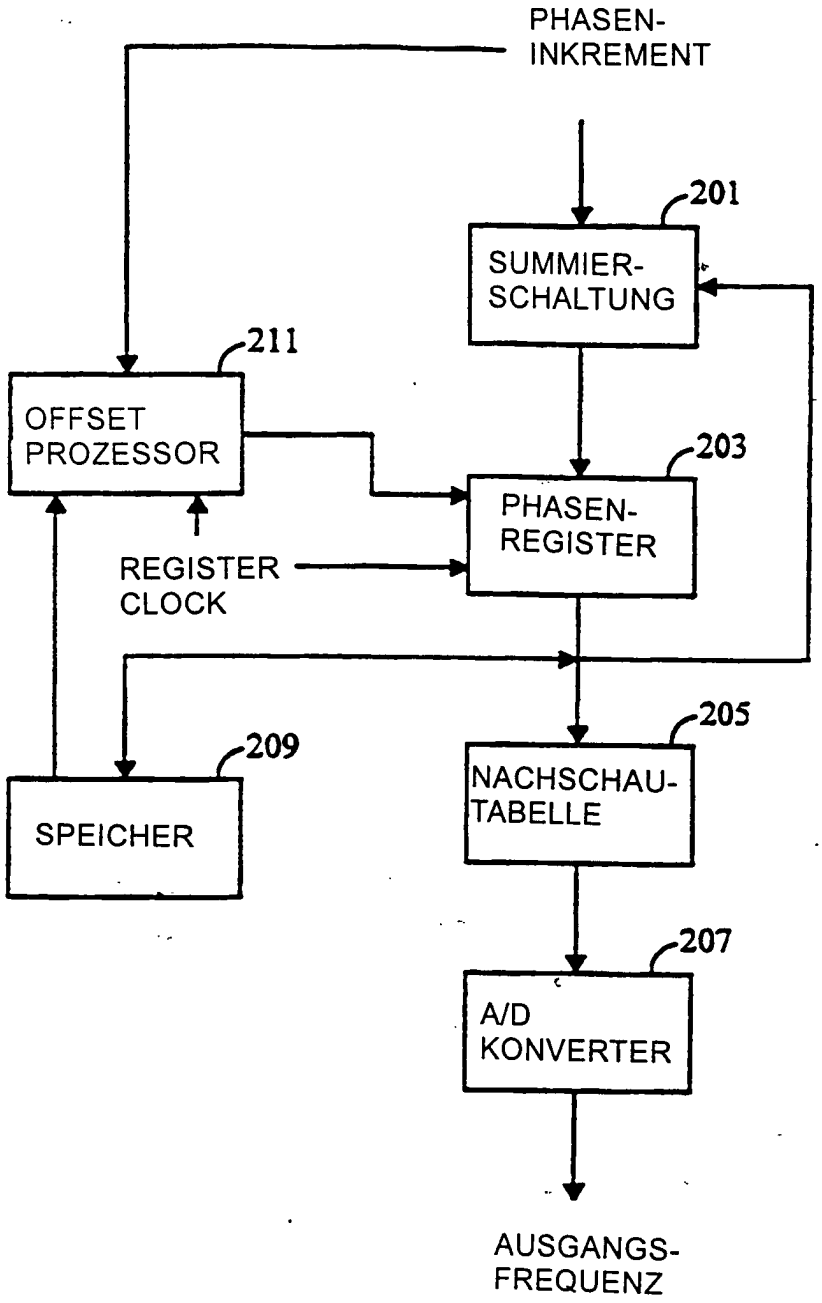

PHASEN-
INKREMENT
201
SUMMIER-
SCHALTUNG
211
OFFSET
PROZESSOR
203
PHASEN-
REGISTER
REGISTER
CLOCK
205
209
NACHSCHAU-
TABELLE
SPEICHER
207
A/D
KONVERTER
AUSGANGS-
FREQUENZ

FIG. 2B

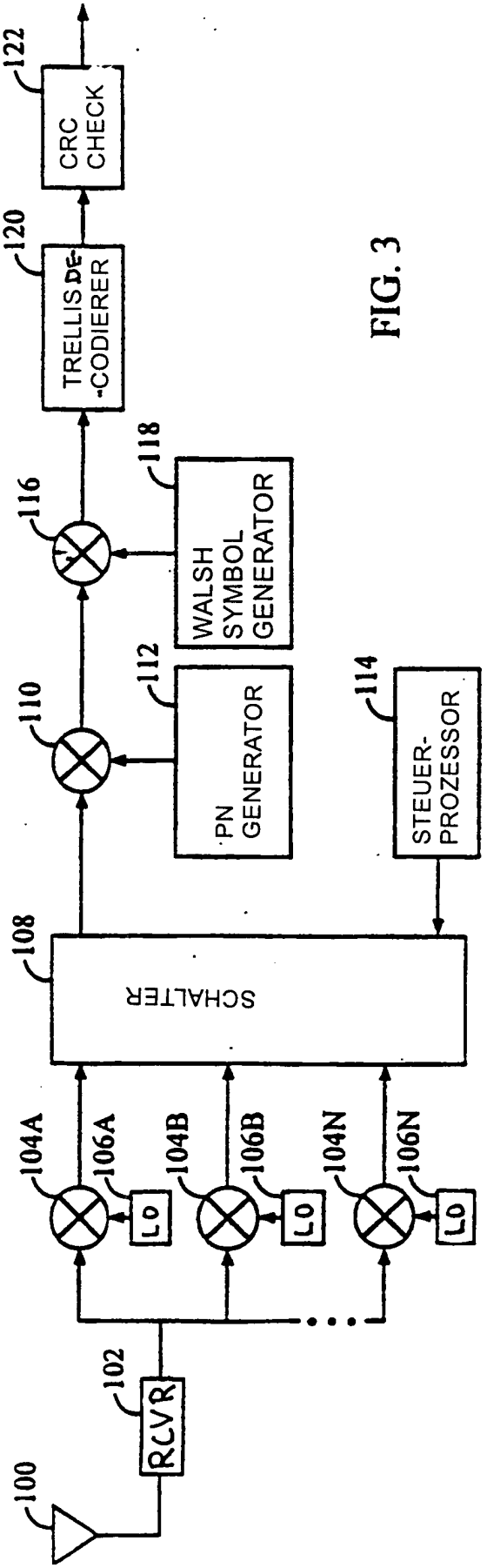

100
102
RCVR
104A
106A
LO
104B
106B
LO
104N
106N
LO
108
SCHALTER
110
112
PN GENERATOR
114
STEUER-PROZESSOR
116
118
WALSH SYMBOL GENERATOR
120
TRELLIS DE-CODIERER
122
CRC CHECK

FIG. 3

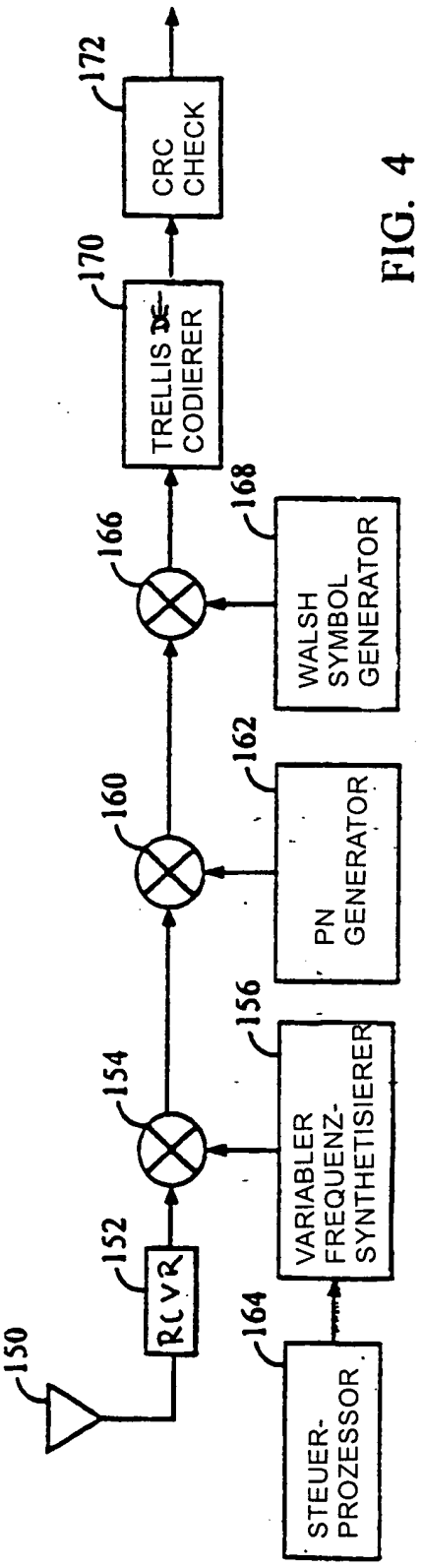

150
152
RCVR
154
156
VARIABLER FREQUENZ-SYNTHETISIERER
160
162
PN GENERATOR
164
STEUER-PROZESSOR
166
168
WALSH SYMBOL GENERATOR
170
TRELLIS DE-CODIERER
172
CRC CHECK

FIG. 4

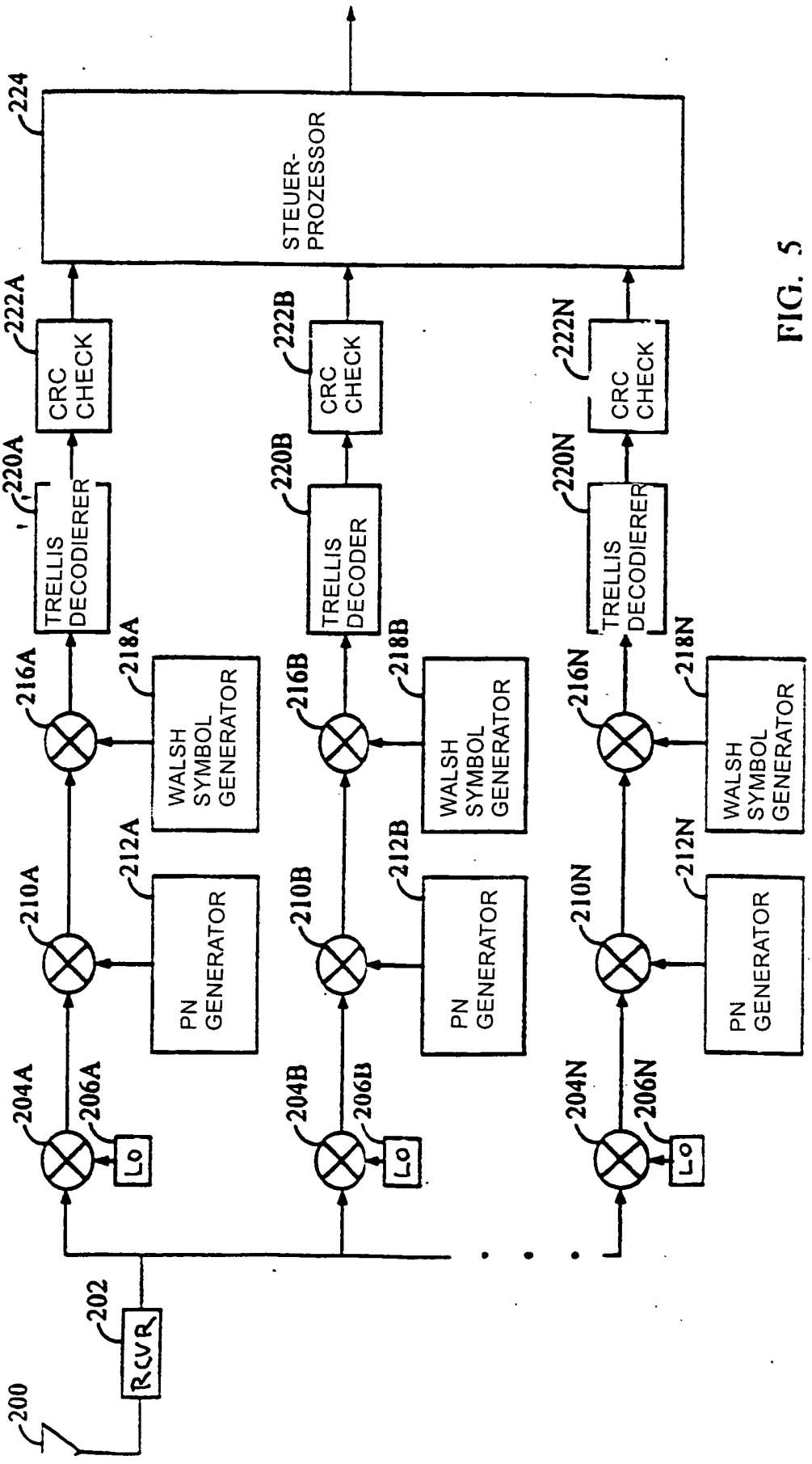

200
202
RCVR
204A
206A
LO
210A
212A
PN GENERATOR
216A
218A
WALSH SYMBOL GENERATOR
220A
TRELLIS DECODIERER
222A
CRC CHECK
204B
206B
LO
210B
212B
PN GENERATOR
216B
218B
WALSH SYMBOL GENERATOR
220B
TRELLIS DECODER
222B
CRC CHECK
204N
206N
LO
210N
212N
PN GENERATOR
216N
218N
WALSH SYMBOL GENERATOR
220N
TRELLIS DECODIERER
222N
CRC CHECK
224
STEUER-PROZESSOR

FIG. 5

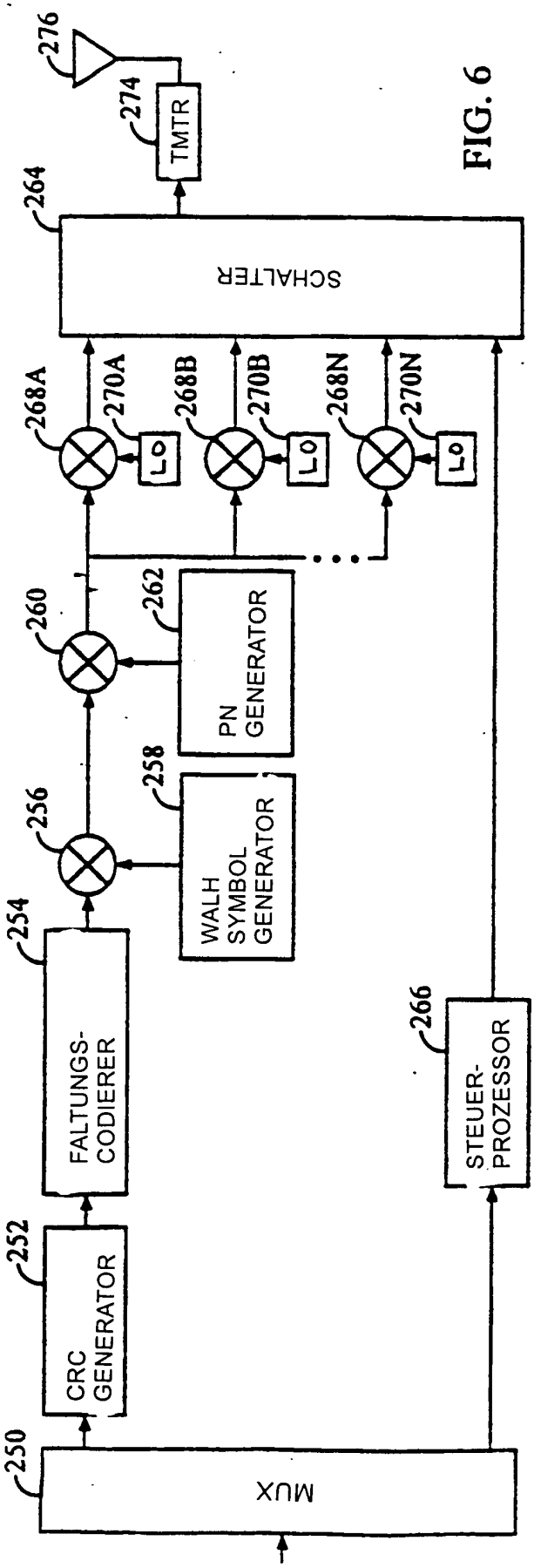

MUX
250
CRC GENERATOR
252
FALTUNGS-CODIERER
254
WALH SYMBOL GENERATOR
258
256
PN GENERATOR
262
260
268A
270A
268B
270B
268N
270N
LO
LO
LO
SCHALTER
264
TMTR
274
276
STEUER-PROZESSOR
266

FIG. 6

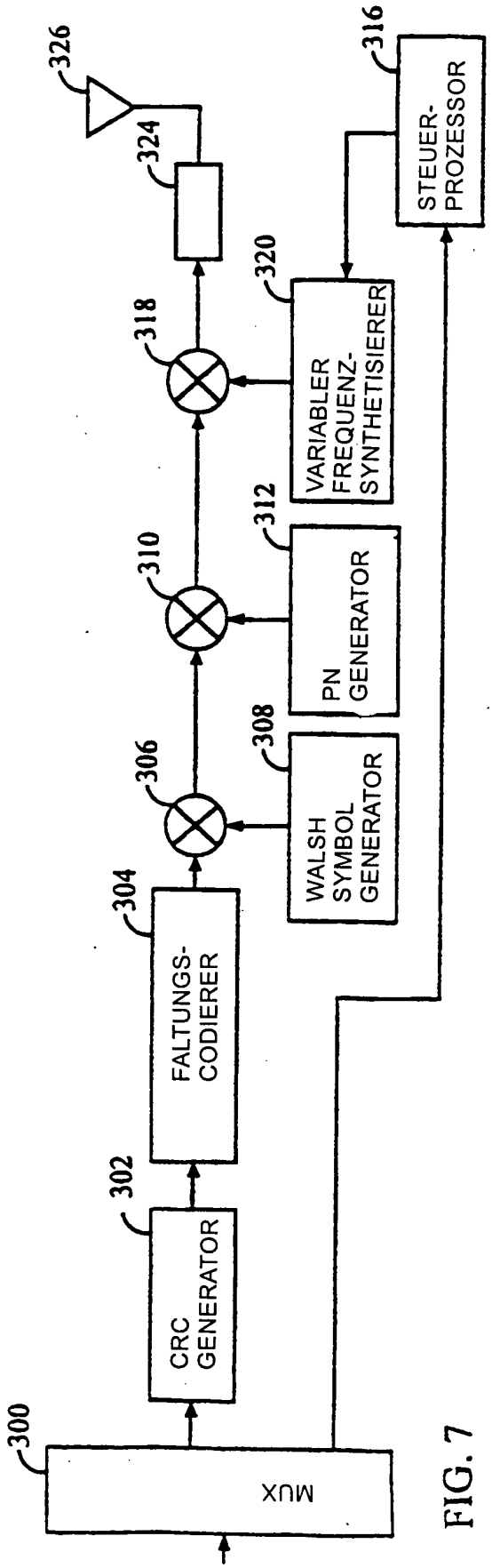

MUX
300
CRC GENERATOR
302
FALTUNGS-CODIERER
304
WALSH SYMBOL GENERATOR
308
306
PN GENERATOR
312
310
VARIABLER FREQUENZ-SYNTHETISIERER
320
318
324
326
STEUER-PROZESSOR
316

FIG. 7

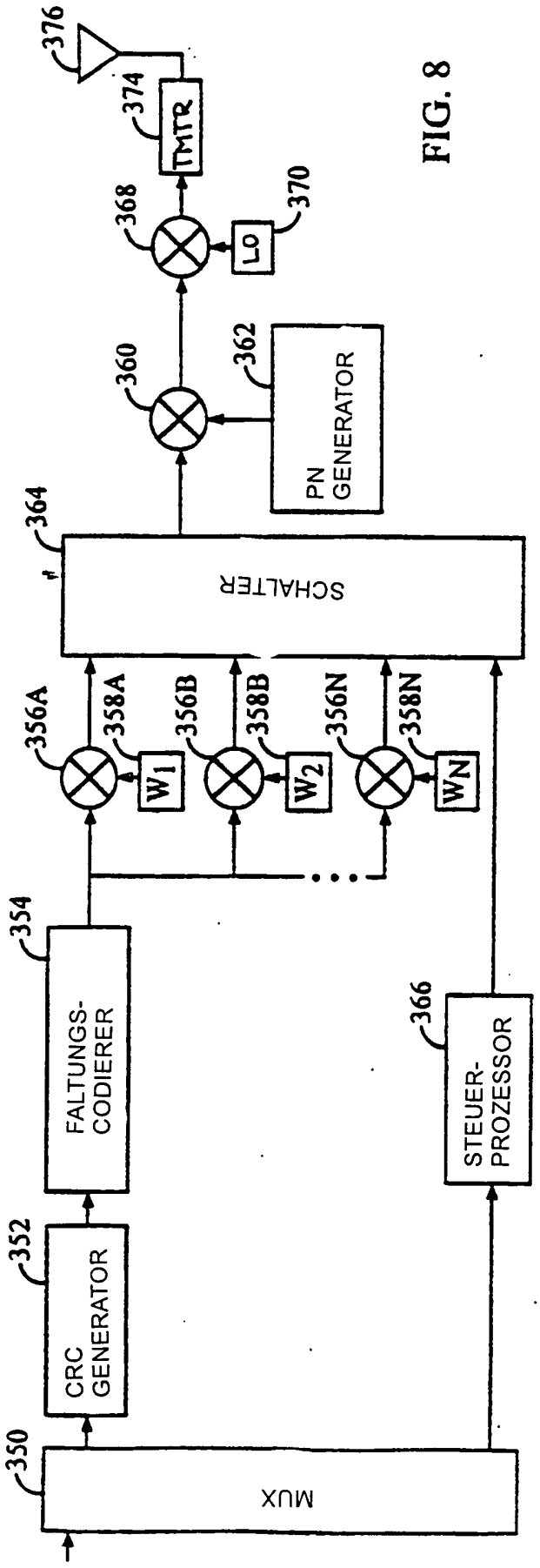

376
374
TMTR
368
370
LO
360
362
PN GENERATOR
364
SCHALTER
356A
358A
356B
358B
356N
358N
W1
W2
WN
354
FALTUNGS-CODIERER
352
CRC GENERATOR
350
MUX
366
STEUER-PROZESSOR

FIG. 8

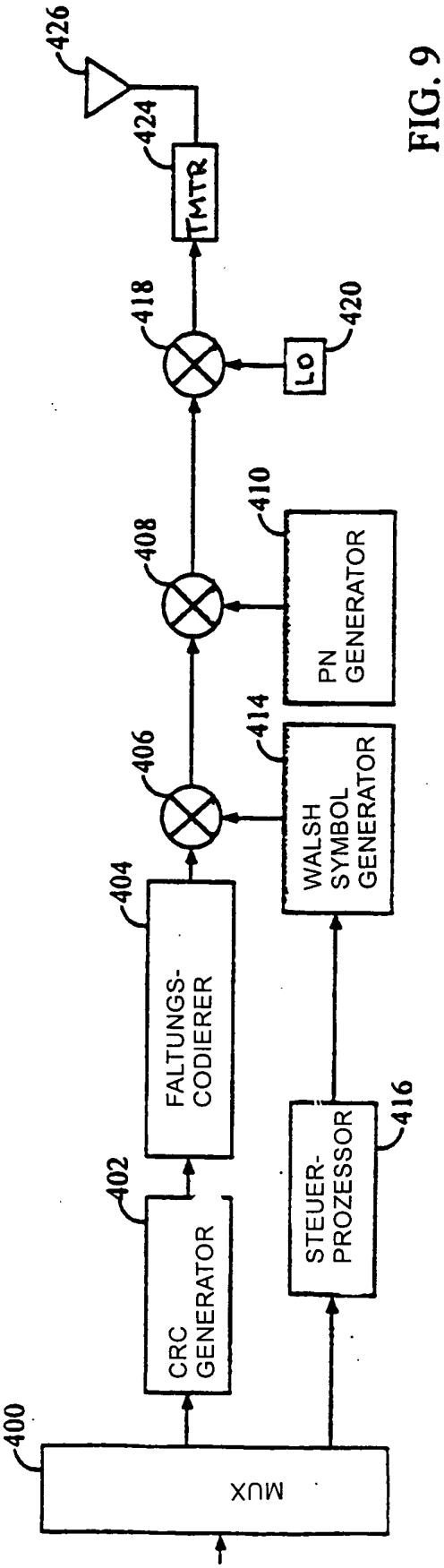

426
424
TMTR
418
420
LO
408
410
PN GENERATOR
406
414
WALSH SYMBOL GENERATOR
404
FALTUNGS-CODIERER
402
CRC GENERATOR
400
MUX
416
STEUER-PROZESSOR

FIG. 9

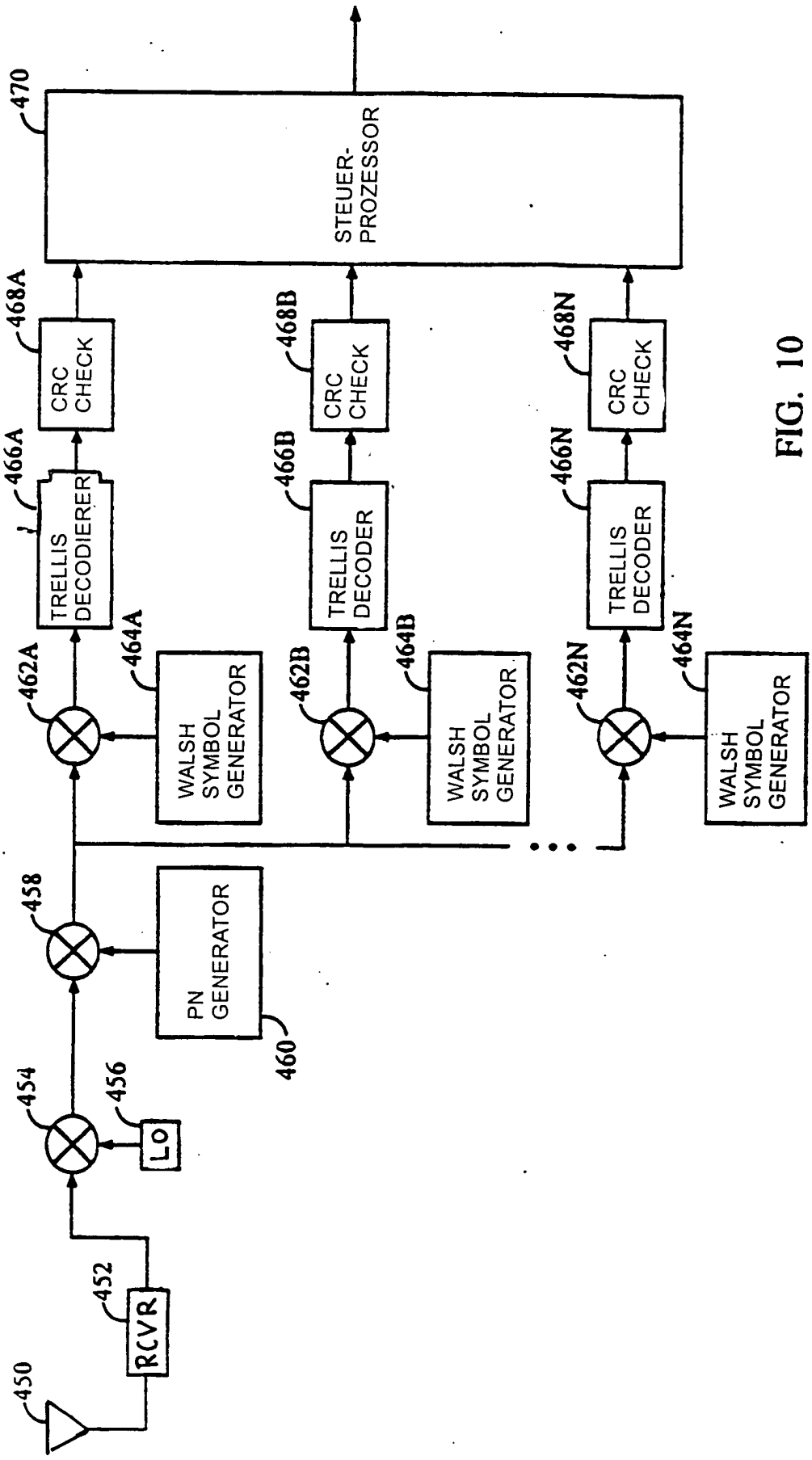

470
STEUER-PROZESSOR
468A
CRC CHECK
468B
CRC CHECK
468N
CRC CHECK
466A
TRELLIS DECODIERER
466B
TRELLIS DECODER
466N
TRELLIS DECODER
462A
464A
WALSH SYMBOL GENERATOR
462B
464B
WALSH SYMBOL GENERATOR
462N
464N
WALSH SYMBOL GENERATOR
458
PN GENERATOR
460
454
456
LO
452
RCVR
450

FIG. 10

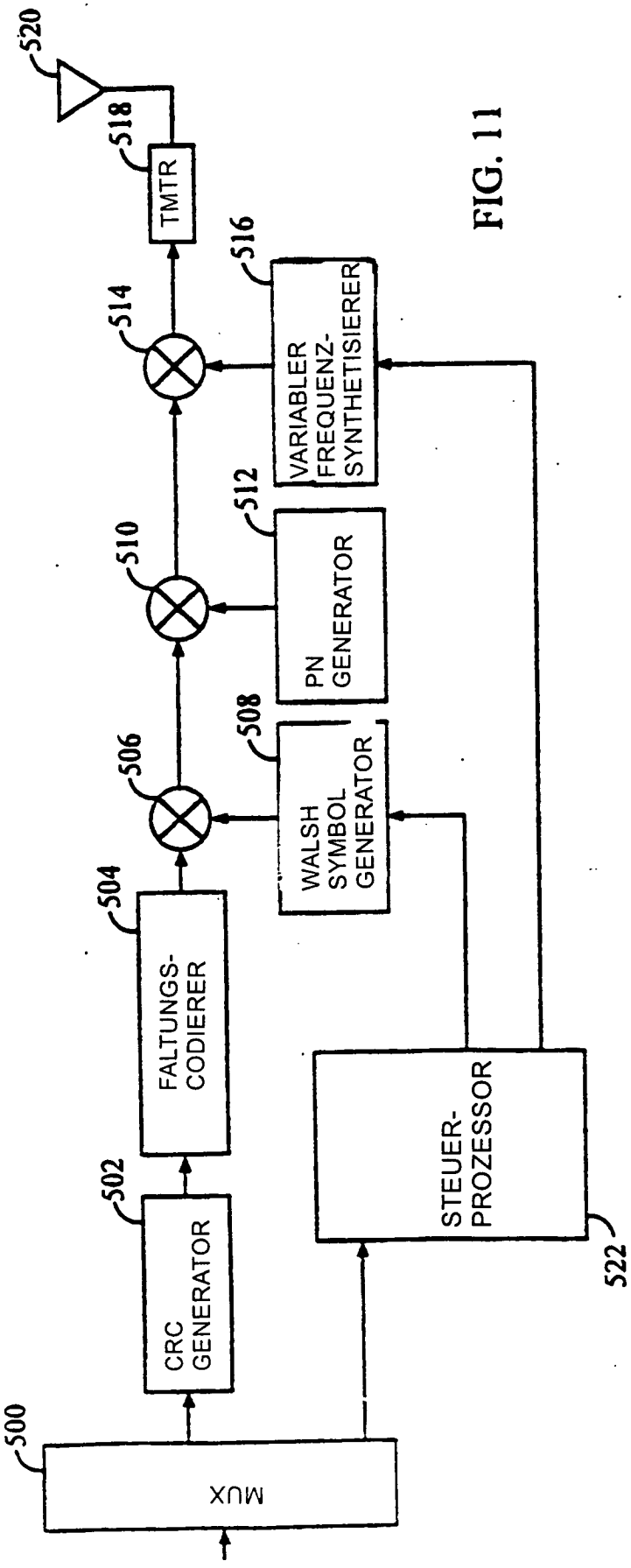

520
518
TMTR
516
VARIABLER FREQUENZ-SYNTHETISIERER
514
512
PN GENERATOR
510
508
WALSH SYMBOL GENERATOR
506
504
FALTUNGS-CODIERER
502
CRC GENERATOR
500
MUX
STEUER-PROZESSOR
522

FIG. 11

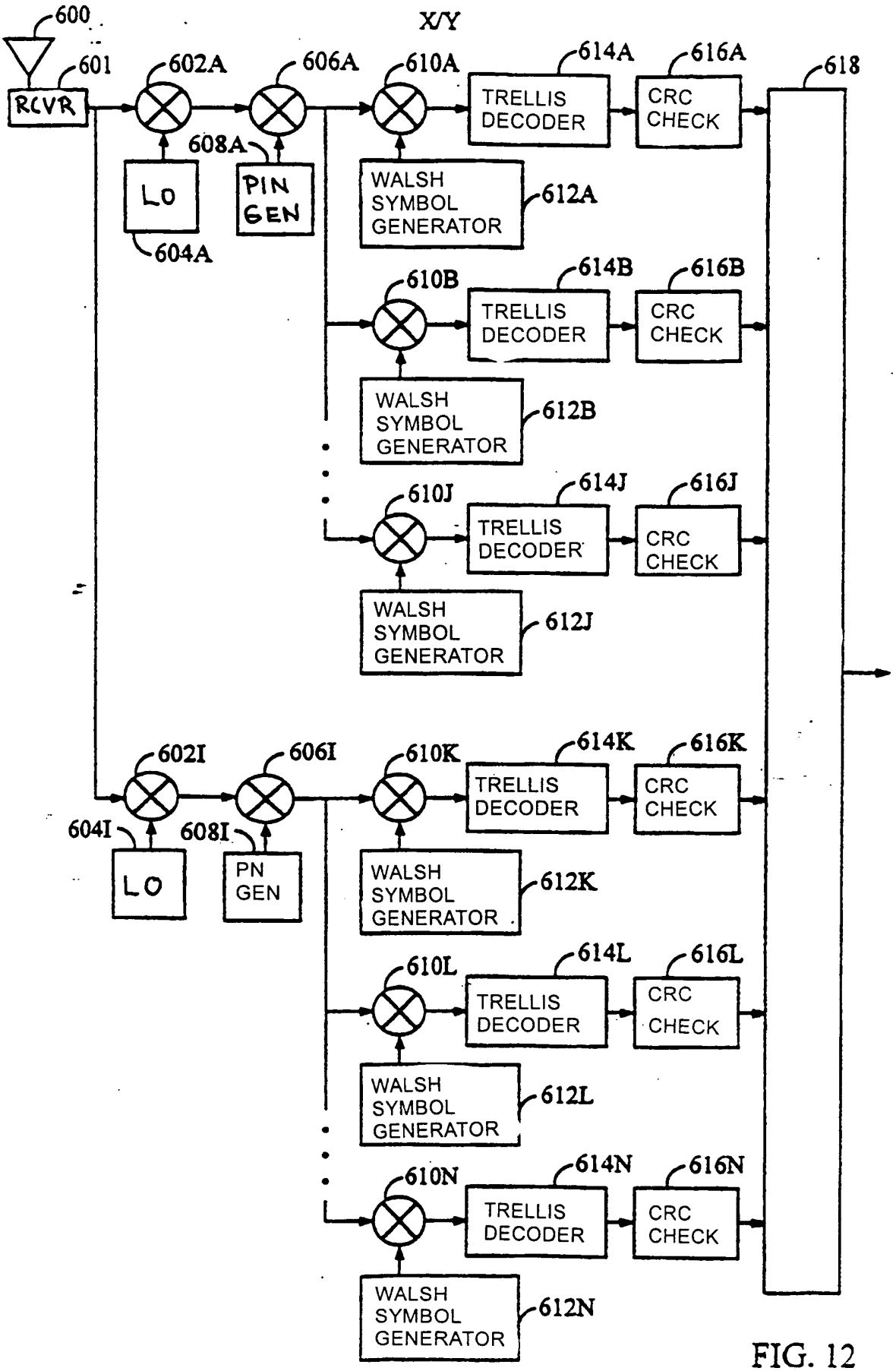

600
601
RCVR
X/Y
602A
606A
610A
614A
616A
618
TRELLIS DECODER
CRC CHECK
608A
LO
PIN GEN
604A
WALSH SYMBOL GENERATOR
612A
610B
614B
616B
612B
610J
614J
616J
612J
602I
606I
610K
614K
616K
604I
608I
PN GEN
612K
610L
614L
616L
612L
610N
614N
616N
612N

FIG. 12