

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-217841  
(P2005-217841A)

(43) 公開日 平成17年8月11日(2005.8.11)

(51) Int. Cl.<sup>7</sup>  
H03L 7/093

F I  
H03L 7/08

テーマコード(参考)  
5J106

審査請求 未請求 請求項の数 8 O L (全 14 頁)

(21) 出願番号 特願2004-22818 (P2004-22818)  
(22) 出願日 平成16年1月30日(2004.1.30)

(71) 出願人 000001889  
三洋電機株式会社  
大阪府守口市京阪本通2丁目5番5号  
(74) 代理人 100111383  
弁理士 芝野 正雅  
(72) 発明者 平山 秀樹  
大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内  
(72) 発明者 渡辺 智文  
大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内  
(72) 発明者 清瀬 雅司  
大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

最終頁に続く

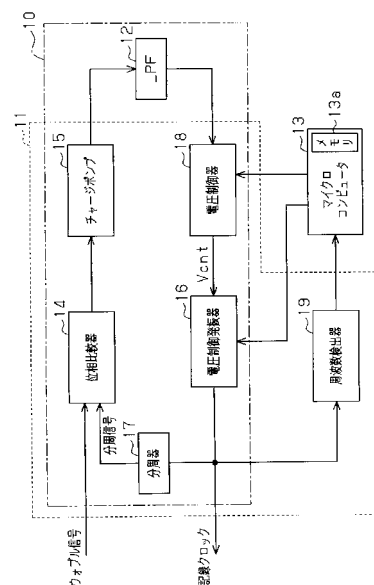
(54) 【発明の名称】 クロック生成方法及びクロック生成装置

(57) 【要約】

【課題】 クロック生成源となる電圧制御発振器に製造ばらつきがあるような場合であれ、ジッターを含む各種周期信号に的確に同期するクロックを生成することのできるクロック生成方法及びクロック生成装置を提供する。

【解決手段】 クロック生成装置は、複数の異なる発振特性をもってクロック発振の可能な電圧制御発振器 16 を用いてウォブル信号に同期したクロックを生成する。このクロック生成装置では、電圧制御発振器 16 に設定されている複数の発振特性が順次選択されて、電圧制御器 18 により試験電圧が与えられることで各発振特性について同定される。そして、この同定された各発振特性のうち、同期の対象とするウォブル信号の想定される周波数がそれら発振特性において発振可能な周波数範囲の略中心となって且つ、ゲインのより小さい発振特性が前記電圧制御発振器 16 に設定されてクロックの生成が行われる。

【選択図】 図 1



## 【特許請求の範囲】

## 【請求項 1】

印加される制御電圧に対し複数の異なる発振特性をもってクロック発振の可能な電圧制御発振器を用いて周期信号に同期したクロックを生成するクロック生成方法であって、

前記電圧制御発振器に設定されている発振特性を順次選択しつつ、同電圧制御発振器に試験電圧を与えて、それら発振特性の各々を同定し、該同定した各発振特性のうち、前記同期の対象とする周期信号の想定される周波数がそれら発振特性において発振可能な周波数範囲内にあつて且つ、ゲインのより小さい発振特性を前記電圧制御発振器に設定して前記クロックの生成を行う

ことを特徴とするクロック生成方法。

10

## 【請求項 2】

前記順次選択される発振特性は、複数のオフセット周波数、及び電圧/周波数変換にかかる複数のゲインの組み合わせからなり、それら各発振特性に対する前記同定は、前記試験電圧として前記制御電圧がとりうる最大電圧及び最小電圧をそれぞれ前記電圧制御発振器に与えたときに同電圧制御発振器から出力されるクロックの周波数をそれぞれ検出し、これら検出される 2 つの周波数の値と前記与えた 2 つの電圧の値とから各々前記オフセット周波数及び前記ゲインを特定することによって行われる

請求項 1 に記載のクロック生成方法。

## 【請求項 3】

前記順次選択される発振特性は、複数のオフセット周波数、及び電圧/周波数変換にかかる複数のゲインの組み合わせからなり、それら各発振特性に対する前記同定は、前記試験電圧として前記制御電圧がとりうる最大電圧及び最小電圧の中間電圧を前記電圧制御発振器に与えたときに同電圧制御発振器から出力されるクロックの周波数を検出し、該検出される周波数の値と前記与えた電圧の値とから各々前記オフセット周波数及び前記ゲインを推定することによって行われる

請求項 1 に記載のクロック生成方法。

20

## 【請求項 4】

周期信号を入力し、この周期信号に同期したクロックを生成するクロック生成装置であつて、

印加される制御電圧に対し複数の異なる発振特性をもってクロック発振の可能な電圧制御発振器と、この電圧制御発振器に設定されている発振特性の順次の選択に伴って同電圧制御発振器に試験電圧を与える電圧制御器と、前記試験電圧の付与によって前記電圧制御発振器から出力されるクロックの周波数を検出する周波数検出器とを備える

ことを特徴とするクロック生成装置。

30

## 【請求項 5】

請求項 4 に記載のクロック生成装置において、

前記電圧制御発振器に設定されている発振特性の順次選択に伴い前記電圧制御器から前記電圧制御発振器に付与される試験電圧の値とこの試験電圧に対応して前記周波数検出器によって検出される周波数の値とに基づいて前記電圧制御発振器に設定されている発振特性の各々が同定されるとともに、該同定された各発振特性のうち、前記同期の対象とする周期信号の想定される周波数がそれら発振特性において発振可能な周波数範囲内にあつて且つ、ゲインのより小さい発振特性が、前記周期信号に同期したクロックを生成するための発振特性として前記電圧制御発振器に選択的に設定される

ことを特徴とするクロック生成装置。

40

## 【請求項 6】

前記順次選択される発振特性は、複数のオフセット周波数、及び電圧/周波数変換にかかる複数のゲインの組み合わせからなり、それら各発振特性に対する前記同定は、前記試験電圧として前記制御電圧がとりうる最大電圧及び最小電圧がそれぞれ電圧制御発振器に与えられて且つ、同電圧制御発振器から出力されるクロックの周波数が前記周波数検出器によってそれぞれ検出されたときの、これら検出される 2 つの周波数の値と前記与えられる

50

2つの電圧の値とから各々前記オフセット周波数及び前記ゲインが特定されることによつて行われる

請求項5に記載のクロック生成装置。

【請求項7】

前記順次選択される発振特性は、複数のオフセット周波数、及び電圧/周波数変換にかかる複数のゲインの組み合わせからなり、それら各発振特性に対する前記

同定は、前記試験電圧として前記制御電圧がとりうる最大電圧及び最小電圧の中間電圧が電圧制御発振器に与えられて且つ、同電圧制御発振器から出力されるクロックの周波数が前記周波数検出器によって検出されたときの、該検出される周波数の値と前記与えられる電圧の値とから各々前記オフセット周波数及び前記ゲインが推定されることによつて行われる

10

請求項5に記載のクロック生成装置。

【請求項8】

前記同期の対象とする周期信号が、光ディスクから抽出される周期信号の一つであり、前記発振特性の同定、及びこの同定に基づく前記電圧制御発振器に対する発振特性の選択的な設定が、前記光ディスクとの間でのデータの記録・再生を行う光ディスク装置の起動毎に実行される

請求項4～7のいずれか一項に記載のクロック生成装置。

【発明の詳細な説明】

【技術分野】

20

【0001】

本発明は、入力される周期信号に同期したクロックを生成するクロック生成方法及びクロック生成装置に関する。

【背景技術】

【0002】

従来、この種のクロック生成装置は、例えばDVD-R (Digital Versatile Disc - Recordable)等の記録型光ディスクに対してデータ記録可能な光ディスク装置に搭載され、その記録の際に基準となる記録クロックを生成する。このクロック生成装置にはPLL (Phase Locked Loop)回路が一般に用いられている。そして、このクロック生成装置により生成される記録クロックに基づいて記録処理が行われることで、ディスクの回転速度に合ったデータ記録が的確に行われるようになる。

30

【0003】

この記録クロックの生成は、光ディスクのほぼ全域に形成されている案内溝 (プリグルーブ)のわずかな蛇行 (ウォブル)から得られる所定周期のウォブル信号やトラック上に所定の間隔で設けられたランドプリピット (LPP)に基づくLPP信号等に基づきなされる。なお、光ディスク装置によっては、光ディスクに記録されたデータを再生する際にも、その光ディスクの回転速度に合わせた処理を実現すべく、上記ウォブル信号等に基づいて再生クロックが生成される。

【0004】

40

ところで、上記ウォブル信号等には、ディスクの回転変動、ディスクのチルト等に起因して生じるジッターとよばれる時間軸方向の変動が存在する。このため、ウォブル信号等に基づいて生成されるクロックにもこのジッターの影響による変動が発生することがあり、良好な記録・再生品位を確保できなくなるおそれがある。そこで従来は、このような事態を回避すべく、PLL回路のゲインを可能な限り低減することで、ジッターによる影響を抑える方法が採られている。特に、PLL回路を構成する電圧制御発振器 (VCO)にあっては、光ディスク装置として要求されるクロックを生成可能で、かつ可能な限り低いゲインからなる発振特性が予めシミュレーション等により設定され、その発振特性に基づいてクロックの生成が行われていた。

【発明の開示】

50

**【発明が解決しようとする課題】****【0005】**

ところで、電圧制御発振器の発振特性として、上記のごとく可能な限り低いゲインを設定することで確かにジッターによる影響を低減することはできるものの、この電圧制御発振器に製造ばらつきがあるような場合には、要求されるクロックを生成できなくなるおそれがある。すなわち、電圧制御発振器としてゲインの低い発振特性を用いることは、対応可能な周波数帯域を狭めることにもなる。このため、こうした製造ばらつきによってその発振特性にずれが生じるような場合、例えば4倍速のディスク回転速度に対応した周波数をもつクロックの生成要求があるにも関わらず、その要求される周波数のクロックを電圧制御発振器が出力できないといった事態も起こりうる。結局、電圧制御発振器に対して上述したような可能な限り低いゲインの発振特性を予め設定しておくことは、製造ばらつきへの対応を困難なものとし、ひいては記録・再生品位の低下を招いてしまうことにもなりかねない。

10

**【0006】**

なお、上記光ディスク装置に搭載されるクロック生成装置に限らず、ジッターを含む周期信号に同期したクロックを生成するクロック生成装置にあっては、特に電圧制御発振器の製造ばらつきに起因するこうした実情も概ね共通したものとなっている。

**【0007】**

本発明は、上記実情に鑑みなされたものであって、その目的は、クロック生成源となる電圧制御発振器に製造ばらつきがあるような場合であれ、ジッターを含む各種周期信号に的確に同期するクロックを生成することのできるクロック生成方法及びクロック生成装置を提供することにある。

20

**【課題を解決するための手段】****【0008】**

こうした目的を達成するため、請求項1に記載の発明は、印加される制御電圧に対し複数の異なる発振特性をもってクロック発振の可能な電圧制御発振器を用いて周期信号に同期したクロックを生成するクロック生成方法であって、前記電圧制御発振器に設定されている発振特性を順次選択しつつ、同電圧制御発振器に試験電圧を与えて、それら発振特性の各々を同定し、該同定した各発振特性のうち、前記同期の対象とする周期信号の想定される周波数がそれら発振特性において発振可能な周波数範囲内にあるかつ、ゲインのより小さい発振特性を前記電圧制御発振器に設定して前記クロックの生成を行うことをその要旨とする。

30

**【0009】**

この方法では、複数の異なる発振特性をもってクロック発振の可能な電圧制御発振器に対し、試験電圧を与えてその製造ばらつきを含む実際の発振特性を同定する。そして、その同定した複数の発振特性の中から周期信号の想定される周波数がそれら発振特性において発振可能な周波数範囲内にあるかつ、ゲインのより小さい発振特性を選択的に設定し、同電圧制御発振器を用いてクロックの生成を行うこととした。すなわち、電圧制御発振器に製造ばらつきがあるような場合であれ、その複数の発振特性について上記試験電圧に基づき同定したうえで上記条件が満たされる発振特性を設定することとしたため、ジッターを含む各種周期信号に的確に同期するクロックを生成することができる。

40

**【0010】**

請求項2に記載の発明は、請求項1に記載のクロック生成方法において、前記順次選択される発振特性は、複数のオフセット周波数、及び電圧/周波数変換にかかる複数のゲインの組み合わせからなり、それら各発振特性に対する前記同定は、前記試験電圧として前記制御電圧がとりうる最大電圧及び最小電圧をそれぞれ電圧制御発振器に与えたときに同電圧制御発振器から出力されるクロックの周波数をそれぞれ検出し、これら検出される2つの周波数の値と前記与えた2つの電圧の値とから各々前記オフセット周波数及び前記ゲインを特定することによって行われることをその要旨とする。

**【0011】**

50

上記複数の発振特性が複数のオフセット周波数、及び電圧/周波数変換にかかる複数のゲインの組み合わせからなる場合、上記試験電圧として、上記制御電圧がとりうる最小電圧を電圧制御発振器に与えることで、各発振特性のオフセット周波数についてこれを同定することができる。一方、ゲインについては、上記試験電圧として2つの異なる電圧を与えることにより電圧制御発振器からそれぞれ出力されるクロックの2つの周波数から、例えばその傾きとしてこれを同定することができる。このため、上記制御電圧がとりうる最小電圧及び最大電圧を試験電圧として付与する上記方法によれば、上記各発振特性について、そのオフセット周波数及びゲインについてこれらを的確に同定することができるようになる。

**【0012】**

10

請求項3に記載の発明は、請求項1に記載のクロック生成方法において、前記順次選択される発振特性は、複数のオフセット周波数、及び電圧/周波数変換にかかる複数のゲインの組み合わせからなり、それら各発振特性に対する前記同定は、前記試験電圧として前記制御電圧がとりうる最大電圧及び最小電圧の中間電圧を電圧制御発振器に与えたときに同電圧制御発振器から出力されるクロックの周波数を検出し、該検出される周波数の値と前記与えた電圧の値とから各々前記オフセット周波数及び前記ゲインを推定することによって行われることをその要旨とする。

**【0013】**

20

この方法では、複数の発振特性を順次選択しつつ、電圧制御発振器に試験電圧を与えてそれら発振特性の各々を同定するに際して、その試験電圧として最大電圧及び最小電圧の中間電圧を与えるようにした。すなわち、各発振特性がオフセット周波数及びゲインの組み合わせからなるため、そのいずれか一方を正確なものとした場合には、上記中間電圧を与えることで出力されるクロックの周波数により他方のオフセット周波数またはゲインについてこれを推定することができる。詳しくは、オフセット周波数が正確であるとした場合には、中間電圧を与えることにより得られる周波数及びオフセット周波数からその傾きとしてゲインが求まる。一方、ゲインが正確であるとした場合には、中間電圧を与えることにより得られる周波数をもとにしたゲイン、すなわち傾きからオフセット周波数が求まる。したがって、試験電圧として中間電圧を与える上記方法によっても各発振特性のオフセット周波数及びゲインを推定することができるようになる。

**【0014】**

30

請求項4に記載の発明は、周期信号を入力し、この周期信号に同期したクロックを生成するクロック生成装置であって、印加される制御電圧に対し複数の異なる発振特性をもってクロック発振の可能な電圧制御発振器と、この電圧制御発振器に設定されている発振特性の順次の選択に伴って同電圧制御発振器に試験電圧を与える電圧制御器と、前記試験電圧の付与によって前記電圧制御発振器から出力されるクロックの周波数を検出する周波数検出器とを備えることをその要旨とする。

**【0015】**

上記構成によれば、請求項1～3のいずれか一項に記載のクロック生成方法を容易に実現することができる。

**【0016】**

40

請求項5に記載の発明は、請求項4に記載のクロック生成装置において、前記電圧制御発振器に設定されている発振特性の順次選択に伴い前記電圧制御器から前記電圧制御発振器に付与される試験電圧の値とこの試験電圧に対応して前記周波数検出器によって検出される周波数の値とに基づいて前記電圧制御発振器に設定されている発振特性の各々が同定されるとともに、該同定された各発振特性のうち、前記同期の対象とする周期信号の想定される周波数がそれら発振特性において発振可能な周波数範囲内において且つ、ゲインのより小さい発振特性が、前記周期信号に同期したクロックを生成するための発振特性として前記電圧制御発振器に選択的に設定されることをその要旨とする。

**【0017】**

上記構成によれば、複数の異なる発振特性をもってクロック発振の可能な電圧制御発振

50

器に対し、電圧制御器により試験電圧が与えられるとともに、その試験電圧の付与によって電圧制御発振器から出力されるクロックの周波数が周波数検出器により検出され、その検出された周波数に基づいて製造ばらつきを含む実際の発振特性が同定される。そして、各発振特性について同定されたうえで、周期信号の想定される周波数がそれら発振特性において発振可能な周波数範囲内においてかつ、ゲインのより小さい発振特性が上記同定した複数の発振特性の中から設定されて、同電圧制御発振器を用いてクロックの生成が行われることとした。すなわち、電圧制御発振器に製造ばらつきがあるような場合であれ、その複数の発振特性について上記試験電圧に基づき同定したうえで上記条件が満たされる発振特性を設定することとしたため、ジッターを含む各種周期信号に的確に同期するクロックを生成することができる。

10

**【0018】**

請求項6に記載の発明は、請求項5に記載のクロック生成装置において、前記順次選択される発振特性は、複数のオフセット周波数、及び電圧/周波数変換にかかる複数のゲインの組み合わせからなり、それら各発振特性に対する前記同定は、前記試験電圧として前記制御電圧がとりうる最大電圧及び最小電圧がそれぞれ電圧制御発振器に与えられてかつ、同電圧制御発振器から出力されるクロックの周波数が前記周波数検出器によってそれぞれ検出されたときの、これら検出される2つの周波数の値と前記与えられる2つの電圧の値とから各々前記オフセット周波数及び前記ゲインが特定されることによって行われることをその要旨とする。

**【0019】**

上記複数の発振特性が複数のオフセット周波数、及び電圧/周波数変換にかかる複数のゲインの組み合わせからなる場合、上記試験電圧として、上記制御電圧がとりうる最小電圧を電圧制御発振器に与えることで、各発振特性のオフセット周波数についてこれを同定することができる。一方、ゲインについては、上記試験電圧として2つの異なる電圧を与えることにより電圧制御発振器からそれぞれ出力されるクロックの2つの周波数から、例えばその傾きとしてこれを同定することができる。このため、上記制御電圧がとりうる最小電圧及び最大電圧を試験電圧として付与する上記構成によれば、上記各発振特性について、そのオフセット周波数及びゲインについてこれらを的確に同定することができるようになる。

20

**【0020】**

請求項7に記載の発明は、請求項5に記載のクロック生成装置において、前記順次選択される発振特性は、複数のオフセット周波数、及び電圧/周波数変換にかかる複数のゲインの組み合わせからなり、それら各発振特性に対する前記同定は、前記試験電圧として前記制御電圧がとりうる最大電圧及び最小電圧の中間電圧が電圧制御発振器に与えられてかつ、同電圧制御発振器から出力されるクロックの周波数が前記周波数検出器によって検出されたときの、該検出される周波数の値と前記与えられる電圧の値とから各々前記オフセット周波数及び前記ゲインが推定されることによって行われる。

30

**【0021】**

上記構成によれば、複数の発振特性を順次選択しつつ、電圧制御発振器に試験電圧を与えてそれら発振特性の各々を同定するに際して、その試験電圧として最大電圧及び最小電圧の中間電圧を与えるようにした。すなわち、各発振特性がオフセット周波数及びゲインの組み合わせからなるため、そのいずれか一方を正確なものとした場合には中間電圧を与えることで出力されるクロックの周波数により他方のオフセット周波数またはゲインについてこれを推定することができる。詳しくは、オフセット周波数が正確であるとした場合には、中間電圧を与えることにより得られる周波数及びオフセット周波数からその傾きとしてゲインが求まる。一方、ゲインが正確であるとした場合には、中間電圧を与えることにより得られる周波数をもとにしたゲイン、すなわち傾きからオフセット周波数が求まる。したがって、試験電圧として中間電圧を与える上記構成によっても各発振特性のオフセット周波数及びゲインを推定することができるようになる。

40

**【0022】**

50

請求項 8 に記載の発明は、請求項 4 ~ 7 に記載のクロック生成装置において、前記同期の対象とする周期信号が、光ディスクから抽出される周期信号の一つであり、前記発振特性の同定、及びこの同定に基づく前記電圧制御発振器に対する発振特性の選択的な設定が、前記光ディスクとの間でのデータの記録・再生を行う光ディスク装置の起動毎に実行されることをその要旨とする。

**【0023】**

上述のように、光ディスクにデータを記録、あるいは光ディスクからデータを再生する際には、その光ディスクの回転速度に合わせた記録処理及び再生処理を行う必要がある。そして、その回転速度に同期した処理を実現すべく光ディスクからは所定の周期信号が得られるようになっている。例えば DVD-R/RW ではウォブル信号等がその周期信号として得られるようになっている。したがって、光ディスクについての記録・再生処理に必要なクロックを請求項 4 ~ 7 のいずれかに記載のクロック生成装置を用いて生成することで、上記のごとく電圧制御発振器の製造ばらつきに対応することができるとともに、精度の高いクロックを生成することができる。また、上記同定される各発振特性は環境の違いにより異なる特性を示すこともある。このため、上記構成のように光ディスク装置の起動毎に発振特性の同定を実行するようにすることで各発振特性の同定がそれら環境に即したかたちで的確に行われることとなり、ひいては上記生成されるクロックの精度もより高められるようになる。

10

**【発明の効果】****【0024】**

この発明によれば、クロック生成源となる電圧制御発振器に製造ばらつきがあるような場合であれ、ジッターを含む各種周期信号に的確に同期するクロックを生成することができる。

20

**【発明を実施するための最良の形態】****【0025】**

以下、本発明に係るクロック生成装置を DVD-R/RW ディスクにデータを記録可能な光ディスク装置に適用されるクロック生成装置に具体化した一実施の形態について図 1 ~ 図 5 を参照して説明する。

**【0026】**

図 1 に示すように、このクロック生成装置は、大きくはクロック生成回路 11 と、ローパスフィルタ (LPF) 12 と、上記クロック生成回路 11 に接続された外部の制御装置としてのマイクロコンピュータ 13 とを備えて構成されている。また、上記クロック生成回路 11 の一部及びローパスフィルタ 12 によって PLL 回路 10 が構成されている。

30

**【0027】**

ここで、上記クロック生成回路 11 は、位相比較器 14、チャージポンプ 15、電圧制御発振器 16、分周器 17、電圧制御器 18 及び周波数検出器 19 を一つのチップ上に備えて構成されている。

**【0028】**

このうち、位相比較器 14 は、光ディスク装置によって光ディスクから読み出される周期信号としてのウォブル信号を入力し、そのウォブル信号と電圧制御発振器 16 から出力される記録クロックが分周された分周信号との位相を比較してその位相差に応じた電圧をチャージポンプ 15 に出力する部分である。

40

**【0029】**

また、チャージポンプ 15 は、位相比較器 14 からの位相差に応じた電圧をローパスフィルタ 12 に出力し、その位相差に比例した電圧をもってローパスフィルタ 12 の充・放電を制御する部分である。これにより、ローパスフィルタ 12 からは、チャージポンプ 15 の出力電圧に応じた制御電圧が電圧制御器 18 を介して電圧制御発振器 16 に出力されるようになる。

**【0030】**

また、電圧制御発振器 16 は、入力される制御電圧に応じた周波数をもつクロックを発

50

振する部分である。特に、この電圧制御発振器 16 は、入力される制御電圧と出力されるクロックの周波数（出力周波数）との関係である発振特性を複数有し、各発振特性毎に異なるオフセット周波数、及び電圧/周波数変換にかかるゲインが設定されている。詳しくは図 2（a）～（c）に示すように、この例では 9 種類（オフセット周波数 3 種類、ゲイン 3 種類）の発振特性 C1～C9 がこの電圧制御発振器 16 に対して予め設定されている。このうち、図 2（a）に示す発振特性 C1～C3 は、オフセット周波数が同じでゲイン（傾き）が異なるよう設定されており、発振特性 C3 が最も高いゲインを有している。また、図 2（b）及び（c）に示す発振特性 C4～C6 及び C7～C9 は、図 2（a）に例示した発振特性 C1～C3 とそれぞれゲインが同じで、オフセット周波数のみが異なる関係になっている。

10

#### 【0031】

電圧制御発振器 16 に設定されているこれら発振特性 C1～C9 は、上記マイクロコンピュータ 13 の制御によってそのいずれかが選択されるようになっている。詳しくは、上記複数のオフセット周波数及びゲインの中からその特定の組み合わせが選択的に設定されるようになっている。そして、電圧制御発振器 16 は、ローパスフィルタ 12 から電圧制御器 18 を介して制御電圧  $V_{cnt}$  が与えられると、その制御電圧  $V_{cnt}$  に応じた周波数のクロック（記録クロック）をマイクロコンピュータ 13 により設定された発振特性、すなわち上記発振特性 C1～C9 のいずれかの発振特性にしたがって出力する。また、この電圧制御発振器 16 から出力される記録クロックは、PLL 回路 10 内において分周器 17 により所定に分周され、その分周された信号が位相比較器 14 の他方の入力として帰還される。すなわち、PLL 回路 10 は、このようなフィードバック動作を繰り返し行うことにより、電圧制御発振器 16 から出力される記録クロック、正確にはその分周信号をウォブル信号に同期させる。

20

#### 【0032】

ところで、本実施の形態では、上記のごとく複数の発振特性 C1～C9 をもってクロック発振の可能な電圧制御発振器 16 を用いているが、前述したように、この電圧制御発振器 16 に製造ばらつきがあるような場合には、設計上での特性と実際の特性とで異なる特性を示すことがある。そこで、本実施の形態では、クロック生成回路 11 内に上記電圧制御器 18 及び周波数検出器 19 を併せて備えることとし、これらを用いてマイクロコンピュータ 13 が電圧制御発振器 16 の上記各発振特性 C1～C9 を同定（測定）したうえで、それら各発振特性 C1～C9 のいずれかを選択的に設定するようにしている。以下、上記電圧制御器 18 及び周波数検出器 19 の構成、並びにこの同定手法について詳述する。

30

#### 【0033】

まず、電圧制御器 18 は、上記マイクロコンピュータ 13 による指令のもと、電圧制御発振器 16 に対して試験電圧を印加する回路である。詳しくは、この電圧制御器 18 は、図 3 に示すようなスイッチング回路からなり、マイクロコンピュータ 13 による制御によりスイッチ S1 がオンに、且つスイッチ S2 がオフとされることによって、電圧制御発振器 16 に印加する制御電圧  $V_{cnt}$  をその最小の電圧（電位）である接地電圧  $V_{gnd}$  とする。また、マイクロコンピュータ 13 によりスイッチ S1 がオフに、且つスイッチ S2 がオンとされることによって電圧制御発振器 16 に印加する制御電圧  $V_{cnt}$  をその最大の電圧（電位）である電源電圧  $V_{dd}$  とする。これらの場合、ローパスフィルタ 12 の出力はマイクロコンピュータ 13 によりハイインピーダンス出力とされ、制御電圧  $V_{cnt}$  が確実に接地電圧  $V_{gnd}$  又は電源電圧  $V_{dd}$  となるようにしている。なお、通常は、上記スイッチ S1 及び S2 がともにオフの状態に維持され、ローパスフィルタ 12 から出力される制御電圧  $V_{cnt}$  がそのまま電圧制御発振器 16 に印加される。すなわち、ウォブル信号に同期した記録クロックを生成する際には、この電圧制御器 18 に設けられているスイッチ S1 及び S2 がともにオフの状態に維持されるようにマイクロコンピュータ 13 によって制御される。

40

#### 【0034】

一方、周波数検出器 19 は、電圧制御発振器 16 から出力される記録クロックを入力し

50

、その記録クロックの周波数を検出する回路である。詳しくは、この周波数検出器 19 は、図 4 に示すように所定の分周比を有する分周器 19 a 及びカウンタ 19 b を備えて構成されている。そして、図 5 に示すように、電圧制御発振器 16 から発振される記録クロック (図 5 (a)) を分周器 19 a により分周した分周クロック (図 5 (b)) と、外部の図示しない発振回路により生成されるマスタクロック MCK (図 5 (c)) とをカウンタ 19 b にて比較することによって上記記録クロックの周波数を検出する。すなわち、カウンタ 19 b は、上記マスタクロック MCK の立ち上がりをカウントしており、上記分周クロックが例えば立ち上がる毎にその時々マスタクロック MCK のカウント値をマイクロコンピュータ 13 に対して出力するとともに、カウント値をクリアして新たにカウントを開始する。

10

**【0035】**

マイクロコンピュータ 13 には、上記分周器 19 a の分周比、及び上記マスタクロック MCK の周波数 (周期) が予め与えられている。そして、同マイクロコンピュータ 13 では、この周波数検出器 19 のカウンタ 19 b から出力されるカウント値とこれら分周比、及びマスタクロックの周波数 (周期) に基づいて、上記電圧制御発振器 16 から出力されている記録クロックの周波数を演算する。そして、この演算した周波数を、自身が備える記憶手段としてのメモリ 13 a (例えば、EEPROM 等) に記憶する。

**【0036】**

次に、電圧制御発振器 16 に設定されている発振特性 C1 ~ C9 の各オフセット周波数及びゲインを同定 (測定) する具体的な処理について、図 6 に示すフローチャートに基づいて説明する。なお本実施の形態において、マイクロコンピュータ 13 は、以下に示す処理を光ディスク装置の起動毎に実行するものとする。

20

**【0037】**

この同定処理に際し、マイクロコンピュータ 13 はまず、ステップ S100 の処理として、電圧制御発振器 16 の発振特性 C1 ~ C9 の中からいずれか 1 つを選択して同電圧制御発振器 16 に設定する。なお、ここでの例では、マイクロコンピュータ 13 が上記発振特性 C1 (図 2 (a) 参照) に相当するオフセット周波数及びゲインを選択したとして以下説明する。

**【0038】**

次に、マイクロコンピュータ 13 は、ステップ S101 の処理として、電圧制御器 18 のスイッチ S2 をオフにするとともに、スイッチ S1 (図 3 参照) をオンとするように制御し、電圧制御発振器 16 に試験電圧として、制御電圧 Vcnt がとりうる最小の電圧である上記接地電圧 Vgnd を印加する。これにより、先の図 2 (a) に示すように、電圧制御発振器 16 から周波数 Foff のクロックが発振されるようになる。

30

**【0039】**

その後、マイクロコンピュータ 13 は、ステップ S102 の処理として、その周波数 Foff を周波数検出器 19 のカウンタ 19 b から得られるカウント値に基づき検出し、さらにステップ S103 の処理として、この得られた周波数 Foff をメモリ 13 a に記憶する。

**【0040】**

次に、マイクロコンピュータ 13 は、ステップ S104 の処理として、電圧制御器 18 のスイッチ S1 をオフにするとともに、スイッチ S2 をオンにする。これにより、電圧制御発振器 16 には試験電圧として、制御電圧 Vcnt がとりうる最大の電圧である上記電源電圧 Vdd が印加されることとなり、同じく先の図 2 (a) に示すように、電圧制御発振器 16 からは、当該発振特性 C1 において最大の周波数 Fvdd となるクロックが発振されるようになる。そしてここでも、マイクロコンピュータ 13 は、ステップ S105 の処理として、この周波数 Fvdd を周波数検出器 19 のカウンタ 19 b から出力されるカウント値に基づき検出 (演算) し、さらに、ステップ S106 の処理として、この得られた周波数 Fvdd をメモリ 13 a に記憶する。

40

**【0041】**

50

次に、マイクロコンピュータ13は、ステップS107の処理として、現在、電圧制御発振器16に設定されている発振特性C1についての同定を行う。すなわち、上記ステップS102及びS103において得られた周波数 $F_{off}$ をそのオフセット周波数として同定し、このオフセット周波数と上記ステップS105及びS106において得られた最大の周波数 $F_{vdd}$ との関係に基づきそのゲインを同定する。ちなみに、このゲインは、図2(a)に例示した発振特性C1の傾きとして求められる。なお、同図2(a)に示すように、発振特性には通常、接地電圧 $V_{gnd}$ から約0.7V程度の不感帯が存在するため、マイクロコンピュータ13は、この不感帯を考慮してゲインを求めることとなる。そして、この求めたゲインについてもこれをメモリ13aに記憶して本処理を終了する。

【0042】

マイクロコンピュータ13はその後、他の発振特性C2～C9についても同様に順次オフセット周波数及びゲインを設定して上述したステップS100～S107の処理を繰り返し実行し、その結果同定された各発振特性C1～C9のオフセット周波数及びゲインの全てをメモリ13aに一旦記憶する。

【0043】

一方、実際に光ディスク装置によってDVD-RやDVD-RWへのデータ記録処理が行われる際には、光ディスク装置側からマイクロコンピュータ13に対して、例えば「4倍速での書き込み」等の指令が付与される。これにより、マイクロコンピュータ13は、その指令に基づいて上記同定した発振特性C1～C9の中から「4倍速での書き込み指令」に適した発振特性を選択してこれを電圧制御発振器16に設定する。詳しくは、光ディスクの回転速度(4倍速)から想定されるウォブル信号の周波数が発振可能な周波数範囲内にあるかつ、その周波数範囲の略中心になるとともに、よりゲインの小さい発振特性を上記同定した発振特性C1～C9の中から選択して電圧制御発振器16に設定する。上記クロック生成回路11では、こうして電圧制御発振器16に設定された発振特性にしたがって、ウォブル信号に同期した記録クロックを自動生成することとなる。

【0044】

以上説明した実施の形態によれば、以下に列記する効果が得られるようになる。

【0045】

(1) 複数の異なる発振特性をもってクロック発振の可能な電圧制御発振器16を用い、この電圧制御発振器16に対して試験電圧を与えてその製造ばらつきを含む実際の発振特性を同定することとした。そして、その同定した複数の発振特性の中からウォブル信号の想定される周波数がそれら発振特性において発振可能な周波数範囲内にあるかつ、その周波数範囲の略中心になるとともに、ゲインのより小さい発振特性を電圧制御発振器16に対して選択的に設定してクロックの生成を行うこととした。すなわち、電圧制御発振器16に製造ばらつきがあるような場合であれ、その複数の発振特性C1～C9について上記試験電圧に基づき同定したうえで上記条件が満たされる発振特性を設定することとしたため、ジッターを含む各種周期信号に的確に同期するクロックを生成することができる。しかも、上記周期信号の想定される周波数とその発振可能な周波数範囲の略中心にあるものを選択するようにしたこと、周期信号の周波数のずれに対しても広い範囲で対応することができ、より安定した条件のもとで精度の高いクロックを生成することができるようになる。

【0046】

(2) マイクロコンピュータ13による制御のもと、上記試験電圧として、制御電圧 $V_{cnt}$ のとりうる最小の電圧である接地電圧 $V_{gnd}$ 及び最大の電圧である電源電圧 $V_{dd}$ を電圧制御発振器16にそれぞれ印加して、そのときに発振されるクロックの周波数 $F_{off}$ 及び $F_{vdd}$ を周波数検出器19により検出するようにした。すなわち、電圧制御発振器16の発振特性としてその最小及び最大発振周波数の双方を検出するようにしたこと、各発振特性に対するオフセット周波数及びゲインを効率よく、しかも的確に同定することができる。

【0047】

10

20

30

40

50

(3) 電圧制御発振器 16 及び電圧制御器 18 がマイクロコンピュータ 13 により制御され、電圧制御発振器 16 が有する発振特性 C1 ~ C9 の同定に係る処理からこの同定に基づく電圧制御発振器 16 に対する発振特性の選択的な設定に至る一連の処理がマイクロコンピュータ 13 によってなされる構成とした。すなわち、発振特性の設定に至る処理がマイクロコンピュータ 13 のみで実行されるため、自由度の高い処理が可能になるとともに、それら処理の実行頻度も十分に確保することができる。

【0048】

(4) 上記同定された各発振特性 C1 ~ C9 のオフセット周波数及びゲインがメモリ 13a に記憶される構成とした。このため、それら同定された発振特性が記憶された後は、そのメモリ 13a に記憶された各発振特性に基づき発振特性を選択設定することが可能となるため、発振特性の設定にかかる処理を迅速に行うことができるようになる。

10

【0049】

(5) 光ディスク装置の起動毎に各発振特性 C1 ~ C9 を同定することとした。このため、光ディスク装置を使用する環境が大きく変化する場合、あるいは電圧制御発振器 16 のばらつきの環境に対する依存性が高いような場合であれ、光ディスク装置の起動毎に使用環境に即したかたちで上記同定がなされるため、使用環境に順応することができる。

【0050】

なお、上記実施の形態は以下のように変更して実施することもできる。

【0051】

・上記実施の形態では、分周器 17 と周波数検出器 19 に設けられる分周器 19a とを各別に備える構成としたが、1つの分周器を共用する構成としてもよい。例えば、分周器 17 を共用する場合、その分周器 17 により分周された後の分周信号をカウンタ 19b の一方の入力とすることができる。

20

【0052】

・周波数検出器 19 の出力に基づく周波数演算は、例えば ROM テーブル等に基づくマップ演算によって行うようにしてもよい。

【0053】

・上記実施の形態では、光ディスク装置の起動毎にマイクロコンピュータ 13 により各発振特性について同定する処理を実行することとしたが、光ディスク装置を使用する環境が大きく変化しない場合、あるいは電圧制御発振器 16 のばらつきの環境に対する依存性が低いような場合には、例えば製品出荷時等に一度だけ上記同定を行う構成としてもよい。要は、同定に係る処理のタイミングや回数については特に限定されない。

30

【0054】

・上記実施の形態では、各発振特性 C1 ~ C9 の同定に際し、上記試験電圧として接地電圧  $V_{gnd}$  及び電源電圧  $V_{dd}$  をそれぞれ電圧制御発振器 16 に印加することとしたが、これら最大電圧と最小電圧との中間電圧を同電圧制御発振器 16 に印加して各発振特性を同定するようにしてもよい。すなわち、各発振特性がオフセット周波数及びゲインの組み合わせからなるため、そのいずれか一方を正確なものとした場合には、こうした中間電圧を与えることでも電圧制御発振器 16 から出力されるクロックの周波数により他方のオフセット周波数またはゲインについて推定することができる。詳しくは、オフセット周波数が正確であるとした場合には、上記中間電圧を与えることにより得られる周波数及びオフセット周波数と、そのオフセット周波数に対応する最小電圧及び中間電圧とからその傾きとしてゲインが求まる。一方、ゲインが正確であるとした場合には、上記中間電圧を与えることにより得られる周波数をもとにそのゲイン、すなわち傾きからオフセット周波数が求まる。したがって、試験電圧として中間電圧を与えるのみでも各発振特性のオフセット周波数及びゲインを推定することができ、各発振特性の同定を簡易化することができるようになる。

40

【0055】

・上記実施の形態では、マイクロコンピュータ 13 のメモリ 13a に上記同定された各発振特性 C1 ~ C9 のオフセット周波数及びゲインを記憶することとしたが、クロック生

50

成回路 11 内やクロック生成回路 11 の外部に設けたメモリ（記憶手段）に上記同定された各発振特性 C1 ~ C9 を記憶する構成としてもよい。こうすることで、例えばクロック生成回路 11 にマイクロコンピュータ 13 を組み付けた時点で既にそのメモリ（記憶手段）に記憶されている同定情報に基づいて発振特性 C1 ~ C9 の選択を行うことができるようになる。

【0056】

・上記実施の形態では、発振可能な周波数範囲の略中心にウォブル信号の想定される周波数が位置する発振特性を発振特性 C1 ~ C9 の中から選択的に設定することとしたが、必ずしもウォブル信号の周波数が周波数範囲の略中心となる発振特性である必要はなく、ウォブル信号の周波数が周波数範囲内に収まる発振特性であればよい。

10

【0057】

・上記実施の形態では、光ディスクへのデータ記録処理の際に基準となる記録クロックを生成する装置に本発明を適用する場合について示したが、光ディスクからデータを再生する再生処理の際に基準となる再生クロックを生成する装置にも本発明を同様に適用することができる。

【0058】

・上記実施の形態では、DVD-R/RW にデータを記録する際の記録クロックを生成する装置に本発明を適用する場合について示したが、DVD系ディスク、CD-R/RW、Blu-ray ディスク等の他の光ディスクにデータを記録する際の記録クロックを生成する装置についても本発明を同様に適用することができる。要は、周期信号に同期した

20

【0059】

・上記実施の形態では、クロック生成装置として、電圧制御発振器 16、電圧制御器 18 等を備えるクロック生成回路 11 やマイクロコンピュータ 13 等を備えて構成されるものについて示したが、同クロック生成装置としては、少なくともクロック生成回路 11 を 1 つのチップ上に備えるものであればよい。また特に、電圧制御発振器 16 の発振特性についてその同定を行うことのできる構成ということであれば、クロック生成装置として、少なくともこの電圧制御発振器 16 をはじめ、電圧制御器 18 及び周波数検出器 19 を備えることで足りる。すなわち、電圧制御器 18 を備えることで電圧制御発振器 16 に対して任意に試験電圧を与えることができ、周波数検出器 19 を備えることで、その与えられた試験電圧に基づく電圧制御発振器 16 の発振特性を適宜にモニタすることはできる。

30

【図面の簡単な説明】

【0060】

【図 1】本発明にかかるクロック生成回路の一実施の形態についてその構成を示すブロック図。

【図 2】(a) ~ (c) は同実施の形態の電圧制御発振器が有する複数の発振特性についてその特性例を示すグラフ。

【図 3】同実施の形態の電圧制御器の構成を示す回路図。

【図 4】同実施の形態の周波数検出器の構成を示すブロック図。

【図 5】(a) ~ (c) は同実施の形態の周波数検出器による周波数の検出態様を示す図

40

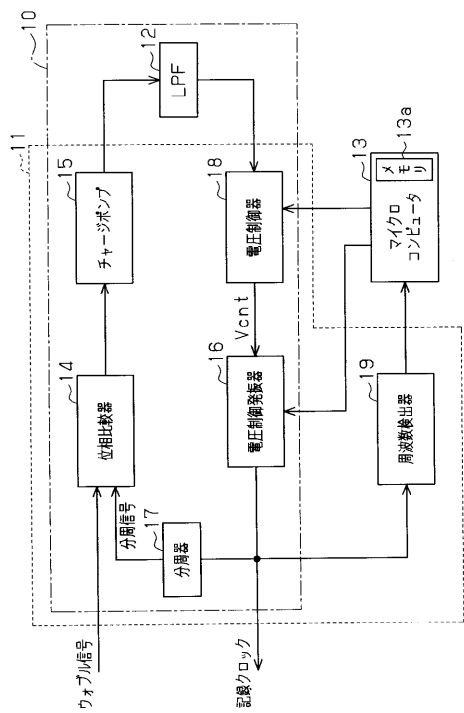
。【図 6】電圧制御発振器の発振特性を同定する処理についてその処理手順を示すフローチャート。

【符号の説明】

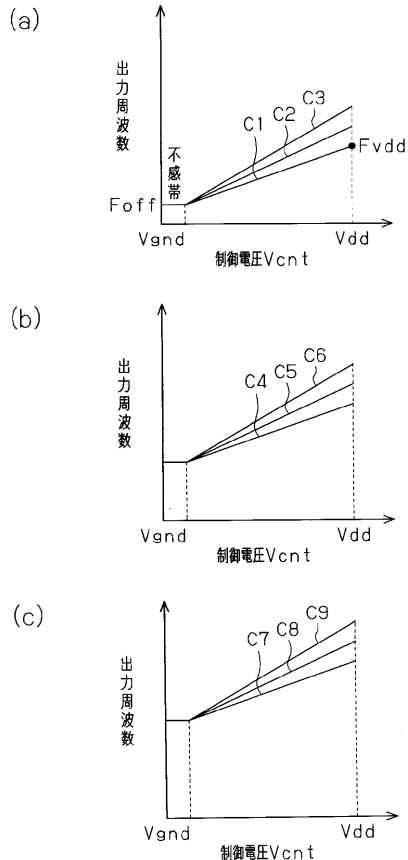
【0061】

10 ... PLL 回路、11 ... クロック生成回路、12 ... ローパスフィルタ (LPF)、13 ... マイクロコンピュータ、13a ... メモリ、14 ... 位相比較器、15 ... チャージポンプ、16 ... 電圧制御発振器、17 ... 分周器、18 ... 電圧制御器、19 ... 周波数検出器。19a ... 分周器、19b ... カウンタ、S1, S2 ... スイッチ。

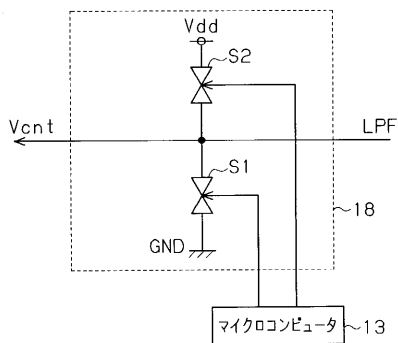
【 図 1 】



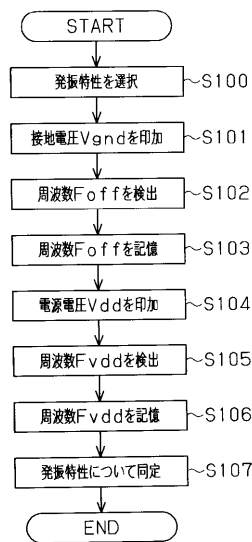
【 図 2 】



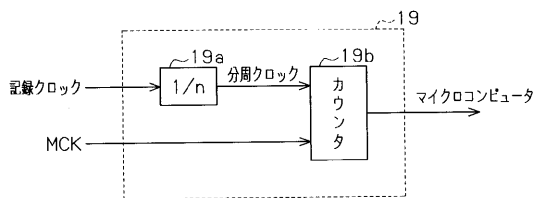
【 図 3 】



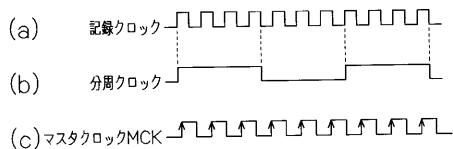
【 図 6 】



【 図 4 】



【 図 5 】



フロントページの続き

Fターム(参考) 5J106 AA04 CC01 CC21 CC33 CC41 DD32 EE01 GG01 HH03 HH10  
KK03 KK08 KK25 KK32