



(12) 发明专利

(10) 授权公告号 CN 101336483 B

(45) 授权公告日 2014. 08. 20

(21) 申请号 200680052188. 8

(22) 申请日 2006. 12. 22

(30) 优先权数据

60/753, 550 2005. 12. 22 US

(85) PCT国际申请进入国家阶段日

2008. 08. 01

(86) PCT国际申请的申请数据

PCT/US2006/049133 2006. 12. 22

(87) PCT国际申请的公布数据

W02007/076063 EN 2007. 07. 05

(73) 专利权人 维西埃 - 硅化物公司

地址 美国加利福尼亚州

(72) 发明人 德瓦·帕塔纳亚克 K-I·陈

T-T·朝

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 杨梧

(51) Int. Cl.

H01L 29/778 (2006. 01)

(56) 对比文件

EP 0354449 A2, 1990. 02. 14, 全文.

US 2004/0161886 A1, 2004. 08. 19, 全文.

US 6245615 B1, 2001. 06. 12, 全文.

US 6495883 B2, 2002. 12. 17, 说明书第 3 栏第 26 行至第 4 栏第 27 行, 第 4 栏第 41 行至第 5 栏第 29 行、附图 1-3.

审查员 徐国亮

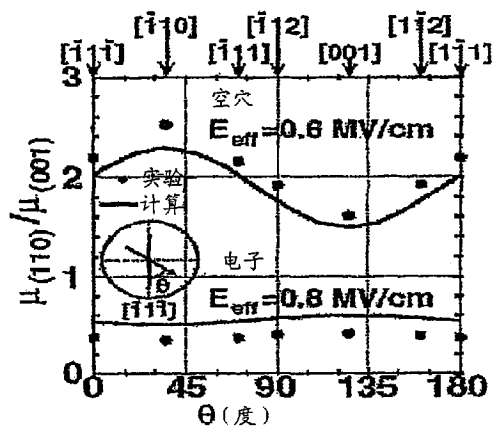
权利要求书1页 说明书5页 附图7页

(54) 发明名称

高迁移率功率金属氧化物半导体场效应晶体管

(57) 摘要

高迁移率的 P- 沟道功率金属氧化物半导体场效应晶体管。根据本发明的一种实施例, 功率 MOSFET 被制作成使空穴在沿着 (110) 晶面或其等价面的反转 / 累积沟道中流动, 当相对于源极施加负电压到栅极时, 电流沿 [110] 方向或其等价方向。增强的空穴沟道迁移率导致导通电阻的沟道部分减小, 因此, 有利地减少了装置的全“导通”电阻。



1. 一种垂直沟槽 MOSFET, 包括 : 沿着 (110) 平面的沟道, 其中空穴电流被限制在 (110) 平面的沟道中流动, 且沿选自 [111]、[112]、[001] 及其等价方向的方向流动, 以及在 (110) 平面形成的并且在芯片上旋转 45° 形成的沟槽。
2. 如权利要求 1 所述的垂直沟槽 MOSFET 在 (110) 晶片中制作。
3. 如权利要求 2 所述的垂直沟槽 MOSFET, 其中所述空穴电流对相对于所述 MOSFET 的源极施加负电压到所述 MOSFET 装置的栅极产生响应。
4. 一种功率 MOSFET 结构, 包括 :
栅极, 包括在 (110) 晶面上形成并且在芯片上旋转 45° 形成的沟槽 ;
源极 ;
反转 / 累积沟道, 其沿着 (110) 所述晶面,
其中空穴在所述反转 / 累积沟道中流动,
其中所述沟道沿所述 (110) 晶面对准, 且
其中当相对于所述源极施加负电压到所述栅极时, 所述流动沿选自 [111]、[112]、[001] 及其等价方向的方向。
5. 一种制作沟槽 MOSFET 的方法, 所述方法包括 :
使用表面方向沿选自 [111]、[112]、[001] 及其等价方向的方向的硅晶片 ; 和
在 (110) 平面或其等价平面中蚀刻沟槽以形成沿着 (110) 平面的沟道, 并且沟槽在芯片上旋转 45° 形成, 其中空穴电流被限制在所述 (110) 平面的沟道中流动。

高迁移率功率金属氧化物半导体场效应晶体管

[0001] 相关申请的交叉引用

[0002] 本申请要求 2005 年 12 月 22 日提交的序列号为 60/753,550, 卷号 (Attorneydocket) 为 VISH-8756.PRO, 标题为“高迁移率的 P-沟道沟槽 (channel trench) 功率金属氧化物半导体场效应晶体管 (High Mobility P-Channel Trench PowerMetal-Oxide Semiconductor Field Effect Transistors)”, 发明人是 Pattanayak 等的美国临时申请的优先权, 该美国专利申请通过引用结合于此。

技术领域

[0003] 本发明的实施例涉及半导体的设计和制作。更具体地, 本发明的实施例涉及高迁移率功率金属氧化物半导体场效应晶体管的系统和方法。

背景技术

[0004] MOSFET (金属氧化物半导体场效应晶体管) 装置的导通状态 (或“导通”) 电阻是重要的性能指数, 尤其是对于功率装置。例如, 当这样的装置导通或导电时, 系统功率的一部分由于装置里的电阻热而损耗。这将导致效率有害地降低。这种电阻热也会导致热损耗问题, 进而可导致系统过热和 / 或可靠度降低。因此, 特别需要低导通电阻的装置。

[0005] MOSFET (金属氧化物半导体场效应晶体管) 装置的导通电阻主要包括沟道电阻、漂移层 (drift layer) 电阻和衬底部件电阻。对于低压 MOSFET, 沟道电阻分量提供主要作用。沟道电阻与沟道中的载流子的迁移率成反比。在硅里, 沟道中的载流子迁移率依赖于晶面和电流方向, 对于不同类型的载流子, 例如电子相对于空穴, 这种依赖性不同。

[0006] MOSFET 可以用晶体硅来制作。与晶格有关的几何结构通常根据密勒指数 (Miller index) 来描述, 密勒指数依据晶体的晶轴, 例如, a, b 和 c。当晶体是周期性的, 存在等效方向和等效平面族。在这里, 平面, 例如从晶体锭切开的晶片的表面, 用被圆括号括到里面的例如 (abc) 来描述。这种表示方法描述了 (abc) 平面和等效平面。相对于晶格的方向用被方括号括到里面的例如 [abc] 来描述。这种表示方法描述了 [abc] 方向和等效方向。

[0007] 已知, 在硅中电子的迁移率在 (100) 晶面达到最大, 同时对电流的方向的依赖性小。相反, 晶面的方向和电流的方向对空穴的迁移率都有很强的作用。空穴的迁移率在 (110) 晶面和 [110] 方向达到最大。

[0008] 很久以前就知道, (110) 晶面里的空穴的迁移率依赖于电流方向, 在 [110] 方向达到最大 (D. Colman 等, Journal of Applied Physics (应用物理杂志), pp. 1923-1931, 1968)。他们的实验结果显示在图 1 的曲线图里 (传统技术)。从图 1 的曲线图里, 比起常规的 (100) 方向, 很明显取决于栅极偏压, 在 (110) 晶面里的空穴的迁移率增加到多于两倍。

[0009] Plummer 等 (1980IEDM, PP. 104-106) 也已经报道了制作在沟槽侧壁平行于 (110) 晶面的晶片上的沟槽功率 MOSFET 比沟槽壁平行于 (110) 平面但是其电流方向也在 [100] 方向的相应沟槽 MOSFET 在较高栅极电压展示了较高的空穴迁移率。

[0010] 更近地,多名作者已经重申空穴迁移率在(110)平面里和[110]方向上是最高的(H. Irie等,IEDM, pp. 225-228, 2004和其参考文献)。沟槽侧向装置的专利已经被授予Wendell P. Noble等(2003年6月17日公布的美国专利号6,580,154)。

[0011] 然而,传统的P-沟道沟槽MOSFET装置被制作成使得空穴在沿着(100)晶面的反转沟道中运动,且电流方向在[100]方向。

[0012] 因此,存在对导通电阻降低的功率MOSFET装置的需求。另外地存在对用于空穴被限制在(110)平面以及在[110]方向运动的P-沟槽功率MOSFET的系统和方法的需求。进一步存在对用于与半导体设计和制造的现有系统和方法兼容互补的功率MOSFET的系统和方法的需求。本发明的实施例提供了这些优点。

发明内容

[0013] 公开了高迁移率P-沟道功率金属氧化物半导体场效应晶体管。根据本发明的实施例,功率MOSFET被制作成使空穴在反转/累积沟道中流动,该反转/累积沟道沿着(110)晶面,当相对于源极施加负电压到栅极时,电流沿[110]方向。增强的空穴沟道迁移率导致导通状态电阻的沟道部分减小,因此,有利地减少了装置的全“导通”电阻。

[0014] 根据本发明的另一实施例,功率MOSFET结构包括栅极和源极。功率MOSFET还包括反转/累积沟道,其中空穴在所述反转/累积沟道中流动。沟槽沿(110)晶面对齐,当相对于源极施加负电压到所述栅极时电流沿[110]方向。

[0015] 附图说明

[0016] 以下方面由本申请支持。

[0017] 本发明第一方面:一种竖直沟槽MOSFET,其中空穴电流被限制在一平面中流动,且沿一组方向及其等价方向流动。

[0018] 本发明第二方面中:如第一方面所述的竖直沟槽MOSFET在晶片中制作。

[0019] 本发明第三方面:如第二方面所述的竖直沟槽MOSFET,其中所述空穴电流对相对于所述MOSFET的源极施加负电压到所述MOSFET装置的栅极产生响应。

[0020] 本发明的第四方面:一种平面DMOSFET的沟道结构,包括:P沟道;表面方向沿一方向的硅晶片;在一平面中的电流;和沿一组方向及其等价方向的电流。

[0021] 本发明的第五方面:一种功率MOSFET结构,包括:栅极;源极;反转/累积沟道,其中空穴在所述反转/累积沟道中流动,其中所述沟道沿一晶面对准,且其中当相对于所述源极施加负电压到所述栅极时,所述流动沿一组方向及其等价方向。

[0022] 本发明的第六方面:一种制作沟槽MOSFET的方法,所述方法包括:使用表面方向沿一组方向及其等价方向的硅晶片;和在一平面或其等价平面中蚀刻沟槽。

[0023] 本发明的第七方面:如第六方面所述的方法,其中当在具有相对于所述MOSFET装置的源极施加到其栅极的负电压的情况下运转时,所述沟槽MOSFET包括反转沟道中的在一平面或其等价平面中且沿一方向的电流。

[0024] 结合于此形成本说明书的一部分的附图示出了本发明的实施例,并且与描述一起用来解释本发明的原理。除非另有说明,附图未按照比例绘制。

[0025] 图1示出了基于晶面方向的空穴迁移率的实验测量结果。

[0026] 具体实施方式

- [0027] 图 2 示出了用于制作传统的 P 沟道沟槽功率 MOSFET 的传统晶片。
- [0028] 图 3、4、5、6 和 7 示出了在多种不同的沟槽旋转 (trench rotation) 的沟槽的结构。
- [0029] 图 8A、8B、8C、8D 示出了根据本发明实施例的带有各种平坦部 (flat) 的 (110) 晶片。
- [0030] 图 9 示出了根据本发明实施例的垂直于晶片平坦部的蚀刻沟槽。
- [0031] 图 10 示出了根据本发明实施例的平行和垂直于晶片平坦部的蚀刻沟槽。
- [0032] 图 11 示出了根据本发明实施例的沟槽 MOSFET 结构的示意图。
- [0033] 图 12 示出了根据本发明实施例的平面耗尽模 MOSFET (DMOSFET) P- 沟道结构的示意图。
- [0034] 图 13 示出了根据本发明实施例的高迁移率的 P- 沟道沟槽 MOSFET 装置的示意图。
- [0035] 现在将详细参照本发明的各种实施例, 在附带的图纸里示出了本发明的各种实施例的实例。尽管结合这些实施例描述本发明, 应理解这不是为了将本发明局限于这些实施例。而是相反, 本发明旨在覆盖由附属附带权利要求限定的包括在本发明的实质和范围内的可选、更改和等价形式。另外, 在本发明下面详细的描述中, 大量特殊细节被阐述以提供对本发明的全面理解。但是, 本领域普通技术人员应理解, 可以实践本发明而不需要这些特定细节。另一方面, 众所周知的方法, 程序, 部件, 流程 (电路) 没有详细描述, 以免不必要地混淆本发明的各个方面。
- [0036] 图 2 示出了用于制作传统的 P- 沟道沟槽功率 MOSFET 的传统晶片 200。晶片 200 被描述为带 (001) 平坦部的 (001) 晶片。晶片 200 也被描述为在 $\langle 010 \rangle$ 方向有平坦部。晶片 200 的顶面是 (100) 平面。应理解沟槽 MOSFET 中的电流方向, 其中电流是从例如晶片 200 等的晶片的顶面到底面, 将一直沿 [100] 方向, 例如, 如图 2 所示, 进入图纸平面。
- [0037] 图 3、4、5、6 和 7 示出了在多种不同的沟槽旋转中沟槽的结构。图 3 示出了封闭单元沟槽结构 300。竖直沟槽 310 和水平沟槽 320 沟槽都在 (100) 等价面上。
- [0038] 图 4 示出了旋转 45° 形成的封闭单元沟槽结构 400。旋转的沟槽 410 和 420 都在 (110) 等价面上。
- [0039] 图 5 示出了条带单元沟槽结构 500。竖直沟槽 510 在 (100) 等价面上。
- [0040] 图 6 示出了旋转 45° 形成的条带单元沟槽结构 600。旋转的沟槽 610 在 (110) 等价面上。
- [0041] 图 7 示出了旋转 -45° 形成的条带单元沟槽结构 700。旋转的沟槽 710 在 (110) 等价面上。
- [0042] 包括图 5 的条带单元沟槽结构 500 的芯片 (die) 和包括图 6 的旋转 45° 形成的芯片的沟槽结构 600 的实验实例已经被制作出来。初步分析显示例如当电流在 (110) 平面时, 旋转 45° 形成的旋转沟槽结构 600 的全电阻比沟槽在 (100) 平面的传统技术装置低。
- [0043] 但是, 应该理解, 尽管电流可以和晶片 200 的 (110) 平面对准, 但是沟槽电流在 [100] 方向, 如前所述。
- [0044] 图 8A、8B、8C 和 8D 示出了根据发明实施例的带多种平坦部的 (110) 晶片。应理解其它的平坦部很好地适用于本发明实施例。图 8A 的晶片 800 被描述为带 (110) 平坦部的 (110) 晶片。示出了各种晶向, 包括 [001]、[111] 和 [110]。例如, 如图 8A 所示, 晶片 800

顶面是 (110) 平面。

[0045] 图 8B 中晶片 810 被描述为带 (111) 平坦部的 (110) 晶片。示出了 (111) 晶向。例如,如图 8B 所示,晶片 810 顶面是 (110) 平面。图 8C 中晶片 820 被描述为带 (001) 平坦部的 (110) 晶片。示出了 [001] 和 [110] 晶向。例如,如图 8C 所示,晶片 820 顶面是 (110) 平面。

[0046] 图 8D 中晶片 830 被描述为带 (112) 平坦部的 (110) 晶片。示出了 [112] 晶向。例如,如图 8D 所示,晶片 830 顶面是 (110) 平面。

[0047] 根据本发明的实施例,在晶片 800(图 8A) 里形成的沟槽 MOSFET 在 (110) 平面和 [110] 方向可有空穴电流。例如,从顶面到底面的电流可在 [110] 方向,例如,图纸平面向里,如图 8A 所示。

[0048] 根据本发明的其它实施例,在晶片 810(图 8B) 里形成的沟槽 MOSFET 可在 (110) 平面和 [111] 方向有空穴电流。

[0049] 根据本发明的可选实施例,在晶片 820(图 8C) 里形成的沟槽 MOSFET 可在 (110) 平面和 [001] 方向有空穴电流。

[0050] 根据本发明的其它实施例,在晶片 830(图 8D) 里形成的沟槽 MOSFET 可在 (110) 平面和 [112] 方向有空穴电流。

[0051] 图 9 示出了根据本发明实施例的垂直于晶片 800(图 8A) 的平坦部的蚀刻沟槽 900。应该理解沟槽 900 在 (110) 或其等价面里。由于晶面是 (110) 平面,因此空穴电流方向也在 [110] 方向。应该理解本发明的实施例很好地适用于垂直于其它平坦部方向形成的沟槽,例如,如图 8B,8C,和 / 或 8D 所示。

[0052] 图 10 示出了根据本发明实施例的平行和垂直于晶片 800(图 8A) 的平坦部的蚀刻沟槽 1000。应理解沟槽 1000 在 (110) 或其等价面里。由于晶面是 (110) 平面,因此空穴电流方向也在 [110] 方向。应理解本发明的实施例很适合相对于其它平坦部方向形成的沟槽,例如,如图 8B,8C,和 / 或 8D 所示。

[0053] 图 11 示出了根据本发明实施例的沟槽 MOSFET 结构 1100 的示意图。沟槽 MOSFET 结构 1100 包括 P+ 源极 1110、N 本体 (body) 1130 和 P+ 漏极 1120。沟槽 MOSFET 结构 1100 可以形成在晶片 800(图 8A) 中和晶片 800 上,用来提供对于电子和空穴运动电流均适合的方向。沟槽 MOSFET 结构 1100 的晶面方向在图 11 中已示出。应理解沟槽 MOSFET 结构 1100 的源极 1110 和漏极 1120 之间的电流在 [110](或等价) 方向。应理解本发明的实施例很适合垂直于其它平坦部方向形成的沟槽,例如,如图 8B,8C,和 / 或 8D 所示。

[0054] 图 12 示出了根据本发明实施例的平面耗尽模 MOSFET (DMOSFET) P 沟道结构 1200 示意图。平面耗尽模 MOSFET P 沟道结构 1200 包括 P+ 源极 1210、N 本体 1230 和 P+ 漏极 1220。平面耗尽模 MOSFET P 沟道结构 1200 可形成在晶片 800(图 8) 中或晶片 800 上,用来提供对于电子和空穴运动电流均适合的方向。平面耗尽模 MOSFET P 沟道结构 1200 的晶面方向在图 12 中已示出。应理解,平面耗尽模 MOSFET P 沟道结构 1200 的源极 1210 和漏极 1220 之间的电流在 [110](或等价) 方向。应理解本发明的实施例很适合垂直于其它平坦部方向的沟槽排列,例如,如图 8B,8C,和 / 或 8D 所示。

[0055] 应理解在不同的晶面里氧化物生长速度不同。例如,氧化物一般在 [110] 方向比在 [100] 方向增长的更快。在 (110) 平面的表面电荷是在 (100) 平面的大约 2 倍。当设计

高迁移率 MOSFET 的临界电压时,需要考虑这些特性。

[0056] 图 13 示出了根据本发明实施例的高迁移率 P 沟道累积沟槽 MOSFET1300 的示意图。沟槽 MOSFET 1300 包括源极金属 1310,绝缘体 1320,P+ 源极区 1330 和 N 本体 1340。沟槽 MOSFET 1300 还包括多晶硅栅极 1350,栅极氧化物 1390 和 P- 漂移区 1360。沟槽 MOSFET 1300 另外还包括衬底 1370 和漏极镀金属 1380。

[0057] 如图 13 所示,应理解沟槽 MOSFET 1300 是沿 [110] 方向制作。根据本发明实施例,沟槽 MOSFET 1300 可以垂直于 (110) 平坦部形成。应理解本发明的实施例很适合垂直于其它平坦部方向形成的沟槽,例如,如图 8B,8C,和 / 或 8D 所示。

[0058] 在电流传导中,沟槽 MOSFET 1300 使沟道 (N 本体 1340) 反转并且在轻微掺杂 (slightly doped) 累积区 (P- 漂移区 1360) 累积电荷,在栅极 1350 附近形成 P+ 累积层。因此,电流在 N 本体 1340 里的反转层和紧接栅极 1350 形成的累积层之中流动。

[0059] 击穿电压在延伸到漂移区中的 PN 结处被承受。但是,不像传统的沟槽 MOSFET,漂移电阻由两个平行部分组成:一个是累积区电阻,且另一个是漂移区电阻。累积区电阻部分小于流动区电阻部分。根据本发明实施例,由于电流在 (110) 平面和 [110] 方向流动,漂移区全电阻将比传统的累积型功率 MOSFET 装置的相应值大大减少。

[0060] 在这个新颖的 MOSFET 设计中,通过将 MOSFET 的累积层平面制作为 (110),将累积层方向制作为 [110],累积层电阻将被大大减小,例如减小到大约 1/2。

[0061] 根据本发明的实施例提供了低导通电阻的功率 MOSFET 的系统和方法。根据本发明的实施例也提供了 P- 沟道沟槽功率 MOSFET 的系统和方法,其中空穴被限制在 (110) 平面并在 [110] 方向流动。另外,根据本发明的实施例提供了用于功率 MOSFET 的系统和方法,该功率 MOSFET 与现有半导体设计和制造的系统和方法兼容互补。

[0062] 描述了本发明的各种实施例,高迁移率 P- 沟道功率金属氧化物半导体场效应晶体管。尽管本发明在特定实施例中描述,应理解本发明不应解释为限于这样的实施例,而是按照下面的权利要求解释。

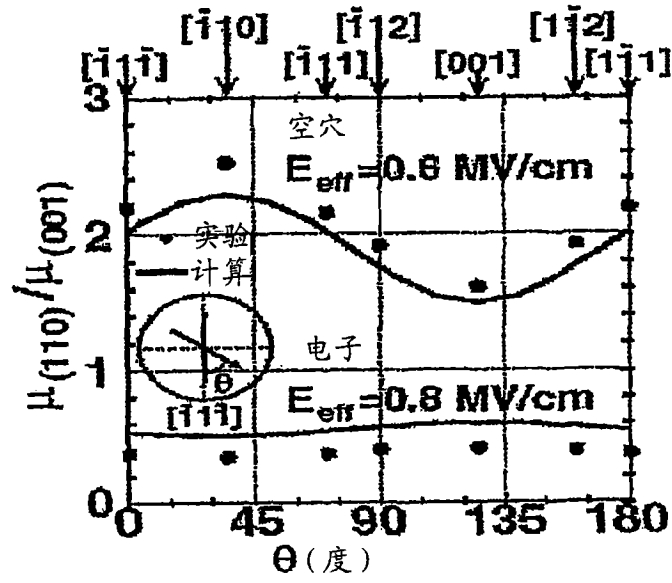
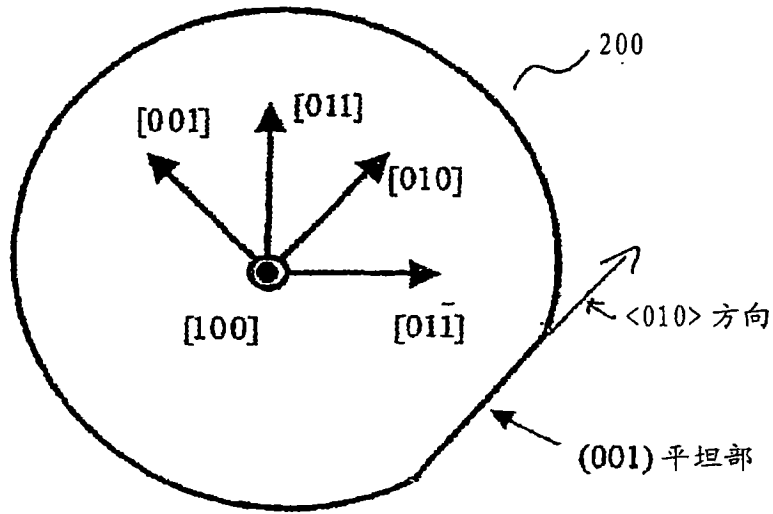


图 1



带有 (001) 平坦部的 (001) 晶片

传统技术

图 2

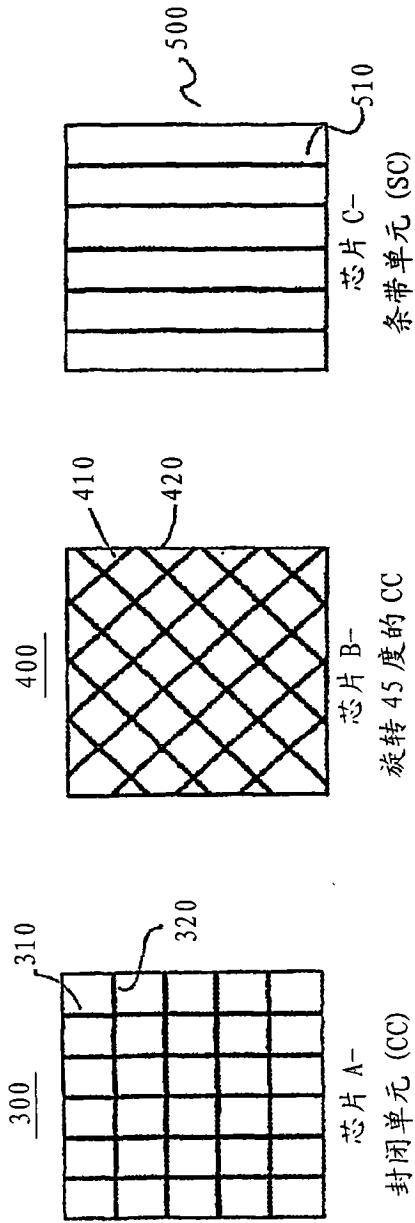


图 3

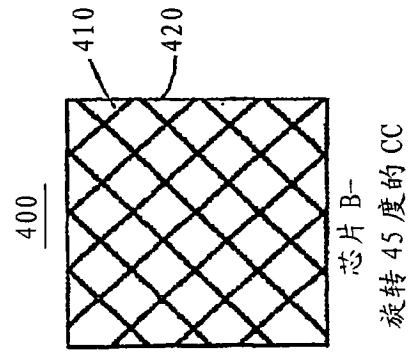


图 4

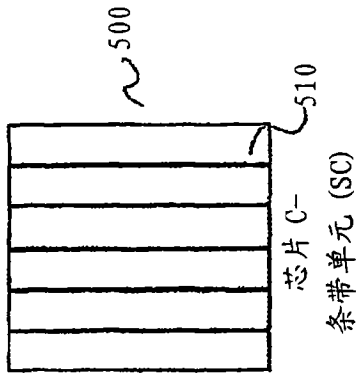


图 5

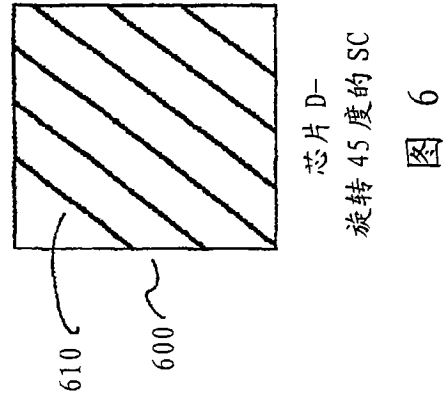


图 6

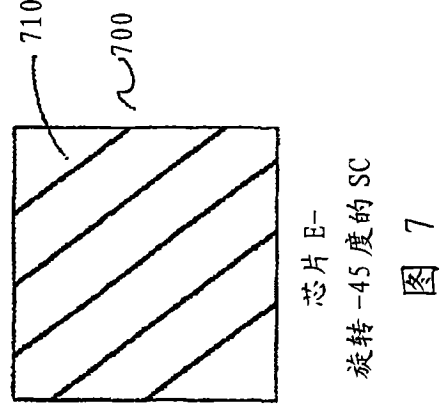


图 7

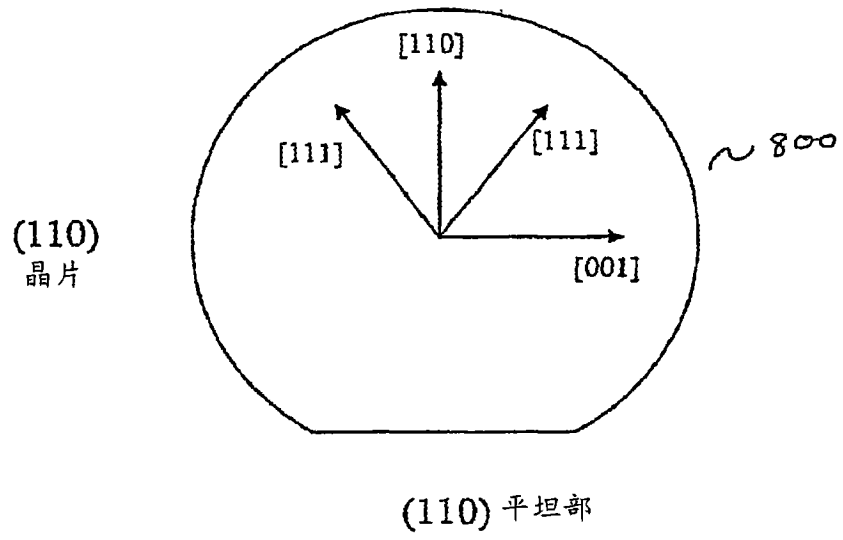


图 8A

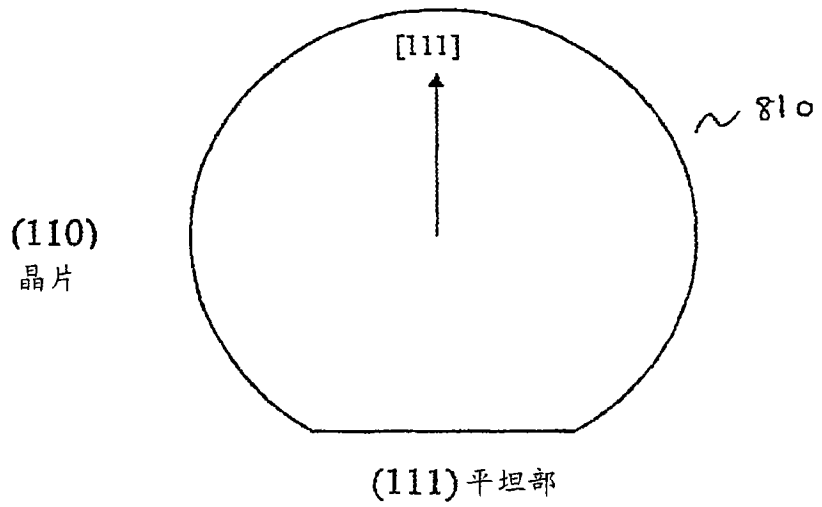


图 8B

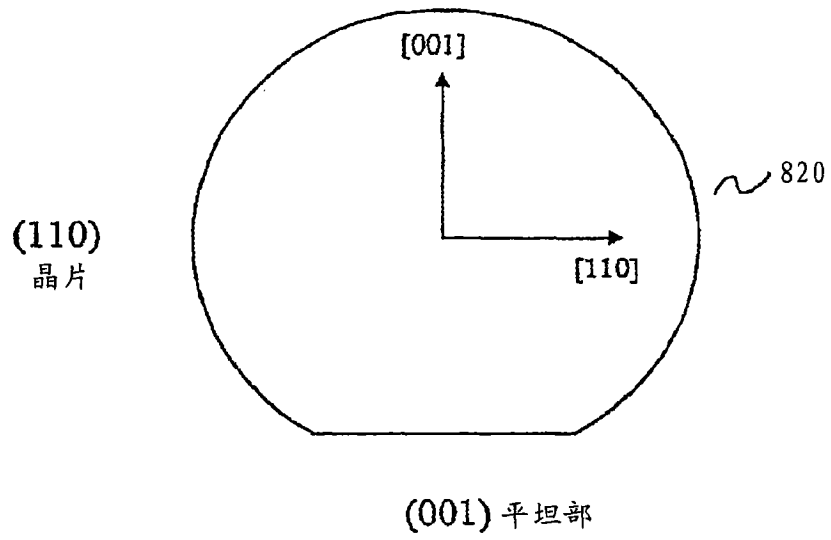


图 8C

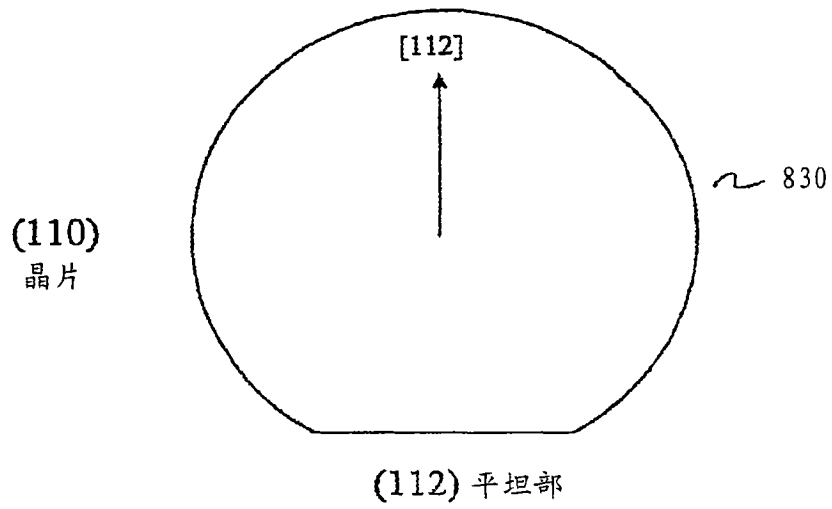


图 8D

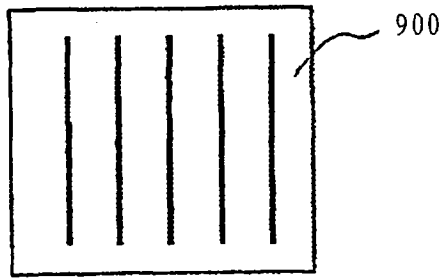


图 9

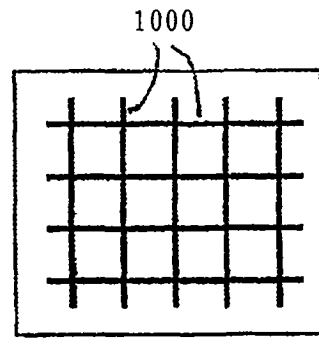


图 10

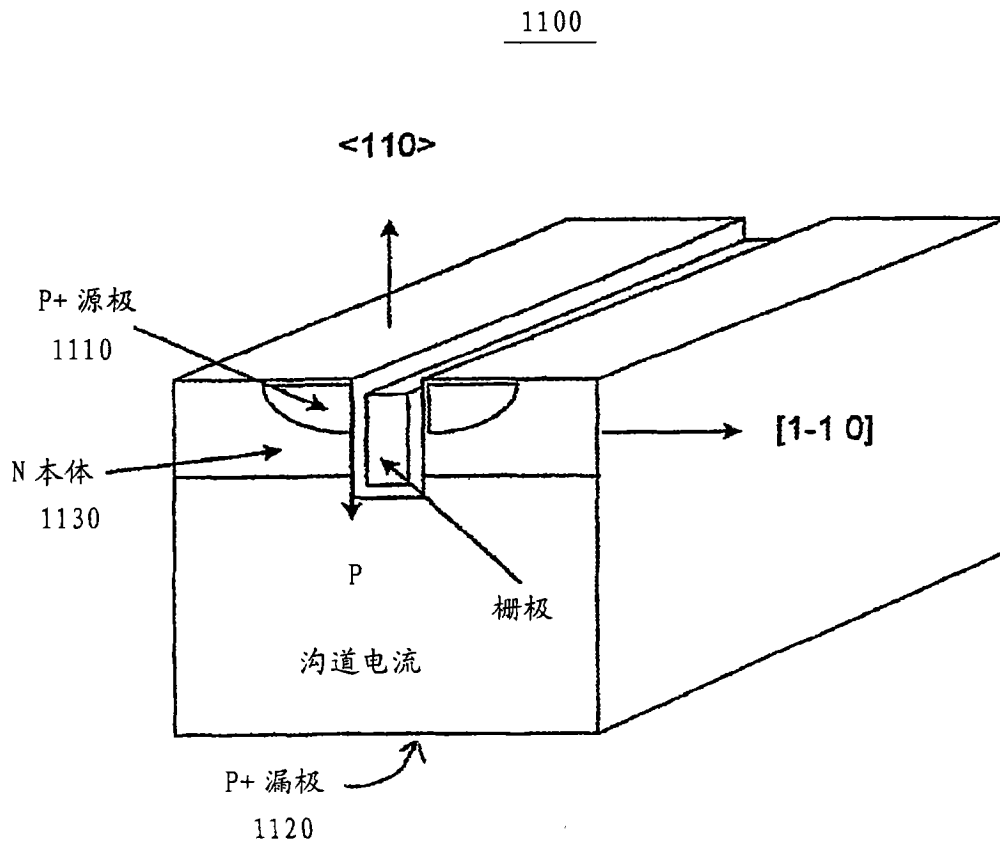


图 11

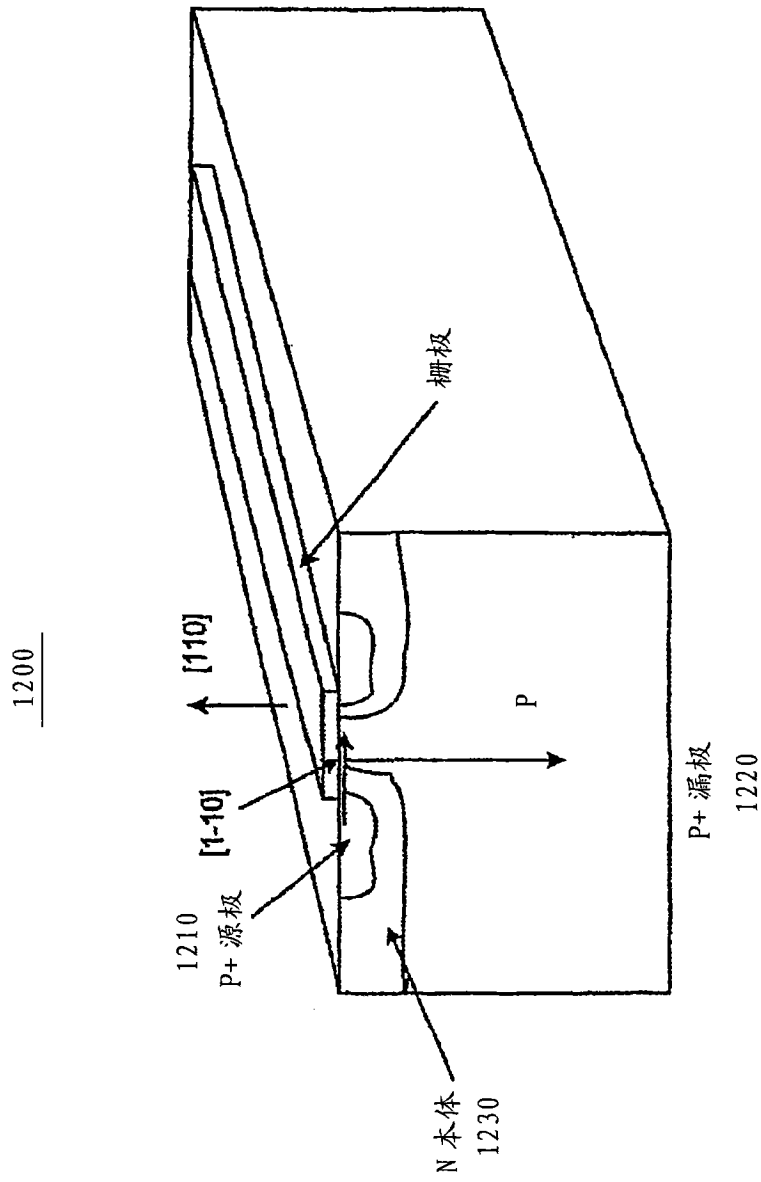


图 12

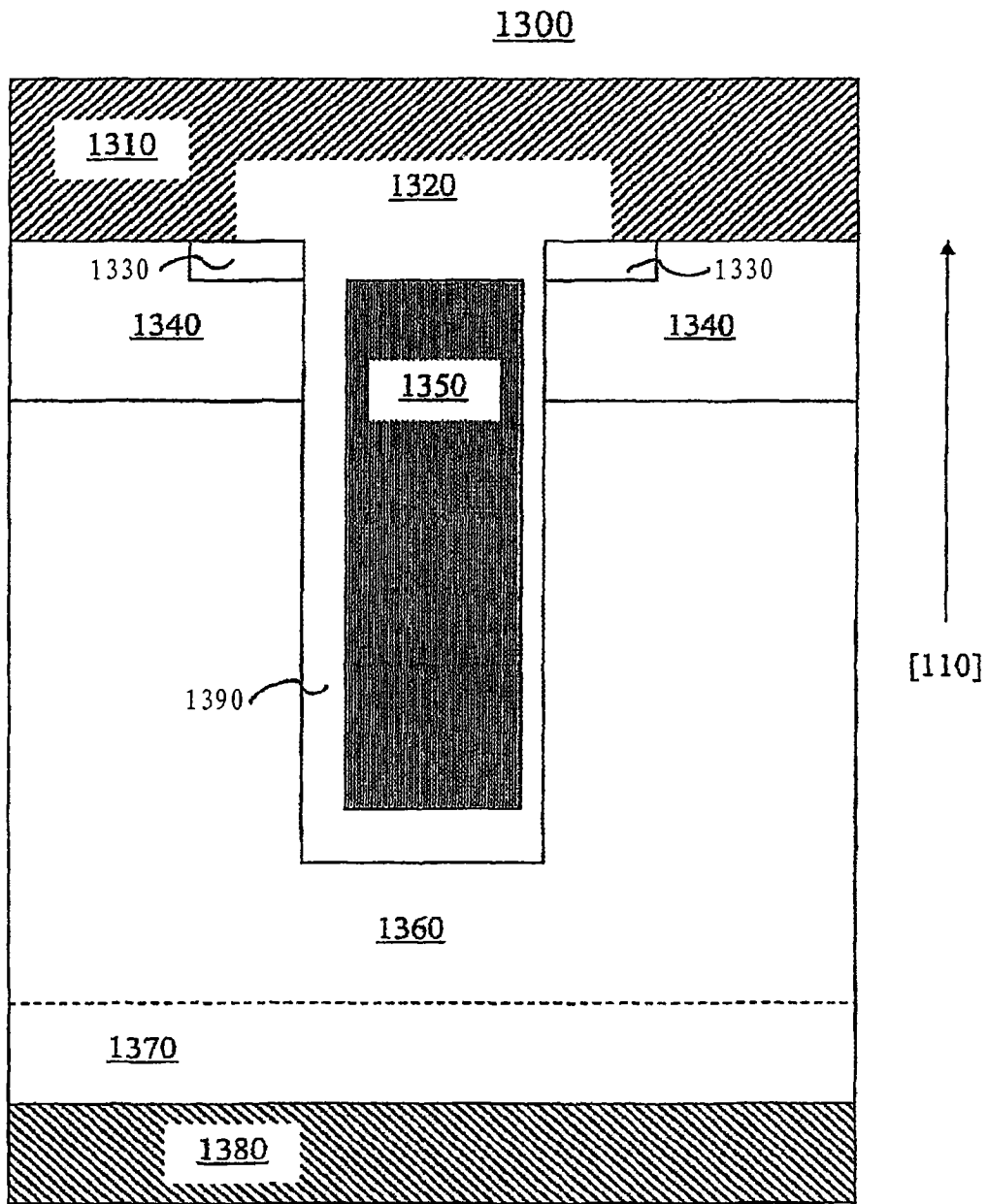


图 13