

(12) 发明专利申请

(10) 申请公布号 CN 102789560 A

(43) 申请公布日 2012. 11. 21

(21) 申请号 201210154029. 6

(22) 申请日 2012. 05. 17

(30) 优先权数据

10-2011-0046405 2011. 05. 17 KR

10-2011-0081308 2011. 08. 16 KR

(71) 申请人 三星电子株式会社

地址 韩国京畿道

(72) 发明人 姜东求

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 邵亚丽

(51) Int. Cl.

G06F 21/00 (2006. 01)

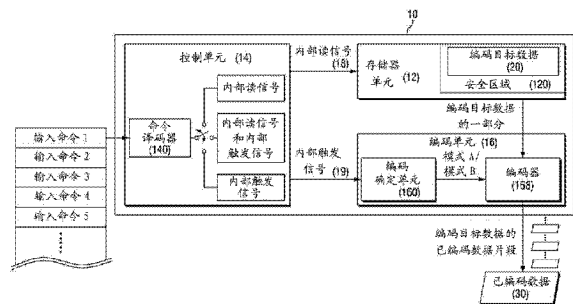
权利要求书 4 页 说明书 18 页 附图 13 页

(54) 发明名称

数据存储装置、编码单元、以及包括其的系统

(57) 摘要

在一个实施例中，数据存储装置包括控制单元，其被配置成译码至少一个输入命令，并且被配置成响应于该输入命令生成读信号和开始信号中的至少一个。该开始信号指示开始内部模式确定过程。该数据存储装置还包括：存储单元，其被配置成响应于读信号输出数据；以及编码单元，其被配置成响应于开始信号开始并执行内部模式确定过程。内部模式确定过程包括自主地确定编码模式，并且该编码单元被配置成基于所确定的编码模式对输出数据进行编码以产生已编码数据。



1. 一种数据存储装置,包括:

控制单元,其被配置成译码至少一个输入命令,并且被配置成响应于该输入命令生成读信号和开始信号中的至少一个,该开始信号指示开始内部模式确定过程;

存储器单元,其被配置成响应于该读信号输出数据;以及

编码单元,其被配置成响应于该开始信号执行内部模式确定过程,该内部模式确定过程包括自主地确定编码模式,并且该编码单元被配置成基于所确定的编码模式对输出数据进行编码以产生已编码数据。

2. 如权利要求 1 所述的数据存储装置,其中,根据内部模式确定过程,所述编码单元被配置成生成随机数据,并且被配置成基于该随机数据确定编码模式。

3. 如权利要求 2 所述的数据存储装置,其中,所述编码单元被配置成获得编码策略,该编码策略指示从编码模式的集合中选择每个编码模式的概率,并且该编码单元被配置成基于获得的编码策略生成该随机数据。

4. 如权利要求 1 所述的数据存储装置,其中,根据内部模式确定过程,所述编码单元被配置成生成数据样式,并且被配置成基于该数据样式确定编码模式。

5. 如权利要求 4 所述的数据存储装置,其中,所述编码单元被配置成获得编码策略,该编码策略指示从编码模式的集合中选择每个编码模式的概率,并且该编码单元被配置成基于获得的编码策略生成该数据样式。

6. 如权利要求 1 所述的数据存储装置,其中,所述编码单元被配置成获得编码策略,该编码策略指示从编码模式的集合中选择每个编码模式的概率,并且该编码单元被配置成基于该编码策略确定该编码模式。

7. 如权利要求 6 所述的数据存储装置,其中,所述编码单元被配置成基于另外的输入命令获得编码策略。

8. 如权利要求 6 所述的数据存储装置,其中,所述编码单元被配置成基于输出数据在存储器单元中的位置获得编码策略。

9. 如权利要求 6 所述的数据存储装置,其中,所述编码单元被配置成从编码策略存储单元加载编码策略的列表,并且被配置成从该列表中选择编码策略之一。

10. 如权利要求 1 所述的数据存储装置,其中,所述编码单元被配置成对代表原始数据的多个输出数据进行编码,以生成编码的输出数据的集合,并且该编码单元被配置成对于代表原始数据的所述多个输出数据中的每一个执行内部模式确定过程,以确定用于所述多个输出数据中的每一个的相应的编码模式,并且该编码单元被配置成基于相应的编码模式对所述多个输出数据中的每一个进行编码。

11. 如权利要求 10 所述的数据存储装置,其中,编码单元被配置成生成多于一个的代表相同原始数据的编码的输出数据的集合。

12. 如权利要求 10 所述的数据存储装置,其中,所述控制单元被配置成接收交替的第一输入命令和第二输入命令,该控制单元被配置成响应于第一输入命令生成读信号,并且被配置成响应于第二输入命令生成开始信号,以使得编码单元接收代表原始数据的所述多个输出数据并对所述多个输出数据进行编码。

13. 如权利要求 12 所述的数据存储装置,其中,所述多个输出数据各自具有相同的大小。

14. 如权利要求 12 所述的数据存储装置,其中,所述多个输出数据中的至少一个具有与所述多个输出数据中的另一个不同的大小。

15. 如权利要求 12 所述的数据存储装置,其中,最初接收第一命令。

16. 如权利要求 12 所述的数据存储装置,其中,最初接收第二命令。

17. 一种数据存储系统,包括:

如权利要求 12 所述的数据存储设备;以及

控制器,其被配置成响应于相应的多个所接收的读请求,生成交替的第一输入命令和第二输入命令。

18. 一种数据存储系统,包括:

如权利要求 12 所述的数据存储设备;以及

控制器,其被配置成响应于单个所接收的读请求,生成交替的第一输入命令和第二输入命令。

19. 如权利要求 10 所述的数据存储装置,其中,所述控制单元被配置成接收多个输入命令,该控制单元被配置成响应于所述多个输入命令中的每一个生成读信号和开始信号,以使得编码单元接收代表原始数据的多个输出数据并对所述多个输出数据进行编码。

20. 一种数据存储系统,包括:

如权利要求 19 所述的数据存储设备;以及

控制器,其被配置成响应于相应的多个所接收的读请求,生成所述多个输入命令。

21. 一种数据存储系统,包括:

如权利要求 19 所述的数据存储设备;以及

控制器,其被配置成响应于单个所接收的读请求,生成所述多个输入命令。

22. 如权利要求 1 所述的数据存储装置,其中,所述编码单元包括:

第一编码模块,其被配置成以第一编码比率对输出数据进行编码;

第二编码模块,其被配置成以第二编码比率对输出数据进行编码,该第二编码比率高于第一编码比率;以及

选择器,其被配置成基于所确定的编码模式,选择性地输出来自第一编码模块和第二编码模块之一的已编码数据。

23. 如权利要求 22 所述的数据存储装置,其中,所述编码单元被配置成基于所确定的编码模式,仅激活第一编码模块和第二编码模块之一。

24. 如权利要求 22 所述的数据存储装置,其中,所述第一编码比率允许对编码的输出数据进行正确解码,并且所述第二编码比率不允许对编码的输出数据进行正确解码。

25. 如权利要求 1 所述的数据存储装置,其中,所述编码单元包括:

第一编码模块,其被配置成对输出数据进行编码,使得编码的输出数据是根据第一编码比率被编码的;以及

选择器,其被配置成基于所确定的编码模式,选择性地输出作为(1)来自第一编码模块的输出和(2)所述输出数据之一的已编码数据。

26. 如权利要求 25 所述的数据存储装置,其中,所述第一编码比率不允许对编码的输出数据进行正确解码。

27. 如权利要求 25 所述的数据存储装置,其中,所述编码单元被配置成基于所确定的

编码模式选择性地将第一编码模块去激活。

28. 如权利要求 1 所述的数据存储装置,其中,所述编码单元包括:

可编程编码模块,其被配置成以基于所确定的编码模式的编码比率对输出数据进行编码。

29. 如权利要求 1 所述的数据存储装置,其中,所述编码单元包括:

第一随机数据生成器,其被配置成生成第一随机数据;

第二随机数据生成器,其被配置成生成第二随机数据;

选择器,其被配置成基于所确定的编码模式选择性地输出第一随机数据和第二随机数据之一作为编码数据;

逻辑运算器,其被配置成将输出数据与编码数据逻辑组合,以产生已编码数据;并且其中

所述第一随机数据比第二随机数据产生少的编码。

30. 如权利要求 29 所述的数据存储装置,其中,如果第一随机数据是编码数据,则已编码数据能够被正确解码,并且如果第二随机数据是编码数据,则已编码数据不能被正确解码。

31. 如权利要求 29 所述的数据存储装置,其中,所述编码单元被配置成,基于所确定的编码模式,仅激活第一随机数据生成器和第二随机数据生成器之一。

32. 如权利要求 1 所述的数据存储装置,其中,所述编码单元包括:

第一随机数据生成器,其被配置成生成第一随机数据;

选择器,其被配置成选择性地输出(1)第一随机数据和(2)参考数据之一作为编码数据;

逻辑运算器,其被配置成将输出数据与编码数据逻辑组合,以产生已编码数据;并且其中

参考数据比第一随机数据产生少的编码。

33. 如权利要求 32 所述的数据存储装置,其中,当与输出数据逻辑组合时,所述参考数据不产生编码。

34. 如权利要求 32 所述的数据存储装置,其中,如果第一随机数据是编码数据,则已编码数据不能被正确解码。

35. 如权利要求 32 所述的数据存储装置,其中,所述编码单元被配置成基于所确定的编码模式,选择性地将第一随机数据生成器去激活。

36. 如权利要求 1 所述的数据存储装置,其中,所述编码单元包括:

逻辑运算器,其被配置成将编码数据与输出数据逻辑组合,以产生已编码数据;以及

可编程随机数据生成器,其被配置成生成随机数据作为编码数据,以便以基于所确定的编码模式的编码比率对输出数据进行编码。

37. 如权利要求 1 所述的数据存储装置,其中,所述编码单元包括至少一个编码模块,其被配置成基于编码比率对输出数据进行编码,并且该编码比率是能够编程的。

38. 如权利要求 1 所述的数据存储装置,其中,所述输出数据是用于验证数据存储装置的验证数据。

39. 如权利要求 1 所述的数据存储装置,其中,所述存储器单元被配置成在单电平单元

中存储将被编码的原始数据,并且被配置成在多电平单元中存储将不被编码的原始数据。

40. 一种数据存储装置,包括:

控制单元,其被配置成译码输入命令,并且被配置成响应于该输入命令生成读信号和触发信号中的至少一个,该输入命令不指示编码模式;

存储器单元,其被配置成响应于读信号输出数据;以及

编码单元,其被配置成响应于触发信号生成指示数据,该指示数据指示编码模式,该编码单元被配置成基于该指示数据从编码模式的集合中选择编码模式,并且被配置成基于所确定的编码模式对输出数据进行编码。

41. 如权利要求 40 所述的数据存储装置,其中,所述触发信号不指示编码模式。

42. 如权利要求 41 所述的数据存储装置,其中,所述触发信号指示所述编码单元开始并执行内部模式确定过程,该内部模式确定过程包括自主地选择编码模式。

43. 一种数据存储装置,包括:

控制单元,其被配置成译码输入命令,并且被配置成响应于该输入命令生成读信号和触发信号中的至少一个;

存储器单元,其被配置成响应于读信号输出数据;以及

编码单元,其被配置成响应于触发信号生成第一随机数据,该编码单元被配置成基于第一随机数据从编码模式的集合中自主地选择编码模式,并且被配置成基于所确定的编码模式对输出数据进行编码。

44. 一种计算机系统,包括:

如权利要求 1 所述的数据存储装置;

主机处理装置,其被配置成生成输入命令,并且被配置成接收已编码数据。

45. 一种计算机系统,包括:

如权利要求 1 所述的数据存储装置;

控制器,其被配置成响应于访问命令生成输入命令,并且被配置成接收已编码数据;以

及

主机处理装置,其被配置成向控制器发送访问命令,并且被配置成从控制器接收已编码数据。

46. 一种数据存储系统,包括:

如权利要求 1 所述的数据存储装置;以及

控制器,其被配置成生成输入命令,并且被配置成接收已编码数据。

47. 一种编码单元,包括:

编码确定单元,其被配置成生成具有期望分布的随机数据,并且被配置成根据该随机数据确定编码模式;以及

编码器,其被配置成基于所确定的编码模式对数据进行编码。

数据存储装置、编码单元、以及包括其的系统

[0001] 相关申请的交叉引用

[0002] 本申请要求分别于 2011 年 5 月 17 日和 2011 年 8 月 16 日向韩国知识产权局提交的韩国专利申请第 10-2011-0046405 号和第 10-2011-0081308 号的优先权权益,所述申请的内容通过全文引用合并于此。

技术领域

[0003] 实施例涉及用于输出已编码数据的数据存储装置和系统,更具体地,涉及用于对将被输出的数据进行编码并随机改变应用于每个数据片段的编码模式、从而提供增强的数据安全性的数据存储装置和系统。

背景技术

[0004] 已经提供了用于存储数字数据的各种数据存储装置。例如,有硬盘驱动器、固态驱动器(solid state drive,SSD)和各种存储卡。为了避免未经授权人员读取存储在数据存储装置中的数字数据,数据存储装置需要增强的数据安全技术,以用于编码和输出存储在安全区域中的数据,从而即使在数据被读取时,该数据也很难、或者不可能被解码。

发明内容

[0005] 至少一个示例实施例涉及数据存储装置。

[0006] 在一个实施例中,数据存储装置包括控制单元,其被配置成译码至少一个输入命令,并且被配置成响应于该输入命令生成读信号和开始信号中的至少一个。该开始信号指示开始内部模式确定过程。该数据存储装置还包括:存储器单元,其被配置成响应于读信号输出数据;以及编码单元,其被配置成响应于开始信号开始并执行内部模式确定过程。内部模式确定过程包括自主地确定编码模式,并且该编码单元被配置成基于所确定的编码模式对输出数据进行编码,以产生已编码数据。

[0007] 在另外的实施例中,数据存储装置包括控制单元,其被配置成译码输入命令,并且被配置成响应于输入命令生成读信号和触发信号中的至少一个。该输入命令不指示编码模式。该数据存储装置还包括:存储器单元,其被配置成响应于读信号输出数据;以及编码单元,其被配置成响应于触发信号生成指示数据。该指示数据指示编码模式。该编码单元被配置成基于指示数据从编码模式的集合中选择编码模式,并且被配置成基于所确定的编码模式对输出数据进行编码。

[0008] 在另外的实施例中,数据存储装置包括控制单元,其被配置成译码输入命令,并且被配置成响应于输入命令生成读信号和触发信号中的至少一个。该数据存储装置还包括:存储器单元,其被配置成响应于读信号输出数据;以及编码单元,其被配置成响应于触发信号生成第一随机数据。该编码单元被配置成基于第一随机数据从编码模式的集合中自主地选择编码模式,并且被配置成基于所确定的编码模式对输出数据进行编码。

[0009] 至少一个实施例涉及编码单元。

[0010] 在一个实施例中,该编码单元包括编码确定单元,其被配置成生成具有期望分布的随机数据,并且被配置成根据随机数据确定编码模式。编码单元中的编码器被配置成基于所确定的编码模式对数据进行编码。

[0011] 至少一个实施例还涉及包括数据存储装置和 / 或编码单元的系统。

[0012] 至少一个实施例涉及对数据进行编码的方法。

[0013] 在一个实施例中,该方法包括:基于用户输入改变一个或多个编码模式的编码比率(coding ratio);选择编码模式;以及基于所选择的编码模式对来自存储器单元的输出数据进行编码,以产生已编码数据。编码模式中的至少一个可以允许在接收已编码数据的设备中正确解码已编码数据,并且编码模式中的至少一个可以不允许在接收已编码数据的设备中正确解码已编码数据。

[0014] 所述的选择步骤可以包括:基于编码策略配置随机生成器,该编码策略指示选择多个编码模式中的每一个的概率;以及使用随机生成器随机生成编码模式指示符,该编码模式指示符指示所述编码模式之一。

[0015] 在另外的实施例中,所述方法包括基于编码策略从多个编码模式中选择编码模式。所述编码策略指示选择多个编码模式中的每一个的概率。所述方法还包括根据所选择的编码模式对数据进行编码以产生已编码数据。所述方法还可以包括:对于多个数据,重复地执行选择编码模式和对数据进行编码的步骤。所述方法还可以包括:基于输入命令设置编码策略。所述方法还可以包括:响应于改变命令,将不同的编码策略设置为编码策略。所述方法还可以包括:基于数据在存储器单元中的位置设置编码策略。所述方法还可以包括:从编码策略存储单元加载编码策略的列表,并从该列表中选择编码策略。所述编码模式可以包括第一编码模式和第二编码模式,并且,如果选择编码模式的步骤选择该第一编码模式,则已编码数据能够被正确解码,并且如果选择编码模式的步骤选择该第二编码模式,则已编码数据不能被正确解码。编码策略可以指示选择第一编码模式的百分比。选择编码模式可以包括:基于编码策略配置随机生成器,并且使用随机生成器随机生成编码模式指示符,该编码模式指示符指示第一编码模式和第二编码模式之一。

[0016] 在另外的实施例中,所述方法包括生成已编码数据片段的多个集合。每个集合代表相同的原始数据,并且每个集合包括至少第一已编码数据片段和第二已编码数据片段的样式(pattern)。与第二已编码数据片段相比,第一已编码数据片段被编码得较少,并且所述生成的步骤生成多个集合,以使得与一个集合相关联的样式可以不同于与另一个集合相关联的样式。第一已编码数据片段可以能被正确解码,并且第二已编码数据片段可以不能被正确解码。每个样式可以具有至少一个第一已编码数据片段。每个样式可以具有不多于最大数量的第一已编码数据片段。多个已编码数据片段的至少两个集合可以包括相同数量的第一已编码数据片段。所述方法还可以包括获得指示第一已编码数据片段的最大数量的编码策略,并且其中所述生成的步骤基于编码策略生成已编码数据片段的多个集合。

[0017] 至少一个实施例涉及读取数据的方法。

[0018] 在一个实施例中,该方法包括:响应于输入命令,生成读信号和触发信号中的至少一个;响应于读信号从存储器单元输出数据;响应于触发信号生成第一随机数据;基于第一随机数据,从编码模式的集合中自主地选择编码模式;以及基于所确定的编码模式,对输出数据进行编码。

附图说明

[0019] 通过参照附图详细描述本发明的示例性实施例,本发明的上述及其他方面和特征将变得更加清楚,附图中:

[0020] 图 1 图示了根据实施例的包括主机装置和数据存储装置的计算系统的配置;

[0021] 图 2 图示了根据实施例的包括主机装置和数据存储装置的计算系统的配置;

[0022] 图 3 图示了根据实施例数据存储装置、输入命令和输出数据的框图;

[0023] 图 4 是示出根据实施例的数据存储装置编码并输出数据的例子的概念图;

[0024] 图 5 是根据实施例的数据存储装置的编码确定单元的框图;

[0025] 图 6 图示了在根据实施例的数据存储装置中使用的编码策略列表;

[0026] 图 7 解释了根据实施例的存储器单元的存储区的配置示例;

[0027] 图 8 到图 13 解释了根据实施例的编码器的配置示例;

[0028] 图 14 是用于解释根据实施例的交替接收第一命令 READ 和第二命令 TR 的数据存储装置的操作的时序图;

[0029] 图 15 是用于解释根据实施例的交替接收第一命令 READ 和第二命令 TR 的数据存储装置的操作的详细时序图;

[0030] 图 16 是用于解释在根据实施例的交替接收第一命令 READ 和第二命令 TR 的数据存储装置中,编码单元的切换操作的最大容许时间的详细时序图;

[0031] 图 17 是用于解释根据实施例的交替接收第一命令 READ 和第二命令 TR 的数据存储装置的操作的时序图,该第一命令 READ 用于输出具有相同大小的编码目标数据的片段;

[0032] 图 18 是用于解释根据实施例的交替接收第一命令 READ 和第二命令 TR 的数据存储装置的操作的时序图,该第一命令 READ 用于输出具有不同大小的编码目标数据的片段;

[0033] 图 19 是用于解释根据实施例的顺序地接收第三命令 AUTH_READ 多次的数据存储装置的操作的时序图;

[0034] 图 20 是用于解释根据实施例的顺序地接收第三命令 AUTH_READ 和地址信息多次的数据存储装置的操作的时序图;

[0035] 图 21 是用于解释根据实施例的包括控制器和数据存储装置的数据存储系统的配置和操作的示图;

[0036] 图 22 是用于解释根据另一个实施例的包括控制器和数据存储装置的数据存储系统的配置和操作的示图;

[0037] 图 23 是用于解释根据再一个实施例的包括控制器和数据存储装置的数据存储系统的配置和操作的示图。

具体实施方式

[0038] 现在将在下文中参照附图更充分地描述示例实施例,在附图中示出了实施例。然而,示例实施例可以以许多不同的形式来具体实现,不应被解释为局限于此出阐述的那些示例实施例。相反,提供这些实施例是为了使本公开全面和完整,并向本领域技术人员充分传达本发明的范围。附图中,为清楚起见,可能放大了层和区域的大小及相对大小。相同的参考标记始终指代相同的元件。

[0039] 将会理解,当一个元件被称为“连接”或“耦接”到另一元件时,它可以直接连接或耦接到所述另一元件,或者也可以存在居间的元件。相反,当一个元件被称为“直接连接”或“直接耦接”到另一元件时,不均在居间的元件。此处使用的术语“和 / 或”包括相关列出项目中的任何一个以及其中的一个或多个的所有组合,并且术语“和 / 或”可以缩写为“/”。

[0040] 将会理解,尽管此处可能使用词语第一、第二等等来描述不同的元件,但这些元件不应受到这些词语的限制。这些词语仅仅用于将一个元件与另一个元件区分开来。例如,第一信号可以被称为第二信号,类似地,第二信号也可以被称为第一信号,这样做不会偏离本公开的教导。

[0041] 此处使用的术语仅仅是为了描述特定实施例,并非意图限制发明。此处使用的单数形式“一”、“一个”意图也包括复数形式,除非上下文明确给出相反指示。还将理解,当在本说明书中使用词语“包括”和 / 或“包含”时,表明存在所描述的特征、区域、整体、步骤、操作、元件和 / 或组件,但不排除存在或附加一个或多个其他特征、区域、整体、步骤、操作、元件、组件和 / 或它们的组合。

[0042] 除非另外定义,否则此处使用的所有术语(包括技术术语和科学术语)所具有的含义与本发明所述领域的普通技术人员通常理解的含义相同。还将理解,诸如通常使用的词典中定义的那些术语应该被解释为所具有的含义与它们在相关领域和 / 或本申请的上下文中的含义一致,而不应理想化地或过分形式化地对其进行解释,除非此处明确地如此定义。

[0043] 此处使用的术语“编码(coding)”可以指将原始数据随机化以将其转换成噪声数据,或者对原始数据进行加密(encrypt)以便稍后能通过特定解密(decryption)方法校正已加密的数据。根据实施例的数据存储装置可以响应于命令随机化原始数据或加密原始数据。

[0044] 在数据存储装置将原始数据转换成噪声数据并输出噪声数据的情况中,优选地,原始数据包括纠错码以用于校正已编码数据。诸如维特比码和 Turbo 码的公知码可被用作纠错码。

[0045] 首先将参照图 1 描述根据实施例的计算系统。根据实施例的计算系统 70 包括主机装置 60 和数据存储装置 10。

[0046] 本实施例的主机装置 60 可以是具有诸如处理器的运算器(operator)单元的处理装置。具体来说,包括主机装置 60 的计算系统 70 (或图 2 的计算系统 80) 可以是移动电话、双向通信系统、单向寻呼器、双向寻呼器、个人通信系统、便携式计算机、个人数据助理(personal data assistant,PDA)、音频和 / 或视频播放器、数码相机和 / 或摄像机、导航系统、全球定位系统(GPS),等等。

[0047] 本实施例的数据存储装置 10 可以是使用诸如 NAND(与非)快闪存储器、NOR(或非)快闪存储器、相变随机存取存储器(phase change random access memory,PRAM)、磁性随机存取存储器(magnetic random access memory,MRAM)、电阻式随机存取存储器(resistive random access memory,RRAM)等等的非易失性存储器作为存储单元的芯片或封装。下文中,作为数据存储装置 10 的例子将描述快闪存储器芯片。

[0048] 如图 1 中所示,数据存储装置 10 可以直接连接到主机装置 60,主机装置 60 控制数据存储装置 10。在执行用于获得编码目标数据 20 的读操作时,本实施例的主机装置 60 可

以生成命令并将该命令提供给数据存储装置 10,以执行对编码目标数据 20 的读操作。

[0049] 根据命令的功能,该命令可以被称为第一命令、第二命令或第三命令等等,第一命令用于执行对数据的读操作、该第二命令用作用于确定数据存储装置 10 的编码模式的开始信号,该第三命令用于同时地执行对数据的读操作和确定编码模式。

[0050] 数据存储装置 10 响应于第二命令或第三命令的输入,自主地确定在稍后输出数据时将应用的编码模式。因此,第二命令或第三命令的输入仅仅用作内部编码模式确定过程的开始信号,而编码模式不是按照该命令所指定的那样来确定的。

[0051] 换句话说,输入到数据存储装置 10 的与编码模式确定相关的命令不直接定义或指示数据存储装置 10 的编码模式。此外,每次输入与开始编码模式确定相关的命令时,数据存储装置 10 并非一定改变编码模式。如上所述,由于数据存储装置 10 自主地确定编码模式,所以即使通过破解(hacking)获得从数据存储装置 10 输出的数据,也很难识别出该数据是否是可校正的数据,从而提供了安全性优势。

[0052] 数据存储装置 10 的编码模式指示将对从存储器输出的数据的多少百分比进行编码。例如,作为数据存储装置 10 的编码模式,可以存在两种模式,即对数据的 20% 进行编码的编码模式 A 以及对数据的 70% 进行编码的编码模式 B。当输入第二命令或第三命令时,数据存储装置 10 自主地确定编码模式 A 和编码模式 B 之一作为其自己的编码模式。

[0053] 此外,在另一个实施例中,作为数据存储装置 10 的编码模式,可以存在两种模式,即,执行旁路(bypass)从而不对数据进行编码的编码模式 C 以及对数据进行编码的编码模式 D。当输入第二命令或第三命令时,数据存储装置 10 可以自主地确定编码模式 C 和编码模式 D 之一作为其自己的编码模式。

[0054] 在一个实施例中,数据存储装置 10 的编码模式可以确定将使用具有不同数据编码比率的多个编码模块当中的哪个模块。具体来说,数据存储装置 10 的编码模式可以包括这样的编码模式:其使用用于对数据编码从而使已编码数据能够通过主机中的解码方法进行校正的编码模块,以及这样的编码模式:其使用用于对数据编码从而使已编码数据不能通过主机中的解码方法进行校正的编码模块。

[0055] 在数据存储装置 10 输出编码目标数据时,第二命令或第三命令可以被输入到数据存储装置 10 多次,从而切换输出数据的编码模式。编码目标数据 20 可以指所有类型的数字数据,例如用于验证数据存储装置 10 的验证信息,如数据存储装置 10 的识别信息。

[0056] 将描述主机装置 60 向数据存储装置 10 提供用于对数据进行编码的命令的方法。

[0057] 首先,将描述每当输出编码目标数据 20 时都将编码目标数据 20 分割成两个或更多个片段、并且随机切换应用于每个片段的编码模式的方法。

[0058] 主机装置 60 交替地生成第一命令和第二命令,以便输出编码目标数据 20 的片段。

[0059] 当接收到第一命令时,数据存储装置 10 根据响应于第二命令确定的编码模式,编码并输出编码目标数据 20 的一部分。响应于第二命令的输入,数据存储装置 10 生成模式确定数据(用于模式确定),并且基于模式确定数据确定用于对稍后将输出的数据进行编码的编码模式。数据存储装置 10 可以生成随机数据作为模式确定数据,并且该随机数据可以由随机数据生成器生成,该随机数据生成器能够设置创建特定值的概率。

[0060] 稍后将参照图 14 到图 18 描述接收了第一命令和第二命令的数据存储装置 10 的操作。

[0061] 接下来,主机装置 60 可以顺序地生成第三命令两次或更多次,以输出编码目标数据 20 的片段。响应于第三命令的输入,数据存储装置 10 生成模式确定数据,并且根据基于模式确定数据确定的编码模式,编码并输出编码目标数据 20 的一部分。在第三命令被输入一次时输出的数据的量,可以由第三命令中包括的地址确定,或者可以通过与主机连接而预先确定。稍后还将参照图 19 和图 20 描述接收了第三命令的数据存储装置 10 的操作。

[0062] 当接收到第一命令和第二命令时、或者当接收到第三命令时,从数据存储装置 10 输出的编码目标数据 20 的片段可以具有相同的数据。换句话说,编码目标数据 20 可以通过连接多个相同的数据片段来形成。当接收到第一命令和第二命令时、或者当接收到第三命令时,数据存储装置 10 可以逐个地编码并输出数据片段中的每一个。在这种情况下,每当输入第一命令和第二命令、或者每当输入第三命令时,输出的数据片段可以根据编码模式而有所不同。

[0063] 接下来,将描述数据存储装置 10 重复地输出编码目标数据 20 的方法。

[0064] 数据存储装置 10 响应于第一命令或第三命令输出编码目标数据 20。在接收到第一命令的情况下,优选地,数据存储装置 10 接收第二命令,从而能够在输出编码目标数据 20 之前随机地切换编码模式。

[0065] 重复地输出编码目标数据 20 的数据存储装置 10 被配置成,尽管输出数据存储在相同地址的数据,每次输出数据时也会输出不同的数据。因此,起到了避免输出数据被不公正地校正的作用。

[0066] 下文中,除非特别提及,否则数据存储装置 10 被配置成将编码目标数据 20 分割成数据片段并输出数据片段。

[0067] 将参照图 2 描述根据另一个实施例的计算系统。本实施例的计算系统 80 可以包括主机装置 60、控制器 40 和数据存储装置 10。本实施例的数据存储装置 10 可以电连接到控制数据存储装置 10 的控制器 40。此外,控制器 40 可以连接到主机装置 60。也就是说,数据存储装置 10 可以经由控制器 40 在主机装置 60 的控制下工作。

[0068] 当执行对编码目标数据的读操作时,主机装置 60 可以向控制器 40 提供一个读请求,或者向控制器 40 提供对于编码目标数据的片段的两个或更多个的读请求。

[0069] 在主机装置 60 提供对于数据片段的多个读请求的情况中,控制器 40 向数据存储装置 10 传送所述读请求。也就是说,控制器 40 响应于所述读请求生成第三命令,并且将第三命令提供给数据存储装置 10。响应于第三命令的输入,数据存储装置 10 生成模式确定数据,并且根据基于模式确定数据确定的编码模式编码并输出编码目标数据 20 的一部分。可以经由控制器 40 将输出数据提供给主机装置 60。

[0070] 在当执行读操作时主机装置 60 向控制器 40 提供一个读请求的情况下,接收到该读请求的控制器 40 可以顺序地生成第三命令两次或更多次,以输出编码目标数据 20 的片段,或者可以交替地生成第二命令和第一命令,以输出编码目标数据 20 的片段。在这种情况下,响应于第三命令的输入,数据存储装置 10 生成模式确定数据,并且根据基于模式确定数据确定的编码模式,编码并输出编码目标数据 20 的一部分。此外,当接收到第一命令时,数据存储装置 10 根据基于响应于第二命令生成的模式确定数据确定的编码模式,编码并输出编码目标数据的一部分。

[0071] 图 1 到图 2 中示出的数据存储装置 10 可以通过在数据存储装置 10 中提供的输入

/ 输出(I/O)端(管脚或球(未示出))接收第一命令和第二命令,或者接收第三命令。根据功能,可以存在各种输入/输出端,例如通过其发送和接收输入/输出数据的I/O端,用于识别通过I/O端输入的数据是命令还是地址的命令锁存端和地址锁存端,以及用于确定通过I/O端的输入/输出定时的读使能端和写使能端,等等。

[0072] 具体来说,通过在数据存储装置10中提供的I/O端输入用于识别命令的数据。为了确定通过I/O端输入的数据是命令,可以通过命令锁存端和地址锁存端施加适当的信号。同时,可以通过写使能端施加适当的信号,以确定通过I/O端的输入定时。在这点上,稍后将参照图16给出详细描述。

[0073] 第一命令或第三命令可以包括地址相关信息。在这种情况下,数据存储装置10可以输出与第一命令或第三命令中包括的地址相对应的数据。

[0074] 将参照图3详细描述根据实施例的数据存储装置10的配置和操作。如图3中所示,数据存储装置10可以包括存储器单元12、控制单元14和编码单元16。

[0075] 控制单元14译码输入命令并根据译码结果提供内部读信号18和内部触发信号19中的至少一个。控制单元14包括用于译码输入命令的命令译码器140,并且可以仅仅输出内部读信号18、输出内部读信号18和内部触发信号19两者、或者仅仅输出内部触发信号19。此处,用于仅仅输出内部读信号18的命令被称为第一命令,用于仅仅输出内部触发信号19的命令被称为第二命令,并且用于输出内部读信号18和内部触发信号19两者的命令被称为第三命令。

[0076] 响应于内部读信号18,存储器单元12输出编码目标数据20的一部分。数据存储装置10可以将编码目标数据20的一部分或片段输出两次或更多次,并且在输出数据片段时将编码单元16的编码模式切换一次或多次。

[0077] 存储器单元12从控制单元14接收内部读信号18,并将编码目标数据20的一部分输出到编码单元16。

[0078] 存储器单元12可以被配置为包括快闪存储单元的单元阵列。单元阵列可以包括各种类型的存储单元。例如,单元阵列可以包括NAND快闪存储单元或NOR快闪存储单元,或者可以包括NAND快闪存储单元和NOR快闪存储单元两者。

[0079] 存储器单元12的单元阵列可以二维地形成或者三维地形成。

[0080] 在存储器单元12的每个存储单元中存储的数据比特数可以变化。例如,存储器单元12可以包括单电平快闪存储单元(single-level flash memory cell, SLC),每个单元存储一比特数据,或者存储器单元12可以包括多电平快闪存储单元(multi-level flash memory cell, MLC),每个单元存储多比特数据。此外,存储器单元12可以包括单电平快闪存储单元和多电平快闪存储单元两者。

[0081] 可以在存储器单元12中分配用于存储编码目标数据20的安全区域120。安全区域120可以被分配到具体的地址区域,并且该地址区域可以被分配到单元阵列中的特定块。图7中图示了安全区域被分配到块0到块2的安全区域分配示例。

[0082] 在从存储器单元12提供在安全区域120之外的区域中存储的数据的情况下,即使处于编码模式的开启状态(on-state),编码过程16也可以输出从存储器单元12提供的数据而绕过编码单元。因此,即使输入了请求对安全区域120之外的区域中存储的数据进行编码的命令,编码单元16也可能不执行数据编码。

[0083] 其中存储编码目标数据 20 的安全区域 120 可以由单电平单元 (SLC) 形成, 并且除了安全区域 120 之外的一般区域可以由多电平单元 (MLC) 形成。

[0084] 此外, 安全区域 120 可以包括多个部分 (section)。可以向存储在各个部分中的数据应用不同的编码策略。如图 7 中所示, 例如, 编码策略 1 可以应用于存储在块 0 中的数据, 编码策略 2 可以应用于存储在块 1 中的数据, 并且编码策略 3 可以应用于存储在块 2 中的数据。因此, 如果控制单元 14 接收的命令未指示编码策略, 则控制单元 14 可以向编码单元 16 提供编码策略改变信号, 以便应用与存储编码目标数据 20 的块相对应的编码策略。例如, 在图 7 中示出的存储器单元 12 的配置中, 如果编码目标数据 20 存储在块 2 中, 则控制单元 14 可以提供编码策略改变信号, 以向编码单元 16 应用编码策略 3。稍后将详细描述接收到编码策略改变信号的编码单元 16 的操作。

[0085] 编码策略确定应用特定编码模式的比率。例如, 在编码模式 A 是在主机 60 或控制器 40 中不能校正已编码数据的编码模式、编码模式 B 是在主机 60 或控制器 40 中能够校正已编码数据的编码模式的情况下, 编码模式 B 的比率为 70% 的编码策略意味着, 主机或控制器一般能够校正从数据存储装置 10 输出的 10 个已编码数据中的 7 个。

[0086] 编码单元 16 根据编码模式编码并输出从存储器单元 12 提供的数据。

[0087] 编码单元 16 的编码模式可以在内部自主地确定用于对数据进行编码的模块的类型。例如, 在第一编码模式中, 可以使用用于对输入数据的 30% 进行编码的模块, 并且在第二编码模式中, 可以使用用于对输入数据的 70% 进行编码的模块。可替换地, 在第一编码模式中, 可以使用用于对输入数据进行编码的模块, 并且在第二编码模式中, 可以使用用于不编码而直接输出输入数据的模块。也就是说, 编码单元 16 的编码模式可以指对输入数据的编码比率。

[0088] 编码单元 16 可以响应于内部触发信号 19 自主地确定编码模式。内部触发信号 19 也不指示编码模式。更具体地, 当接收到内部触发信号 19 时, 编码单元 16 使用内部触发信号 19 作为开始信号来生成模式确定数据。此外, 编码单元 16 基于模式确定数据确定用于对从存储单元提供的数据进行编码的编码模式。如上所述, 内部触发信号 19 仅仅被用于确定编码单元 16 的编码模式的开始信号, 其不直接影响对编码单元 16 的编码模式的确定。

[0089] 编码单元 16 可以通过随机数据生成方法自主地确定其自己的编码模式。也就是说, 编码单元 16 可以响应于内部触发信号 19, 生成第一随机数据作为模式确定数据。然而, 由于应当对编码目标数据进行编码以满足特定编码策略, 所以编码单元 16 可以以期望的 (或者可替换地, 预定的) 概率生成第一随机数据。例如, 随机数据生成器可以被设置为随机地生成指示第一编码模式的 '0' 和指示第二编码模式的 '1' 中的一个, 以使生成 '0' 的概率为 70%。在随机生成模式确定数据时生成特定值的概率已定义的情况下, 可以在随机改变编码目标数据的编码输出样式的同时, 满足与数据的编码比率相关的编码策略。换句话说, 因为模式确定数据的数据样式根据编码策略随机地变化, 所以编码输出样式也根据编码策略随机地变化。

[0090] 编码单元 16 还可以根据所选择的编码模式生成第二随机数据。第二随机数据可以被用于对从存储器单元 12 提供的数据进行编码。例如, 编码单元 16 将来自存储器单元 12 的数据与第二随机数据进行逻辑运算, 以对该数据进行编码, 并输出已编码数据。该逻辑

运算可以是,例如,异或(exclusive OR)运算、逻辑运算的组合,等等。响应于多个内部读信号从编码单元 16 输出的多个数据片段可以构成编码目标数据 20 的已编码数据 30。

[0091] 本实施例的数据存储装置 10 可以通过输入第二命令或第三命令两次或更多次,根据编码策略改变输出数据的编码。将参照图 4 对此进行详细描述。

[0092] 让我们假定编码目标数据 20 被分割成十个将被读取的片段,并且以固定间隔将第三命令输入到数据存储装置 10 十次。并且,假定主机 60 或控制器 40 的可校正限制比率(correctable limit ratio)为已编码数据的百分之四十。可校正限制比率是指例如使用纠错码(ECC)能够校正的已编码数据的最大编码比率。

[0093] 假定在编码模式 A 中使用用于对数据的 20% 进行编码的编码模块,并且在编码模式 B 中使用用于对数据的 80% 进行编码的编码模块。换句话说,根据编码模式 A 编码并输出的数据是可校正的已编码数据,并且根据编码模式 B 编码并输出的数据是不可校正的已编码数据——本质上是噪声数据。此外,假定在输入第三命令时,根据编码策略选择编码模式 A 的概率是 70%。

[0094] 在这种情况下,如图 4 的右侧所示,可以看到在各轮中编码样式是不同的,但是输出可校正已编码数据的概率保持在 70%。由于编码模式的确定取决于在编码单元 16 中生成的第一随机数据,所以在上述条件下输出可校正已编码数据的概率可能稍稍不同于 70%。然而,所述差异可以通过执行多轮来克服。此外,可以配置随机数生成,以使得可校正编码模式被选择至少一次并且不多于最大次数。换句话说,通过随机数生成产生与编码样式对应的数据样式(data pattern),从而使该数据样式指示可校正编码模式至少一次并且不多于最大次数。最大次数可以对应于编码策略。例如,如果编码策略为 70%,则根据可校正的编码模式,对 10 个片段中的不多于 7 个片段进行编码。换言之,所生成的指示编码模式的数据样式是以编码策略为基础的。

[0095] 图 4 中示出的编码目标数据 20 可以在十个片段中包括相同的数据。也就是说,编码目标数据(coding target data)20 可以通过连接具有相同数据的两个或更多个片段来形成,并且数据存储装置 10 可以输出编码目标数据 20 的片段。

[0096] 在编码目标数据 20 是通过连接具有相同数据的多个片段形成的情况中,数据存储装置 10 将相同的数据片段编码并输出多次。在这种情况下,编码策略和编码模式在相应片段被输出之前确定,并且根据所确定的编码模式编码并输出数据片段。数据片段的编码样式也可以在每轮中不同,但是每轮中可校正的已编码数据片段的比率可以被确定为相同。

[0097] 可替换地,根据实施例的数据存储装置 10 可以在能够通过相同地址访问的相同区域存储编码目标数据。在这种情况下,数据存储装置 10 可以接收第三命令多次。根据基于在编码单元 16 中生成的模式确定数据的所选择的编码模式对编码目标数据进行编码。然而,由于每次输出编码目标数据时都确定编码模式,所以尽管输出在相同区域中存储的编码目标数据,但本实施例的数据存储装置 10 可以根据编码模式而输出不同的已编码数据。

[0098] 再次参照图 4,将编码目标数据 20 输出多次的数据存储装置 10 可以接收与编码目标数据 20 的输出次数相同数量的命令。例如,如果编码目标数据 20 被输出十次,则数据存储装置 10 可以接收第一命令和第二命令两者十次或者接收第三命令十次。

[0099] 另一方面,即使在第三命令被输入一次时,数据存储装置 10 也可以将编码目标数据 20 输出多次。对于本操作,接收了该第三命令的控制单元 14 可以分别将内部读信号 18 和内部触发信号 19 输出到存储器单元 12 和编码单元 16 多次,该次数等于编码目标数据 20 的输出次数,以便输出所有编码目标数据 20。

[0100] 如上所述,在根据实施例的数据存储装置 10 中,在保持输出可校正已编码数据的概率的同时,每次随机地改变编码样式。从而,在保持安全性的同时,可以从已编码数据校正得到从数据存储装置 10 读取的数据。

[0101] 如上面所解释的,编码单元 16 可以具有两个或更多个编码模式。然而,为了便于理解,将作为例子描述编码单元 16 具有两个编码模式的情况。

[0102] 如图 3 中所示,编码单元 16 可以包括:编码器 168,其根据编码模式处理从存储器单元 12 提供的数据,以及编码确定单元 160,其响应于内部触发信号 19 生成模式确定数据,基于模式确定数据确定编码模式,并且向编码器 168 提供用于以确定的编码模式操作编码器 168 的编码器控制信号。

[0103] 编码确定单元 160 可以在每次接收到内部触发信号 19 时向编码器 168 提供编码器控制信号。可替换地,编码确定单元 160 可以在自主确定的编码模式不同于编码器 168 的当前编码模式时,向编码器 168 提供用于切换编码模式的编码器控制信号。也就是说,编码确定单元 160 可以仅仅在必需切换编码器 168 的编码模式时才向编码器 168 提供编码器控制信号。在这种情况下,由于编码器 168 接收最小次数的控制信号,所以可以提高操作效率。

[0104] 将参照图 5 详细描述编码确定单元 160 的配置和操作。编码确定单元 160 可以包括编码策略列表加载单元 164,用于在向数据存储装置 10 施加电力之后从编码策略列表存储单元 163 加载关于编码策略的数据。编码确定单元 160 还包括编码模式确定部分 161 和编码器控制信号生成器 162,编码模式确定部分 161 用于在内部触发信号 19 被输入时自主地确定编码模式,而编码器控制信号生成器 162 用于生成用于以根据编码模式确定部分 161 确定的编码模式控制编码器 168 的编码器控制信号。

[0105] 编码策略列表加载单元 164 从编码策略列表存储单元 163 加载关于编码策略的数据。编码策略列表加载单元 164 可以在向数据存储装置 10 施加电力之后执行加载操作。可替换地,编码策略列表加载单元 164 可以在向数据存储装置 10 施加电力之后,响应于从主机装置或控制器输入的特定命令执行加载操作。编码策略列表加载单元 164 可以包括寄存器,以作为用于存储加载的数据的易失性存储装置。

[0106] 在图 6 中图示了根据实施例的编码策略列表。可以仅存在一个编码策略。可以存在两个或更多个编码策略,其中之一被选择和应用。在存在两个或更多个编码策略的情况下,数据存储装置 10 可以使用控制器 40 或主机装置 60 指定的编码策略,或者可以自主地确定编码策略。

[0107] 图 6 图示了选择和使用编码策略之一的例子。例如,在编码策略 1 被选择的情况下,可校正的编码的比率是 40%。如果编码确定单元 160 接收到内部触发信号 19 十次,则用于对数据进行可校正编码的编码模块可以被选择大约四次。

[0108] 为了改变应用到编码单元 16 的编码策略,数据存储装置 10 可以接收与设置编码策略相关的命令。也就是说,在这种情况下,控制单元 14 译码输入命令,并根据译码结果输

出内部读信号、内部触发信号和编码策略改变信号中的至少一个。此外，编码单元 16 从控制单元 14 接收编码策略改变信号并改变编码策略。

[0109] 也就是说，在向数据存储装置 10 施加电力之后，编码策略列表被加载，并且外部命令被输入以设置在编码策略列表中包括的编码策略之一。然后，编码单元 16 基于所设置的编码策略的可校正编码比率生成模式确定数据。

[0110] 如图 5 中所示，可以在编码确定单元 160 外分离地提供编码策略列表存储单元 163。例如，编码策略列表存储单元 163 可以是作为存储器单元 12 的特定块的电子熔丝 (E-fuse) 块。并且，编码策略列表存储单元 163 可以是在数据存储装置 10 中与存储器单元 12 分离地提供的电子熔丝块。在向数据存储装置 10 施加电力之后，对电子熔丝块中存储的编码策略数据执行初始读操作。可以在编码策略列表加载单元 164 中加载通过初始读操作读取的编码策略数据。

[0111] 由于电子熔丝块中存储的数据可以在电子熔丝数据加载模式中更新，所以编码策略数据也可以被更新。换句话说，编码策略存储单元 163 可以是任何可编程设备，并且在其中存储的一个或多个编码策略可以是基于用户输入可编程的。

[0112] 当输入了内部触发信号 19 时，编码模式确定部分 161 激活随机数据生成器 165，以便基于所设置的编码策略的比率生成随机数据。也就是说，随机数据生成器 165 可以生成随机数据，以便以编码策略所定义的比率，生成指示用于对数据进行可校正编码的编码模式的值。如果内部触发信号 19 被输入一次，则随机数据生成器 165 生成模式确定数据一次。随机数据生成器 165 可以是硬件实现，编程有随机数生成算法的处理器，等等。

[0113] 如果存在编码模式 A 和编码模式 B，则可以选择编码模式 A 和编码模式 B 中的一个。例如，如果生成 ‘0’，则选择编码模式 A；并且如果生成 ‘1’，则选择编码模式 B。

[0114] 然后，编码器控制信号生成器 162 根据模式确定数据生成并输出用于控制编码器 168 的编码器控制信号。

[0115] 将进一步解释编码确定单元 160 通过随机数据生成来确定编码器的编码模式的方法。

[0116] 如上所述，基于编码策略生成模式确定数据可以通过生成随机数据、从而以特定概率生成指示用于对数据进行可校正编码的编码模式的值来执行。为了解释方便，由编码确定单元 160 生成的随机数据被称为“第一随机数据”。

[0117] 尽管编码确定单元 160 以相等间隔接收相同次数的内部触发信号 19，但用以确定编码器 168 的编码模式的数据是第一随机数据。因此，由于生成随机数据的特点，在特定地址存储的特定数据是否被可校正地编码可以在每个读操作有所变化。换句话说，在其中数据被可校正地编码的、从数据存储装置 10 输出的数据的区域可以在每次读操作发生变化。换言之，由于可以在每个读操作改变在数据存储装置 10 的特定区域存储的特定数据的输出数据，所以使黑客很难识别某些数据是否能够被校正。因此，在本实施例的数据存储装置 10 中，由于编码确定单元 160 基于第一随机数据来确定编码器 168 的编码模式，所以可以改变其中数据被可校正地编码的编码目标数据 20 的区域的位置。

[0118] 生成第一随机数据的随机数据发生器 165 可以是可编程的，从而使生成特定数据（例如，指示特定编码模式的特定数据）的概率是可编程的。

[0119] 下文中，将参照图 8 到图 13 描述编码器 168 的配置。

[0120] 首先,编码器 168 可以包括用于对从存储器单元 12 提供的数据进行编码的多个编码模块。图 8 图示了包括两个编码模块 169 和 170 的编码器 168 的例子。从存储器单元 12 输出的数据被提供给两个编码模块 169 和 170。根据从编码确定单元 160 提供的编码器控制信号,两个编码模块 169 和 170 中的仅仅一个编码模块被使能。然后,通过 MUX(复用器) 171 输出从被使能的编码模块提供的已编码数据。在这种情况下,编码模块以不同的编码比率执行对输入数据的编码。每个编码模块 169、170 的编码比率可以是基于用户输入可编程的。换句话说,用户可以改变编码模块 169、170 中的一个或多个的编码比率。并且,编码器 168 可以被配置成关断编码模块 169、170 中未被选择的编码模块的电力。尽管在图 8 中 MUX 171 位于编码模块的下游侧,但是 MUX 171 也可以位于存储器单元 12 和编码模块之间。

[0121] 多个编码模块可以包括一个或多个 A 类型编码模块以及一个或多个 B 类型编码模块,其中 A 类型编码模块用于以等于或低于主机或控制器的可校正限制比率的比率对输入数据进行编码,而 B 类型编码模块用于以高于可校正限制比率的比率对输入数据进行编码。例如,如果主机装置或控制器的可校正限制比率是 30%,则编码模块 169 可以是 A 类型编码模块,用于对数据的 20% 进行编码,并且编码模块 170 可以是 B 类型编码模块,用于对数据的 70% 进行编码。

[0122] 也就是说,图 8 中示出的编码器 168 在编码确定单元 160 的控制下使用 A 类型编码模块和 B 类型编码模块中的一个对数据进行编码并将其输出。

[0123] 图 9 图示了编码器 168,其在编码确定单元 160 的控制下,对从存储器单元 12 提供的数据执行编码、或者输出该数据而绕过编码器。图 9 中示出的编码器 168 包括用于对输入数据进行编码的编码模块 172 和用于将从存储器单元 12 提供的数据输出到 MUX 171 的旁路总线(bypass bus) 173。编码器 168 根据所确定的编码模式,在编码确定单元 160 的控制下,激活编码模块 172 和旁路总线 173 中的一个。例如,编码模块 172 可以执行对从存储器单元 12 提供的数据的编码。可以在高于可校正限制比率的范围内不同地设置编码模块 172 的编码比率。编码模块 172 的编码比率可以是基于用户输入可编程的。换句话说,用户可以改变编码模块 172 的编码比率。同时,编码器 168 可以被配置成在编码模块 172 未被选择时关断编码模块 172 的电力。

[0124] 在图 9 中示出的编码器 168 可以在编码确定单元 160 的控制下,对从存储器单元 12 提供的数据执行编码,或者通过绕过编码器而输出未编码的数据。

[0125] 尽管在图 9 中 MUX 171 位于编码模块 172 的下游侧,但是 MUX 171 也可以位于存储器单元 12 和编码模块 172 之间。

[0126] 同时,编码器 168 可以包括一个可编程编码模块,以取代多个编码模块。图 10 图示了具有可编程编码模块 174 的编码器 168。可编程编码模块 174 可以设置输入数据的编码比率。

[0127] 图 10 中示出的编码器 168 根据所确定的编码模式,在编码确定单元 160 的控制下设置可编程编码模块 174 的编码比率。在图 10 中示出的编码器 168 还可以在用于对数据进行可校正编码的编码模式和用于对数据进行不可校正编码的编码模式之间切换编码模式。也就是说,编码器 168 可以在第一编码模式中,将可编程编码模块 174 的编码比率设置在等于或低于可校正限制比率的第一编码比率,或者可以在第二编码模式中,将可编程编码模块 174 的编码比率设置在高于可校正限制比率的第二编码比率。编码器 168 可以是用户可

编程的,以便设置在配置可编程编码模块 174 以用于不同编码模式时所使用的编程比率。

[0128] 根据实施例的编码器 168 可以包括多个随机数据生成器,以取代多个编码模块 169 和 170。图 11 图示了编码器 168 包括两个随机数据生成器 175 和 176 的例子。根据从编码确定单元 160 提供的编码器控制信号,两个随机数据生成器 175 和 176 中的仅仅一个随机数据生成器被使能。然后,编码器 168 输出对从被使能的随机数据生成器提供的数据和从存储器单元 12 提供的数据进行逻辑运算 180 的结果。多个随机数据生成器具有生成在执行逻辑运算之后保持来自存储器单元 12 的数据的操作数的不同概率。所述逻辑运算可以包括 AND (与)、OR (或)、XOR (异或)、NOR (或非)、NAND (与非) 运算、它们的组合、等等。

[0129] 保持数据的操作数是指这样的数据:该数据具有的值在执行逻辑运算之后保持来自存储器单元 12 的数据的值。例如,如果保持数据的操作数是“E”,并且逻辑操作是 XOR,则对于任何操作数 A,得到“A XOR E=A”。

[0130] 换句话说,如果在 ON (接通) 状态下在随机数据生成器 175 或 176 中生成保持数据的操作数的概率是 X%,则在这种情况下,从编码器 168 输出的数据的 X% 可以与来自存储器单元 12 的原始数据相同,并且从编码器 168 输出的数据的 (100-X) % 可以不同于来自存储器单元 12 的原始数据。因此,能够理解到,生成用于逻辑运算 180 的保持数据的操作数的概率与编码比率相关。每个随机数据生成器 175、176 产生的编码比率可以是基于用户输入可编程的。换句话说,用户可以改变随机数据生成器 175、176 中的一个或多个所产生的编码比率。

[0131] 所述多个随机数据生成器可以包括一个或多个 A 类型随机数据生成器以及一个或多个 B 类型随机数据生成器,其中 A 类型随机数据生成器用于生成以高于可校正限制比率的比率保持输入数据中的数据的操作数,而 B 类型随机数据生成器用于生成以等于或低于可校正限制比率的比率保持输入数据中的数据的操作数。也就是说,多个随机数据生成器可以被分类为用于对数据进行可校正编码的 A 类型和用于对数据进行不可校正编码的 B 类型。

[0132] 如图 12 中所示,编码器 168 可以包括 A 类型随机数据生成器 175 和保持数据的操作数输出部分 178。编码器 168 可以根据所确定的编码模式,在编码确定单元 160 的控制下,对从存储器单元 12 提供的数据以及从 A 类型随机数据生成器 175 和保持数据的操作数输出部分 178 之一提供的数据执行逻辑运算,并输出逻辑运算的结果。图 12 中示出的编码器 168 以与图 9 中示出的编码器 168 相同的方式,在编码确定单元 160 的控制下,对从存储器单元 12 提供的数据进行编码,或者输入该数据而绕过编码器。可替换地,图 12 中的编码器 168 可以具有旁路总线,以取代保持数据的操作数输出部分 178,通过该旁路总线输出来自存储器单元 12 的数据而不进行逻辑运算。随机数据生成器 175 可以是用户可编程的,以生成产生特定编码模式或编码量的随机数据。并且随机数据生成器 175 可以在未被选择时被关断。

[0133] 如图 13 中所示,编码器 168 可以包括可编程随机数据生成器 179,以设置生成用于特定逻辑运算的保持数据的操作数的概率。编码器 168 可以根据所确定的编码模式设置可编程随机数据生成器 179 的生成保持数据的操作数的概率,并且输出对从存储器单元 12 提供的数据以及从可编程随机数据生成器 179 提供的数据进行特定逻辑运算 180 的结果。

[0134] 图 13 中示出的编码器 168 可以以与图 10 中示出的编码器 168 相同的方式,在用

于对数据进行可校正编码的编码模式和用于对数据进行不可校正编码的编码模式之间,切换编码模式。也就是说,编码器 168 可以在第一编码模式下将可编程随机数据生成器生成保持数据的操作数的概率设置在高于可校正限制比率的第一编码比率,或者可以在第二编码模式中将可编程随机数据生成器生成保持数据的操作数的概率设置在等于或低于可校正限制比率的第二编码比率。编码器 168 可以是用户可编程的,以便设置在配置用于不同编码模式的可编程随机数据生成器 179 时所使用的编程比率。

[0135] 已经作为例子举例说明了图 8 到图 13 中示出的编码器 168,编码器 168 可以被配置为期望的(或者可替换地,预定的)加扰逻辑电路。

[0136] 本实施例的数据存储装置 10 可以交替地接收第一命令和第二命令以输出编码目标数据 20。在这种情况下,数据存储装置 10 可以每次对于期望(或者可替换地,预定)大小的将被输出的数据接收触发命令作为第二命令,或者可以接收第二命令期望的(或者可替换地,预定的)次数以输出全部编码目标数据 20。

[0137] 本实施例的数据存储装置 10 可以接收第三命令两次或更多次以输出编码目标数据 20。在这种情况下,数据存储装置 10 可以每次对于期望(或者可替换地,预定)大小的数据接收第三命令,或者可以接收第三命令期望的(或者可替换地,预定的)次数以输出全部编码目标数据 20,所述期望的次数等于触发的数量。

[0138] 下文中,将参照图 14 到图 18 详细描述交替地接收第一命令和第二命令以输出编码目标数据 20 的一部分的数据存储装置 10 的操作。

[0139] 为了再次描述第一命令和第二命令,该第一命令类似于传统的读命令,因为其被控制单元 14 译码并以内部读信号 18 的形式被传送到存储器单元 12,并且该第二命令被控制单元 14 译码并且以内部触发信号 19 的形式被传送到编码单元 16。

[0140] 数据存储装置 10,具体来说是控制单元 14 交替地接收第一命令和第二命令。也就是说,在输入了第一命令之后,输入第二命令,并且在输入了第二命令之后,输入第一命令。然而,优选地,在输出编码目标数据 20 时,控制单元 14 最后接收第一命令。如果最后的命令是第二命令,则第二命令的输入是无意义的,因为不再有剩余的输出数据。

[0141] 控制单元 14 可以最初接收第二命令。例如,控制单元 14 可以顺序地且交替地接收第二命令、第一命令、第二命令和第一命令。控制单元 14 也可以最初接收第一命令。例如,控制单元 14 可以顺序地且交替地接收第一命令、第二命令、和第一命令。

[0142] 简言之,在输出编码目标数据 20 时,控制单元 14 可以交替地接收第二命令和第一命令,使得第二命令或者第一命令是初始命令,并且优选地,第一命令是最后的命令。

[0143] 图 14 是用于解释数据存储装置 10 的操作的时序图,该数据存储装置 10 交替地接收第一命令 READ 和第二命令 TR。

[0144] 在根据紧邻的前一第一命令 602 完成了数据输出 622 之后,通过 I/O 管脚输入第二命令 604。响应于第二命令 604 的输入,控制单元 14 向编码单元 16 提供内部触发信号 19,并且编码单元 16 根据第一随机数据自主地确定编码单元 16 的编码模式,以便在输入下一个第一命令 602 时用于下一个编码。在该自主确定中,如果确定有必要切换编码单元 16 的编码模式,则编码单元 16 在接收内部触发信号 19 之后完成该切换所需的时间用 t_{SW} 607 表示。

[0145] 如上所述,即使输入了第二命令 604 编码单元 16 也可能根据模式确定数据不切换

编码模式。在图 14 中, 编码单元 16 在第一次输入第二命令 604 之后切换编码模式, 而编码单元 16 在第二次输入第二命令 604 之后不切换编码模式。

[0146] 如图 15 中所示, 第一命令 602 可以具有两个周期。也就是说, 第一命令 602 可以包括读开始命令 00h 和读确认命令 30h。此外, 在读开始命令和读确认命令之间可以包括将被输出的数据的地址信息。当读使能 (RE) 管脚的信号被翻转 (toggle) 时, 响应于第一命令 602 的输入从数据存储装置 10 输出的数据的地址增加。

[0147] 图 16 是用于解释根据实施例的、交替地接收第一命令 READ 和第二命令 TR 的数据存储装置中编码单元切换操作的最大容许时间的时序图。

[0148] 当写使能 (WE) 信号变高时, 通过数据存储装置 10 的 I/O 管脚输入的命令被锁存。如在快闪存储器芯片中所确定的那样, 当 WE 信号变高时通过 I/O 管脚输入的数据的类型可以通过施加到命令锁存管脚 CMD 和地址锁存管脚 ALE 的信号状态来识别。

[0149] 如图 16 中所示, 在响应于紧邻的前一第一命令的输入完成了数据输出之后, 在 \overline{WE} 信号的上升沿输入通过 I/O 管脚输入的第二命令 (S700)。在这种情况下, 控制单元 14 向编码单元 16 提供内部触发信号 19 (S701)。然后, 在快闪存储器芯片中确定的定时, 在 \overline{WE} 信号的相应上升沿 S702、S704 和 S706, 顺序地输入命令 00h、地址、命令 30h。然后, 执行根据第一命令 602 的数据输出。优选地, 在输入第二命令 604 之后, 在响应于下一个第一命令 602 的输入执行数据输出之前, 执行编码单元 16 的切换操作。也就是说, t_{SW607} 的最大容许时间 MAX t_{SW} 是 S700 的时间点与 S708 的时间点之间的时间段。

[0150] 如图 16 中所示, 可以看到, 能够在执行编码单元 16 的切换操作之前确保充足的时间。

[0151] 图 17 是用于解释根据实施例的数据存储装置 10 的操作的时序图, 该数据存储装置 10 交替地接收第一命令 READ 和第二命令 TR, 该第一命令 READ 用于输出具有相同大小的编码目标数据的片段。

[0152] 如图 17 中所示, 根据第一命令 602 从存储器单元 12 输出的编码目标数据片段 620、622、624 和 626 可以具有相同的大小。通过最后的第一命令 602 从存储器单元 12 输出的编码目标数据片段可以具有不同于其他编码目标数据片段的大小, 因为最后输出用于数据输出的剩余数据。

[0153] 也就是说, 可以以固定的地址间隔输入第二命令 604。能够看出, 在第一次输入第二命令 (S900) 时编码单元 16 的编码模式从 B 状态切换到 A 状态, 但是在第二次输入第二命令 (S902) 和第三次输入第二命令 (S904) 时编码单元 16 未切换编码模式。在第四次输入第二命令 (S906) 时编码单元 16 再次切换编码模式。如上所述, 在根据重新读取存储在相同区域中的编码目标数据的请求再次输出数据的情况下, 编码单元 16 可以与图 17 不同地切换编码模式。

[0154] 如图 18 中所示, 数据存储装置 10 可以交替地接收第二命令 604 和第一命令 602, 该第一命令 602 用于输出具有不同大小的编码目标数据 20 的片段。根据第一命令 602 从存储器单元 12 输出的编码目标数据片段 630、632 和 634 的大小可以互不相同。图 18 图示了编码单元 16 在第一次输入第二命令 (S910)、第二次输入第二命令 (S912) 和第三次输入第二命令 (S914) 时都切换编码模式的情况。根据编码单元 16 自主确定的编码模式, 图 18 中示出的编码模式切换情况可以每次都不同。

[0155] 如上所述,当接收到第二命令或第三命令时,数据存储装置 10 可以切换编码单元 16 的编码模式,或者也可以不切换编码单元 16 的编码模式。然而,为了切换编码单元 16 的编码模式,要输入第二命令或第三命令。此外,在根据从主机装置 60 输入的读请求输出编码目标数据时,数据存储装置 10 切换编码单元 16 的编码模式至少一次。根据至少实施例的数据存储装置 10 可以通过执行上述操作来执行输出已编码数据的功能。此外,通过从外部输入的第二命令或第三命令来执行编码模式之间的切换。因此,可以避免由于编码模式间切换的延迟所致的一部分数据被异常编码或者一部分数据未被编码而输出。

[0156] 下文中,将参照图 19 和图 20 描述数据存储装置 10 的操作,该数据存储装置 10 接收第三命令两次或更多次以输出编码目标数据 20。

[0157] 控制单元 14 在接收到第三命令 606 时输出内部读信号 18 和内部触发信号 19。因此,能够理解到,第三命令 606 是通过组合第一命令 602 和第二命令 604 形成的命令。

[0158] 图 19 图示了第三命令 606 不包括地址信息的情况。尽管在第三命令 606 中不包括地址信息,但是为了输出编码目标数据 20 的片段,数据存储装置 10 可以被操作为:响应于第三命令 606 的输入,输出具有期望(或者可替换地,预定)大小的数据。可替换地,数据存储装置 10 可以被操作为:响应于第三命令 606 的输入,从紧邻的前一输出结束点继续数据输出,并在下一次输入第三命令 606 时临时停止数据输出。

[0159] 数据存储装置 10 响应于第三命令 606 的输入执行用于确定编码单元 16 的编码模式的操作和用于准备将从存储器单元 12 输出的数据的数据的操作。在读使能(RE)管脚的信号被翻转的时间点,数据实际从存储器单元 12 输出(见图 16)。

[0160] 因此,在内部触发信号 19 响应于第三命令 606 的输入而被传送到编码单元 16 的时间点和数据响应于第三命令 606 的输入而被从存储器单元 12 输出的时间点之间存在时间差。因此,如果在根据与内部触发信号 19 一起提供的内部读信号 18 从存储器单元输出数据之前,编码模式被切换到根据内部触发信号 19 自主确定的编码模式,则编码单元可以支持根据响应于第三命令 606 的输入而确定的编码单元 16 的编码模式,输出已编码数据或未编码数据。

[0161] 与图 19 的情况不同,图 20 图示了在输入第三命令 606 之后,分离地输入将被输出的数据的地址的情况。通过施加到命令锁存端和地址锁存端的信号状态,来将命令的输入和地址的输入相互区分开来。在这种情况下,数据存储装置 10 仅仅输出与在输入第三命令 606 之后分离地输入的地址信息相对应的数据。

[0162] 下文中,将参照图 21 到图 23 描述根据各种实施例的数据存储系统 50 的配置。本实施例的数据存储系统 50 包括控制器 40 和数据存储装置 10,控制器 40 用于响应于从外部设备输入的对于编码目标数据的读请求输出命令,数据存储装置 10 响应于从控制器 40 输入的命令工作。

[0163] 数据存储系统 50 可以是诸如存储卡的卡。具体来说,本实施例的数据存储系统 50 可以是用来满足诸如移动电话、双向通信系统、单向寻呼器、双向寻呼器、个人通信系统、便携式计算机、个人数据助理(PDA)、音频和 / 或视频播放器、数码相机和 / 或摄像机、导航系统、全球定位系统(GPS)等等的电气设备中的工业标准的卡。然而,其不局限于此,并且根据实施例的数据存储系统可以以诸如记忆棒之类的不同的形式来配置。

[0164] 首先,将参照图 21 描述根据实施例的数据存储系统 50 的操作。

[0165] 本实施例的数据存储系统 50 的控制器 40 响应于对于编码目标数据 20 的一部分的读请求生成第三命令 606。由于读请求是用于读取编码目标数据 20 的一部分的,所以控制器 40 需要接收读请求两次或更多次以输出全部编码目标数据 20。数据存储装置 10 响应于第三命令 606 的输入生成与将被输出的数据的编码相关的模式确定数据。然后,数据存储装置 10 根据基于模式确定数据确定的编码模式,编码并输出编码目标数据 20 的一部分。由于已经描述了数据存储装置 10 根据第三命令 606 的操作,所以将省略对其的描述以免重复。

[0166] 如果读请求包括触发类型,则控制器 40 可以生成包括触发类型的第三命令 606。在这种情况下,如上所述,数据存储装置 10 响应于第三命令 606 的输入,根据与触发类型相对应的编码策略,自主地确定是否对数据进行编码。即使在读请求中不包括触发类型,控制器 40 也能够生成第三命令 606,该第三命令 606 包括根据编码目标数据 20 的存储位置确定的触发类型。

[0167] 下文中,将参照图 22 和图 23 描述根据另外的实施例的数据存储系统 50 的操作。

[0168] 本实施例的数据存储系统 50 与图 21 中示出的数据存储系统的不同之处在于,为了输出全部编码目标数据 20,仅仅需要向控制器 40 输入一个读请求。

[0169] 首先,在图 22 示出的数据存储系统 50 中,响应于读请求的一次输入,控制器 40 输出第三命令 606,以用于顺序地输出编码目标数据 20 的片段两次或更多次。例如,如图 22 中所示,用于输出数据片段的第三命令 606 可以是用于每次输出具有 10KB (千字节) 大小的数据的命令。如上所述,响应于用于输出数据片段的第三命令 606 的输入,数据存储装置 10 自主地确定编码模式,并且根据所确定的编码模式编码并输出编码目标数据 20 的片段。

[0170] 关于当数据存储装置 10 自主地确定是否对数据进行编码时应用的编码策略的信息可以包括在读请求中。此外,为了与读请求分离地设置或改变编码策略,控制器 40 可以向数据存储装置 10 提供用于改变编码策略的命令。

[0171] 尽管在读请求中不包括编码策略,但编码策略可以根据编码目标数据 20 的存储区确定(S40),并且根据确定的编码策略对编码目标数据进行编码。如图 22 中所示,如果编码目标数据 20 存储在向其应用类型 1 的编码策略的区域中,则即使读请求不包括关于编码策略的信息,控制器 40 也可以确定编码策略为类型 1。

[0172] 接下来,在图 23 示出的数据存储系统 50 中,响应于对于编码目标数据的读请求的输入,控制器 40 交替地输出第二命令和第一命令,以用于输出编码目标数据的片段。

[0173] 如图 23 中所示,控制器 40 响应于读请求的输入,交替地输出第一命令 602 和第二命令 604,该第一命令 602 用于输出具有 10KB 大小的编码目标数据 20 的片段。

[0174] 如上所述,当交替地接收到用于输出数据片段的第一命令 602 和第二命令 604 时,数据存储装置 10 响应于第二命令 604 自主地确定编码模式,并根据所确定的编码模式编码并输出编码目标数据 20 的片段。

[0175] 根据示例实施例,仅仅通过在从数据存储装置输出数据时向数据存储装置输入特定命令两次或更多次,能达到以增强的安全性对将被输出的数据进行编码的效果。

[0176] 此外,响应于特定命令的输入执行在数据存储装置中对编码单元的编码模式的切换,并且在切换期间不执行数据输出。因此,存在充分确保切换编码单元的编码模式所需时间的效果。因此,可以避免因数据输出期间编码单元的编码模式切换所致的要求被不可校

正编码的数据被可校正地编码,或者要求被可校正编码的数据被不可校正地编码。

[0177] 此外,数据存储装置可以根据期望的(或者可替换地,预定的)编码策略,响应于特定命令的输入确定编码单元的编码模式,并且编码策略可以由外部设备定义。因此,编码方法可以由外部设备定义。

[0178] 此外,已经被可校正地编码的数据在从数据存储装置输出的数据中的位置每次都不同,并且不输出原始数据。因此,可以避免输出的数据被不公正地解码。

[0179] 尽管已经示出和描述了实施例,但本领域普通技术人员将会理解,可以对实施例进行形式和细节上的各种改变而不会脱离权利要求限定的本发明构思的精神和范围。

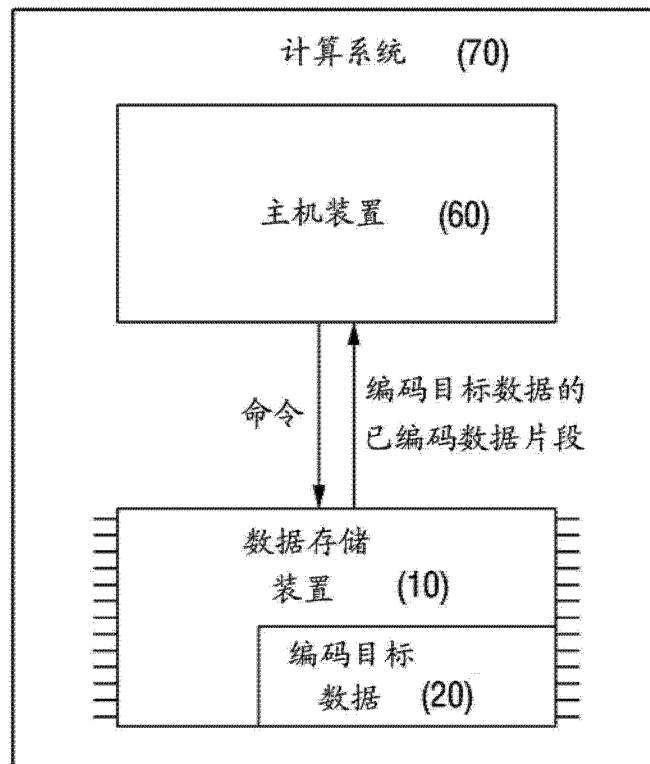


图 1

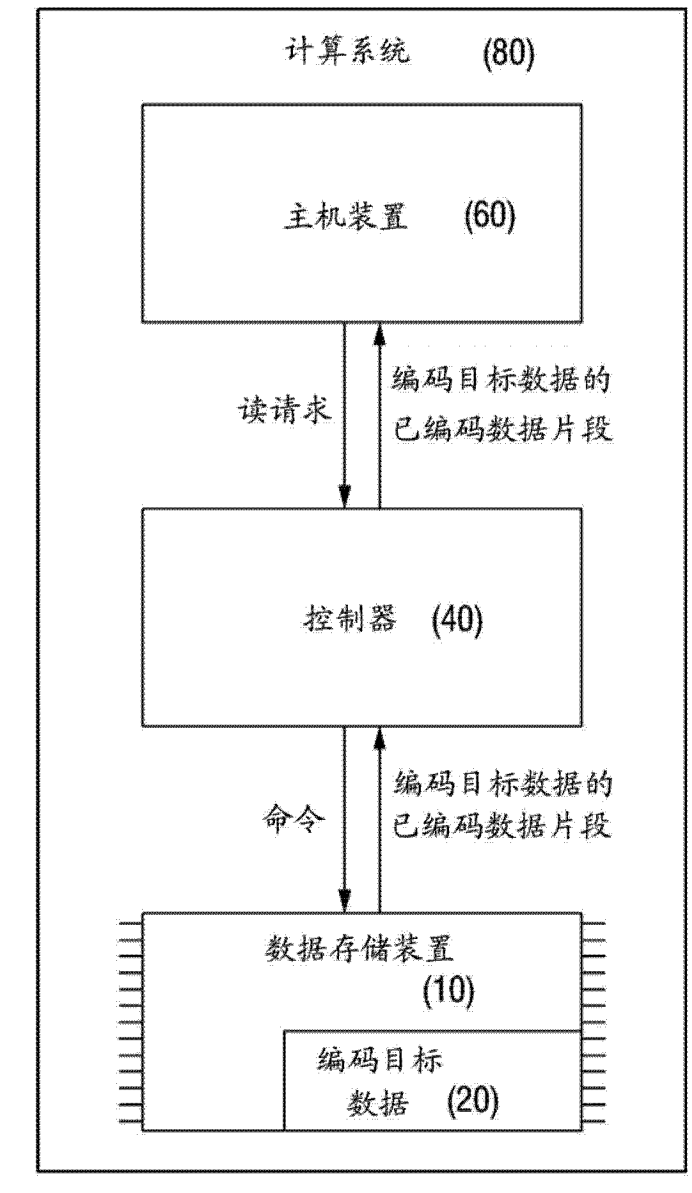


图 2

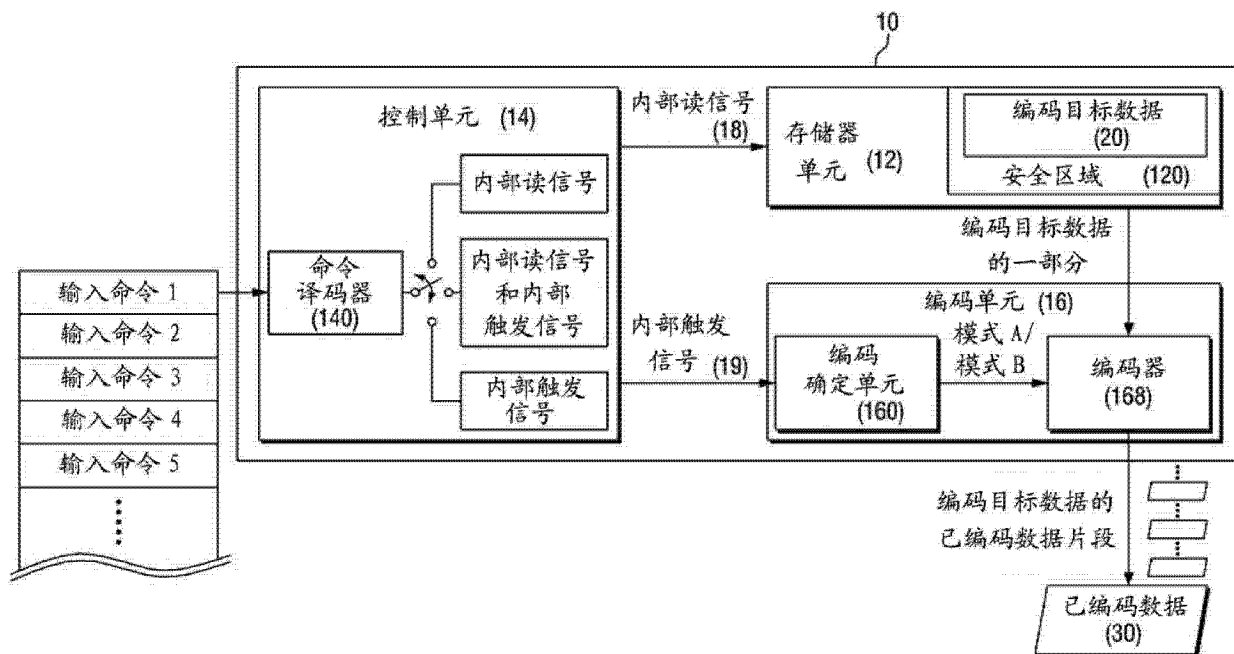


图 3

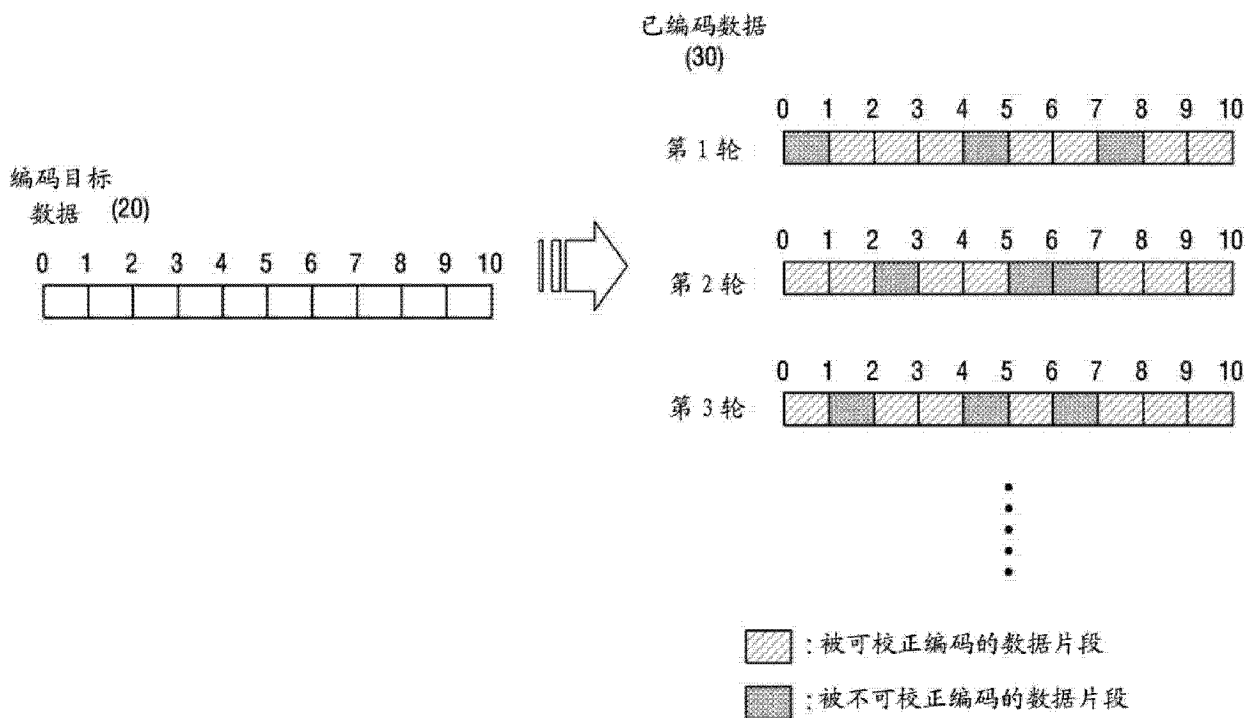


图 4

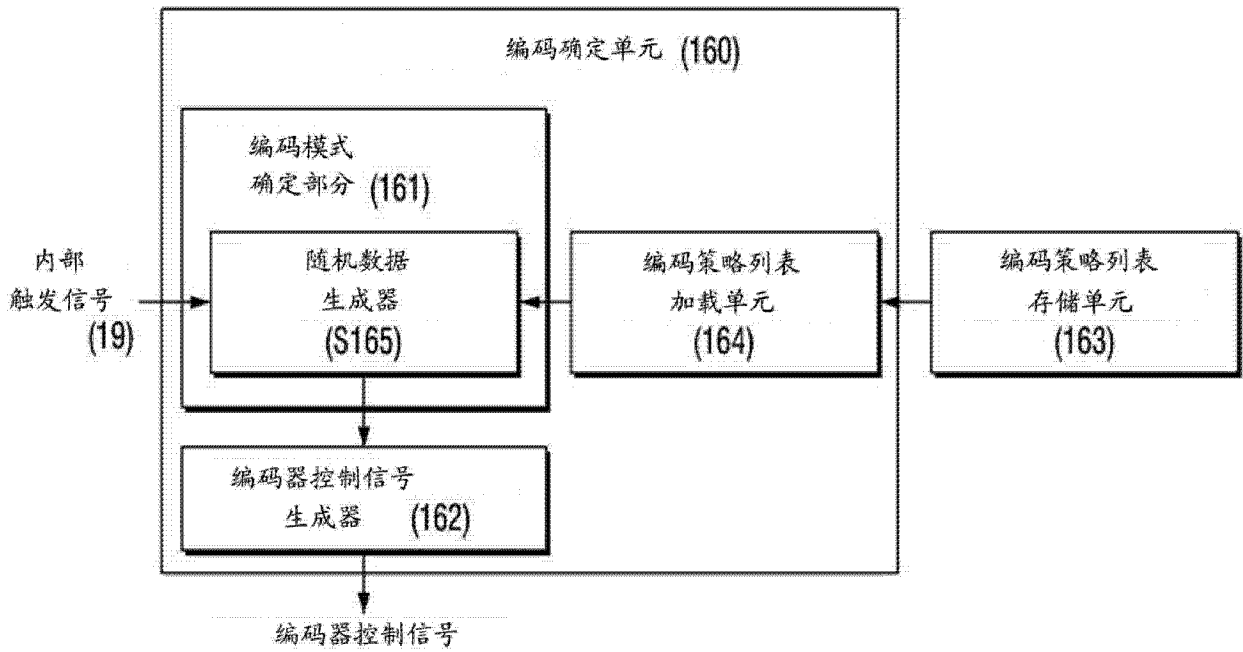


图 5

	可校正编码的比率
编码策略 1	40%
编码策略 2	50%
编码策略 3	60%
编码策略 4	70%
⋮	

图 6

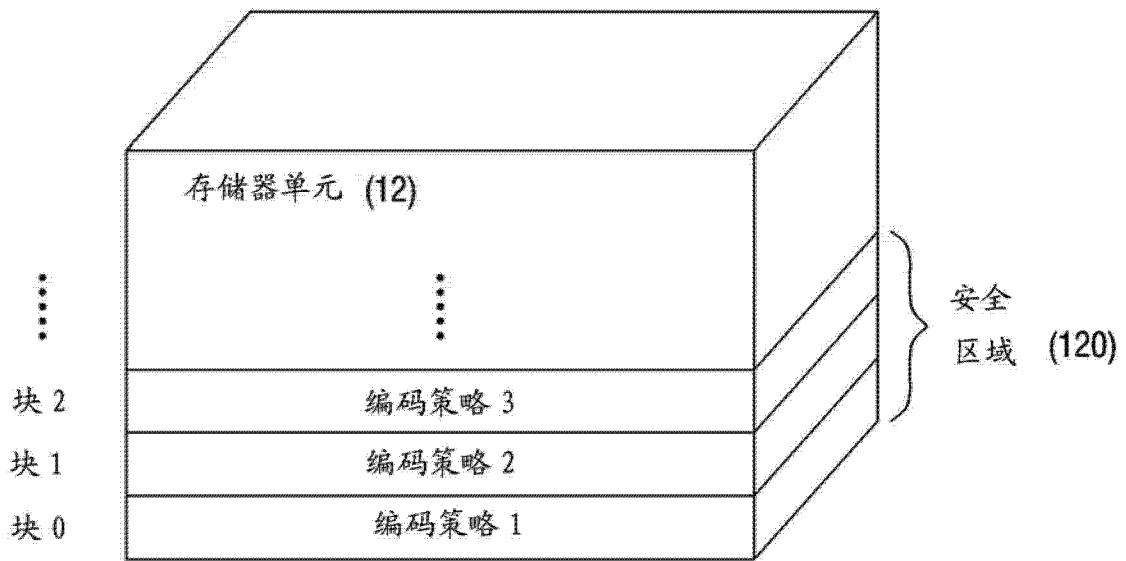


图 7

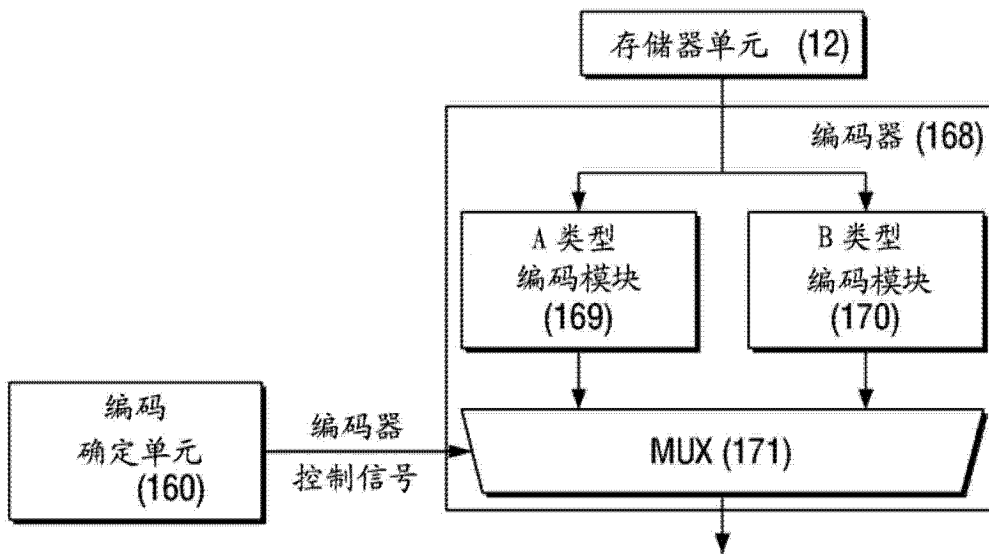


图 8

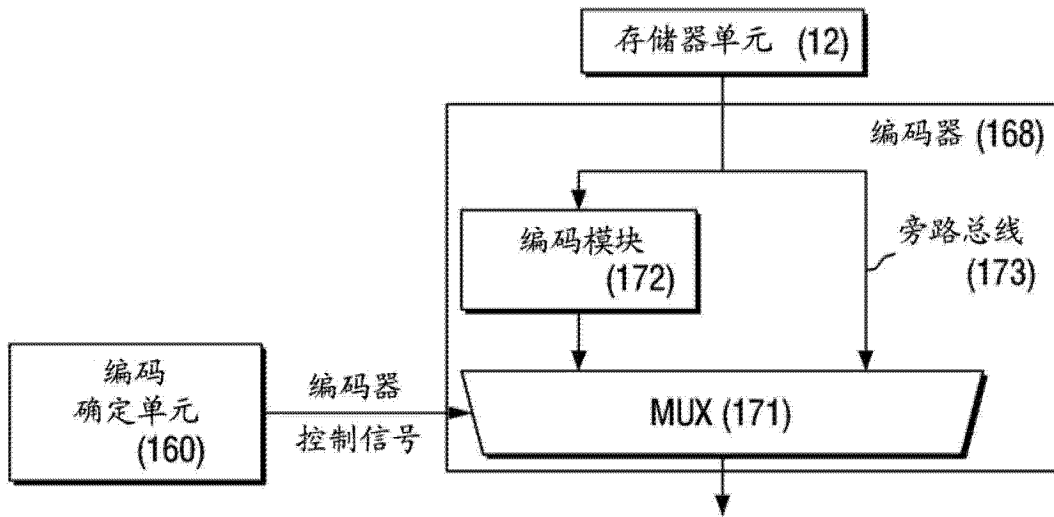


图 9

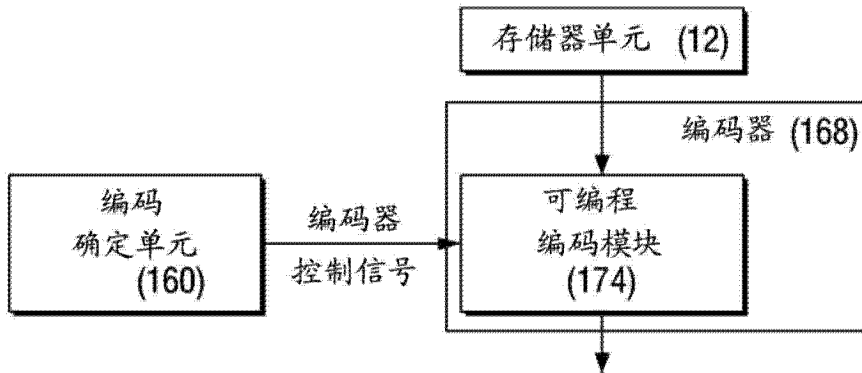


图 10

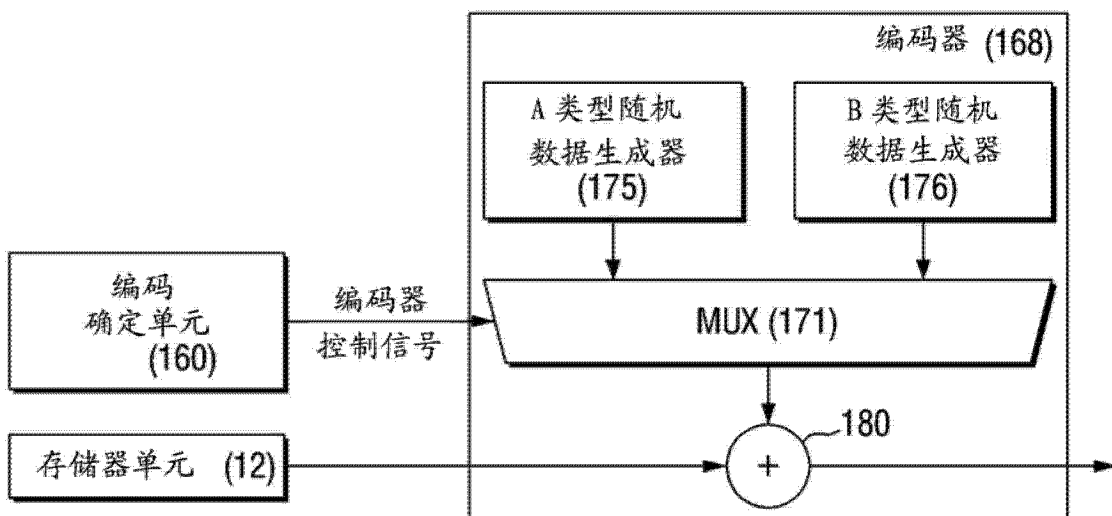


图 11

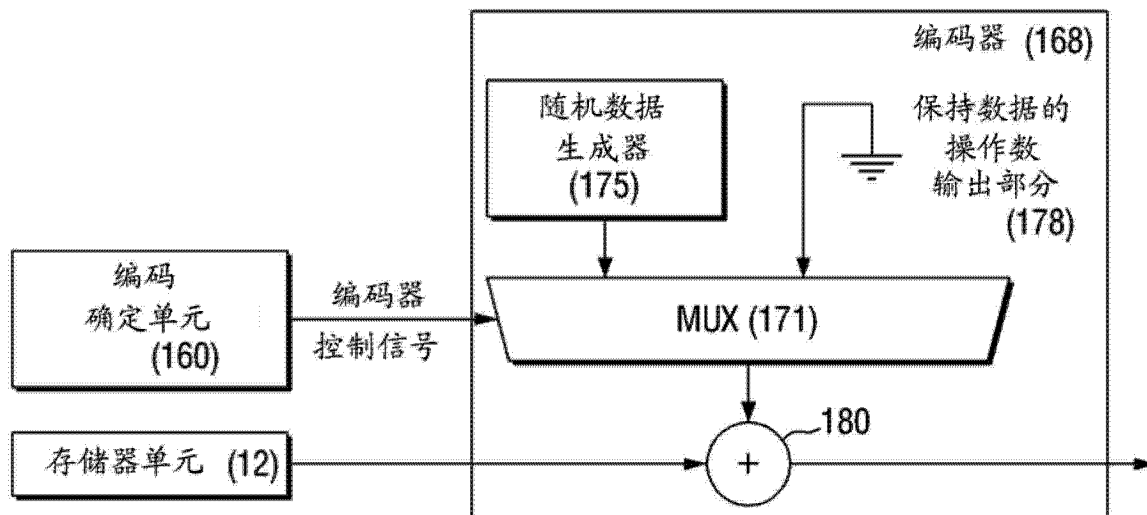


图 12

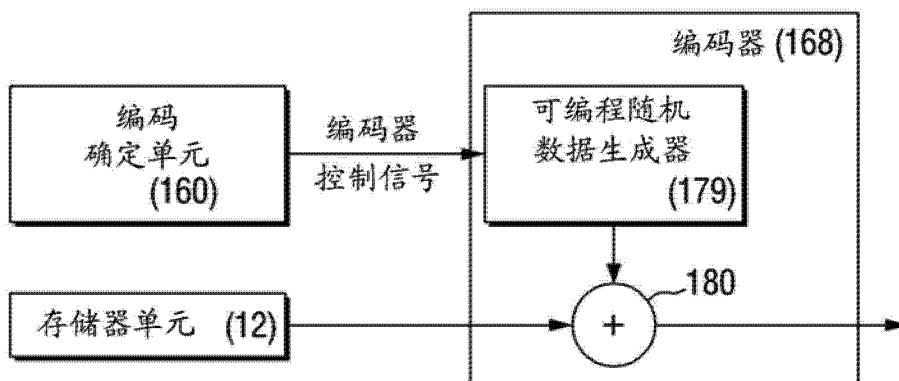


图 13

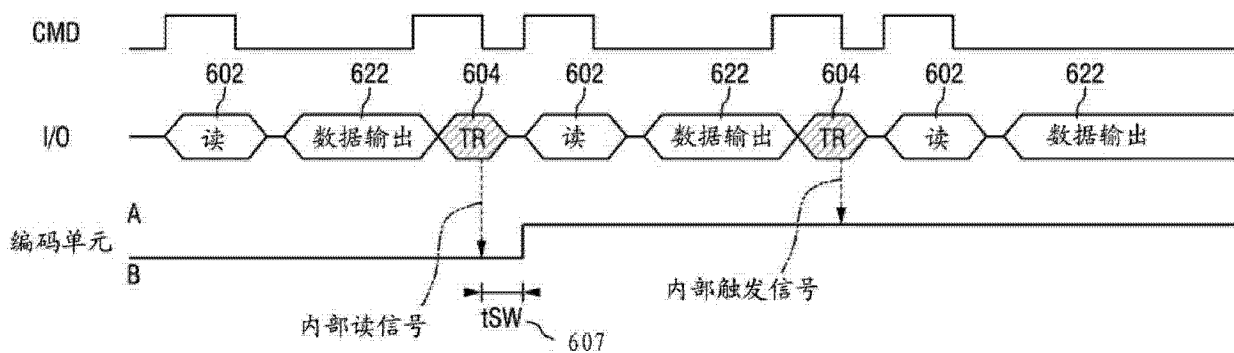


图 14

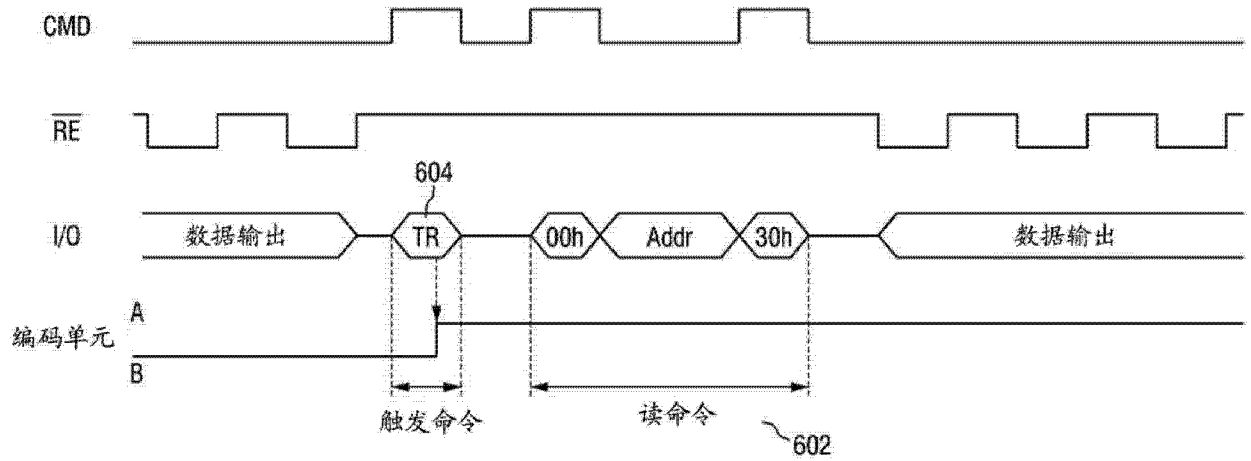


图 15

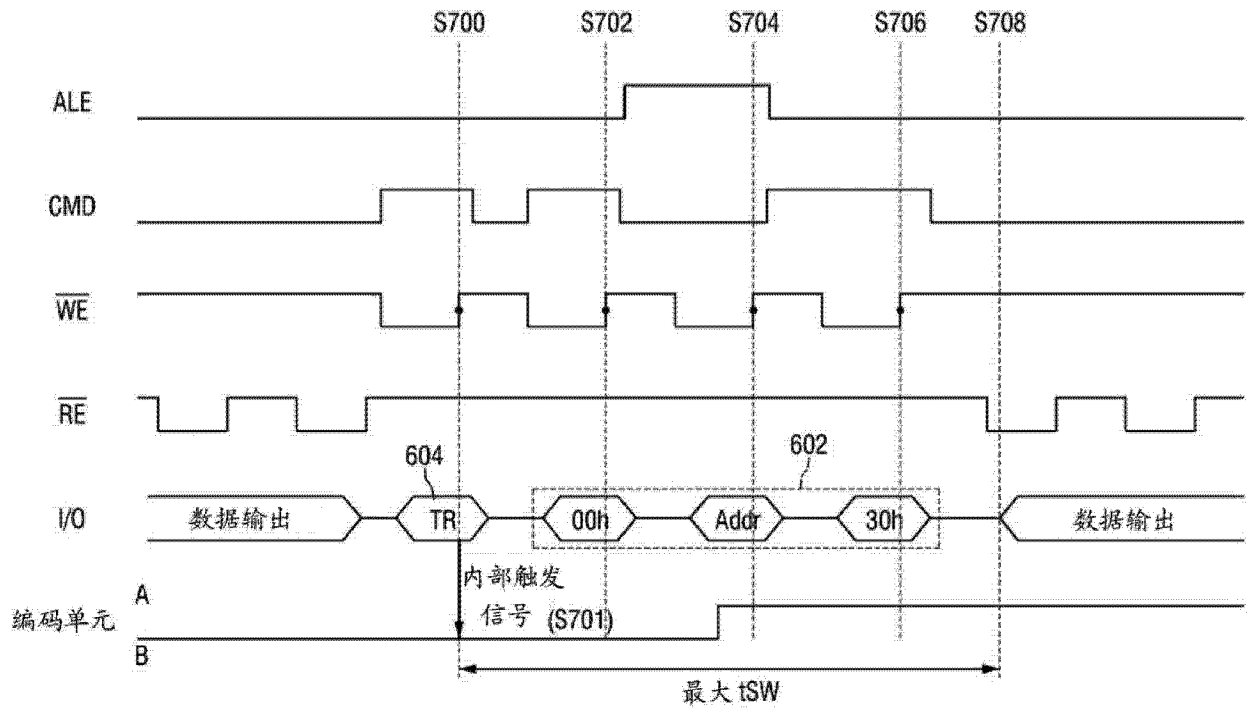


图 16

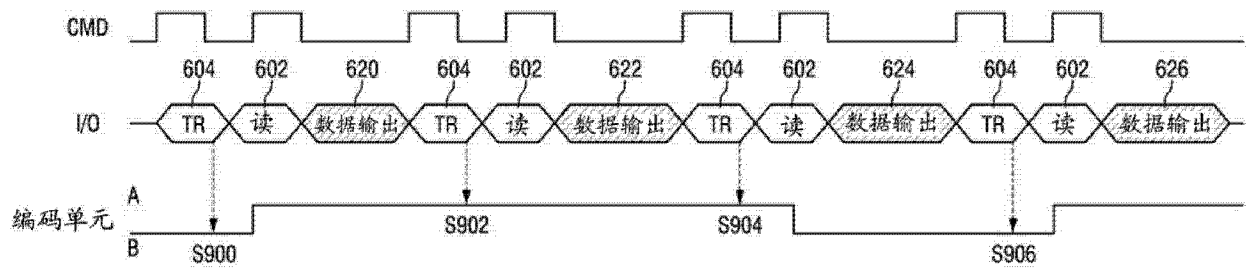


图 17

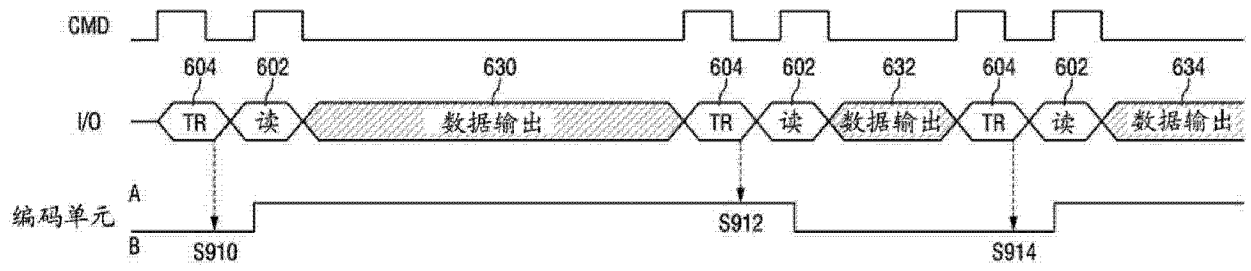


图 18

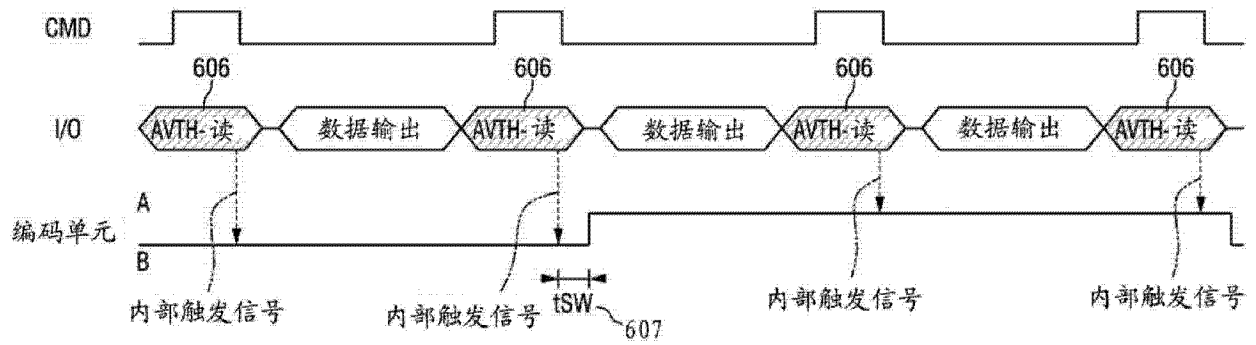


图 19

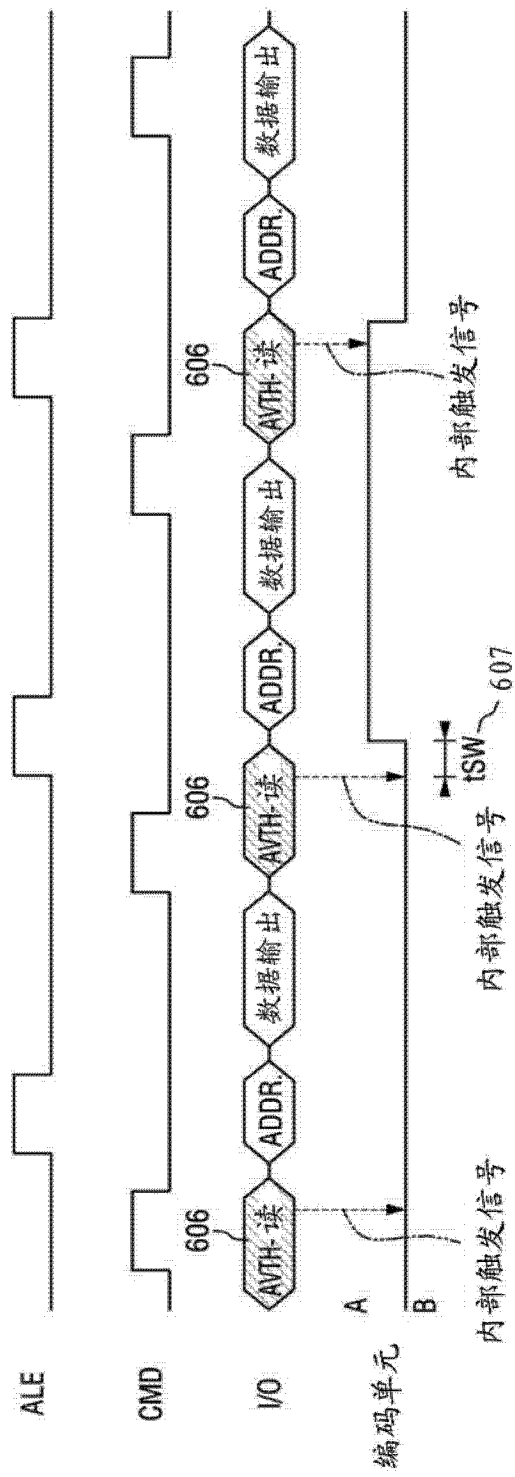


图 20

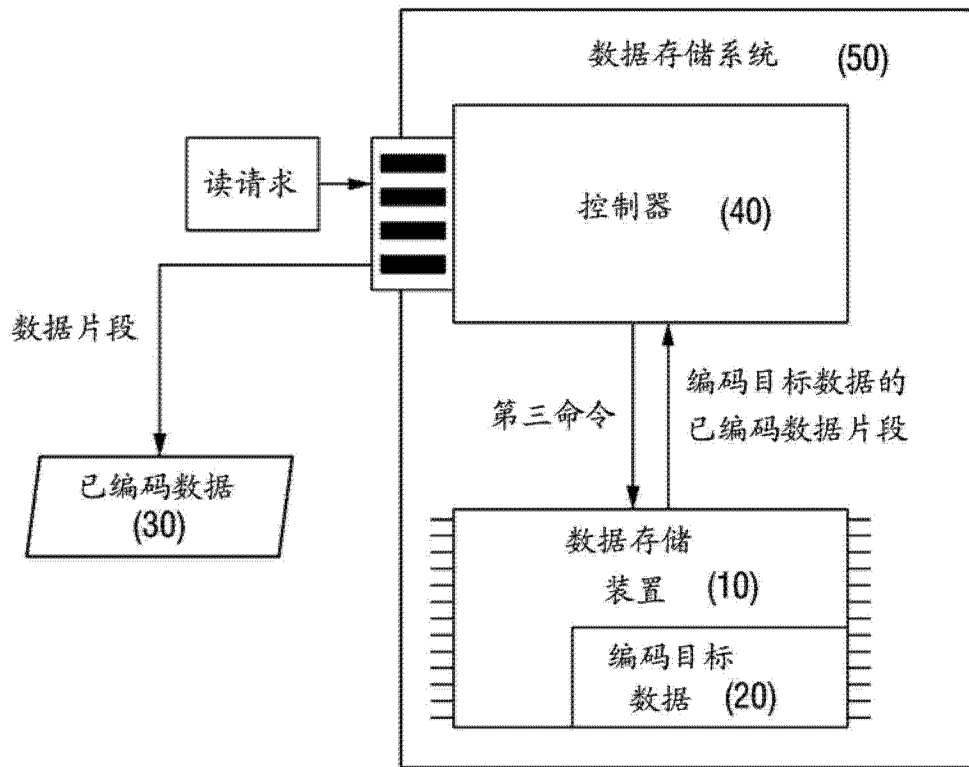


图 21

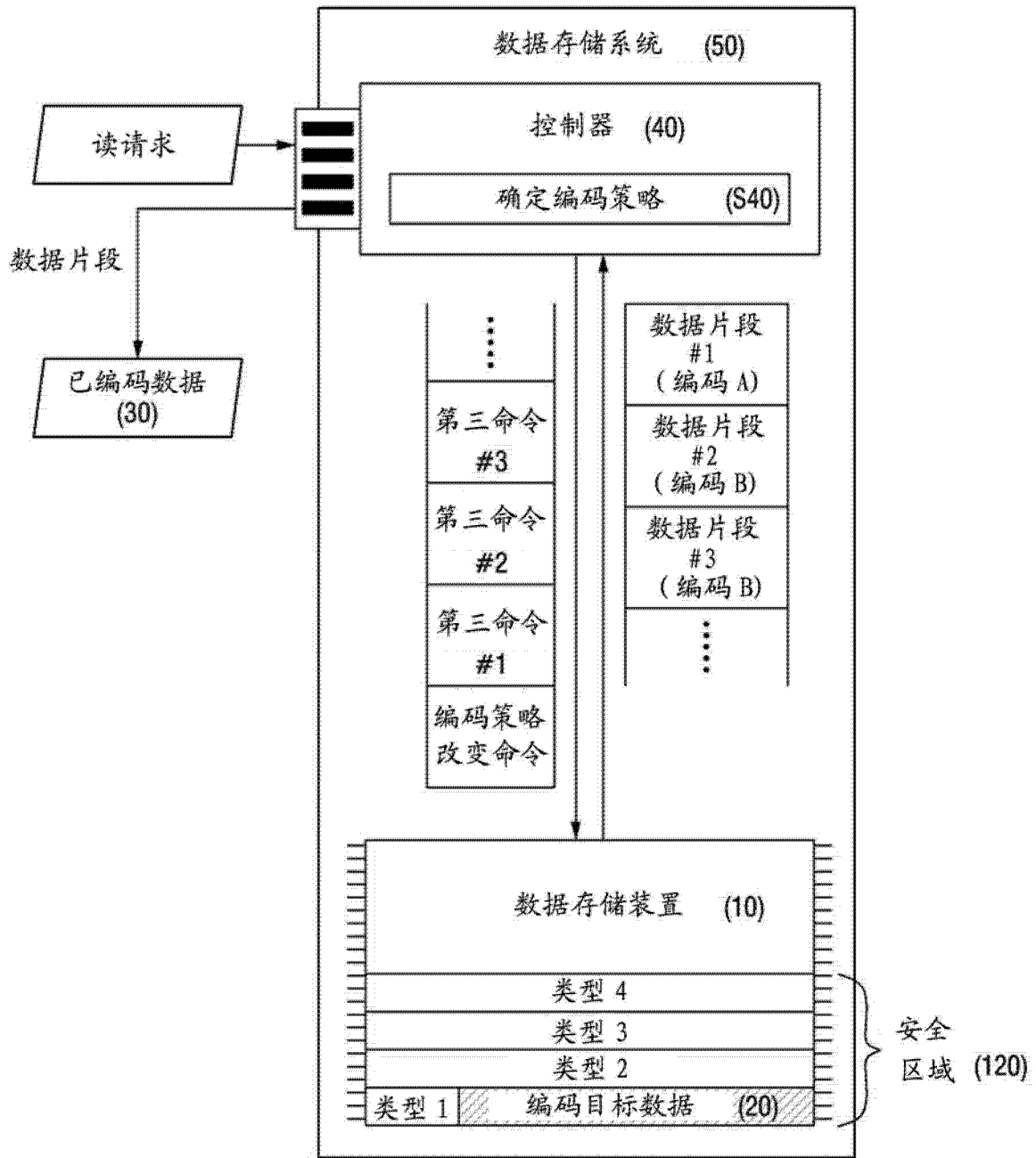


图 22

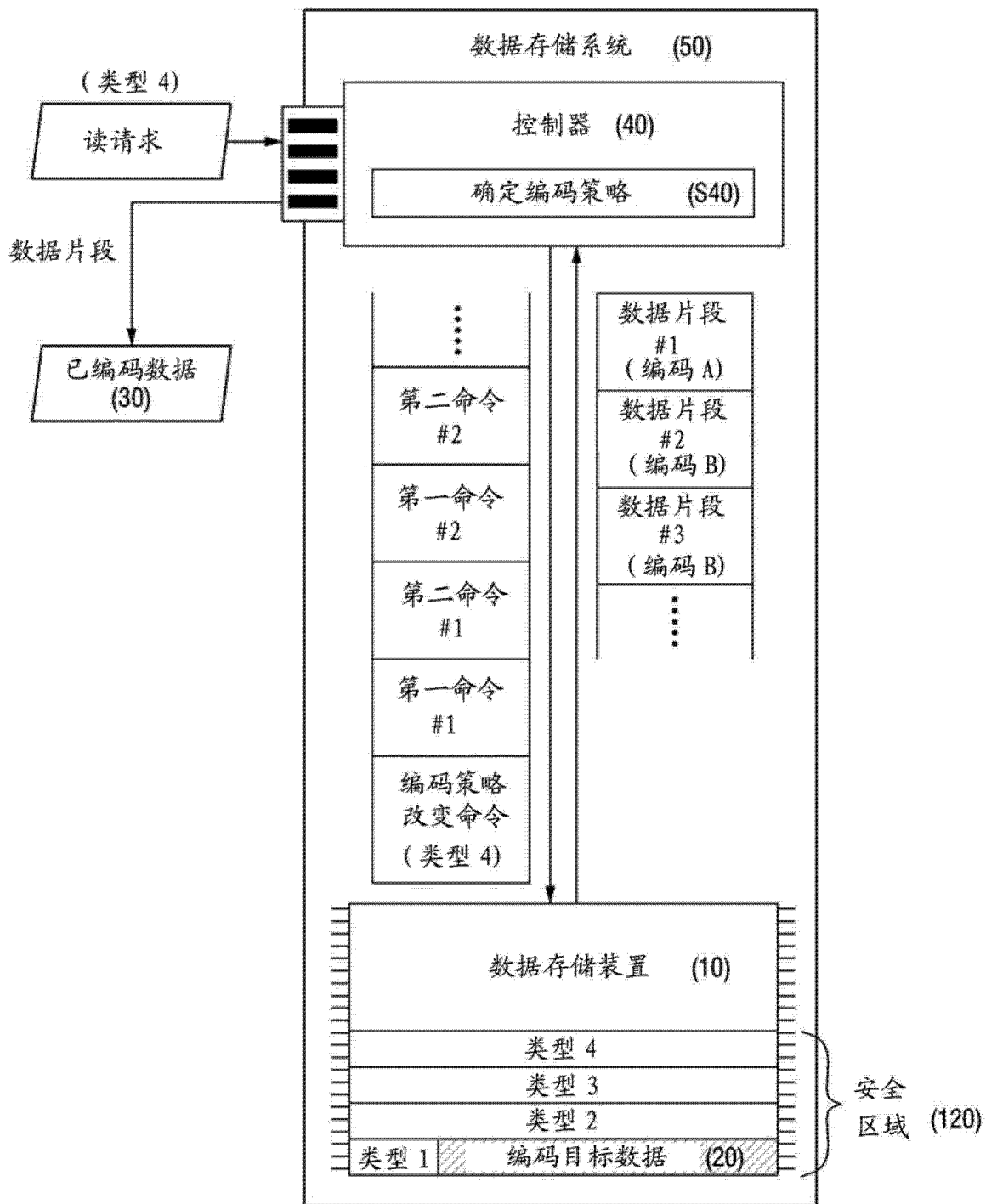


图 23