

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2019 年 12 月 5 日 (05.12.2019)



(10) 国际公布号
WO 2019/227359 A1

(51) 国际专利分类号:
H01L 21/77 (2017.01) *H01L 27/12* (2006.01)

(21) 国际申请号: PCT/CN2018/089097

(22) 国际申请日: 2018 年 5 月 30 日 (30.05.2018)

(25) 申请语言: 中文

(26) 公布语言: 中文

(71) 申请人: 深圳市柔宇科技有限公司
(SHENZHEN ROYOLE TECHNOLOGIES CO., LTD)
[CN/CN]; 中国广东省深圳市龙岗区横岗街道龙岗大道 8288 号大运软件小镇 43 栋, Guangdong 518172 (CN)。

(72) 发明人: 陈小明 (CHEN, Xiaoming); 中国广东省深圳市龙岗区横岗街道龙岗大道 8288 号大运软件小镇 43 栋, Guangdong 518172 (CN)。 赵

晓辉 (ZHAO, Xiaohui); 中国广东省深圳市龙岗区横岗街道龙岗大道 8288 号大运软件小镇 43 栋, Guangdong 518172 (CN)。 杨倩 (YANG, Qian); 中国广东省深圳市龙岗区横岗街道龙岗大道 8288 号大运软件小镇 43 栋, Guangdong 518172 (CN)。 施国龙 (SHI, Guolong); 中国广东省深圳市龙岗区横岗街道龙岗大道 8288 号大运软件小镇 43 栋, Guangdong 518172 (CN)。

(74) 代理人: 广州三环专利商标代理有限公司
(SCIHEAD IP LAW FIRM); 中国广东省广州市越秀区先烈中路 80 号汇华商贸大厦 1508 室, Guangdong 510070 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB,

(54) **Title:** THIN-FILM TRANSISTOR AND MANUFACTURING METHOD THEREFOR, ARRAY SUBSTRATE AND DISPLAY APPARATUS

(54) 发明名称: 薄膜晶体管及其制作方法、阵列基板和显示装置

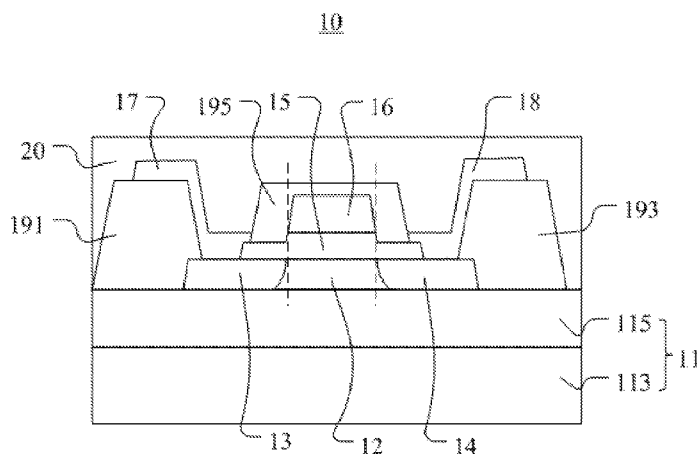


图 1

(57) **Abstract:** Disclosed is a thin-film transistor (10), comprising a substrate (11), an active layer (12), a first contact layer (13), a second contact layer (14), a gate electrode insulating layer (15), a gate electrode (16), a source electrode (17) and a drain electrode (18), wherein the active layer (12), the first contact layer (13) and the second contact layer (14) are arranged on the substrate (11), an overlapping area between an orthogonal projection of the gate electrode (16) on the substrate (11) and an orthogonal projection of the first contact layer (13) on the substrate (11) is zero, and an overlapping area between the orthogonal projection of the gate electrode (16) on the substrate (11) and an orthogonal projection of the second contact layer (14) on the substrate (11) is zero. The present invention further discloses a method for manufacturing a thin-film transistor, an array substrate, and a display apparatus.





GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(57) 摘要: 本发明公开一种薄膜晶体管(10), 包括衬底(11)、有源层(12)、第一接触层(13)、第二接触层(14)、栅极绝缘层(15)、栅极(16)、源极(17)及漏极(18), 所述有源层(12)、所述第一接触层(13)及所述第二接触层(14)设于所述衬底(11)上, 所述栅极(16)在所述衬底(11)上的正投影与所述第一接触层(13)在所述衬底(11)上的正投影之间的交叠面积为零, 所述栅极(16)在所述衬底(11)上的正投影与所述第二接触层(14)在所述衬底(11)上的正投影之间的交叠面积为零。本发明还公开一种薄膜晶体管的制作方法、阵列基板和显示装置。

薄膜晶体管及其制作方法、阵列基板和显示装置

技术领域

本发明涉及显示技术领域，特别涉及一种薄膜晶体管及其制作方法、阵列基板和显示装置。

背景技术

在显示技术领域，顶栅型薄膜晶体管由于寄生电容小等优点，被应用于有源矩阵式有机发光显示器件（Organic Light Emitting Device, OLED）。

使源漏极区域形成欧姆接触的其中一种方法是，对该源漏极区域进行等离子处理。然而，等离子处理可能会造成沟道区域部分被导体化，例如，氢的等离子处理对铟镓锌氧化物(indium gallium zinc oxide, IGZO)有掺杂作用使源漏极区域导体化，但由于氢的扩散是各向同性的，造成沟道区域也有一部分被导体化，导致寄生电容增加。

发明内容

为解决上述问题，本发明实施例公开一种薄膜晶体管及其制作方法、阵列基板和显示装置。

一种薄膜晶体管，包括衬底、有源层、第一接触层、第二接触层、栅极绝缘层、栅极、源极及漏极，所述有源层、所述第一接触层及所述第二接触层设于所述衬底上，所述栅极在所述衬底上的正投影与所述第一接触层在所述衬底上的正投影之间的交叠面积为零，所述栅极在所述衬底上的正投影与所述第二接触层在所述衬底上的正投影之间的交叠面积为零。

进一步地，所述第一接触层和所述第二接触层分别位于所述有源层的两侧。

进一步地，所述第一接触层与所述有源层及所述源极均接触，所述第二接触层与所述有源层及所述漏极均接触。

进一步地，所述衬底包括层叠设置的基底及缓冲层，所述有源层设于所述缓冲层远离所述基底的一侧。

进一步地，所述薄膜晶体管还包括第一层间介质层及第二层间介质层及第

三层间介质层,所述第一层间介质层与所述第二层间介质层设于所述缓冲层上,所述第一层间介质层与所述第一接触层紧邻设置,所述第二层间介质层与所述第二接触层紧邻设置,所述第三层间介质层设于所述栅极上。

进一步地,所述有源层为金属氧化物半导体层。

一种阵列基板,包括如上所述的薄膜晶体管。

一种显示装置,包括如上所述的阵列基板。

一种薄膜晶体管的制作方法,包括以下步骤:

提供一衬底,在所述衬底上形成第一预制结构,所述预制结构包括层叠设置的预制有源层、栅极绝缘层及栅极;

对所述预制有源层的设定区域注入离子形成第一接触层与第二接触层,从而形成第二预制结构,所述预制有源层的其余区域为有源层,所述栅极在所述衬底上的正投影与所述第一接触层在所述衬底上的正投影之间的交叠面积为零,所述栅极在所述衬底上的正投影与所述第二接触层在所述衬底上的正投影之间的交叠面积为零。

进一步地,所述“对所述预制有源层的设定区域注入离子形成第一接触层与第二接触层”之后包括:

在所述第二预制结构上形成源极及漏极,所述源极与所述第一接触层及所述有源层均接触,所述漏极与所述第二接触层及所述有源层均接触。

进一步地,所述“提供一衬底,在所述衬底上形成第一预制结构”,包括以下步骤:

提供所述衬底,在所述衬底上形成层叠设置的所述预制有源层、第一预制栅极绝缘层、第一预制栅极及第一光阻层;

蚀刻所述第一预制栅极绝缘层形成第二预制栅极绝缘层,蚀刻所述第一预制栅极形成第二预制栅极;

去除所述第一光阻层部分形成第二光阻层;

蚀刻所述第二预制栅极形成所述栅极;

蚀刻所述第二预制栅极绝缘层形成所述栅极绝缘层;

剥离所述第二光阻层,从而形成所述第一预制结构。

进一步地,所述“对所述预制有源层的设定区域注入离子形成第一接触层

与第二接触层”，包括：对所述预制有源层的设定区域进行氢的等离子处理形成所述第一接触层与所述第二接触层。

进一步地，所述预制有源层包括第一区域、第二区域及第三区域，所述第三区域连接于所述第一区域与所述第二区域之间，所述设定区域包括所述第一区域及所述第二区域。

进一步地，所述“在所述第二预制结构上形成源极及漏极”，还包括：在所述第二预制结构形成第一层间介质层、第二层间介质层及第三层间介质层，所述第一层间介质层部分设于所述第一接触层远离所述有源层的一端，所述第二层间介质层部分设于所述第二接触层远离所述有源层的一端。

进一步地，所述“在所述第二预制结构上形成源极及漏极”，还包括：在所述第二预制结构形成钝化层，所述钝化层设于所述源极、所述漏极、所述第一层间介质层、所述第二层间介质层及所述第三层间介质层上。

本发明提供的薄膜晶体管、阵列基板、显示装置及薄膜晶体管的制作方法，由于所述栅极在所述衬底上的正投影与所述第一接触层在所述衬底上的正投影之间的交叠面积为零，所述栅极在所述衬底上的正投影与所述第二接触层在所述衬底上的正投影之间的交叠面积为零，避免栅极与有源层所在区域（沟道区域）部分因导体化而产生的寄生电容，提高了薄膜晶体管的性能。

附图说明

为了更清楚地说明本发明实施例中的技术方案，下面将对实施例中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

图1为本发明实施方式提供的薄膜晶体管的剖面示意图。

图2为本发明实施方式提供的薄膜晶体管的制作方法的流程图。

图3为图2所示步骤201形成的结构示意图。

图4为图2所示步骤202形成的结构示意图。

图 5 为图 2 所示步骤 201 的具体流程图。

图 6 为图 5 的步骤 2011 形成的结构示意图。

图 7 为图 5 的步骤 2012 形成的结构示意图。

图 8 为图 5 的步骤 2013 形成的结构示意图。

图 9 为图 5 的步骤 2014 形成的结构示意图。

图 10 为图 5 的步骤 2015 形成的结构示意图。

图 11 为本发明实施方式提供的阵列基板的示意图。

图 12 为本发明实施方式提供的显示装置的示意图。

具体实施方式

下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

请参阅图 1，本发明实施方式提供一种薄膜晶体管 10。薄膜晶体管 10 包括衬底 11、有源层 12、第一接触层 13、第二接触层 14、栅极绝缘层 15、栅极 16、源极 17 及漏极 18。

所述有源层 12、所述第一接触层 13 及所述第二接触层 14 设于所述衬底 11 上，所述第一接触层 13 和所述第二接触层 14 分别位于所述有源层 12 的两侧。

所述栅极绝缘层 15 形成于所述有源层 12 上，所述栅极 16 形成于所述栅极绝缘层 15 上。换言之，所述有源层 12、所述栅极绝缘层 15、所述栅极 16 依次层叠于所述衬底 11 上。

本实施方式中，通过对预制有源层 31（图 3-图 6 所示）的设定区域注入离子形成第一接触层 13 和第二接触层 14，例如氢的离子，即对所述预制有源层 31 进行氢的等离子处理，所述预制有源层 31 未经氢的等离子处理部分为有源层 12。所述第一接触层 13 与所述源极 17 及所述有源层 12 均接触，所述第

二接触层 14 与所述漏极 18 及所述有源层 12 均接触。所述第一接触层 13 与所述第二接触层 14 类似于欧姆接触层。

所述栅极 16 在所述衬底 11 上的正投影与所述第一接触层 13 在所述衬底 11 上的正投影之间的交叠面积为零，所述栅极 16 在所述衬底 11 上的正投影与所述第二接触层 14 在所述衬底 11 上的正投影之间的交叠面积为零，避免栅极 16 与有源层 12 所在区域（沟道区域）部分因导体化而产生的寄生电容，提高了薄膜晶体管 10 的性能。

第一接触层 13 和第二接触层 14 为金属氧化物半导体层（有源层）经氢离子作用后的金属或合金层。第一接触层 13 和第二接触层 14 与有源层 12 的接触电阻较小，且与有源层 12 的附着性非常好。

所述第一接触层 13 位于所述源极 17 的正下方，所述第二接触层 14 位于所述漏极 18 的正下方，可以避免非沟道高阻区的形成，且避免栅极 16 与源极 17 或栅极 16 与漏极 18 之间寄生电容的形成，进一步提高了薄膜晶体管 10 的性能。

在一实施方式中，所述第一接触层 13 和所述第二接触层 14 呈镜像对称设置。

所述衬底 11 包括层叠设置的基底 113 及缓冲层 115，所述有源层 12 设于所述缓冲层 115 远离所述基底 113 的一侧。

所述薄膜晶体管 10 还包括第一层间介质层 191、第二层间介质层 193 及第三层间介质层 195。所述第一层间介质层 191 与所述第二层间介质层 193 设于所述缓冲层 115 上。所述第一层间介质层 191 与所述第一接触层 13 远离所述有源层 12 的一端紧邻设置。所述第二层间介质层 193 与所述第二接触层 14 远离所述有源层 12 的一端紧邻设置。所述源极 17 设于所述第一层间介质层 191 与所述第一接触层 13 上。所述漏极 18 设于所述第二层间介质层 193 与所述第二接触层 14 上。所述第三层间介质层 195 设于所述栅极 16 上，并部分设于所述栅极绝缘层 15。

所述薄膜晶体管 10 还包括钝化层 20，钝化层 20 设于源极 17、所述漏极 18、第一层间介质层 191、第二层间介质层 193 及第三层间介质层 195 上。

一种上述薄膜晶体管 10 的制作方法，请参阅图 2，包括以下步骤：

步骤 201, 请参阅图 3, 提供一衬底 11, 在所述衬底 11 上形成第一预制结构 101, 所述预制结构 101 包括层叠设置的预制有源层 31、栅极绝缘层 15 及栅极 16, 所述预制有源层 31 与所述衬底 11 相邻设置。

较佳地, 所述预制有源层 31 可以是金属氧化物半导体层, 例如可以是铟镓锌氧化物 (Indium Gallium Zinc Oxide, IGZO)、铪铟锌氧化物 (Hafnium Indium Zinc Oxide, HIZO)、铟锌氧化物 (Indium Zinc Oxide, IZO)、非晶铟锌氧化物 a-InZnO、非晶氧化锌掺杂氟氧化物 ZnO:F、氧化铟掺杂锡氧化物 In₂O₃:Sn、非晶氧化铟掺杂钼氧化物 In₂O₃:Mo、铬锡氧化物 Cd₂SnO₄、非晶氧化锌掺杂铝氧化物 ZnO:Al、非晶氧化钛掺杂铌氧化物 TiO₂:Nb、铬锡氧化物 Cd-Sn-O 或其他金属氧化物。本实施方式中, 所述预制有源层 31 为 IGZO。

步骤 202, 请参阅图 4, 对所述预制有源层 31 的设定区域注入离子形成第一接触层 13 与第二接触层 14, 从而形成第二预制结构 102。所述预制有源层 31 的其余区域为有源层 12, 所述栅极 16 在所述衬底 11 上的正投影与所述第一接触层 13 在所述衬底 11 上的正投影之间的交叠面积为零, 所述栅极 16 在所述衬底 11 上的正投影与所述第二接触层 14 在所述衬底 11 上的正投影之间的交叠面积为零。

本实施方式中, 对所述预制有源层 31 的设定区域进行氢的等离子处理形成第一接触层 13 与第二接触层 14。

请再次参阅图 3, 所述预制有源层 31 包括第一区域 601、第二区域 602 及第三区域 603, 所述第三区域 603 连接于所述第一区域 601 与所述第二区域 602 之间, 所述第一区域 601 对应所述源极 17 所在区域, 所述第二区域 602 对应所述漏极 18 所在区域, 在第一区域 601 及第二区域 602 进行氢的等离子处理, 所述预制有源层 31 位于第三区域 603 的部分为有源层 12, 所述设定区域包括第一区域 601 及第二区域 602。

步骤 203, 请再次参阅图 1, 在所述第二预制结构 102 上形成源极 17 及漏极 18, 所述第一接触层 13 与所述源极 17 及所述有源层 12 均接触, 所述第二接触层 14 与所述漏极 18 及所述有源层 12 均接触。

所述步骤 203 中, 还包括: 在所述第二预制结构 102 形成第一层间介质层 191、第二层间介质层 193 及第三层间介质层 195, 所述第一层间介质层 191

部分设于所述第一接触层 13 远离所述有源层 12 的一端,所述第二层间介质层 193 部分设于所述第二接触层 14 远离所述有源层 12 的一端,第三层间介质层 195 设于所述栅极 16 上。

所述步骤 203 中,还包括在所述预制结构 101 形成钝化层 20,所述钝化层 20 设于所述源极 17、所述漏极 18、所述第一层间介质层 191 及所述第二层间介质层 193 及所述第三层间介质层 195 上。

在一实施方式中,通过延长对第一区域 601、第二区域 602 (即源漏极区域)进行等离子处理的时间,有利于降低第一接触层 13 与源极 17 及/或第二接触层 14 与漏极 18 之间的接触电阻,进而提高薄膜晶体管 10 的性能。

进一步地,请参阅图 5,所述步骤 201 具体包括以下步骤:

步骤 2011,请参阅图 6,提供所述衬底 11,在所述衬底 11 上形成层叠设置的预制有源层 31、第一预制栅极绝缘层 32、第一预制栅极 33 及第一光阻层 36。

步骤 2012,请参阅图 7,蚀刻所述第一预制栅极绝缘层 32 形成第二预制栅极绝缘层 42,蚀刻所述第一预制栅极 33 形成第二预制栅极 43。

本实施方式中,蚀刻所述第一预制栅极绝缘层 32 进行减薄。

步骤 2013,请参阅图 8,去除第一光阻层 36 部分形成第二光阻层 56。

第二光阻层 56 的图形对应栅极 16 的图形,所述第二预制栅极 43 部分暴露在所述第二光阻层 56 外。

步骤 2014,请参阅图 9,蚀刻所述第二预制栅极 43 形成栅极 16。蚀刻掉所述第二预制栅极 43 暴露在所述第二光阻层 56 外的部分。所述第二预制栅极绝缘层 42 相当于预制有源层 31 的刻蚀阻挡层,避免预制有源层 31 受到侵蚀及污染。

步骤 2015,请参阅图 10,蚀刻所述第二预制栅极绝缘层 42 形成栅极绝缘层 15。

步骤 2016,请再次参阅图 3,剥离第二光阻层 56,从而形成所述第一预制结构 101。

通过逐步刻蚀形成栅极绝缘层 15 及栅极 16,有利于精确控制栅极绝缘层 15 及栅极 16 的厚度及图形,进而提高薄膜晶体管 10 的良率。

可以理解，在一实施例中，在进行完步骤 202 后，再将第二光阻层 56 去除。

请参阅图 11，一种阵列基板 100 包括如上所述的薄膜晶体管 10，当然，所述阵列基板 100 还包括其他必要或非必要的结构，例如像素电极 70。

请参阅图 12，一种显示装置 200，包括如上所述的阵列基板 100。

本发明提供的薄膜晶体管 10、阵列基板 100、显示装置 200 及薄膜晶体管 10 的制作方法，由于所述栅极 16 在所述衬底 11 上的正投影与所述第一接触层 13 在所述衬底 11 上的正投影之间的交叠面积为零，所述栅极 16 在所述衬底 11 上的正投影与所述第二接触层 14 在所述衬底 11 上的正投影之间的交叠面积为零，避免栅极 16 与有源层 12 所在区域（沟道区域）部分因导体化而产生的寄生电容，提高了薄膜晶体管 10 的性能，且不需增加 Mask。

以上所述是本发明的优选实施例，应当指出，对于本技术领域的普通技术人员来说，在不脱离本发明原理的前提下，还可以做出若干改进和润饰，这些改进和润饰也视为本发明的保护范围。

权 利 要 求 书

- 1、一种薄膜晶体管，其特征在于，包括衬底、有源层、第一接触层、第二接触层、栅极绝缘层、栅极、源极及漏极，所述有源层、所述第一接触层及所述第二接触层设于所述衬底上，所述栅极在所述衬底上的正投影与所述第一接触层在所述衬底上的正投影之间的交叠面积为零，所述栅极在所述衬底上的正投影与所述第二接触层在所述衬底上的正投影之间的交叠面积为零。
- 2、如权利要求 1 所述的薄膜晶体管，其特征在于，所述第一接触层和所述第二接触层分别位于所述有源层的两侧。
- 3、如权利要求 2 所述的薄膜晶体管，其特征在于，所述第一接触层与所述有源层及所述源极均接触，所述第二接触层与所述有源层及所述漏极均接触。
- 4、如权利要求 1 所述的薄膜晶体管，其特征在于，所述衬底包括层叠设置的基底及缓冲层，所述有源层设于所述缓冲层远离所述基底的一侧。
- 5、如权利要求 4 所述的薄膜晶体管，其特征在于，所述薄膜晶体管还包括第一层间介质层及第二层间介质层及第三层间介质层，所述第一层间介质层与所述第二层间介质层设于所述缓冲层上，所述第一层间介质层与所述第一接触层紧邻设置，所述第二层间介质层与所述第二接触层紧邻设置，所述第三层间介质层设于所述栅极上。
- 6、如权利要求 1 所述的薄膜晶体管，其特征在于，所述有源层为金属氧化物半导体层。
- 7、一种阵列基板，其特征在于，包括如权利要求 1-6 任意一项所述的薄膜晶体管。
- 8、一种显示装置，其特征在于，包括如权利要求 7 所述的阵列基板。
- 9、一种薄膜晶体管的制作方法，其特征在于，包括以下步骤：

提供一衬底，在所述衬底上形成第一预制结构，所述预制结构包括层叠设置的预制有源层、栅极绝缘层及栅极，所述预制有源层与所述衬底相邻设置；

对所述预制有源层的设定区域注入离子形成第一接触层与第二接触层，从而形成第二预制结构，所述预制有源层的其余区域为有源层，所述栅极在所述衬底上的正投影与所述第一接触层在所述衬底上的正投影之间的交叠面积为

零,所述栅极在所述衬底上的正投影与所述第二接触层在所述衬底上的正投影之间的交叠面积为零。

10、如权利要求9所述的制作方法,其特征在于,所述“提供一衬底,在所述衬底上形成第一预制结构”,包括以下步骤:

提供所述衬底,在所述衬底上形成层叠设置的所述预制有源层、第一预制栅极绝缘层、第一预制栅极及第一光阻层;

蚀刻所述第一预制栅极绝缘层形成第二预制栅极绝缘层,蚀刻所述第一预制栅极形成第二预制栅极;

去除所述第一光阻层部分形成第二光阻层;

蚀刻所述第二预制栅极形成所述栅极;

蚀刻所述第二预制栅极绝缘层形成所述栅极绝缘层。

11、如权利要求9所述的制作方法,其特征在于,所述“对所述预制有源层的设定区域注入离子形成第一接触层与第二接触层”,包括:对所述预制有源层的设定区域进行氢的等离子处理形成所述第一接触层与所述第二接触层。

12、如权利要求9所述的制作方法,其特征在于,所述预制有源层包括第一区域、第二区域及第三区域,所述第三区域连接于所述第一区域与所述第二区域之间,所述设定区域包括所述第一区域及所述第二区域。

13、如权利要求9所述的制作方法,其特征在于,所述“对所述预制有源层的设定区域注入离子形成第一接触层与第二接触层”之后包括:

在所述第二预制结构上形成源极及漏极,所述源极与所述第一接触层及所述有源层均接触,所述漏极与所述第二接触层及所述有源层均接触。

14、如权利要求13所述的制作方法,其特征在于,所述“在所述第二预制结构上形成源极及漏极”,还包括:在所述第二预制结构形成第一层间介质层、第二层间介质层及第三层间介质层,所述第一层间介质层部分设于所述第一接触层远离所述有源层的一端,所述第二层间介质层部分设于所述第二接触层远离所述有源层的一端。

15、如权利要求13所述的制作方法,其特征在于,所述“在所述第二预制结构上形成源极及漏极”,还包括:在所述第二预制结构形成钝化层,所述钝化层设于所述源极、所述漏极、所述第一层间介质层、所述第二层间介质层及所

述第三介质层上。

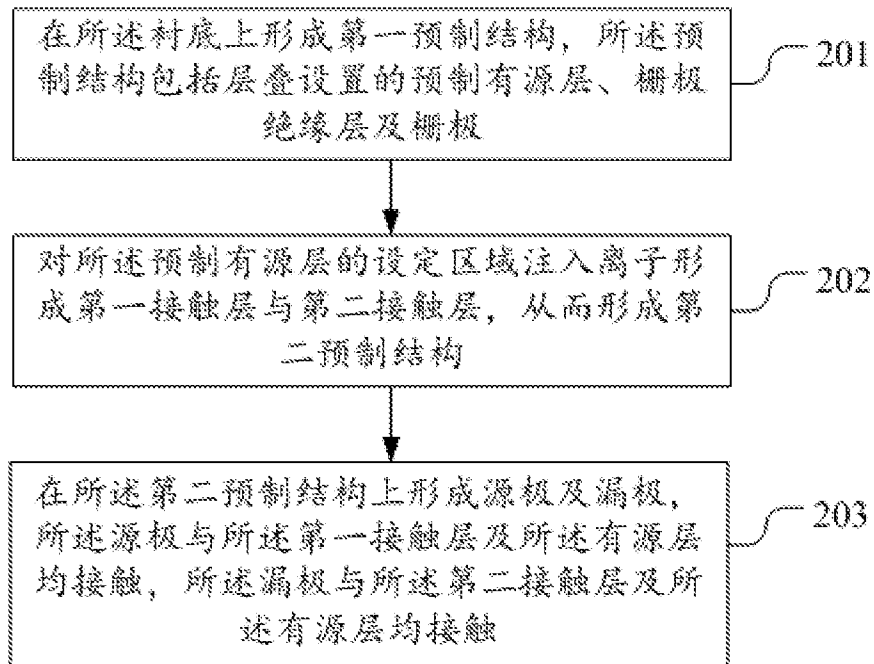


图 2

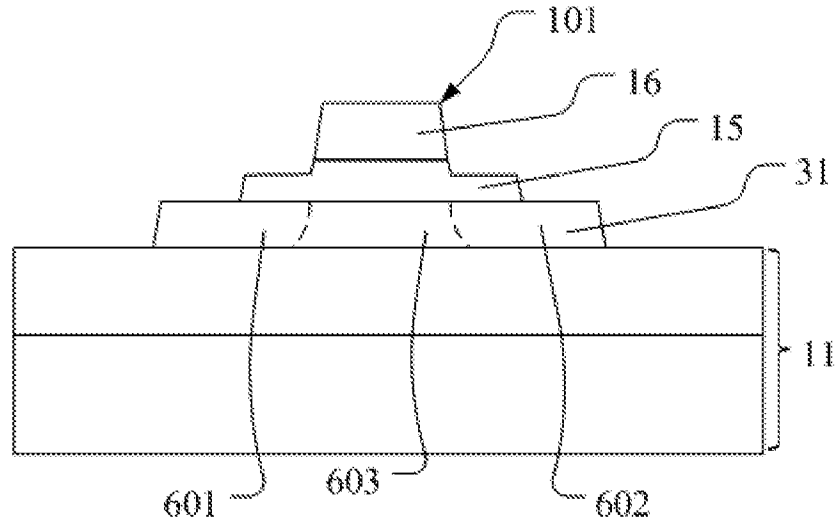


图 3

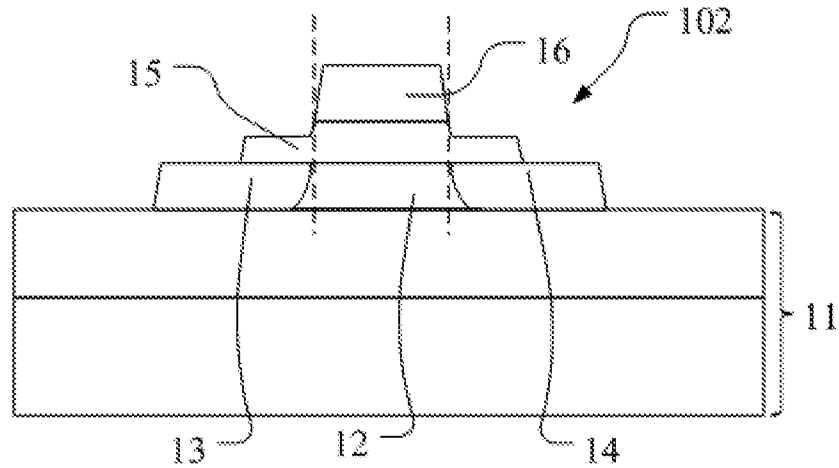


图 4

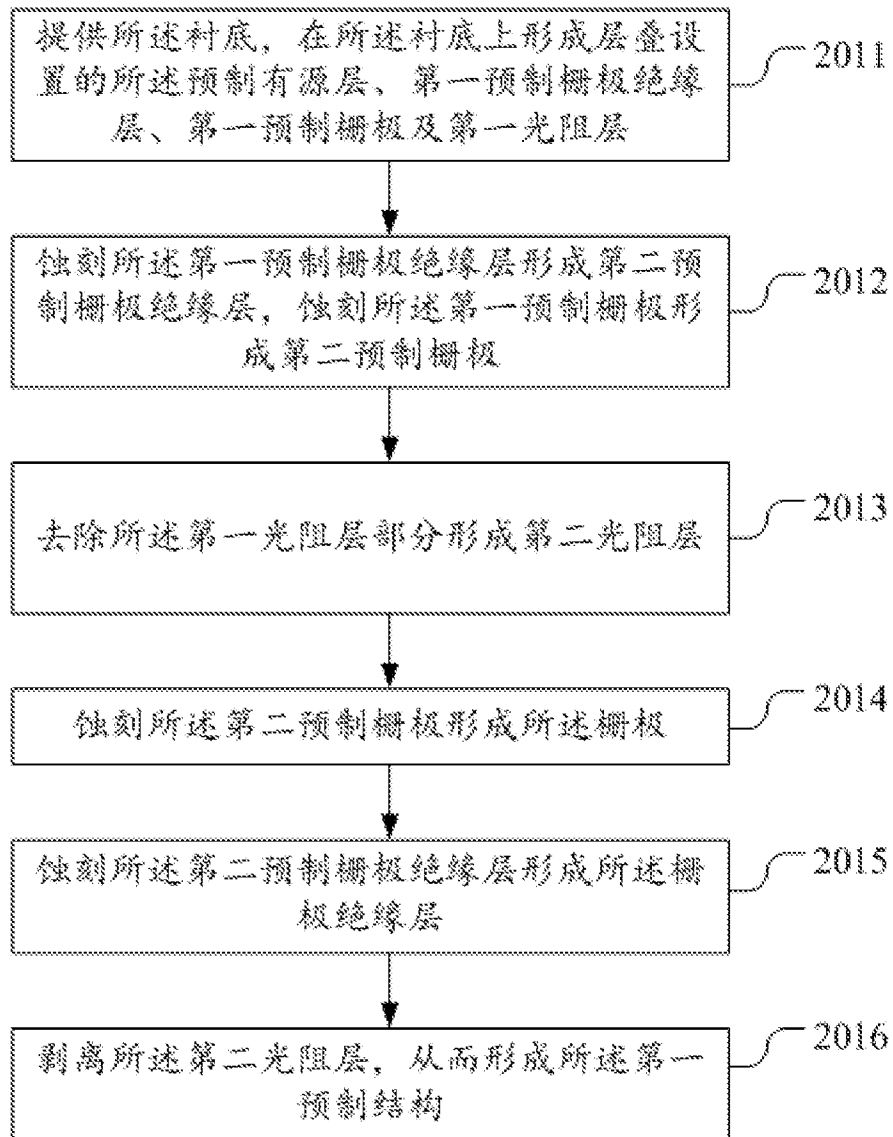


图 5

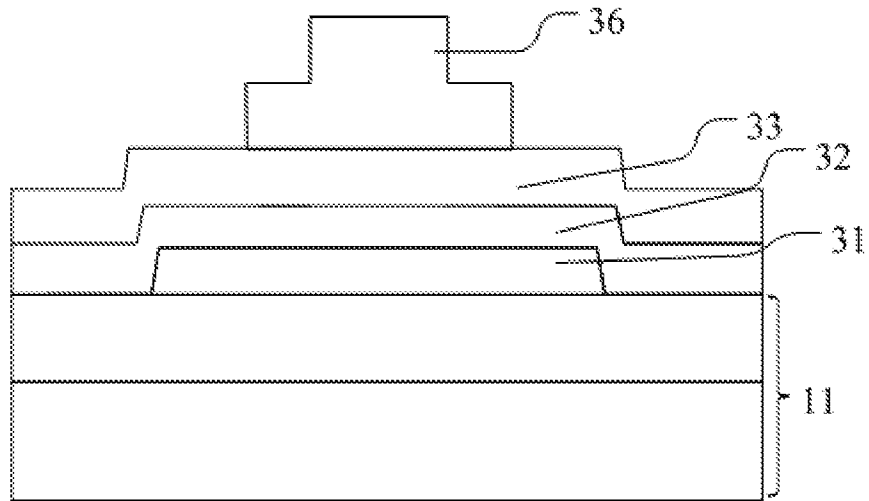


图 6

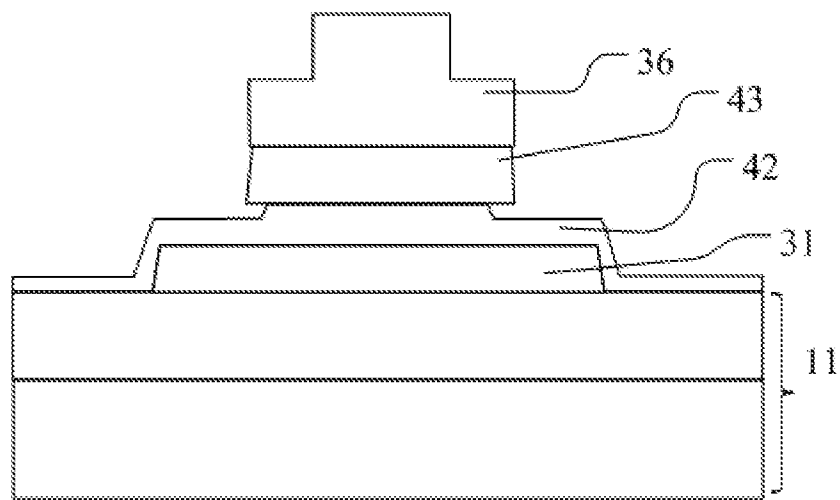


图 7

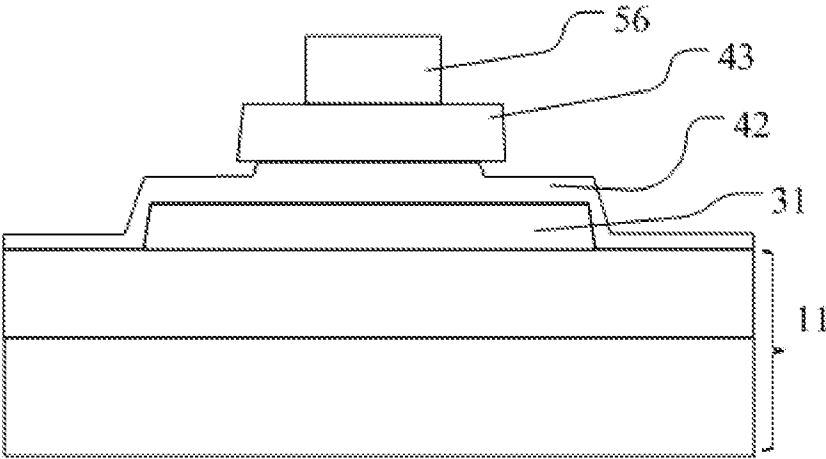


图 8

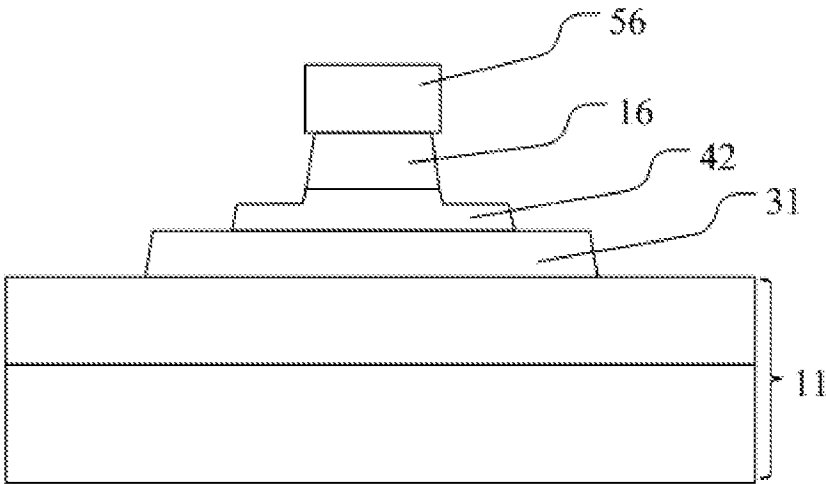


图 9

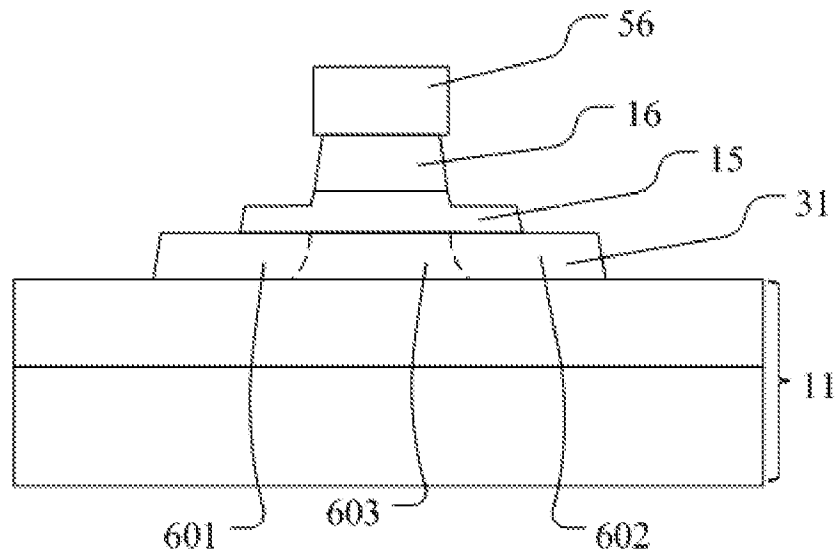


图 10

100

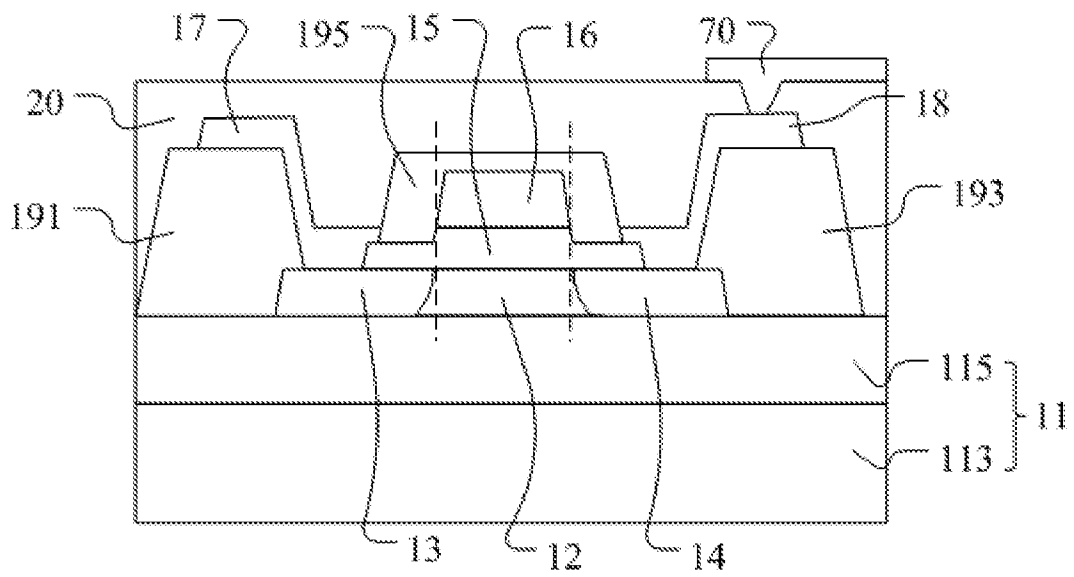


图 11

200

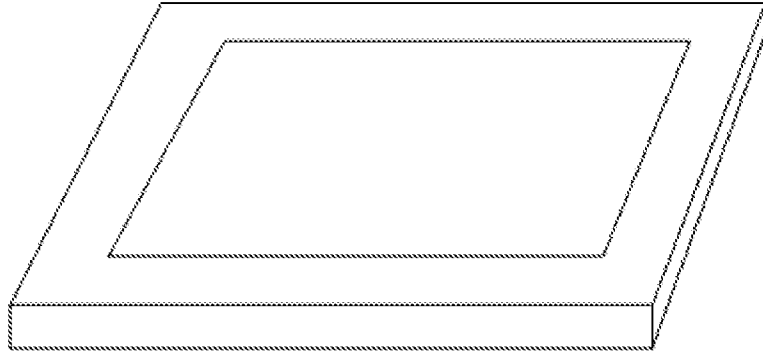


图 12

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2018/089097

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/77(2017.01)i; H01L 27/12(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

DWPI; SIPOABS; CNABS; CNTXT; CNKI: 薄膜晶体管, 阵列基板, 栅, 绝缘, 介电, 介质, 厚, 阈值电压, 漏电, 减薄, 掩模, 掩膜, 注入, 离子, 氢, TFT, gate, insulate, dielectric, thickness, threshold, leakage, mask, implant

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 103178006 A (EVERDISPLAY OPTRONICS (SHANGHAI) LIMITED) 26 June 2013 (2013-06-26) description, paragraphs [0027]-[0031], and figures 2A-3	1-15
X	US 5292675 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 08 March 1994 (1994-03-08) description, column 5, line 62 to column 6, line 68, and figures 1(a)-1(g)	1-15
X	CN 1716571 A (SAMSUNG SDI CO., LTD.) 04 January 2006 (2006-01-04) description, page 3, line 30 to page 10, line 6, and figures 2A-2F	1-15
A	CN 1783439 A (CHUNGHWA PICTURE TUBES, LTD.) 07 June 2006 (2006-06-07) entire document	1-15



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

21 November 2018

Date of mailing of the international search report

11 December 2018

Name and mailing address of the ISA/CN

State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2018/089097

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	103178006	A	26 June 2013	US	2014295627	A1	02 October 2014
				US	9059215	B2	16 June 2015
				TW	I528462	B	01 April 2016
				CN	103178006	B	23 September 2015
				TW	201438110	A	01 October 2014
US	5292675	A	08 March 1994	JP	H06120249	A	28 April 1994
				JP	H08236771	A	13 September 1996
CN	1716571	A	04 January 2006	US	2006006469	A1	12 January 2006
				US	7572690	B2	11 August 2009
				KR	20060001754	A	06 January 2006
				KR	100721553	B1	23 May 2007
				CN	100437980	C	26 November 2008
CN	1783439	A	07 June 2006	CN	100401484	C	09 July 2008

国际检索报告

国际申请号

PCT/CN2018/089097

A. 主题的分类

H01L 21/77(2017.01)i; H01L 27/12(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

DWPI; SIPOABS; CNABS; CNTXT; CNKI; 薄膜晶体管, 阵列基板, 栅, 绝缘, 介电, 介质, 厚, 阈值电压, 漏电, 减薄, 掩模, 掩膜, 注入, 离子, 氢, TFT, gate, insulate, dielectric, thickness, threshold, leakage, mask, implant

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 103178006 A (上海和辉光电有限公司) 2013年 6月 26日 (2013 - 06 - 26) 说明书第[0027]-[0031], 图2A-3	1-15
X	US 5292675 A (SEMICONDUCTOR ENERGY LAB) 1994年 3月 8日 (1994 - 03 - 08) 说明书第5栏第62行-第6栏第68行, 图1 (a) -1 (g)	1-15
X	CN 1716571 A (三星SDI株式会社) 2006年 1月 4日 (2006 - 01 - 04) 说明书第3页第30行-第10页第6行, 图2A-2F	1-15
A	CN 1783439 A (中华映管股份有限公司) 2006年 6月 7日 (2006 - 06 - 07) 全文	1-15

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2018年 11月 21日

国际检索报告邮寄日期

2018年 12月 11日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局 (ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

受权官员

张弓

传真号 (86-10) 62019451

电话号码 (86-512) 88995669

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2018/089097

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103178006	A	2013年 6月 26日	US	2014295627	A1	2014年 10月 2日
				US	9059215	B2	2015年 6月 16日
				TW	I528462	B	2016年 4月 1日
				CN	103178006	B	2015年 9月 23日
				TW	201438110	A	2014年 10月 1日
US	5292675	A	1994年 3月 8日	JP	H06120249	A	1994年 4月 28日
				JP	H08236771	A	1996年 9月 13日
CN	1716571	A	2006年 1月 4日	US	2006006469	A1	2006年 1月 12日
				US	7572690	B2	2009年 8月 11日
				KR	20060001754	A	2006年 1月 6日
				KR	100721553	B1	2007年 5月 23日
				CN	100437980	C	2008年 11月 26日
CN	1783439	A	2006年 6月 7日	CN	100401484	C	2008年 7月 9日

表 PCT/ISA/210 (同族专利附件) (2015年1月)