



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년11월19일
(11) 등록번호 10-2046408
(24) 등록일자 2019년11월13일

(51) 국제특허분류(Int. Cl.)
H01P 5/04 (2006.01) H01P 5/18 (2006.01)
(52) CPC특허분류
H01P 5/04 (2013.01)
H01P 5/184 (2013.01)
(21) 출원번호 10-2018-0085672
(22) 출원일자 2018년07월23일
심사청구일자 2018년07월23일
(56) 선행기술조사문헌
KR101757974 B1
KR101882411 B1
KR102022579 B1
US20190051964 A1

(73) 특허권자
광운대학교 산학협력단
서울특별시 노원구 광운로 20, 광운대학교 내 (월계동)
(72) 발명자
이종철
서울특별시 강동구 양재대로 1706, 2동 1105호(고덕동, 아남아파트)
왕양
서울특별시 노원구 광운로 20 (월계동)
유복홍
서울특별시 노원구 광운로 20(월계동) 비마관 522호
(74) 대리인
이여송

전체 청구항 수 : 총 8 항

심사관 : 김상철

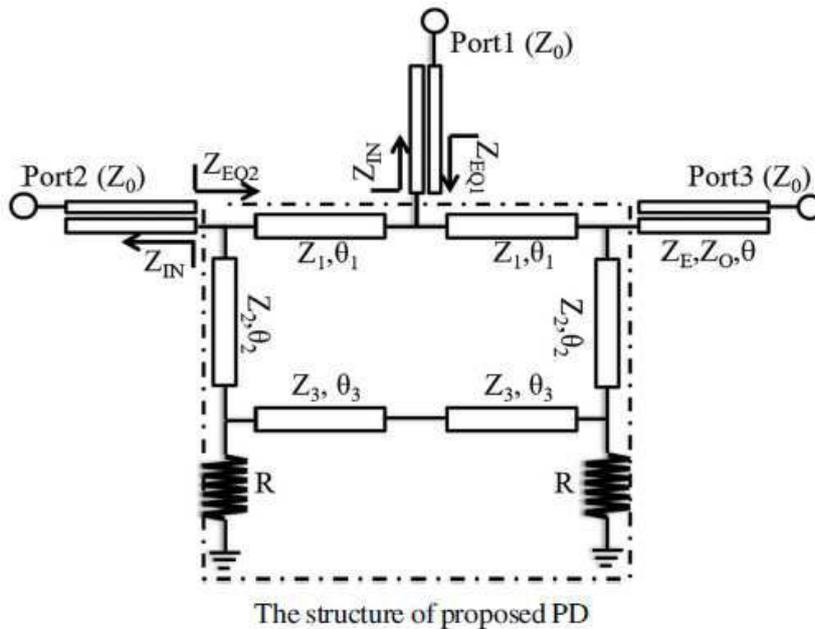
(54) 발명의 명칭 선택도 특성이 향상된 전력 분배기

(57) 요약

선택도 특성(selectivity performance)이 향상된 고효율 전력 분배기(PD)가 개시된다. 기관과; port 1을 구비하는 입력 포트; port 2, port 3를 구비하는 출력 포트; port 2 및 port 4가 개방되고, 각 port 1,2,3에 연결되며, 제1 전송 선로와 제2 전송 선로가 평행하게 갭(gap)을 갖는 개방 회로 결합 선로(open-circuited

(뒷면에 계속)

대표도 - 도3



coupled line)로 구성되며 입출력 임피던스가 정합된 커플링 된 전송 선로(Z_1); 및 상기 커플링 된 전송 선로 (Z_1)와 연결되며, 입력 port 1로 인가된 1 power를 출력 포트 port 2, port 3로 1/2 power씩 전력을 분배하는 전력 분배부;를 포함하는 전력 분배기(PD)를 구비하며, 상기 전력 분배기는 추가적인 림프드 소자(additional lumped elements) 없이 단지 하나의 비어 홀(via hole)만이 사용된다.

port 2 및 port 4가 개방되고 갭(gap)을 갖는 개방 회로 결합 선로(open-circuited coupled line)를 갖는, 선택도 특성이 향상된 고전력 전력 분배기를 제공한다. Gysel PD의 새로운 구조가 향상된 선택도 특성(enhanced selectivity performance)을 갖는다. 제안된 전력분배기(PD)의 대역폭은 거의 40% 증가하였다. 전통적인 Gysel PD와 동일하게, 제안된 전력분배기(PD)의 디자인은 고전력 처리 기능(high-power handling capability)을 가지고 있다. 또한, RF/Microwave 시스템에 적합한 선택도 특성(good selectivity performance)이 향상되었다.

명세서

청구범위

청구항 1

기판; 및

전력을 입력받는 입력 port 1을 구비하는 입력 포트; port 2, port 3를 구비하는 출력 포트; port 2 및 port 4가 개방되고, 각 port 1,2,3에 연결되며, 제1 전송 선로와 제2 전송 선로가 평행하게 갭(gap)을 갖는 개방 회로 결합 선로(open-circuited coupled line)로 구성되며, 입출력 임피던스가 정합된 커플링 된 전송 선로(Z_1); 및 상기 커플링 된 전송 선로(Z_1)와 연결되며, Z_2 와 Z_3 부분으로 구성되며, 상기 입력 port 1로 인가된 1 power를 출력 포트 port 2, port 3로 1/2 power씩 전력을 분배하는 전력 분배부;를 포함하는 전력 분배기(PD)를 구비하며, 상기 출력 포트 port 2, port 3 사이에 격리 저항(R)을 각각 더 포함하며,

상기 전력 분배기는 추가적인 림프드 소자(additional lumped elements) 없이 상기 각각의 격리 저항(R) 사이에 단지 하나의 비어 홀(via hole)만이 사용되는, 선택도 특성이 향상된 전력 분배기.

청구항 2

삭제

청구항 3

제1항에 있어서,

상기 제1 전송 선로 및 상기 제2 전송 선로는 결합 마이크로스트립 선로(coupled microstrip line)를 사용하는, 선택도 특성이 향상된 전력 분배기.

청구항 4

제1항에 있어서,

상기 전력 분배기(PD)는 입력 포트(port 1)와 커플링 된 전송 라인(coupled-line), 출력 포트(port 2,3)가 구비되며, 상기 결합 선로 기반 회로는 부하 임피던스 Z_L 과 함께 터미네이트 된 port 3을 갖는, 선택도 특성이 향상된 전력 분배기.

청구항 5

제1항에 있어서,

상기 기판은 테프론 기판을 사용하는, 선택도 특성이 향상된 전력 분배기.

청구항 6

제1항에 있어서,

상기 전력 분배기(PD)의 프로토타입은 $Z_1 = 70.7\Omega$, $Z_2 = 50\Omega$, $Z_3 = 35.3\Omega$, $Z_E = 72\Omega$, $Z_0 = 172\Omega$, 격리 저항(R) = 50Ω 으로 제작되며, 테프론 기판의 상대 유전율 $\epsilon_r = 2.54$, 0.002 유전 손실 탄젠트 값(dielectric loss tangent value), T = 0.54 mm의 두께, 및 h = 0.018 mm의 전도체 높이를 갖는 테플론 기판 상에 제조되는 선택도 특성이 향상된 전력 분배기.

청구항 7

제1항에 있어서,

상기 개방 회로 결합 선로의 임피던스 행렬(impedance matrix)을 도출하기 위해 ABCD 행렬이 사용되며, 등가 회

로의 ABCD 행렬은 식(1)에 의해 얻어지며,

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} \cos \theta & jZ \sin \theta \\ j \sin \theta / Z & \cos \theta \end{bmatrix} \begin{bmatrix} 0 & -j/J \\ -j/J & 0 \end{bmatrix} \begin{bmatrix} \cos \theta & jZ \sin \theta \\ j \sin \theta / Z & \cos \theta \end{bmatrix} \quad \text{식(1)}$$

여기서, Z는 특성 임피던스(characteristic impedance)이며, Z_E 및 Z_O 는 각각 개방 회로 결합 선로(open-circuited coupled line)의 짝수-모드 임피던스(even-mode impedance) 및 홀수-모드 임피던스(odd-mode impedance)를 나타내며, 두 연속 전송 라인들(series transmission lines)은 전기적인 길이(electrical length)가 θ 로 표시되며,

상기 ABCD 행렬에서 어드미턴스 인버터 J는 식 (2), (3)에 의해 교체될 수 있으며,

$$\frac{1}{2} (Z_E - Z_O) = JZ^2, \quad \text{식(2)}$$

$$\frac{Z_E + Z_O}{Z_E - Z_O} = JZ + \frac{1}{JZ}, \quad \text{식(3)}$$

식2 및 식3을 식1에 대입하고 임피던스 행렬(impedance matrix)와 ABCD 행렬 사이의 변환 관계(converting relation)를 사용하여 상기 개방 회로 결합 선로의 임피던스 행렬은 식(4)와 같이 유도되고,

$$\begin{bmatrix} Z_{11} & Z_{12} \\ Z_{21} & Z_{22} \end{bmatrix} = -j \begin{bmatrix} \frac{Z_E + Z_O}{2} \cot \theta & \frac{Z_E - Z_O}{2} \csc \theta \\ \frac{Z_E - Z_O}{2} \csc \theta & \frac{Z_E + Z_O}{2} \cot \theta \end{bmatrix}, \quad \text{식(4)}$$

상기 개방 회로 결합 선로의 부하 임피던스 Z_L 과 함께 터미네이트 된 port 3을 갖는 구조에서, port 1에서 전압과 전류의 관계에 의하면, 결합 선로 기반 회로의 부하 임피던스 Z_L 을 바라 보는 입력 임피던스 Z_{IN} 은 다음과 같이 계산되며,

$$Z_{IN} = \frac{V_1}{I_1} = \frac{Z_{11}Z_L + Z_{11}Z_{33} - Z_{31}Z_{13}}{Z_L + Z_{33}}, \quad \text{식(5)}$$

$\theta = 90^\circ$ 로 설정되면, 결합 선로 기반 회로의 입력 임피던스 Z_{IN} 은

$$Z_{IN} = \frac{(Z_E - Z_O)^2}{4Z_L}, \quad \text{식(6)과 같이 계산되는, 선택도 특성이 향상된 전력 분배기.}$$

청구항 8

제1항에 있어서,

상기 전력 분배기의 모든 포트 임피던스(port impedances)는 입력/출력 포트 또는 코어 부분에 연결하는 결합 선로(coupled line)로부터 보여지는 등가 임피던스이고, 각각 Z_{IN} , Z_0 및 Z_{EQ1} , Z_{EQ2} 이며,

기존의 Gysel PD의 경우, 모든 전기적인 길이는 $\lambda/4$ 와 같으므로 θ_1 , θ_2 및 θ_3 은 90° 와 같아야 하며, 코어 부분의 전송 라인들 및 저항들의 파라미터들은 다음과 같이 얻을 수 있으며,

$$Z_1 = \sqrt{2}Z_0, \quad \text{식(7)}$$

$$Z_2 = R = Z_0, \quad \text{식(8)}$$

$$Z_3 = Z_0/\sqrt{2}, \quad \text{식(9)}$$

여기서, Z_1 , Z_2 및 Z_3 은 전통적인 Gysel PD의 전송 라인들의 각각의 특성 임피던스들(respective characteristic impedances)이며,

코어 부분의 시뮬레이션은 Z_{EQ1} 과 Z_{EQ2} 의 등가 임피던스를 획득하도록 수행되었으며, $Z_{EQ1}=Z_{EQ2}=Z_0$ 식(10)

Z_{IN} 은 임피던스 정합(impedance matching)을 위해 Z_{EQ1} 과 Z_{EQ2} 가 동일해야 하므로 식 6 및 8을 참조하면, 임피던스 매칭된 조건은 $Z_E=Z_0=2Z_0$ 식(11)과 같이 표현되는, 선택도 특성이 향상된 전력 분배기.

청구항 9

제1항에 있어서,

상기 전력 분배기는 2.5 GHz의 중심 주파수에서, 통과 대역은 2.1 ~3.1 GHz이며, 삽입 손실(insertion loss), 반사 손실(return loss) 및 격리도(isolation)는 각각 23.61, 220.2, 및 219.3dB 인 것을 특징으로 하는, 선택도 특성이 향상된 전력 분배기.

발명의 설명

기술 분야

[0001] 본 발명은 선택도 특성(selectivity performance)이 향상된 전력 분배기에 관한 것으로, 보다 상세하게는 port 2 및 port 4가 개방된 개방 회로 결합 선로(open-circuited coupled line)를 갖는, 선택도 특성이 향상된 고전력 전력 분배기에 관한 것이다.

[0002] 본 연구는 한국 연구 재단(NRF-2016R1D1A1B03935640) 및 2017년 광운대학교 연구비를 지원받았습니다.

배경 기술

[0003] 전력 분배기(PD, Power Divider)와 관련된 선행기술1로써, 특허 등록번호 10-1070009에서는 "격리도를 향상시킨 1:2 초광대역 전력 분배기/결합기"가 공개되어 있으며, 전송선로와 용량성으로 결합되는 단락 선로를 이용하여 입력 또는 출력되는 신호의 대역폭을 초광대역으로 조절할 수 있으며, 출력되는 전송 선로를 서로 격리시켜 안정성이 향상된 초광대역 전력 분배기/결합기를 제공한다.

[0004] 초광대역 전력 분배기는 전송 선로와 단락 선로 사이의 용량성 결합의 크기를 조절하여 입력/출력되는 신호의 대역폭을 원하는 초광대역으로 정확하게 설정할 수 있다. 또한, 초광대역 전력 분배기는 신호가 출력되는 전송 선로 사이에 격리 저항을 삽입함으로써, 신호가 출력되는 전송 선로 사이의 격리도를 향상시킨다.

[0005] 이와 관련된 선행기술2로써, 특허 등록번호 10-1070035에서는 "초광대역 전력 분배기/결합기"가 공개되어 있으며, $\lambda/4$ 길이의 전송 선로를 가지는 T자형 전송 선로부 2개를 서로 용량성 결합시키고, 전송 선로부 각각의 전송선로에 대역폭 및 감쇄극을 조절할 수 있도록 전송 선로와 용량성으로 결합되는 $\lambda/2$ 길이의 단락 선로를 이용하여 출력되는 신호의 크기를 분배하거나 입력되는 신호를 결합하는 초광대역 전력 분배기/결합기를 제공한다.

[0006] 이에 따른 초광대역 전력 분배기는 전송 선로와 단락 선로 사이의 용량성 결합의 크기를 조절하여 입력/출력되는 신호의 대역폭을 원하는 초광대역으로 정확하게 설정할 수 있다. 또한, 초광대역 전력 분배기는 2개의 T자형 전송선로부를 용량성으로 결합함과 동시에 각 T자형 전송 선로부의 전송 선로와 단락 선로를 용량성으로 결합시킴으로써, T자형 전송 선로부의 용량성 결합의 크기 또는 각 T자형 전송 선로부의 전송 선로와 단락 선로의 용량성 결합의 크기를 서로 다르게 조절함으로써 출력되는 신호의 크기를 균등하게 또는 차등으로 다양하게 조절할 수 있다.

[0007] 본 고에서는 전력 분배기(PD, Power Divider)의 새로운 구조가 발표했다. 이 설계는 높은 전력 처리를 보여준다. 전력 분배기(PD)는 입력 신호를 둘 이상의 동일한 출력 신호로 변환한다. 특히, Wilkinson PD와 Gysel PD는 두 가지 레이더 시스템, 전력 증폭기 등과 같은 RF/Microwave 시스템의 PD 타입이 가장 널리 사용된다.

[0008] 윌킨슨 전력분배기(Wilkinson PD)와 비교하면, 지젤 전력분배기(Gysel PD)는 절연 저항(isolation resistors)은 두 개의 포트에 사용되는 구성에 의해 고효율 처리 기능을 갖추고 있다. 윌킨슨 PD에서는, 절연 저항은 네트

워크에 내재되고, 절연 저항의 기생 위상 응답(parasitic phase response of the isolation resistor)은 거의 제로가 되어야 한다. 과장이 매우 짧기 때문에 고주파에서 무시할 수 없는 내재된 절연 저항의 기생 위상 응답 때문에 고주파 시스템에서 Wilkinson PD용 애플리케이션들을 제한할 수 있다.

- [0009] 그러나, Gysel PD는 벌크 크기(bulk size), 나쁜 선택도 특성(selectivity performance), 좁은 대역폭(narrow bandwidth) 등과 같이 아직도 일부 단점들이 존재하는 절연 저항에 의해 영향을 받는 것 없이 합리적인 위상 응답(reasonable phase response)을 갖는다.
- [0010] 최근, 많은 연구원들이 Gysel PD의 재설계를 위해 노력하고 있다[1-9].
- [0011] 추가 전송선로 타입 공진기들(additional transmission line type resonators) 또는 우측 및 좌측 전송선로(right- and left-handed transmission lines)들이 듀얼 밴드 디자인(dual-band designs)을 달성하는데 사용된다.
- [0012] 참고 문헌 [7, 8]에서, 저자는 럼프드 소자들을 갖는 원래 전송선(original transmission lines with lumped elements)을 교체하여 전력분배기(PD)를 점점 더 소형화하기 위해 조심해야 한다.
- [0013] 참고문헌 [9]에서, Gysel PD와 발룬(Balun)과 함께 결합된 구조는 광대역 응용(wideband application)을 위해 제안되었다. 그러나, 상기 모든 설계는 선택도(selectivity)가 낮은 것을 의미하는 대역 외 신호(out-of-band signal)를 거부할 수 없다.
- [0014] 참고 문헌 [10,11]은 대역 통과(bandpass) 또는 향상된 선택도 성능(enhanced selectivity performance)을 갖는 Gysel PDs를 제안했다.
- [0015] 하나의 구조는 입력 포트와 출력 포트 사이에 2 개의 임피던스 트랜스포머(two impedance transformers)를 커플링 구조 10로 대체하여 형성되고, 다른 하나의 구조는 확장된 커플링 된-공진기 회로 모델(coupled-resonator circuit model.11)로 전개된다. 그러나, 두 디자인의 대역폭은 12 %보다 좁은 협소한 대역폭을 갖는 디자인이다.

선행기술문헌

특허문헌

- [0016] (특허문헌 0001) 특허 등록번호 10-10700090000 (등록일자 2011년 09월 27일), "격리도를 향상시킨 1:2 초광대역 전력 분배기/결합기", 경희대학교 산학협력단
- (특허문헌 0002) 특허 등록번호 10-10700350000 (등록일자 2011년 09월 27일), "1:3 초광대역 전력 분배기/결합기", 경희대학교 산학협력단

비특허문헌

- [0017] (비특허문헌 0001) Hayati M, Malakooti SA, Abdipour A. A novel design of tripleband Gysel power divider. IEEE Trans Microw Theory Tech. 2013;61(10):3558-3567.
- (비특허문헌 0002) Sun Z, Zhang L, Liu Y, Tong X. Modified Gysel power divider for dual-band applications. IEEE Microw Wirel Compon Lett. 2011;21(1):16-18.
- (비특허문헌 0003) Shahi Gharehaghaji H, Shamsi H. Design of unequal dual band Gysel power divider with isolation bandwidth improvement. IEEE Microw Wirel Compon Lett. 2017;27(2):138-140.
- (비특허문헌 0004) Ren X, Song K, Fan M, Zhu Y, Hu B. Compact dual-band Gysel power divider based on composite right- and left-handed transmission lines. IEEE Microw Wirel Compon Lett. 2015;25(2):82-84.
- (비특허문헌 0005) Park MJ. Coupled line Gysel power divider for dual-band operation. Electron Lett. 2011;47(10):599-601.
- (비특허문헌 0006) Park MJ, Lee B. A dual-band Gysel power divider with the even-mode input extension/stub lines. Microw Opt Technol Lett. 2011;53(6):1213-1216.

(비특허문헌 0007) Ren X, Song K, Zhang F, Hu B. Miniaturized Gysel power divider based on composite right/left-handed transmission lines. IEEE Microw Wirel Compon Lett. 2015;25(1):22-24.

(비특허문헌 0008) Tang B, Hayashi H, Ueda R. Reduced-size Gysel power dividers using lumped-element components. Microw Opt Technol Lett. 2016;58(10):2341-2344.

(비특허문헌 0009) Abbasi Arand B, Amrollahzadeh M, Kamalzadeh S. A wideband Gysel power divider/combiner based on a modified marchand balun. Microw Opt Technol Lett. 2017;59(10):2704-2955.

(비특허문헌 0010) Wang KX, Zhang XY, Hu BJ. Gysel power divider with arbitrary power ratios and filtering responses using coupling structure. IEEE Trans Microw Theory Tech. 2014;62(3):431-440.

(비특허문헌 0011) Wu LS, Guo YX, Mao JF. Balanced-to-balanced Gysel power divider with bandpass filtering response. IEEE Trans Microw Theory Tech. 2013;61(12):4052-4062.

(비특허문헌 0012) Pozar DM. Microwave Engineering. 4th ed. New York: Wiley; 2012.

발명의 내용

해결하려는 과제

[0018] 상기 문제점을 해결하기 위한 본 발명의 목적은 port 2 및 port 4가 개방된 개방 회로 결합 선로(open-circuited coupled line)를 갖는, 선택도 특성이 향상된 고전력 전력 분배기를 제공한다. Gysel PD의 새로운 구조가 향상된 선택도 특성(enhanced selectivity performance)이 향상되었다.

과제의 해결 수단

[0019] 본 발명의 목적을 달성하기 위해, 선택도 특성이 향상된 전력 분배기는 기관; 및 전력을 입력받는 입력 port 1을 구비하는 입력 포트; port 2, port 3를 구비하는 출력 포트; port 2 및 port 4가 개방되고, 각 port 1,2,3에 연결되며, 제1 전송 선로와 제2 전송 선로가 평행하게 갭(gap)을 갖는 개방 회로 결합 선로(open-circuited coupled line)로 구성되며 입출력 임피던스가 정합된 커플링 된 전송 선로(Z_1); 및 상기 커플링 된 전송 선로(Z_1)와 연결되며, Z_2 와 Z_3 부분으로 구성되며, 상기 입력 port 1로 인가된 1 power를 출력 포트 port 2, port 3로 1/2 power씩 전력을 분배하는 전력 분배부;를 포함하는 전력 분배기(PD)를 구비하며,

상기 출력 포트 port 2, port 3 사이에 격리 저항(R)을 각각 더 포함하며,

[0020] 상기 전력 분배기는 추가적인 럼프드 소자(additional lumped elements) 없이 상기 각각의 격리 저항(R) 사이에 단지 하나의 비어 홀(via hole)만이 사용된다.

[0021] 삭제

[0022] 상기 제1 전송 선로 및 상기 제2 전송 선로는 결합 마이크로스트립 선로(coupled microstrip line)를 사용한다.

[0023] 상기 전력 분배기(PD)는 입력 포트(port 1)와 커플링 된 전송 라인(coupled-line), 출력 포트(port 2,3)가 구비되며, 상기 결합 선로 기반 회로는 부하 임피던스 Z_L 과 함께 터미네이트 된 port 3을 갖는다.

[0024] 상기 기관은 테프론 기관을 사용한다.

[0025] 상기 전력 분배기(PD)의 프로토타입은 $Z_1 = 70.7\Omega$, $Z_2 = 50\Omega$, $Z = 35.3\Omega$, $Z_E = 72\Omega$, $Z_0 = 172\Omega$, 격리 저항(R) = 50Ω 으로 제작되며, 테프론 기관의 상대 유전율 $\epsilon_r = 2.54$, 0.002 유전 손실 탄젠트 값(dielectric loss tangent value), T = 0.54 mm의 두께, 및 h = 0.018 mm의 전도체 높이를 갖는 테플론 기관 상에 제조된다.

[0026] 상기 개방 회로 결합 선로의 임피던스 행렬(impedance matrix)을 도출하기 위해 ABCD 행렬이 사용되며, 등가 회로의 ABCD 행렬은 식(1)에 의해 얻어지며,

[0027]
$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} \cos \theta & jZ \sin \theta \\ j \sin \theta / Z & \cos \theta \end{bmatrix} \begin{bmatrix} 0 & -j/J \\ -j/J & 0 \end{bmatrix} \begin{bmatrix} \cos \theta & jZ \sin \theta \\ j \sin \theta / Z & \cos \theta \end{bmatrix}$$
 식(1)

[0028] 여기서, Z는 특성 임피던스(characteristic impedance)이며, Z_E 및 Z_0 는 각각 개방 회로 결합 선로(open-circuited coupled line)의 짝수-모드 임피던스(even-mode impedance) 및 홀수-모드 임피던스(odd-mode impedance)를 나타내며 두 연속 전송 라인들(series transmission lines)은 전기적인 길이(electrical length)가 θ 로 표시되며,

[0029] 상기 ABCD 행렬에서 어드미턴스 인버터 J는 식 (2), (3)에 의해 교체될 수 있으며,

[0030]
$$\frac{1}{2} (Z_E - Z_0) = JZ^2$$
, 식(2)

[0031]
$$\frac{Z_E + Z_0}{Z_E - Z_0} = JZ + \frac{1}{JZ}$$
, 식(3)

[0032] 식2 및 식3을 식1에 대입하고 임피던스 행렬(impedance matrix)와 ABCD 행렬 사이의 변환 관계(converting relation)를 사용하여 상기 개방 회로 결합 선로의 임피던스 행렬은 식(4)와 같이 유도되고,

[0033]
$$\begin{bmatrix} Z_{11} & Z_{12} \\ Z_{21} & Z_{22} \end{bmatrix} = -j \begin{bmatrix} \frac{Z_E + Z_0}{2} \cot \theta & \frac{Z_E - Z_0}{2} \csc \theta \\ \frac{Z_E - Z_0}{2} \csc \theta & \frac{Z_E + Z_0}{2} \cot \theta \end{bmatrix}$$
, 식(4)

[0034] 상기 개방 회로 결합 선로의 부하 임피던스 Z_L 과 함께 터미네이트 된 port 3을 갖는 구조에서, port 1에서 전압과 전류의 관계에 의하면, 결합 선로 기반 회로의 부하 임피던스 Z_L 을 바라 보는 입력 임피던스 Z_{IN} 은 다음과 같이 계산되며,

[0035]
$$Z_{IN} = \frac{V_1}{I_1} = \frac{Z_{11}Z_L + Z_{11}Z_{33} - Z_{31}Z_{13}}{Z_L + Z_{33}}$$
, 식(5)

[0036] $\theta = 90^\circ$ 로 설정되면, 결합 선로 기반 회로의 입력 임피던스 Z_{IN} 은

[0037]
$$Z_{IN} = \frac{(Z_E - Z_0)^2}{4Z_L}$$
, 식(6)과 같이 계산된다.

[0038] 상기 전력 분배기의 모든 포트 임피던스(port impedances)는 입력/출력 포트 또는 코어 부분에 연결하는 결합 선로(coupled line)로부터 보여지는 등가 임피던스(equivalent impedances)이며, 각각 Z_{IN} , Z_0 및 Z_{EQ1} (Z_{EQ2})이며,

[0039] 기존의 Gysel PD의 경우, 모든 전기적인 길이는 $\lambda/4$ 와 같으므로 θ_1 , θ_2 및 θ_3 은 90° 와 같아야 하며, 핵심 부분의 전송 라인들 및 저항들의 파라미터들은 다음과 같이 얻을 수 있으며,

[0040]
$$Z_1 = \sqrt{2}Z_0$$
, 식(7)

[0041]
$$Z_2 = R = Z_0$$
, 식(8)

[0042]
$$Z_3 = Z_0/\sqrt{2}$$
, 식(9)

[0043] 여기서, Z_1 , Z_2 및 Z_3 은 전통적인 Gysel PD의 전송 라인들의 각각의 특성 임피던스들(respective characteristic impedances)이며,

[0044] 핵심 부분의 시뮬레이션은 Z_{EQ1} 과 Z_{EQ2} 의 등가 임피던스를 획득하도록 수행되었으며, $Z_{EQ1} = Z_{EQ2} = Z_0$, 식 (10)

[0045] Z_{IN} 은 임피던스 정합(impedance matching)을 위해 Z_{EQ1} 과 Z_{EQ2} 가 동일해야 하므로 식 6 및 8을 참조하면, 임피던

스 매칭된 조건은 $Z_E=Z_0=2Z_0$ 식(11)과 같이 표현된다.

[0046] 상기 전력 분배기는 2.5 GHz의 중심 주파수에서, 통과 대역은 2.1 ~3.1 GHz이며, 삽입 손실(insertion loss), 반사 손실(return loss) 및 격리도(isolation)는 각각 23.61, 220.2, 및 219.3dB 인 것을 특징으로 한다.

발명의 효과

[0047] 본 발명의 선택도 특성이 향상된 고풍출력 전력 분배기(PD)의 새로운 구조를 제시하였으며, Gysel PD의 새로운 구조가 향상된 선택도 특성(enhanced selectivity performance)을 갖는다. 제안된 전력분배기(PD)의 대역폭(bandwidth)은 거의 40% 증가하였다. 전통적인 Gysel PD와 동일하게, 제안된 전력분배기(PD)의 디자인은 고전력 처리 기능(high-power handling capability)을 가지고 있다. 또한, 제안된 전력분배기(PD)는 RF/Microwave 시스템에 적합한 우수한 선택도 특성(good selectivity performance)을 갖는다.

[0048] 본 디자인은 고전력 처리 능력, 향상된 선택도 특성 및 단순한 구조, 임피던스 매칭(impedance matching)을 사용한 이론 분석 방법이 수행되었다. 폐쇄 형 설계 방정식(closed-form design equations) 상세한 설계 절차가 주어진다. 확인을 위해 2.5 GHz의 중심 주파수를 갖는 프로토타입이 시뮬레이션되었으며, 측정 결과는 시뮬레이션 된 것들과 일치하며 좋은 결과가 나타났다.

도면의 간단한 설명

[0049] 도 1은 어드미턴스 인버터 J(admittance inverter J)와 한 쌍의 전송라인들(transmission lines)로 구성된 개방 회로 결합 선로(open-circuited coupled line)의 등가 회로이다.

도 2는 입력 포트(port 1)와 커플링 된 전송 라인(coupled-line), 출력 포트(port 2,3)가 구비되며, port 3과 함께 결합된 회로 기반 커플링 된 전송라인이 부하 임피던스 Z_L 에 의해 터미네이션 된 그림이다.

도 3은 본 발명에 따른 선택도 특성(selectivity performance)이 향상된 고풍출력 전력 분배기(PD)의 구조도이다.

도 4는 짝수 모드 등가 임피던스 Z_{E01} , Z_{E02} 의 시뮬레이션 결과를 보인 도면이다.

도 5는 본 발명의 실시예 따라 제안된 전력 분배기(PD)의 디자인 패턴(pattern)을 보인 그림이다.

도 6은 제조된 전력분배기(PD) 및 시뮬레이션 결과 및 측정 결과, (A) 사진, (B) S_{11} (port 1에 송출된 신호의 세기의 반사 손실) 및 S_{21} (port 2에 대한 port 1의 삽입 손실), (C) S_{31} (port 3에 대한 port 1의 삽입 손실) 및 S_{32} (port 2, port 3을 독립적으로 격리하는 Isolation - 격리도), (D) 위상 및 진폭 불균형을 보인 그림이다.

발명을 실시하기 위한 구체적인 내용

[0050] 이하, 본 발명의 바람직한 실시예를 첨부된 도면을 참조하여 발명의 구성 및 동작을 상세하게 설명한다.

[0051] Gysel PD의 새로운 구조가 향상된 선택도 특성(enhanced selectivity performance)이 제시된다. 중요한 부분으로 제안된 구조 중, 개방 회로 결합 선로(open-circuited coupled line)는 섹션 2에서 자세히 분석한다. 섹션 3에서 구조가 먼저 제안되고, 설계 방정식(design equations)의 폐쇄 된 형태(closed form)는 동시에 임피던스 매칭 방법을 기반으로 유추된다.

[0052] 그후, 검증을 위해 프로토타입이 시뮬레이션 됐으며, 섹션 4에서 측정했다. 두 결과 서로 좋은 일치를 보였다.

[0053] 본 발명은 전력 분배기(PD, Power Divider)의 새로운 구조를 제시하였다. 본 디자인은 고전력 처리 능력, 향상된 선택도 특성 및 단순한 구조, 임피던스 매칭(impedance matching)을 사용한 이론 분석 방법이 수행되었다. 폐쇄 형 설계 방정식(closed-form design equations) 상세한 설계 절차가 주어진다. 확인을 위해 2.5 GHz의 중심 주파수를 갖는 프로토타입이 시뮬레이션 되었으며, 측정 결과는 시뮬레이션 된 것들과 일치하며 좋은 결과가 나타났다.

[0054] 2. 개방 회로 결합 선로(open-circuited coupled line)

[0055] 제안된 전력분배기 구조의 핵심 부분으로써, port 2 및 port 4가 개방된(opened) 갭(gap)을 갖는 개방 회로 결합 선로(open-circuited coupled line)는 자세하게 분석된다.

[0056] 도 1은 어드미턴스 인버터 J(admittance inverter J)와 한 쌍의 전송라인들(transmission lines)로 구성된 개방 회로 결합 선로(open-circuited coupled line)의 등가 회로이다.

[0057] Z는 특성 임피던스(characteristic impedance)이며, Z_E 및 Z_O 는 각각 개방 회로 결합 선로(open-circuited coupled line)의 짝수-모드 임피던스(even-mode impedance) 및 홀수-모드 임피던스(odd-mode impedance)를 나타낸다. 두 연속 전송 라인들(series transmission lines)은 전기적인 길이(electrical length)가 θ 로 표시된다.

[0058] 개방 회로 결합 선로의 임피던스 행렬(impedance matrix)을 도출하기 위해 ABCD 행렬이 사용된다. 그후, 등가 회로의 ABCD 행렬은 식(1)에 의해 얻어진다.

[0059]
$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} \cos \theta & jZ \sin \theta \\ j \sin \theta / Z & \cos \theta \end{bmatrix} \begin{bmatrix} 0 & -j/J \\ -j/J & 0 \end{bmatrix} \begin{bmatrix} \cos \theta & jZ \sin \theta \\ j \sin \theta / Z & \cos \theta \end{bmatrix}$$
 식(1)

[0060] 참고 문헌 [12]를 참조하면, ABCD 행렬에서 어드미턴스 인버터 J는 다음 식 (2), (3)에 의해 교체될 수 있다.

[0061]
$$\frac{1}{2} (Z_E - Z_O) = JZ^2$$
, 식(2)

[0062]
$$\frac{Z_E + Z_O}{Z_E - Z_O} = JZ + \frac{1}{JZ}$$
, 식(3)

[0063] 식2 및 식3을 식1에 대입하고 임피던스 행렬(impedance matrix)와 ABCD 행렬(ABCD matrix) 사이의 변환 관계(converting relation)를 사용하여 개방 회로 결합 선로의 임피던스 행렬 [12]은 다음과 같이 유도될 수 있다.

[0064]
$$\begin{bmatrix} Z_{11} & Z_{12} \\ Z_{21} & Z_{22} \end{bmatrix} = -j \begin{bmatrix} \frac{Z_E + Z_O}{2} \cot \theta & \frac{Z_E - Z_O}{2} \csc \theta \\ \frac{Z_E - Z_O}{2} \csc \theta & \frac{Z_E + Z_O}{2} \cot \theta \end{bmatrix}$$
, 식(4)

[0065] 개방 회로 결합 선로의 부하 임피던스(load impedance) Z_L 과 함께 터미네이트 된 port 3을 갖는 결합 선로 기반 회로는 도 2에 도시되었다.

[0066] 도 2는 입력 포트(port 1)와 커플링 된 전송 라인(coupled-line), 출력 포트(port 2,3)가 구비되며, port 3과 함께 결합된 회로 기반 커플링 된 전송라인이 부하 임피던스 Z_L 에 의해 터미네이션 된 그림이다.

[0067] 입력 포트 port 1에서 전압과 전류의 관계에 의하면, 결합 선로 기반 회로의 부하 임피던스 Z_L 을 바라 보는 입력 임피던스 Z_{IN} 은 다음과 같이 계산할 수 있다.

[0068]
$$Z_{IN} = \frac{V_1}{I_1} = \frac{Z_{11}Z_L + Z_{11}Z_{33} - Z_{31}Z_{13}}{Z_L + Z_{33}}$$
, 식(5)

[0069] 전기적인 길이 $\theta = 90^\circ$ 로 설정되면, 결합 선로 기반 회로의 입력 임피던스 Z_{IN} 은 다음과 같이 계산할 수 있다.

[0070]
$$Z_{IN} = \frac{(Z_E - Z_O)^2}{4Z_L}$$
, 식(6)

[0071] 3. 제안된 전력분배기(PD)

[0072] 도 3은 본 발명에서 제안된 전력분배기(PD, Power Divider)의 구조를 나타낸다. 전통적인 Gysel PD 구조와 비교하면, 3개의 개방 회로 결합 라인 형 임피던스 트랜스포머(open-circuited coupled line type impedance transformers)는 입력/출력 포트 및 코어 부품(파선의 사각형 내부)로 구성된다.

[0073] 전력 분배기의 모든 포트 임피던스(port impedances)는 입력/출력 포트 또는 코어 부분에 연결하는 결합 라인(coupled line)으로부터 보여지는 등가 임피던스(equivalent impedances)는 각각 Z_{IN} , Z_O 및 Z_{EQ1} (Z_{EQ2})이다.

[0074] 기존의 Gysel PD의 경우, 모든 전기적인 길이는 $\lambda/4$ 와 같으므로 θ_1 , θ_2 및 θ_3 은 90° 와 같아야 한다. 그 다

음, 코어 부분(core part)의 전송 라인들 및 저항들의 파라미터들은 다음과 같이 얻을 수 있다.

[0075] $Z_1 = \sqrt{2}Z_0$, 식(7)

[0076] $Z_2 = R = Z_0$, 식(8)

[0077] $Z_3 = Z_0/\sqrt{2}$, 식(9)

[0078] 여기서, Z_1 , Z_2 및 Z_3 은 도 3에 도시된 전통적인 Gysel PD의 전송 라인들의 각각의 특성 임피던스들(respective characteristic impedances)이다.

[0079] 코어 부분의 시뮬레이션은 Z_{EQ1} 과 Z_{EQ2} 의 등가 임피던스를 획득하도록 수행되었다. 중심 주파수는 2.5GHz를 갖는 결과는 도 4에 표시되었으며, 다음 방정식이 유효하다.

[0080] $Z_{EQ1} = Z_{EQ2} = Z_0$, 식(10)

[0081] 설계 시에, Z_{IN} 은 임피던스 정합(impedance matching)을 위해 Z_{EQ1} 과 Z_{EQ2} 가 동일해야 한다.

[0082] 그런 다음, 식 6 및 8을 참조하면, 임피던스 매칭된 조건은 식 11과 같이 표현된다.

[0083] $Z_E = Z_0 = 2Z_0$, 식(11)

[0084] 위의 분석에 기초하여, 설계 절차는 다음과 같이 요약될 수 있다.

[0085] 1) 모든 전송 라인(transmission lines) 및 결합된 라인(coupled lines)의 전기적인 길이(electrical length)를 계산하는데 사용할 수 있는, 제안된 전력분배기(PD)의 중심 주파수를 정의한다.

[0086] 2) 포트 임피던스(port impedance)를 선택하고, 개방 회로 결합 선로(open-circuited coupled line)의 홀수 모드 임피던스(odd-mode impedance)를 설계하며, 식 7-9 및 11을 통해 각 부분의 임피던스를 획득한다.

[0087] 3) 기본 전송선 이론을 사용한 실제 길이(physical length)의 상기 값을 전달한다.

[0088] 도 3은 본 발명에 따른 선택도 특성(selectivity performance)이 향상된 고풍력 전력 분배기(PD)의 구조도이다.

[0089] 본 발명의 선택도 특성이 향상된 전력 분배기는

[0090] 기판; 및

[0091] 전력(power)을 입력받는 입력 port 1을 구비하는 입력 포트; port 2, port 3를 구비하는 출력 포트; port 2 및 port 4가 개방되고, 각 port 1,2,3에 연결되며, 제1 전송 선로와 제2 전송 선로가 평행하게 갭(gap)을 갖는 개방 회로 결합 선로(open-circuited coupled line)로 구성되며, 입출력 임피던스가 정합된 커플링 된 전송 선로(Z_1); 및 상기 커플링 된 전송 선로(Z_1)와 연결되며, Z_2 와 Z_3 부분으로 구성되며, 상기 입력 port 1로 인가된 1 power를 출력 포트 port 2, port 3로 1/2 power씩 전력을 분배하는 전력 분배부;를 포함하는 전력 분배기(PD)를 구비하며,

상기 출력 포트 port 2, port 3 사이에 격리 저항(R)을 각각 더 포함하며,

[0092] 상기 전력 분배기는 추가적인 림프드 소자(additional lumped elements) 없이 상기 각각의 격리 저항(R) 사이에 단지 하나의 비어 홀(via hole)만이 사용된다.

[0093] 상기 출력 포트 port 2, port 3 사이에는 격리 저항(R, isolation resistor)을 더 포함한다.

[0094] 상기 제1 전송 선로 및 상기 제2 전송 선로는 결합 마이크로스트립 선로(coupled microstrip line)를 사용한다.

[0095] 전력 분배기(PD)는 입력 포트(port 1)와 커플링 된 전송 라인(coupled-line), 출력 포트(port 2,3)가 구비되며, 상기 결합 선로 기반 회로는 부하 임피던스 Z_L 과 함께 터미네이트 된 port 3을 갖는다.

[0096] 전력 분배기(PD)는 전력을 입력받는 입력 port 1과, 분기된 결합 선로 타입의 두 전송 라인을 통해 1/2씩 전력을 분배하며, 격리 저항(R, isolation resistor)으로 분리된 출력 port 2, port 3로 각각 1/2 전력이 출력된다

- [0097] 모든 포트들의 임피던스는 Z_0 로 표시되며, 격리 저항들(R, isolation resistors)의 값은 $2Z_0$ 이다.
- [0098] Z_E , Z_0 , 및 θ 는 각각 결합 선로(coupled line)의 even-모드/odd-모드 임피던스들, 및 전기적인 길이(electrical length)를 나타낸다.
- [0099] Z_{IN} 은 결합 선로 기반 회로의 부하 임피던스 Z_L 을 바라 보는 입력 임피던스이다.
- [0100] Z_L 은 개방 회로 결합 선로의 부하 임피던스(load impedance)이다.
- [0101] Z_{EQ1} , Z_{EQ2} 는 포트의 등가 임피던스(port impedances)이다.
- [0102] Z_E 는 개방 회로 결합 선로의 짝수-모드 임피던스(even-mode impedance)이다.
- [0103] Z_O 는 개방 회로 결합 선로의 홀수-모드 임피던스(odd-mode impedance)이다.
- [0104] θ 는 두 연속 전송 라인들의 전기적인 길이(electrical length)이다.
- [0105] R은 격리 저항(isolation resistor)이다.

[0106] 4. 실험 결과

[0107] 본 발명의 실시예에서는, 중심 주파수가 2.5GHz 인 프로토타입을 사용하였으며, 제안된 전력분배기(PD)의 설계 방법을 검증하기 위해 시뮬레이션하여 제작되었다. 포트 임피던스는 50 Ω이다. 상기 요약된 설계 절차에 따르면, 설계된 임피던스들의 모든 값은 표 1에 리스트 된 바와 같이 얻어진다.

[0108] [표 1]

TABLE 1 Design values (Ω)

Z_1	Z_2	Z_3	Z_E	Z_O	R
70.7	50	35.3	72	172	50

- [0109]
- [0110] 전력 분배기의 프로토타입은 $Z_1 = 70.7\Omega$, $Z_2 = 50\Omega$, $Z_3 = 35.3\Omega$, $Z_E = 72\Omega$, $Z_O = 172\Omega$, 격리 저항(R) = 50Ω 으로 제작되며, 테프론 기판의 상대 유전율 $\epsilon_r = 2.54$, 0.002 유전 손실 탄젠트 값(dielectric loss tangent value), T = 0.54 mm의 두께, 및 h = 0.018 mm의 전도체 높이를 갖는 테플론 기판 상에 제조된다.
- [0111] 개방 회로 결합 선로의 홀수 모드 임피던스 선택시, 처리 난이도를 고려해야 한다. 홀수 모드 임피던스(odd mode impedance)가 작아질수록 짝수 모드 임피던스(even-mode impedance)가 작아지는 것은 결합 선로(coupled line)의 특성이며, 개방 회로 결합 선로(open-circuited coupled line)의 갭(gap)은 매우 작아서 제조상의 어려움(high fabrication difficulty)을 의미한다.
- [0112] 도 4는 짝수 모드 등가 임피던스1,2 Z_{EQ1} 및 Z_{EQ2} 의 시뮬레이션 결과를 보인 도면이다. 도 5는 본 발명에서 제안된 전력 분배기(PD)의 디자인 패턴을 보인 그림이다. 제안된 전력 분배기(PD)는 우측 입력 port1, 좌측 상단 출력 port 2, 좌측 하단 출력 port 3, 우측 Z_1 부분, 중심부 직사각형 형태의 Z_2 부분과 좌측 타원형 형태의 Z_3 부분을 포함하는 전력 분배부를 포함한다.
- [0113] Z_1, Z_2, Z_3 의 너비(width)는 $W_3 > W_2 > W_1$ 의 크기를 갖는다.
- [0114] 상기 값들에 기초하여, 도 5에 보여진 패턴은 테프론 기판 상에 0.54 mm 두께, 상대유전율(relative permittivity, ϵ_r) 2.54, 0.018 mm의 도체 두께, 0.002 유전 손실 탄젠트 값(dielectric loss tangent value)으로 설계되었다.
- [0115] 이 패턴에서는, 추가 선들(lines)을 사용하여 납땜 어려움을 줄이고 2 개의 다른 선로 사이 교차로의 영향을 줄이기 위한 것이다. 그 구조는 간단하며, 추가적인 럼프드 소자(additional lumped elements) 없이 단지 하나의 비어 홀만(only one via hole)이 사용된다. 참고로, 럼프드 소자(lumped elements)는 R,L,C 소자를 최소화하는 집중 소자이다. 모든 저항들(resistors)은 표면 실장 기술(surface-mounted technology)에 근거하여 구비된다.

[0116] 표 2는 기본 전송선 이론(basic transmission line theory)을 통해 계산되는 설계된 패턴(pattern)의 물리적 길이(physical length)를 나타낸다.

[0117] [표 2]

TABLE 2 Physical dimensions of the designed pattern

	Length (mm)		Length (mm)		Length (mm)
L_1	21.7	L_2	22	L_3	21.8
L_4	10.1	L_5	4.4	W_1	1.49
W_2	0.83	W_3	1.49	W_4	2.47
W_5	0.2	S_1	0.16		

[0118]

[0119] 도 6은 제조된 전력분배기(PD) 및 시뮬레이션 결과 및 측정 결과, (A) 사진, (B) S_{11} (port 1에 송출된 신호의 세기의 반사 손실) 및 S_{21} (port 2에 대한 port 1의 삽입 손실), (C) S_{31} (port 3에 대한 port 1의 삽입 손실) 및 S_{32} (port 2, port 3을 독립적으로 격리하는 Isolation - 격리도), (D) 위상 및 진폭 불균형을 보인 그림이다.

[0120] 도 6(A)의 제조된 전력분배기(PD)는 사진에 보인 바와 같이, 테프론 기판 상에서, 좌측의 입력 port1, 우측의 출력 port 3, port 2를 구비하고, 각각 50 임피던스 매칭된 SMA 커넥터를 구비한다.

[0121] S_{21} 파라미터는 전력 분배기(PD)의 port 2에 대한 port 1의 삽입 손실(insertion loss)이다. 입력 power가 3dB 떨어지면 전력분배기의 출력을 1/2 power씩 분배하게 된다.

[0122] 제조된 전력분배기(PD)의 사진은 시뮬레이션 결과 및 측정 결과를 나타내는 도 6A-D에 도시되었다.

[0123] 2.5GHz 중심 주파수에서, 삽입 손실(insertion loss), 반사 손실(return loss) 및 격리도(isolation)는 각각 23.61, 220.2, 및 219.3dB이다. 도 6d는 통과 대역(passband, 2.1 ~ 3.1 GHz)에서의 크기 및 위상 불균형(magnitude and phase imbalance)이 각각 0.1 dB와 98보다 작은 것을 보인 그림이다.

[0124] 5. 결론

[0125] 고전력 처리 기능 및 향상된 선택도 특성(enhanced selectivity performance)을 갖는 전력분배기(PD)의 새로운 구조를 제시하고 분석하였다. 미래의 연구에서 직접 사용될 수 있는 폐쇄 형 설계 방정식(Closed-form design equations)이 제시되었다. 요약된 설계 절차를 검증하기 위해 프로토타입은 2.5 GHz의 중심 주파수를 갖는 안테나가 시뮬레이션되고 제조하였다.

[0126] 측정 결과는 이론 분석 및 시뮬레이션 된 것이 좋은 일치를 보였다.

[0127] 참고문헌 [10]과 [11]의 설계를 비교하면, 제안된 전력분배기(PD)의 대역폭(bandwidth)은 거의 40% 증가하였다. 전통적인 Gysel PD와 동일하게, 제안된 전력분배기(PD)의 디자인은 고전력 처리 기능(high-power handling capability)을 가지고 있다. 또한, 제안된 전력분배기(PD)는 RF/Microwave 시스템에 적합한 우수한 선택도 특성(good selectivity performance)을 갖는다.

[0128] 이상에서 설명한 바와 같이, 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야에서 통상의 지식을 가진자가 하기의 특허청구범위에 기재된 본 발명의 기술적 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 또는 변형하여 실시할 수 있음을 이해할 수 있을 것이다.

부호의 설명

[0129] PD: 전력 분배기(Power Divider)

port 1: 입력 포트

port2,3: 출력 포트

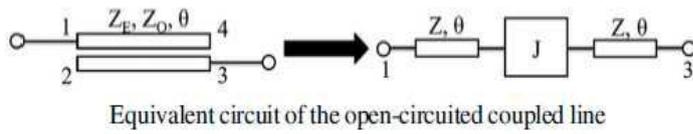
Z : 특성 임피던스(characteristic impedance)

Z_{IN} : 결합 선로 기반 회로의 부하 임피던스 Z_L 을 바라 보는 입력 임피던스

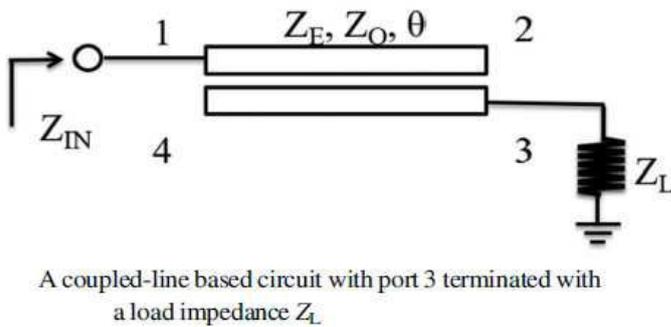
- Z_L : 개방 회로 결합 선로의 부하 임피던스(load impedance)
- Z_{EQ1}, Z_{EQ2} : 포트의 등가 임피던스(port impedances)
- Z_E : 개방 회로 결합 선로의 짝수-모드 임피던스(even-mode impedance)
- Z_O : 개방 회로 결합 선로의 홀수-모드 임피던스(odd-mode impedance)
- θ : 두 연속 전송 라인들의 전기적인 길이(electrical length)
- R: 격리 저항(isolation resistor)

도면

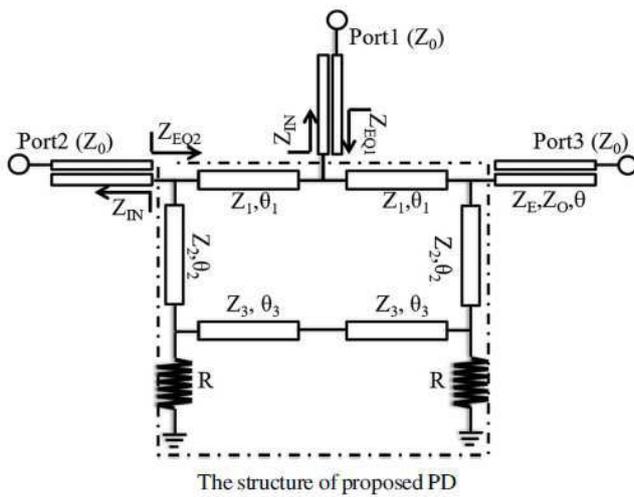
도면1



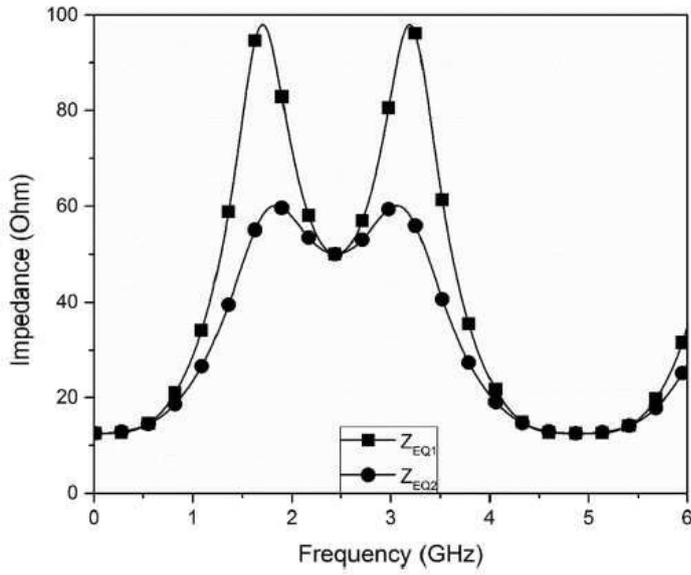
도면2



도면3

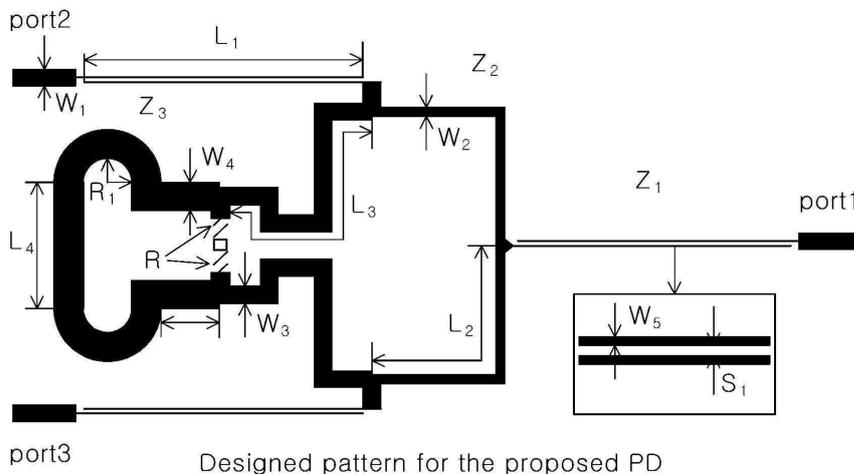


도면4



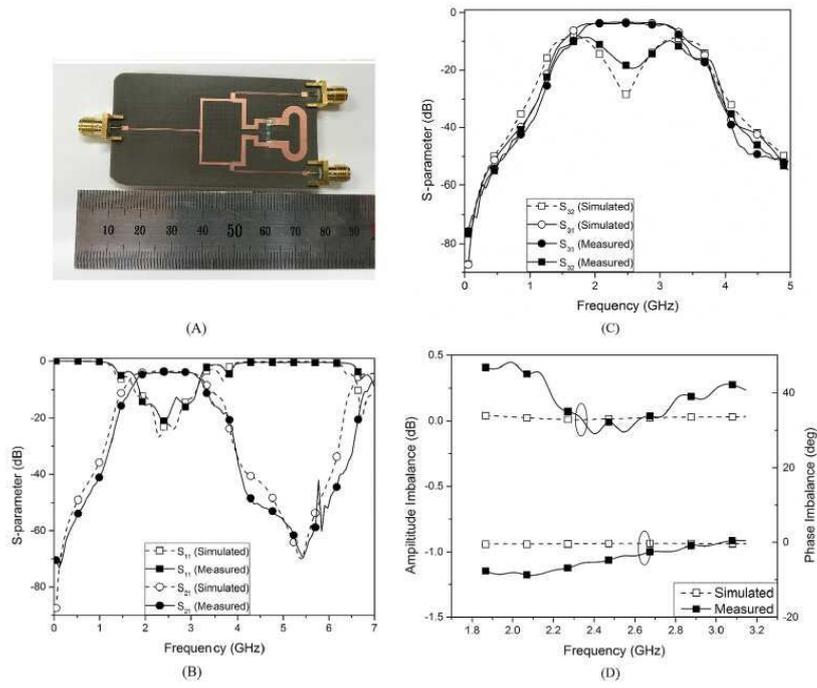
Simulation results of equivalent impedances Z_{EQ1} and Z_{EQ2}

도면5



Designed pattern for the proposed PD

도면6



Fabricated PD and simulated and measured results. A, Photograph. B, S_{11} and S_{21} . C, S_{31} and S_{32} . D, Phase and amplitude imbalance [Color figure can be viewed at wileyonlinelibrary.com]