

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2012 年 8 月 23 日(23.08.2012)



(10) 国際公開番号

WO 2012/111592 A1

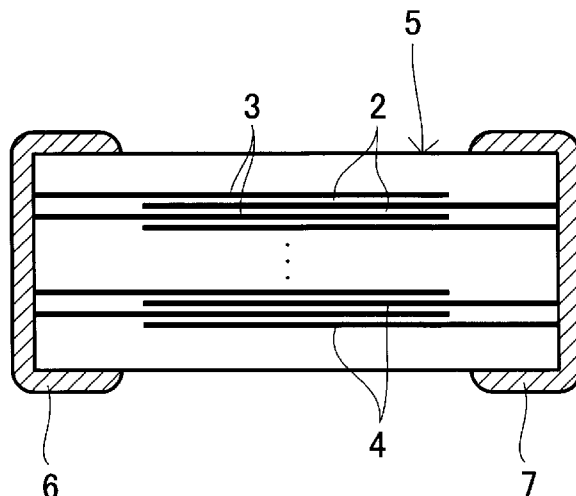
- (51) 国際特許分類:
H01G 4/12 (2006.01) H01G 4/30 (2006.01)
- (21) 国際出願番号: PCT/JP2012/053233
- (22) 国際出願日: 2012 年 2 月 13 日(13.02.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2011-028981 2011 年 2 月 14 日(14.02.2011) JP
- (71) 出願人(米国を除く全ての指定国について): 株式会社村田製作所(MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 Kyoto (JP).
- (72) 発明者; および
- (75) 発明者/出願人(米国についてのみ): 鈴木 祥一郎(SUZUKI, Shoichiro) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 株式会社 村田製作所内 Kyoto (JP). 山口 晋一(YAMAGUCHI, Shinichi) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 株式会社 村田製作所内 Kyoto (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ユーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告(条約第 21 条(3))

(54) Title: MULTILAYER CERAMIC CAPACITOR AND MULTILAYER CERAMIC CAPACITOR MANUFACTURING METHOD

(54) 発明の名称: 積層セラミックコンデンサ及び積層セラミックコンデンサの製造方法

[図1]

1



(57) Abstract: Provided is a multilayer ceramic capacitor having superior reliability when a voltage is applied. A multilayer ceramic capacitor (1) according to the present invention comprises: a multilayer body (5), further comprising a multilayered plurality of dielectric layers (2), and a plurality of internal electrodes (3, 4) which are formed along the interfaces between the dielectric layers (2); and a plurality of external electrodes (6, 7) which are formed upon the exterior face of the multilayer body (5), and which are electrically connected to the internal electrodes (3, 4). A primary component of the internal electrodes (3, 4) is nickel (Ni), and the internal electrodes (3, 4) include tin (Sn).

(57) 要約: 電圧印加時における信頼性の優れた積層セラミックコンデンサを提供する。本発明に係る積層セラミックコンデンサ 1 は、積層されている複数の誘電体層 2 と、誘電体層 2 間の界面に沿って形成されている複数の内部電極 3 及び 4 と、を有する積層体 5 と、積層体 5 の外表面に形成さ

れ、内部電極 3 及び 4 と電氣的に接続されている複数の外部電極 6 及び 7 と、を備え、内部電極 3 及び 4 は主成分が Ni であり、かつ、内部電極 3 及び 4 は Sn を含むことを特徴としている。

明 細 書

発明の名称：

積層セラミックコンデンサ及び積層セラミックコンデンサの製造方法

技術分野

[0001] 本発明は積層セラミックコンデンサ、及び積層セラミックコンデンサの製造方法に関するものである。

背景技術

[0002] 近年のエレクトロニクス技術の進展に伴い、積層セラミックコンデンサには小型化かつ大容量化が要求されている。これらの要求を満たすため、積層セラミックコンデンサの誘電体層の薄層化が進められている。しかし、誘電体層を薄層化すると、1層あたりに加わる電界強度が相対的に高くなる。よって、電圧印加時における信頼性の向上が求められる。

[0003] 積層セラミックコンデンサは、一般的に、積層されている複数の誘電体層と、誘電体層間の界面に沿って形成されている複数の内部電極と、を有する積層体と、積層体の外表面に形成され、内部電極と電氣的に接続されている複数の外部電極と、を備えている。そして、例えば特許文献1のように、内部電極の主成分としてNiを用いたものが知られている。

先行技術文献

特許文献

[0004] 特許文献1：特開平11-283867号公報

発明の概要

発明が解決しようとする課題

[0005] ところで、内部電極の主成分にNiを用いた場合に、近年の小型化かつ大容量化の要請に応えるためには、電圧印加時における信頼性が未だ不十分であるという問題があった。

[0006] 本発明はかかる課題に鑑みてなされたものであって、誘電体層がより一層薄層化し、高電界強度の電圧が印加されても、良好な誘電特性と優れた信頼

性を示す積層セラミックコンデンサを提供することを目的とする。

課題を解決するための手段

- [0007] 本発明に係る積層セラミックコンデンサは、積層されている複数の誘電体層と、誘電体層間の界面に沿って形成されている複数の内部電極と、を有する積層体と、積層体の外表面に形成され、内部電極と電氣的に接続されている複数の外部電極と、を備え、誘電体層の厚みは $2.5\mu\text{m}$ 以下であり、内部電極は主成分がNiであり、かつ、内部電極はSnを含み、内部電極における、NiとSnの合計に対するSnのモル比が 0.001 以上 0.1 以下であることを特徴としている。
- [0008] また、本発明に係る積層セラミックコンデンサでは、誘電体層が、BaおよびTiを含むペロブスカイト型化合物（ただし、Baの一部はCaで置換されても良く、Tiの一部はZrで置換されても良い）を主成分として含むことが好ましい。
- [0009] また、本発明に係る積層セラミックコンデンサの製造方法は、ペロブスカイト型化合物を主成分とする主成分粉末を用意する工程と、Sn金属、Snを含む合金、Sn化合物のいずれかからなるSn素材の中から、少なくとも1つを用意する工程と、用意した主成分粉末および用意したSn素材を含有するセラミックグリーンシートを得る工程と、セラミックグリーンシートと、内部電極層とを積み重ねて焼成前の積層体を得る工程と、焼成前の積層体を焼成して、積層体を得る工程と、を備え、複数の誘電体層と、それらの誘電体層間の界面に沿って形成されている複数の内部電極と、を有する積層セラミックコンデンサの製造方法であって、内部電極は主成分としてNiを含み、かつ、内部電極はSnを含み、内部電極における、NiとSnの合計に対するSnのモル比が 0.001 以上 0.1 以下であることを特徴としている。
- [0010] また、別の本発明に係る積層セラミックコンデンサの製造方法は、Ni金属もしくはNiを含む合金を主成分とする内部電極主成分粉末を用意する工程と、Sn金属、Snを含む合金、Sn化合物のいずれかからなるSn素材

の中から、少なくとも1つを用意する工程と、ペロブスカイト型化合物を主成分とする主成分粉末を含有するセラミックグリーンシートを得る工程と、セラミックグリーンシートと、用意した内部電極主成分粉末および用意したSn素材を含有する内部電極層と、を積み重ねて焼成前の積層体を得る工程と、焼成前の積層体を焼成して、積層体を得る工程と、を備える、複数の誘電体層と、それらの誘電体層間の界面に沿って形成されている複数の内部電極と、を有する積層セラミックコンデンサの製造方法であって、内部電極は主成分としてNiを含み、かつ、内部電極はSnを含み、内部電極における、NiとSnの合計に対するSnのモル比が0.001以上0.1以下であることを特徴としている。

[0011] また、さらに別の本発明に係る積層セラミックコンデンサの製造方法は、Ni-Sn合金を主成分とする内部電極主成分粉末を用意する工程と、ペロブスカイト型化合物を主成分とする主成分粉末を含有するセラミックグリーンシートを得る工程と、セラミックグリーンシートと、用意した内部電極主成分粉末を含有する内部電極層と、を積み重ねて焼成前の積層体を得る工程と、焼成前の積層体を焼成して、積層体を得る工程と、を備える、複数の誘電体層と、それらの誘電体層間の界面に沿って形成されている複数の内部電極と、を有する積層セラミックコンデンサの製造方法であって、内部電極は主成分としてNiを含み、かつ、内部電極はSnを含み、内部電極における、NiとSnの合計に対するSnのモル比が0.001以上0.1以下であることを特徴としている。

発明の効果

[0012] この発明によれば、内部電極は主成分がNiであり、かつ、Snを含むことにより、電圧印加時における信頼性の優れた積層セラミックコンデンサを提供することが可能である。

図面の簡単な説明

[0013] [図1]本発明に係る積層セラミックコンデンサを示す断面図である。

[図2]実験例1において、積層セラミックコンデンサのWDXによるNiとS

nのマッピング分析をおこなった個所を示す説明図である。

[図3]実験例1における、Niのマッピング分析結果を示すWDXである。

[図4]実験例1における、Snのマッピング分析結果を示すWDXである。

[図5]実験例3において、誘電体層の厚さを測定した個所を示す説明図である。

[図6]実験例3における、MTTFの誘電体層厚み依存性を示すグラフである。

発明を実施するための形態

[0014] 以下において、本発明を実施するための形態について説明する。

[0015] 図1は、本発明に係る積層セラミックコンデンサの断面図である。

[0016] 積層セラミックコンデンサ1は、積層体5を備えている。積層体5は、積層されている複数の誘電体層2と、複数の誘電体層2間の界面に沿って形成されている複数の内部電極3及び4と、を備えている。

[0017] 積層体5の外表面上の互いに異なる位置には、外部電極6及び7が形成されている。外部電極6及び7の材質としては、例えばAg又はCuを主成分とするものが挙げられる。図1に示した積層セラミックコンデンサでは、外部電極6及び7は、積層体5の互に対向する各端面上に形成されている。内部電極3及び4は、それぞれ外部電極6及び7と電氣的に接続されている。そして、内部電極3及び4は、積層体5の内部において誘電体層2を介して交互に積層されている。

[0018] なお、積層セラミックコンデンサ1は、2個の外部電極6及び7を備える2端子型のものであっても、多数の外部電極を備える多端子型のものであっても良い。

[0019] 本発明では、内部電極3及び4は主成分がNiであり、かつ、内部電極3及び4はSnを含むことを特徴としている。この場合に、電圧印加時における信頼性の優れた積層セラミックコンデンサが得られる。なお、内部電極3及び4中のSnの存在形態は問われないが、SnとNiの合金の形態で存在していることが好ましく、SnとNiの金属間化合物の形態で存在している

ことがさらに好ましい。この場合には、誘電体層 2 と内部電極 3 及び 4 との界面の絶縁性が向上し、電圧印加時における信頼性がさらに改善される。

[0020] Sn の含有方法は特に問われない。例えば、内部電極 3 及び 4 となるべき導電性ペーストにあらかじめ含まれていても良いし、焼成後に誘電体層 2 を構成する誘電体セラミックの原料粉末に混合されていても良い。後者の場合には、誘電体セラミックの原料粉末に SnO 粉末を混合し、その後還元雰囲気中で 20℃/分以上の昇温速度で焼成すると、SnO が Sn に還元され、内部電極 3 及び 4 に吸収されやすくなる。

[0021] 内部電極 3 及び 4 における、Ni と Sn の合計に対する Sn のモル比は 0.001 以上 0.1 未満であることが好ましい。Sn が 0.001 以上の場合には、Sn 含有の効果がより顕著になる。また、0.1 未満の場合には、内部電極 3 及び 4 の融点が好ましい範囲となり、玉化等の不具合がより起こりにくくなるためである。

[0022] 誘電体層 2 は Ba および Ti を含むペロブスカイト型化合物（ただし、Ba の一部は Ca で置換されても良く、Ti の一部は Zr で置換されても良い）を主成分として含むことが好ましい。本発明に係る積層セラミックコンデンサは、誘電体層 2 の主成分が BaTiO₃ である場合に、誘電率が高い上に、特に優れた信頼性を示す。なお、誘電体層には、主成分の他に、例えば希土類元素や、Mn、Mg、Si 等が副成分として含まれていても良い。

[0023] 誘電体セラミックの原料粉末は、例えば、固相合成法で作製される。具体的には、まず、主成分の構成元素を含む酸化物、炭酸物等の化合物粉末を所定の割合で混合し、仮焼する。なお、固相合成法の他に、水熱法等を適用しても良い。なお、本発明に係る誘電体セラミックに対して、アルカリ金属、遷移金属、Cl、S、P、Hf 等が、本発明の効果を妨げない量の範囲で含まれていても良い。

[0024] 積層セラミックコンデンサは、例えば、以下のように作製される。上記のようにして得られた誘電体セラミックの原料粉末を用いてセラミックスラリーを作製する。そして、シート成形法等でセラミックグリーンシートを成形

する。そして、複数のセラミックグリーンシートのうち所定のセラミックグリーンシート上に、内部電極となるべき導電性ペーストを印刷等で塗布する。そして、複数のセラミックグリーンシートを積層した後に圧着して、生の積層体を得る。そして、生の積層体を焼成する。この焼成する工程で、誘電体セラミックで構成される誘電体層が得られる。その後、積層体の端面に外部電極を焼き付け等で形成する。

[0025] 次に、この発明に基づいて実施した実験例について説明する。

[0026] [実験例 1]

実験例 1 では、内部電極中の S_n の有無が電圧印加時の信頼性に与える影響を確認した。なお、本実験例では、誘電体セラミックの原料粉末に S_nO 粉末をあらかじめ混合する方法を用いた。また、誘電体層の主成分としては、チタン酸バリウム（以下 BT ）とチタン酸バリウムカルシウム（以下 BCT ）の 2 種類の組成を用意した。

[0027] (A) 誘電体セラミックの原料粉末の作製

最初に、主成分である BT 粉末と BCT 粉末を用意した。具体的には、 $BaCO_3$ 粉末、 $CaCO_3$ 粉末、及び TiO_2 粉末を Ti に対する Ba のモル比が $1-x$ 、 Ti に対する Ca のモル比が x となるように秤量し、ボールミルにより一定時間混合した後、熱処理を行い、主成分の BT 粉末と BCT 粉末を得た。

[0028] 次に、副成分である、 R_2O_3 （ R は Dy または Y ）、 MgO 、 MnO 、 SiO_2 、 S_nO の各粉末を用意した。そして、これらの粉末を主成分のセラミック粉末中の Ti 100 モル部に対する R の含有量が a モル部、 Mg の含有量が b モル部、 Mn の含有量が c モル部、 Si の含有量が d モル部、 S_n の含有量が e モル部となるように秤量して、主成分の BT 粉末や BCT 粉末と配合し、ボールミルにより一定時間混合した後、乾燥、乾式粉碎した。このようにして、試料番号 1～8 の誘電体セラミックの原料粉末を得た。表 1 に、各試料番号における、 a 、 b 、 c 、 d 、 e 、 x の値および R 成分を示す。

[0029] なお、得られた原料粉末を ICP 発光分光分析したところ、表 1 に示した

調合組成とほとんど同一であることが確認された。

[0030] (B) 積層セラミックコンデンサの作製

最初に、誘電体層となるべきセラミックグリーンシートを形成した。具体的には、上記の原料粉末に、ポリビニルブチラル系バインダと、エタノール等の有機溶媒を加えて、ボールミルにより湿式混合してセラミックスラリーを調製した。そして、このセラミックスラリーを、ドクターブレード法によりシート状に成形して、厚さが $3\mu\text{m}$ のセラミックグリーンシートを得た。

[0031] 次に、所定のセラミックグリーンシート上にNiを主成分とする導電性ペーストを印刷し、内部電極となるべき導電性ペースト層を形成した。

[0032] 次に、セラミックグリーンシートを、導電性ペースト層が引き出されている側が互い違いになるように複数層積層し、生の積層体を形成した。

[0033] 次に、この積層体を、 N_2 雰囲気中、 350°C で加熱して、バインダを燃焼させた。その後、酸素分圧 10^{-10}MPa の $\text{H}_2-\text{N}_2-\text{H}_2\text{O}$ ガスからなる還元雰囲気中において、昇温速度 $20^\circ\text{C}/\text{分}$ 、最高温度 1200°C で20分保持して、その後に降温するプロファイルで焼成した。

[0034] 次に、焼成後の積層体の両端面に、 $\text{B}_2\text{O}_3-\text{SiO}_2-\text{BaO}$ ガラスフリットを含む銀ペーストを塗布した。そして、 N_2 雰囲気中、 600°C で焼き付けて、内部電極と電氣的に接続された外部電極を形成した。

[0035] 以上のようにして作製した積層セラミックコンデンサの外形寸法は、 $2.0\text{mm} \times 1.0\text{mm} \times 1.0\text{mm}$ であり、内部電極間に介在する誘電体層の厚さは $2.5\mu\text{m}$ 、内部電極の厚さは $0.8\mu\text{m}$ であった。また、有効誘電体層の層数は100層であり、1層あたりの対向電極面積は $1.7 \times 10^{-6}\text{m}^2$ であった。

[0036] (C) 特性評価

得られた各条件の積層セラミックコンデンサについて、誘電率と誘電損失を測定した。最初に、自動ブリッジ式測定器を用いて、静電容量と誘電損失をAC電圧1V、1kHzの条件で測定した。そして、静電容量の平均値と

誘電体層の厚さ、層数、対向電極面積から、誘電率を算出した。

[0037] 次に、175℃、7.5Vの条件で高温負荷試験を実施して、絶縁抵抗が100kΩ以下になった時間を故障と判定し、試料の平均故障時間(MTTF)を算出した。測定数は10個とし、その平均値を算出した。なお、誘電率、誘電損失、MTTFのいずれも測定数は10個であり、その平均値を算出した。

[0038] 表1に、各条件における、各種特性評価の結果を示す。表1において、試料番号に*を付したものは、この発明の範囲外の試料である。

[0039] (D) Snが内部電極中に存在することの確認

1) 研磨

各試料を垂直になるように立てて、各試料の周りを樹脂で固めた。このとき、各試料のWT(幅・高さ)側面が露出するようにした。

[0040] 次に、研磨機により、WT側面を研磨した。

[0041] 次に、素体のL(長さ)方向の1/2程度の深さで研磨を終了し、WT断面を出した。

[0042] そして、研磨による内部電極のダレをなくすために、研磨終了後、イオンミリングにより、研磨表面を加工した。

[0043] 2) 内部電極のマッピング分析

図2に示す通り、WT断面のW方向1/2程度において、試料の内部電極が積層されている領域をT方向に3等分に分割し、それぞれのW方向における中央部を上方領域U、中間領域M、下方領域Dの3つの領域に分けた。さらに、T方向の中央部は、中間領域Mと、中間領域MからW方向に隣接する側部領域Sの2つの領域に分けた。

[0044] そして、これらの4つの領域内においてWDXによりNiおよびSnのマッピング分析を行った。なお、側部領域Sにおいては、その中央部ではなく、内部電極の存在しない積層体の側部寄りの部分を内部電極を含めてマッピングした。

[0045] 誘電体セラミックの原料粉末にSn素材粉末を入れた試料の、Niのマッ

ピング分析結果を図3に、S_nのマッピング分析結果を図4に示す。図3、図4からわかるように、誘電体セラミックの原料粉末にS_n素材粉末を入れた試料では、上方領域U、中間領域M、下方領域Dおよび側部領域Sの全ての領域において内部電極中にS_nが存在していた。

[0046] (E) 内部電極中のS_n / (N_i + S_n) 値の確認

誘電体セラミックの原料粉末にS_n素材粉末を入れた試料（資料番号1、3、5、7）につき、内部電極中のS_n / (N_i + S_n) 値を確認した。具体的には、1つの積層セラミックコンデンサから無作為に3本の内部電極を選び、FIB加工（集束イオンビーム法）にてそれぞれ内部電極部のみを切り出して薄片化した試料を3個用意した。各試料に対して無作為に抽出した10箇所ではN_iとS_nの定量分析をWDXを用いて実施した。合計30箇所（10箇所×3個）の平均値を調べたところ、各試料とも、S_n / (N_i + S_n) = 0.006であった。

[0047] (F) 内部電極に含まれるS_nがN_iと合金化していることの確認

焼成後の積層セラミックコンデンサ（積層体）を粉砕し、粉末状にした。その粉末をXRDで分析したところ、N_iのピーク位置がシフトしていた。このことから、内部電極中のS_nはN_iとS_nの合金の形成で存在していることが分かった。

[0048] [表1]

試料 番号	x	R	a	b	c	d	e	誘電率	誘電 損失 (%)	MTTF (時間)
1	0	Dy	0.5	1	0.2	1	1	4110	3.1	13
2*	0	Dy	0.5	1	0.2	1	0	4180	3.2	4
3	0	Dy	2	1	0.5	1.5	1	2080	1.8	60
4*	0	Dy	2	1	0.5	1.5	0	2130	1.9	22
5	0.05	Dy	1.5	1	0.5	1.3	1	3610	8.5	32
6*	0.05	Dy	1.5	1	0.5	1.3	0	3520	9.3	11
7	0.05	Y	4	1	0.5	2	1	1450	6.1	48
8*	0.05	Y	4	1	0.5	2	0	1480	6.2	15

[0049] 試料番号1～4は、誘電体層の主成分がBTである。S_nを入れた試料番

号 1、3 では、いずれも試料番号 2、4 に比べて、誘電特性は同程度で M T T F の値が大きい結果となった。また、試料番号 5～8 は、誘電体層の主成分が B C T である。S n を入れた試料番号 5、7 では、いずれも試料番号 6、8 に比べて誘電特性は同程度で M T T F の値が大きい結果となった。

[0050] [実験例 2]

実験例 2 では、内部電極中の S n の量が電圧印加時の信頼性に与える影響を確認した。なお、本実験例では、内部電極となるべき導電性ペーストに、主成分として N i と S n の合金が含まれているものを用いた。また、誘電体セラミックには、実験例 1 の試料番号 6 と同じ条件のものを用いた。積層セラミックコンデンサの作製方法は実験例 1 と同様である。作製した積層セラミックコンデンサの内部電極間に介在する誘電体層の厚さは 2.5 μ m であった。表 2 に、各試料番号の条件における、内部電極中の、N i と S n の合計に対する S n のモル比と、各種特性評価の結果を示す。

[0051] [表 2]

試料番号	Sn/(Ni+Sn)	誘電率	誘電損失 (%)	MTTF (時間)
11*	0	3560	9.3	11
12	0.005	3620	8.7	33
13	0.01	3630	8.9	28
14	0.05	3580	9.1	31
15	0.1	3510	9.3	29

[0052] 試料番号 11～15 を比較すると、S n が含まれていない試料番号 11 に比べて、試料番号 12～15 はいずれも誘電特性が同程度であり、M T T F の値が大きい結果となった。

[0053] [実験例 3]

実験例 3 では、誘電体層の厚みを変化させ、MTTF に与える影響を調べた。なお、本実験例では、誘電体セラミックの原料粉末に SnO 粉末をあらかじめ混合する方法を用いた。また、誘電体層の主成分は、チタン酸バリウム (BT) とした。

[0054] (A) 誘電体セラミックの原料粉末の作製

最初に、主成分である BT 粉末を用意した。具体的には、 BaCO_3 粉末及び TiO_2 粉末を Ti と Ba のモル比が 1 : 1 となるように秤量し、ボールミルにより一定時間混合した後、熱処理を行い、主成分の BT 粉末を得た。

[0055] 次に、副成分である、 R_2O_3 (R は Dy)、 MgO 、 MnO 、 SiO_2 、 SnO の各粉末を用意した。なお、本実験例では R は Dy とした。そして、これらの粉末を主成分のセラミック粉末中の Ti 100 モル部に対する R の含有量が a モル部、Mg の含有量が b モル部、Mn の含有量が c モル部、Si の含有量が d モル部となるように秤量し、 SnO に関しては積層セラミックコンデンサを形成した後の内部電極に含まれる Ni と Sn の合計に対する Sn のモル比 $\text{Sn} / (\text{Ni} + \text{Sn})$ が表 3 の値になるように秤量して、主成分の BT 粉末と配合し、ボールミルにより一定時間混合した後、乾燥、乾式粉碎した。このようにして、試料番号 21 ~ 36 の誘電体セラミックの原料粉末を得た。表 3 に、各試料番号における、a、b、c、d、e の値を示す。

[0056] (B) 積層セラミックコンデンサの作製

最初に、誘電体層となるべきセラミックグリーンシートを形成した。具体的には、上記の原料粉末にポリビニルブチラール系バインダと、エタノール等の有機溶媒を加えて、ボールミルにより湿式混合してセラミックスラリーを調製した。そして、このセラミックスラリーを、ドクターブレード法によりシート状に成形して、8 種類の厚さのセラミックグリーンシート、具体的には、 $0.9\ \mu\text{m}$ 、 $1.1\ \mu\text{m}$ 、 $1.3\ \mu\text{m}$ 、 $1.6\ \mu\text{m}$ 、 $2.0\ \mu\text{m}$ 、 $2.2\ \mu\text{m}$ 、 $2.7\ \mu\text{m}$ 、 $3.3\ \mu\text{m}$ の 8 種類の厚さのセラミックグリーンシートを得た。

[0057] 次に、所定のセラミックグリーンシート上に Ni を主成分とする導電性ペ

ーストを印刷し、内部電極となるべき導電性ペースト層を形成した。

[0058] 次に、セラミックグリーンシートを、導電性ペースト層が引き出されている側が互い違いになるように複数層積層し、生の積層体を形成した。

[0059] 次に、この積層体を、 N_2 雰囲気中、 $350^\circ C$ で加熱して、バインダを燃焼させた。その後、酸素分圧 $10^{-10} MPa$ の $H_2-N_2-H_2O$ ガスからなる還元雰囲気中において、昇温速度 $20^\circ C/分$ 、最高温度 $1200^\circ C$ で20分保持して、その後に降温するプロファイルで焼成した。

[0060] 次に、焼成後の積層体の両端面に、 $B_2O_3-SiO_2-BaO$ ガラスフリットを含む銀ペーストを塗布した。そして、 N_2 雰囲気中、 $600^\circ C$ で焼き付けて、内部電極と電氣的に接続された外部電極を形成した。

[0061] 以上のようにして作製した積層セラミックコンデンサの外形寸法は、 $2.0 mm \times 1.0 mm \times 1.0 mm$ であった。また、有効誘電体層の層数は100層であり、1層あたりの対向電極面積は $1.7 \times 10^{-6} m^2$ であった。

[0062] なお、作製した積層セラミックコンデンサの外部電極を除去し、溶剤により溶解し、ICP発光分光分析をしたところ、内部電極成分のNiおよび内部電極中への拡散が生じるSnを除いては、表3に示した調合組成とほとんど同一であることが確認された。

[0063] 各試料につき、次の方法で誘電体層の厚さを調べた。

[0064] まず、各試料を垂直になるように立てて、各試料の周りを樹脂で固めた。このとき、各試料のLT側面（長さ・高さ側面；研磨すると外部電極への接続部分を含めて内部電極が露出する側面）が露出するようにした。研磨機により、LT側面を研磨し、積層体のW方向（幅方向）の $1/2$ の深さで研磨を終了し、LT断面を出した。この研磨面に対しイオンリミングを行い、研磨によるダレを除去した。このようにして、観察用の断面を得た。

[0065] 図5に示す通り、LT断面のL方向（長さ方向） $1/2$ において、内部電極と直交する垂線を引いた。次に、試料の内部電極が積層されている領域をT方向（高さ方向）に3等分に分割し、上側部U、中間部M、下側部Dの3つの領域に分けた。そして、各領域のそれぞれの高さ方向中央部から25層

の誘電体層を選定し（図5において当該25層の誘電体層を含む領域を測定領域R1として示す）、これらの誘電体層の上記垂線上における厚みを測定した。ただし、上記垂線上で内部電極が欠損し、該内部電極を挟む誘電体層がつながっている等により測定が不可能なものは測定対象から除いた。

[0066] 以上より、各試料につき、75箇所で誘電体層の厚みを測定し、これらの平均値を求めた。誘電体層の厚さは、表3に示すように、試料により、0.8 μm 、1 μm 、1.2 μm 、1.5 μm 、1.8 μm 、2 μm 、2.5 μm 、3 μm のいずれかであった。

[0067] (C) 特性評価

得られた各条件の積層セラミックコンデンサについて、誘電率と誘電損失を測定した。最初に、自動ブリッジ式測定器を用いて、静電容量と誘電損失をAC電圧1V、1kHzの条件で測定した。そして、静電容量の平均値と誘電体層の厚さ、層数、対向電極面積から、誘電率を算出した。

[0068] 次に、150℃、3V/ μm 相当の条件で高温負荷試験を実施して、絶縁抵抗が100k Ω 以下になった時間を故障と判定し、試料の平均故障時間(MTTF)を算出した。測定数は10個とし、その平均値を算出した。なお、誘電率、誘電損失、MTTFのいずれも測定数は10個であり、その平均値を算出した。

[0069] 表3に、各条件における、各種特性評価の結果を示す。表3において、試料番号に*を付したものは、この発明の範囲外の試料である。

[0070] (D) Snが内部電極中に存在することの確認

実験例1と同様の方法により、各試料について、WDXによりNiおよびSnのマッピング分析結果をおこなった。その結果、誘電体セラミックの原料粉末にSn素材粉末を入れた試料では、内部電極中にSnが存在していた。

[0071] (E) 内部電極中のSn/(Ni+Sn)値の確認

誘電体セラミックの原料粉末にSn素材粉末を入れた試料につき、内部電極中のSn/(Ni+Sn)値を確認した。具体的には、1つのチップから

無作為に3本の内部電極を選び、FIB加工（集束イオンビーム法）にてそれぞれ内部電極部のみを切り出して薄片化した試料を3個用意した。各試料に対して無作為に抽出した10箇所にてNiとSnの定量分析をWDXを用いて実施した。合計30箇所（10箇所×3個）の平均値が表3に示したSn / (Ni + Sn) である。

[0072] (F) 内部電極に含まれるSnがNiと合金化していることの確認

また、積層セラミックコンデンサの外部電極を除去した後、これを粉砕し、粉末状にした。その粉末をXRDで測定したところ、Niのピーク位置がシフトしていたことから、本実験例では、内部電極中のSnはNiとSnの合金の形で存在していることが分かった。

[0073] [表3]

試料 番号	R	a	b	c	d	Sn/(Ni+Sn)	誘電体層 厚み(μm)	誘電率	誘電 損失 (%)	MTTF (時間)
21*	Dy	1	1	0.2	1	0	0.8	4350	3.2	0.3
22*	Dy	1	1	0.2	1	0	1	4272	3.2	0.6
23*	Dy	1	1	0.2	1	0	1.2	4266	3.2	1
24*	Dy	1	1	0.2	1	0	1.5	4233	3.2	4
25*	Dy	1	1	0.2	1	0	1.8	4258	3.2	13
26*	Dy	1	1	0.2	1	0	2	4218	3.2	29
27*	Dy	1	1	0.2	1	0	2.5	4299	3.2	194
28*	Dy	1	1	0.2	1	0	3	4211	3.2	1309
29	Dy	1	1	0.2	1	0.01	0.8	4337	3.1	10
30	Dy	1	1	0.2	1	0.01	1	4225	3.1	16
31	Dy	1	1	0.2	1	0.01	1.2	4265	3.1	26
32	Dy	1	1	0.2	1	0.01	1.5	4218	3.1	50
33	Dy	1	1	0.2	1	0.01	1.8	4237	3.1	99
34	Dy	1	1	0.2	1	0.01	2	4256	3.1	154
35	Dy	1	1	0.2	1	0.01	2.5	4229	3.1	474
36*	Dy	1	1	0.2	1	0.01	3	4231	3.1	1455

[0074] Snを入れた試料番号29～36では、Snを入れない試料番号21～28に比べて、誘電特性は同程度でMTTFの値が改善された。しかしながら、Snを入れた場合でも、誘電体層の厚みが2.5μmを超えた場合、具体的には誘電体層の厚みが3の試料番号36では、誘電体層の厚みが2.5μm以下である試料番号29～35に比べて、MTTFが改善される割合が小さくなった。

[0075] 図6に、MTTFの誘電体層厚み依存性を示す。誘電体層の厚みが2.5 μm を超えると、界面の信頼性への寄与が小さくなり、Snを添加した効果が小さくなり、MTTFが改善される割合が小さくなったものと考えられる。

[0076] すなわち、対向する内部電極に挟まれた領域は「誘電体層」と「内部電極と誘電体層の界面」から構成されるが、誘電体層の厚みが2.5 μm を超えると、対向する内部電極に挟まれた領域における「誘電体層」の比率が高まり、逆に「内部電極と誘電体層の界面」の比率が低くなる。詳細なメカニズムは不明であるが、本発明においては、内部電極にSnを添加することによる「界面」の変化が信頼性向上に寄与しているものと考えられ、上記のように誘電体層の厚みが2.5 μm を超えて「界面」の比率が低くなることにより、MTTFが改善される効果が小さくなったものと考えられる。

[0077] [実験例4]

実験例4では、誘電体セラミックの原料粉末にSn素材の粉末をあらかじめ混合する方法を用いた。また、誘電体層の主成分としては、チタン酸バリウム(BT)を用意した。

[0078] (A) 誘電体セラミックの原料粉末の作製

最初に、主成分であるBT粉末を用意した。具体的には、BaCO₃粉末及びTiO₂粉末をTiとBaのモル比が1:1となるように秤量し、ボールミルにより一定時間混合した後、熱処理を行い、主成分のBT粉末を得た。

[0079] 次に、副成分である、Dy₂O₃、MgO、MnO、SiO₂の各粉末を用意した。更に、Sn素材の粉末として、Sn金属粉末、SnO粉末、SnO₂粉末、Ni-Sn合金粉末(Ni:Sn=90:10)を用意した。そして、主成分中のTi100モル部に対してDy₂O₃が0.5モル部(=Dyが1.0モル部)、MgOが1モル部、MnOが0.2モル部、SiO₂が1モル部となるように秤量し、Sn素材は積層セラミックコンデンサを形成した後の内部電極に含まれるNiに対してSnが表4の量になるように秤量した。これらの粉末を主成分のBT粉末と配合し、ボールミルにより一定時間混合した後、

乾燥、乾式粉碎し、原料粉末を得た。

[0080] (B) 積層セラミックコンデンサの作製

最初に、誘電体層となるべきセラミックグリーンシートを形成した。具体的には、上記の原料粉末に、ポリビニルブチラル系バインダと、エタノール等の有機溶媒を加えて、ボールミルにより湿式混合してセラミックスラリーを調製した。そして、このセラミックスラリーを、ドクターブレード法によりシート状に成形して、厚さが $3\text{ }\mu\text{m}$ のセラミックグリーンシートを得た。

[0081] 次に、所定のセラミックグリーンシート上にNiを主成分とする導電性ペーストを印刷し、内部電極となるべき導電性ペースト層を形成した。

[0082] 次に、セラミックグリーンシートを、導電性ペースト層が引き出されている側が互い違いになるように複数層積層し、生の積層体を形成した。

[0083] 次に、この積層体を、 N_2 雰囲気中、 350°C で加熱して、バインダを燃焼させた。その後、酸素分圧 10^{-10}MPa の $\text{H}_2-\text{N}_2-\text{H}_2\text{O}$ ガスからなる還元雰囲気中において、昇温速度 $20^\circ\text{C}/\text{分}$ 、最高温度 1200°C で20分保持して、その後に降温するプロファイルで焼成した。

[0084] 次に、焼成後の積層体の両端面に、 $\text{B}_2\text{O}_3-\text{SiO}_2-\text{BaO}$ ガラスフリットを含む銀ペーストを塗布した。そして、 N_2 雰囲気中、 600°C で焼き付けて、内部電極と電氣的に接続された外部電極を形成した。

[0085] 以上のようにして作製した積層セラミックコンデンサの外形寸法は、 $2.0\text{mm} \times 1.0\text{mm} \times 1.0\text{mm}$ であり、内部電極間に介在する誘電体層の厚さは $2.5\text{ }\mu\text{m}$ であった。また、有効誘電体層の層数は230層であり、1層あたりの対向電極面積は $1.7 \times 10^{-6}\text{m}^2$ であった。

[0086] (C) 特性評価

得られた各条件の積層セラミックコンデンサについて、誘電率と誘電損失を測定した。最初に、自動ブリッジ式測定器を用いて、静電容量と誘電損失をAC電圧1V、1kHzの条件で測定した。そして、静電容量の平均値と誘電体層の厚さ、層数、対向電極面積から、誘電率を算出した。

[0087] 次に、150℃、7.5Vの条件で高温負荷試験を実施して、絶縁抵抗が10kΩ以下になった時間を故障と判定し、試料の平均故障時間(MTTF)を算出した。測定数は10個とし、その平均値を算出した。なお、誘電率、誘電損失、MTTFのいずれも測定数は10個であり、その平均値を算出した。

[0088] 表4に、各条件における、各種特性評価の結果を示す。

[0089] (D) Snが内部電極中に存在することの確認

1) 研磨

各試料を垂直になるように立てて、各試料の周りを樹脂で固めた。このとき、各試料のWT(幅・高さ)側面が露出するようにした。

[0090] 次に、研磨機により、WT側面を研磨した。

[0091] 次に、素体のL(長さ)方向の1/2程度の深さで研磨を終了し、WT断面を出した。

[0092] そして、研磨による内部電極のダレをなくすために、研磨終了後、イオンミリングにより、研磨表面を加工した。

2) 内部電極のマッピング分析

実験例1と同様に、図2に示すように、WT断面のW方向1/2程度において、試料の内部電極が積層されている領域をT方向に3等分に分割し、それぞれのW方向における中央部を上方領域U、中間領域M、下方領域Dの3つの領域に分けた。さらに、T方向の中央部は、中間領域Mと、中間領域MからW方向に隣接する側部領域Sの2つの領域に分けた。

[0093] そして、これらの4つの領域内においてWDXによりNiおよびSnのマッピング分析を行った。なお、側部領域Sにおいては、その中央部ではなく、内部電極の存在しない積層体の側部寄りの部分を内部電極を含めてマッピングした。誘電体セラミックの原料粉末にSn素材粉末を入れた試料では、上方領域U、中間領域M、下方領域Dおよび側部領域Sの全ての領域において内部電極中にSnが存在していた。

[0094] (E) 内部電極中のSn/(Ni+Sn)値の確認

誘電体セラミックの原料粉末にS n 素材粉末を入れた試料につき、内部電極中のS n / (N i + S n) 値を確認した。具体的には、1つの積層セラミックコンデンサから無作為に3本の内部電極を選び、FIB加工（集束イオンビーム法）にてそれぞれ内部電極部のみを切り出して薄片化した試料を3個用意した。各試料に対して無作為に抽出した10箇所（10箇所×3個）の平均値が表4に示したS n / (N i + S n) である。

[0095] (F) 内部電極に含まれるS n がN i と合金化していることの確認

焼成後の積層セラミックコンデンサ（積層体）を粉砕し、粉末状にした。その粉末をXRDで分析したところ、N i のピーク位置がシフトしていた。このことから、内部電極中のS n はN i とS n の合金の形成で存在していることが分かった。

[0096]

[表4]

試料 番号	セラミック原料への Sn素材の添加形態	Sn/(Ni+Sn)	比誘電率	誘電 損失 (%)	MTTF (時間)
41*	無添加	* * *	4299	3.2	194
42	Sn金属	0.0010	4272	3.0	385
43	Sn金属	0.0050	4269	3.1	405
44	Sn金属	0.0100	4245	3.3	450
45	Sn金属	0.0500	4239	3.2	431
46	Sn金属	0.1000	4293	3.2	396
47*	Sn金属	0.1200	4280	3.1	129
48	SnO	0.0010	4259	3.0	380
49	SnO	0.0050	4250	3.0	412
50	SnO	0.0100	4272	3.3	444
51	SnO	0.0500	4242	3.2	424
52	SnO	0.1000	4302	3.1	400
53*	SnO	0.1200	4289	3.1	137
54	SnO ₂	0.0010	4287	3.0	411
55	SnO ₂	0.0050	4255	3.0	451
56	SnO ₂	0.0100	4263	3.2	482
57	SnO ₂	0.0500	4268	3.2	460
58	SnO ₂	0.1000	4268	3.2	425
59*	SnO ₂	0.1200	4295	3.3	149
60	Ni-Sn 合金	0.0010	4277	3.0	413

[0097] 誘電体セラミックの原料粉末にあらかじめSn素材を添加した場合において、Sn素材の種類に関係なく、誘電特性は同程度でMTTFが改善できることが確認された。ただし、Sn/(Ni+Sn)値が0.1を超えるほど添加した場合は、MTTFの改善はなかった。Sn/(Ni+Sn)値が0.1を超えると、内部電極の融点が下がりすぎて内部電極の玉化が生じる。これにより内部電極が局所的に太るため、誘電体層の厚みを局所的に薄くしてしまうために、MTTFの改善がなかった（Sn添加の効果を相殺した）ものと考えられる。

[0098] [実験例5]

実験例5では、内部電極ペーストにSn素材の粉末をあらかじめ混合する方法を用いた。また、誘電体層の主成分としては、チタン酸バリウム（BT

)を用意した。

[0099] (A) 誘電体セラミックの原料粉末の作製

最初に、主成分であるB T粉末を用意した。具体的には、B a C O₃粉末及びT i O₂粉末をT i とB aのモル比が1 : 1となるように秤量し、ボールミルにより一定時間混合した後、熱処理を行い、主成分のB T粉末を得た。

[0100] 次に、副成分である、D y₂O₃、M g O、M n O、S i O₂の各粉末を用意した。そして、主成分100モル部に対してD y₂O₃が0.5モル部、M g Oが1モル部、M n Oが0.2モル部、S i O₂が1モル部となるように秤量した。これらの粉末を主成分のB T粉末と配合し、ボールミルにより一定時間混合した後、乾燥、乾式粉碎し、原料粉末を得た。

[0101] (B) 積層セラミックコンデンサの作製

最初に、誘電体層となるべきセラミックグリーンシートを形成した。具体的には、上記の原料粉末に、ポリビニルブチラール系バインダと、エタノール等の有機溶媒を加えて、ボールミルにより湿式混合してセラミックスラリーを調製した。そして、このセラミックスラリーを、ドクターブレード法によりシート状に成形して、厚さが3 μmのセラミックグリーンシートを得た。

[0102] 次に、内部電極ペーストを用意した。まずN i粉末、とS n素材の粉末としてS n金属粉末、S n O粉末、S n O₂粉末、N i-S n合金粉末(N i : S n = 90 : 10)を用意し、表5の比率になるように秤量した。そして、ポリビニルブチラール系バインダおよびエタノールなどの有機溶剤を加えて、ボールミルにより湿式混合し、導電性ペーストを作製した。

[0103] 次に、上記のセラミックグリーンシート上に、上記の導電性ペーストを印刷し、内部電極を構成するための導電性ペースト層を形成した。

[0104] 次に、セラミックグリーンシートを、導電性ペースト層が引き出されている側が互い違いになるように複数層積層し、生の積層体を形成した。

[0105] 次に、この積層体を、N₂雰囲気中、350℃で加熱して、バインダを燃焼させた。その後、酸素分圧10⁻¹⁰MPaのH₂-N₂-H₂Oガスからなる還元雰

囲気中において、昇温速度 $20^{\circ}\text{C}/\text{分}$ 、最高温度 1200°C で 20 分保持して、その後に降温するプロファイルで焼成した。

[0106] 次に、焼成後の積層体の両端面に、 $\text{B}_2\text{O}_3\text{--SiO}_2\text{--BaO}$ ガラスフリットを含む銀ペーストを塗布した。そして、 N_2 雰囲気中、 600°C で焼き付けて、内部電極と電氣的に接続された外部電極を形成した。

[0107] 以上のようにして作製した積層セラミックコンデンサの外形寸法は、 $2.0\text{ mm} \times 1.0\text{ mm} \times 1.0\text{ mm}$ であり、内部電極間に介在する誘電体層の厚さは $2.5\text{ }\mu\text{m}$ であった。また、有効誘電体層の層数は 230 層であり、 1 層あたりの対向電極面積は $1.7 \times 10^{-6}\text{ m}^2$ であった。

[0108] (C) 特性評価

得られた各条件の積層セラミックコンデンサについて、誘電率と誘電損失を測定した。最初に、自動ブリッジ式測定器を用いて、静電容量と誘電損失を AC 電圧 1 V 、 1 kHz の条件で測定した。そして、静電容量の平均値と誘電体層の厚さ、層数、対向電極面積から、誘電率を算出した。

[0109] 次に、 150°C 、 7.5 V の条件で高温負荷試験を実施して、絶縁抵抗が $10\text{ k}\Omega$ 以下になった時間を故障と判定し、試料の平均故障時間 (MTTF) を算出した。測定数は 10 個とし、その平均値を算出した。なお、誘電率、誘電損失、MTTF のいずれも測定数は 10 個であり、その平均値を算出した。

[0110] 表 5 に、各条件における、各種特性評価の結果を示す。

[0111] なお、焼成後の積層セラミックコンデンサにおいて、内部電極中の $\text{Sn}/(\text{Ni}+\text{Sn})$ が調合組成と殆ど同一であること、および Sn が内部電極中に存在し、 Ni と合金化していることは実験例 4 と同様の方法で確認した。

[0112]

[表5]

試料番号	セラミック原料への Sn素材の添加形態	Sn/(Ni+Sn)	比誘電率	誘電 損失 (%)	MTTF (時間)
41*	無添加	* * *	4299	3.2	194
61	Sn金属	0.0010	4236	3.2	399
62	Sn金属	0.0050	4281	3.1	421
63	Sn金属	0.0100	4233	3.0	447
64	Sn金属	0.0500	4281	3.3	438
65	Sn金属	0.1000	4277	3.3	421
66*	Sn金属	0.1200	4306	3.2	147
67	SnO	0.0010	4250	3.0	382
68	SnO	0.0050	4255	3.0	391
69	SnO	0.0100	4293	3.1	426
70	SnO	0.0500	4312	3.1	408
71	SnO	0.1000	4261	3.1	416
72*	SnO	0.1200	4243	3.3	135
73	SnO ₂	0.0010	4259	3.2	401
74	SnO ₂	0.0050	4305	3.0	410
75	SnO ₂	0.0100	4264	3.0	457
76	SnO ₂	0.0500	4242	3.2	424
77	SnO ₂	0.1000	4299	3.2	416
78*	SnO ₂	0.1200	4280	3.2	152
79	Ni-Sn 合金	0.0010	4266	3.3	400

[0113] 内部電極ペーストにあらかじめSn素材を添加した場合において、Sn素材の種類に関係なく、誘電特性は同程度でMTTFが改善できることが確認された。ただし、Sn/(Ni+Sn)値が0.1を超えるほど添加した場合はMTTFの改善はなかった。Sn/(Ni+Sn)値が0.1を超えると、内部電極の融点が下がりすぎて内部電極の玉化が生じる。これにより内部電極が局所的に太るため、誘電体層の厚みを局所的に薄くしてしまうために、MTTFの改善がなかった(Sn添加の効果を相殺した)ものと考えられる。

[0114] [実験例6]

実験例6では、内部電極ペーストに金属粉末としてNi-Sn合金を使用する方法を用いた。また、誘電体層の主成分としては、チタン酸バリウム

(B T) を用意した。

[0115] (A) 誘電体セラミックの原料粉末の作製

最初に、主成分である B T 粉末を用意した。具体的には、 $BaCO_3$ 粉末及び TiO_2 粉末を T i と B a のモル比が 1 : 1 となるように秤量し、ボールミルにより一定時間混合した後、熱処理を行い、主成分の B T 粉末を得た。

[0116] 次に、副成分である、 Dy_2O_3 、 MgO 、 MnO 、 SiO_2 の各粉末を用意した。そして、主成分 100 モル部に対して Dy_2O_3 が 0.5 モル部、 MgO が 1 モル部、 MnO が 0.2 モル部、 SiO_2 が 1 モル部となるように秤量した。これらの粉末を主成分の B T 粉末と配合し、ボールミルにより一定時間混合した後、乾燥、乾式粉碎し、原料粉末を得た。

[0117] (B) 積層セラミックコンデンサの作製

最初に、誘電体層となるべきセラミックグリーンシートを形成した。具体的には、上記の原料粉末に、ポリビニルブチラル系バインダと、エタノール等の有機溶媒を加えて、ボールミルにより湿式混合してセラミックスラリーを調製した。そして、このセラミックスラリーを、ドクターブレード法によりシート状に成形して、厚さが $3\mu m$ のセラミックグリーンシートを得た。

[0118] 次に、金属粉末として N i - S n 合金粉末を用いた内部電極ペーストを用意した。表 6 の $S n / (N i + S n)$ 比率の N i - S n 合金粉末を用意し、ポリビニルブチラル系バインダおよびエタノールなどの有機溶剤を加えて、ボールミルにより湿式混合し、導電性ペーストを作製した。

[0119] 次に、上記のセラミックグリーンシート上に、上記の導電性ペーストを印刷し、内部電極を構成するための導電性ペースト層を形成した。

[0120] 次に、セラミックグリーンシートを、導電性ペースト層が引き出されている側が互い違いになるように複数層積層し、生の積層体を形成した。

[0121] 次に、この積層体を、 N_2 雰囲気中、 $350^\circ C$ で加熱して、バインダを燃焼させた。その後、酸素分圧 $10^{-10} MPa$ の $H_2 - N_2 - H_2O$ ガスからなる還元雰囲気中において、昇温速度 $20^\circ C / 分$ 、最高温度 $1200^\circ C$ で 20 分保持し

て、その後に降温するプロファイルで焼成した。

[0122] 次に、焼成後の積層体の両端面に、 $B_2O_3-SiO_2-BaO$ ガラスフリットを含む銀ペーストを塗布した。そして、 N_2 雰囲気中、 $600^\circ C$ で焼き付けて、内部電極と電氣的に接続された外部電極を形成した。

[0123] 以上のようにして作製した積層セラミックコンデンサの外形寸法は、 $2.0\text{ mm} \times 1.0\text{ mm} \times 1.0\text{ mm}$ であり、内部電極間に介在する誘電体層の厚さは $2.5\text{ }\mu\text{ m}$ であった。また、有効誘電体層の層数は 230 層であり、1 層あたりの対向電極面積は $1.7 \times 10^{-6}\text{ m}^2$ であった。

[0124] (C) 特性評価

得られた各条件の積層セラミックコンデンサについて、誘電率と誘電損失を測定した。最初に、自動ブリッジ式測定器を用いて、静電容量と誘電損失を AC 電圧 1 V、1 kHz の条件で測定した。そして、静電容量の平均値と誘電体層の厚さ、層数、対向電極面積から、誘電率を算出した。

[0125] 次に、 $150^\circ C$ 、7.5 V の条件で高温負荷試験を実施して、絶縁抵抗が $10\text{ k}\Omega$ 以下になった時間を故障と判定し、試料の平均故障時間 (MTTF) を算出した。測定数は 10 個とし、その平均値を算出した。なお、誘電率、誘電損失、MTTF のいずれも測定数は 10 個であり、その平均値を算出した。

[0126] 表 6 に、各条件における、各種特性評価の結果を示す。

[0127] なお、焼成後の積層セラミックコンデンサにおいて、内部電極中の $S_n / (N_i + S_n)$ が調合組成と殆ど同一であること、および S_n が内部電極中に存在し、 N_i と合金化していることは実験例 4 と同様の方法で確認した。

[0128]

[表6]

試料番号	セラミック原料への Sn素材の添加形態	Sn/(Ni+Sn)	比誘電率	誘電 損失 (%)	MTTF (時間)
41*	Ni 金属	* * *	4299	3.2	194
80	Ni-Sn 合金	0.0010	4306	3.0	391
81	Ni-Sn 合金	0.0050	4292	3.0	389
82	Ni-Sn 合金	0.0100	4280	3.1	403
83	Ni-Sn 合金	0.0500	4268	3.0	419
84	Ni-Sn 合金	0.1000	4273	3.2	415

[0129] 内部電極ペーストに金属粉末としてNi-Sn合金を使用した場合においても、誘電特性は同程度でMTTFが改善できることが確認された。

符号の説明

- [0130] 1 積層セラミックコンデンサ
 2 誘電体層
 3、4 内部電極
 5 積層体
 6、7 外部電極

請求の範囲

- [請求項1] 積層されている複数の誘電体層と、前記誘電体層間の界面に沿って形成されている複数の内部電極と、を有する積層体と、前記積層体の外表面に形成され、前記内部電極と電氣的に接続されている複数の外部電極と、を備える積層セラミックコンデンサにおいて、
前記誘電体層の厚みは $2.5\mu\text{m}$ 以下であり、
前記内部電極は主成分がNiであり、かつ、前記内部電極はSnを含み、前記内部電極における、前記Niと前記Snの合計に対する前記Snのモル比が 0.001 以上 0.1 以下であることを特徴とする積層セラミックコンデンサ。
- [請求項2] 前記誘電体層が、BaおよびTiを含むペロブスカイト型化合物（ただし、Baの一部はCaで置換されても良く、Tiの一部はZrで置換されても良い）を主成分として含むことを特徴とする、請求項1に記載の積層セラミックコンデンサ。
- [請求項3] ペロブスカイト型化合物を主成分とする主成分粉末を用意する工程と、
Sn金属、Snを含む合金、Sn化合物のいずれかからなるSn素材の中から、少なくとも1つを用意する工程と、
前記用意した主成分粉末および前記用意したSn素材を含有するセラミックグリーンシートを得る工程と、
前記セラミックグリーンシートと、内部電極層とを積み重ねて焼成前の積層体を得る工程と、
前記焼成前の積層体を焼成して、積層体を得る工程と、を備える、複数の誘電体層と、当該誘電体層間の界面に沿って形成されている複数の内部電極と、を有する積層セラミックコンデンサの製造方法であって、
前記内部電極は主成分としてNiを含み、かつ、前記内部電極はSnを含み、前記内部電極における、前記Niと前記Snの合計に対す

る前記 S_n のモル比が 0.001 以上 0.1 以下であることを特徴とする、積層セラミックコンデンサの製造方法。

[請求項4] Ni 金属もしくは Ni を含む合金を主成分とする内部電極主成分粉末を用意する工程と、

S_n 金属、 S_n を含む合金、 S_n 化合物のいずれかからなる S_n 素材の中から、少なくとも1つを用意する工程と、

ペロブスカイト型化合物を主成分とする主成分粉末を含有するセラミックグリーンシートを得る工程と、

前記セラミックグリーンシートと、前記用意した内部電極主成分粉末および前記用意した S_n 素材を含有する内部電極層と、を積み重ねて焼成前の積層体を得る工程と、

前記焼成前の積層体を焼成して、積層体を得る工程と、を備える、複数の誘電体層と、当該誘電体層間の界面に沿って形成されている複数の内部電極と、を有する積層セラミックコンデンサの製造方法であって、

前記内部電極は主成分として Ni を含み、かつ、前記内部電極は S_n を含み、前記内部電極における、 Ni と S_n の合計に対する S_n のモル比が 0.001 以上 0.1 以下であることを特徴とする、積層セラミックコンデンサの製造方法。

[請求項5] $Ni-S_n$ 合金を主成分とする内部電極主成分粉末を用意する工程と、

ペロブスカイト型化合物を主成分とする主成分粉末を含有するセラミックグリーンシートを得る工程と、

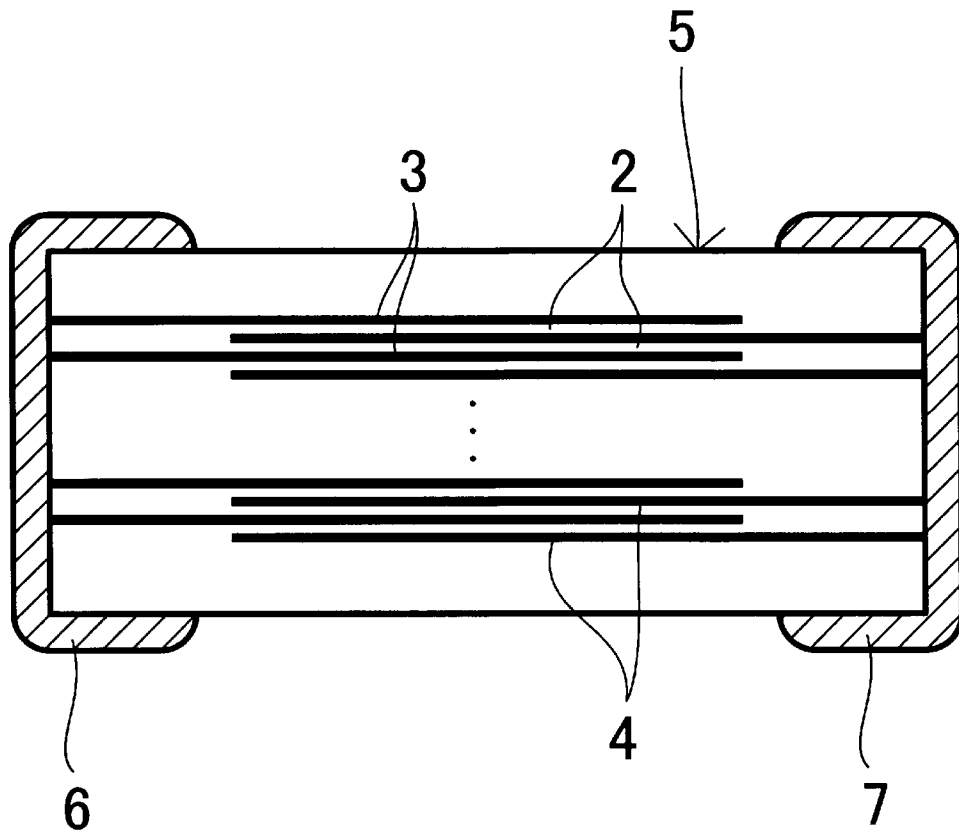
前記セラミックグリーンシートと、前記用意した内部電極主成分粉末を含有する内部電極層と、を積み重ねて焼成前の積層体を得る工程と、

前記焼成前の積層体を焼成して、積層体を得る工程と、を備える、複数の誘電体層と、当該誘電体層間の界面に沿って形成されている複

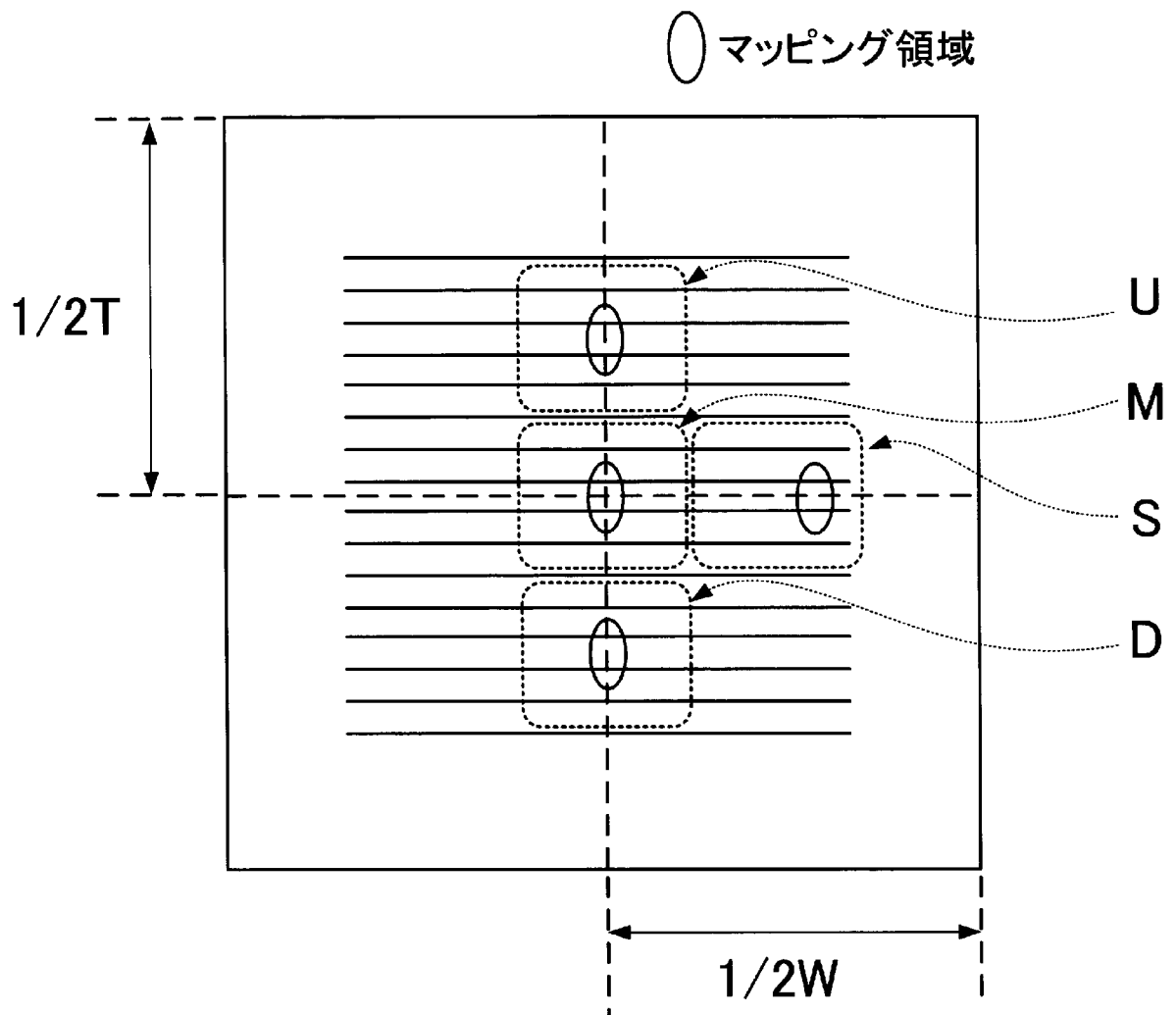
数の内部電極と、を有する積層セラミックコンデンサの製造方法であって、

前記内部電極は主成分としてNiを含み、かつ、前記内部電極はSnを含み、前記内部電極における、NiとSnの合計に対するSnのモル比が0.001以上0.1以下であることを特徴とする、積層セラミックコンデンサの製造方法。

[図1]

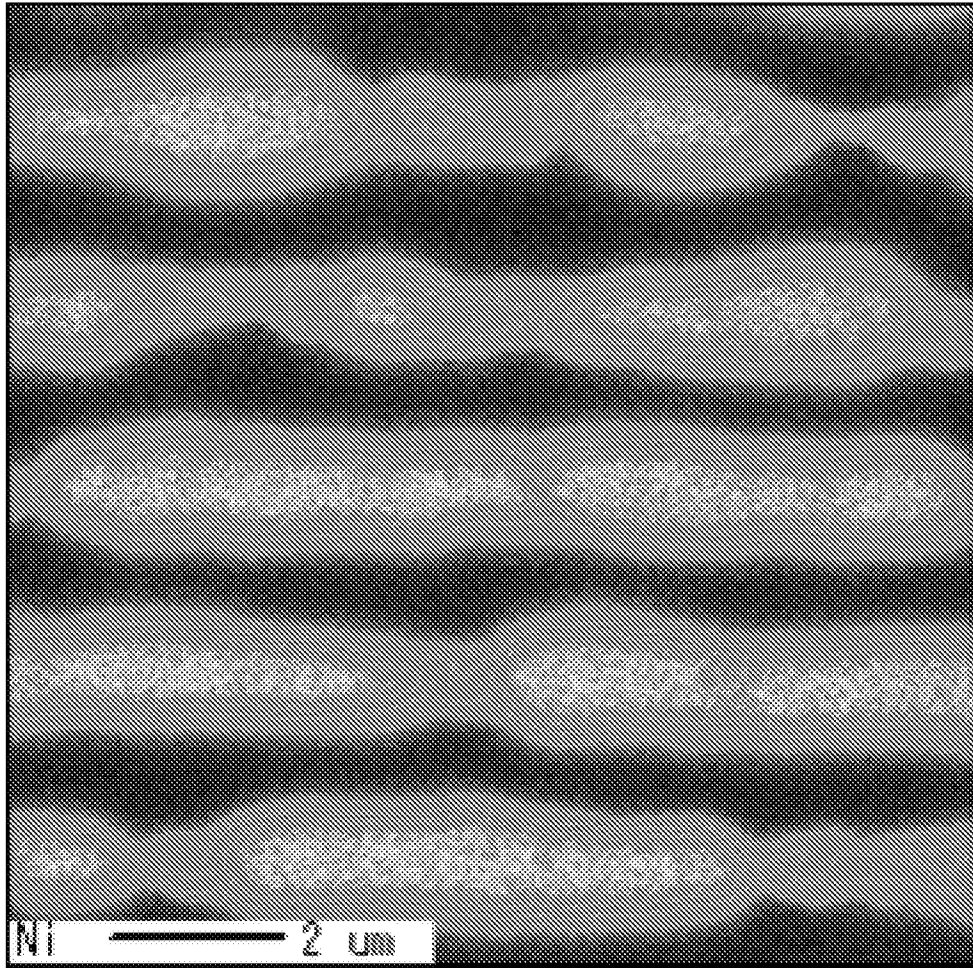
1

[図2]

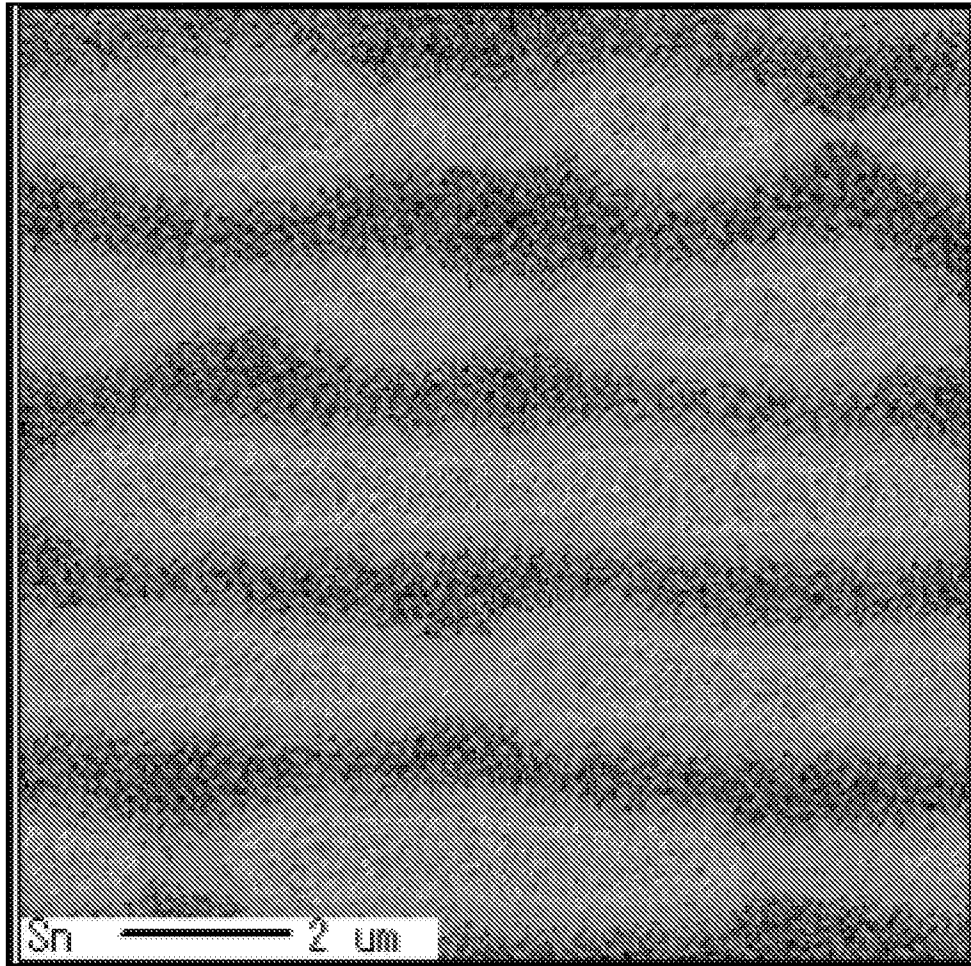


チップのWT断面とWDXでの分析箇所

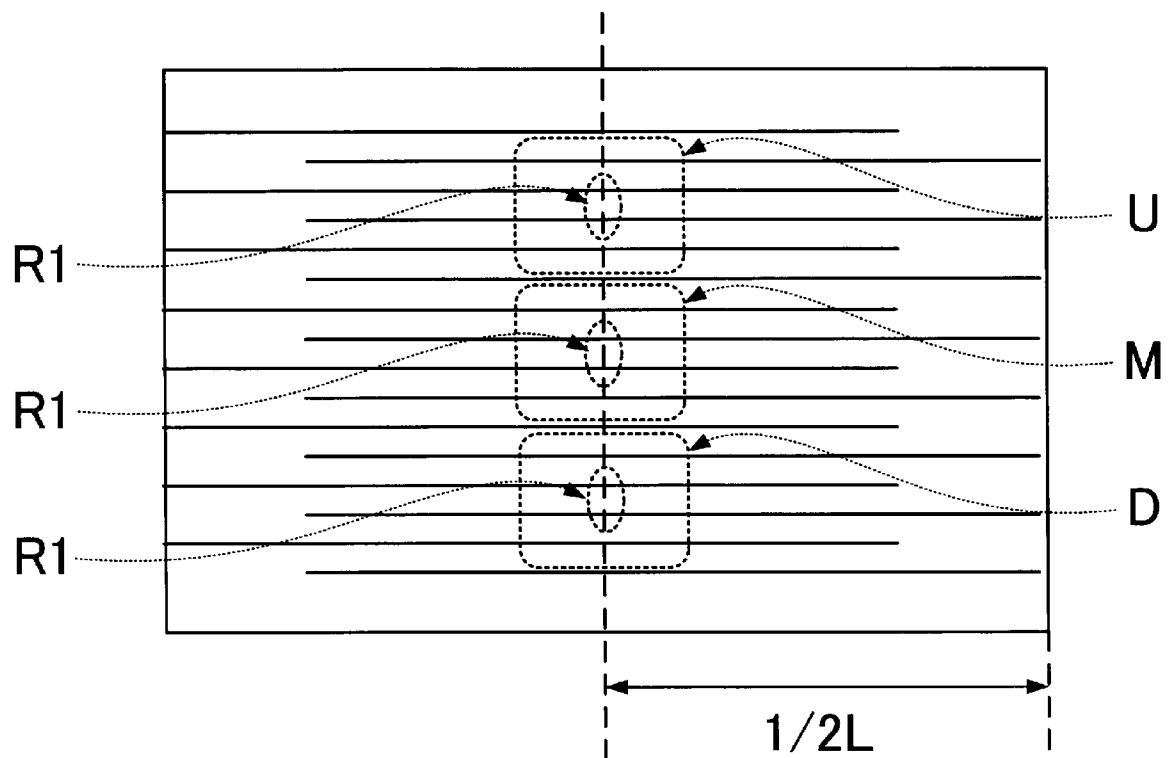
[図3]



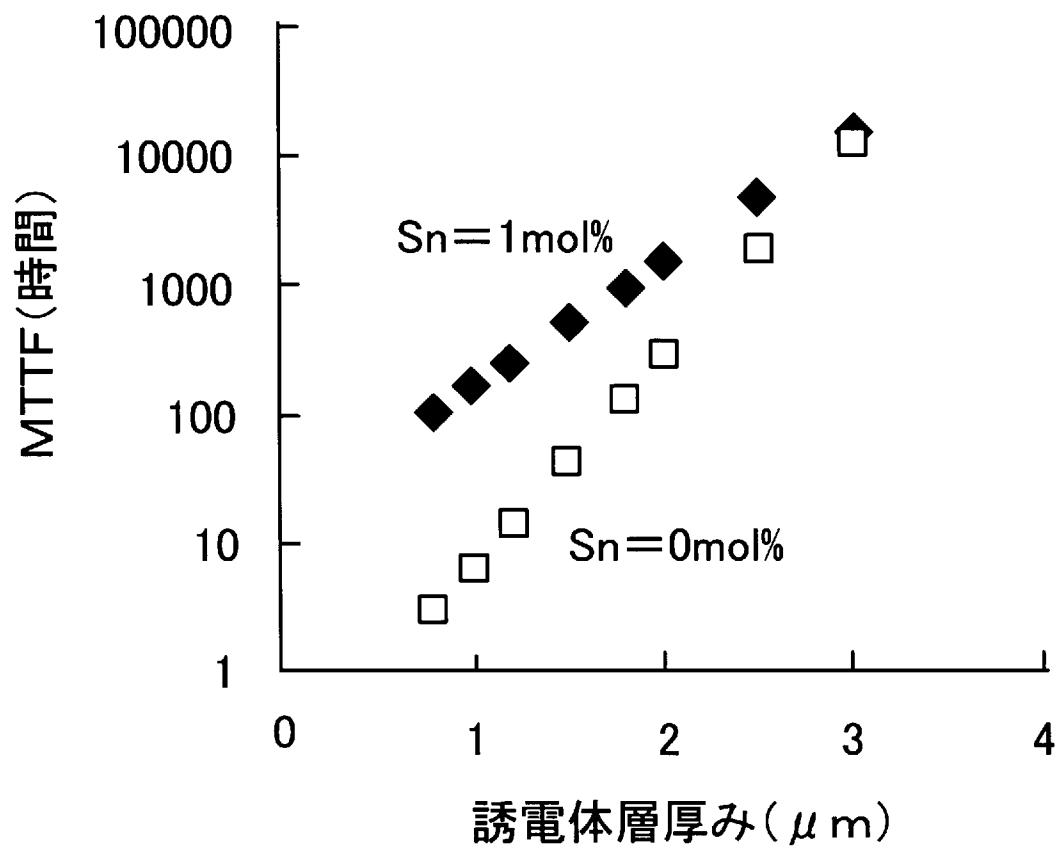
[図4]



[図5]



[図6]



MTTFの誘電体層厚み依存性

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/053233

A. CLASSIFICATION OF SUBJECT MATTER

H01G4/12(2006.01) i, H01G4/30(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01G4/12, H01G4/30

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2012
Kokai Jitsuyo Shinan Koho	1971-2012	Toroku Jitsuyo Shinan Koho	1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2005-298315 A (Samsung Electro-Mechanics Co., Ltd.), 27 October 2005 (27.10.2005), paragraphs [0019] to [0066] & US 6917513 B1 & KR 10-2005-0100427 A	1-3
Y	JP 2000-348962 A (TDK Corp.), 15 December 2000 (15.12.2000), paragraphs [0023] to [0073] (Family: none)	1-3
A	WO 2010/146967 A1 (Murata Mfg. Co., Ltd.), 23 December 2010 (23.12.2010), entire text; all drawings & US 2011/0110014 A1 & CN 102099880 A & KR 10-2011-0018936 A	1-5

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
01 May, 2012 (01.05.12)

Date of mailing of the international search report
15 May, 2012 (15.05.12)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/053233

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2000-124058 A (TDK Corp.), 28 April 2000 (28.04.2000), paragraphs [0105] to [0111] (Family: none)	1-5

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01G4/12(2006.01)i, H01G4/30(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01G4/12, H01G4/30

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 2 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 2 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 2 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2005-298315 A (三星電機株式会社) 2005. 10. 27, 段落[0019]-[0066] & US 6917513 B1 & KR 10-2005-0100427 A	1-3
Y	JP 2000-348962 A (ティーディーケー株式会社) 2000. 12. 15, 段落[0023]-[0073] (ファミリーなし)	1-3
A	WO 2010/146967 A1 (株式会社村田製作所) 2010. 12. 23, 全文, 全図 & US 2011/0110014 A1 & CN 102099880 A & KR 10-2011-0018936 A	1-5

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

0 1 . 0 5 . 2 0 1 2

国際調査報告の発送日

1 5 . 0 5 . 2 0 1 2

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

竹口 泰裕

5 0

4 0 5 4

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 5 9

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2000-124058 A (ティーディーケイ株式会社) 2000. 04. 28, 段落[0105]-[0111] (ファミリーなし)	1-5