

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5344037号  
(P5344037)

(45) 発行日 平成25年11月20日 (2013. 11. 20)

(24) 登録日 平成25年8月23日 (2013. 8. 23)

(51) Int. Cl.	F I
HO 1 L 21/02 (2006. 01)	HO 1 L 21/02 B
HO 1 L 21/20 (2006. 01)	HO 1 L 21/20
HO 1 L 29/12 (2006. 01)	HO 1 L 29/78 6 5 2 T
HO 1 L 29/78 (2006. 01)	HO 1 L 29/78 6 5 8 E
HO 1 L 21/336 (2006. 01)	HO 1 L 29/78 6 5 8 F

請求項の数 17 (全 24 頁)

(21) 出願番号	特願2011-513301 (P2011-513301)	(73) 特許権者	000002130
(86) (22) 出願日	平成22年4月27日 (2010. 4. 27)		住友電気工業株式会社
(86) 国際出願番号	PCT/JP2010/057442		大阪府大阪市中央区北浜四丁目5番33号
(87) 国際公開番号	W02010/131570	(74) 代理人	110001195
(87) 国際公開日	平成22年11月18日 (2010. 11. 18)		特許業務法人深見特許事務所
審査請求日	平成25年1月28日 (2013. 1. 28)	(72) 発明者	原田 真
(31) 優先権主張番号	特願2009-114737 (P2009-114737)		大阪市此花区島屋一丁目1番3号 住友電気工業株式会社 大阪製作所内
(32) 優先日	平成21年5月11日 (2009. 5. 11)	(72) 発明者	佐々木 信
(33) 優先権主張国	日本国(JP)		兵庫県伊丹市昆陽北一丁目1番1号 住友電気工業株式会社 伊丹製作所内
(31) 優先権主張番号	特願2009-219065 (P2009-219065)	(72) 発明者	西口 太郎
(32) 優先日	平成21年9月24日 (2009. 9. 24)		兵庫県伊丹市昆陽北一丁目1番1号 住友電気工業株式会社 伊丹製作所内
(33) 優先権主張国	日本国(JP)		
(31) 優先権主張番号	特願2009-229764 (P2009-229764)		
(32) 優先日	平成21年10月1日 (2009. 10. 1)		
(33) 優先権主張国	日本国(JP)		

最終頁に続く

(54) 【発明の名称】 炭化珪素基板および半導体装置

(57) 【特許請求の範囲】

【請求項1】

炭化珪素からなるベース層(10)と、  
単結晶炭化珪素からなり、前記ベース層(10)上に配置されたSiC層(20)とを備え、

前記ベース層(10)の不純物濃度は $2 \times 10^{19} \text{ cm}^{-3}$ よりも大きく、  
前記SiC層(20)の不純物濃度は $5 \times 10^{18} \text{ cm}^{-3}$ よりも大きく $2 \times 10^{19} \text{ cm}^{-3}$ よりも小さく、

前記SiC層(20)と前記ベース層(10)とは互いに接触しており、  
前記SiC層(20)と前記ベース層(10)とは接合されている、炭化珪素基板(10)。

【請求項2】

前記SiC層(20)上に形成され、単結晶炭化珪素からなるエピタキシャル成長層(30)をさらに備え、

前記エピタキシャル成長層(30)における積層欠陥密度は、前記ベース層(10)における積層欠陥密度よりも小さくなっている、請求の範囲第1項に記載の炭化珪素基板(1)。

【請求項3】

前記ベース層(10)に含まれる不純物と、前記SiC層(20)に含まれる不純物とは異なっている、請求の範囲第1項に記載の炭化珪素基板(1)。

## 【請求項 4】

前記ベース層(10)に含まれる不純物は窒素またはリンであり、

前記SiC層(20)に含まれる不純物は窒素またはリンである、請求の範囲第1項に記載の炭化珪素基板(1)。

## 【請求項 5】

前記SiC層(20)は、平面的に見て複数並べて配置されている、請求の範囲第1項に記載の炭化珪素基板(1)。

## 【請求項 6】

前記ベース層(10)は単結晶炭化珪素からなり、

前記SiC層(20)のX線ロックアップカーブの半値幅は、前記ベース層(10)のX線ロックアップカーブの半値幅よりも小さくなっている、請求の範囲第1項に記載の炭化珪素基板(1)。

10

## 【請求項 7】

前記ベース層(10)は単結晶炭化珪素からなり、

前記SiC層(20)のマイクロパイプ密度は、前記ベース層(10)のマイクロパイプ密度よりも低い、請求の範囲第1項に記載の炭化珪素基板(1)。

## 【請求項 8】

前記ベース層(10)は単結晶炭化珪素からなり、

前記SiC層(20)の転位密度は、前記ベース層(10)の転位密度よりも低い、請求の範囲第1項に記載の炭化珪素基板(1)。

20

## 【請求項 9】

前記ベース層(10)は、前記SiC層(20)に対向する側の主面(10A)を含むように単結晶炭化珪素からなる単結晶層(10B)を含んでいる、請求の範囲第1項に記載の炭化珪素基板(1)。

## 【請求項 10】

前記SiC層(20)のX線ロックアップカーブの半値幅は、前記単結晶層(10B)のX線ロックアップカーブの半値幅よりも小さくなっている、請求の範囲第9項に記載の炭化珪素基板(1)。

## 【請求項 11】

前記SiC層(20)のマイクロパイプ密度は、前記単結晶層(10B)のマイクロパイプ密度よりも低い、請求の範囲第9項に記載の炭化珪素基板(1)。

30

## 【請求項 12】

前記SiC層(20)の転位密度は、前記単結晶層(10B)の転位密度よりも低い、請求の範囲第9項に記載の炭化珪素基板(1)。

## 【請求項 13】

前記SiC層(20)の、前記ベース層(10)とは反対側の主面(20A)は、{0001}面に対するオフ角が50°以上65°以下となっている、請求の範囲第1項に記載の炭化珪素基板(1)。

## 【請求項 14】

前記ベース層(10)とは反対側の主面(20A)のオフ方位と<1-100>方向とのなす角は5°以下となっている、請求の範囲第13項に記載の炭化珪素基板(1)。

40

## 【請求項 15】

前記ベース層(10)とは反対側の主面(20A)の、<1-100>方向における{03-38}面に対するオフ角は-3°以上5°以下である、請求の範囲第14項に記載の炭化珪素基板(1)。

## 【請求項 16】

前記ベース層(10)とは反対側の主面(20A)のオフ方位と<11-20>方向とのなす角は5°以下となっている、請求の範囲第13項に記載の炭化珪素基板(1)。

## 【請求項 17】

炭化珪素基板(102)と、

50

前記炭化珪素基板(102)上に形成されたエピタキシャル成長層(122)と、  
前記エピタキシャル成長層(122)上に形成された電極(111)とを備え、  
前記炭化珪素基板(102)は、請求の範囲第1項に記載の炭化珪素基板(1)である  
、半導体装置(101)。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は炭化珪素基板および半導体装置に関し、より特定的には、熱処理による積層欠陥の発生を抑制しつつ厚み方向の抵抗率を低減することが可能な炭化珪素基板および当該炭化珪素基板を備えた半導体装置に関するものである。

10

【背景技術】

【0002】

近年、半導体装置の高耐圧化、低損失化、高温環境下での使用などを可能とするため、半導体装置を構成する材料として炭化珪素(SiC)の採用が進められつつある。炭化珪素は、従来から半導体装置を構成する材料として広く使用されている珪素に比べてバンドギャップが大きいワイドバンドギャップ半導体である。そのため、半導体装置を構成する材料として炭化珪素を採用することにより、半導体装置の高耐圧化、オン抵抗の低減などを達成することができる。また、炭化珪素を材料として採用した半導体装置は、珪素を材料として採用した半導体装置に比べて、高温環境下で使用された場合の特性の低下が小さいという利点も有している。

20

【0003】

炭化珪素を材料として採用した高性能な半導体装置を製造するためには、炭化珪素からなる基板(炭化珪素基板)を準備し、当該炭化珪素基板上にSiCからなるエピタキシャル成長層を形成するプロセスの採用が有効である。また、たとえば炭化珪素基板を用いて縦型パワーデバイス(縦型MOSFET; Metal Oxide Semiconductor Field Effect Transistorなど)を製造する場合、基板の厚み方向における抵抗率をできる限り低減することにより、デバイスのオン抵抗を低減することができる。そして、基板の厚み方向における抵抗率を低減するためには、たとえばn型ドーパントである窒素などの不純物を高い濃度で基板に導入する方策を採用することができる(たとえば、R. C. GLASS et al., "SiC Seeded Crystal Growth", Phys. stat. sol. (b), 1997年、202、p149-162(非特許文献1)参照)。

30

【先行技術文献】

【非特許文献】

【0004】

【非特許文献1】R. C. GLASS et al., "SiC Seeded Crystal Growth", Phys. stat. sol. (b), 1997年、202、p149-162

【発明の概要】

【発明が解決しようとする課題】

40

【0005】

しかしながら、単に不純物を高い濃度で基板に導入することにより基板の抵抗率を低減した場合、以下のような問題が生じる。すなわち、炭化珪素基板を用いて半導体装置を製作する場合、たとえば炭化珪素基板の表面を清浄化するためのサーマルクリーニングなど、炭化珪素基板に対する熱処理が実施される。このとき、高濃度の不純物を含む炭化珪素基板においては、積層欠陥が発生する。そして、当該炭化珪素基板上にSiCからなるエピタキシャル成長層を形成した場合、当該SiC層中にも当該積層欠陥が伝播する。ここで、たとえば炭化珪素基板を構成するSiCが4H-SiCである場合、発生する上記積層欠陥の構造は4H型に比べてバンドギャップの小さい3C型である。そのため、積層欠陥が発生した領域において局所的にバンドギャップが小さくなる。その結果、上記炭化珪

50

素基板を用いて半導体装置を作製した場合、耐圧の低下、リーク電流の増大などの問題が発生する。

【0006】

そこで、本発明の目的は、熱処理による積層欠陥の発生を抑制しつつ、厚み方向の抵抗率を低減することが可能な炭化珪素基板、および当該炭化珪素基板を備えた半導体装置を提供することである。

【課題を解決するための手段】

【0007】

本発明に従った炭化珪素基板は、炭化珪素からなるベース層と、単結晶炭化珪素からなり、上記ベース層上に配置されたSiC層とを備えている。ベース層の不純物濃度は $2 \times 10^{19} \text{ cm}^{-3}$ よりも大きい。そして、SiC層の不純物濃度は $5 \times 10^{18} \text{ cm}^{-3}$ よりも大きく $2 \times 10^{19} \text{ cm}^{-3}$ よりも小さい。さらに、SiC層とベース層とは互いに接触しており、SiC層とベース層とは接合されている。

10

【0008】

本発明者は、炭化珪素基板において、熱処理による積層欠陥の発生を抑制しつつ、厚み方向の抵抗率を低減する方策について詳細な検討を行なった。その結果、不純物濃度が $2 \times 10^{19} \text{ cm}^{-3}$ 未満であれば熱処理による積層欠陥の発生を抑制可能である一方、 $2 \times 10^{19} \text{ cm}^{-3}$ を超えると積層欠陥の抑制が困難であることを見出した。したがって、炭化珪素基板に不純物濃度が $2 \times 10^{19} \text{ cm}^{-3}$ よりも大きく、抵抗率の小さい層（ベース層）を設けるとともに、不純物濃度が $2 \times 10^{19} \text{ cm}^{-3}$ よりも小さい層（SiC層）をベース層上に配置することにより、その後デバイスプロセスにおける熱処理が実施された場合でも、少なくともSiC層においては積層欠陥の発生を抑制することができる。そして、当該SiC層上に炭化珪素からなるエピタキシャル成長層を形成して半導体装置を作製することにより、ベース層の存在による炭化珪素基板の抵抗率の低減を達成しつつ、ベース層に発生し得る積層欠陥の影響が半導体装置の特性に及ぶことを抑制することができる。一方、SiC層の不純物濃度が $5 \times 10^{18} \text{ cm}^{-3}$ 以下の場合、当該SiC層の抵抗率が大きくなりすぎるといった問題が生じ得る。

20

【0009】

このように、本発明の炭化珪素基板によれば、熱処理による積層欠陥の発生を抑制しつつ、厚み方向の抵抗率を低減することが可能な炭化珪素基板を提供することができる。ここで、「不純物」とは、炭化珪素基板に多数キャリアを発生させるために導入される不純物をいう。

30

【0010】

上記炭化珪素基板においては、SiC層上に形成され、単結晶炭化珪素からなるエピタキシャル成長層をさらに備えており、エピタキシャル成長層における積層欠陥密度は、ベース層における積層欠陥密度よりも小さくなっていてもよい。

【0011】

SiC層上にエピタキシャル成長層を形成するに際しては、たとえば炭化珪素基板のサーマルクリーニングやエピタキシャル成長における基板の加熱が必要となる。そして、この加熱によりベース層に積層欠陥が発生した場合でも、上述のように少なくともSiC層においては積層欠陥の発生を抑制することができる。そのため、SiC層上に形成されるエピタキシャル成長層においても積層欠陥の発生が抑制される。その結果、この炭化珪素基板は、抵抗率が低減されつつ、エピタキシャル成長層における積層欠陥の発生が抑えられることにより耐圧の低下、リーク電流の増大が抑制された半導体装置を作製可能な炭化珪素基板となっている。なお、このエピタキシャル成長層は、たとえば半導体装置のバッファ層、耐圧保持層（ドリフト層）として用いることができる。

40

【0012】

上記炭化珪素基板においては、ベース層に含まれる不純物と、SiC層に含まれる不純物とは異なってもよい。これにより、使用目的に応じた適切な不純物を含む炭化珪素基板を提供することができる。

50

## 【0013】

上記炭化珪素基板においては、ベース層に含まれる不純物は窒素またはリンであり、SiC層に含まれる不純物も窒素またはリンとすることができる。窒素およびリンは、SiCに多数キャリアとしての電子を供給する不純物として、好適である。

## 【0014】

上記炭化珪素基板においては、上記SiC層は、平面的に見て複数並べて配置されていてもよい。別の観点から説明すると、SiC層は、ベース層の主面に沿って複数並べて配置されていてもよい。

## 【0015】

SiCは常圧で液相を持たない。また、結晶成長温度が2000以上と非常に高く、成長条件の制御や、その安定化が困難である。そのため、単結晶SiCからなる基板は、高品質を維持しつつ大口径化することが困難である。これに対し、大口径のベース層上に高品質な炭化珪素単結晶から採取したSiC層を平面的に複数並べて配置することにより、高品質なSiC層を有する大口径基板として取り扱うことが可能な炭化珪素基板を得ることができる。そして、この炭化珪素基板を用いることにより、半導体装置の製造プロセスを効率化することができる。なお、半導体装置の製造プロセスを効率化するためには、上記複数のSiC層のうち互いに隣り合うSiC層は、互いに接触して配置されていることが好ましい。より具体的には、たとえば上記複数のSiC層は、平面的に見てマトリクス状に敷き詰められていることが好ましい。また、隣り合うSiC層の端面は、当該SiC層の主面に対し実質的に垂直であることが好ましい。これにより、炭化珪素基板を容易に製造することができる。ここで、たとえば上記端面と主面とのなす角が85°以上95°以下であれば、上記端面と主面とは実質的に垂直であると判断することができる。

## 【0016】

上記炭化珪素基板においては、ベース層は単結晶炭化珪素からなり、SiC層のX線ロックアップカーブの半値幅は、ベース層のX線ロックアップカーブの半値幅よりも小さくなっている。

## 【0017】

上述のように、高品質な単結晶炭化珪素は、大口径化が困難である。一方、炭化珪素基板を用いた半導体装置の製造プロセスにおいて効率よく製造を行なうためには、所定の形状および大きさに統一された基板が必要である。そのため、高品質な炭化珪素単結晶（たとえば結晶性の高い単結晶炭化珪素）が得られた場合でも、切断等によって所定の形状等に加工できない領域は、有効に利用されない可能性がある。

## 【0018】

これに対し、上記本発明の炭化珪素基板においては、上記所定の形状および大きさに加工されたベース層上に、当該ベース層よりもX線ロックアップカーブの半値幅が小さい、すなわち結晶性が高いものの所望の形状等が実現されていないSiC層を配置することができる。このような炭化珪素基板は、所定の形状および大きさに統一されているため半導体装置の製造を効率化できる。また、このような炭化珪素基板の高品質なSiC層を使用して半導体装置を製造することが可能であるため、高品質な単結晶炭化珪素を有効に利用することができる。その結果、炭化珪素基板を用いた半導体装置の製造コストの低減を実現することができる。

## 【0019】

上記炭化珪素基板においては、ベース層は単結晶炭化珪素からなり、SiC層のマイクロパイブ密度は、ベース層のマイクロパイブ密度よりも低くなっている。

## 【0020】

また、上記炭化珪素基板においては、ベース層は単結晶炭化珪素からなり、SiC層の転位密度は、ベース層の転位密度よりも低くなっている。

## 【0021】

また、上記炭化珪素基板においては、ベース層は単結晶炭化珪素からなり、SiC層の貫通らせん転位密度は、ベース層の貫通らせん転位密度よりも小さくなっている。

## 【 0 0 2 2 】

また、上記炭化珪素基板においては、ベース層は単結晶炭化珪素からなり、S i C層の貫通刃状転位密度は、ベース層の貫通刃状転位密度よりも小さくなっていてもよい。

## 【 0 0 2 3 】

また、上記炭化珪素基板においては、ベース層は単結晶炭化珪素からなり、S i C層の基底面転位密度は、ベース層の基底面転位密度よりも小さくなっていてもよい。

## 【 0 0 2 4 】

また、上記炭化珪素基板においては、ベース層は単結晶炭化珪素からなり、S i C層の混合転位密度は、ベース層の混合転位密度よりも小さくなっていてもよい。

## 【 0 0 2 5 】

また、上記炭化珪素基板においては、ベース層は単結晶炭化珪素からなり、S i C層の積層欠陥密度は、ベース層の積層欠陥密度よりも小さくなっていてもよい。

## 【 0 0 2 6 】

また、上記炭化珪素基板においては、ベース層は単結晶炭化珪素からなり、S i C層の点欠陥密度は、ベース層の点欠陥密度よりも小さくなっていてもよい。

## 【 0 0 2 7 】

これにより、半導体装置の製造に適した所定の形状および大きさに加工され、比較的低品質であるものの低コストが実現されたベース層上に、当該ベース層よりもマイクロパイプ密度や転位密度など（貫通らせん転位密度、貫通刃状転位密度、基底面転位密度、混合転位密度、積層欠陥密度、点欠陥密度など）が小さい、すなわち高品質であるものの所定の形状および大きさが実現されていないS i C層を配置することができる。このような炭化珪素基板は、全体として半導体装置の製造に適した所定の形状および大きさに統一されているため半導体装置の製造を効率化できる。また、このような炭化珪素基板の高品質なS i C層を使用して半導体装置を製造することが可能であるため、高品質な単結晶炭化珪素を有効に利用することができる。その結果、炭化珪素基板を用いた半導体装置の製造コストの低減を実現することができる。

## 【 0 0 2 8 】

上記炭化珪素基板においては、ベース層は、S i C層に対向する側の主面を含むように単結晶炭化珪素からなる単結晶層を含んでいてもよい。このようにすることにより、炭化珪素基板を用いて半導体装置を製造するに際し、製造プロセスの初期においては厚みの大きい取り扱い容易な状態を維持し、製造プロセスの途中で単結晶層以外のベース層の領域を除去してベース層のうち単結晶層のみを半導体装置の内部に残存させることができる。これにより、製造プロセスにおける炭化珪素基板の取り扱いを容易にしつつ高品質な半導体装置を製造することができる。

## 【 0 0 2 9 】

上記炭化珪素基板においては、S i C層のX線ロックアップカーブの半値幅は、単結晶層のX線ロックアップカーブの半値幅よりも小さくなっていてもよい。このように、ベース層の単結晶層に比べてX線ロックアップカーブの半値幅が小さい、すなわち結晶性の高いS i C層を配置することにより、高品質な半導体装置を製造可能な炭化珪素基板を得ることができる。

## 【 0 0 3 0 】

上記炭化珪素基板においては、S i C層のマイクロパイプ密度は、単結晶層のマイクロパイプ密度よりも低くなっていてもよい。

## 【 0 0 3 1 】

また、上記炭化珪素基板においては、S i C層の転位密度は、単結晶層の転位密度よりも低くなっていてもよい。

## 【 0 0 3 2 】

また、上記炭化珪素基板においては、S i C層の貫通らせん転位密度は、単結晶層の貫通らせん転位密度よりも小さくなっていてもよい。

## 【 0 0 3 3 】

10

20

30

40

50

また、上記炭化珪素基板においては、SiC層の貫通刃状転位密度は、単結晶層の貫通刃状転位密度よりも小さくなっていてもよい。

【0034】

また、上記炭化珪素基板においては、SiC層の基底面転位密度は、単結晶層の基底面転位密度よりも小さくなっていてもよい。

【0035】

また、上記炭化珪素基板においては、SiC層の混合転位密度は、単結晶層の混合転位密度よりも小さくなっていてもよい。

【0036】

また、上記炭化珪素基板においては、SiC層の積層欠陥密度は、単結晶層の積層欠陥密度よりも小さくなっていてもよい。

10

【0037】

また、上記炭化珪素基板においては、SiC層の点欠陥密度は、単結晶層の点欠陥密度よりも小さくなっていてもよい。

【0038】

このように、マイクロパイプ密度、貫通せん転位密度、貫通刃状転位密度、基底面転位密度、混合転位密度、積層欠陥密度、点欠陥密度などの欠陥密度をベース層の単結晶層に比べて低減したSiC層を配置することにより、高品質な半導体装置を製造可能な炭化珪素基板を得ることができる。

【0039】

20

上記炭化珪素基板においては、SiC層の、ベース層とは反対側の主面は、 $\{0001\}$ 面に対するオフ角が $50^\circ$ 以上 $65^\circ$ 以下となっていてよい。

【0040】

六方晶の単結晶炭化珪素は、 $\langle 0001 \rangle$ 方向に成長させることにより、高品質な単結晶を効率よく作製することができる。そして、 $\langle 0001 \rangle$ 方向に成長させた炭化珪素単結晶からは、 $\{0001\}$ 面を主面とする炭化珪素基板を効率よく採取することができる。一方、面方位 $\{0001\}$ に対するオフ角が $50^\circ$ 以上 $65^\circ$ 以下である主面を有する炭化珪素基板を用いることにより、高性能な半導体装置を製造できる場合がある。

【0041】

具体的には、たとえばMOSFETの作製に用いられる炭化珪素基板は、面方位 $\{0001\}$ に対するオフ角が $8^\circ$ 程度である主面を有していることが一般的である。そして、当該主面上にエピタキシャル成長層が形成されるとともに、当該エピタキシャル成長層上に酸化膜、電極などが形成され、MOSFETが得られる。このMOSFETにおいては、エピタキシャル成長層と酸化膜との界面を含む領域にチャンネル領域が形成される。しかし、このような構造を有するMOSFETにおいては、基板の主面の面方位 $\{0001\}$ に対するオフ角が $8^\circ$ 程度であることに起因して、チャンネル領域が形成されるエピタキシャル成長層と酸化膜との界面付近において多くの界面準位が形成され、キャリアの走行の妨げとなって、チャンネル移動度が低下する。

30

【0042】

これに対し、炭化珪素基板において、SiC層におけるベース層とは反対側の主面の、 $\{0001\}$ 面に対するオフ角を $50^\circ$ 以上 $65^\circ$ 以下とすることにより、上記界面準位の形成が低減され、オン抵抗が低減されたMOSFETを作製することができる。

40

【0043】

上記炭化珪素基板においては、上記SiC層におけるベース層とは反対側の主面のオフ方位と $\langle 1-100 \rangle$ 方向とのなす角は $5^\circ$ 以下となっていてよい。

【0044】

$\langle 1-100 \rangle$ 方向は、炭化珪素基板における代表的なオフ方位である。そして、基板の製造工程におけるスライス加工のばらつき等に起因したオフ方位のばらつきを $5^\circ$ 以下とすることにより、炭化珪素基板上へのエピタキシャル成長層の形成などを容易にすることができる。

50

## 【0045】

上記炭化珪素基板においては、上記SiC層におけるベース層とは反対側の主面の、 $\langle 1 - 100 \rangle$ 方向における $\{03 - 38\}$ 面に対するオフ角は $-3^\circ$ 以上 $5^\circ$ 以下であってもよい。これにより、炭化珪素基板を用いてMOSFETを作製した場合におけるチャネル移動度を、より一層向上させることができる。ここで、面方位 $\{03 - 38\}$ に対するオフ角を $-3^\circ$ 以上 $+5^\circ$ 以下としたのは、チャネル移動度と当該オフ角との関係を調査した結果、この範囲内で特に高いチャネル移動度が得られたことに基づいている。

## 【0046】

また、「 $\langle 1 - 100 \rangle$ 方向における $\{03 - 38\}$ 面に対するオフ角」とは、 $\langle 1 - 100 \rangle$ 方向および $\langle 0001 \rangle$ 方向の張る平面への上記主面の法線の正射影と、 $\{03 - 38\}$ 面の法線とのなす角度であり、その符号は、上記正射影が $\langle 1 - 100 \rangle$ 方向に対して平行に近づく場合が正であり、上記正射影が $\langle 0001 \rangle$ 方向に対して平行に近づく場合が負である。

10

## 【0047】

なお、上記主面の面方位は、実質的に $\{03 - 38\}$ であることがより好ましく、上記主面の面方位は $\{03 - 38\}$ であることがさらに好ましい。ここで、主面の面方位が実質的に $\{03 - 38\}$ であるとは、基板の加工精度などを考慮して実質的に面方位が $\{03 - 38\}$ とみなせるオフ角の範囲に基板の主面の面方位が含まれていることを意味し、この場合のオフ角の範囲としてはたとえば $\{03 - 38\}$ に対してオフ角が $\pm 2^\circ$ の範囲である。これにより、上述したチャネル移動度をより一層向上させることができる。

20

## 【0048】

上記炭化珪素基板においては、上記SiC層におけるベース層とは反対側の主面のオフ方位と $\langle 11 - 20 \rangle$ 方向とのなす角は $5^\circ$ 以下となってもよい。

## 【0049】

$\langle 11 - 20 \rangle$ は、上記 $\langle 1 - 100 \rangle$ 方向と同様に、炭化珪素基板における代表的なオフ方位である。そして、基板の製造工程におけるスライス加工のばらつき等に起因したオフ方位のばらつきを $\pm 5^\circ$ とすることにより、SiC層上へのエピタキシャル成長層の形成などを容易にすることができる。

## 【0050】

本発明に従った半導体装置は、炭化珪素基板と、炭化珪素基板上に形成されたエピタキシャル成長層と、エピタキシャル成長層上に形成された電極とを備えている。そして、当該炭化珪素基板は、上記本発明の炭化珪素基板である。

30

## 【0051】

本発明の半導体装置によれば、上記本発明の炭化珪素基板を備えていることにより、積層欠陥の発生を抑制しつつ、基板の厚み方向における抵抗率を低減することが可能な半導体装置を提供することができる。

## 【発明の効果】

## 【0052】

以上の説明から明らかなように、本発明の炭化珪素基板によれば、熱処理による積層欠陥の発生を抑制しつつ、厚み方向の抵抗率を低減することが可能な炭化珪素基板を提供することができる。また、本発明の半導体装置によれば、積層欠陥の発生を抑制しつつ、基板の厚み方向における抵抗率を低減することが可能な半導体装置を提供することができる。

40

## 【図面の簡単な説明】

## 【0053】

【図1】炭化珪素基板の構造を示す概略断面図である。

【図2】エピタキシャル成長層が形成された炭化珪素基板の構造を示す概略断面図である。

【図3】炭化珪素基板の製造方法の概略を示すフローチャートである。

【図4】炭化珪素基板の他の製造方法の概略を示すフローチャートである。

50

- 【図5】炭化珪素基板の製造方法を説明するための概略断面図である。  
 【図6】炭化珪素基板の製造方法を説明するための概略断面図である。  
 【図7】炭化珪素基板の製造方法を説明するための概略断面図である。  
 【図8】炭化珪素基板の他の構造を示す概略断面図である。  
 【図9】炭化珪素基板のさらに他の構造を示す概略断面図である。  
 【図10】図9の炭化珪素基板の製造方法の概略を示すフローチャートである。  
 【図11】炭化珪素基板のさらに他の構造を示す概略断面図である。  
 【図12】図11の炭化珪素基板の製造方法の概略を示すフローチャートである。  
 【図13】縦型MOSFETの構造を示す概略断面図である。  
 【図14】縦型MOSFETの製造方法の概略を示すフローチャートである。  
 【図15】縦型MOSFETの製造方法を説明するための概略断面図である。  
 【図16】縦型MOSFETの製造方法を説明するための概略断面図である。  
 【図17】縦型MOSFETの製造方法を説明するための概略断面図である。  
 【図18】縦型MOSFETの製造方法を説明するための概略断面図である。  
 【発明を実施するための形態】

【0054】

以下、図面に基づいて本発明の実施の形態を説明する。なお、以下の図面において同一または相当する部分には同一の参照番号を付し、その説明は繰返さない。

【0055】

(実施の形態1)

まず、本発明の一実施の形態である実施の形態1について説明する。図1を参照して、本実施の形態における炭化珪素基板1は、炭化珪素からなるベース層10と、単結晶炭化珪素からなり、上記ベース層10の一方の主面10A上に配置されたSiC層20とを備えている。ベース層10の不純物濃度は $2 \times 10^{19} \text{ cm}^{-3}$ よりも大きい。そして、SiC層20の不純物濃度は $5 \times 10^{18} \text{ cm}^{-3}$ よりも大きく $2 \times 10^{19} \text{ cm}^{-3}$ よりも小さい。

【0056】

炭化珪素基板1に不純物濃度が $2 \times 10^{19} \text{ cm}^{-3}$ よりも大きく、抵抗率の小さいベース層10を設けた場合でも、不純物濃度が $2 \times 10^{19} \text{ cm}^{-3}$ よりも小さいSiC層20をベース層10上に配置することにより、その後にデバイスプロセスにおける熱処理が実施された場合でも、少なくともSiC層20においては積層欠陥の発生を抑制することができる。

【0057】

そして、図2に示すように、当該SiC層20においてベース層10とは反対側の主面20A上に単結晶炭化珪素からなるエピタキシャル成長層30を形成した場合、ベース層10に発生し得る積層欠陥はエピタキシャル成長層30には伝播しない。そのため、エピタキシャル成長層30における積層欠陥密度は、ベース層10における積層欠陥密度より小さくなっている。

【0058】

このように、炭化珪素基板1は、熱処理による積層欠陥の発生を抑制しつつ、厚み方向の抵抗率を低減することが可能な炭化珪素基板となっている。

【0059】

ここで、炭化珪素基板1においては、ベース層10に含まれる不純物と、SiC層20に含まれる不純物とは異なってもよい。これにより、使用目的に応じた適切な不純物を含む炭化珪素基板を得ることができる。また、ベース層10に含まれる不純物は窒素またはリンとすることができ、SiC層20に含まれる不純物も窒素またはリンとすることができる。

【0060】

さらに、炭化珪素基板1においては、ベース層10は単結晶炭化珪素からなっており、かつSiC層20のX線ロックアップカーブの半値幅は、ベース層10のX線ロックアップカ

10

20

30

40

50

ープの半値幅よりも小さくなっていてもよい。

【0061】

これにより、所定の形状および大きさに統一されているものの、比較的結晶性の低い単結晶炭化珪素を炭化珪素基板1のベース層10として利用するとともに、SiC層20として、結晶性が高いものの所望の形状等が実現されていない単結晶炭化珪素を有効に利用することができる。その結果、このような炭化珪素基板1を用いて半導体装置を作製することにより、当該半導体装置の製造コストを低減することができる。

【0062】

また、炭化珪素基板1においては、ベース層10は単結晶炭化珪素からなっており、かつSiC層20のマイクロパイプ密度は、ベース層10のマイクロパイプ密度よりも低くなっている。また、炭化珪素基板1においては、ベース層10は単結晶炭化珪素からなり、かつSiC層20の転位密度は、ベース層10の転位密度よりも低くなっている。また、炭化珪素基板1においては、ベース層10は単結晶炭化珪素からなり、かつSiC層20の貫通らせん転位密度は、ベース層10の貫通らせん転位密度よりも小さくなっている。また、炭化珪素基板1においては、ベース層10は単結晶炭化珪素からなり、かつSiC層20の貫通刃状転位密度は、ベース層10の貫通刃状転位密度よりも小さくなっている。また、炭化珪素基板1においては、ベース層10は単結晶炭化珪素からなり、かつSiC層20の基底面転位密度は、ベース層10の基底面転位密度よりも小さくなっている。また、炭化珪素基板1においては、ベース層10は単結晶炭化珪素からなり、かつSiC層20の混合転位密度は、ベース層10の混合転位密度よりも小さくなっている。また、炭化珪素基板1においては、ベース層10は単結晶炭化珪素からなり、SiC層20の積層欠陥密度は、ベース層10の積層欠陥密度よりも小さくなっている。また、炭化珪素基板1においては、ベース層10は単結晶炭化珪素からなり、SiC層20の点欠陥密度は、ベース層10の点欠陥密度よりも小さくなっている。

【0063】

これにより、所定の形状および大きさに統一されているものの、比較的品質の低い単結晶炭化珪素を炭化珪素基板1のベース層10として利用するとともに、高品質であるものの所望の形状等が実現されていない単結晶炭化珪素をSiC層20として有効に利用することができる。その結果、このような炭化珪素基板1を用いて半導体装置を作製することにより、当該半導体装置の製造コストを低減することができる。

【0064】

また、炭化珪素基板1においては、ベース層10は、SiC層20に対向する側の主面10Aを含むように単結晶炭化珪素からなる単結晶層10Bを含んでいてもよい。このようにすることにより、炭化珪素基板1を用いて半導体装置を製造するに際し、製造プロセスの初期においては厚みの大きい取り扱い容易な状態を維持し、製造プロセスの途中で単結晶層以外のベース層10の領域10Cを除去してベース層10のうち単結晶層10Bのみを半導体装置の内部に残存させることができる。これにより、製造プロセスにおける炭化珪素基板1の取り扱いを容易にしつつ高品質な半導体装置を製造することができる。

【0065】

さらに、炭化珪素基板1においては、SiC層20のX線ロッキングカーブの半値幅は、単結晶層10BのX線ロッキングカーブの半値幅よりも小さくなっていてもよい。このように、ベース層10の単結晶層10Bに比べてX線ロッキングカーブの半値幅が小さい、すなわち結晶性の高いSiC層20を配置することにより、高品質な半導体装置を製造可能な炭化珪素基板1を得ることができる。また、炭化珪素基板1においては、SiC層20のマイクロパイプ密度は、単結晶層10Bのマイクロパイプ密度よりも低くなっている。また、炭化珪素基板1においては、SiC層20の転位密度は、単結晶層10Bの転位密度よりも低くなっている。また、炭化珪素基板1においては、SiC層20の貫通らせん転位密度は、単結晶層10Bの貫通らせん転位密度よりも小さくなっている。また、炭化珪素基板1においては、SiC層20の貫通刃状転位密度は、単

10

20

30

40

50

結晶層 10B の貫通刃状転位密度よりも小さくなっていてもよい。また、炭化珪素基板 1 においては、SiC 層 20 の基底面転位密度は、単結晶層 10B の基底面転位密度よりも小さくなっていてもよい。また、炭化珪素基板 1 においては、SiC 層 20 の混合転位密度は、単結晶層 10B の混合転位密度よりも小さくなっていてもよい。また、炭化珪素基板 1 においては、SiC 層 20 の積層欠陥密度は、単結晶層 10B の積層欠陥密度よりも小さくなっていてもよい。また、炭化珪素基板 1 においては、SiC 層 20 の点欠陥密度は、単結晶層 10B の点欠陥密度よりも小さくなっていてもよい。

【0066】

このように、マイクロパイプ密度、貫通らせん転位密度、貫通刃状転位密度、基底面転位密度、混合転位密度、積層欠陥密度、点欠陥密度などの欠陥密度をベース層 10 の単結晶層 10B に比べて低減した SiC 層 20 を配置することにより、高品質な半導体装置を製造可能な炭化珪素基板 1 を得ることができる。

10

【0067】

また、上記炭化珪素基板 1 においては、SiC 層 20 の主面 20A は、{0001} 面に対するオフ角が  $50^\circ$  以上  $65^\circ$  以下となっていてよい。このような炭化珪素基板 1 を用いて MOSFET を作製することにより、チャンネル領域における界面準位の形成が低減され、オン抵抗が低減された MOSFET を得ることができる。一方、製造の容易性を考慮して、SiC 層 20 の主面 20A は、{0001} 面であってもよい。

【0068】

また、SiC 層 20 の主面 20A のオフ方位と  $\langle 1-100 \rangle$  方向とのなす角は  $5^\circ$  以下となっていてよい。 $\langle 1-100 \rangle$  方向は、炭化珪素基板における代表的なオフ方位である。そして、基板の製造工程におけるスライス加工のばらつき等に起因したオフ方位のばらつきを  $5^\circ$  以下とすることにより、炭化珪素基板 1 上へのエピタキシャル成長層の形成などを容易にすることができる。

20

【0069】

さらに、上記炭化珪素基板 1 においては、SiC 層 20 の主面 20A の、 $\langle 1-100 \rangle$  方向における {03-38} 面に対するオフ角は  $-3^\circ$  以上  $5^\circ$  以下とすることが好ましい。これにより、炭化珪素基板 1 を用いて MOSFET を作製した場合におけるチャンネル移動度を、より一層向上させることができる。

【0070】

上記炭化珪素基板 1 においては、SiC 層 20 の主面 20A のオフ方位と  $\langle 11-20 \rangle$  方向とのなす角は  $5^\circ$  以下となっていてよい。

30

【0071】

$\langle 11-20 \rangle$  も、炭化珪素基板における代表的なオフ方位である。そして、基板の製造工程におけるスライス加工のばらつき等に起因したオフ方位のばらつきを  $\pm 5^\circ$  とすることにより、炭化珪素基板 1 上へのエピタキシャル成長層の形成などを容易にすることができる。

【0072】

また、炭化珪素基板 1 においては、SiC 層 20 はベース層 10 とは別の単結晶炭化珪素からなっていてよい。ここで、SiC 層 20 がベース層 10 とは別の単結晶炭化珪素からなる状態とは、ベース層 10 が炭化珪素の多結晶、非晶質など単結晶以外の炭化珪素からなる場合を含むとともに、ベース層 10 が単結晶炭化珪素からなる場合であって SiC 層 20 とは別の結晶からなっている場合を含む。ベース層 10 と SiC 層 20 とが別の結晶からなっている状態とは、ベース層 10 と SiC 層 20 との間に境界が存在し、たとえば当該境界の一方側と他方側とで欠陥密度が異なっている状態を意味する。このとき、欠陥密度が当該境界において不連続となっていてよい。

40

【0073】

次に、上記炭化珪素基板 1 の製造方法の一例について説明する。図 3 を参照して、本実施の形態における炭化珪素基板の製造方法においては、まず、工程 (S10) として基板準備工程が実施される。この工程 (S10) では、単結晶炭化珪素からなるベース基板 1

50

0 および SiC 基板 20 が準備される。このとき、SiC 基板 20 の主面は、この製造方法により得られる SiC 層 20 の主面 20 A となることから（図 1 参照）、所望の主面 20 A の面方位に合わせて、SiC 基板 20 の主面の面方位を選択する。ここでは、たとえば主面が {03 - 38} 面である SiC 基板 20 が準備される。また、ベース基板 10 には、不純物濃度が  $2 \times 10^{19} \text{ cm}^{-3}$  よりも大きい基板が採用される。そして、SiC 基板 20 には、不純物濃度が  $5 \times 10^{18} \text{ cm}^{-3}$  よりも大きく  $2 \times 10^{19} \text{ cm}^{-3}$  よりも小さい基板が採用される。

#### 【0074】

次に、工程 (S20) として基板平坦化工程が実施される。この工程 (S20) では、後述する工程 (S30) において互いに接触すべきベース基板 10 および SiC 基板 20 の主面（接合面）が、たとえば研磨により平坦化される。なお、この工程 (S20) は必須の工程ではないが、これを実施しておくことにより、互いに対向するベース基板 10 と SiC 基板 20 との間の隙間が小さくなってベース基板 10 と SiC 基板 20 との間隔が均一となるため、後述する工程 (S40) において接合面内での反応（接合）の均一性が向上する。その結果、ベース基板 10 と SiC 基板 20 とをより確実に接合することができる。また、一層確実にベース基板 10 と SiC 基板 20 とを接合するためには、上記接合面の面粗さ Ra は 100 nm 未満であることが好ましく、50 nm 未満であることが好ましい。さらに、接合面の面粗さ Ra を 10 nm 未満とすることにより、さらに確実な接合を達成することができる。

#### 【0075】

一方、工程 (S20) を省略し、互いに接触すべきベース基板 10 および SiC 基板 20 の主面を研磨することなく工程 (S30) が実施されてもよい。これにより、炭化珪素基板 1 の製造コストを低減することができる。また、ベース基板 10 および SiC 基板 20 の作製時におけるスライスなどにより形成された表面付近のダメージ層を除去する観点から、たとえばエッチングによって当該ダメージ層が除去される工程が上記工程 (S20) に代えて、あるいは上記工程 (S20) の後に実施された上で、後述する工程 (S30) が実施されてもよい。

#### 【0076】

次に、工程 (S30) として、積層工程が実施される。この工程 (S30) では、ベース基板 10 の主面上に接触するように SiC 基板 20 が載置されて、積層基板が作製される。

#### 【0077】

次に、工程 (S40) として、接合工程が実施される。この工程 (S40) では、上記積層基板が加熱されることにより、ベース基板 10 と SiC 基板 20 とが接合される。以上のプロセスにより、接合された SiC 基板 20 を SiC 層 20 として備えた実施の形態 1 における炭化珪素基板 1 を容易に製造することができる。この工程 (S40) では、大気雰囲気減圧することにより得られた雰囲気中において上記積層基板が加熱されてもよい。これにより、炭化珪素基板 1 の製造コストを低減することができる。

#### 【0078】

また、上記炭化珪素基板上に単結晶炭化珪素をエピタキシャル成長させて、SiC 層 20 の主面 20 A 上にエピタキシャル成長層 30 を形成することにより、図 2 に示す炭化珪素基板 2 を製造することができる。

#### 【0079】

ここで、工程 (S30) において作製された積層基板においては、ベース基板 10 と SiC 基板 20 との間に形成される隙間が  $100 \mu\text{m}$  以下となっていることが好ましい。ベース基板 10 および SiC 基板 20 には、その平坦性が高い場合でも、わずかな反り、うねりなどが存在する。そのため、積層基板においては、ベース基板 10 と SiC 基板 20 との間に隙間が形成される。そして、この隙間が  $100 \mu\text{m}$  を超えると、ベース基板 10 と SiC 基板 20 との接合状態が不均一となるおそれがある。したがって、ベース基板 10 と SiC 基板 20 との間に形成される隙間を  $100 \mu\text{m}$  以下とすることにより、ベース

10

20

30

40

50

基板10とSiC基板20との均一な接合をより確実に達成することができる。

【0080】

また、上記工程(S40)においては、炭化珪素の昇華温度以上の温度域に上記積層基板が加熱されることが好ましい。これにより、ベース基板10とSiC基板20とをより確実に接合することができる。特に、積層基板におけるベース基板10とSiC基板20との間に形成される隙間を100 $\mu$ m以下としておくことにより、SiCの昇華による均質な接合を達成することができる。この場合、工程(S20)を省略し、互いに接触すべきベース基板10およびSiC基板20の主面を研磨することなく工程(S30)が実施された場合でも、ベース基板10とSiC基板20とを容易に接合することができる。

【0081】

さらに、工程(S40)における積層基板の加熱温度は1800 以上2500 以下であることが好ましい。加熱温度が1800 よりも低い場合、ベース基板10とSiC基板20との接合に長時間を要し、炭化珪素基板1の製造効率が低下する。一方、加熱温度が2500 を超えると、ベース基板10およびSiC基板20の表面が荒れ、作製される炭化珪素基板1における結晶欠陥の発生が多くなるおそれがある。炭化珪素基板1における欠陥の発生を一層抑制しつつ製造効率を向上させるためには、工程(S40)における積層基板の加熱温度は1900 以上2100 以下であることが好ましい。また、この工程(S40)では、 $10^{-1}$  Paよりも高く $10^4$  Paよりも低い圧力下において上記積層基板が加熱されてもよい。これにより、簡素な装置により上記接合を実施することが可能になるとともに比較的短時間で接合を実施するための雰囲気を得ることが可能となり、炭化珪素基板1の製造コストを低減することができる。また、工程(S40)における加熱時の雰囲気は、不活性ガス雰囲気であってもよい。そして、当該雰囲気に不活性ガス雰囲気を採用する場合、当該雰囲気は、アルゴン、ヘリウムおよび窒素からなる群から選択される少なくとも1つを含む不活性ガス雰囲気であることが好ましい。

【0082】

(実施の形態2)

次に、本発明の他の実施の形態である実施の形態2について説明する。図1を参照して、実施の形態2における炭化珪素基板1は、実施の形態1における炭化珪素基板1と基本的には同様の構造を有し、同様の効果を奏する。しかし、実施の形態2における炭化珪素基板1は、その製造方法において実施の形態1の場合とは異なっている。

【0083】

図4を参照して、実施の形態2における炭化珪素基板1の製造方法においては、まず、工程(S10)として基板準備工程が実施される。この工程(S10)では、実施の形態1の場合と同様にSiC基板が準備されるとともに、炭化珪素からなる原料基板が準備される。

【0084】

次に、図4を参照して、工程(S50)として近接配置工程が実施される。この工程(S50)では、図5を参照して、互いに対向するように配置された第1ヒータ81および第2ヒータ82により、それぞれSiC基板20および原料基板11が保持される。ここで、SiC基板20と原料基板11との間隔の適正な値は、後述する工程(S60)における加熱時の昇華ガスの平均自由行程に関係していると考えられる。具体的には、SiC基板20と原料基板11との間隔の平均値は、後述する工程(S60)における加熱時の昇華ガスの平均自由行程よりも小さくなるように設定することができる。たとえば圧力1 Pa、温度2000 の下では、原子、分子の平均自由行程は、厳密には原子半径、分子半径に依存するが、およそ数~数十cm程度であり、よって現実的には上記間隔を数cm以下とすることが好ましい。より具体的には、SiC基板20と原料基板11とは、1 $\mu$ m以上1cm以下の間隔をにおいて互いにその主面が対向するように近接して配置される。さらに、上記間隔の平均値が1cm以下とされることにより、後述する工程(S60)において形成されるベース層10の膜厚分布を小さくすることができる。さらに、上記間隔の平均値が1mm以下とされることにより、後述する工程(S60)において形成され

10

20

30

40

50

るベース層10の膜厚分布を一層小さくすることができる。また、上記間隔の平均値が1  $\mu\text{m}$ 以上とされることにより、炭化珪素が昇華する空間を十分に確保することができる。なお、上記昇華ガスは、固体炭化珪素が昇華することによって形成されるガスであって、たとえばSi、 $\text{Si}_2\text{C}$ および $\text{SiC}_2$ を含む。

#### 【0085】

次に、工程(S60)として昇華工程が実施される。この工程(S60)では、第1ヒータ81によってSiC基板20が所定の基板温度まで加熱される。また、第2ヒータ82によって原料基板11が所定の原料温度まで加熱される。このとき、原料基板11が原料温度まで加熱されることによって、原料基板の表面からSiCが昇華する。一方、基板温度は原料温度よりも低く設定される。具体的には、たとえば基板温度は原料温度よりも1以上100以下程度低く設定される。基板温度は、たとえば1800以上2500以下である。これにより、図6に示すように、原料基板11から昇華して気体となったSiCは、SiC基板20の表面に到達して固体となり、ベース層10を形成する。そして、この状態を維持することにより、図7に示すように原料基板11を構成するSiCが全て昇華してSiC基板20の表面上に移動する。これにより、工程(S60)が完了し、図1に示す炭化珪素基板1が完成する。

#### 【0086】

##### (実施の形態3)

次に、本発明のさらに他の実施の形態である実施の形態3について説明する。図8を参照して、実施の形態3における炭化珪素基板1は、基本的には実施の形態1における炭化珪素基板1と同様の構成を有し、同様の効果を奏する。しかし、実施の形態3における炭化珪素基板1は、SiC層20が平面的に見て複数並べて配置されている点において、実施の形態1の場合とは異なっている。

#### 【0087】

すなわち、図8を参照して、実施の形態3の炭化珪素基板1においては、SiC層20は、平面的に見て複数個並べて配置されている。すなわち、SiC層20は、ベース層10の主面10Aに沿って複数並べて配置されている。より具体的には、複数のSiC層20は、ベース基板10上において隣接するSiC層20同士が互いに接触するように、マトリックス状に配置されている。これにより、本実施の形態における炭化珪素基板1は、高品質なSiC層20を有する大口径な基板として取り扱うことが可能な炭化珪素基板1となっている。そして、この炭化珪素基板1を用いることにより、半導体装置の製造プロセスを効率化することができる。また、図8を参照して、隣り合うSiC層20の端面20Bは、当該SiC層20の主面20Aに対し実質的に垂直となっている。これにより、本実施の形態の炭化珪素基板1は容易に製造可能となっている。なお、実施の形態3における炭化珪素基板1は、実施の形態1における工程(S30)において、端面20Bが主面20Aに対して実質的に垂直な複数個のSiC基板20をベース基板10上に平面的に並べて配置することにより、もしくは実施の形態2における工程(S50)において、第1ヒータ81に端面20Bが主面20Aに対して実質的に垂直な複数個のSiC基板20を平面的に並べた状態で保持させることにより、実施の形態1もしくは実施の形態2の場合と同様に製造することができる。

#### 【0088】

##### (実施の形態4)

次に、本発明のさらに他の実施の形態である実施の形態4について説明する。図9を参照して、実施の形態4における炭化珪素基板1は、基本的には実施の形態1における炭化珪素基板1と同様の構成を有し、同様の効果を奏する。しかし、実施の形態4における炭化珪素基板1は、ベース層10とSiC層20との間に中間層としてのアモルファスSiC層が形成されている点において、実施の形態1の場合とは異なっている。

#### 【0089】

すなわち、実施の形態4における炭化珪素基板1においては、ベース層10とSiC層20との間に、非晶質SiCからなる中間層としてのアモルファスSiC層40が配置さ

10

20

30

40

50

れている。そして、ベース層10とSiC層20とは、このアモルファスSiC層40により接続されている。このアモルファスSiC層40の存在により、不純物濃度の異なるベース層10とSiC層20とを積層した炭化珪素基板1を容易に提供することができる。

#### 【0090】

次に、実施の形態4における炭化珪素基板1の製造方法について説明する。図10を参照して、実施の形態4における炭化珪素基板1の製造方法では、まず、工程(S10)として基板準備工程が実施の形態1の場合と同様に実施され、ベース基板10とSiC基板20とが準備される。

#### 【0091】

次に、工程(S11)としてSi層形成工程が実施される。この工程(S11)では、工程(S10)において準備されたベース基板10の一方の主面上に、たとえば厚み100nm程度のSi層が形成される。このSi層の形成は、たとえばスパッタリング法により実施することができる。

#### 【0092】

次に、工程(S30)として積層工程が実施される。この工程(S30)では、工程(S11)において形成されたSi層上に、工程(S10)において準備されたSiC基板20が載置される。これにより、ベース基板10上にSi層を挟んでSiC基板20が積層された積層基板が得られる。

#### 【0093】

次に、工程(S70)として加熱工程が実施される。この工程(S70)では、工程(S30)において作製された積層基板が、たとえば圧力 $1 \times 10^3$  Paの水素ガスとプロパンガスとの混合ガス雰囲気中で、1500程度に加熱され、3時間程度保持される。これにより、上記Si層に、主にベース基板10およびSiC基板20からの拡散によって炭素が供給され、図9に示すようにアモルファスSiC層40が形成される。これにより、不純物濃度の異なるベース層10とSiC層20とをアモルファスSiC層40により接続した実施の形態4における炭化珪素基板1を容易に製造することができる。

#### 【0094】

(実施の形態5)

次に、本発明のさらに他の実施の形態である実施の形態5について説明する。図11を参照して、実施の形態5における炭化珪素基板1は、基本的には実施の形態1における炭化珪素基板1と同様の構成を有し、同様の効果を奏する。しかし、実施の形態5における炭化珪素基板1は、ベース層10とSiC層20との間に中間層としてのオーミックコンタクト層50が形成されている点において、実施の形態1の場合とは異なっている。

#### 【0095】

すなわち、実施の形態5における炭化珪素基板1においては、ベース層10とSiC層20との間に、金属層の少なくとも一部がシリサイド化されて形成された中間層としてのオーミックコンタクト層50が配置されている。そして、ベース層10とSiC層20とは、このオーミックコンタクト層50により接続されている。このオーミックコンタクト層50の存在により、不純物濃度の異なるベース層10とSiC層20とを積層した炭化珪素基板1を容易に提供することができる。

#### 【0096】

次に、実施の形態5における炭化珪素基板1の製造方法について説明する。図12を参照して、実施の形態5における炭化珪素基板1の製造方法では、まず、工程(S10)として基板準備工程が実施の形態1の場合と同様に実施され、ベース基板10とSiC基板20とが準備される。

#### 【0097】

次に、工程(S12)として金属層形成工程が実施される。この工程(S12)では、工程(S10)において準備されたベース基板10の一方の主面上に、たとえば金属を蒸着することにより、金属層が形成される。この金属層は、加熱されることによりシリサイ

10

20

30

40

50

ドを形成する金属、たとえばニッケル、モリブデン、チタン、アルミニウム、タングステンから選択される少なくとも1種以上を含んでいる。

【0098】

次に、工程(S30)として積層工程が実施される。この工程(S30)では、工程(S12)において形成された金属層上に、工程(S10)において準備されたSiC基板20が載置される。これにより、ベース基板10上に金属層を挟んでSiC基板20が積層された積層基板が得られる。

【0099】

次に、工程(S70)として加熱工程が実施される。この工程(S70)では、工程(S30)において作製された積層基板が、たとえばアルゴンなどの不活性ガス雰囲気中において1000程度に加熱される。これにより、上記金属層の少なくとも一部(ベース基板10と接触する領域およびSiC基板と接触する領域)がシリサイド化され、オーミックコンタクト層50が形成される。これにより、不純物濃度の異なるベース層10とSiC層20とをオーミックコンタクト層50により接続した実施の形態5における炭化珪素基板1を容易に製造することができる。

【0100】

なお、上記実施の形態4および5においては、中間層としてアモルファスSiC層40やオーミックコンタクト層50を採用する場合について説明したが、上記中間層はこれに限られず、たとえばこれらに代えてカーボン接着剤を採用することもできる。

【0101】

なお、上記炭化珪素基板1においては、SiC層20を構成する炭化珪素の結晶構造は六方晶系であることが好ましく、4H-SiCであることがより好ましい。また、ベース層10とSiC層20とは(複数のSiC層20を有する場合、隣接するSiC層20同士についても)、同一の結晶構造を有する炭化珪素単結晶からなっていることが好ましい。このように、同一の結晶構造の炭化珪素単結晶をベース層10およびSiC層20に採用することにより、熱膨張係数などの物理的性質が統一され、炭化珪素基板1および当該炭化珪素基板1を用いた半導体装置の製造プロセスにおいて、炭化珪素基板1の反りや、ベース層10とSiC層20との分離、あるいはSiC層20同士の分離の発生を抑制することができる。

【0102】

さらに、SiC層20とベース層10とは(複数のSiC層20を有する場合、隣接するSiC層20同士についても)、それぞれを構成する炭化珪素単結晶のc軸のなす角が1°未満であることが好ましく、0.1°未満であることがより好ましい。さらに、当該炭化珪素単結晶のc面が面内において回転していないことが好ましい。

【0103】

また、ベース層(ベース基板)10の口径は、2インチ以上であることが好ましく、6インチ以上であることがより好ましい。さらに、炭化珪素基板1の厚みは、200μm以上1000μm以下であることが好ましく、300μm以上700μm以下であることがより好ましい。また、SiC層20の抵抗率は50mΩcm以下であることが好ましく、20mΩcm以下であることがより好ましい。

【0104】

(実施の形態6)

次に、上記本発明の炭化珪素基板を用いて作製される半導体装置の一例を実施の形態6として説明する。図13を参照して、本発明による半導体装置101は、縦型DiMOSFET(Double Implanted MOSFET)であって、基板102、パッファ層121、耐圧保持層122、p領域123、n<sup>+</sup>領域124、p<sup>+</sup>領域125、酸化膜126、ソース電極111および上部ソース電極127、ゲート電極110および基板102の裏面側に形成されたドレイン電極112を備える。具体的には、導電型がn型の炭化珪素からなる基板102の表面上に、炭化珪素からなるパッファ層121が形成されている。基板102としては、上記実施の形態1~5において説明した炭化珪素基板

10

20

30

40

50

1を含む本発明の炭化珪素基板が採用される。そして、上記実施の形態1~5の炭化珪素基板1が採用される場合、バッファ層121は、炭化珪素基板1のSiC層20上に形成される。バッファ層121は導電型がn型であり、その厚みはたとえば $0.5\mu\text{m}$ である。また、バッファ層121におけるn型の導電性不純物の濃度はたとえば $5 \times 10^{17}\text{cm}^{-3}$ とすることができる。このバッファ層121上には耐圧保持層122が形成されている。この耐圧保持層122は、導電型がn型の炭化珪素からなり、たとえばその厚みは $10\mu\text{m}$ である。また、耐圧保持層122におけるn型の導電性不純物の濃度としては、たとえば $5 \times 10^{15}\text{cm}^{-3}$ という値を用いることができる。

#### 【0105】

この耐圧保持層122の表面には、導電型がp型であるp領域123が互いに間隔を隔てて形成されている。p領域123の内部においては、p領域123の表面層にn<sup>+</sup>領域124が形成されている。また、このn<sup>+</sup>領域124に隣接する位置には、p<sup>+</sup>領域125が形成されている。一方のp領域123におけるn<sup>+</sup>領域124上から、p領域123、2つのp領域123の間において露出する耐圧保持層122、他方のp領域123および当該他方のp領域123におけるn<sup>+</sup>領域124上にまで延在するように、酸化膜126が形成されている。酸化膜126上にはゲート電極110が形成されている。また、n<sup>+</sup>領域124およびp<sup>+</sup>領域125上にはソース電極111が形成されている。このソース電極111上には上部ソース電極127が形成されている。そして、基板102において、バッファ層121が形成された側の表面とは反対側の面である裏面にドレイン電極112が形成されている。

#### 【0106】

本実施の形態における半導体装置101においては、基板102として上記実施の形態1~5において説明した炭化珪素基板1などの本発明の炭化珪素基板が採用される。すなわち、半導体装置101は、炭化珪素基板としての基板102と、基板102上に形成されたエピタキシャル成長としてのバッファ層121および耐圧保持層122と、耐圧保持層122上に形成されたソース電極111とを備えている。そして、当該基板102は、炭化珪素基板1などの本発明の炭化珪素基板である。ここで、上述のように、本発明の炭化珪素基板は、熱処理による積層欠陥の発生が抑制されつつ、厚み方向の抵抗率が低減されている。そのため、半導体装置101は、基板102上にエピタキシャル層として形成されるバッファ層121および耐圧保持層122において結晶性に優れるとともに、オン抵抗が低減された半導体装置となっている。

#### 【0107】

次に、図14~図18を参照して、図13に示した半導体装置101の製造方法を説明する。図14を参照して、まず、基板準備工程(S110)を実施する。ここでは、たとえば(03-38)面が主面となった炭化珪素からなる基板102(図15参照)を準備する。この基板102としては、上記実施の形態1~5において説明した製造方法により製造された炭化珪素基板1を含む上記本発明の炭化珪素基板が準備される。

#### 【0108】

また、この基板102(図15参照)としては、たとえば導電型がn型であり、基板抵抗が $0.02\text{cm}$ といった基板を用いてもよい。

#### 【0109】

次に、図14に示すように、エピタキシャル層形成工程(S120)を実施する。具体的には、基板102の表面上にバッファ層121を形成する。このバッファ層121は、基板102として採用される炭化珪素基板1のSiC層20上(図1、図8、図9、図11参照)に形成される。バッファ層121としては、導電型がn型の炭化珪素からなり、たとえばその厚みが $0.5\mu\text{m}$ のエピタキシャル層を形成する。バッファ層121における導電性不純物の濃度は、たとえば $5 \times 10^{17}\text{cm}^{-3}$ といった値を用いることができる。そして、このバッファ層121上に、図15に示すように耐圧保持層122を形成する。この耐圧保持層122としては、導電型がn型の炭化珪素からなる層をエピタキシャル成長法によって形成する。この耐圧保持層122の厚みとしては、たとえば $10\mu\text{m}$ と

10

20

30

40

50

いった値を用いることができる。また、この耐圧保持層 1 2 2 における n 型の導電性不純物の濃度としては、たとえば  $5 \times 10^{15} \text{ cm}^{-3}$  といった値を用いることができる。

#### 【 0 1 1 0 】

次に、図 1 4 に示すように注入工程 ( S 1 3 0 ) を実施する。具体的には、フォトリソグラフィおよびエッチングを用いて形成した酸化膜をマスクとして用いて、導電型が p 型の不純物を耐圧保持層 1 2 2 に注入することにより、図 1 6 に示すように p 領域 1 2 3 を形成する。また、用いた酸化膜を除去した後、再度新たなパターンを有する酸化膜を、フォトリソグラフィおよびエッチングを用いて形成する。そして、当該酸化膜をマスクとして、n 型の導電性不純物を所定の領域に注入することにより、n<sup>+</sup>領域 1 2 4 を形成する。また、同様の手法により、導電型が p 型の導電性不純物を注入することにより、p<sup>+</sup>領域 1 2 5 を形成する。その結果、図 1 6 に示すような構造を得る。

10

#### 【 0 1 1 1 】

このような注入工程の後、活性化アニール処理を行なう。この活性化アニール処理としては、たとえばアルゴンガスを雰囲気ガスとして用いて、加熱温度 1 7 0 0 、加熱時間 3 0 分といった条件を用いることができる。

#### 【 0 1 1 2 】

次に、図 1 4 に示すようにゲート絶縁膜形成工程 ( S 1 4 0 ) を実施する。具体的には、図 1 7 に示すように、耐圧保持層 1 2 2、p 領域 1 2 3、n<sup>+</sup>領域 1 2 4、p<sup>+</sup>領域 1 2 5 上を覆うように酸化膜 1 2 6 を形成する。この酸化膜 1 2 6 を形成するための条件としては、たとえばドライ酸化 ( 熱酸化 ) を行なってもよい。このドライ酸化の条件としては、加熱温度を 1 2 0 0 、加熱時間を 3 0 分といった条件を用いることができる。

20

#### 【 0 1 1 3 】

その後、図 1 4 に示すように窒素アニール工程 ( S 1 5 0 ) を実施する。具体的には、雰囲気ガスを一酸化窒素 ( N O ) として、アニール処理を行なう。アニール処理の温度条件としては、たとえば加熱温度を 1 1 0 0 、加熱時間を 1 2 0 分とする。この結果、酸化膜 1 2 6 と下層の耐圧保持層 1 2 2、p 領域 1 2 3、n<sup>+</sup>領域 1 2 4、p<sup>+</sup>領域 1 2 5 との間の界面近傍に窒素原子が導入される。また、この一酸化窒素を雰囲気ガスとして用いたアニール工程の後、さらに不活性ガスであるアルゴン ( A r ) ガスを用いたアニールを行なってもよい。具体的には、アルゴンガスを雰囲気ガスとして用いて、加熱温度を 1 1 0 0 、加熱時間を 6 0 分といった条件を用いてもよい。

30

#### 【 0 1 1 4 】

次に、図 1 4 に示すように電極形成工程 ( S 1 6 0 ) を実施する。具体的には、酸化膜 1 2 6 上にフォトリソグラフィ法を用いてパターンを有するレジスト膜を形成する。当該レジスト膜をマスクとして用いて、n<sup>+</sup>領域 1 2 4 および p<sup>+</sup>領域 1 2 5 上に位置する酸化膜の部分をエッチングにより除去する。この後、レジスト膜上および当該酸化膜 1 2 6 において形成された開口部内部において n<sup>+</sup>領域 1 2 4 および p<sup>+</sup>領域 1 2 5 と接触するように、金属などの導電体膜を形成する。その後、レジスト膜を除去することにより、当該レジスト膜上に位置していた導電体膜を除去 ( リフトオフ ) する。ここで、導電体としては、たとえばニッケル ( N i ) を用いることができる。この結果、図 1 8 に示すように、ソース電極 1 1 1 およびドレイン電極 1 1 2 を得ることができる。なお、ここでアロイ化のための熱処理を行なうことが好ましい。具体的には、たとえば雰囲気ガスとして不活性ガスであるアルゴン ( A r ) ガスを用い、加熱温度を 9 5 0 、加熱時間を 2 分といった熱処理 ( アロイ化処理 ) を行なう。

40

#### 【 0 1 1 5 】

その後、ソース電極 1 1 1 上に上部ソース電極 1 2 7 ( 図 1 3 参照 ) を形成する。また、酸化膜 1 2 6 上にゲート電極 1 1 0 ( 図 1 3 参照 ) を形成する。このようにして、図 1 3 に示す半導体装置 1 0 1 を得ることができる。つまり、半導体装置 1 0 1 は、炭化珪素基板 1 の S i C 層 2 0 上にエピタキシャル層および電極を形成することにより作製される。

#### 【 0 1 1 6 】

50

なお、上記実施の形態6においては、本発明の炭化珪素基板を用いて作製可能な半導体装置の一例として、縦型MOSFETに関して説明したが、作製可能な半導体装置はこれに限られない。たとえばJFET(Junction Field Effect Transistor; 接合型電界効果トランジスタ)、IGBT(Insulated Gate Bipolar Transistor; 絶縁ゲートバイポーラトランジスタ)、ショットキーバリアダイオードなど、種々の半導体装置が本発明の炭化珪素基板を用いて作製可能である。また、上記実施の形態6においては、(03-38)面を主面とする炭化珪素基板上に動作層として機能するエピタキシャル層を形成して半導体装置が作製される場合について説明したが、上記主面として採用可能な結晶面はこれに限られず、(0001)面を含めて用途に応じた任意の結晶面を上記主面として採用することができる。

10

## 【実施例】

## 【0117】

(実施例1)

以下、本発明の実施例1について説明する。本発明の炭化珪素基板におけるオン抵抗および積層欠陥の有無を調査する実験を行なった。実験方法は以下の通りである。

## 【0118】

まず、4H-SiCからなり、(0001)面を主面とするベース基板およびSiC基板を準備した。ベース基板の不純物濃度は $1 \times 10^{20} \text{ cm}^{-3}$ 、SiC基板の不純物濃度は $1 \times 10^{19} \text{ cm}^{-3}$ とした。また、ベース基板およびSiC基板の不純物は窒素、厚みはそれぞれ200 $\mu\text{m}$ とした。そして、当該ベース基板およびSiC基板を上記実施の形態1と同様の方法により接合し、ベース層上にSiC層が形成された炭化珪素基板とした(実施例A)。一方、比較のため、上記SiC基板と同様の構成を有し、厚みが400 $\mu\text{m}$ であるもの(比較例A)および上記ベース基板と同様の構成を有し、厚みが400 $\mu\text{m}$ であるもの(比較例B)も準備した。そして、上記実施例および比較例についてオン抵抗を測定した。

20

## 【0119】

オン抵抗の測定は、以下のように実施した。まず、実施例AのSiC層の主面、および比較例A、Bの(0001)面側の主面を研磨した。次に、実施例Aのベース基板側(裏面側)の主面および比較例A、Bの(000-1)面側の主面上にオーミック電極を形成した後、研磨された実施例AのSiC層の主面、および比較例A、Bの(0001)面側の主面上にショットキー電極を形成することにより、オン抵抗評価用ショットキーダイオードを作製した。その後、ダイシングにてチップ化した後、パッケージに実装し、ショットキーダイオードの順方向特性を測定した。そして、その飽和領域の傾きからオン抵抗を求めた。また、基板を1150において90分間保持することによりドライ酸化した後、積層欠陥の有無を調査した。なお、実施例Aにおけるベース層については、積層欠陥の有無の確認は行なわなかった。実験結果を表1に示す。

30

## 【0120】

## 【表1】

		不純物濃度 ( $\text{cm}^{-3}$ )	厚み ( $\mu\text{m}$ )	オン抵抗 ( $\text{m}\Omega\text{cm}^2$ )	積層欠陥の有無
実施例 A	SiC 層	$1 \times 10^{19}$	200	0.22	無し
	ベース層	$1 \times 10^{20}$	200		-
比較例 A		$1 \times 10^{19}$	400	0.32	無し
比較例 B		$1 \times 10^{20}$	400	0.12	有り

40

## 【0121】

表1を参照して、不純物濃度が $1 \times 10^{19} \text{ cm}^{-3}$ である比較例Aのオン抵抗は0.32 $\text{m}\Omega\text{cm}^2$ となっていたのに対し、不純物濃度が $1 \times 10^{20} \text{ cm}^{-3}$ である比較例

50

Bのオン抵抗は $0.12 \text{ m}\Omega/\text{cm}^2$ にまで低減されていた。しかし、この比較例Bにおいては、当該基板を用いた半導体装置の作製プロセスを想定したドライ酸化を実施した場合、積層欠陥の発生が確認された。したがって、比較例Bの炭化珪素基板を用いて高性能な半導体装置を作製することは困難であると考えられる。

【0122】

これに対し、ベース層の不純物濃度を $2 \times 10^{19} \text{ cm}^{-3}$ よりも大きい $1 \times 10^{20} \text{ cm}^{-3}$ とする一方、SiC層の不純物濃度を $2 \times 10^{19} \text{ cm}^{-3}$ よりも小さい $1 \times 10^{19} \text{ cm}^{-3}$ とした実施例Aの炭化珪素基板のオン抵抗は、比較例Aよりも低い $0.22 \text{ m}\Omega/\text{cm}^2$ となるとともに、SiC層には積層欠陥の発生が確認されなかった。

【0123】

以上の実験結果より、本発明の炭化珪素基板によれば、熱処理による積層欠陥の発生を抑制しつつ、抵抗を低減することが可能な炭化珪素基板を提供できることが確認された。

【0124】

なお、上記実施の形態および実施例においては、ベース上にSiC層が一層積層された場合について説明したが、本発明の炭化珪素基板はこれに限られず、厚み方向にSiC層が複数層積層されたものであってもよい。この場合、各SiC層に含まれる不純物濃度は、ベース層から離れるに従って低くなるように設定することができる。これにより、厚み方向における不純物濃度の相違に起因した格子定数の急激な変化を回避することができ、炭化珪素基板における反りの発生等を抑制することができる。

【0125】

(実施例2)

本発明の炭化珪素基板を用いて半導体装置を作製し、その優位性を確認する実験を行った。まず、上記実施例1の実施例Aの炭化珪素基板と同様の基板を準備し、当該基板を用いて上記実施の形態6と同様のMOSFETを作製した(実施例)。一方、比較のため、上記実施例1の比較例Bの炭化珪素基板と同様の基板を準備し、当該基板を用いて上記実施の形態6と同様のMOSFETを作製した(比較例)。

【0126】

その結果、比較例のMOSFETでは、耐圧保持層122を積層する為のエピタキシャル成長中の加熱により、耐圧保持層122には積層欠陥が導入され、デバイスの歩留まりが大幅に低下した。これに対し、実施例のMOSFETでは、積層欠陥の導入に起因した歩留まりの低下は発生しなかった。

【0127】

以上の実験結果より、本発明の炭化珪素基板を用いて縦型MOSFETなどの縦型デバイスを作製することにより、歩留まりの低下を抑制しつつ、オン抵抗の低減を実現できることが確認された。

【0128】

上記実施の形態6において説明したように、本発明の炭化珪素基板を用いて半導体装置を作製することができる。すなわち、本発明の半導体装置は、上記本発明の炭化珪素基板上に動作層としてのエピタキシャル層が形成されている。より具体的には、本発明の半導体装置は、上記本発明の炭化珪素基板と、当該炭化珪素基板上に形成されたエピタキシャル成長層と、当該エピタキシャル層上に形成された電極とを備えている。つまり、本発明の半導体装置は、炭化珪素からなるベース層と、単結晶炭化珪素からなり、ベース層上に配置されたSiC層と、SiC層上に形成されたエピタキシャル成長層と、当該エピタキシャル層上に形成された電極とを備えている。そして、ベース層の不純物濃度は $2 \times 10^{19} \text{ cm}^{-3}$ よりも大きく、SiC層の不純物濃度は $5 \times 10^{18} \text{ cm}^{-3}$ よりも大きく $2 \times 10^{19} \text{ cm}^{-3}$ よりも小さい。

【0129】

今回開示された実施の形態および実施例はすべての点で例示であって、制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて請求の範囲によって示され、請求の範囲と均等の意味、および範囲内でのすべての変更が含まれることが

10

20

30

40

50

意図される。

【産業上の利用可能性】

【0130】

本発明の炭化珪素基板および半導体装置は、熱処理による積層欠陥の発生を抑制しつつ厚み方向の抵抗率を低減することが求められる炭化珪素基板および半導体装置に、特に有利に適用され得る。

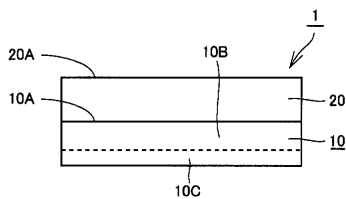
【符号の説明】

【0131】

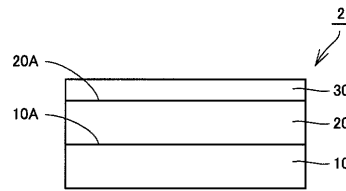
1, 2 炭化珪素基板、10 ベース層(ベース基板)、10A 主面、10B 単結晶層、11 原料基板、20 SiC層(SiC基板)、20A 主面、20B 端面、30 エピタキシャル成長層、40 アモルファスSiC層、50 オーミックコンタクト層、81 第1ヒータ、82 第2ヒータ、101 半導体装置、102 基板、110 ゲート電極、111 ソース電極、112 ドレイン電極、121 バッファ層、122 耐圧保持層、123 p領域、124 n<sup>+</sup>領域、125 p<sup>+</sup>領域、126 酸化膜、127 上部ソース電極。

10

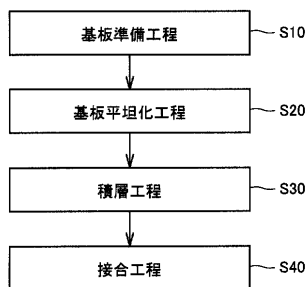
【図1】



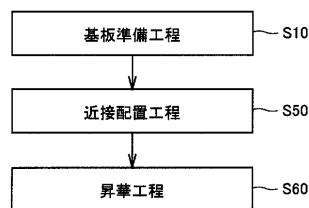
【図2】



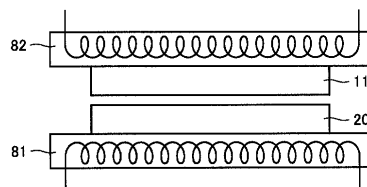
【図3】



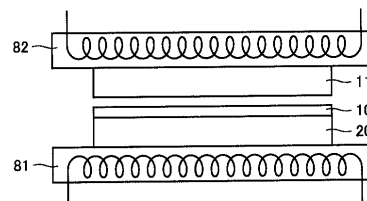
【図4】



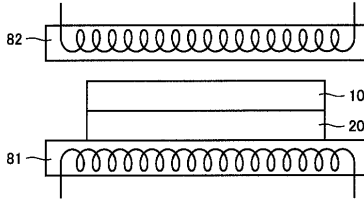
【図5】



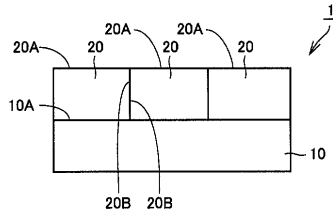
【図6】



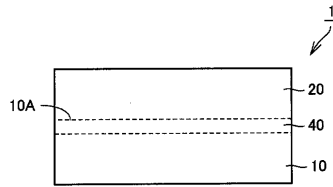
【図7】



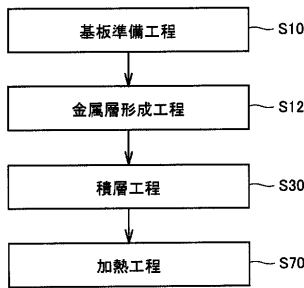
【図8】



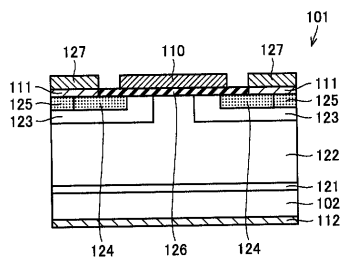
【図9】



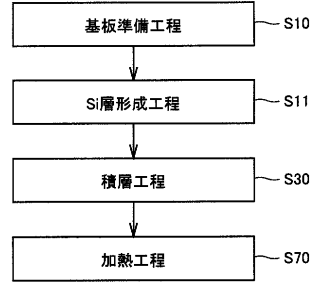
【図12】



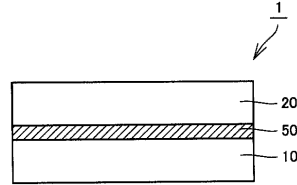
【図13】



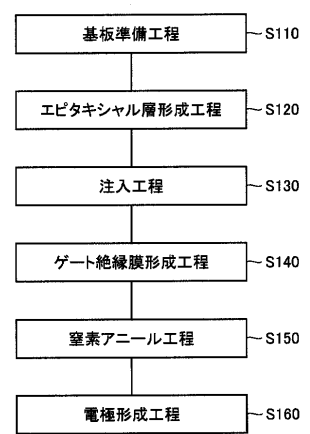
【図10】



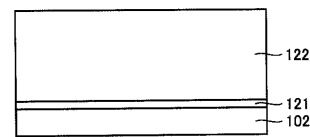
【図11】



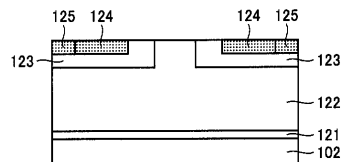
【図14】



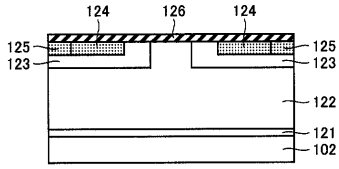
【図15】



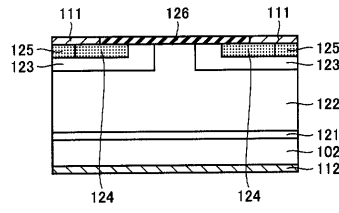
【図16】



【 図 17 】



【 図 18 】



## フロントページの続き

(31)優先権主張番号 特願2009-248621(P2009-248621)

(32)優先日 平成21年10月29日(2009.10.29)

(33)優先権主張国 日本国(JP)

(72)発明者 並川 靖生

大阪市此花区島屋一丁目1番3号 住友電気工業株式会社 大阪製作所内

(72)発明者 藤原 伸介

兵庫県伊丹市昆陽北一丁目1番1号 住友電気工業株式会社 伊丹製作所内

審査官 榎本 剛

(56)参考文献 国際公開第2001/018872(WO, A1)

特開2000-277405(JP, A)

特開2009-117533(JP, A)

特許第2961522(JP, B2)

特開2006-344942(JP, A)

特開2002-261275(JP, A)

特許第5157843(JP, B2)

(58)調査した分野(Int.Cl., DB名)

H01L 21/02

H01L 21/20

H01L 21/336

H01L 29/12

H01L 29/78