

(21)申請案號：098131038

(22)申請日：中華民國 98 (2009) 年 09 月 15 日

(51)Int. Cl.：

H05K1/18 (2006.01)

H05K3/46 (2006.01)

(71)申請人：欣興電子股份有限公司 (中華民國) UNIMICRON TECHNOLOGY CORP. (TW)

桃園縣桃園市龜山工業區興邦路 38 號

(72)發明人：陳宗源 CHEN, TSUNG YUAN (TW)

(74)代理人：戴俊彥

申請實體審查：有 申請專利範圍項數：31 項 圖式數：9 共 29 頁

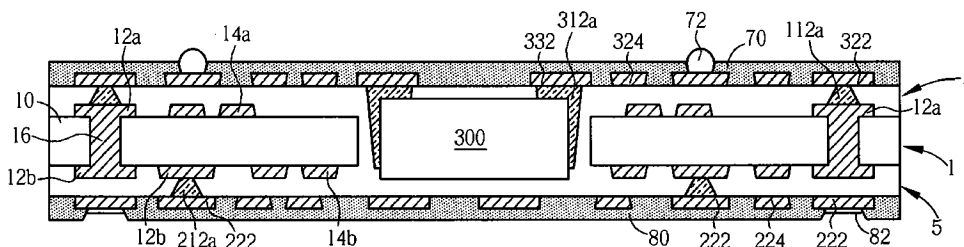
(54)名稱

內埋式元件基板結構及其製作方法

SUBSTRATE WITH EMBEDDED DEVICE AND FABRICATION METHOD THEREOF

(57)摘要

一種內埋式元件基板結構的製作方法。首先提供一核心電路板，包含有一開孔及複數個連接銅墊，其上設有複數個第一導電凸塊；提供一載板，包含一基材及一表面銅層，其上設有複數個第二導電凸塊，以及一內埋式元件，置於導電凸塊上並與其接合；提供一中間接合材，在相對應於該核心電路板的該開孔處，設有一貫穿孔；以及進行一壓合製程，將該核心電路板、該中間接合材及該載板壓合在一起，使該第一導電凸塊穿過該中間接合材而與該表面銅層電連接，並形成一合金介面。



- 1：核心電路板
- 4：中間接合材
- 5：中間接合材
- 10：核心基板
- 12a：連接銅墊
- 12b：連接銅墊
- 14a：細線路
- 14b：細線路
- 16：導電通孔結構
- 70：防焊阻劑層
- 72：錫球
- 80：防焊阻劑層
- 82：保護層
- 112a：合金插塞
- 212a：合金插塞
- 222：銅墊
- 224：細線路
- 300：內埋式元件

TW 201110836 A1

312a : 合金凸塊

322 : 銅墊

324 : 細線路

332 : 銅墊

六、發明說明：

【發明所屬之技術領域】

本發明係有關於一種電路板及其製作方法，特別是有關於一種內埋式元件基板結構及其製作方法。

【先前技術】

近年來，隨著電子技術的日新月異，更人性化、功能更佳的電子產品不斷地推陳出新，並朝向輕、薄、短、小的趨勢設計。在這些電子產品內通常會配置電路板，用以承載單個晶片或多個晶片，以作為電子產品的資料處理單元，然而晶片配置於電路板表面上會造成承載面積增加，因而將晶片或元件內嵌於電路基板中的內埋式元件基板，已成為當前的技術趨勢。

第 1 圖繪示的是習知內埋式元件基板的剖面示意圖。如第 1 圖所示，習知內埋式元件基板 400 主要由核心板 410、外層線路板 420 及外層線路板 430 壓合而成，在核心板 410 中設有一開孔 410a 用來容置一內埋式元件 500，其中，內埋式元件 500 係以錫膏表面貼裝 (SMT) 上件，也就是說，在外層線路板 430 上必須預作面積較大的 SMT 銅墊 432，並且必須確保錫膏 440 不會溢流，例如預作阻錫膏流動之溝槽或其它結構。

此外，習知內埋式元件基板 400 的導通孔 460 通常為充填銀顆粒與樹脂複合材料所組成的銀膠，由於僅利用細小銀顆粒之間的物理接觸作為電性傳導，故其電導通性較差，加上導通孔與銅墊的介面無金屬結合，造成習知內埋式元件基板的信賴性較差。

由此可知，該領域目前仍需要一種改良的內埋式元件基板結構及其製程方法，以解決上述習知技藝之不足與缺點。

【發明內容】

本發明之主要目的在提供一種改良之內埋式元件基板結構及其製作方法。

本發明一較佳實施例提供一種內埋式元件基板結構的製作方法。首先提供一核心電路板，包含有一開孔及複數個連接銅墊，其上設有複數個第一導電凸塊；提供一載板，包含一基材及一表面銅層，其上設有複數個第二導電凸塊，以及一內埋式元件，置於導電凸塊上並與其接合；提供一中間接合材，在相對應於該核心電路板的該開孔處，設有一貫穿孔；以及進行一壓合製程，將該核心電路板、該中間接合材及該載板壓合在一起，使該第一導電凸塊穿過該中間接合材而與該表面銅層電連接，並形成一合金介面。

本發明另一較佳實施例提供一種內埋式元件基板結構，包含有一核心電路板，其包含有一開孔及複數個連接銅墊；一內埋式元件，置於該開孔內；以及複數個合金插塞，分別設於該複數個連接銅墊上，並與一外層線路電連接，且各該合金插塞與該外層線路之間具有一合金介面。

為讓本發明之上述目的、特徵、和優點能更明顯易懂，下文特舉較佳實施方式，並配合所附圖式，作詳細說明如下。然而如下之較佳實施方式與圖式僅供參考與說明用，並非用來對本發明加以限制者。

【實施方式】

請參閱第 2 圖至第 9 圖，其為依據本發明較佳實施例所繪示的內埋式元件基板結構製作方法示意圖。需注意的是，第 2 圖至第 9 圖中僅以「1+2+1」四層線路板為例示範說明，但本發明不限於此種多層電路板結構，熟習該項技藝者應能理解本發明也可以被應用於核心板、連結板及其它多層板結構或者其製程。

首先，如第 2 圖所示，提供一核心電路板 1，包括一核心基板 10，例如，絕緣材，其中，核心基板 10 包含有一上表面 1a 以及一下表面 1b，且在核心基板 10 的上表面 1a 及下表面 1b 已分別形成導線圖案 10a 及 10b。例如，導線圖案 10a 至少可以包括連接銅墊 12a

以及細線路 14a，導線圖案 10b 至少可以包括連接銅墊 12b 以及細線路 14b。

此外，在核心基板 10 中已形成有複數個連通上表面 1a 及下表面 1b 的導線圖案 10a 及 10b 的導電通孔結構 16，例如，導電通孔結構 16 電連接形成在核心基板 10 上表面 1a 的連接銅墊 12a 以及形成在核心基板 10 下表面 1b 的連接銅墊 12b。

舉例來說，形成上述的核心電路板 1 的步驟可以包括有：(1) 提供一核心層薄板或一銅箔基板；(2) 進行機械或雷射鑽通孔製程；(3) 銅電鍍通孔；及(4) 線路蝕刻。

如第 3 圖所示，在核心電路板 1 的預定位置進行開孔製程，例如，以雷射或者機械成型機具，在核心電路板 1 的預定位置形成一貫穿核心基板 10 上表面 1a 及下表面 1b 的開孔 18。此開孔 18 係用來在後續步驟中容置一內埋式元件。

如第 4A 圖所示，接著，至少在核心電路板 1 的上表面 1a 的連接銅墊 12a 上，利用印刷方式形成錐形的導電凸塊 112，其中，導電凸塊 112 可以是銅-鈹-錫(Cu/Bi/Sn)、銅-銀-鈹-錫(Cu/Ag/Bi/Sn)、銅-鈹-鋅-錫(Cu/Bi/Zn/Sn)等銅膏或銅合金膠，其熔點應低於 210°C，甚至低於 200°C 以下。

根據本發明之較佳實施例，導電凸塊 112 較佳為銅-鈹-錫 (Cu/Bi/Sn) 配方銅合金膠，其熔點為 190°C 左右。在印刷步驟之後，接著進行一烘烤製程，在作業溫度約 90-120°C 的環境下，使導電凸塊 112 硬化。

如第 4B 圖所示，另外提供一載板 2，其包含一基材 20 以及一表面銅層 22。例如，載板 2 可以是一可撕離銅箔，或是金屬載板上電鍍 12 μ m 銅層。同樣的，利用印刷方式，在載板 2 的表面銅層 22 上的預定位置形成錐形的導電凸塊 212，其中，導電凸塊 212 可以是銅-鈹-錫 (Cu/Bi/Sn)、銅-銀-鈹-錫 (Cu/Ag/Bi/Sn)、銅-鈹-鋅-錫 (Cu/Bi/Zn/Sn) 等銅膏或銅合金膠，其熔點應低於 210°C，甚至低於 200°C 以下。

根據本發明之較佳實施例，導電凸塊 212 較佳為銅-鈹-錫 (Cu/Bi/Sn) 配方銅膏或銅合金膠所構成者，其熔點較佳為 190°C 左右。在印刷步驟之後，接著進行一烘烤製程，在作業溫度約 90-120°C 下，使導電凸塊 212 硬化。

如第 4C 圖所示，另外提供一載板 3，其包含一基材 30 以及一表面銅層 32。例如，載板 3 可以是一可撕離銅箔，或是金屬載板上電鍍 12 μ m 銅層。同樣的，利用印刷方式在載板 3 的表面銅層 32 上的預定位置形成導電凸塊 312，其中，導電凸塊 312 可以是銅-鈹-錫 (Cu/Bi/Sn)、銅-銀-鈹-錫 (Cu/Ag/Bi/Sn)、銅-鈹-鋅-錫 (Cu/Bi/Zn/Sn) 等

銅膏或銅合金膠，其熔點應低於 210°C，甚至低於 200°C 以下。

根據本發明之較佳實施例，導電凸塊 312 較佳為銅-鈹-錫 (Cu/Bi/Sn) 配方銅合金膠，其熔點為 190°C 左右。在印刷步驟之後，接著將一內埋式元件 300 置於導電凸塊 312 上並與其接合。隨後進行一烘烤製程，在作業溫度約 90-120°C 下，使導電凸塊 312 硬化。前述的內埋式元件 300 可以是半導體積體電路晶片或被動元件等等。

如第 4D 圖所示，另外提供一中間接合材 4，例如，片狀膠片 (Prepreg)、FR5 或 ABF (Ajinomoto build-up film) 介電層膜等材質，在相對應於核心電路板 1 的開孔 18 的預定位置上，形成一預設貫穿孔 48。

如第 5A 圖及第 5B 圖所示，接著將第 4A 圖所示的核心電路板 1、第 4B 圖所示的載板 2 及第 4C 圖所示的載板 3 在一低壓下以及相對低溫下層疊並壓合在一起，其中，核心電路板 1 被夾在載板 2 與載板 3 之間，核心電路板 1 與載板 3 之間是第 4D 圖所示的中間接合材 4，其預設貫穿孔 48 相對應於核心電路板 1 的開孔 18，用來容置內埋式元件 300，核心電路板 1 與載板 2 之間則是另一中間接合材 5。

根據本發明之較佳實施例，前述的低壓約為 0.5Mpa~3Mpa，而

前述的相對低溫約為 180-200°C，例如，190°C 左右。前述的相對低溫範圍係用來使中間接合材 4 及中間接合材 5 固化的溫度範圍。

在進行前述的壓合製程時，核心電路板 1 上的導電凸塊 112 會穿過中間接合材 4，直接與載板 3 的表面銅層 32 電連接，並且在前述的相對低溫環境下，導電凸塊 112 會與載板 3 的表面銅層 32 反應形成合金介面 60，例如，銅-鈹-錫(Cu/Bi/Sn)合金，形成良好的電性接觸，而導電凸塊 112 本身也會轉變成合金插塞 112a。

同樣的，載板 2 上的導電凸塊 212 會穿過中間接合材 5，與核心電路板 1 上的連接銅墊 12b 電連接，並且在前述的相對低溫環境下，導電凸塊 212 會與連接銅墊 12b 反應形成合金介面，例如，銅-鈹-錫(Cu/Bi/Sn)合金，形成良好的電性接觸，而導電凸塊 212 本身也會轉變成合金插塞 212a。此外，在前述的壓合過程中，載板 3 上的導電凸塊 312 也會轉變成合金凸塊 312a，與內埋式元件 300 之間形成良好的電性接觸。

如第 6 圖所示，接著進行載板剝離製程，利用蝕刻或手動方式，分別將載板 2 的基材 20 及載板 3 的基材 30 剝除，僅留下表面銅層 22 及 32。

如第 7 圖所示，在剝除載板 2 的基材 20 及載板 3 的基材 30 之後，隨後進行一外層線路蝕刻製程，將表面銅層 22 及 32 分別蝕刻成所

要的電路圖案 220 及 320，其中，電路圖案 220 至少包括銅墊 222 及細線路 224，電路圖案 320 至少包括銅墊 322、332 及細線路 324。根據本發明之較佳實施例，銅墊 222 與核心電路板 1 上的連接銅墊 12b 之間為合金插塞 212a，銅墊 322 與核心電路板 1 上的連接銅墊 12a 之間為合金插塞 112a，銅墊 332 與內埋式元件 300 之間為合金凸塊 312a。

如第 8 圖所示，在完成外層線路蝕刻製程之後，接著分別在電路圖案 220 及 320 上覆蓋一防焊阻劑層 70 以及一防焊阻劑層 80，並在防焊阻劑層 70 形成防焊開孔 70a，在防焊阻劑層 80 形成防焊開孔 80a，使其分別曝露出部分的銅墊 322 及銅墊 222。

如第 9 圖所示，在形成防焊阻劑層 70、80 及防焊開孔 70a、80a 之後，接著，進行後段錫球加工及表面處理步驟，在防焊開孔 70a 曝露出的銅墊 322 上形成錫球 72，而在開孔 80a 曝露出的銅墊 222 上形成保護層 82，例如，化鎳金、有機保焊劑(organic solderability preservative, OSP)等。

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明之涵蓋範圍。

【圖式簡單說明】

第 1 圖繪示的是習知內埋式元件基板的剖面示意圖。

第 2 圖至第 9 圖為依據本發明較佳實施例所繪示的內埋式元件基板結構製作方法示意圖。

【主要元件符號說明】

1 核心電路板	1a 上表面
1b 下表面	10 核心基板
10a 導線圖案	10b 導線圖案
12a 連接銅墊	12b 連接銅墊
14a 細線路	14b 細線路
16 導電通孔結構	18 開孔
112 導電凸塊	112a 合金插塞
2 載板	
20 基材	22 表面銅層
212 導電凸塊	212a 合金插塞
220 電路圖案	222 銅墊
224 細線路	
3 載板	
30 基材	32 表面銅層
300 內埋式元件	312 導電凸塊
312a 合金凸塊	320 電路圖案
322 銅墊	324 細線路

332 銅墊

4 中間接合材

5 中間接合材

70 防焊阻劑層

70a 防焊開孔

80 防焊阻劑層

82 保護層

48 貫穿孔

60 合金介面

72 錫球

80a 防焊開孔

400 內埋式元件基板

410 核心板

410a 開孔

420 外層線路板

430 外層線路板

432 SMT 銅墊

440 錫膏

460 導通孔

500 內埋式元件

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：98/31038

※申請日：98 9 15

※IPC 分類：H05K 1/18 (2006.01)

一、發明名稱：(中文/英文)

H05K 3/46 (2006.01)

內埋式元件基板結構及其製作方法/SUBSTRATE WITH EMBEDDED
DEVICE AND FABRICATION METHOD THEREOF

二、中文發明摘要：

一種內埋式元件基板結構的製作方法。首先提供一核心電路板，包含有一開孔及複數個連接銅墊，其上設有複數個第一導電凸塊；提供一載板，包含一基材及一表面銅層，其上設有複數個第二導電凸塊，以及一內埋式元件，置於導電凸塊上並與其接合；提供一中間接合材，在相對應於該核心電路板的該開孔處，設有一貫穿孔；以及進行一壓合製程，將該核心電路板、該中間接合材及該載板壓合在一起，使該第一導電凸塊穿過該中間接合材而與該表面銅層電連接，並形成一合金介面。

三、英文發明摘要：

A method for fabricating a substrate with an embedded device includes providing a core wiring board having an opening, a plurality of copper pads and a plurality of first bumps on the copper pads; providing

a carrier having a carrier substrate and a copper film, wherein a plurality of second bumps and a device mounted on the second bumps; providing a bonding sheet having a through opening corresponding to the opening of the core substrate; and laminating the core wiring board, the bonding sheet and the carrier together such that the first bumps penetrate the bonding sheet to contact with the copper film whereby forming an alloy contact interface thereto.

七、申請專利範圍：

1. 一種內埋式元件基板結構的製作方法，包含有：

提供一核心電路板，其包含有一開孔以及複數個連接銅墊，設於該核心電路板的第一面上，其中該複數個連接銅墊上設有以銅膏印刷而成的複數個第一導電凸塊；

提供一載板，包含一基材以及一表面銅層，其中該表面銅層上設有以銅膏印刷而成的複數個第二導電凸塊，以及一內埋式元件置於導電凸塊上並與其接合；

提供一中間接合材，在相對應於該核心電路板的該開孔處，設有一貫穿孔；以及

進行一壓合製程，將該核心電路板、該中間接合材及該載板壓合在一起，使該第一導電凸塊穿過該中間接合材而與該表面銅層電連接，並使該第一導電凸塊與該表面銅層之間在該壓合製程過程中形成一合金介面。

2. 如申請專利範圍第 1 項所述之內埋式元件基板結構的製作方法，其中另包含：進行一烘烤製程，使該複數個第一導電凸塊及該第二導電凸塊硬化。

3. 如申請專利範圍第 2 項所述之內埋式元件基板結構的製作方法，其中該烘烤製程的作業溫度在 90-120°C 之間。

4. 如申請專利範圍第 1 項所述之內埋式元件基板結構的製作方

法，其中該銅膏包含銅-鈹-錫(Cu/Bi/Sn)、銅-銀-鈹-錫(Cu/Ag/Bi/Sn)或銅-鈹-鋅-錫(Cu/Bi/Zn/Sn)。

5. 如申請專利範圍第 1 項所述之內埋式元件基板結構的製作方法，其中該銅膏的熔點低於 210°C。

6. 如申請專利範圍第 1 項所述之內埋式元件基板結構的製作方法，其中將該核心電路板、該中間接合材及該載板壓合在一起時，使該內埋式元件容置在該開孔及該貫穿孔內。

7. 如申請專利範圍第 1 項所述之內埋式元件基板結構的製作方法，其中該壓合製程的作業溫度在 150-200°C 之間，且該合金介面係在該壓合製程的該作業溫度下形成。

8. 如申請專利範圍第 7 項所述之內埋式元件基板結構的製作方法，其中該合金介面包含銅-鈹-錫(Cu/Bi/Sn)合金。

9. 如申請專利範圍第 7 項所述之內埋式元件基板結構的製作方法，其中該壓合製程的該作業溫度同時將該第一導電凸塊轉變成一合金插塞。

10. 如申請專利範圍第 7 項所述之內埋式元件基板結構的製作方法，其中該壓合製程的該作業溫度同時將該第二導電凸塊轉變成一

合金凸塊。

11. 一種內埋式元件基板結構的製作方法，包含有：

提供一核心電路板，其包含有一開孔、複數個第一連接銅墊，設於該核心電路板的第一面上，及複數個第二連接銅墊，設於該核心電路板的第二面上，其中該複數個第一連接銅墊上設有以銅膏印刷而成的複數個第一導電凸塊；

提供一第一載板，包含一第一基材以及一第一表面銅層，其中該第一表面銅層上設有以銅膏印刷而成的複數個第二導電凸塊，以及一內埋式元件置於導電凸塊上並與其接合；

提供一第二載板，包含一第二基材以及一第二表面銅層，其中該第二表面銅層上設有以銅膏印刷而成的複數個第三導電凸塊；

提供一中間接合材，在相對應於該核心電路板的該開孔處，設有一貫穿孔；以及

進行一壓合製程，將該核心電路板、該中間接合材及該第一、第二載板壓合在一起，使該第一導電凸塊穿過該中間接合材而與該第一載板的該第一表面銅層電連接，並使該第三導電凸塊分別與設於該核心電路板的該第二表面上的該複數個第二連接銅墊電連接，其中該第一導電凸塊與該第一表面銅層以及該第三導電凸塊與該第二連接銅墊之間均形成一合金介面。

12. 如申請專利範圍第 11 項所述之內埋式元件基板結構的製作方法，其中另包含：進行一烘烤製程，使該複數個第一、第二及第三

導電凸塊硬化。

13. 如申請專利範圍第 12 項所述之內埋式元件基板結構的製作方法，其中該烘烤製程的作業溫度在 90-120°C 之間。

14. 如申請專利範圍第 11 項所述之內埋式元件基板結構的製作方法，其中該銅膏包含銅-鈹-錫(Cu/Bi/Sn)、銅-銀-鈹-錫(Cu/Ag/Bi/Sn)或銅-鈹-鋅-錫(Cu/Bi/Zn/Sn)。

15. 如申請專利範圍第 11 項所述之內埋式元件基板結構的製作方法，其中該銅膏的熔點低於 210°C。

16. 如申請專利範圍第 11 項所述之內埋式元件基板結構的製作方法，其中將該核心電路板、該中間接合材及該第一、第二載板壓合在一起時，使該內埋式元件容置在該開孔及該貫穿孔內。

17. 如申請專利範圍第 11 項所述之內埋式元件基板結構的製作方法，其中該壓合製程的作業溫度在 150-200°C 之間，且該合金介面係在該壓合製程的該作業溫度下形成。

18. 如申請專利範圍第 17 項所述之內埋式元件基板結構的製作方法，其中該合金介面包含銅-鈹-錫(Cu/Bi/Sn)合金。

19. 如申請專利範圍第 17 項所述之內埋式元件基板結構的製作方法，其中該壓合製程的該作業溫度同時將該第一、第三導電凸塊轉變成一合金插塞。

20. 如申請專利範圍第 17 項所述之內埋式元件基板結構的製作方法，其中該壓合製程的該作業溫度同時將該第二導電凸塊轉變成一合金凸塊。

21. 如申請專利範圍第 11 項所述之內埋式元件基板結構的製作方法，其中在該壓合製程後，另包含有：剝除該第一基材及該第二基材。

22. 如申請專利範圍第 21 項所述之內埋式元件基板結構的製作方法，其中在剝除該第一基材及該第二基材後，另包含有：將該第一、第二表面銅層蝕刻成外層線路。

23. 如申請專利範圍第 22 項所述之內埋式元件基板結構的製作方法，其中在將該第一、第二表面銅層蝕刻成外層線路後，另包含有：於該外層線路上覆蓋一防焊阻劑層。

24. 如申請專利範圍第 11 項所述之內埋式元件基板結構的製作方法，其中該中間接合材包含有片狀膠片(Prepreg)、FR5 或 ABF(Ajinomoto build-up film) 介電層膜。

25. 一種內埋式元件基板結構，包含有：

一核心電路板，其包含有一開孔及複數個連接銅墊；

一內埋式元件，置於該開孔內；以及

複數個合金插塞，分別設於該複數個連接銅墊上，並與一外層線路電連接，且各該合金插塞與該外層線路之間具有一合金介面。

26. 如申請專利範圍第 25 項所述之內埋式元件基板結構，其中該合金介面包含銅-鈹-錫(Cu/Bi/Sn)合金。

27. 如申請專利範圍第 25 項所述之內埋式元件基板結構，其中另包含一中間接合材，介於該核心電路板與該外層線路之間。

28. 如申請專利範圍第 25 項所述之內埋式元件基板結構，其中該內埋式元件係透過一合金凸塊與該外層線路電連接。

29. 如申請專利範圍第 28 項所述之內埋式元件基板結構，其中該合金凸塊包含銅-鈹-錫(Cu/Bi/Sn)合金。

30. 如申請專利範圍第 1 項所述之內埋式元件基板結構的製作方法所形成的內埋式元件基板結構。

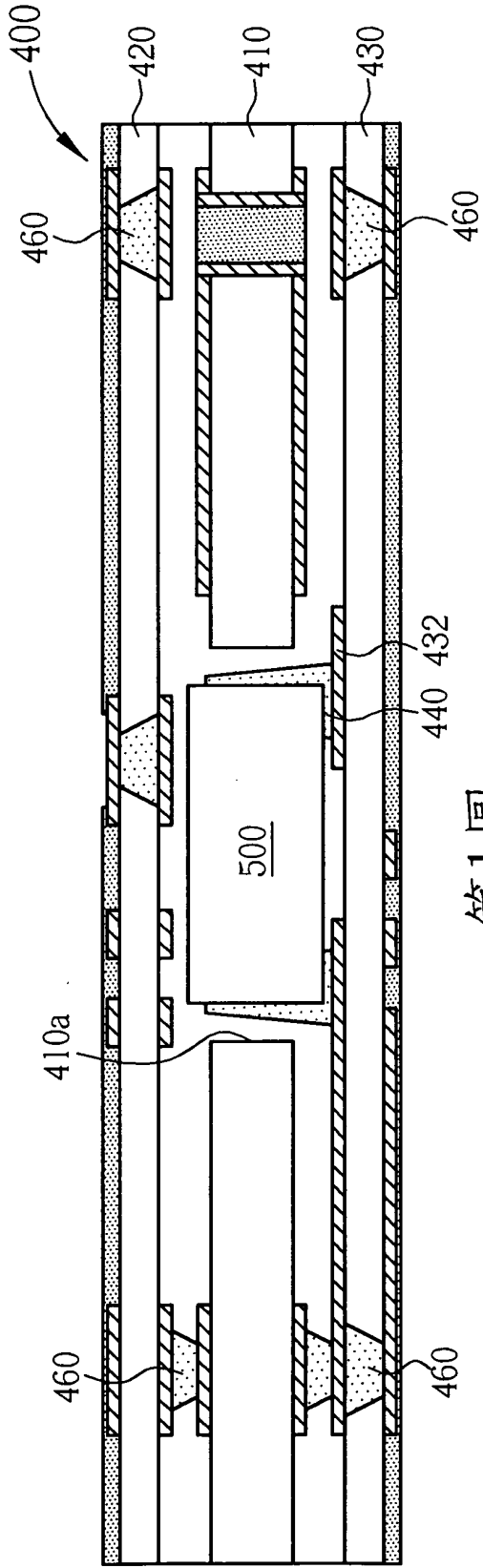
31. 如申請專利範圍第 11 項所述之內埋式元件基板結構的製作方法

所形成的內埋式元件基板結構。

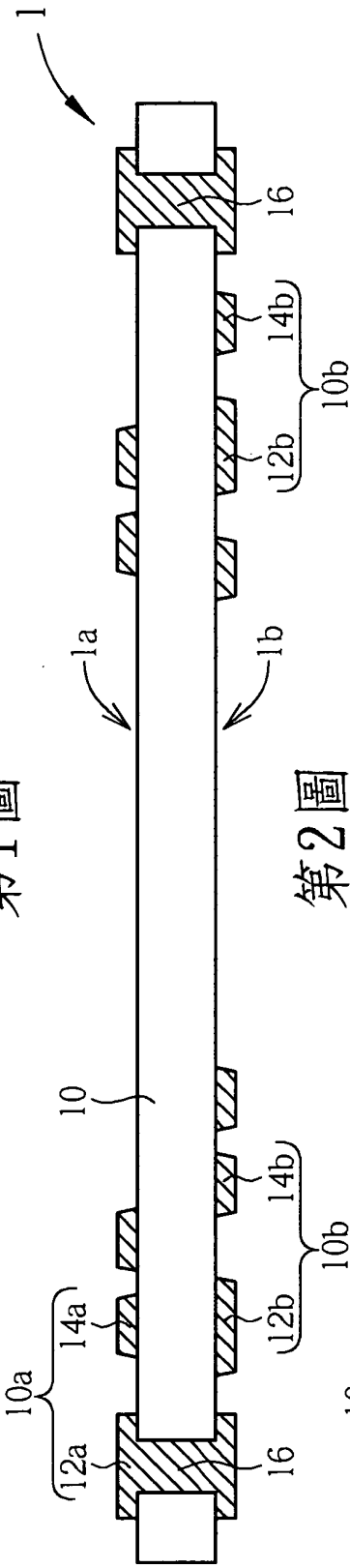
八、圖式：

所形成的內埋式元件基板結構。

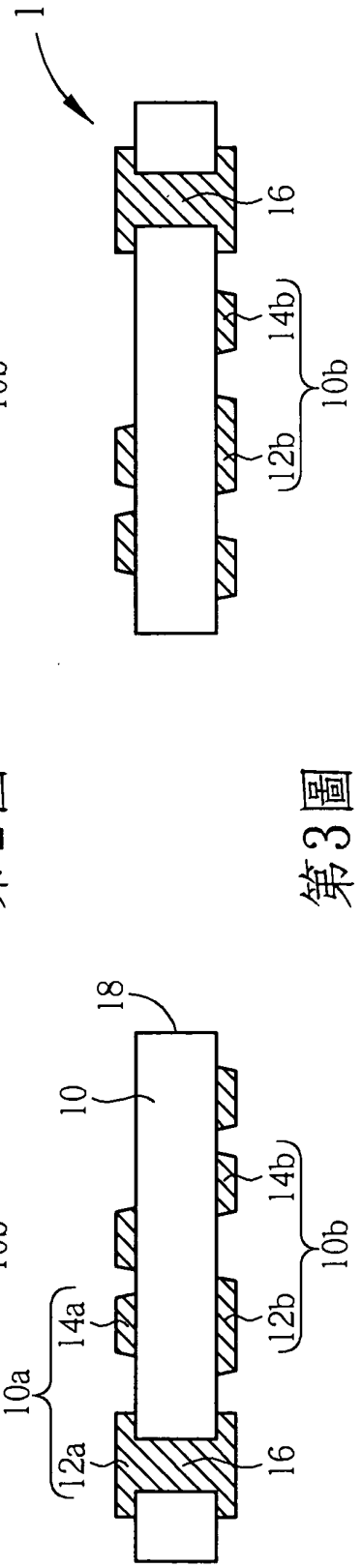
八、圖式：



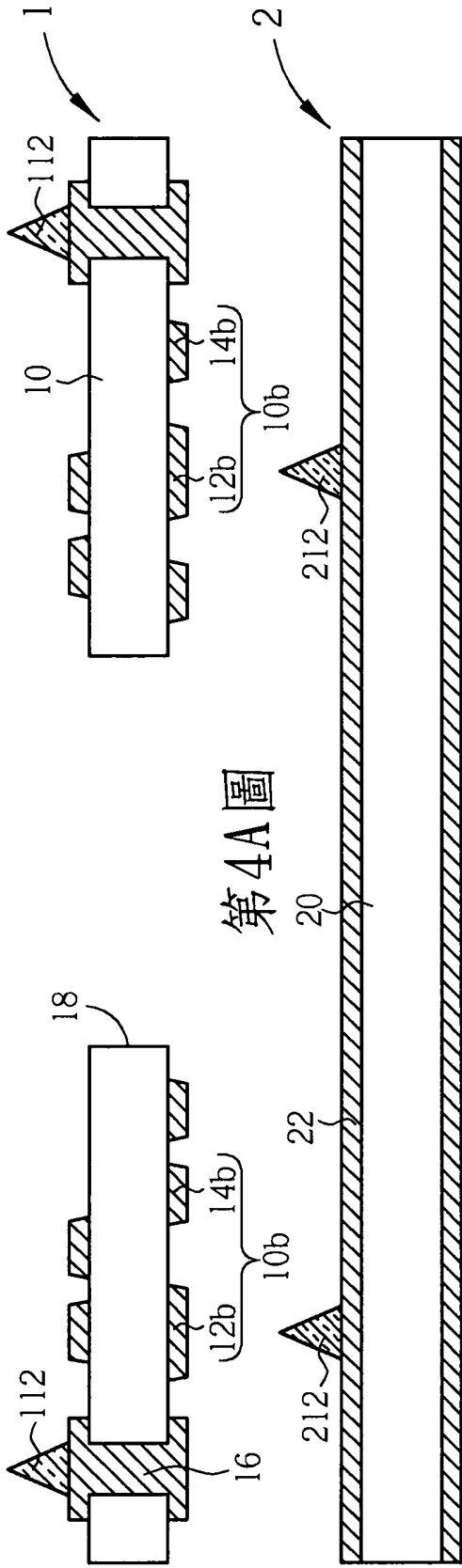
第1圖



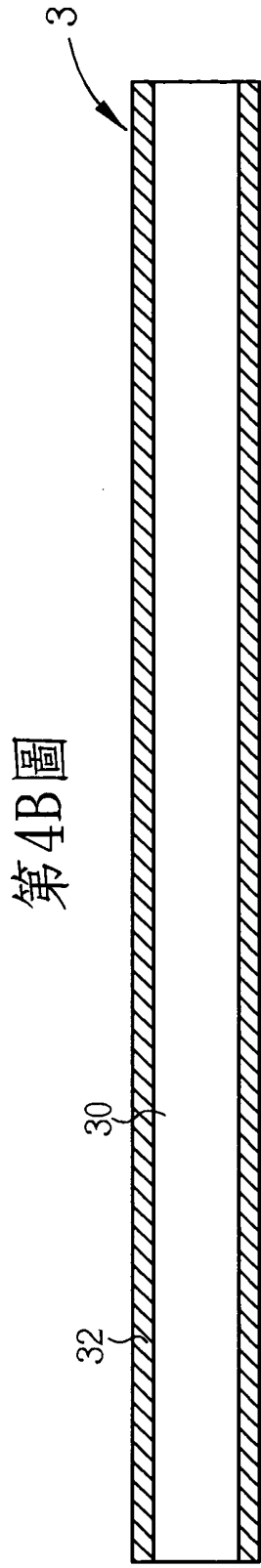
第2圖



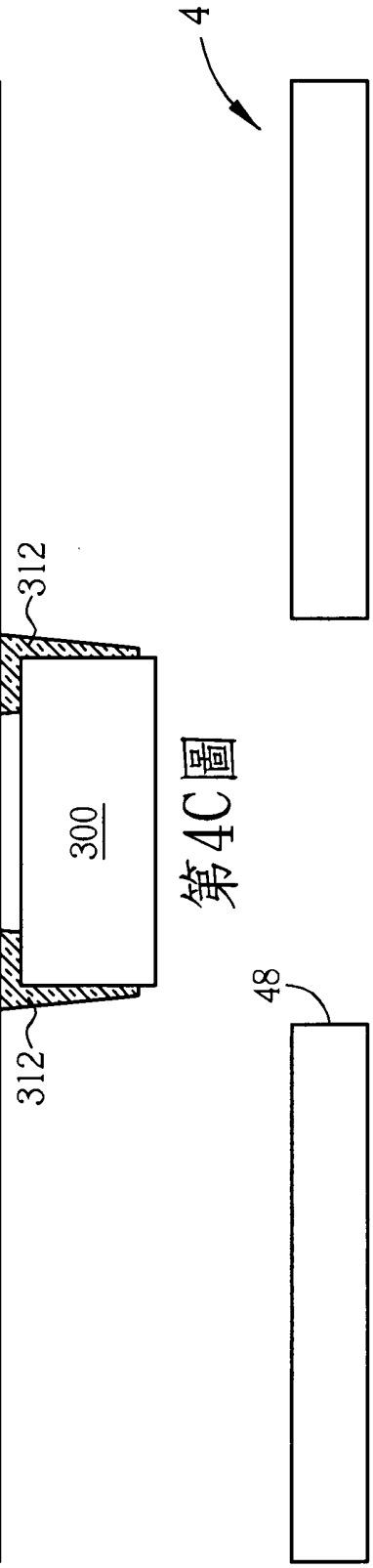
第3圖



第4A圖

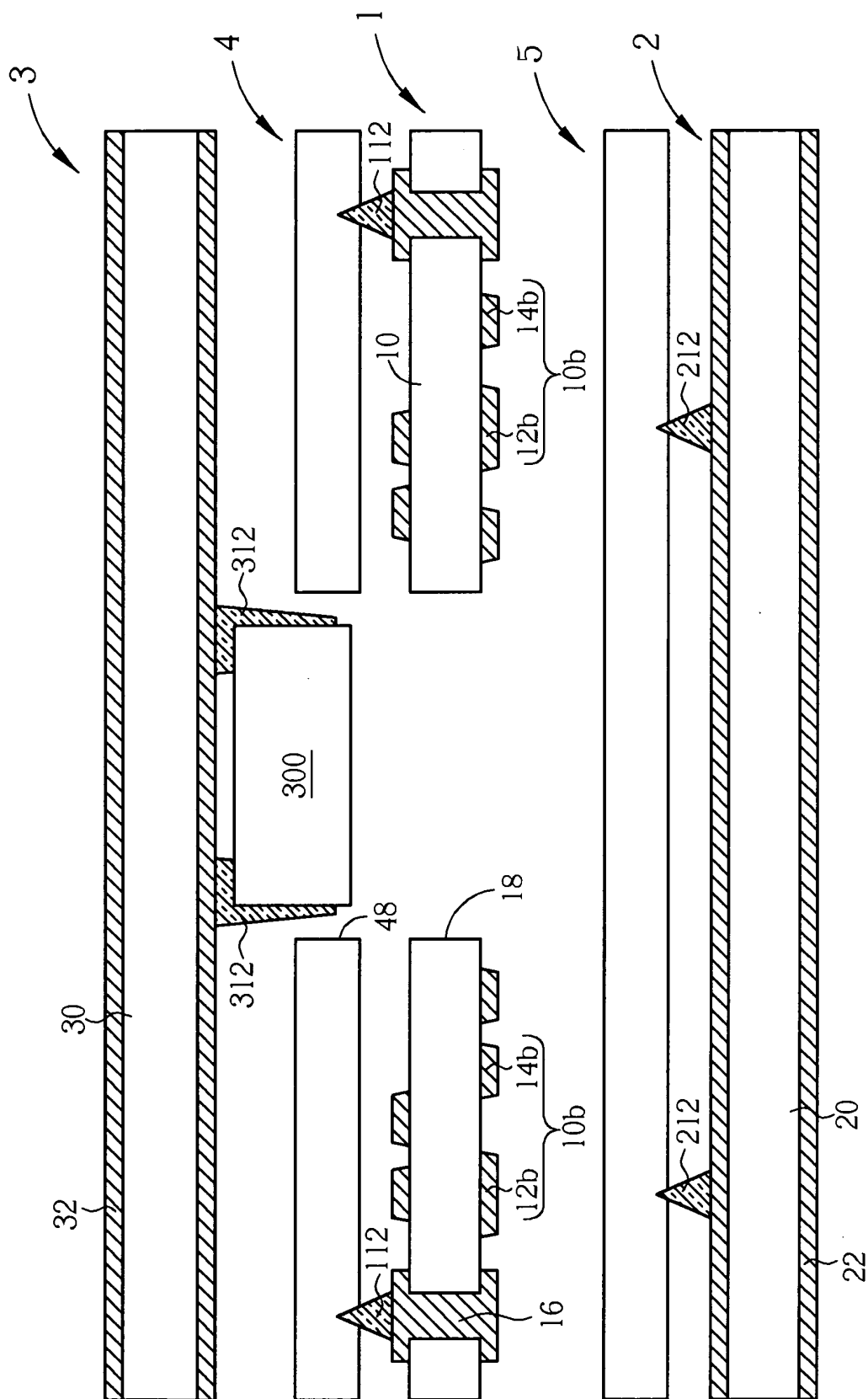


第4B圖

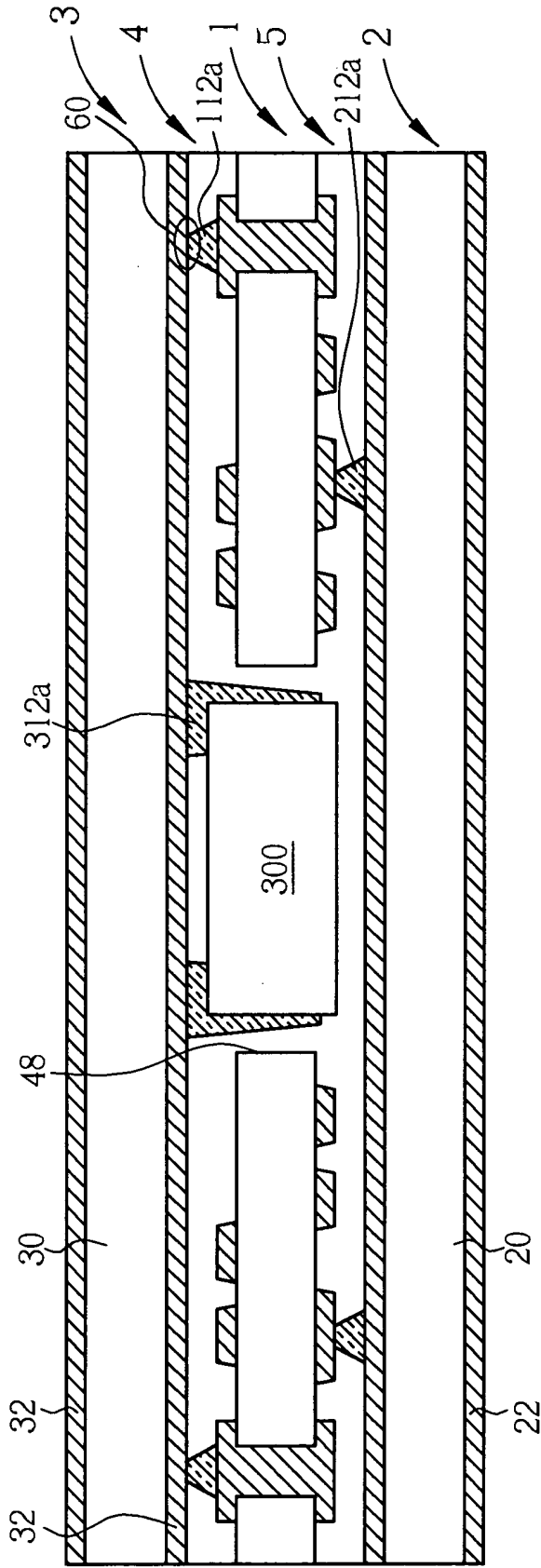


第4C圖

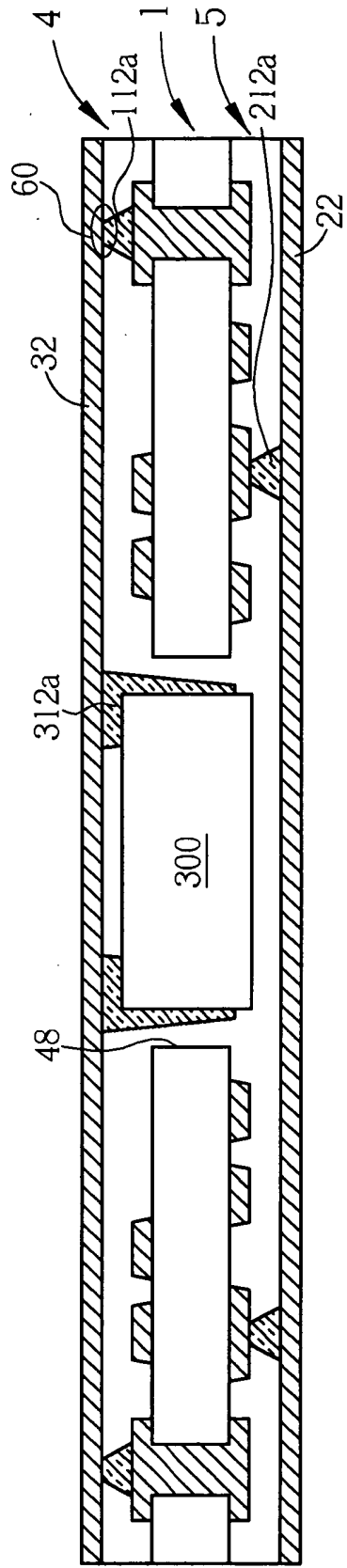
第4D圖



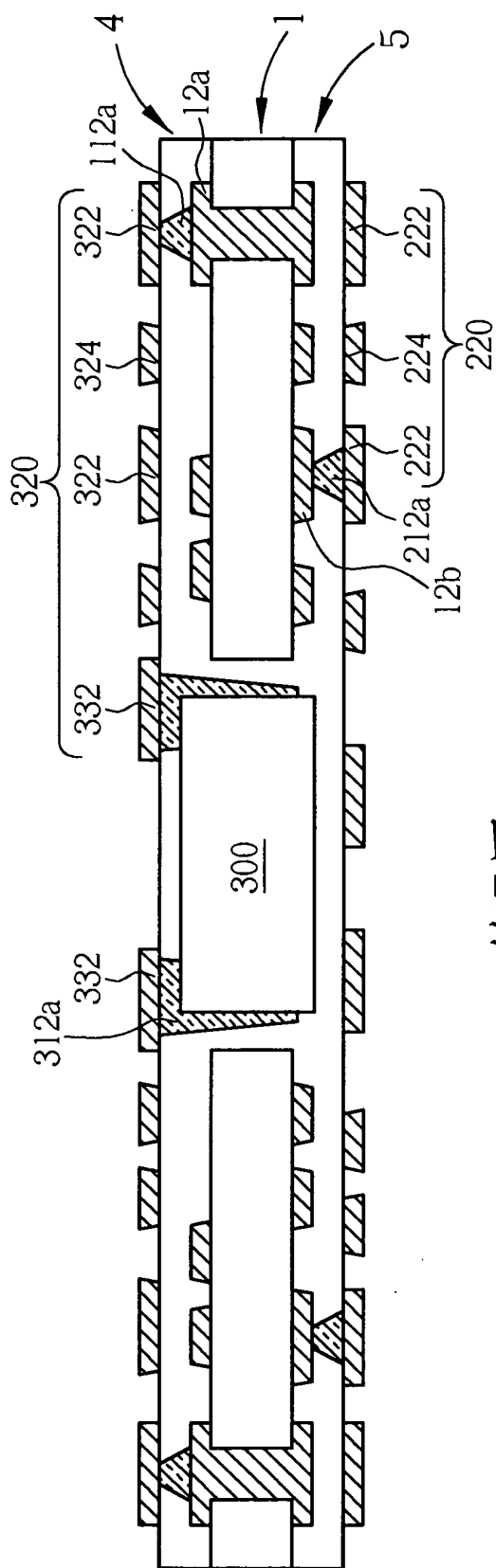
第5A圖



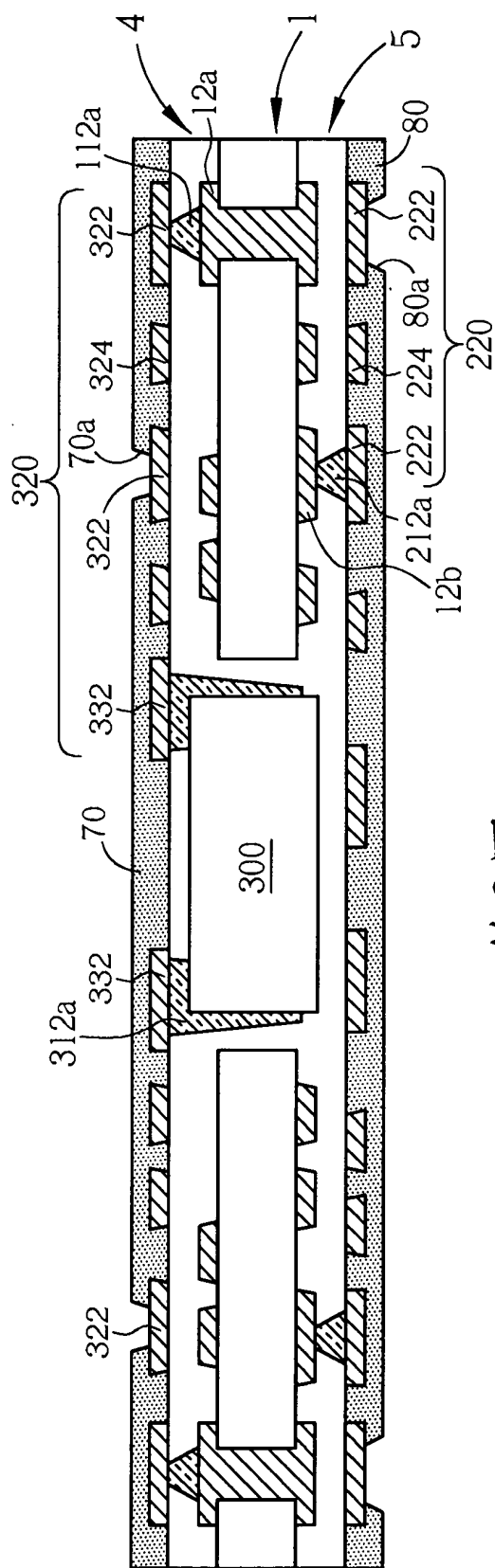
第5B圖



第6圖



第7圖



第8圖

四、指定代表圖：

(一)本案指定代表圖為：第 (9) 圖。

(二)本代表圖之元件符號簡單說明：

1 核心電路板

10 核心基板

12a 連接銅墊

12b 連接銅墊

14a 細線路

14b 細線路

16 導電通孔結構

112a 合金插塞

212a 合金插塞

222 銅墊

224 細線路

300 內埋式元件

312a 合金凸塊

322 銅墊

324 細線路

332 銅墊

4 中間接合材

5 中間接合材

70 防焊阻劑層

72 錫球

80 防焊阻劑層

82 保護層

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無