



(12)发明专利

(10)授权公告号 CN 103202011 B

(45)授权公告日 2017.06.27

(21)申请号 201180054208.6

专利权人 特里赛尔公司

(22)申请日 2011.09.28

(72)发明人 M·阿克斯 J-L·马丁

(65)同一申请的已公布的文献号

A·佩泽拉

申请公布号 CN 103202011 A

(74)专利代理机构 永新专利商标代理有限公司
72002

(43)申请公布日 2013.07.10

代理人 王英 刘炳胜

(30)优先权数据

(51)Int.Cl.

1057848 2010.09.29 FR

H04N 5/365(2006.01)

(85)PCT国际申请进入国家阶段日

H04N 5/3745(2006.01)

2013.05.10

(86)PCT国际申请的申请数据

(56)对比文件

PCT/EP2011/066937 2011.09.28

WO 2009/043887 A1, 2009.04.09,

(87)PCT国际申请的公布数据

JP 2005277513 A, 2005.10.06,

W02012/041935 FR 2012.04.05

审查员 朱一雷

(73)专利权人 原子能和辅助替代能源委员会

地址 法国巴黎

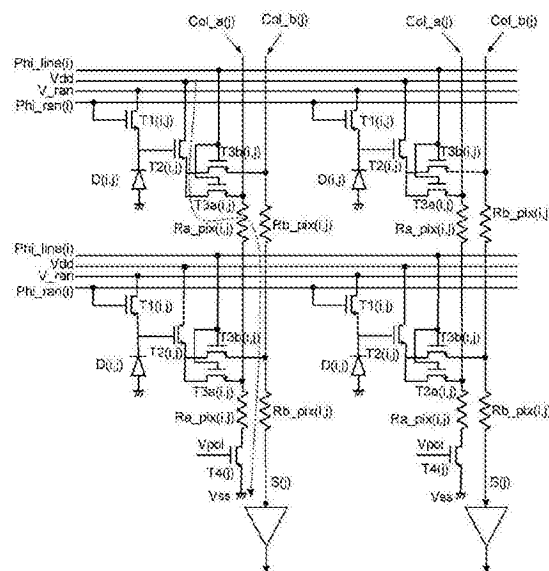
权利要求书1页 说明书7页 附图4页

(54)发明名称

数据导线中的欧姆电压降为零的成像装置

(57)摘要

本发明涉及一种成像装置,包括像素的矩阵、至少一个数据导线(Col_b)和电子电流发生器(T4),所述数据导线(Col_b)能够连接到成行组织的矩阵的几个像素,并使得能够依次传输分别由一行的每个像素输送的信号,所述电子电流发生器(T4)为几个像素供电,所述矩阵的每个像素包括:•晶体管(T2),在称为像素的节点的所述晶体管的端点之一处,输送由相关像素输送的信号,其中能够有从所述电流发生器(T4)产生的偏置电流,•以及第一电子开关(T3b),使得能够根据像素的选择信号(Phi_line)将所述像素的节点连接到与这个像素相关联的数据导线(Col_b)。根据本发明,所述矩阵的每个像素还包括与所述第一电子开关(T3b)不同的第二电子开关(T3a),其连接到所述像素的节点,并能够根据所述像素的选择信号(Phi_line)使所述发生器(T4)产生的电流在所述晶体管中流动。



1. 一种成像装置, 包括像素的矩阵、至少一个数据导线 (Col_b) 和电子电流发生器 (T4), 所述数据导线 (Col_b) 能够连接到成行组织的矩阵中的几个像素, 并使得能够依次传输分别由一行像素中的每一个输送的信号, 所述电子电流发生器 (T4) 为几个像素供电, 所述矩阵中的像素中的每一个包括:

- 晶体管 (T2), 在称为像素的节点的晶体管的端点之一处, 输送由相关像素输送的信号, 在所述晶体管中能够有从所述电子电流发生器 (T4) 产生的偏置电流,
- 以及第一电子开关 (T3b), 使得能够根据像素的选择信号 (Phi_line) 将所述像素的节点连接到与所述像素相关联的数据导线 (Col_b),

其特征在于, 所述矩阵中的每个像素还包括与所述第一电子开关 (T3b) 不同的第二电子开关 (T3a), 所述第二电子开关连接到所述像素的节点, 并能够根据所述像素的选择信号 (Phi_line) 使所述电子电流发生器 (T4) 产生的电流在所述晶体管中流动,

所述装置包括连接到使用同一电子电流发生器 (T4) 的所有像素的至少一个电流供应导线 (Col_a), 且其特征在于所述电流供应导线 (Col_a) 与所述数据导线 (Col_b) 不同, 所述电流供应导线 (Col_a) 将所述电子电流发生器 (T4) 连接至所述被考虑的行的所有像素的各所述第二电子开关 (T3a)。

2. 根据权利要求1所述的装置, 其特征在于每个像素包括晶体管 (T5), 其漏极源极电路设置于所述像素的节点和所述第二电子开关 (T3a) 之间, 所述晶体管 (T5) 工作于饱和状态, 以使得所述像素的节点的电势能独立于所述像素沿所述电流供应导线 (Col_a) 的位置。

3. 根据权利要求1-2中的任意一项所述的装置, 其特征在于所述电子电流发生器 (T4) 是一行的所有像素共用的。

4. 根据权利要求1-2中的任意一项所述的装置, 其特征在于所述像素的矩阵是在衬底上制造的, 且其特征在于, 所述数据导线 (Col_b) 连接到所述一行像素的读出电路 (S), 且其特征在于, 所述读出电路 (S) 和所述电子电流发生器 (T4) 设置于所述衬底上且在所述衬底的同一个边缘附近。

数据导线中的欧姆电压降为零的成像装置

技术领域

[0001] 本发明涉及一种成像装置。可以实施本发明以用检测器拍摄图像。

背景技术

[0002] 这种装置包括大量的光敏点,称为像素,一般被组织成矩阵或条阵列。在检测器中,像素表示检测器的基本光敏元件。每个像素都将其受到的电磁辐射转换成电信号。在读取矩阵的阶段中将各个像素产生的电信号收集起来,然后进行数字化,以便能够进行处理并储存,以形成图像。这些像素由光敏区和电子电路形成,光敏区根据其接收的光子通量来提供产生电荷电流,电子电路用于处理该电流。光敏区通常包括光敏元件或光检测器,例如,它可以是光电二极管、光敏电阻或者光电晶体管。可以处理几百万个像素的大尺寸光敏矩阵已被发现。

[0003] 辐射检测器可以用于电离辐射的成像,特别是X射线或 γ 射线的成像,在医疗领域,或者在工业部门的无损检测领域,辐射检测器可以用于检测放射图像。光敏元件使得检测可见光或近可见光的电磁辐射成为可能。可是这些元件对入射在检测器上的辐射根本不敏感,或者几乎不敏感。然后一种被称为闪烁体的辐射转换器就得到了频繁的使用,其将例如X射线辐射转换成像素中的光敏元件所敏感的波段的辐射。另一种方法是从另一种材料产生光敏元件,将X射线辐射直接转换为电荷。例如,对于碲化镉(CdTe)制成的第一像素化衬底逐个像素连接到CMOS读出电路的矩阵而言,就是这种情况,因此其不再拥有检测功能。

[0004] 已知利用电压跟随器可以产生电子处理电路,使得读取光敏元件中累积的电荷电流成为可能。电流源为像素在其读取期间确保功率供应。由此产生的示范性成像装置在图1中示出。

[0005] 为简化管理,该图示意性地给出了两行两列的矩阵。形成了四个像素,每个像素在行和列的交叉点处。当然真正的矩阵通常大得多。

[0006] 每个像素都包括在此以光电二极管D表示的光敏区和三个晶体管T1,T2和T3形成的电子处理电路。在图中,光电二极管D和三个晶体管的标记附有两个坐标(i,j),可以把行的位置视为i,把列的位置视为j。

[0007] 在同一列或更一般地,在同一行的像素共享位于列尾的晶体管T4和读出电路S。晶体管T4和读出电路S通过导线Col与该列的像素相连接。位于同一行的像素与四条用于传送信号Phi_line,Vdd,V_ran和Phi_ran的导线相连接,这样就使控制每一行的像素成为可能。

[0008] 晶体管T1使得能够在重新初始化矩阵期间将光电二极管的阴极电压重新初始化到电压V_ran,在重新初始化矩阵期间,控制信号Phi_ran是工作的。

[0009] 在重新初始化之后,光电二极管D接收到的照射导致在图像拍摄阶段期间其阴极的电势降低。

[0010] 图像拍摄阶段之后是读取阶段,在此期间,读取光电二极管D的电势。因此,利用施加于栅极的命令Phi_line导通晶体管T3,因此后者具有开关的作用。

[0011] 晶体管T2作为跟随器而工作,晶体管T4作为电流源工作。然后晶体管T2和T4形成

电压跟随器级,其拷贝光电二极管D的阴极上的电压,然后在列尾读出电路S的输入上在一定偏移之内再现。为执行其拷贝转移,晶体管T2需要在其漏极和源极中流动的偏置电流。这一电流是由几个像素共用的晶体管T4形成的电流发生器所施加的。在所呈现的范例中,晶体管T4为一系列上像素所共用。

[0012] 在读出电路S输入的电压 V_s 可表示为:

$$[0013] \quad V_s = V_p - V_T - K \quad (1)$$

[0014] 其中, V_p 是光电二极管的阴极电压, V_T 是晶体管T2的阈值电压, K 是与晶体管T4提供的电流值尤其相关的常数。

[0015] 电压 V_{ran} 和电压 V_{dd} 常常是相同的。

[0016] 矩阵第 n 行的相位 Φ_{line} 常常与上一行即 $n-1$ 行的相位 Φ_{ran} 相同。在这种情况下,跟随器信号上游的信号积分周期,对于第 $n-1$ 行来说,会从第 n 行寻址结束一直持续到后续图像的第 $n-1$ 行寻址。因此,对于每一行来说,重新初始化阶段和读取阶段都是不同的。通常用“卷帘快门”这个名称称呼文献中公知的循环行寻址。

[0017] 生成控制信号 Φ_{line} 和 Φ_{ran} 的寻址电路(通常是移位寄存器)在图中未示出,设置在行尾。

[0018] 之后在寄存器中复用各列读出电路S的各输出,以便获得行的视频信号,在该图中未示出寄存器。

[0019] 对整个矩阵来说,在它可以与读取这些相同列一前一后地依次切换到不同列的条件下,也可以只使用一个电流源晶体管T4。

[0020] 在实践中,对于每个像素来说,每个列 Col 都会以电阻 R_{pix} 的形式呈现一种线性电阻。关系式(1)仅在像素的输出节点电平处,也就是说,在晶体管T2的源极电平处是正确的。但是,当这个电压是位于列尾或读出电路S的输入时,它会被一种欧姆移位所破坏,该欧姆移位与晶体管T3的电阻和沿列 Col 将所选像素与读出电路S间隔开的像素数量 n 有关。数量 n 与矩阵所读像素的位置对应。更精确地讲,电压 V_s 可表示为:

$$[0021] \quad V_s = V_p - V_T - K - I \times (R(T3) + n \times R_{\text{pix}}) \quad (2)$$

[0022] 欧姆移位是很麻烦的,因为它取决于被读取像素的位置,因此,向读取光电二极管的电压 V_p 引入了可变的偏移。

[0023] 一个解决方案是通过增加形成列 Col 导线的轨道宽度来降低列 Col 的线性电阻值 R_{pix} 。然而,这种解决方案呈现出几个缺点。

[0024] 轨道宽度的增加,占用了一些用于产生矩阵的衬底的表面面积,因此,减少了每个像素中用于光检测的有用表面面积。

[0025] 轨道宽度的增加还增大了它们的电容。现在,列电压在对每一个新行寻址时变化,因为它在每一行表示对应像素的照明度。因此,列电容的增加使得在每次行变化时馈入(或提取)更多电荷成为必要。电流的这种增大导致了欧姆电压降的增加,从而降低了最初所追求的效果。最终,这一点通过功耗的增加或读取速度的限制而得到证明。

[0026] 因此,这样带有三个晶体管的像素结构在大尺寸矩阵方面存在局限性,其中列电容和列电阻都很大。这些矩阵不能被迅速读取。

[0027] 另一种解决方案是例如通过额外的晶体管,用每个像素中设置的电流源替换一系列共用的电流源(如专利申请No.WO2009/043887中所描述的)。

[0028] 输出列Co1导线不再具有为跟随器级输送偏置电流的作用。它仅被用作观察像素输出电压的装置。它在零电流下工作,在每次换行时必然引起外部的电流变化,以建立新的电压值。这些变化结束时,列导线上的电流为零,这些列在整个长度上电压相同,特别是在列尾处的电压(确实表示像素的电压)没有发生偏移。因此线性电阻 R_{pix} 不再会沿列导线引起任何电压降。

[0029] 然而,该解决方案也存在缺陷:由于向每个像素中引入电流源晶体管,因此在该晶体管的栅极和源极需要相应的控制电压。

[0030] 栅极电压在矩阵上的分布,而没有任何欧姆电压降,这是因为没有相应的功耗。但源极电压的分布会发生欧姆电压降,因为它必须为跟随器晶体管T2产生偏置电流。

[0031] 对于每个像素来说,额外晶体管的源极电压会根据传输该电压的导线的线性电阻而互相不同。栅极和源极之间的电势差定义了为了偏置每个跟随器晶体管T2而由这些晶体管传送的电流值。因此,这些像素间偏置电流的差异使得输出信号产生偏差(如在具有三个晶体管的像素中那样)。

[0032] 通过将额外晶体管的源极和漏极之间的电势差对所有像素保持恒定可以缓解这一缺陷。为了这个目的,可以通过将其栅极连接到一个横向电阻棒来在它们上产生和电流源晶体管源极上存在的相同电压降,这样就再现了与专利申请FR2 921788中所述的额外晶体管的源极上相同的电压降。电阻棒连接到一系列的额外晶体管的所有栅极,并在棒的末端被供以高低两个电压之间的电压。

[0033] 该解决方案运行良好,但是要落实到位,并进行试点却相当复杂,因为为了偏置横向电阻棒需要有两个电压,高电压和低电压(V_{g1} , V_{g2})。

[0034] 例如,避免欧姆电压降问题的另一种解决方案已经在专利申请EP1416722A1中提出来了。此解决方案在于,相对于读出电路S所在的边缘,将电流源移到矩阵的相对的边缘上。

[0035] 像素的偏置电流从所选像素一直流到电流源,因此,在所选像素上方的列导线部分中产生欧姆电压降。但是,在连接到读出电路S的下部没有任何电流经过,因此不会产生任何欧姆电压降。因此,像素的下端就恰当地表示了该像素的电压。

[0036] 然而,该解决方案也呈现出若干局限性。必须要有在列的顶部产生源极所需的空间。在必须组装或抵接几个矩阵的情况下,例如,四个四个地组装或抵接,从而最终获得四倍大的敏感区域,那么列顶部就达到了期望的最小可能抵接区域的极限。因此,在该抵接区域放置不属于实际像素的元件是不可取的。这将使基本矩阵的敏感部分相互分离,从而在邻接处的最终图像中产生死线。

[0037] 此外,被寻址的像素和电流源之间的电压降必须不能过大,以使电流源的晶体管保持在饱和模式,从而正确地完成其电流源功能。如前面所述,如果为了减小这个电压降而增加列宽,这将会增加功耗。

发明内容

[0038] 本发明的目的是,在不在列的顶部增加任何元件,且电流源晶体管的栅极不需要任何偏置缩放(bias scale)的情况下,来解决像素产生的信息输出路径上的欧姆电压降的问题。

[0039] 为此目的,本发明的主题是一种成像装置,包括像素的矩阵、至少一个数据导线和电子电流发生器,所述数据导线能够连接到成行组织的矩阵的几个像素,并使得能够依次传输分别由一行的每个像素输送的信号,所述电子电流发生器为几个像素供电,所述矩阵的每个像素包括:

[0040] 晶体管,在称为像素的节点的所述晶体管的端点之一处,输送由相关像素输送的信号,其中能够有从所述电流发生器产生的偏置电流,

[0041] 以及第一电子开关,使得能够根据像素的选择信号将所述像素的节点连接到与这个像素相关联的数据导线,

[0042] 其特征在于,所述矩阵的每个像素还包括与所述第一电子开关不同的第二电子开关,其连接到所述像素的节点,并能够根据所述像素的选择信号使所述发生器产生的电流在所述晶体管中流动,

[0043] 所述装置包括连接到使用同一电子电流发生器的所有像素的至少一个电流供应导线,且其特征在于所述电流供应导线与所述数据导线不同,所述电流供应导线将所述电子电流发生器连接至所述被考虑的行的所有像素的各所述第二电子开关。

[0044] 信号由各条数据导线传递、输送,每个信号都由位于数据导线末端并由具有高输入阻抗的电压读取电路形成的读出电路S读取。

[0045] 本发明适用于任何像素阵列,其中像素的输出节点必须同时连接到电流源和设置在列尾的跟随放大器。

[0046] 跟随放大器可以就是电压跟随器。

附图说明

[0047] 在阅读了以举例方式给出的实施例详细描述后,本发明将得到更好的理解,其他优点将变得显而易见,所述描述由附图例示,其中:

[0048] 图1表示如在现有技术中产生的和如上所述的像素矩阵;

[0049] 图2和3示意性地表示根据本发明第一实施例的成像装置的两个变型;

[0050] 图4表示根据本发明的成像装置的第二实施例。

[0051] 为了避免描述本发明的两个实施例的负担过重,所示矩阵仅包括四个像素。当然,实际的矩阵一般要大得多。此外,在各幅图中相同的元件将带有相同的标记。

具体实施方式

[0052] 图2表示包括两行两列的矩阵的成像装置。形成了四个像素,每个像素都在行和列的交叉点处。各电子部件的标记是每个像素特有的,具有两个坐标(i, j),其能够将行的位置视为i,将列的位置视为j。该装置的某些部件仅包括单个坐标j。这些部件为一列像素所共用。

[0053] 每个像素都包括光敏区,在此由光电二极管D表示,它的阳极连接到该装置的地。也可以实施其他类型的光敏部件,如光电晶体管或光敏电阻。在图像拍摄阶段,在辐射的作用下,光敏部件累积电荷电流,在图示的范例中,该电流降低了光电二极管D的阴极电势。

[0054] 在每个像素中,第一晶体管T1允许将光电二极管D的阴极电压重新初始化到电势V_{ran},该电势由矩阵的行导线承载并施加于晶体管T1的漏极。晶体管T1的源极连接到光电

二极管D的阴极。由矩阵的行导线承载的控制信号Phi_ran被施加到晶体管T1的栅极。在重新初始化该装置的阶段期间,控制信号Phi_ran工作,导通晶体管T1。此阶段在图像拍摄阶段之前。

[0055] 每个像素都包括第二晶体管T2,在其源极输送与光电二极管D的阴极相等的电压,该光电二极管D连接到晶体管T2的栅极。晶体管T2的漏极连接到用于传输极化电势Vdd的行导线,该电势例如约为3.3V。电势V_ran和电势Vdd可以相等。

[0056] 每个像素都包括由第三晶体管T3b形成的电子开关,从而能够将晶体管T2的源极连接到与一行像素(在图2的范例中,为一列像素)相关联的数据导线Col_b。数据导线Col_b有时被称为数据总线。晶体管T3b的漏极连接到晶体管T2的源极,晶体管T3b的源极连接到数据导线Col_b。电子开关由矩阵行导线传输的选择信号Phi_line致动。该导线连接到晶体管T3b的栅极。

[0057] 该装置包括若干数据导线Col_b,分别用来输送由几个像素传来的信号。数据导线通过对每个像素而言特有的晶体管T3b连接到几个像素,并借助于选择信号Phi_line选择这几个像素。晶体管T2用来拷贝光电二极管D的阴极电势,并在一定电压漂移之内将其再现到相关数据导线Col_b上。之后,光电二极管D的阴极电势被位于数据导线Col_b末端的读出电路S读取。

[0058] 为了执行其拷贝转移功能,晶体管T2需要从其漏极流到源极的偏置电流。这一电流是由几个像素共用的晶体管T4形成的电流发生器施加的。在所呈现的范例中,晶体管T4为一列像素所共用。

[0059] 根据本发明,该矩阵的每个像素还包括与第一电子开关不同的第二电子开关,它连接到跟随器放大器的输出,由晶体管T2的源极形成,使晶体管T4产生的电流能够流动。第二电子开关晶体管T3a形成,其漏极连接到晶体管T2的源极,其源极连接到电流供应导线Col_a,晶体管T4就位于导线Col_a的末端。在此供应导线Col_a有时也被称为电源总线。该电流供应导线Col_a连接到同一列的所有像素。晶体管T3a和T3b的栅极连在一起,使得选择信号Phi_line控制两个晶体管T3a和T3b的开启和关闭。

[0060] 像素矩阵是在衬底上产生的。读出电路S和电流发生器T4设置衬底上,位于衬底同一边缘附近。

[0061] 晶体管T4为一列像素所共用,在这里是N沟道晶体管。其漏极连接到电流供应导线Col_a,源极连接到该装置的地线,其栅极连接到电压Vpo1。晶体管T4由电流源偏置。

[0062] 对于同一列而言,电流供应导线Col_a与数据导线Col_b不同。在Col_a和Col_b中的每根导线上在每个像素的水平都有代表性电阻,分别是Ra_pix和Rb_pix。这些电阻表示形成有关导线的分布式线性电阻。

[0063] 在读取像素阶段,即图像拍摄阶段之后的阶段,希望从读出电路S接收光电二极管D的阴极电势的图像作为输入,使其在一定电压漂移之内。

[0064] 在读取矩阵阶段期间,依次选择矩阵的各行。在选择一行时,位于列尾的对应的晶体管T2,T3a,T3b和T4被激活,对位于图2左上部具有坐标(1,1)的像素而言,图2中以虚线表示的晶体管T2的偏置电流在晶体管T2,T3a和T4中流过。

[0065] 沿电流供应导线Col_a会由于线性电阻Ra_pix而产生电压降。因此,在这根导线上,由晶体管T2读取的电势会发生欧姆电压降,该欧姆电压降取决于从所选像素移开时矩

阵中像素的高度。

[0066] 另一方面,开关T3b,数据导线Col_b和读出电路S构成用于读取像素的输出电压的装置,该装置在数据导线Col_b上没有电流的情况下工作,因此可以毫无偏差的测量出该像素的输出电压。

[0067] 因此,将像素和两根导线Col_a,Col_b的双路输出开关T3a和T3b放置在适当位置,能够避免从像素到位于该像素连接到的导线末端的读出电路S的路径上的欧姆电压降。

[0068] 图3是图2成像装置的变型,包括两行和两列的矩阵。如图1那样,图2每个像素特征都在于形成光敏元件的光电二极管D、允许光电二极管D的阴极和像素的两个输出开关T3a和T3b的电压重新初始化的晶体管T1,确保晶体管T1与两根导线连接,这两根导线分别是Col_a和Col_b。在此变体中,晶体管T2'取代了晶体管T2,能够放大光电二极管D阴极上的电压。这种像素被称为放大器像素,在文献中称为CTIA像素,其全称是“电荷跨阻放大器”。

[0069] 在每个像素中,在晶体管T2'的栅极和漏极之间设置反馈电容器Ccr。在像素被选择并读取的阶段期间,光电二极管D输送的电荷位于反馈电容器Ccr上。两个输出开关T3a和T3b(两个晶体管T3a和T3b的漏极)的公共点连接到T2'的漏极。这个点形成像素的节点,当开关T3a和T3b在选择信号Phi_line的作用下闭合时,这一节点可以连接到两根导线Col_a和Col_b。晶体管T2'的源极连接到电压Vss,通常是该装置的地。在像素重新初始化期间,晶体管T1使得能够让反馈电容器Ccr短路。晶体管T1和T2的漏极相连,晶体管T1的源极连接到光电二极管D的阴极。晶体管T1受到施加到其栅极的控制信号Phi_ran控制。

[0070] 为一系列像素所共用的晶体管T4在此是P沟道晶体管。其漏极连接到电流供应导线Col_a,其源极连接到电压源Vdd,其栅极连接到电压Vpol。

[0071] 对位于图3左上部具有坐标(1,1)的像素而言,由图3中虚线表示的晶体管T2的偏置电流在晶体管T2,T3a和T4中流过。如图2的变型中那样,该电流在电流供应导线Col_a,而不是在数据导线Col_b中流动。

[0072] 在图2和3的布局中由晶体管T4执行的电流发生器的功能也可以由更复杂的布局进行。

[0073] 对整个矩阵来说,在它与这些相同列的读取一前一后依次地切换到不同列的条件下,也可以只使用一个电流源晶体管T4。

[0074] 然而图2和3中所示的解决方案也呈现出局限性,因为为了防止晶体管T4饱和而后失去其电流源功能,必须要减少各电流供应导线Col_a上的欧姆电压降。通过增加形成这一导线的传导轨道宽度来降低线性电阻Ra_pix,从而降低欧姆电压降,由此增加与电流供应导线Col_a有关的杂散电容。

[0075] 现在,在从一行寻址到下一行时,连接到列的新像素的输出电压可能与之前的像素不同。于是,必须要给两根导线Col_a和Col_b充电,达到新的电压值。为了加快充电速度,就需要电流发生器T4功能强大,由此产生了电流消耗,此外这样还会引起各电流供应导线Col_a中的欧姆电压降,然而这正是我们想避免的事情。

[0076] 在读取阶段期间,电流供应导线Col_a的杂散电容也使得必须降低从矩阵的一行传递到另一行的速度,这就增加了矩阵的读取时间。

[0077] 图4的实施例使解决这个问题成为可能。

[0078] 就图2的布局而言,在每个像素中,都在晶体管T2的源极和开关T3a之间插入新的

晶体管T5。其漏极连接到晶体管T2的源极，其源极连接到晶体管T3a的漏极。

[0079] 各个像素的晶体管T5的栅极共同连接到相同的电压 V_{polG} 。这个电压不会汲取任何电流，因此利用行导线、列导线，或栅极部位传送。这一路由在图4中未示出。

[0080] 选择电压 V_{polG} ，使晶体管T5共栅偏置。更精确地讲，晶体管T5工作在饱和模式中。由电流发生器T4发射的电子通量必须要输送到晶体管T2。根据其在承载矩阵的衬底上的尺寸，并根据晶体管T4发射的电子通量，它固定晶体管T2源极的电势，进而固定电流供应导线 Col_a 的电势。

[0081] 电压 V_{polG} 必须不能过低，使由此推出的晶体管T4漏极的电势保持足以使晶体管T4处在饱和模式下，进而完成其电流发生器功能。

[0082] 由于晶体管T5的饱和状态，在一定的电压范围内，相对于它的漏极电压，晶体管T5可以确保其源极电压的独立性。它的漏极电势，也就是说，晶体管T2的源极电势，以及因此，数据导线 Col_b 的电势变得独立于电流供应导线 Col_a 的电势。从像素的输出节点来看，也就是说，从晶体管T2的源极来看，晶体管T5相当于电流源。它在每个像素的水平上在本地执行晶体管T4执行的电流发生器功能。

[0083] 电流供应导线 Col_a 的电势，并不取决于所读像素的光电二极管D的阴极电压。电流供应导线 Col_a 的电势经由形成电流供应导线 Col_a 的导线的线性电阻：“ $n \times R_{a_pix}$ ”取决于从矩阵读取的像素的高度。但是，相比于图2和图3所示的第一实施例，在从一行传递到下一行时，这一变化并不大。在图2和图3中，这一变化取决于所读像素的光电二极管D的阴极电势。在图4的实施例中，因此，在从一行传递到下一行时，要在电流供应导线 Col_a 上输送的电荷量并不大。因此，有可能设计宽的轨道，由于这个宽轨道减小矩阵的读取速度，在没有电容效应的情况下这将减少欧姆电压降。

[0084] 采用这一晶体管T5及其偏置状态，当矩阵的寻址从一行换到下一行时，不管在同一列上所读取的接下来两个依次像素的信息是什么，因此在电流供应导线 Col_a 上可以获得几乎相同的电势。也就是说我们所追求的结果。

[0085] 当然也可以采取方法使像素节点的电势独立于像素沿电流供应导线 (Col_a) 的位置，在图3的变型中利用晶体管T5实现这一目的。

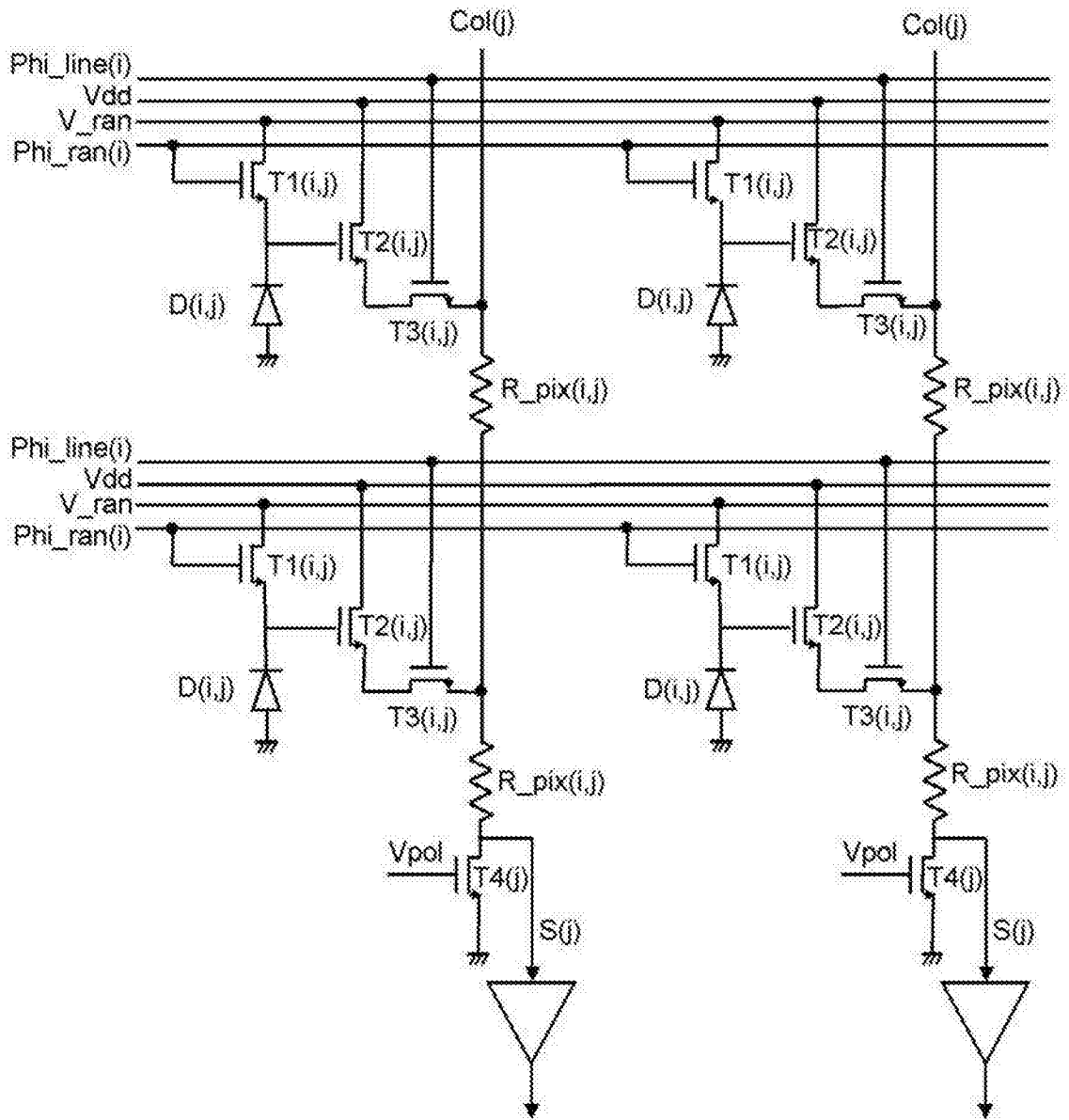


图1

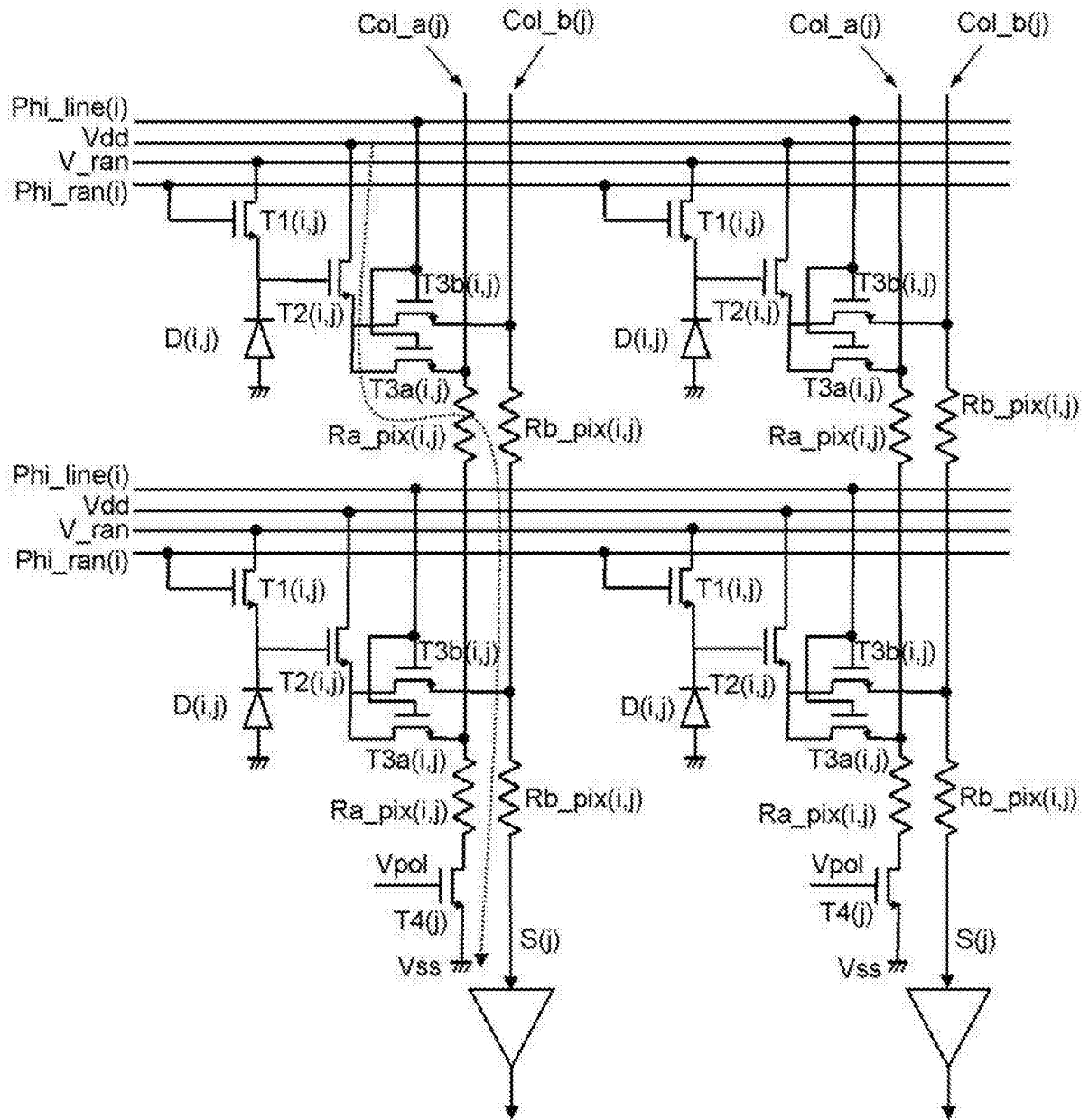


图2

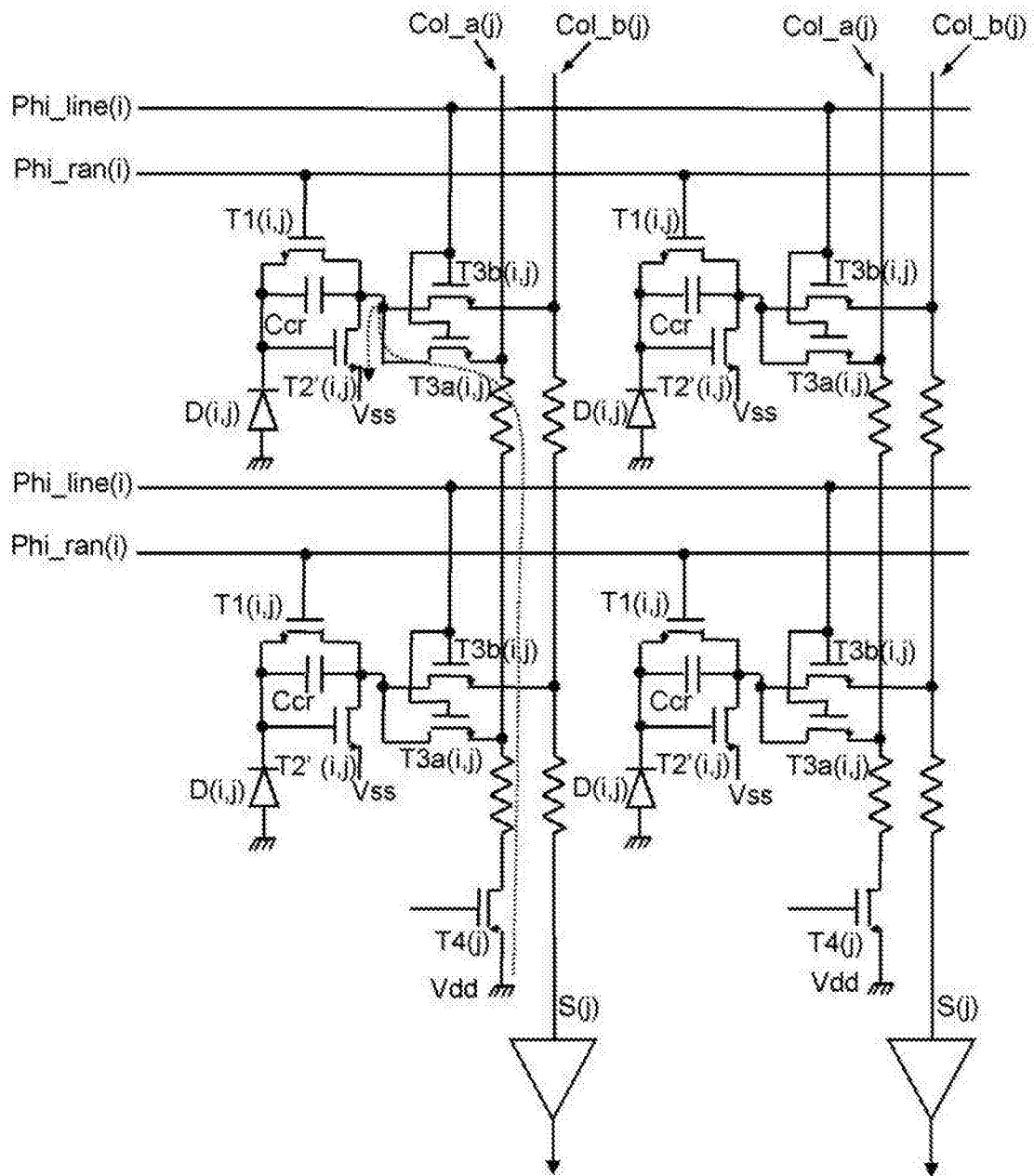


图3

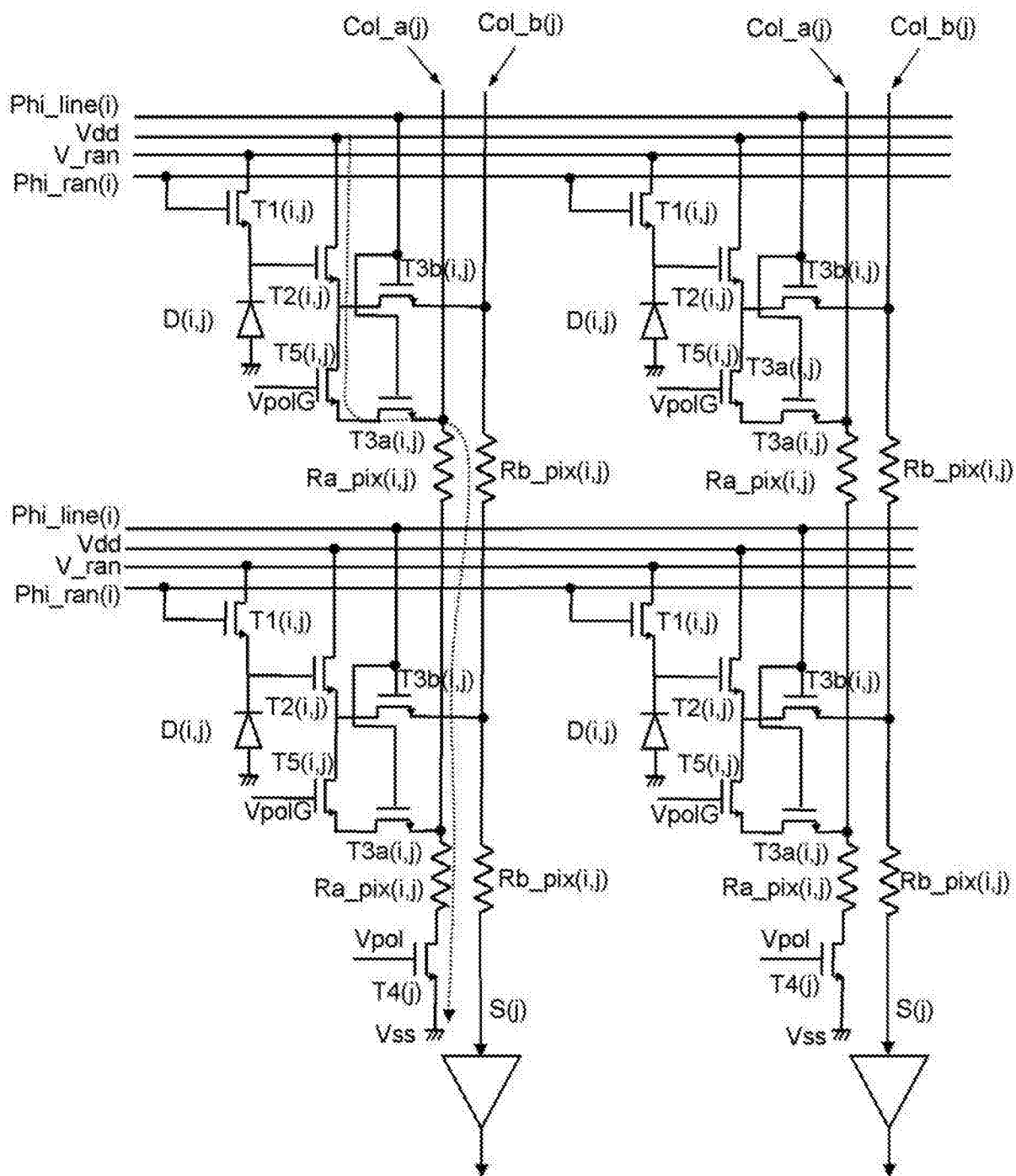


图4