

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5710768号  
(P5710768)

(45) 発行日 平成27年4月30日 (2015. 4. 30)

(24) 登録日 平成27年3月13日 (2015. 3. 13)

(51) Int. Cl.

F I

G06F 3/14 (2006.01)

G09G 5/00 (2006.01)

G09G 5/36 (2006.01)

G06F 3/14 350A

G09G 5/00 510V

G09G 5/00 555D

G09G 5/00 530A

G09G 5/36 520D

請求項の数 47 (全 35 頁) 最終頁に続く

(21) 出願番号 特願2013-531777 (P2013-531777)  
 (86) (22) 出願日 平成23年9月28日 (2011. 9. 28)  
 (65) 公表番号 特表2013-546042 (P2013-546042A)  
 (43) 公表日 平成25年12月26日 (2013. 12. 26)  
 (86) 国際出願番号 PCT/US2011/053747  
 (87) 国際公開番号 W02012/044703  
 (87) 国際公開日 平成24年4月5日 (2012. 4. 5)  
 審査請求日 平成25年7月12日 (2013. 7. 12)  
 (31) 優先権主張番号 61/387, 896  
 (32) 優先日 平成22年9月29日 (2010. 9. 29)  
 (33) 優先権主張国 米国 (US)  
 (31) 優先権主張番号 13/246, 652  
 (32) 優先日 平成23年9月27日 (2011. 9. 27)  
 (33) 優先権主張国 米国 (US)

(73) 特許権者 595020643  
 クゥアルコム・インコーポレイテッド  
 QUALCOMM INCORPORATED  
 アメリカ合衆国、カリフォルニア州 92  
 121-1714、サン・ディエゴ、モア  
 ハウス・ドライブ 5775  
 (74) 代理人 100108855  
 弁理士 蔵田 昌俊  
 (74) 代理人 100109830  
 弁理士 福原 淑弘  
 (74) 代理人 100088683  
 弁理士 中村 誠  
 (74) 代理人 100103034  
 弁理士 野河 信久

最終頁に続く

(54) 【発明の名称】 複数のディスプレイに対する画像の同期

(57) 【特許請求の範囲】

【請求項 1】

第1のディスプレイによる画像の第1の部分の表示の状態を示す第1のディスプレイ状態を前記第1のディスプレイから受け取ることと、ここにおいて前記第1のディスプレイは1つまたは複数の基準クロック信号を発生するように構成される内部クロック源を備え、前記第1のディスプレイは前記1つまたは複数の基準クロック信号に基づきかつ1セットのグラフィクス命令および画像データのうちの少なくとも1つに基づいて前記画像の前記第1の部分を表示し、前記第1のディスプレイは制限された帯域の通信で前記セットのグラフィクス命令および前記画像データのうちの前記少なくとも1つを同期情報なしに受け取る、

第2のディスプレイによる前記画像の第2の部分の表示の状態を示す第2のディスプレイ状態を前記第2のディスプレイから受け取ることと、

前記第1のディスプレイ状態および前記第2のディスプレイ状態に基づいて、前記第1のディスプレイによる前記画像の前記第1の部分の表示の前記状態と前記第2のディスプレイによる前記画像の前記第2の部分の表示の前記状態との差を求めることと、

前記第1のディスプレイによる前記画像の前記第1の部分の表示および前記第2のディスプレイによる前記画像の前記第2の部分の表示の少なくとも1つを調整するように構成された調整信号を前記求められた差に基づいて生成することと、

前記第1のディスプレイおよび前記第2のディスプレイの少なくとも1つに前記調整信号を伝えることと

を備える、方法。

【請求項 2】

前記第 1 のディスプレイ状態および前記第 2 のディスプレイ状態の各々は 1 つまたは複数の  $v s y n c h$  信号および  $h s y n c h$  信号を備える、請求項 1 に記載の方法。

【請求項 3】

前記調整信号は、

前記第 1 のディスプレイによる前記画像の前記第 1 の部分の表示および前記第 2 のディスプレイによる前記画像の前記第 2 の部分の表示の少なくとも 1 つを調整するための線の数のインジケーションを備える、請求項 1 に記載の方法。

【請求項 4】

前記調整信号を前記第 1 のディスプレイおよび前記第 2 のディスプレイの少なくとも 1 つに伝えることは、

少なくとも 1 つの前のフレームの表示に対する、現在フレームの少なくとも 1 つの副部分の表示の遅延を前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの 1 つまたは複数に修正させることを備える、請求項 1 に記載の方法。

【請求項 5】

前記少なくとも 1 つの前のフレームの表示に対する前記現在フレームの前記少なくとも 1 つの副部分の表示の遅延を前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの 1 つまたは複数に修正させることは、

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの前記 1 つまたは複数に前記現在フレームの前記少なくとも 1 つの副部分と関連付けられる少なくとも 1 つのブランキング間隔を修正させることを備える、請求項 4 に記載の方法。

【請求項 6】

前記現在フレームの前記少なくとも 1 つの副部分と関連付けられる前記少なくとも 1 つのブランキング間隔は複数のブランキング画素を備える水平方向のブランキング間隔を備え、前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの前記 1 つまたは複数に前記水平方向のブランキング間隔を修正させることは、

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの前記 1 つまたは複数に前記複数のブランキング画素の 1 つまたは複数を追加または削除させることを備える、請求項 5 に記載の方法。

【請求項 7】

前記現在フレームの前記少なくとも 1 つの副部分と関連付けられる前記少なくとも 1 つのブランキング間隔は、複数のブランキング線を備える垂直方向のブランキング間隔を備え、前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの前記 1 つまたは複数に前記垂直方向のブランキング間隔を修正させることは、

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの前記 1 つまたは複数に前記複数のブランキング線の 1 つまたは複数を追加または削除させることを備える、請求項 5 に記載の方法。

【請求項 8】

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの前記 1 つまたは複数に前記複数のブランキング線の前記 1 つまたは複数を追加または削除させることは、

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの前記 1 つまたは複数に、少なくとも 1 つのブランキング線を前記複数のブランキング線に追加させて、少なくとも 1 つの前のフレームの表示に対する前記現在フレームの前記少なくとも 1 つの副部分の表示の前記遅延を拡大させることを備える、請求項 7 に記載の方法。

【請求項 9】

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの前記 1 つまたは複数に前記複数のブランキング線の前記 1 つまたは複数を追加または削除させることは、

10

20

30

40

50

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの前記 1 つまたは複数の、前記複数のブランキング線の少なくとも 1 つのブランキング線を削除させて、前記少なくとも 1 つの前のフレームの表示に対する前記現在フレームの前記少なくとも 1 つの副部分の表示の前記遅延を低減させることを備える、請求項 7 に記載の方法。

【請求項 10】

前記調整信号を前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つに伝えることは、

前記第 1 のディスプレイに前記調整信号を伝えることを備える、請求項 1 に記載の方法。

【請求項 11】

前記調整信号は、

前記調整信号が適用される複数のフレームのうちの 1 つまたは複数のフレームのインジケーションと、

前記調整信号が適用される前記 1 つまたは複数のフレーム内において追加または削除されるブランキング線または画素の数のインジケーションと、

前記調整信号が適用される前記 1 つまたは複数のフレーム内において前記数のブランキング線または画素が追加または削除されるかどうかのインジケーションと、

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの 1 つまたは複数の前記複数のフレームのうちの 1 つまたは複数のフレームの表示がリセットされるかどうかのインジケーションのうちの 1 つまたは複数のことを備える、請求項 1 に記載の方法。

【請求項 12】

第 1 のディスプレイから、前記第 1 のディスプレイによる画像の第 1 の部分の表示の状態を示す第 1 のディスプレイ状態を受け取り、第 2 のディスプレイから前記第 2 のディスプレイによる前記画像の第 2 の部分の表示の状態を示す第 2 のディスプレイ状態を受け取るように構成されるディスプレイ状態モジュールと、ここにおいて前記第 1 のディスプレイは 1 つまたは複数の基準クロック信号を発生するように構成される内部クロック源を備え、前記第 1 のディスプレイは前記 1 つまたは複数の基準クロック信号に基づきかつ 1 セットのグラフィクス命令および画像データのうちの少なくとも 1 つに基づいて前記画像の前記第 1 の部分を表示し、前記第 1 のディスプレイは制限された帯域の通信で前記セットのグラフィクス命令および前記画像データのうちの前記少なくとも 1 つを同期情報なしに受け取る、

前記第 1 のディスプレイ状態および前記第 2 のディスプレイ状態に基づいて、前記第 1 のディスプレイによる前記画像の前記第 1 の部分の表示の前記状態と前記第 2 のディスプレイによる前記画像の前記第 2 の部分の表示の前記状態との差を求めるように構成されるオフセット測定モジュールと、

前記第 1 のディスプレイによる前記画像の前記第 1 の部分の表示および前記第 2 のディスプレイによる前記画像の前記第 2 の部分の表示の少なくとも 1 つを調整するように構成された調整信号を前記求められた差に基づいて生成し、前記第 1 のディスプレイおよび前記第 2 のディスプレイの少なくとも 1 つに前記調整信号を伝えるように構成されるディスプレイ調整モジュールとを備える、デバイス。

【請求項 13】

前記第 1 のディスプレイ状態および前記第 2 のディスプレイ状態の各々は 1 つまたは複数の  $v\ sync$  信号および  $h\ sync$  信号を備える、請求項 12 に記載のデバイス。

【請求項 14】

前記第 1 のディスプレイ状態は前記第 1 のディスプレイによる前記画像の前記第 1 の部分の副部分の数の表示の状態を示し、前記第 2 のディスプレイ状態は前記第 2 のディスプレイによる前記画像の前記第 2 の部分の副部分の数の表示の状態を示す、請求項 12 に記載のデバイス。

## 【請求項 15】

前記画像の前記第 1 の部分の副部分の前記数は前記画像の前記第 1 の部分の線の数を備え、前記画像の前記第 2 の部分の副部分の前記数は前記画像の前記第 2 の部分の線の数を備える、請求項 14 に記載のデバイス。

## 【請求項 16】

前記第 1 のディスプレイ状態および前記第 2 のディスプレイ状態に基づいて、前記第 1 のディスプレイによる前記画像の前記第 1 の部分の表示の前記状態と前記第 2 のディスプレイによる前記画像の前記第 2 の部分の表示の前記状態との差を求めるために、前記オフセット測定モジュールは前記第 1 のディスプレイによって表示される前記画像の前記第 1 の部分の線の数と前記第 2 のディスプレイによって表示される前記画像の前記第 2 の部分の線の数との差を求めるように構成される、請求項 14 に記載のデバイス。

10

## 【請求項 17】

前記調整信号は、

前記第 1 のディスプレイによる前記画像の前記第 1 の部分の表示および前記第 2 のディスプレイによる前記画像の前記第 2 の部分の表示の少なくとも 1 つを調整するための線の数のインジケーションを備える、請求項 12 に記載のデバイス。

## 【請求項 18】

前記ディスプレイ調整モジュールはさらに、

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの 1 つまたは複数に、少なくとも 1 つの前のフレームの表示に対する現在フレームの少なくとも 1 つの副部分の表示の遅延を修正させるように構成される、請求項 12 に記載のデバイス。

20

## 【請求項 19】

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの前記 1 つまたは複数に、前記少なくとも 1 つの前のフレームの表示に対する前記現在フレームの前記少なくとも 1 つの副部分の表示の前記遅延を修正させるために、前記ディスプレイ調整モジュールは、

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの前記 1 つまたは複数に、前記現在フレームの前記少なくとも 1 つの副部分と関連付けられるブランキング線の数を修正させるように構成される、請求項 18 に記載のデバイス。

## 【請求項 20】

30

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの前記 1 つまたは複数に、前記現在フレームの前記少なくとも 1 つの副部分と関連付けられるブランキング線の数を修正させるために、前記ディスプレイ調整モジュールは、

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの前記 1 つまたは複数に、前記現在フレームの前記少なくとも 1 つの副部分と関連付けられるブランキング線の数に少なくとも 1 つのブランキング線を追加させて、前記少なくとも 1 つの前のフレームの表示に対する前記現在フレームの前記少なくとも 1 つの副部分の表示の前記遅延を拡大させるように構成される、請求項 19 に記載のデバイス。

## 【請求項 21】

40

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの前記 1 つまたは複数に、前記現在フレームの前記少なくとも 1 つの副部分と関連付けられるブランキング線の数を修正させるために、前記ディスプレイ調整モジュールは、

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの前記 1 つまたは複数に、前記現在フレームの前記少なくとも 1 つの副部分と関連付けられるブランキング線の数のうちの少なくとも 1 つのブランキング線を削除させて、前記少なくとも 1 つの前のフレームの表示に対する前記現在フレームの前記少なくとも 1 つの副部分の表示の前記遅延を低減させるように構成される、請求項 19 に記載のデバイス。

## 【請求項 22】

前記第 1 のディスプレイは前記ディスプレイ調整モジュールを含む、請求項 12 に記載のデバイス。

50

## 【請求項 2 3】

前記調整信号は、以下の

前記調整信号が適用される複数のフレームのうちの 1 つまたは複数のフレームのインジケーションと、

前記調整信号が適用される前記 1 つまたは複数のフレーム内において追加または削除されるブランキング線または画素の数のインジケーションと、

前記調整信号が適用される前記 1 つまたは複数のフレーム内において前記数のブランキング線または画素が追加または削除されるかどうかのインジケーションと、

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの 1 つまたは複数による前記複数のフレームのうちの 1 つまたは複数のフレームの表示がリセットされるかどうかのインジケーションと

のうちの 1 つまたは複数を備える、請求項 1 2 に記載のデバイス。

## 【請求項 2 4】

第 1 のディスプレイから、前記第 1 のディスプレイによる画像の第 1 の部分の表示の状態を示す第 1 のディスプレイ状態を受け取るための手段と、ここにおいて前記第 1 のディスプレイは 1 つまたは複数の基準クロック信号を発生するように構成される内部クロック源を備え、前記第 1 のディスプレイは前記 1 つまたは複数の基準クロック信号に基づきかつ 1 セットのグラフィクス命令および画像データのうちの少なくとも 1 つに基づいて前記画像の前記第 1 の部分を表示し、前記第 1 のディスプレイは制限された帯域の通信で前記セットのグラフィクス命令および前記画像データのうちの前記少なくとも 1 つを同期情報なしに受け取る、

第 2 のディスプレイから、前記第 2 のディスプレイによる前記画像の第 2 の部分の表示の状態を示す第 2 のディスプレイ状態を受け取るための手段と、

前記第 1 のディスプレイ状態および前記第 2 のディスプレイ状態に基づいて、前記第 1 のディスプレイによる前記画像の前記第 1 の部分の表示の前記状態と前記第 2 のディスプレイによる前記画像の前記第 2 の部分の表示の状態との差を求めるための手段と、

前記第 1 のディスプレイによる前記画像の前記第 1 の部分の表示および前記第 2 のディスプレイによる前記画像の前記第 2 の部分の表示の少なくとも 1 つを調整するように構成された調整信号を前記求められた差に基づいて生成するための手段と、

前記第 1 のディスプレイおよび前記第 2 のディスプレイの少なくとも 1 つに前記調整信号を伝えるための手段と

を備える、デバイス。

## 【請求項 2 5】

前記第 1 のディスプレイ状態および前記第 2 のディスプレイ状態の各々は 1 つまたは複数の v s y n c h 信号および h s y n c h 信号を備える、請求項 2 4 に記載のデバイス。

## 【請求項 2 6】

前記第 1 のディスプレイ状態は前記第 1 のディスプレイによる前記画像の前記第 1 の部分の副部分の数の表示の状態を示し、前記第 2 のディスプレイ状態は前記第 2 のディスプレイによる前記画像の前記第 2 の部分の副部分の数の表示の状態を示す、請求項 2 4 に記載のデバイス。

## 【請求項 2 7】

前記画像の前記第 1 の部分の副部分の前記数は前記画像の前記第 1 の部分の線の数を備え、前記画像の前記第 2 の部分の副部分の前記数は前記画像の前記第 2 の部分の線の数を備える、請求項 2 6 に記載のデバイス。

## 【請求項 2 8】

前記第 1 のディスプレイ状態および前記第 2 のディスプレイ状態に基づいて、前記第 1 のディスプレイによる前記画像の前記第 1 の部分の表示の前記状態と前記第 2 のディスプレイによる前記画像の前記第 2 の部分の表示の状態との差を求めるための手段は、

前記第 1 のディスプレイによって表示される前記画像の前記第 1 の部分の線の数と前記第 2 のディスプレイによって表示される前記画像の前記第 2 の部分の線の数との差を求め

10

20

30

40

50

るための手段を備える、請求項 26 に記載のデバイス。

【請求項 29】

前記調整信号は、

前記第 1 のディスプレイによる前記画像の前記第 1 の部分の表示および前記第 2 のディスプレイによる前記画像の前記第 2 の部分の表示の少なくとも 1 つを調整するための線の数のインジケーションを備える、請求項 24 に記載のデバイス。

【請求項 30】

前記調整信号を生成するための手段および前記調整信号を伝えるための手段は、

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの 1 つまたは複数の、少なくとも 1 つの前のフレームの表示に対する現在フレームの少なくとも 1 つの副部分の表示の遅延を修正させるための手段を備える、請求項 24 に記載のデバイス。

10

【請求項 31】

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの 1 つまたは複数の、前記少なくとも 1 つの前のフレームの表示に対する前記現在フレームの前記少なくとも 1 つの副部分の表示の遅延を修正させるための手段は、

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの 1 つまたは複数の、前記現在フレームの前記少なくとも 1 つの副部分と関連付けられるブランキング線の数を修正させるための手段を備える、請求項 30 に記載のデバイス。

20

【請求項 32】

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの前記 1 つまたは複数の、前記現在フレームの前記少なくとも 1 つの副部分と関連付けられるブランキング線の数を修正させるための手段は、

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの前記 1 つまたは複数の、前記現在フレームの前記少なくとも 1 つの副部分と関連付けられるブランキング線の数に少なくとも 1 つのブランキング線を追加させて、前記少なくとも 1 つの前のフレームの表示に対する前記現在フレームの前記少なくとも 1 つの副部分の表示の前記遅延を拡大するための手段を備える、請求項 31 に記載のデバイス。

【請求項 33】

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの前記 1 つまたは複数の、前記現在フレームの前記少なくとも 1 つの副部分と関連付けられるブランキング線の数を修正させるための手段は、

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの前記 1 つまたは複数の、前記現在フレームの前記少なくとも 1 つの副部分と関連付けられるブランキング線の数のうちの少なくとも 1 つのブランキング線を削除させて、前記少なくとも 1 つの前のフレームの表示に対する前記現在フレームの前記少なくとも 1 つの副部分の表示の前記遅延を低減するための手段を備える、請求項 31 に記載のデバイス。

30

【請求項 34】

前記第 1 のディスプレイは、前記第 1 のディスプレイによる前記画像の前記第 1 の部分の表示および前記第 2 のディスプレイによる前記画像の前記第 2 の部分の表示の少なくとも 1 つを調整するように構成された調整信号を前記求められた差に基づいて生成するための手段を含む、請求項 24 に記載のデバイス。

40

【請求項 35】

前記調整信号は、以下の

前記調整信号が適用される複数のフレームのうちの 1 つまたは複数のフレームのインジケーションと、

前記調整信号が適用される前記 1 つまたは複数のフレーム内において追加または削除されるブランキング線または画素の数のインジケーションと、

前記調整信号が適用される前記 1 つまたは複数のフレーム内において前記数のブランキング線または画素が追加または削除されるかどうかのインジケーションと、

50

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの 1 つまたは複数による前記複数のフレームのうちの 1 つまたは複数のフレームの表示がリセットされるかどうかのインジケーションと  
のうちの 1 つまたは複数を備える、請求項 2 4 に記載のデバイス。

【請求項 3 6】

コンピューティングデバイスによる実行に伴って、前記コンピューティングデバイスに

第 1 のディスプレイから、前記第 1 のディスプレイによる画像の第 1 の部分の表示の状態を示す第 1 のディスプレイ状態を受け取らせ、ここにおいて前記第 1 のディスプレイは 1 つまたは複数の基準クロック信号を発生するように構成される内部クロック源を備え、  
前記第 1 のディスプレイは前記 1 つまたは複数の基準クロック信号に基づきかつ 1 セットのグラフィクス命令および画像データのうちの少なくとも 1 つに基づいて前記画像の前記第 1 の部分を表示し、前記第 1 のディスプレイは制限された帯域の通信で前記セットのグラフィクス命令および前記画像データのうちの前記少なくとも 1 つを同期情報なしに受け取る、

第 2 のディスプレイから、前記第 2 のディスプレイによる前記画像の第 2 の部分の表示の状態を示す第 2 のディスプレイ状態を受け取らせ、

前記第 1 のディスプレイ状態および前記第 2 のディスプレイ状態に基づいて、前記第 1 のディスプレイによる前記画像の前記第 1 の部分の表示の前記状態と前記第 2 のディスプレイによる前記画像の前記第 2 の部分の表示の前記状態との差を求めさせ、

前記第 1 のディスプレイによる前記画像の前記第 1 の部分の表示および前記第 2 のディスプレイによる前記画像の前記第 2 の部分の表示の少なくとも 1 つを調整するように構成された調整信号を前記求められた差に基づいて生成させ、

前記第 1 のディスプレイおよび前記第 2 のディスプレイの少なくとも 1 つに前記調整信号を伝えさせる

ように構成される複数の命令を備える、コンピュータ可読記憶媒体。

【請求項 3 7】

前記第 1 のディスプレイ状態および前記第 2 のディスプレイ状態の各々は 1 つまたは複数の  $v s y n c h$  信号および  $h s y n c h$  信号を備える、請求項 3 6 に記載のコンピュータ可読記憶媒体。

【請求項 3 8】

前記第 1 のディスプレイ状態は前記第 1 のディスプレイによる前記画像の前記第 1 の部分の副部分の数の表示の状態を示し、前記第 2 のディスプレイ状態は前記第 2 のディスプレイによる前記画像の前記第 2 の部分の副部分の数の表示の状態を示す、請求項 3 6 に記載のコンピュータ可読記憶媒体。

【請求項 3 9】

前記画像の前記第 1 の部分の副部分の前記数は前記画像の前記第 1 の部分の線の数を備え、前記画像の前記第 2 の部分の副部分の前記数は前記画像の前記第 2 の部分の線の数を備える、請求項 3 8 に記載のコンピュータ可読記憶媒体。

【請求項 4 0】

前記コンピューティングデバイスに、前記第 1 のディスプレイ状態および前記第 2 のディスプレイ状態に基づいて、前記第 1 のディスプレイによる前記画像の前記第 1 の部分の表示の前記状態と前記第 2 のディスプレイによる前記画像の前記第 2 の部分の表示の前記状態との差を求めさせる前記複数の命令は、

前記第 1 のディスプレイによって表示される前記画像の前記第 1 の部分の線の数と前記第 2 のディスプレイによって表示される前記画像の前記第 2 の部分の線の数との差を前記コンピューティングデバイスに求めさせる複数の命令を備える、請求項 3 8 に記載のコンピュータ可読記憶媒体。

【請求項 4 1】

前記調整信号は、

前記第 1 のディスプレイによる前記画像の前記第 1 の部分の表示および前記第 2 のディスプレイによる前記画像の前記第 2 の部分の表示の少なくとも 1 つを調整するための線の数のインジケーションを備える、請求項 3 6 に記載のコンピュータ可読記憶媒体。

【請求項 4 2】

前記コンピューティングデバイスに、前記調整信号を生成させ前記調整信号を伝えさせる複数の命令は、

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの前記 1 つまたは複数の、少なくとも 1 つの前のフレームの表示に対する現在フレームの少なくとも 1 つの副部分の表示の遅延を修正させることを前記コンピューティングデバイスに行わせる複数の命令を備える、請求項 3 6 に記載のコンピュータ可読記憶媒体。

10

【請求項 4 3】

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの前記 1 つまたは複数の、前記少なくとも 1 つの前のフレームの表示に対する前記現在フレームの前記少なくとも 1 つの副部分の表示の遅延を修正させることを前記コンピューティングデバイスにさせる複数の命令は、

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの前記 1 つまたは複数の、前記現在フレームの前記少なくとも 1 つの副部分と関連付けられるブランキング線の数に修正させることを前記コンピューティングデバイスにさせる複数の命令を備える、請求項 4 2 に記載のコンピュータ可読記憶媒体。

【請求項 4 4】

20

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの前記 1 つまたは複数の、前記現在フレームの前記少なくとも 1 つの副部分と関連付けられるブランキング線の数に修正させることを前記コンピューティングデバイスにさせる複数の命令は、

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの前記 1 つまたは複数の、前記現在フレームの前記少なくとも 1 つの副部分と関連付けられるブランキング線の数に少なくとも 1 つのブランキング線を追加させて、前記少なくとも 1 つの前のフレームの表示に対する前記現在フレームの前記少なくとも 1 つの副部分の表示の前記遅延を拡大させることを前記コンピューティングデバイスにさせる複数の命令を備える、請求項 4 3 に記載のコンピュータ可読記憶媒体。

30

【請求項 4 5】

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの前記 1 つまたは複数の、前記現在フレームの前記少なくとも 1 つの副部分と関連付けられるブランキング線の数に修正させることを前記コンピューティングデバイスにさせる複数の命令は、

前記第 1 のディスプレイおよび前記第 2 のディスプレイの前記少なくとも 1 つの前記 1 つまたは複数の、前記現在フレームの前記少なくとも 1 つの副部分と関連付けられるブランキング線の数の中の少なくとも 1 つのブランキング線を削除させて、前記少なくとも 1 つの前のフレームの表示に対する前記現在フレームの前記少なくとも 1 つの副部分の表示の前記遅延を低減させることを前記コンピューティングデバイスにさせる複数の命令を備える、請求項 4 3 に記載のコンピュータ可読記憶媒体。

40

【請求項 4 6】

前記第 1 のディスプレイは、前記コンピュータ可読記憶媒体を含む、請求項 3 6 に記載のコンピュータ可読記憶媒体。

【請求項 4 7】

前記調整信号は、以下の

前記調整信号が適用される複数のフレームのうちの 1 つまたは複数のフレームのインジケーションと、

前記調整信号が適用される前記 1 つまたは複数のフレーム内において追加または削除されるブランキング線または画素の数のインジケーションと、

50



前記調整信号が適用される前記１つまたは複数のフレーム内において前記数のブランキング線または画素が追加または削除されるかどうかのインジケーションと、

前記第１のディスプレイおよび前記第２のディスプレイの前記少なくとも１つの１つまたは複数による前記複数のフレームのうちの１つまたは複数のフレームの表示がリセットされるかどうかのインジケーションとのうちの１つまたは複数を備える、請求項３６に記載のコンピュータ可読記憶媒体。

【発明の詳細な説明】

【技術分野】

【０００１】

本開示は、複数のディスプレイユニットに分けて表示される１つまたは複数の画像を制御することに関する。

【背景技術】

【０００２】

一般に、１つまたは複数の画像を表示するように構成されるディスプレイユニットは、スマートディスプレイおよびダムディスプレイという２つのカテゴリに分類され得る。ダムディスプレイはホストコントローラからの画像データの他にタイミング情報および同期情報を受け取るものであるが、スマートディスプレイはこのようなタイミング情報および同期情報を必要としない。いくつかの例では、スマートディスプレイは、１つまたは複数のフレームバッファを含み得る。いくつかの例では、スマートディスプレイがまた、あるいは代わりに、画像を表示するように動作するためにスマートディスプレイによって使用される内部のクロック基準を含み得る。

【発明の概要】

【０００３】

本開示は、複数のディスプレイデバイスにわたって、すなわちこれらディスプレイデバイス間で分かれて表示された１つまたは複数の画像の表示を制御するための複数の技法を意図する。これら技法によれば、いくつかの例で、ホストコントローラが、画像の第１の部分を表示するための第１のディスプレイの状態を示す第１のディスプレイ状態を受け取ることができる。ホストコントローラはまた、画像の第２の部分を表示するための第２のディスプレイの状態を示す第２のディスプレイ状態を受け取ることができる。いくつかの例では、第１のディスプレイ状態および第２のディスプレイ状態が、水平同期（h s y n c）信号または垂直同期（v s y n c）信号と呼ばれ得る。ホストコントローラは、第１のディスプレイ状態と第２のディスプレイ状態とを比較して、画像の第１の部分と第２の部分とをそれぞれ表示するための第１のディスプレイと第２のディスプレイの状態の差を示すオフセットを求めることができる。例えば、このオフセットは、第１のディスプレイによって表示される第１の画像部分の副部分（例えば線）の数と、第２のディスプレイによって表示される第２の画像部分の副部分の数との差を示すことができる。求められたオフセットに応じ、ホストコントローラは第１のディスプレイと第２のディスプレイの少なくとも１つにディスプレイ調整を伝えることができる。このディスプレイ調整は、画像の第１の部分または第２の部分の表示を調整することを第１のディスプレイまたは第２のディスプレイに行わせることができる。例えば、ディスプレイ調整は、画像の第１の部分および第２の部分の１つまたは複数の少なくとも１つの副部分（例えば線）の表示を、少なくとも１つの副部分の表示時間を調整することなどによって調整することを第１のディスプレイまたは第２のディスプレイに行わせることができる。

【０００４】

一例によれば、方法が本明細書で説明される。この方法は、第１のディスプレイによる画像の第１の部分の表示の状態を示す第１のディスプレイ状態を第１のディスプレイから受け取ることを含む。この方法はさらに、第２のディスプレイによる画像の第２の部分の表示の状態を示す第２のディスプレイ状態を第２のディスプレイから受け取ることを含む。この方法はさらに、第１のディスプレイによる画像の第１の部分の表示の状態と第２のディスプレイによる画像の第２の部分の表示の状態との差を求めることを含む。この方法

10

20

30

40

50

はさらに、求められた差に基づいて第1のディスプレイによる画像の第1の部分の表示、および第2のディスプレイによる画像の第2の部分の表示の少なくとも1つを調整することを含む。

【0005】

別の例によれば、デバイスが本明細書で説明される。このデバイスは、第1のディスプレイによる画像の第1の部分の表示の状態を示す第1のディスプレイ状態と第2のディスプレイによる画像の第2の部分の表示の状態を示す第2のディスプレイ状態とを受け取るように構成されるディスプレイ状態モジュールを含む。このデバイスはさらに、第1のディスプレイ状態と第2のディスプレイ状態とに基づいて第1のディスプレイによる画像の第1の部分の表示の状態と第2のディスプレイによる画像の第2の部分の表示の状態との差を求めるように構成されるオフセット測定モジュールを含む。このデバイスはさらに、第1のディスプレイによる画像の第1の部分の表示、および第2のディスプレイによる画像の第2の部分の表示の少なくとも1つを調整するように構成されるディスプレイ調整を第1のディスプレイと第2のディスプレイの少なくとも1つに伝えるように構成されるディスプレイ調整モジュールを含む。

10

【0006】

別の例によれば、デバイスが本明細書で説明される。このデバイスは、第1のディスプレイによる画像の第1の部分の表示の状態を第1のディスプレイから受け取るための手段を含む。このデバイスはさらに、第2のディスプレイによる画像の第2の部分の表示の状態を示す第2のディスプレイ状態を第2のディスプレイから受け取るための手段を含む。このデバイスはさらに、少なくとも1つの画像の第1の部分を入力するための第1のディスプレイの状態と少なくとも1つの画像の第2の部分を入力するための第2のディスプレイの状態との差を求めるための手段を含む。このデバイスはさらに、求められた差に基づいて第1のディスプレイによる画像の第1の部分の表示、および第2のディスプレイによる画像の第2の部分の表示の少なくとも1つを調整するための手段を含む。

20

【0007】

別の例によれば、複数の命令を備えるコンピュータ可読記憶媒体が本明細書で説明される。これら命令は、コンピューティングデバイスによって実行されることに伴い、第1のディスプレイによる画像の第1の部分の表示の状態を示す第1のディスプレイ状態を第1のディスプレイから受け取ることをコンピューティングデバイスに行わせるように構成される。これら命令はさらに、第2のディスプレイによる画像の第2の部分の表示の状態を示す第2のディスプレイ状態を第2のディスプレイから受け取ることをコンピューティングデバイスに行わせるように構成される。これら命令はさらに、第1のディスプレイによる画像の第1の部分の表示の状態と第2のディスプレイによる画像の第2の部分の表示の状態との差を求めることをコンピューティングデバイスに行わせるように構成される。これら命令はさらに、求められた差に基づいて、第1のディスプレイによる画像の第1の部分の表示、および第2のディスプレイによる画像の第2の部分の表示の少なくとも1つを調整することをコンピューティングデバイスに行わせるように構成される。

30

【図面の簡単な説明】

【0008】

【図1】本開示の技法に合致し複数のディスプレイに分かれた画像の表示を制御するように動作可能なホストコントローラの例を示す概念図。

【図2】本開示の技法に合致し複数のディスプレイに分かれた画像の表示を制御するように動作可能な、ホストコントローラの例を示すブロック図。

【図3】本開示の技法に合致し複数のディスプレイデバイスの例を示すブロック図。

【図4】本開示の技法に合致し複数のディスプレイに分かれた画像の表示を制御するように構成されるホストコントローラの例を示すブロック図。

【図5】本開示の技法に合致しホストコントローラを含むディスプレイの例を示すブロック図。

【図6】本開示の技法に合致し複数のディスプレイを制御する方法の例を示す流れ図。

40

50

## 【発明を実施するための形態】

## 【0009】

図1は、本開示の技法に合致し複数のディスプレイデバイス110A、110B（以後ディスプレイ110A、110B）に分かれた画像116の表示を制御するように構成されるホストコントローラ115の例を示す概念図である。図1の例に示されるように、ホストコントローラ115は、画像116（犬）の第1の部分116Aを画面112Aを介して表示するように第1のディスプレイ110Aを制御し、画像の第2の部分116Bを画面112Bを介して表示するように第2のディスプレイ110Bを制御する。画像116は、ディスプレイ110A、110Bに分かれた静止画像またはビデオ（すなわち複数の画像）を含み得る。画像116はさらに、視聴者には実質的に2次元（2D）または3次元（3D）に見えるように構成されたビデオまたは静止画像を含み得る。

10

## 【0010】

ディスプレイ110A、110Bの各々は、テレビ（例えば、LCDまたはプラズマディスプレイパネル、リアプロジェクションテレビ、プロジェクタ、陰極線管（CRT）テレビまたは他のディスプレイデバイス）のような、単独型のディスプレイデバイスであってよい。他の例では、1つまたは複数のディスプレイが、ディスプレイを含むコンピューティングデバイスを備えてよい。例えば、ディスプレイ110A、110Bの1つまたは複数は、デスクトップコンピュータ、ラップトップコンピュータ、スマートフォン、タブレットコンピュータ、ゲーム機器、または、ディスプレイを含むかディスプレイに通信可能に結合される任意のコンピューティングデバイスを備えてよい。例えば、ディスプレイ110A、110Bの1つまたは複数は、ホストコントローラ115を含むコンピューティングデバイスに組み込まれてよく、または、ホストコントローラとは別個に設けられてよい。

20

## 【0011】

例えば、複数のディスプレイが利用可能であり、より大きなフォーマットによる画像116のより大きな表示が望まれる場合、ホストコントローラ115が出力画像116を複数のディスプレイ110A、110Bに分ける方式で画像116を出力し、図1に示されるように異なる部分116A、116Bが該当ディスプレイ110A、110Bによって表示されるようにすることが好ましい。例えば、画像116を比較的多数の視聴者に表示することが望まれる場合、または、1人または複数の視聴者がディスプレイ110Aから離れて位置している場合に、より大きなフォーマットが有用であり得る。

30

## 【0012】

図1は、画像116を2つのディスプレイ110A、110Bに分けるように動作可能なホストコントローラ115を示す。示さない他の例では、ホストコントローラ115が、本開示の技法に合致し任意数のディスプレイを含む3つ以上のディスプレイに画像116を分けることができる。

## 【0013】

図1に示されるディスプレイ110A、110Bは、「スマート」ディスプレイであり得る。「スマートディスプレイ」という用語は、画像を表示するための基準として使われる少なくとも1つのクロック源を含むディスプレイを指し得る。いくつかの例では、スマートディスプレイが、このスマートディスプレイを介して1つまたは複数の画像を表示するために使われ得る内部のタイミング基準を含み得る。例えば、スマートディスプレイは、このスマートディスプレイの動作のための基準クロックを生成するように構成される水晶発振器または他のコンポーネントのような内部のクロック基準を含み得る。いくつかの例では、このようなスマートディスプレイが、ホストコントローラから画像データを受け取り、受け取られた画像をこうした内部のクロック基準に合致させて表示するように構成され得る。画像データは、例えば、画像の複数の画素と関連付けられる複数の値を示す画素情報と一緒に、このディスプレイの画面を介して画像を表示するためにディスプレイによって使われ得る他の情報を含み得る。

40

## 【0014】

50

他の例では、このようなスマートディスプレイが、さらに、または代わりに、複数の画像の表示のための複数のグラフィクス命令および関連するデータ（以後「グラフィクス命令」）を処理するように構成され得る。このような例によれば、「スマート」ディスプレイは、ディスプレイを制御して画像 116 を表示させるために複数のグラフィクス命令を処理するように構成される 1 つまたは複数のハードウェアおよび / またはソフトウェアコンポーネント（例えば、グラフィクス処理ユニット（GPU）、デジタルシグナルプロセッサ（DSP）および / または中央演算処理装置（CPU））を含み得る。このような例によれば、スマートディスプレイ（例えばスマートディスプレイの GPU）は、複数のグラフィクス命令を処理して画像データを生成できる。1 つの非限定的な例によれば、複数のグラフィクス命令は、ある特定の幾何学的な形状およびこの形状の特質を描くための複数の命令を含み得る。一方、画像データは、位置 X、Y、Z における画素が、ある特定の色または他の記述的なパラメータを有することを示すデータを含み得る。本明細書で説明されるような複数のグラフィクス命令 / データの、1 つの具体的かつ非限定的な例は、Silicon Graphics 社によって開発された OpenGL（登録商標）グラフィカルレンダリングプロトコルに従って生成された 1 つまたは複数の命令である。

#### 【0015】

いくつかの例では、本明細書で説明されるようなスマートディスプレイが、複数のグラフィクス命令および / または画像データを受け取り処理し、このスマートディスプレイの画面を介して 1 つまたは複数の画面を表示するために受け取られた命令および / または画像データを使用するように構成され得る。このスマートディスプレイは、内部のクロック基準に基づいて複数の命令またはデータを処理して複数の画像を表示できる。例えば、スマートディスプレイは、画像データを受け取り、内部のクロック基準に合致させて受け取られた画像データを表示できる。他の例では、スマートディスプレイが、複数のグラフィクス命令を受け取り、これらグラフィクス命令を処理し、かつ / または、内部のクロック基準に合致させこれら命令に基づいて 1 つまたは複数の画像を表示できる。

#### 【0016】

いくつかの例では、ダムディスプレイを使わずに、スマートディスプレイ 110A、110B を使って画像 116 を表示する方が有利であることがある。例えば、内部のフレームバッファを使うことで、スマートディスプレイの消費電力をダムディスプレイよりも少なくできる。それは、ダムディスプレイと比べて、より少ない量の情報（例えば、タイミング情報、さらに、例えば 60 fps ではなく 30 fps でリフレッシュされるより少量の画像データ）がホストコントローラとスマートディスプレイとの間で通信され得るからである。

#### 【0017】

加えて、いくつかの例では、スマートディスプレイが、上で説明されたような複数のグラフィクス命令を処理するように構成され得る。いくつかの例では、このような複数のグラフィクス命令が、すでに処理された画像データよりも少ない量のデータ（例えばより少数のビットの情報）を用いて表現され得る。従って、一部の状況では、ホストコントローラ 115 が、ダムディスプレイではなく、スマートディスプレイ 110A、110B を使って画像 116 を表示することが好ましいことがある。例えば、ホストコントローラ 115 がディスプレイ 110A、110B と通信するのに利用可能な帯域が限られている場合には、スマートディスプレイ 110A、110B にわたって画像 116 を分けることが好ましいことがある。

#### 【0018】

スマートディスプレイは、処理および / または画像表示動作のために、基準クロックを使うことができる。例えば、スマートディスプレイは、このような基準クロック信号を提供するクロック源（例えば、水晶発振器および / または他のクロック生成コンポーネント）を含み得る。スマートディスプレイは、このディスプレイのクロック源によって生成される基準クロックに従って画像データ（例えばスマートディスプレイのフレームバッファに記憶される画像データ）を受け取り、かつ / または表示するように構成され得る。この

ような画像データは処理されたグラフィクス命令に基づいて生成されてよく、または、スマートディスプレイによって受け取られてよい（例えば、ホストコントローラ 115 から受け取られてよい）。いくつかの例では、ディスプレイ 110 A、110 B のクロック源が、ディスプレイ 110 A、110 B に対して該当の基準クロック信号を生成するために互いに独立に動作し得る。従って、ディスプレイ 110 A、110 B が画像 116 の第 1 の部分 116 A および第 2 の部分 116 B それぞれを互いに厳密に同期して表示していないことがある。いくつかの例では、画像 116 がディスプレイ 110 A および 110 B に分かれて表示される場合に、ディスプレイ 110 A、110 B の該当クロック源間の差が視聴者に対して望ましくない影響を生じさせ得る。例えば、ディスプレイ 110 A、110 B の該当クロック源間のこのような差が視聴者に対してティアリングまたは他の望ましくない可視の影響を生じさせ得る。いくつかの例では、ディスプレイ 110 A、110 B が互いに同一（例えば、同じ製造業者、モデル/パート番号）であったとしても、画像がディスプレイ 110 A、110 B に分かれている場合には、このような望ましくない影響が生じ得る。これらの例によれば、該当ディスプレイの該当内部のクロック源によって生成されたクロック基準周波数間の小さな差は、やがて、ディスプレイ 110 A、110 B に分かれた画像を見ている視聴者にティアリングのような 1 つまたは複数の可視のアーティファクトを気付かせることになる。

#### 【0019】

いくつかの例では、1 つまたは複数の技法が、ディスプレイ 110 A および 110 B の該当クロック源を直接同期させるために使用できる。例えば、ホストコントローラ 115 は、位相ロックループ（PLL）、遅延ロックループ（DLL）、または、実質的に同様のタイミングを有するように、ディスプレイ 110 A および 110 B の該当クロック源を直接同期させるように構成される、他のハードウェアもしくはソフトウェアコンポーネントのような、クロック同期コンポーネントを含み得る。このような技法は、複雑な回路および/またはソフトウェアを必要とすることがあり、コスト、使用される帯域幅、処理能力、および/または処理の複雑さのうちの 1 つまたは複数の観点で、実装が高価であり得るので、望ましくないことがある。

#### 【0020】

本開示の技法は、複数のディスプレイ 110 A、110 B に分かれた画像 116 の該当部分 116 A、116 B を表示するように動作する複数のディスプレイ 110 A、110 B のディスプレイ出力を同期させることを意図する。これらの技法によれば、ホストコントローラ 115 は、ディスプレイ 116 A および 116 B の各々のディスプレイ出力の進行状況を示すディスプレイ状態を受け取ることができる。このようなディスプレイ状態は、例えば、第 1 のディスプレイ 110 A によって出力された画像 116 の第 1 の部分 116 A の副部分の数と、第 2 のディスプレイ 110 B によって出力された画像 116 の第 2 の部分 116 B の副部分の数とのインジケーションを備え得る。例えば、ホストコントローラ 115 は、第 1 のディスプレイ 110 A によって出力されていた（またはまだ出力されている）第 1 の部分 116 A の線（または画素）の数と、第 2 のディスプレイ 110 B によって出力されていた（またはまだ出力されている）第 2 の部分 116 B の線（または画素）の数とを示すディスプレイ状態を受け取ることができる。いくつかの例では、ディスプレイ状態が、水平同期（h sync）信号または垂直同期（v sync）信号と呼ばれ得る。

#### 【0021】

これらの技法によれば、ホストコントローラ 115 は、第 1 のディスプレイ 110 A と第 2 のディスプレイ 110 B からの該当のディスプレイ状態を互いに比較できる。例えば、ホストコントローラ 115 は、表示されていた、またはまだ表示されている、画像 116 の該当する第 1 の部分 116 A および第 2 の部分 116 B の副部分（例えば線）の数の差を求めることができる。

#### 【0022】

この比較に応じて、ホストコントローラ 115 は、ディスプレイ調整信号を、第 1 のデ

10

20

30

40

50

ディスプレイ 110A と第 2 のディスプレイ 110B の少なくとも 1 つに対して伝えることができる。このディスプレイ調整は、ディスプレイ 110A、110B の少なくとも 1 つに、第 1 の部分 116A または第 2 の部分 116B の 1 つまたは複数の副部分（例えば線）の表示を調整させることができる。例えば、ディスプレイ調整信号は、1 つまたは複数の副部分が、該当する第 1 のディスプレイ 110A または第 2 のディスプレイ 110B を介していつ表示されるかということに対する調整を示すことができる。一例として、ディスプレイ調整信号は、画像（すなわちフレーム）の線および/または画素がディスプレイを介して表示されるときを、画像の少なくとも 1 つの前に表示されていたフレームの表示に対して調整するために、ディスプレイ 110A、110B によって使われ得る。例えば、ディスプレイ調整信号に基づいて、本明細書で説明されるようなディスプレイ 110A、110B は、画像 116 の第 1 の部分 116A および/または第 2 の部分 116B（例えばフレーム）の、順次表示されるフレームのアクティブな副部分（例えば線、画素）の表示の期間を修正できる。

#### 【0023】

いくつかの例では、本明細書で説明されるスマートディスプレイ 110A、110B のようなディスプレイデバイスが、フレームの表示が完了すると（例えば、ディスプレイの走査構成に従ってフレームの最後の線（または画素）を表示すると）、次フレームの画像の最初の線（または画素）を表示する前に何らかの時間だけ遅延させるように構成され得る。いくつかの例では、このようなディスプレイデバイスが、ディスプレイを介して線（すなわち垂直方向の遅延期間）および/または画素（すなわち水平方向の遅延期間）を表示する時間の長さによって定義される期間に基づいて、このような遅延期間を定義できる。例えば、遅延期間が垂直方向の遅延期間を備える場合、ディスプレイは、フレームの 1 つまたは複数のアクティブな線の表示を遅らせる時間の長さを定義する、フレームと関連付けられる「ブランキング線」の数に基づいて、画像の線の表示を遅らせるように構成され得る。別の例によれば、遅延期間が水平方向の遅延期間を備える場合、ディスプレイは、フレームと関連付けられる「ブランキング画素」の数に基づいて、画像の画素の表示を遅らせるように構成され得る。このようなブランキング線および/またはブランキング画素のインジケーションは、ディスプレイのメモリまたはレジスタに記憶されても記憶されなくてもよい。例えば、ディスプレイは、ブランキング線および/またはブランキング画素の数を定義するように、事前にプログラムされてよく、またはこのようにプログラム可能であってよく、ディスプレイは、このブランキング線および/またはブランキング画素の数をを使って、画像の連続するフレームの表示を遅らせる期間を定義できる。他の例では、このようなブランキング線および/またはブランキング画素のインジケーションが、ディスプレイによって生成されてよく、メモリ位置に記憶され、ディスプレイによって使用されて、画像のフレームのアクティブな線または画素の表示を、画像の前のフレームの表示に対して遅らせることができる。

#### 【0024】

本明細書で説明される技法によれば、図 1 に示されるディスプレイデバイス 110A、110B は、連続するフレームの表示の間の遅延時間を修正することによって、第 1 の画像部分と第 2 の画像部分の少なくとも 1 つの副部分の表示を調整するように構成され得る。例えば、ディスプレイデバイス 110A、110B は、フレームと関連付けられたある数の垂直方向のブランキング線および/または水平方向のブランキング画素を、挿入または削除し、フレームの少なくとも 1 つの副部分（例えば線または画素）の表示時間が調整されるようにするように構成され得る。いくつかの例では、ディスプレイデバイス 110A、110B が、調整されたブランキング線および/またはブランキング画素と共にフレームを出力するように動作すると、ディスプレイデバイスは、ディスプレイ 110A、110B によって表示されることになる次フレームの画像の部分に対する、以前に使われた遅延（例えば、以前に使われた数の、垂直方向のブランキング線および/または水平方向のブランキング画素）に戻ることができる。このようにしてブランキング線および/またはブランキング画素を追加または削除することによって、画像部分の少なくとも 1 つの

10

20

30

40

50

フレーム（例えばフレームの少なくとも1つの副部分）の表示時間を調整することで、ホストコントローラ115は、ディスプレイ110A、110Bの動作を同期させて画像116の該当する第1の部分116A、第2の部分116Bを表示するように構成され得る。これらの技法によれば、ホストコントローラ115は、ディスプレイ110A、110Bの内部のクロック基準を同期させるためのより複雑な技法を使うことなく、ディスプレイ110A、110Bに分かれる画像116の表示を同期させるように動作できる。また、本明細書で説明される技法によれば、単一の命令をディスプレイ110A、110Bの1つまたは複数へ出して1つまたは複数のブランキング線および/またはブランキング画素を追加または削除するホストコントローラ115の代わりに、ホストコントローラ115は、複数のディスプレイ110A、110Bを徐々に同期させて該当画像部分116A、116Bを表示させるために、表示される画像部分116A、116Bの1つまたは複数の異なるフレームと関連付けられた連続した複数の命令を発行できる。

10

**【0025】**

これらの例によれば、本明細書で説明されるように、画像116の第1の部分116Aまたは第2の部分116Bの少なくとも1つの副部分の表示時間を調整するために、ホストコントローラ115は、該当ディスプレイ110A、110Bからh s y n c h信号およびv s y n c h信号の1つまたは複数を受け取り、1つまたは複数のブランキング線および/またはブランキング画素を挿入または削除するために該当ディスプレイ110A、110Bによって使われ得るディスプレイ調整信号をディスプレイ110A、110Bの1つまたは複数に送り、これにより少なくとも1つの副部分の表示への調整（例えば、前に表示されたフレームに対する）をさせることができる。

20

**【0026】**

本明細書で説明する技法は、いくつかの理由で有利であり得る。例えば、ホストコントローラ115は、追加の回路またはソフトウェア（例えば、PLL、DLL、他のクロック同期コンポーネント）を伴わずに、画像116の該当する第1の部分116Aおよび第2の部分116Bを出力して、上で説明されたように第1のディスプレイ110Aおよび第2のディスプレイ110Bの1つまたは複数のクロック源を直接同期させるようにディスプレイ110Aおよび110Bを制御できる。

**【0027】**

図2は、本開示の技法に合致し第1のディスプレイ210Aおよび第2のディスプレイ210Bに分かれる画像の表示（図2には示されない）を制御するように構成されるホストコントローラ215の一例を示すブロック図である。図2に示されるように、各々のディスプレイ210A、210Bは該当処理エンジン214A、214Bを含み得る。各々のディスプレイ210A、210Bは、上で説明されたように、スマートディスプレイと呼ばれ得る。処理エンジン214A、214Bは、ホストコントローラ215から複数の命令および/またはデータを受け取り、受け取られた命令および/またはデータを処理して、該当ディスプレイ210A、210Bの画面212A、212Bを介して表示されることになる画像データ240A、240Bを生成するように構成されるハードウェアまたはソフトウェアの任意の組合せを備え得る。

30

**【0028】**

図2に示されるように、ディスプレイ210A、210Bの各々は、ディスプレイ制御モジュール（DCM）239A、239Bを含む。ディスプレイ制御モジュール239A、239Bは、処理された画像データ240A、240Bを（例えば図2には示されないフレームバッファを介して）受け取り、画像を表示するように該当する画面212A、212Bを制御できる。いくつかの例では、画像データ240A、240Bが、ホストコントローラ215から受け取られ得る。他の例では、画像データ240A、240Bが、ディスプレイ210A、210Bによって受け取られる複数のグラフィクス命令に基づいて該当の処理エンジン214A、214Bによって生成される画像データを備え得る。各々の場合において、画像データ240A、240Bは、ディスプレイ210A、210Bによって表示されることになる画像の少なくともある部分を定義する画素データであってよ

40

50

い。

#### 【 0 0 2 9 】

図 2 にも示されるように、各々のディスプレイ 2 1 0 A、2 1 0 B は進行状況特定モジュール ( P I M ) 2 5 0 A、2 5 0 B を含む。P I M 2 5 0 A、2 5 0 B は、該当ディスプレイ 2 1 0 A、2 1 0 B の状態を各々求め、画像の該当部分 (例えば、図 1 に示されるような、第 1 の部分 1 1 6 A、第 2 の部分 1 1 6 B ) を表示できる。例えば、各 P I M 2 5 0 A、2 5 0 B は、該当ディスプレイ 2 1 0 A、2 1 0 B を介して表示されている画像の該当する第 1 の部分および第 2 の部分の副部分 (例えば線、画素) の数を求めることができる。各 P I M 2 5 0 A、2 5 0 B は、該当ディスプレイ 2 1 0 A、2 1 0 B の状態を示すディスプレイ状態 2 1 8 A、2 1 8 B をホストコントローラ 2 1 5 に伝えて、  
10 画像の該当する第 1 の部分と第 2 の部分とを表示できる。

#### 【 0 0 3 0 】

ホストコントローラ 2 1 5 は、少なくとも 2 つのディスプレイ 2 1 0 A、2 1 0 B から少なくとも第 1 のディスプレイ状態 2 1 8 A および第 2 のディスプレイ状態 2 1 8 B を受け取ることができる。ホストコントローラ 2 1 5 は、受け取られたディスプレイ状態 2 1 8 A、2 1 8 B を互いに比較し、この比較に基づいて第 1 のディスプレイ 2 1 0 A と第 2 のディスプレイ 2 1 0 B との差を求めて、該当する画像の部分を表示できる。いくつかの例では、受け取られたディスプレイ状態 2 1 8 A、2 1 8 B に差が存在する場合、ホストコントローラ 2 1 5 が画像の該当部分の表示を調整するようにディスプレイ 2 1 0 A、2 1 0 B の少なくとも 1 つを制御するディスプレイ調整 2 1 9 をディスプレイ 2 1 0 A、2 1 0 B の少なくとも 1 つへ伝えることができる。例えば、ディスプレイ調整 2 1 9 は、ディスプレイ 2 1 0 A、2 1 0 B の少なくとも 1 つに画像の該当する部分の少なくとも 1 つの副部分 (例えば線または画素) の表示を調整させることができる。例えば、ディスプレイ調整 2 1 9 は、少なくとも 1 つの副部分の表示とその前に表示される画像フレームとの間の期間をディスプレイ 2 1 0 A、2 1 0 B に調整させるように構成され得る。  
20

#### 【 0 0 3 1 】

図 3 は、本開示の技法と合致し複数のディスプレイに分かれて画像を表示するように構成される複数のディスプレイ 3 1 0 A、3 1 0 B の 1 つの非限定的な例を示す。該当する構成が、ディスプレイ 3 1 0 A、3 1 0 B およびグラフィクス処理エンジン 3 1 4 A、3 1 4 B のような該当する A および B の識別子と共に図 3 に示される。本明細書では、図 3 のこれら該当する構成が、該当する「A」および「B」で指定された構成間で共有される態様を説明する際に、図 3 に示された該当する A および B の識別子を伴わずに集合的に参照される。例えば、ディスプレイ 3 1 0 A、3 1 0 B は、「ディスプレイ 3 1 0」として集合的に参照される。別の例として、グラフィクス処理エンジン 3 1 4 A、3 1 4 B は、「グラフィクス処理エンジン 3 1 4」として集合的に参照される。別の例として、画像データ 3 4 0 A、3 4 0 B は、「画像データ 3 4 0」として集合的に参照される。  
30

#### 【 0 0 3 2 】

一般的に言うと、グラフィクス処理エンジンは、ディスプレイ 3 1 0 によって (例えば、図 1 に示されるホストコントローラ 1 1 5 から) 受け取られた画像データおよび / または複数のグラフィクス命令を処理して、画像データ 3 4 0 を出力するように構成され得る。  
40

#### 【 0 0 3 3 】

図 3 に示されるように、グラフィクス処理エンジン 3 1 4 はフレームバッファ 3 3 8 も含む。フレームバッファ 3 3 8 は表示のために画像データ 3 4 0 (例えば画素情報) を一時的または恒久的に記憶するように構成される任意のコンピュータ可読記憶媒体を備え得る。例えば、フレームバッファ 3 3 8 はランダムアクセスメモリ ( R A M )、フラッシュメモリ、磁気ハードディスクメモリ、または、画像データ 3 4 0 のようなデータを記憶するように構成された任意の他の種類のコンポーネントなどの任意タイプの記憶コンポーネントを備え得る。いくつかの例では、グラフィクス処理エンジン 3 1 4 が、複数のグラフィクス命令を処理して、処理された画像データ 3 4 0 をフレームバッファ 3 3 8 に出力で  
50



きる。

【 0 0 3 4 】

ディスプレイ制御モジュール 3 3 9 はフレームバッファ 3 3 8 に記憶された画像データ 3 4 0 をアクセスし、この画像データ 3 4 0 に基づいて画像を表示するためにディスプレイ 3 1 0 を制御するように構成され得る。いくつかの実装形態では、ディスプレイ制御モジュールが、グラフィクス処理エンジン 3 1 4 の一部であってよい。いくつかの例では、グラフィクス処理エンジンがまた、グラフィクス処理ユニット (GPU) を含み得る。

【 0 0 3 5 】

ディスプレイ 3 1 0 は、液晶ディスプレイ (LCD)、プラズマディスプレイ、リアプロジェクションディスプレイ、プロジェクタディスプレイ、陰極線管ディスプレイ、または任意の他の種類のディスプレイを備え得る。例えば、液晶ディスプレイまたはプラズマディスプレイは、ディスプレイの画面上にある (図 3 には示されない) 複数のディスプレイ素子を含み得る。各ディスプレイ素子は、光を発し (または発しない) ように、かつ/または異なる色もしくは他の特性の光を発するように構成され得る。ディスプレイ制御モジュール 3 3 9 は、画像データ 3 4 0 に基づいてこのようなディスプレイ素子を制御できる。例えば、ディスプレイ制御モジュール 3 3 9 は、画像のある特定の画素が赤色であることを示す画素データ 3 4 0 に基づいて、このような画素を表す 1 つまたは複数のディスプレイ素子に、赤色の光を放出させることができる。

【 0 0 3 6 】

図 3 にも示されるように、ディスプレイ 3 1 0 はクロック源 3 3 2 を含む。クロック源 3 3 2 は、基準クロック 3 3 5 を生成するように構成される水晶発振器または他のハードウェアおよび/もしくはソフトウェアコンポーネントのようなものであって、基準クロック 3 3 5 を生成するように構成される 1 つまたは複数のコンポーネントを含み得る。ディスプレイ 3 1 0 の 1 つまたは複数の他のコンポーネント、すなわちグラフィクス処理エンジン 3 1 4、フレームバッファ 3 3 8、およびまたはディスプレイ制御モジュール 3 3 9 などは生成された基準クロック 3 3 5 に基づいて動作できる。例えば、ディスプレイ制御モジュール 3 3 9 はクロック源 3 3 2 によって生成された基準クロックに基づいて画像の該当副部分 (例えば線) を表示するようにディスプレイ 3 1 0 を制御できる。

【 0 0 3 7 】

いくつかの例によれば、ディスプレイ制御モジュール 3 3 9 は、ディスプレイ画面 3 1 2 を介する表示のために、基準クロック 3 3 5 に基づいてフレームバッファ 3 3 8 に記憶された画像データ 3 4 0 を読み取ることができる。例えば、ディスプレイ制御モジュール 3 3 9 は、基準クロック 3 3 5 に基づいて定義される間隔でフレームバッファ 3 3 8 に記憶された画像データ 3 4 0 の副部分 (例えば線) を読み取ることができる。画像データ 3 4 0 のこのような副部分は、画像の表示部分の 1 つまたは複数の副部分 (例えば、画像の第 1 または第 2 の部分の線) に対応し得る。

【 0 0 3 8 】

図 3 のディスプレイ 3 1 0 A に関して示されるように、フレームバッファ 3 3 8 A は、画面 3 1 2 A を介して表示される画像の第 1 の部分の線 (図 1 に示されるような第 1 の画像部分 1 1 6 A に対応する) に対応する副部分 3 4 1 ~ 3 4 6 を含む画像データ 3 4 0 A を有する。副部分 3 4 1 ~ 3 4 6 は、1 フレームの画像 (例えば、ビデオシーケンスのような複数のフレームのシーケンスのうちのあるフレーム) に対応し得る。図 3 に示されるように、第 1 の部分の副部分 3 4 5 および 3 4 6 は、フレームバッファ 3 3 8 A から読み取られており、画面 3 1 2 A を介して表示されている。図 3 にも示されるように、第 1 の部分の副部分 3 4 1 ~ 3 4 4 は、フレームバッファ 3 3 9 A からまだ読み取られておらず、画面 3 1 2 A を介して表示されていない。図 3 はまた、副部分 3 4 5 および 3 4 6 よりも前に画面 3 1 2 A を介して表示されているいくつかの副部分 (図 3 ではラベル付けされていない) も示す。このような副部分は、例えば、画像部分の同じフレームまたは別のフレーム (例えば、ディスプレイ制御モジュール 3 3 9 A によってフレームバッファから以前に読み取られたフレーム) の副部分を備え得る。

10

20

30

40

50

## 【 0 0 3 9 】

図3のディスプレイ310Bに関して示されるように、フレームバッファ338Bは、画面312Bを介して表示される画像の第2の部分（図1に示されるような第2の部分116B）の線に対応する副部分361～366を含む画像データ340Bを有する。副部分361～366は、1フレームの画像部分（例えば、ビデオシーケンスのような複数のフレームのシーケンスのうちのあるフレーム）に対応し得る。図3に示されるように、第2の部分の副部分363～366は、フレームバッファ338Bから読み取られており、画面312Bを介して表示されている。図3にも示されるように、第2の部分の副部分361～362は、フレームバッファ339Bからまだ読み取られておらず、画面312Bを介して表示されていない。図3はまた、副部分363～366よりも前に画面312Bを介して表示されている、（図3では標識されない）いくつかの副部分も示す。このような副部分は、例えば、画像部分の同じフレームまたは別のフレーム（例えば、ディスプレイ制御モジュール339Bによってフレームバッファから以前に読み取られたフレーム）の副部分を備え得る。

10

## 【 0 0 4 0 】

図3に示されるディスプレイ310A、310Bの各フレームバッファ339A、339Bは、全部で6本の線（例えば、線341～346、線361～366をそれぞれ含む）を各々含む該当画像部分を有する。図3の例は、本開示の技法を説明する目的で与えられる。いくつかの例では、本明細書で説明されるように表示されることになる画像または画像部分が、図3に示されたものよりも、画像データ340および対応する画面出力の線を多く含み得る。例えば、高解像度のディスプレイによって表示されるように構成される画像は、画像データ340の、720本または1080本の線、または任意の他の数の線を含み得る。

20

## 【 0 0 4 1 】

図3の例によれば、ディスプレイ310Aは、画像の第1の部分（例えば図1に示される第1の部分116A）の2本の線345～346を表示しているが、ディスプレイ310Bは、第2の部分316B（例えば図1に示される第2の部分116B）の4本の線363～366を表示している。従って、第1の部分316Aおよび第2の部分316Bそれぞれを出力するディスプレイ310Aおよび310Bの動作は同期していない。いくつかの例では、図2に示されるような、ディスプレイ310Aおよび310Bの動作間における同期の欠如が、ディスプレイ310Aおよび310Bの該当クロック源332A、332Bからのクロック信号335A、335Bの差によって引き起こされ得る。

30

## 【 0 0 4 2 】

図3に示されるように、本開示の技法によれば、ディスプレイ310A、310Bの各々は、進行状況特定モジュールPIM 350A、350B（まとめてPIM 350）を含む。PIM 350は、ディスプレイ310の状態を判定して画像の部分を出力できる。例えば、PIM 350は、ディスプレイ制御モジュール339および/またはフレームバッファ338の動作を監視し、画像の部分を出力するためにディスプレイ310の状態を判定できる。

## 【 0 0 4 3 】

PIM 350は、画像部分の1つまたは複数の副部分（例えば線または画素）を表示するためにディスプレイ310の進行状況を判定できる。例えば、PIM 350は、ディスプレイ制御モジュール339の動作を監視し、ディスプレイ制御モジュール339によってフレームバッファから読み取られ表示されている画像の部分のある数の線または画素のような画像部分の副部分を表示できる。例えば、ディスプレイ310AのPIM 350Aは、ディスプレイ制御モジュール339Aを監視し、2本の線345～346がフレームバッファ338によって読み取られ画面312Aを介して表示されているかどうかを判定できる。ディスプレイ310BのPIM 350Bは、ディスプレイ制御モジュール339Bを監視し、4本の線363～366がフレームバッファ339によって読み取られ画面312Bを介して表示されているかどうかを判定できる。

40

50

## 【 0 0 4 4 】

他の例によれば、P I M 3 5 0 は、ディスプレイ制御モジュール 3 3 9 の動作を直接監視しなくてもよい。これらの例によれば、P I M 3 5 0 は、ディスプレイ 3 1 0 の状態を判定して、フレームバッファ 3 3 8 の利用可能な空間および / または使われている空間の量を求めたことに基づいて画像の 1 つまたは複数の副部分を出力できる。例えば、P I M 3 5 0 は、フレームバッファ 3 3 8 から読み取られ画面 3 1 2 を介して表示されるべき現在フレームの位置を示すポインタまたは他の参照マーカーの場所を求めることができる。

## 【 0 0 4 5 】

別の例として、フレームバッファ 3 3 8 の利用可能な記憶サイズが、表示されるべき画像の線または画素の具体的な数（例えば 1 0 8 0 本の線）を表し得る。この例によれば、P I M 3 5 0 は、フレームバッファ 3 3 8 に記憶された画像データ 3 4 0 によって使われる利用可能な記憶空間の量を求め、それによって、画像の副部分（例えばある数の線または画素）の表示に関するディスプレイ 3 1 0 の進行状況を求めることができる。例えば、図 3 に示されるように、ディスプレイ 3 1 0 A の P I M 3 5 0 A は、フレームバッファ 3 3 8 A を監視し、画像の第 1 の部分の 2 本の線 3 4 5 ~ 3 4 6 がフレームバッファ 3 3 8 A から読み取られ画面 3 1 2 A を介して表示されていると判定できる。ディスプレイ 3 1 0 B の P I M 3 5 0 B は、フレームバッファ 3 3 8 B を監視し、画像の第 2 の部分の 4 本の線 3 6 3 ~ 3 6 6 がフレームバッファ 3 3 9 から読み取られ画面 3 1 2 B を介して表示されていると判定できる。

## 【 0 0 4 6 】

いくつかの例では、ディスプレイ 3 1 0 を監視することに基づいて、画像部分の副部分（例えば線）の表示に関するディスプレイ 3 1 0 の進行状況を求め、P I M 3 5 0 が画像部分の 1 つまたは複数の副部分の表示に関するディスプレイ 3 1 0 の進行状況をホストコントローラ（例えば、図 2 に示されるホストコントローラ 2 1 5）へ示すディスプレイ状態（例えば、図 2 に示されるようなディスプレイ状態 2 1 8 A、2 1 8 B）を生成できる。例えば、P I M 3 5 0 は、画像部分のフレームの出力に関するディスプレイ 3 1 0 の進行状況（例えば、ディスプレイ画面 3 1 2 を介して表示されている画像部分の線および / または画素の数）を示すディスプレイ状態（図 3 には示されない）を生成できる。P I M 3 5 0 は、ディスプレイ状態を継続的に（例えば、フレームバッファ 3 3 9 に記憶される新規フレームの画像部分である画像データの副部分をフレームバッファ 3 3 9 へ記憶する / フレームバッファ 3 3 9 から読み取ることに

関する基準クロック 3 3 5 の各々のクロック周期で）かつ / または 1 つまたは複数の所定の間隔に基づいて生成および / または通信できる。

【 0 0 4 7 】

いくつかの例では、P I M 3 5 0 が、上で説明されたような v s y n c h 信号および / または h s y n c h 信号を備えるディスプレイ状態を生成できる。例えば、本明細書で説明されたようなディスプレイ 3 1 0 は、フレームバッファ 3 3 8 に記憶される画像のアクティブな副部分の表示を、画像の前のフレームの表示の後にある期間、遅らせるように構成され得る。このような期間は、垂直方向のブランキング線および / または水平方向のブランキング画素の数を含み、フレームの 1 つまたは複数のブランキング領域に基づき得る。いくつかの例では、水平方向のブランキング領域が h s y n c h 領域（すなわち h s y n c h 信号）を含んでよく、h s y n c h 領域が画像部分のその前に表示されるフレームに対してディスプレイがフレームの画素の表示を遅らせる期間の少なくとも一部を示し得る。垂直方向のブランキング領域は v s y n c h 領域（すなわち v s y n c h 信号）を含んでよく、v s y n c h 領域は画像部分のその前に表示されるフレームに対してディスプレイがフレームの線の表示を遅らせる期間の少なくとも一部を示し得る。これらの例によれば、P I M 3 5 0 は、上で説明されたような v s y n c h 信号、h s y n c h 信号、または v s y n c 信号と h s y n c h 信号の両方を備えるディスプレイ状態 2 1 8 A、2 1 8 B を生成できる。

## 【 0 0 4 8 】

いくつかの例では、P I M 3 5 0 が、例えば、基準クロック 3 3 5 A の各クロック周期ごとに、または、フレームバッファ 3 3 8 に記憶されもしくはフレームバッファ 3 3 8 から読み取られる画像データ 3 4 0 の各副部分ごとに、画像部分の副部分（例えば線および／または画素）の出力に関するディスプレイ 3 1 0 の進行状況のインジケーションを継続的に出力できる。他の例では、新規の画像部分（例えばビデオシーケンスの新たなフレーム）がフレームバッファ 3 3 8 に記憶される（またはフレームバッファ 3 3 8 から読み取られる）度に、P I M 3 5 0 は副部分の出力に関するディスプレイ 3 1 0 の進行状況のインジケーションを出力するように動作できる。さらに他の例では、P I M 3 5 0 が所定の間隔に従ってディスプレイ 3 1 0 の進行状況のインジケーションを出力できる。例えば、P I M 3 5 0 は、フレームバッファ 3 3 8 に記憶されまたはフレームバッファ 3 3 8 から読み取られる画像データ 3 4 0 の 5 個の副部分ごとに、または、基準クロック 3 3 5 A の 2 0 回のクロック周期ごとに、ディスプレイ 3 1 0 の進行状況を求めるように動作できる。いくつかの例では、P I M 3 5 0 がディスプレイ 3 1 0 の状態を計数して画像データを表示するように構成されるカウンタ（図 3 には示されない）を含み得る。例えば、このようなカウンタは、画像データ 3 4 0 の副部分がフレームバッファ 3 3 8 に記憶される（またはフレームバッファ 3 3 8 から読み取られる）度に更新され得る。

10

## 【 0 0 4 9 】

図 2 に戻ると、ホストコントローラ 2 1 5 は、複数のディスプレイ 2 1 0 A、2 1 0 B に分かれた画像を表示するために複数のディスプレイ 2 1 0 A、2 1 0 B を制御できる。本開示の技法によれば、ディスプレイ 2 1 0 A、2 1 0 B の各々は、図 3 に示される P I M 3 5 0 A、3 5 0 B に関して上で説明されたような進行状況特定モジュール（P I M）2 5 0 A、2 5 0 B を含む。P I M 2 5 0 A、2 5 0 B は各々該当するディスプレイ 2 1 0 A、2 1 0 B について、該当する第 1 の画像部分 2 1 6 A、第 2 の画像部分 2 1 6 B の 1 つまたは複数の副部分の出力に関する該当ディスプレイの進行状況を求め、第 1 の画像部分 2 1 6 A、第 2 の画像部分 2 1 6 B の該当する副部分の表示に関する該当ディスプレイの進行状況を示すディスプレイ状態信号 2 1 8 A、2 1 8 B（例えば、v s y n c h および／または h s y n c h 信号）を伝えることができる。本開示の技法によれば、ホストコントローラ 2 1 5 は、ディスプレイ状態信号 2 1 8 A、2 1 8 B を受け取り、それに応答して、少なくとも 1 つのディスプレイ状態信号 2 1 9 を生成することができ、ディスプレイ状態信号 2 1 9 は該当するディスプレイ 2 1 0 A、2 1 0 B によって表示されるべき第 1 の画像部分および／または第 2 の画像部分（例えば、図 1 に示されるような第 1 の画像部分 1 1 6 A、第 2 の画像部分 1 1 6 B）の少なくとも 1 つの副部分（例えば、少なくとも 1 つの線および／または画素）の表示を調整することを第 1 および第 2 のディスプレイ 2 1 0 A、2 1 0 B のうちの 1 つまたは複数に行わせるように構成される。

20

30

## 【 0 0 5 0 】

図 4 は、ホストコントローラ 4 1 5 の一例を示すブロック図である。ホストコントローラ 4 1 5 は、複数のディスプレイ（例えば、図 2 に示されるディスプレイ 2 1 0 A、2 1 0 B）を同時に制御するように構成される任意のデバイスを備え得る。例えば、ホストコントローラ 4 1 5 は、少なくとも 2 つのディスプレイへ通信可能に結合されて、かつ複数のディスプレイに分かれた少なくとも 1 つの画像を表示するために複数のディスプレイを制御するように構成される任意のデバイスを備え得る。いくつかの例では、ホストコントローラ 4 1 5 が、デスクトップコンピュータ、ゲームコンソール、ラップトップコンピュータ、スマートフォン、フィーチャーフォン、またはタブレットコンピュータ、デジタルメディアプレーヤ、または、複数のディスプレイを制御してこれらディスプレイに分かれた画像を表示させるように構成される任意の他のデバイスなどのコンピューティングデバイスを備え得る。

40

## 【 0 0 5 1 】

図 4 に示されるように、ホストコントローラ 4 1 5 は、少なくとも 1 つのプロセッサ 4 7 5 を含み得る。プロセッサ 4 7 5 は、複数のプログラム命令を処理するように構成され

50

る任意のコンポーネントを含み得る。例えば、プロセッサ 475 は 1 つまたは複数の中央演算処理装置 (CPU)、グラフィクス処理ユニット (GPU)、特定用途向け集積回路 (ASIC)、フィールドプログラマブルゲートアレイ (FPGA)、または命令を処理するように構成される任意の他のコンポーネントを含み得る。プロセッサ 475 は、複数のプログラム命令を実行して、本明細書で説明された技法に合致して動作することをホストコントローラ 415 に行わせることができる。

#### 【0052】

図 4 にも示されるように、ホストコントローラ 415 は通信モジュール 476 を含む。通信モジュール 476 は、ホストコントローラ 475 が複数のディスプレイ (例えば、図 2 に示されるディスプレイ 210A、210B) および / または他のコンピューティングデバイスと通信することを可能にできる。例えば、通信モジュール 476 は、ホストコントローラ 475 と複数のディスプレイおよび / または他のコンピューティングデバイスとの間において有線通信 (例えば、イーサネット (登録商標)、digital video input (DVI (登録商標))、high-definition multimedia interface HDMI (登録商標))、またはワイヤレス通信 (Wi-Fi (登録商標)、セルラーネットワーク、Bluetooth (登録商標)) を可能にするように構成され得る。

#### 【0053】

図 4 にも示されるように、ホストコントローラ 415 は、少なくとも 1 つの記憶コンポーネント 478 をさらに含む。記憶コンポーネント 478 は、データおよび / または複数の実行可能命令、例えば、本開示の技法に合致して動作することをホストコントローラに行わせるためのもので、プロセッサ 475 によって実行可能な複数の命令を記憶するように構成される任意のコンポーネントを備え得る。例えば、記憶コンポーネント 478 は、ランダムアクセスメモリ (RAM)、フラッシュメモリ、磁気ハードディスクメモリ、光学メモリ、または、データもしくは複数の命令を一時的にもしくは長期的に記憶するように構成される任意の他の種類のコンポーネントを含む、任意の種類の記憶コンポーネントを備え得る。

#### 【0054】

図 4 に示されるように、ホストコントローラ 415 はグラフィクス制御モジュール 477 も含む。いくつかの例では、グラフィクス制御モジュール 477 が表示される画像に関連する複数の命令および / またはデータ、例えば、複数のディスプレイ (例えば、図 3 に示されるディスプレイ 310A、310B) の該当するグラフィクス処理モジュール (例えば、図 3 に示されるグラフィクス処理エンジン 314A、314B) が解釈可能な画像データおよび / または複数のグラフィクス命令を伝えることができる。本明細書で説明されるように、いくつかの例では、第 1 のディスプレイに伝えられる画像データおよび / または複数のグラフィクス命令 417A が、第 2 のディスプレイに伝えられる画像データおよび / または複数のグラフィクス命令 417B とは異なり得る。しかし、他の例では、画像データおよび / または複数のグラフィクス命令の少なくとも一部が画像データおよび / または複数のグラフィクス命令の少なくとも一部と同じであってよい。

#### 【0055】

いくつかの例では、グラフィクス制御モジュール 477 が、プロセッサ 475 によって実行可能な複数の命令、例えば、複数の命令および / またはデータを生成して複数のディスプレイへ伝えるもので、かつプロセッサ 475 上で実行されるアプリケーションを備え得る。例えば、このようなアプリケーションは、ユーザの入力、または、別のコンピューティングデバイス (図 4 には示されない) から受け取られた入力にตอบสนองして、画像データおよび / または複数のグラフィクス命令を生成し伝えることができる。別の例によれば、グラフィクス制御モジュール 477 は、ホストコントローラ 415 のメモリコンポーネントに記憶された、または、ホストコントローラ 415 に通信可能に結合される別のコンピューティングデバイスから受け取られた画像データおよび / または複数のグラフィクス命令 (例えば、流された画像データ) を伝えるように構成されるホストコントローラ 415

10

20

30

40

50

のソフトウェアおよび/またはハードウェアを備え得る。

【0056】

図4に示されるように、ホストコントローラ415はオフセット測定モジュール(ODM)480を含む。図4に示されるように、ODM 480は複数のディスプレイの各々のディスプレイ状態418A、418Bを、ホストコントローラ475に通信可能に結合された第1のディスプレイおよび第2のディスプレイ(例えば、図2に示されるディスプレイ210A、210B)から受け取る(例えば、図4に示される通信モジュール476を介して)ことができる。受け取られたディスプレイ状態418A、418Bは各々、上で説明されたように、画像の該当部分の表示に関し該当する第1のディスプレイおよび第2のディスプレイの進行状況を示すことができる。例えば、ディスプレイ状態418A、418Bは、画像の該当部分の出力のタイミングを示すことができる。別の例によれば、ディスプレイ状態は、複数のディスプレイに分かれ該当ディスプレイによって出力されている画像の該当する第1の部分および第2の部分(例えば、図1に示されるような、画像116の第1の部分116A、第2の部分116B)の副部分の数(例えば、線および/または画素の数)を示すことができる。いくつかの例では、図3を参照して上で説明されたように、ディスプレイ状態418A、418Bが画像116の第1の部分116Aまたは第2の部分116Bの少なくとも1つのフレームと関連付けられるv s y n c h信号および/またはh s y n c h信号を含み得る。

10

【0057】

いくつかの例では、ODM 480が、受け取られた第1のディスプレイ状態418Aおよび第2のディスプレイ状態418Bを互いに比較して、第1のディスプレイおよび第2のディスプレイ間のオフセット455を求めることができる。例えば、第1のディスプレイ状態418A、第2のディスプレイ状態418Bに基づき、ODM 480は、第1のディスプレイによって表示される線の数と、第2のディスプレイによって表示される線の数とを比較でき、これにより例えば第1のディスプレイおよび第2のディスプレイが互いにどの程度同期から外れているかの測定値となる差を求めることができる。例えば、ODM 480は、本明細書で説明されたようなh s y n c h信号および/またはv s y n c h信号のうちの1つまたは複数を備えるディスプレイ状態418A、418Bに基づき、該当する第1の画像部分および第2の画像部分を表示する際の、該当する第1のディスプレイおよび第2のディスプレイの表示と関連付けられる遅延を求めることができ、これによりディスプレイ状態418A、418Bに基づいて画像の第1の部分および第2の部分を表示するための該当ディスプレイの動作の差を求めることができる。ディスプレイ状態418A、418Bに基づき、ODM 480はこうして求められた差を示すオフセット455を生成し得る。

20

30

【0058】

図4にも示されるように、ホストコントローラ415は調整制御モジュール482をさらに含む。調整制御モジュール482は求められたオフセット455をODM 480から受け取ることができる。求められたオフセット455に基づき、調整制御モジュール482は複数のディスプレイの少なくとも1つにディスプレイ調整419を伝えても伝えなくてもよい。

40

【0059】

一例によれば、調整制御モジュール482は、オフセット455が複数のディスプレイの間で求められたかどうかに基づいて複数のディスプレイの少なくとも1つへディスプレイ調整419を伝えることができる。他の例では、調整制御モジュール482が、求められたオフセット455と所定の閾値との比較に基づいてディスプレイ調整419を伝えるように構成され得る。このような所定の閾値は、例えば、画像の該当する部分を表示するための複数のディスプレイの動作の時間差、または、複数のディスプレイによって表示される画像の該当する部分の1つまたは複数の副部分を表示するための複数のディスプレイの動作における線の数の差を示すことができる。このような所定の閾値は、いくつかの例では、複数のディスプレイ間での同期の欠如が、画像の第1の部分および第2の部分の表

50

示において望ましくない影響を引き起こし得る期間および／または副部分の数に基づき得る。１つのそうした例として、このような所定の閾値は、５本の線という差を示し得る。この例によれば、調整制御モジュール４８２は、求められたオフセット４５５が５本の線以上である場合に複数のディスプレイの少なくとも１つへディスプレイ調整４１９を伝えることができる。

【００６０】

他の例では、調整制御モジュール４８２が、求められたオフセット４５５に基づいてリセットを伝えるようにさらに構成され得る。例えば、調整制御モジュール４８２は、受け取られたオフセット４５５をリセット閾値と比較することができ、リセット閾値は、画像部分の１つまたは複数の副部分の表示の調整が複数のディスプレイに分けて画像を表示する複数のディスプレイを同期させるうえで不十分であり得る副部分（例えば線）の数のオフセットを示す。例えば、調整制御モジュール４８２は、該当ディスプレイの１つまたは複数のクロック生成コンポーネントを初期状態にリセットすることを複数のディスプレイに行わせるように構成されるリセットを伝えることができる。他の例によれば、リセットモジュールは、共通の時間においてフレームバッファをクリアし、該当する画像部分の表示を開始することを複数のディスプレイの１つまたは複数に行わせることができる。具体的には、２つのディスプレイがある場合、調整制御モジュール４８２は、両方のディスプレイが同時に表示を再び開始するように、各ディスプレイに自身のフレームバッファのリセットとクリアとを行わせることができる。例えば、ディスプレイ調整モジュール４８２は、現在フレームをディスプレイの該当するフレームバッファへリロードすることを該当ディスプレイに行わせたり、現在フレームをクリアし、ビデオシーケンスの次フレームに対応する画像データをロードすることを該当ディスプレイに行わせたりするように構成されるリセットを伝えることができる。

【表１】

**表1:例示的な表示調整**

D7	D6	D5	D4	D3	D2	D1	D0
リセット	指示	シフトすべきブランキング線					適用すべきフレーム

【００６１】

上の表１は、求められたオフセット４５５に応じ、調整制御モジュール４８２によって伝えられ得るディスプレイ調整４１９の１つの非限定的な例を示す。表１の例によれば、ディスプレイ調整４１９の命令は、８ビットのデータを含む。第１のビットＤ０は、複数のフレーム（ビデオシーケンスを備える画像１１６の第１の部分１１６Ａの）のうちのどのフレームにシフトを適用すべきか（例えば、ブランキング線の数調整すべきか）を示す。この例によれば、０という値は、ディスプレイがディスプレイ調整４１９を次フレームの画像の部分に適用すべきであることを示し得る。また、この例によれば、１という値は、ディスプレイがディスプレイ調整４１９を次フレームの画像の部分の後のフレームに適用すべきであることを示し得る。これらの例によれば、ホストコントローラ４１５の調整制御モジュール４８２は、次フレームの画像の部分またはさらにこの後のフレームに対

してディスプレイ調整を適用すべきかどうかを現在フレームの出力に関するディスプレイの状態に基づいて判定できる。例えば、ディスプレイがディスプレイ調整を処理し、次フレームに対してディスプレイ調整を適用するのに十分な時間がある場合には、調整制御モジュール482がディスプレイ調整を次フレームに適用すべきかどうかを判定できる。しかし、次フレームにディスプレイ調整を適用するのに十分な時間がない場合には、調整制御モジュール482が次フレームの後のさらなるフレームにディスプレイ調整を適用できる。

#### 【0062】

表1の例によれば、ディスプレイ調整419の第2のビットD1から第6のビットD5は、追加または削除すべき画像データのフレームと関連付けられるブランキング線および/またはブランキング画素の数を示す。この例によれば、ディスプレイ調整419は、追加または削除すべき1~32本のブランキング線を示し得る。また、表1の例によれば、ディスプレイ調整419の第7のビットD6は指示を備える。この指示は、ビットD1~D5によって示された数のブランキング線および/またはブランキング画素を、追加する(フレームのアクティブな線を表示する際の遅延を大きくする)か、または削除する(フレーム線のアクティブな線を表示する際の遅延を小さくする)かどうかを示すことができる。表1の例によれば、ビットD6が値1を割り当てられる場合、ディスプレイはビットD1~D5によって示される数のブランキング線を追加できる。ビットD6が値0を割り当てられる場合、ディスプレイがビットD1~D5によって示される数のブランキング線を削除できる。

#### 【0063】

いくつかの例において、ホストコントローラ315は、上の表1に示されるようなディスプレイ調整を伝え、画像データの複数の異なるフレームに対するアクティブな線および/または画素のデータの表示を調整するように構成され得る。例えば、ホストコントローラは、例えば32本の線またはそれよりも少ない所定の閾値未満のディスプレイ調整を伝えるように構成され得る。これらの例によれば、ホストコントローラ315が画像データの複数のフレームと関連付けられる複数のディスプレイ調整信号を伝え、本明細書で説明されるように複数のディスプレイを徐々に同期させることができる。

#### 【0064】

また、表1の例によれば、ディスプレイ調整419の第8のビットD7がリセットを示す。リセットは、ディスプレイの1つまたは複数のクロック生成コンポーネントをリセットするようにディスプレイに指示できる。例えばビットD7が値1を有する場合には、ディスプレイが現在フレームまたは今後のフレームにおいて画像の表示をリセットできる。しかし、ビットD7が値0を有する場合には、ディスプレイがビットD0~D6によって示される線の数、指示、および/またはフレームに従って画像の少なくとも1つのフレームと関連付けられる数のブランキング線および/またはブランキング画素を追加または削除するように動作できる。

#### 【0065】

図3の例に戻ると、第1のディスプレイ310Aは画面310Aを介して線345~346を表示するように動作しており、第2のディスプレイ310Bは画面312Bを介して線363~366を表示するように動作している。この例によれば、ホストコントローラ415(例えばODM480)は複数のディスプレイの各々から(例えば、図3に示されるディスプレイ310A、310BのPIM350A、350Bから)ディスプレイ状態418A、418Bを受け取ることができる。ODM482は、受け取られたディスプレイ状態418Aおよび418Bを互いに比較し、該当ディスプレイの動作間のオフセット455を求めることができる。図3の例によれば、ディスプレイ310Bは、ディスプレイ310Aが第1の画像について表示した線よりも2本多くの線を第2の画像について表示しているので、ODM480は、ディスプレイ310Aおよび310Bの動作の間に2本の線のオフセットがあると判定できる。

#### 【0066】



ディスプレイ調整制御モジュール482は、ディスプレイ調整419を第2のディスプレイ310Bに伝えることができる。一例において、調整制御モジュール482は、求められたオフセット455が存在する（例えばオフセット455が0より大きい）かどうかに基づいてディスプレイ調整419を伝えることができる。他の例において、調整制御モジュール482は、求められたオフセット455を所定の閾値と比較して、ディスプレイ調整419を伝えるかどうかを判定できる。図3の例によれば、求められたオフセット455が2本の線である場合に、所定の閾値が1本の線であれば、調整制御モジュール482が2本の線という求められたオフセットに基づいてディスプレイ調整419を伝えることができる。しかし、所定の閾値が3本以上の線である場合において、調整制御モジュール482は2本の線という求められたオフセット455に基づいて遅延を伝えなくてよい。

10

#### 【0067】

一例において、ディスプレイ調整419は、画像の第2の部分（例えば図1の第2の部分110B）のさらなる線の出力を遅延させることを第2のディスプレイ310Bに行わせることができる。例えば、図3の例によれば、ディスプレイ調整419によって、フレームバッファ339B（すなわち次フレームと関連付けられる）に記憶されるデータと関連付けられる1本または複数のブランキング線を追加できるので、例えば、フレームバッファ339Bに記憶される画像データの線および/または画素は、現在フレームおよび次フレームの表示の間でより長く遅延させられる。この例によれば、ディスプレイ調整によって、該当する画像部分の線および/または画素を実質的に同時に表示することができ、これによってディスプレイ110A、110Bに分かれた画像の該当部分の表示に関して、ディスプレイ110A、110Bの動作を同期させる。いくつかの例では、ディスプレイ調整（すなわち、追加の/削除されたブランキング線）が各ディスプレイ調整419を出した後、1回だけ実行する（すなわち、例えば1つの連続するフレームにのみ適用する）ことができ、この後、ディスプレイのタイミングは、標準の数のブランキング線および/またはブランキング画素を使って動作するように戻る。

20

#### 【0068】

別の例では、ディスプレイ調整419が、画像の第1の部分（例えば図1の第1の部分110A）の少なくとも1つの前のフレームに対する画像の第1の部分の線および/または画素の遅延を低減させることを第2のディスプレイ310Aに行わせることができる。例えば、図3の例でも、ディスプレイ調整419によって、フレームと関連付けられるブランキングデータの1つまたは複数の線および/または画素を削除できるので、例えば、画像の第2の部分の線の表示の遅延は少なくとも1つの前のフレームに対する遅延よりも短い。この例によれば、ディスプレイ調整419によって、少なくとも1つのこの後のフレームの線342および362を実質的に同時に表示することができ、これによって、ディスプレイ110A、110Bに分かれた画像の該当部分を表示するためにディスプレイ110A、110Bの動作を同期させる。

30

#### 【0069】

さらに別の例において、調整制御モジュール482は複数のディスプレイ調整を伝えるように構成され得る。例えば、図3の例によれば、調整制御モジュール418は、ディスプレイ110Aに1つのブランキング線および/またはブランキング画素を削除させる第1のディスプレイ調整と、ディスプレイ110Bに1つのブランキング線および/またはブランキング画素を追加させる第2のディスプレイ調整とを伝えることができる。この例によれば、少なくとも1つのこの後のフレームに対する線342の表示は時間的に先へと延ばされ、従って、遅れている線362と同期する。この例によれば、ディスプレイ調整419によって、線342と362とを実質的に同時に表示することができ、これによって、ディスプレイ110A、110Bに分かれた画像の該当部分を表示するためにディスプレイ110A、110Bの動作を同期させる。

40

#### 【0070】

複数のディスプレイに分かれた画像を表示するために本明細書で説明される技法は、い

50

くつかの理由で有利であり得る。例えば、本開示の技法は、基準クロック 3 3 5 A および 3 3 5 B を互いに同期させることなく、ディスプレイ 3 1 0 A、3 1 0 B に分かれた第 1 の画像部分および第 2 の画像部分の同期を実現する。従って、これらの技法によれば、画像の該当する部分は実装が複雑で、高価で、かつ/または難しい、クロック同期コンポーネントまたは技法を使わずに、複数のディスプレイに分かれ得る。

#### 【0071】

上で説明された図 3 の例は、画像（例えば画像 1 1 6）の該当する部分（例えば、図 1 に示された第 1 の部分 1 1 6 A、第 2 の部分 1 1 6 B）を表示するように動作可能な 2 つのディスプレイ 3 1 0 A、3 1 0 B を含む。他の例では、ホストコントローラ 4 1 5 が、3 つ以上のディスプレイに分かれた画像の表示を制御するように動作可能であってよい。ホストコントローラは、3 つのディスプレイに分かれた画像の表示を制御するように動作可能である一例によれば、ODM 4 8 0 が、図 4 に示されるように、2 つのディスプレイ状態（4 1 8 A、4 1 8 B）の代わりに、3 つのディスプレイ状態 4 1 8 を受け取ることができる。この例によれば、ODM 4 8 0 は、受け取られたディスプレイ状態 4 1 8 の各々を互いに比較できる。ODM 4 8 0 は、3 つのディスプレイのうちの 1 つを、基準として指定できる。ODM 4 8 0 は、基準のディスプレイに対する、各々の他のディスプレイのオフセット 4 5 5 を求めることができる。この例によれば、調整制御モジュール 4 8 2 は、2 つ以上のディスプレイ調整 4 1 9 を伝えて、上で説明されたようにディスプレイの 1 つまたは複数の動作を調整できる。この例によれば、ホストコントローラ 2 1 5 は、3 つ以上のディスプレイに分かれた画像を同期させて表示するように動作できる。

#### 【0072】

上で論じられ、図 1、図 2 に示される例では、ホストコントローラ 2 1 5、4 1 5 が、ディスプレイ 1 1 0 A、1 1 0 B、2 1 0 A、2 1 0 B とは別個のデバイスとして示される。他の例では、ディスプレイの 1 つまたは複数自体が、上で説明されたようなホストコントローラとして動作するように構成され得る。

#### 【0073】

図 5 は、本開示の技法に合致し複数のディスプレイ 5 1 0 A、5 1 0 B にわたってディスプレイの表示を制御するように動作可能なホストコントローラ 5 1 5 の一例を示すブロック図であり、複数のディスプレイの少なくとも 1 つはホストコントローラ 5 1 5 を含む。図 5 の例では、ディスプレイ 5 1 0 A がホストコントローラ 5 1 5 を含む。図 5 に示されたホストコントローラ 5 1 5 は、ディスプレイ 5 1 0 A および/または 1 つもしくは複数の他のハードウェアコンポーネントの 1 つまたは複数のプロセッサ（例えば、図 5 には示されない GPU、CPU）によって実行可能な複数のソフトウェア命令を備え得る。図 2 に示されるホストコントローラ 2 1 5 と同様に、第 1 のディスプレイ 5 1 0 A のホストコントローラ 5 1 5 は上で説明されたような画像データおよび/または複数のグラフィクス命令を出力し、画面 5 1 2 A、5 1 2 B を介した、ディスプレイ 5 1 0 A、5 1 0 B に分かれた画像の表示を制御するように構成され得る。

#### 【0074】

図 5 に示されるように、ホストコントローラ 5 1 5 は、ディスプレイ 5 1 8 A、5 1 8 B の該当する PIM 5 5 0 A、5 5 0 B から、ディスプレイ状態 5 5 0 A、5 5 0 B を受け取るように構成される。ホストコントローラ 5 1 5 A は、（例えば、図 5 には示されない、第 1 のディスプレイ 5 1 0 A の通信モジュールを介して）第 1 のディスプレイ 5 1 0 の内部からディスプレイ状態 5 1 8 A を受け取り、ディスプレイ 5 1 0 B からディスプレイ状態 5 1 8 B を受け取ることができる。

#### 【0075】

受け取られたディスプレイ状態 5 1 8 A、5 1 8 B は各々該当ディスプレイ 5 1 0 A、5 1 0 B の状態を示し、ディスプレイ 5 1 0 A、5 1 0 B にわたって表示される画像の該当する第 1 の部分および第 2 の部分の 1 つまたは複数の副部分（例えば線）を出力できる。ホストコントローラ 5 1 5 は、受け取られた状態 5 1 8 A、5 1 8 B を互いにかつ/または上で説明されたような所定の閾値と比較できる。この比較に応じて、ホストコントロ

ーラ 5 1 5 は、少なくとも 1 つのディスプレイ調整 5 1 9 を第 1 のディスプレイ 5 1 0 A と第 2 のディスプレイ 5 1 0 B の 1 つまたは複数に対して伝えることができる。例えば、ディスプレイ 5 1 0 A が第 1 の画像部分について表示している副部分が、ディスプレイ 5 1 0 B が第 2 の画像部分について表示している副部分よりも少ないことを上記の比較が示す場合、ホストコントローラ 5 1 5 がディスプレイ調整をディスプレイ 5 1 0 A の内部（例えば、ディスプレイ 5 1 0 A の調整制御モジュール 4 8 2）に伝えて、少なくとも 1 つのその前に表示されるフレームに対する、第 1 の画像部分のフレームの少なくとも 1 つの副部分の表示の遅延をディスプレイ 5 1 0 A に低減させることができる。別の例によれば、ホストコントローラ 5 1 5 は、ディスプレイ調整をディスプレイ 5 1 0 B（例えば、ディスプレイ 5 1 0 B の調整制御モジュール 4 8 2）に伝えて、少なくとも 1 つのその前に表示されるフレームに対する、第 2 の画像部分のフレームの少なくとも 1 つの副部分の表示の遅延をディスプレイ 5 1 0 B に拡大させることができる。このようにして、ディスプレイ 5 1 0 A のホストコントローラ 5 1 5 は、第 1 のディスプレイ 5 1 0 A、第 2 のディスプレイ 5 1 0 B の動作を同期させ、ディスプレイ 5 1 0 A、5 1 0 B に分かれた画像の該当する第 1 の部分および第 2 の部分を表示できる。

#### 【0076】

いくつかの例では、複数のディスプレイの 2 つ以上が、複数のディスプレイに分かれた画像を制御するように構成されるホストコントローラ 5 1 5 として動作するように構成され得る。これらの例によれば、複数のディスプレイは、複数のディスプレイのうちのどのディスプレイがホストコントローラ 5 1 5 として動作するのに最も適しているかを判定するために互いに通信するように構成されてもよい。例えば、複数のディスプレイの 1 つまたは複数は、複数のディスプレイの各々が利用可能なコンピューティングリソース、メモリリソース、通信リソース、および/または電力リソースの量を求め、複数のディスプレイのうちの 1 つに大半の利用可能なリソースを割り当てて、本明細書で説明されたようなホストコントローラ 5 1 5 として動作させることができる。

#### 【0077】

図 6 は、本開示の技法に合致し少なくとも 1 つの画像の表示を複数のディスプレイに分けるように複数のディスプレイを制御する方法の一例を示す流れ図である。図 1 に示されるように、コンピューティングデバイスのホストコントローラ 1 1 5、2 1 5、4 1 5、5 1 5 は、第 1 のディスプレイ状態 1 1 8 A、2 1 8 A、5 1 8 A を受け取ることができる（601）。第 1 のディスプレイ状態は、画像 1 1 6 の第 1 の部分 1 1 6 A の少なくとも 1 つの副部分（例えば線 3 4 1 ~ 3 4 6 の少なくとも 1 つ）の表示に関する第 1 のディスプレイ 1 1 0 A、2 1 0 A、3 1 0 A、5 1 0 A の進行状況を示すことができる。図 1 にも示されるように、ホストコントローラは、第 2 のディスプレイ状態 1 1 8 B、2 1 8 B、5 1 8 B を受け取ることができる（602）。第 2 のディスプレイ状態は、画像 1 1 6 の第 2 の部分 1 1 6 B の少なくとも 1 つの副部分（例えば少なくとも 1 つの線 3 6 1 ~ 3 6 6）の表示に関する第 2 のディスプレイ 1 1 0 B、2 1 0 B、3 1 0 B、5 1 0 B の進行状況を示すことができる。

#### 【0078】

図 6 にも示されるように、ホストコントローラは、第 1 のディスプレイ状態および第 2 のディスプレイ状態（603）に基づいてオフセット 4 5 5 を求めることができる。オフセットは、画像の第 1 の部分を出力するための第 1 のディスプレイの状態と、画像の第 2 の部分を出力するための第 2 のディスプレイの状態との差を示す。ホストコントローラはさらに、求められたオフセットに基づいて、画像の第 1 の部分を表示するための第 1 のディスプレイと、画像の第 2 の部分を表示するための第 2 のディスプレイとの少なくとも 1 つを遅らせることができる（604）。例えば、ホストコントローラは、第 1 のディスプレイおよび第 2 のディスプレイの少なくとも 1 つに対して画像の第 1 の部分または第 2 の部分の少なくとも 1 つの副部分（例えば、線および/または画素）の表示時間を修正するように指示するディスプレイ調整を伝えることができる。いくつかの例では、ディスプレイ調整を用いてタイミング調整が実行された後、画像の該当する第 1 の部分および第 2 の

部分を表示するための第1のディスプレイの動作および第2のディスプレイの動作の間で求められたオフセットが閾値よりも大きくなる次の時まで、ディスプレイが通常のブランキングパラメータ（例えば、標準の数のブランキング線および/またはブランキング画素）で動作できる。いくつかの例では、複数のディスプレイの動作を同期するために、単一のディスプレイ調整がホストコントローラによって使われ得る。他の例では、画像部分の2つ以上の表示されるフレームの進行を通じて、複数のディスプレイの動作を同期させるために、複数のディスプレイ調整信号がホストコントローラによって使われ得る。

#### 【0079】

本明細書で説明された技術は、ハードウェア、ソフトウェア、ファームウェア、またはそれらの任意の組合せで実装され得る。また、モジュールまたは構成要素として説明される特徴は、集積論理デバイスと一緒に、またはディスクリートであるが同時使用可能な論理デバイスとして別々に実装され得る。ソフトウェアで実装された場合、本技法は、実行されたときに、上記で説明された方法の1つまたは複数を実行する複数の命令を備える有形コンピュータ可読記憶媒体によって少なくとも部分的に実現され得る。有形コンピュータ可読データ記憶媒体は、パッケージング材料を含むことがあるコンピュータプログラム製品の一部を形成し得る。

#### 【0080】

有形コンピュータ可読記憶媒体は、同期ダイナミックランダムアクセスメモリ（SDRAM）などのランダムアクセスメモリ（RAM）、読取り専用メモリ（ROM）、不揮発性ランダムアクセスメモリ（NVRAM）、電気消去可能プログラマブル読取り専用メモリ（EEPROM）、フラッシュメモリ、磁気または光学データ記憶媒体などを備え得る。本技法は、さらに、または代替として、複数の命令またはデータ構造の形式でコードを搬送または伝達し、コンピュータによってアクセス、読取り、および/または実行され得るコンピュータ可読通信媒体によって、少なくとも部分的に実現され得る。

#### 【0081】

これら命令は、1つまたは複数のデジタル信号プロセッサ（DSP）のような1つまたは複数のプロセッサ、汎用マイクロプロセッサ、特定用途向け集積回路（ASIC）、フィールドプログラマブルロジックアレイ（FPGA）、または他の等価な集積回路または個別論理回路によって実行され得る。本明細書で使用される「プロセッサ」という用語は、前述の構造、または本明細書で説明した技法の実装に好適な他の構造のいずれかを指し得る。さらに、いくつかの態様において、本明細書で説明された機能は、本明細書で説明されたように構成される、専用のソフトウェアモジュールまたはハードウェアモジュール内に設けられ得る。また、本技法は、1つまたは複数の回路または論理素子において完全に実装されてもよい。

以下に本件出願当初の特許請求の範囲に記載された発明を付記する。

#### 【C1】

第1のディスプレイによる画像の第1の部分の表示の状態を示す第1のディスプレイ状態を前記第1のディスプレイから受け取ることと、

第2のディスプレイによる前記画像の第2の部分の表示の状態を示す第2のディスプレイ状態を前記第2のディスプレイから受け取ることと、

前記第1のディスプレイによる画像の前記第1の部分の表示の前記状態と、前記第2のディスプレイによる画像の前記第2の部分の表示の前記状態との差を求めることと、

前記求められた差に基づいて、前記第1のディスプレイによる前記画像の前記第1の部分の表示、または前記第2のディスプレイによる前記画像の前記第2の部分の表示の少なくとも1つを調整することと

を備える、方法。

#### 【C2】

前記第1のディスプレイ状態および前記第2のディスプレイ状態がv s y n c h信号および/またはh s y n c h信号のうちの1つまたは複数を含む、C1に記載の方法。

#### 【C3】

前記求められた差に基づいて、前記第 1 のディスプレイによる前記画像の前記第 1 の部分の表示、または前記第 2 のディスプレイによる前記画像の前記第 2 の部分の表示の少なくとも 1 つを調整することが、線の数のインジケーションを伝えて、前記画像の前記第 1 の部分または前記第 2 の部分の表示を調整することを備える、C 1 に記載の方法。

#### [C 4]

前記求められた差に基づいて、前記第 1 のディスプレイによる前記画像の前記第 1 の部分の表示、または前記第 2 のディスプレイによる前記画像の前記第 2 の部分の表示の少なくとも 1 つを調整することが、

少なくとも 1 つの前のフレームの表示に対する、現在フレームの少なくとも 1 つの副部分の表示の遅延を前記第 1 のディスプレイおよび前記第 2 のディスプレイの少なくとも 1 つに修正させること

を備える、C 1 に記載の方法。

#### [C 5]

少なくとも 1 つの前のフレームの表示に対する前記少なくとも 1 つの副部分の表示の遅延を前記第 1 のディスプレイおよび前記第 2 のディスプレイの 1 つに修正させることが、前記第 1 のディスプレイおよび前記第 2 のディスプレイの 1 つまたは複数に前記少なくとも 1 つの副部分と関連付けられる少なくとも 1 つのブランキング間隔を修正させることを備える、C 4 に記載の方法。

#### [C 6]

前記少なくとも 1 つのブランキング間隔が、複数のブランキング画素を備える水平方向のブランキング間隔を備え、前記少なくとも 1 つの前のフレームの表示に対する前記少なくとも 1 つの副部分の表示の前記遅延を修正することが、前記第 1 のディスプレイまたは前記第 2 のディスプレイの 1 つまたは複数に前記複数のブランキング画素の 1 つまたは複数を追加または削除させることを備える、C 5 に記載の方法。

#### [C 7]

前記少なくとも 1 つのブランキング間隔が、複数のブランキング線を備える垂直方向のブランキング間隔を備え、前記少なくとも 1 つの前のフレームの表示に対する前記少なくとも 1 つの副部分の表示の前記遅延を修正することが、前記第 1 のディスプレイまたは前記第 2 のディスプレイの 1 つまたは複数に前記複数のブランキング線の 1 つまたは複数を追加または削除させることを備える、C 5 に記載の方法。

#### [C 8]

少なくとも 1 つの前のフレームの表示に対する少なくとも 1 つの副部分の表示の遅延を前記第 1 のディスプレイおよび前記第 2 のディスプレイの 1 つに修正させることが、前記第 1 のディスプレイまたは前記第 2 のディスプレイに、

前記少なくとも 1 つの副部分と関連付けられる少なくとも 1 つのブランキング線を追加させて、少なくとも 1 つの前のフレームの表示に対する前記少なくとも 1 つの副部分の表示の前記遅延を拡大させること

を備える、C 7 に記載の方法。

#### [C 9]

少なくとも 1 つの前のフレームの表示に対する少なくとも 1 つの副部分の表示の遅延を前記第 1 のディスプレイと前記第 2 のディスプレイの 1 つに修正させることが、前記第 1 のディスプレイまたは前記第 2 のディスプレイに、

前記少なくとも 1 つの副部分と関連付けられる少なくとも 1 つのブランキング線を削除させて、少なくとも 1 つの前のフレームの表示に対する前記少なくとも 1 つの副部分の表示の前記遅延を低減させること

を備える、C 7 に記載の方法。

#### [C 10]

前記求められた差に基づいて、前記第 1 のディスプレイによる前記画像の前記第 1 の部分の表示、または前記第 2 のディスプレイによる前記画像の前記第 2 の部分の表示の少なくとも 1 つを調整することが、前記第 1 のディスプレイによって調整することを備える、

10

20

30

40

50

C 1 に記載の方法。

[ C 1 1 ]

第 1 のディスプレイによる画像の第 1 の部分の表示の状態を示す第 1 のディスプレイ状態と、第 2 のディスプレイによる前記画像の第 2 の部分の表示の状態を示す第 2 のディスプレイ状態とを受け取るように構成されるディスプレイ状態モジュールと、

前記第 1 のディスプレイ状態および前記第 2 のディスプレイ状態に基づいて、前記第 1 のディスプレイによる画像の前記第 1 の部分の表示の前記状態と、前記第 2 のディスプレイによる画像の前記第 2 の部分の表示の前記状態との差を求めるように構成されるオフセット測定モジュールと、

前記第 1 のディスプレイによる前記画像の前記第 1 の部分の表示、または前記第 2 のディスプレイによる前記画像の前記第 2 の部分の表示の少なくとも 1 つを調整するように構成されるディスプレイ調整を前記第 1 のディスプレイおよび前記第 2 のディスプレイの少なくとも 1 つに伝えるように構成されるディスプレイ調整モジュールと

を備える、デバイス。

10

[ C 1 2 ]

前記第 1 のディスプレイ状態および前記第 2 のディスプレイ状態が v s y n c h 信号および / または h s y n c h 信号のうちの 1 つまたは複数を用意する、C 1 1 に記載のデバイス。

[ C 1 3 ]

前記第 1 のディスプレイ状態が前記第 1 のディスプレイによる前記画像の前記第 1 の部分の副部分の数という表示の状態を示し、前記第 2 のディスプレイ状態が前記第 2 のディスプレイによる前記画像の前記第 2 の部分の副部分の数という表示の状態を示す、C 1 1 に記載のデバイス。

20

[ C 1 4 ]

前記画像の前記第 1 の部分の副部分の前記数が前記画像の前記第 1 の部分の線の数を備え、前記画像の前記第 2 の部分の副部分の前記数が前記画像の前記第 2 の部分の線の数を備える、C 1 3 に記載のデバイス。

[ C 1 5 ]

前記オフセット測定モジュールが前記第 1 のディスプレイによって表示される前記画像の前記第 1 の部分の線の数と、前記第 2 のディスプレイによって表示される前記画像の前記第 2 の部分の線の数との差を求めることに基づいて前記差を求めるように構成される、C 1 3 に記載のデバイス。

30

[ C 1 6 ]

前記ディスプレイ調整モジュールが、線の数のインジケーションを伝えて、前記画像の前記第 1 の部分または前記第 2 の部分の表示を調整することによって、前記求められた差に基づいて前記第 1 のディスプレイによる前記画像の前記第 1 の部分の表示、または前記第 2 のディスプレイによる前記画像の前記第 2 の部分の表示の少なくとも 1 つを調整するように構成される、C 1 1 に記載のデバイス。

[ C 1 7 ]

前記ディスプレイ調整モジュールがさらに、前記第 1 のディスプレイおよび前記第 2 のディスプレイの 1 つまたは複数に、

40

少なくとも 1 つの前のフレームの表示に対する現在フレームの少なくとも 1 つの副部分の表示の遅延を修正させるように構成される、C 1 1 に記載のデバイス。

[ C 1 8 ]

前記ディスプレイ調整モジュールがさらに、前記第 1 のディスプレイおよび前記第 2 のディスプレイの 1 つまたは複数に、

前記少なくとも 1 つの副部分と関連付けられるブランキング線の数を修正させるように構成される、C 1 7 に記載のデバイス。

[ C 1 9 ]

前記ディスプレイ調整モジュールがさらに、前記第 1 のディスプレイまたは前記第 2 の

50

ディスプレイに、

前記少なくとも1つの副部分と関連付けられる少なくとも1つのブランキング線を追加させて、少なくとも1つの前のフレームの表示に対する前記少なくとも1つの副部分の表示の前記遅延を拡大させるように構成される、C 1 8に記載のデバイス。

[ C 2 0 ]

前記ディスプレイ調整モジュールがさらに、前記第1のディスプレイまたは前記第2のディスプレイに、

前記少なくとも1つの副部分と関連付けられる少なくとも1つのブランキング線を削除させて、少なくとも1つの前のフレームの表示に対する前記少なくとも1つの副部分の表示の前記遅延を低減させるように構成される、C 1 8に記載のデバイス。

10

[ C 2 1 ]

前記第1のディスプレイが前記ディスプレイ調整モジュールを含む、C 1 1に記載のデバイス。

[ C 2 2 ]

前記第1のディスプレイによる画像の第1の部分の表示の状態を第1のディスプレイから受け取るための手段と、

第2のディスプレイによる前記画像の第2の部分の表示の状態を示す第2のディスプレイ状態を前記第2のディスプレイから受け取るための手段と、

前記少なくとも1つの画像の前記第1の部分を実出力するための前記第1のディスプレイの前記状態と、前記少なくとも1つの画像の前記第2の部分を実出力するための前記第2のディスプレイの状態との差を求めるための手段と、

20

前記求められた差に基づいて、前記第1のディスプレイによる前記画像の前記第1の部分の表示、または前記第2のディスプレイによる前記画像の前記第2の部分の表示の少なくとも1つを調整するための手段と

を備える、デバイス。

[ C 2 3 ]

前記第1のディスプレイ状態および前記第2のディスプレイ状態がv s y n c h信号および/またはh s y n c h信号のうちの1つまたは複数を備える、C 2 2に記載のデバイス。

[ C 2 4 ]

30

前記第1のディスプレイ状態が前記第1のディスプレイによる前記画像の前記第1の部分の副部分の数という表示の状態を示し、前記第2のディスプレイ状態が前記第2のディスプレイによる前記画像の前記第2の部分の副部分の数という表示の状態を示す、C 2 2に記載のデバイス。

[ C 2 5 ]

前記画像の前記第1の部分の副部分の前記数が前記画像の前記第1の部分の線の数を備え、前記画像の前記第2の部分の副部分の前記数が前記画像の前記第2の部分の線の数を備える、C 2 4に記載のデバイス。

[ C 2 6 ]

前記第1のディスプレイによって表示される前記画像の前記第1の部分の線の数と、前記第2のディスプレイによって表示される前記画像の前記第2の部分の線の数との差に基づいて、前記差を求めるための手段をさらに備える、C 2 4に記載のデバイス。

40

[ C 2 7 ]

線の数のインジケーションを伝えて、前記画像の前記第1の部分または前記第2の部分の表示を調整するための手段

をさらに備える、C 2 4に記載のデバイス。

[ C 2 8 ]

少なくとも1つの前のフレームに対する現在フレームの少なくとも1つの副部分の表示の遅延を修正するための手段

をさらに備える、C 2 4に記載のデバイス。

50

[ C 2 9 ]

前記少なくとも 1 つの副部分と関連付けられるブランキング線の数を修正するための手段

をさらに備える、C 2 8 に記載のデバイス。

[ C 3 0 ]

前記少なくとも 1 つの副部分と関連付けられる少なくとも 1 つのブランキング線を追加して、少なくとも 1 つの前のフレームの表示に対する前記少なくとも 1 つの副部分の表示の前記遅延を拡大するための手段

をさらに備える、C 2 0 に記載のデバイス。

[ C 3 1 ]

前記少なくとも 1 つの副部分と関連付けられる少なくとも 1 つのブランキング線を削除して、少なくとも 1 つの前のフレームの表示に対する前記少なくとも 1 つの副部分の表示の前記遅延を低減するための手段

をさらに備える、C 2 9 に記載のデバイス。

[ C 3 2 ]

前記第 1 のディスプレイが、前記求められた差に基づいて、前記第 1 のディスプレイによる前記画像の前記第 1 の部分の表示、または前記第 2 のディスプレイによる前記画像の前記第 2 の部分の表示の少なくとも 1 つを調整するための手段を含む、C 2 2 に記載のデバイス。

[ C 3 3 ]

コンピューティングデバイスによって実行されると、前記コンピューティングデバイスに、

第 1 のディスプレイによる画像の第 1 の部分の表示の状態を示す第 1 のディスプレイ状態を、前記第 1 のディスプレイから受け取らせ、

第 2 のディスプレイによる前記画像の第 2 の部分の表示の状態を示す第 2 のディスプレイ状態を、前記第 2 のディスプレイから受け取らせ、

前記第 1 のディスプレイによる画像の前記第 1 の部分の表示の前記状態と、前記第 2 のディスプレイによる画像の前記第 2 の部分の表示の前記状態との差を求めさせ、

前記求められた差に基づいて、前記第 1 のディスプレイによる前記画像の前記第 1 の部分の表示、または前記第 2 のディスプレイによる前記画像の前記第 2 の部分の表示の少なくとも 1 つを、調整させる

ように構成される命令を備える、コンピュータ可読記憶媒体。

[ C 3 4 ]

前記第 1 のディスプレイ状態および前記第 2 のディスプレイ状態が v s y n c h 信号および / または h s y n c h 信号のうちの 1 つまたは複数を備える、C 3 3 に記載のコンピュータ可読記憶媒体。

[ C 3 5 ]

前記第 1 のディスプレイ状態が前記第 1 のディスプレイによる前記画像の前記第 1 の部分の副部分の数という表示の状態を示し、前記第 2 のディスプレイ状態が前記第 2 のディスプレイによる前記画像の前記第 2 の部分の副部分の数という表示の状態を示す、C 3 3 に記載のコンピュータ可読記憶媒体。

[ C 3 6 ]

前記画像の前記第 1 の部分の副部分の前記数が前記画像の前記第 1 の部分の線の数を備え、前記画像の前記第 2 の部分の副部分の前記数が前記画像の前記第 2 の部分の線の数を備える、C 3 5 に記載のコンピュータ可読記憶媒体。

[ C 3 7 ]

前記命令がさらに、前記コンピューティングデバイスに、

前記第 1 のディスプレイによって表示される前記画像の前記第 1 の部分の線の数と、前記第 2 のディスプレイによって表示される前記画像の前記第 2 の部分の線の数との差に基づいて、前記差を求めさせる、C 3 5 に記載のコンピュータ可読記憶媒体。

10

20

30

40

50



## [ C 3 8 ]

前記命令がさらに、前記コンピューティングデバイスに、  
線の数のインジケーションを伝えさせて、前記画像の前記第 1 の部分または前記第 2 の  
部分の表示を調整させる、C 3 5 に記載のコンピュータ可読記憶媒体。

## [ C 3 9 ]

前記命令がさらに、前記コンピューティングデバイスに、  
少なくとも 1 つの前のフレームの表示に対する現在フレームの少なくとも 1 つの副部分  
の表示の遅延を修正させる、C 3 5 に記載のコンピュータ可読記憶媒体。

## [ C 4 0 ]

前記命令がさらに、前記コンピューティングデバイスに、  
前記少なくとも 1 つの副部分と関連付けられるブランキング線の数を変更させる、C 3  
9 に記載のコンピュータ可読記憶媒体。

## [ C 4 1 ]

前記命令がさらに、前記コンピューティングデバイスに、  
前記少なくとも 1 つの副部分と関連付けられる少なくとも 1 つのブランキング線を追加  
させて、少なくとも 1 つの前のフレームの表示に対する前記少なくとも 1 つの副部分の表  
示の前記遅延を拡大させる、C 3 9 に記載のコンピュータ可読記憶媒体。

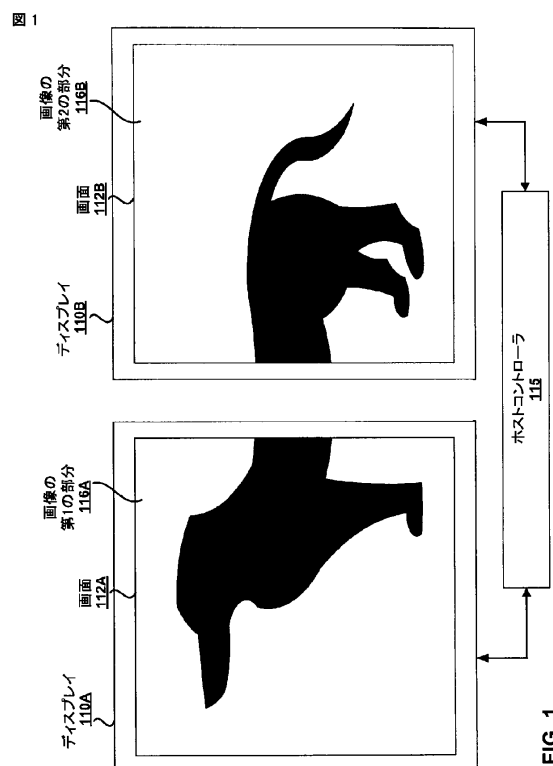
## [ C 4 2 ]

前記命令がさらに、前記コンピューティングデバイスに、  
前記少なくとも 1 つの副部分と関連付けられる少なくとも 1 つのブランキング線を削除  
させて、少なくとも 1 つの前のフレームの表示に対する前記少なくとも 1 つの副部分の表  
示の前記遅延を低減させる、C 3 9 に記載のコンピュータ可読記憶媒体。

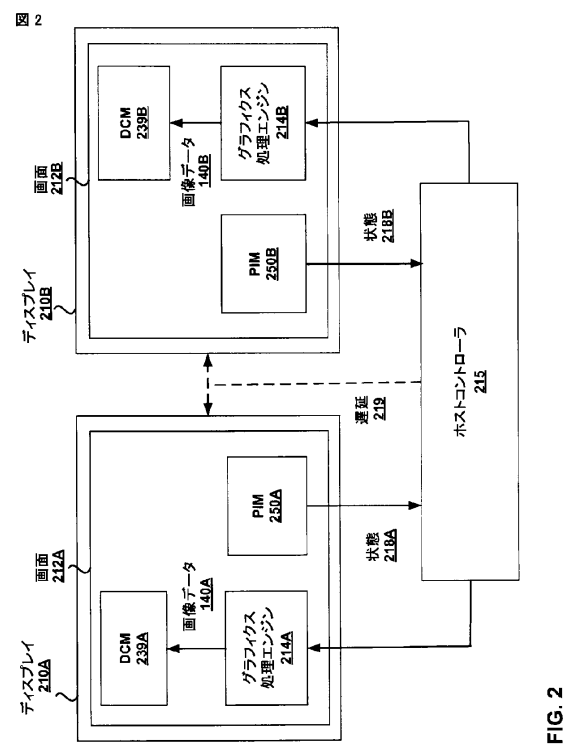
## [ C 4 3 ]

前記第 1 のディスプレイが、前記コンピュータ可読記憶媒体を含む、C 3 3 に記載のコン  
ピュータ可読記憶媒体。

【 図 1 】



【 図 2 】

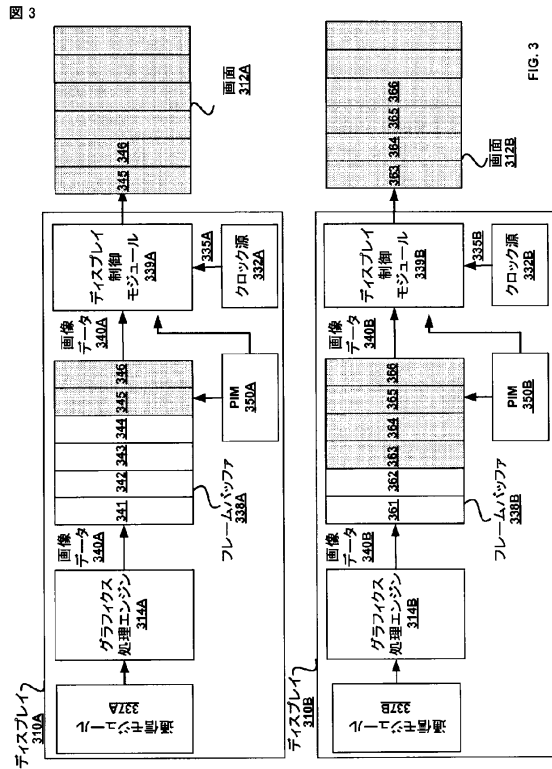


10

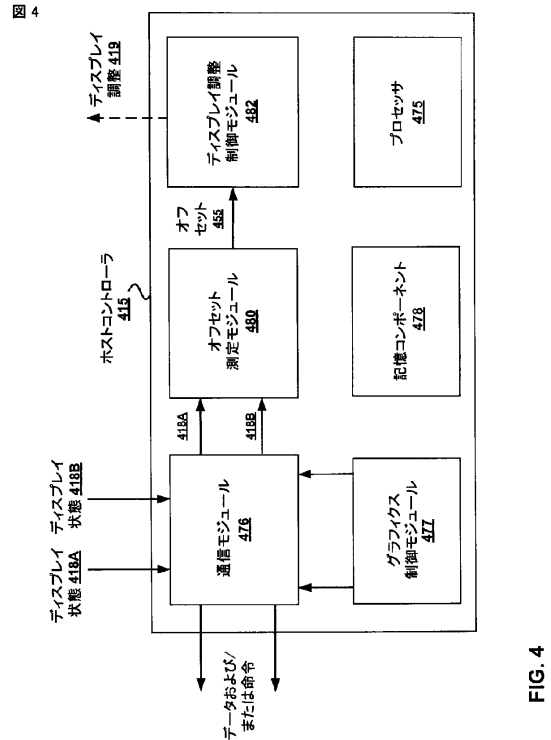
20

FIG. 2

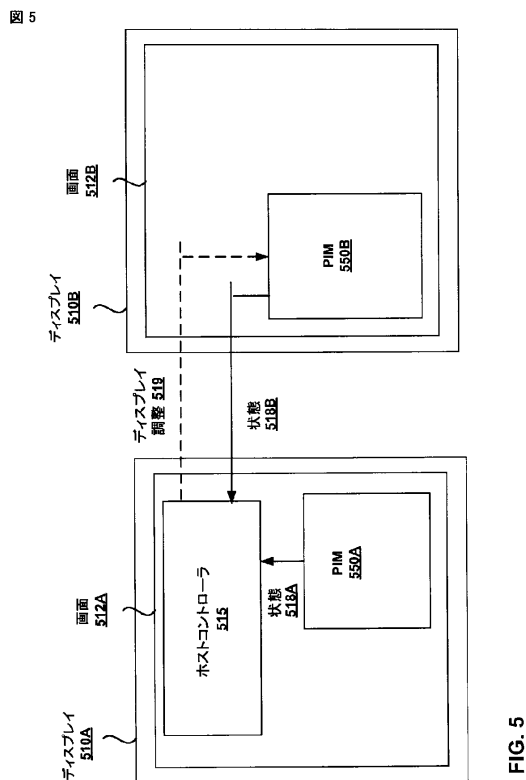
【図 3】



【図 4】

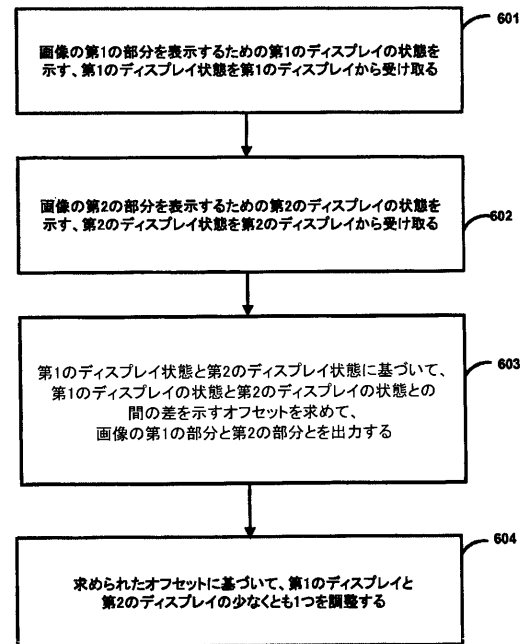


【図 5】



【図 6】

図 6



## フロントページの続き

(51)Int.Cl. F I  
 G 0 9 G 5/36 5 2 0 A  
 G 0 9 G 5/36 5 2 0 B

(74)代理人 100095441  
 弁理士 白根 俊郎

(74)代理人 100075672  
 弁理士 峰 隆司

(74)代理人 100119976  
 弁理士 幸長 保次郎

(74)代理人 100153051  
 弁理士 河野 直樹

(74)代理人 100140176  
 弁理士 砂川 克

(74)代理人 100158805  
 弁理士 井関 守三

(74)代理人 100172580  
 弁理士 赤穂 隆雄

(74)代理人 100179062  
 弁理士 井上 正

(74)代理人 100124394  
 弁理士 佐藤 立志

(74)代理人 100112807  
 弁理士 岡田 貴志

(74)代理人 100111073  
 弁理士 堀内 美保子

(74)代理人 100134290  
 弁理士 竹内 将訓

(72)発明者 ポアビグハラツ、ファリボルツ  
 アメリカ合衆国、カリフォルニア州 9 2 1 2 1、サン・ディエゴ、モアハウス・ドライブ 5 7  
 7 5

(72)発明者 キム、サムソン・セ - ユン  
 アメリカ合衆国、カリフォルニア州 9 2 1 2 1、サン・ディエゴ、モアハウス・ドライブ 5 7  
 7 5

(72)発明者 ヤン、イバン・ウォン・イン  
 アメリカ合衆国、カリフォルニア州 9 2 1 2 1、サン・ディエゴ、モアハウス・ドライブ 5 7  
 7 5

審査官 岩橋 龍太郎

(56)参考文献 特開 2 0 0 4 - 0 8 5 7 3 0 ( J P , A )  
 特開平 0 8 - 2 2 1 0 4 2 ( J P , A )  
 特開 2 0 0 5 - 3 0 0 8 4 5 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)  
 G 0 6 F 3 / 0 4 8  
 G 0 6 F 3 / 1 4 - 3 / 1 5 3  
 G 0 9 G 5 / 0 0 - 5 / 4 2