



[12] 发明专利申请公开说明书

[21] 申请号 02805001.0

[43] 公开日 2004 年 8 月 18 日

[11] 公开号 CN 1522524A

[22] 申请日 2002.2.14 [21] 申请号 02805001.0

[30] 优先权

[32] 2001.2.16 [33] DE [31] 10107433.6

[86] 国际申请 PCT/EP2002/001578 2002.2.14

[87] 国际公布 WO2002/080469 德 2002.10.10

[85] 进入国家阶段日期 2003.8.14

[71] 申请人 印芬龙科技股份有限公司

地址 德国慕尼黑

[72] 发明人 克里斯托夫·黑尔

安德列亚斯·基尔施泰特

[74] 专利代理机构 中科专利商标代理有限责任公司

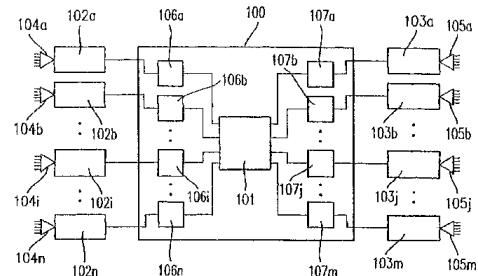
代理人 龚海军

权利要求书 3 页 说明书 8 页 附图 4 页

[54] 发明名称 具有冲突解决方法的数据流分配的电路结构

[57] 摘要

本发明涉及具有冲突解决方法的数据流分配的电路结构和方法。数据流双向传送，第一数据流连接单元 [104a – 104n] 和第二数据流连接单元 [105a – 105n] 适用于输入和输出连接。分配单元 [100] 基本上包括矩阵变换电路交换单元 [101]，第一中间缓存器单元 [106a – 106n] 和第二中间缓存器单元 [107a – 107m]。首先评估在数据单元报头中的信息，与中间缓存器单元得到的信息一起，确定当前的数据流单元何时可以向相应的输出连接单元传送。



1. 一种具有冲突解决方法的数据流分配的电路结构，包括：

5 (a) 分配器设备 (100)，包括：

(1) 矩阵变换电路交换单元 (101)；

(2) 第一瞬时-缓存器单元 (106a—106n)；

(3) 第二瞬时-缓存器单元 (107a—107m)；

10 (b) 第一数据一流连接单元 (104a—104n)，用于输入和/或输出第一数据流；

(c) 第二数据一流连接单元 (105a—105m)，用于输入和/或输出第二数据流；

(d) 第一访问单元 (102a—102n)，用于连接第一数据流连接单元 (104a—104n) 与第一瞬时-缓存器单元 (106a—106n)；

15 (e) 第二访问单元 (103a—103n)，用于连接第二数据一流连接单元 (105a—105m) 与第二瞬时-缓存器单元 (107a—107m)。

2. 根据权利要求 1 所述的电路结构，其特征在于：在分配器设备中的矩阵变换电路交换单元有 24 个输入和 24 个输出。

3. 根据权利要求 1 或 2 所述的电路结构，其特征在于：第一 [lacuna] (104a—104n) 各有一个或多个数据线的连接。

4. 根据权利要求 1 到 3 之一所述的电路结构，其特征在于：第二数据一流连接单元 (105a—105m) 各有一个或多个数据线的连接。

5. 根据权利要求 1 到 4 之一所述的电路结构，其特征在于：运行在反向数据流方向 (401) 的反向数据流单元 (400) 包含反压力确定字段 (402) 和反压力位-矢量字段 (403)。

6. 根据权利要求 1 到 5 之一所述的电路结构，其特征在于：要分配的数据流的光学供给线提供给第一和第二数据流连接单元 (104a—104n) 和 (105a—105m)。

7. 根据权利要求 1 到 6 之一所述的电路结构，其特征在于：数据一流数据单元以固定长度的数据包的形式。

8. 根据权利要求 1 到 7 之一所述的电路结构，其特征在于：提供分配器设备为交换中心中的路由器。
9. 根据权利要求 1 到 8 之一所述的电路结构，其特征在于：根据目标输出提供隔离的第一和第二瞬时—缓存器单元（106a—106n，107a—
5 107m）。
10. 根据权利要求 1 到 9 之一所述的电路结构，其特征在于：根据数
据一流分配的优先权提供第一和第二瞬时—缓存器单元（106a—
106n，107a—107m）。
11. 根据权利要求 1 到 10 之一所述的电路结构，其特征在于：根据数
10 据一流数据单元的大小提供第一和第二瞬时—缓存器单元（106a—
106n，107a—107m）。
12. 一种用于分配具有冲突分辨的数据流的方法，包括如下步骤：
 - (a) 第一数据流从第一数据一流连接单元（104a—104n）输入和/或输出；
 - 15 (b) 第二数据流从第二数据一流连接单元（105a—105m） 输入和/或输出；
 - (c) 第一数据流在第一瞬时—缓存器单元（106a—106n） 中瞬时缓存；
 - (d) 第二数据流在第二瞬时—缓存器单元（107a—107m） 中瞬时缓存；
20
 - (e) 第一和第二数据流在分配器（100）中分配因此无数据一流冲突发生。
13. 根据权利要求 12 所述的方法，其特征在于：瞬时缓存数据单元，
因此两个数据单元永不在相同数据单元时间段同时传送到相同的访
25 问单元。
14. 根据权利要求 12 或 13 所述的方法，其特征在于：与缓冲块对齐的
数据包含在第一和/或第二访问单元。
15. 根据权利要求 12 到 14 之一所述的方法，其特征在于运行在数据一
流方向的数据一流单元中的信息，关于包括在分配器—设备确定字段
30 （302）的信息和包括在访问—单元确定字段（303）的信息路由到特别

的分配器设备和特别的访问单元。

16. 根据权利要求 12 到 15 之一所述的方法，其特征在于形成反向数据流，如果超过预定阈值，到达专门瞬时缓冲器单元（106a-106n，107a-107m）的瞬时缓冲器填充电平，该瞬时缓冲器单元运行在反向数据流方向（401），并包括反向压力确定字段（402）和反向压力位-矢量字段（403）。

具有冲突解决方法的数据流分配的电路结构

5

技术领域

本发明涉及数据流分配的电路结构，特别涉及具有冲突解决方法的数据流分配的电路结构。

10 背景技术

通常，根据“交叉轨道分配”原则设计数据流分配的电路结构。本文中，作用于一个或多个输入连接的数据流传送到一个或多个输出连接。

除了此单向方法，已知允许交叉一轨道分配器连接作用为输入和输出的双向方法。在已知的协议中存在要传送的数据流—特别是比特数据流，例如，已知的以太网 V2/IEEE 802.3 协议。特别在双向数据流从一个或多个输入/输出传送到一个或多个输入/输出的情况下引起冲突，因为数据流传送的元素在完全相同的时间内阻止第二数据流的元素传送到相同的输出或从相同的输入传送。

为了消除这些输入/输出的冲突已经做了很大的努力，对“冲突解决方法”（争用解决方法）提出了许多方法。

德国专利 19540160 描述了为了避免输出阻塞协调输入—缓存的 ATM（异步传输模式）交换中心的方法。交叉轨道分配器矩阵变换电路运行在完全并行的模式，即在同样的时间间隔中，从不同的输入到不同的输出交换大量的数据单元。因为由系统传送的各数据包通常是互相完全独立的，在相同的数据单元或时间段中必须阻止数据单元连接到相同的分配器交叉轨道矩阵变换电路输出。

在德国专利 19941851.9-31 中描述常规的“冲突解决方法”（争用解决方法）。

冲突解决方法的设备和方法执行以下的主要任务，例如：

30 (a) 选择数据单元，必须为每个数据单元周期确定那个数据单元需

要从输入连接到各交叉一轨道分配器矩阵输出。冲突解决方法的辅助目标是解决在相同分配器轨道矩阵变换输出的大量输入的任何传送冲突，有下列特征中的一个或多个：

5 (1) 公平性：在相同输出支配的所有输入应该获得总通过量的相同分配；

(2) 高通过量：冲突解决方法和它的公平性算法的运行对整个系统通过量的削弱应该尽可能小；

(3) 运行的快速性：因为对各数据单元时段需要计算新的决定，需要的计算时间必须小于数据单元时间段；

10 (4) 简单的可实现性；冲突解决方法单元必须能与数据一流设计规则允许的异步部分，作为同步有限状态机器实现；

(b) 为了缓存在当前数据单元时段不传送的数据单元，为了在以后适当时传送它们，需要提供缓存器设备。

15 因此“选择”和“缓存”两个任务对数据流分配有很重大的意义，在电路结构中需要由适当的设备执行。

在德国专利 19935126.0 中描述了基于包括集成的冲突解决方法单元的系统的交叉轨道分配器。在分配器设备本身中执行选择的任务，同时在访问单元中基于现有技术执行缓存的任务。

20 图 5 显示基于现有技术的数据流分配的电路结构，其中以数字“5”开始的参数表示如在数据流分配的电路结构和基于现有技术的方法中出现的部件。一个或多个数据流线连接到第一数据流连接单元 504a—504n。同样的，一个或多个数据流线连接到第二数据流连接单元 505a—505m。两个数据流连接单元从和/或向相应于第一访问单元 502a—502n 和第二访问单元 503a—503m 传送数据。因此第一访问单元 502a—502n 和第二访问单元 503a—503m 用作为中心分配器设备 500 的输入和输出。第一访问单元 502a—502n 和第二访问单元 503a—503m 连接为包括在分配器设备 500 中的矩阵变换电路交换单元 501。

30 对冲突解决方法这是必须的，第一和第二数据流连接单元 504a—504n 和 505a—505m 提供的数据流不在相同数据单元数据段同时向相应于数据访问单元 502a—502n 和数据访问单元 503a—503m 之一传送信号。因

此，数据缓存在第一访问单元 502a—502n 和第二访问单元 503a—503m。根据前面的技术，数据流分配方法基于不能向所要求的访问单元传送的，缓存在相应数据流到达的访问单元的数据。

关于相应所要求的访问单元是否被占用的信息是在分配器设备 500 中 5 确定，因此在各第一和第二访问单元 502a—502n 和 503a—503m 和矩阵变换电路交换单元 501 之间需要提供相对长的信息通道，因为数据缓存在访问单元 502a—502n 和 503a—503m 中。长的信息通道意味着在短的交换时间时承担需要长的时间延迟的问题。例如，在德国专利 19935126.0 中也描述了基于现有技术的电路结构。

10 基于现有技术的数据流分配方法的电路结构的主要缺点是存在延长数据流交换时间的长的信息通道。

基于现有技术的数据流分配方法和设备的另一缺点是常规的冲突解决方法限制了能传送的数据流的总量。

15 发明内容

因此，本发明的目的是提供基于选择数据输入流和缓存不传送的输入流的冲突解决方法，其中不会由于在访问单元和中心矩阵变换电路交换单元之间长的信息通道而降低数据流分配。

20 本发明的主要优点是数据流能有效分配而没有任何数据单元的损失并具有最小的延迟。

本发明的另一优点是可能对合适的分配器设备作灵活的安排，它允许访问单元安排在远离分配器设备，而不会如长的信息通道产生的数据流分配的延迟时间。

25 本发明的本质是有提供回一流信息允许保持很小的瞬时一缓存器的数据流分配的电路结构，其中瞬时一缓存器单元安排在分配器设备中，其中避免了长的信息通道。

有利的方面，使得能很快的得到在分配器设备中的关于访问单元作进一步处理的信息，此信息同样存储在数据单元的报头。

30 另一优点是没有数据单元损失的有效传送数据流，避免了特别是因为超出了访问单元的缓存器容量的数据单元的损失。

对数据流分配提供灵活的安排也是优点。

根据优选实施例，在分配器设备中的矩阵变换电路交换单元有 24 个输入和 24 个输出。

根据另一个优选实施例，缓存数据单元，因此两个数据单元从不在 5 同一单元时间段同时传送到同一访问单元。

根据另一个优选实施例，与缓存块对齐的数据包含在第一和/或第二访问单元中。

根据另一个优选实施例，第一和第二数据流连接单元对数据线有一个或多个连接。

10 根据另一个优选实施例，在数据一流单元中的信息在数据一流方向运行，关于包含在分配器一设备确定字段中的信息和包含在访问一单元确定字段中的信息路由到特殊的分配器设备和特殊的访问单元。

15 根据另一个优选实施例，如果预先确定的阈值超过瞬时一缓存器单元的瞬时一缓存器填充水平，形成运行在反向一数据一流单元方向的反向一数据一流，包含反压力确定字段和反压力比特一矢量字段。

根据另一个优选实施例，瞬时一缓存器单元具有允许高通过量的小型的设计。此数据通过量可在几个 100GB/s 的量级。

附图说明

20 在图例中说明本发明的实例，并在下面的描述中详细解释。在图例中；图 1 显示符合本发明的有冲突解决方法的数据流分配的电路结构；

图 2 显示在符合图 1 的数据流分配的电路结构中用于访问单元的数据流的结构；

图 3 显示运行在数据流方向的数据流数据单元的结构；

25 图 4 显示运行在反向一数据一流方向的反向一数据一流数据单元的结构；

图 5 显示基于现有技术的数据流分配的电路结构。

在附图中，同样的参数代表同样的或有相同功能的部件。

30 具体实施方式

图 1 显示符合本发明的有冲突解决方法的数据流分配的电路结构。

在示于图 1 的数据流分配的电路结构中，数据流作用到第一数据流连接单元 104a—104n 和第二数据流连接单元 105a—105m。本发明的电路结构和发明的方法允许数据流双向传送，因此第一数据流连接单元 104a—104n 和第二数据流连接单元 105a—105m 用作为电路输入和输出连接。
5

用例子的方式，图 1 显示四个第一数据流连接单元 104a—104n 和四个第二数据流连接单元 105a—105m。然而，应该指出两个或更多的第一数据流连接单元可以连接两个或更多的第二数据流连接单元， i 是顺序下标， n 是第一数据流连接单元的总数， j 是顺序下标， m 是第二数据流连接单元的总数。
10

除了要分配的数据流的电源，要分配的数据流的光学供给线通常也提供给第一和第二数据流连接单元 104a—104n 和 105a—105m。

分配器设备 100 基本上包括矩阵变换交换单元 101 和第一瞬时—缓存器单元 106a—106n 和第二瞬时—缓存器单元 107a—107m，第一瞬时—缓存器单元 106a—106n 的数目相当于第一数据流连接单元 104a—104n 的数目，而第二瞬时—缓存器单元 107a—107m 的数目相当于第二数据流连接单元 105a—105m 的数目。通过第一数据流连接单元 104a—104n 提供的数据流通过第一访问单元 102a—102n 作用到第一瞬时—缓存器单元 106a—106n，而提供给第二数据流连接单元 105a—105m 的数据流通过第二访问单元 103a—103m 作用到第二瞬时—缓存器单元 107a—107m。
15
20

数据流分成数据单元，如参考图 2 到 4 所描述的。在本文中，首先评估在数据单元报头中的信息，该报头信息与关于瞬时—缓存器单元的任何使用的信息一起确定当前数据流单元是否可直接传送到有关的输出访问单元，或是否形成反向—数据一流，该反向数据流反回到相应于在此评估的访问单元。
25

图 2 显示符合图 1 的用于在数据流分配的电路结构中的访问单元的数据流的结构。

示于图 2 的数据流 200 包括数据流单元 201a—201g，其中 k 相应于顺序下标， g 相应于数据流单元的总数。显示的数据流单元通常是基于固定长度的数据包。数据流单元 201a—201g 携带要传送的信息，这是在
30

本发明的电路结构中要分配的信息，数据流单元报头足够用于确定访问单元和分配设备，例如，如参考图 3 和 4 下面描述的。

图 3 显示运行在数据流方向的数据流数据单元的结构。

示于图 3 的数据流单元 300 在数据流方向 301 传播，包括数据单元 5 报头中的字段和数据流信息字段 304a—304n (i=顺序下标) 组成的各字段。数据单元报头包括分配器—设备确定字段 302 和访问—单元确定字段 303。分配器—设备确定字段 302 确定哪个分配器设备 100 需要供给数据流单元 300，而访问—单元确定字段 303 规定哪个访问单元 102a—102n 或 103a—103m 需要供给在分配器设备 100 中的数据流单元 300。

10 图 4 显示运行在反向—数据一流方向的反向—数据一流数据单元的结构。

示于图 4 的反向—数据一流数据单元 400 指出是否超过阈值，这指出相应于瞬时—缓存器的单元的瞬时—缓存器填充水平不能再瞬时缓存数据流单元。

15 因此反向—数据一流数据单元 400 在反向—数据一流方向传播，现在用数据单元报头，不像在图 3 中描说明的数据流单元，包括反压力确定字段 402 和反压力比特—矢量字段 403。反压力确定字段 402 指出由于相应瞬时—缓存器单元的超载填充存在反压力，而反压力比特—矢量字段 403 指出分配器设备 100 不再能从作用原始数据流的访问单元传送数据单元到相应的访问单元。

20 由于存在的缓存设备分配给相应于在分配器设备 100 中的输出访问单元小的瞬时—缓存器的优点，发明的有冲突解决方法的数据流分配的电路结构和发明的方法，允许有效的使用分配器设备 100 的芯片中的自由可利用存储器空间。这本质上减小了维持与连接的芯片单元通讯所需要的任何时间段。

引入反向—数据一流数据单元 400 保证在数据流 200 中无信息损失，传送的延迟是有限的。此外，分配器设备收集和传播关于与它相联系的芯片单元的状态，并使用在反向—数据一流数据单元 400 的反压力比特—矢量 403 字段中的信息来传送此信息。

30 虽然参考实例描述了本发明，不限于此而可以很宽的变化方式作修改。

参数目录

100	分配器设备
101	矩阵变换电路交换单元
102a, …, 102i, …, 102n	第一访问单元($i = \text{顺序下标}, n = \text{总数}$)
5 103a, …, 103j, …, 103m	第二访问单元($j = \text{顺序下标}, m = \text{总数}$)
104a, …, 103i, …, 104n	第一数据一流连接单元($i = \text{顺序下标}, n = \text{总数}$)
105a, …, 105j, …, 105m	第二数据一流连接单元($j = \text{顺序下标}, m = \text{总数}$)
10 106a, …, 106i, …, 106n	第一瞬时一缓存器单元($i = \text{顺序下标}, n = \text{总数}$)
107a, …, 107j, …, 107m	第二瞬时一缓存器单元($j = \text{顺序下标}, m = \text{总数}$)
200	数据流
15 201a, …, 201k, …, 201g	数据流单元, ($k = \text{顺序下标}, g = \text{总数}$)
300	数据流数据单元
302	分配器设备确定字段
303	访问一单元确定字段
304a, …, 304i, …, 304n	数据流信息字段 ($i = \text{顺序下标}, n = \text{总数}$)
20 400	反向一数据一流数据单元
401	反向一数据一流方向
402	反压力确定字段
403	反压力比特一矢量字段
25 500	分配器设备 (以数字“5”开始的参数表示基于图 5 描述的前面的技术)
501	矩阵变换电路交换单元
502a, …, 502i, …, 502n	第一访问单元($i = \text{顺序下标}, n = \text{总数}$)
503a, …, 503j, …, 503m	第二访问单元($j = \text{顺序下标}, m = \text{总数}$)
30 504a, …, 504i, …, 504n	第一数据流连接单元($i = \text{顺序下标}, n = \text{总数}$)

总数)

505a, …, 505 j, …, 505m 第二数据流连接单元(j=顺序下标, m=总数)

506a, …, 506i, …, 506n 第一瞬时—缓冲器单元(i =顺序下标, n=5 总数)

507a, …, 507 j, …, 507m 第二瞬时—缓冲器单元(j=顺序下标, m=总数)

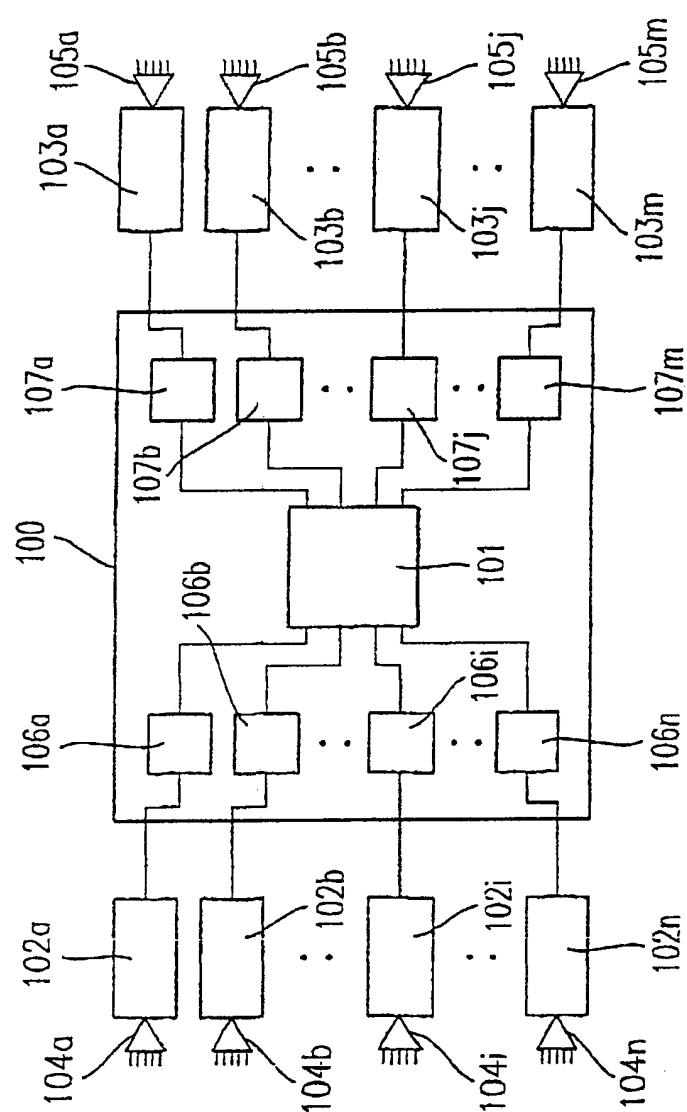


图 1

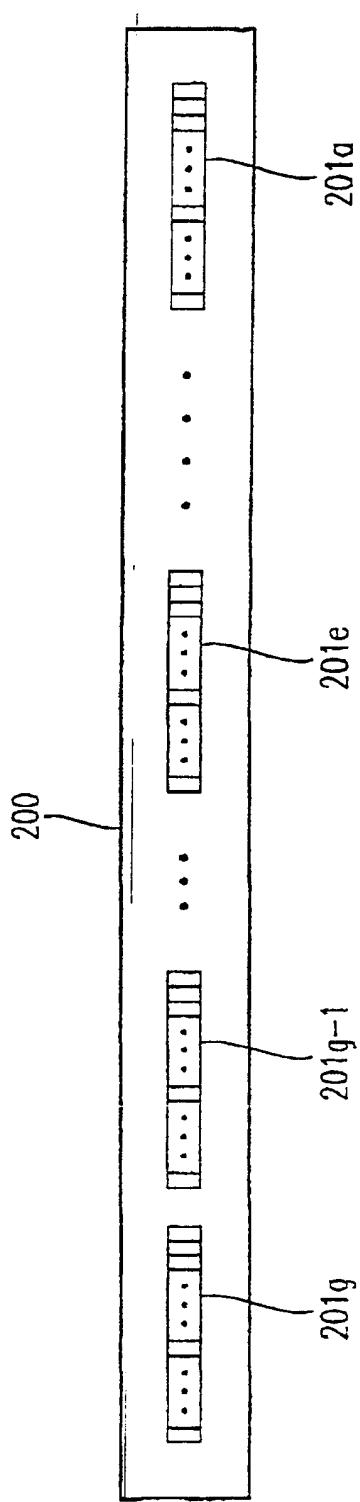


图 2

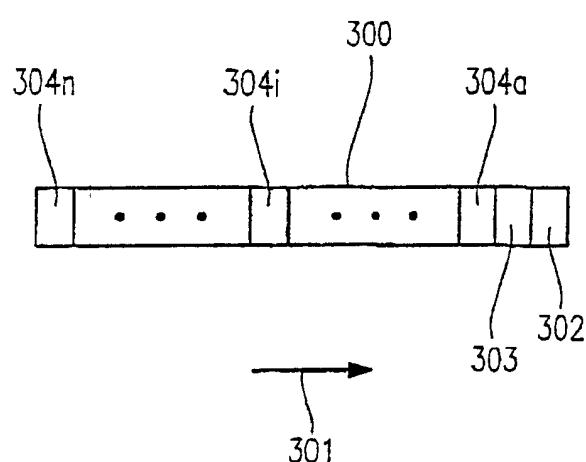


图 3

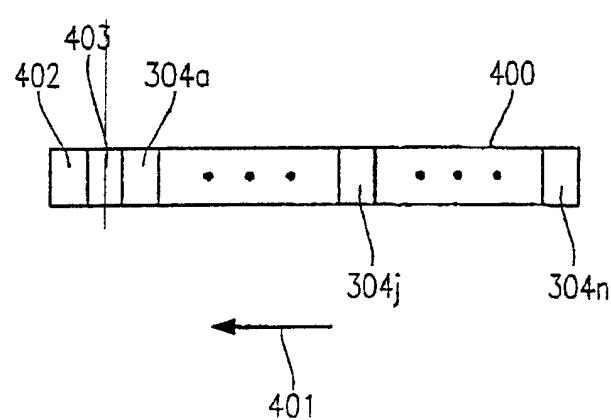


图 4

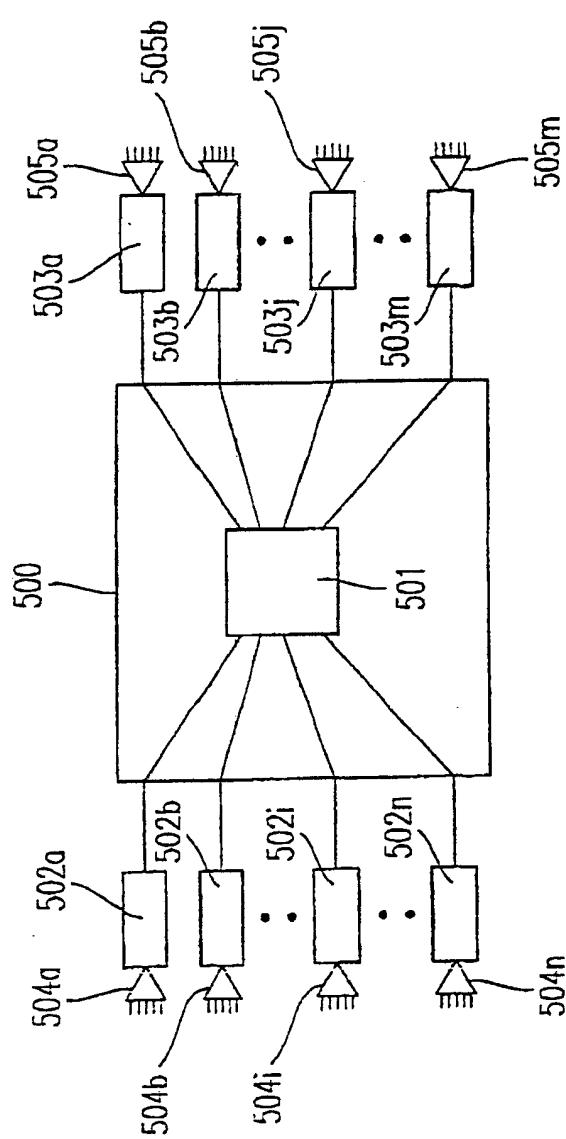


图 5