

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2025年2月27日(27.02.2025)



(10) 国際公開番号

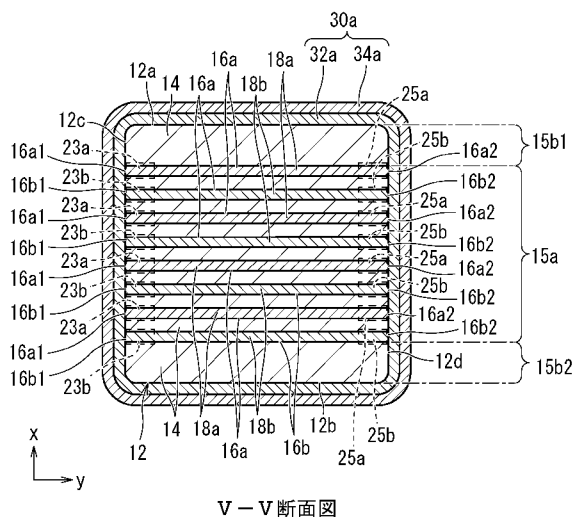
WO 2025/041211 A1

- (51) 国際特許分類:
H01G 4/30 (2006.01)
- (21) 国際出願番号: PCT/JP2023/029904
- (22) 国際出願日: 2023年8月18日(18.08.2023)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人: 株式会社村田製作所
(MURATA MANUFACTURING CO., LTD.) [JP/
JP]; 〒6178555 京都府長岡京市東神足 1
丁目 10 番 1 号 Kyoto (JP).
- (72) 発明者: 杉田 洋明(SUGITA, Hiroaki); 〒6178555
京都府長岡京市東神足 1 丁目 10 番 1 号 株
式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 弁理士法人岡田特許事務所(OKADA
PATENT OFFICE, P.C.); 〒5410054 大阪府大
阪市中央区南本町 4 丁目 2 番 21 号 イ
ヨビル 3 階 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,
EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,
HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG,
KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU,

(54) Title: MULTILAYER CERAMIC CAPACITOR

(54) 発明の名称: 積層セラミックコンデンサ

図 5



V-V Cross-sectional view

16 { 16a 16b } 23 { 23a 23b } 25 { 25a 25b }

(57) Abstract: In the present invention, in order to provide a multilayer ceramic capacitor with which it is possible to reduce manufacturing costs while increasing the effective area of an internal electrode that contributes to capacitance expression: first internal electrode layers (16a) and second internal electrode layers (16b) of a multilayer ceramic capacitor are exposed at a first side surface (12c) and a second side surface (12d) of a laminate (12); the first internal electrode layers (16a) have a first region (23a) along the edge on the first side surface (12c) side of the laminate (12), and a second

LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

region (25a) along the edge on the second side surface (12d) side of the laminate (12); the second internal electrode layers (16b) have a third region (23b) along the edge on the first side surface (12c) side of the laminate (12), and a fourth region (25b) along the edge on the second side surface (12d) side of the laminate (12); and a Ni-Mg-O phase is formed from the first region (23a) to the fourth region (25b).

- (57) 要約: 容量発現に寄与する内部電極の有効面積を拡大しつつ、製造コストを削減しうる積層セラミックコンデンサを提供するため、積層セラミックコンデンの第1の内部電極層(16a)および第2の内部電極層(16b)が、積層体(12)の第1の側面(12c)および第2の側面(12d)に露出し、第1の内部電極層(16a)は、積層体(12)の第1の側面(12c)側の縁に沿った第1の領域(23a)と、積層体(12)の第2の側面(12d)側の縁に沿った第2の領域(25a)を有し、第2の内部電極層(16b)は、積層体(12)の第1の側面(12c)側の縁に沿った第3の領域(23b)と、積層体(12)の第2の側面(12d)側の縁に沿った第4の領域(25b)を有し、第1の領域(23a)ないし第4の領域(25b)には、Ni-Mg-O相が形成されている。

明 細 書

発明の名称： 積層セラミックコンデンサ

技術分野

[0001] この発明は、積層セラミックコンデンサに関する。

背景技術

[0002] 近年、大容量かつ小型の積層セラミックコンデンサが求められている。このような積層セラミックコンデンサは、例えば、内部電極が印刷される誘電体層と内部電極とが交互に積層され、さらに、その上面と下面に外層用セラミック層が積層され、直方体状に形成された積層体を有する。そしてその積層体の両端面に形成された外部電極を有する。

[0003] このような積層セラミックコンデンサには、積層体の側面において内部電極が外部電極に接続してしまうことを防止するため、側面上にサイドマージン部と言われる誘電体層が形成されたものがある。

[0004] 特許文献1には、前述したようなサイドマージン部を有する積層セラミックコンデンサの製造方法が開示されている。この製造方法ではまず、内部電極となる導電膜が表面に形成されたセラミックグリーンシートを積層してマザー積層体を形成する。次いで、外部電極が形成されない側面において導電膜が露出するようにマザー積層体を切断することにより、積層体チップを得る。そして、切断された積層体チップの両側に露出した内部電極に対してサイドマージン部となるセラミックスラリーを塗布するようにしている。

先行技術文献

特許文献

[0005] 特許文献1：特開昭61-248413号公報

発明の概要

発明が解決しようとする課題

[0006] しかしながら、特許文献1のように、切断された積層体チップの両側に露出した内部電極に対してサイドマージン部となるセラミックスラリーを塗布

してサイドマージン部を形成する構成では、以下のような課題があった。すなわち、サイドマージン部には、内部電極が配置されないため内部電極の有効面積が減少する。また、サイドマージン部を形成する工程が追加されることにより製造コストが増加する。

[0007] それゆえに、この発明の主たる目的は、静電容量の発現に寄与する内部電極の有効面積を拡大しつつ、製造コストを削減することが可能な積層セラミックコンデンサを提供することである。

課題を解決するための手段

[0008] この発明にかかる積層セラミックコンデンサは、積層された複数の誘電体層を含み、複数の誘電体層の積層方向に相對する第1の主面および第2の主面と、積層方向に直交する幅方向に相對する第1の側面および第2の側面と、積層方向および幅方向に直交する長さ方向に相對する第1の端面および第2の端面と、を有する積層体と、複数の誘電体層上に配置され、第1の端面に露出された第1の内部電極層と、複数の誘電体層上に配置され、第2の端面に露出された第2の内部電極層と、第1の端面上に配置された下地電極層と、下地電極層に上に配置されためっき層と、を有する第1の外部電極と、第2の端面上に配置された下地電極層と、下地電極層に上に配置されためっき層と、を有する第2の外部電極と、を備える積層セラミックコンデンサにおいて、第1の内部電極層は、第1の側面および第2の側面に露出し、第2の内部電極層は、第1の側面および第2の側面に露出している、積層セラミックコンデンサである。

[0009] 本発明にかかる積層セラミックコンデンサによれば、第1の内部電極層は、第1の側面および第2の側面に露出しているので、コンデンサの静電容量の発現に寄与する内部電極層の有効面積を拡大することができる。また、幅方向端部に誘電体層を形成する工程を無くすることができることから、積層セラミックコンデンサの製造コストを削減することができる。

発明の効果

[0010] この発明によれば、積層セラミックコンデンサにおいて、容量発現に寄与

する内部電極の有効面積を拡大しつつ、製造コストを削減することができる。

[0011] この発明の上記の目的、その他の目的、特徴および利点は、図面を参照して行う以下の発明を実施するための形態の説明から一層明らかとなろう。

図面の簡単な説明

[0012] [図1]この発明の実施の形態にかかる積層セラミックコンデンサの一例である積層セラミックコンデンサを示す外観斜視図である。

[図2]この発明の実施の形態にかかる積層セラミックコンデンサの一例である積層セラミックコンデンサを示す正面図である。

[図3]この発明の実施の形態にかかる積層セラミックコンデンサの一例である積層セラミックコンデンサを示す平面図である。

[図4]図1にかかる線ⅠⅤ－ⅠⅤにおける断面模式図である。

[図5]図1にかかる線ⅤⅤにおける断面模式図である。

[図6]図4にかかる線ⅤⅠ－ⅤⅠにおける断面模式図である。

[図7]図4にかかる線ⅤⅠⅠ－ⅤⅠⅠにおける断面模式図である。

[図8] (a) この発明の実施の形態にかかる積層セラミックコンデンサの内部電極層の対向電極部が2つに分割された構造を示す図1の線ⅠⅠ－ⅠⅠにおける断面図であり、(b) この発明にかかる積層セラミックコンデンサの内部電極層の対向電極部が3つに分割された構造を示す図1の線ⅠⅠ－ⅠⅠにおける断面図であり、(c) この発明にかかる積層セラミックコンデンサの内部電極層の対向電極部が4つに分割された構造を示す図1の線ⅠⅠ－ⅠⅠにおける断面図である。

発明を実施するための形態

[0013] 以下、この発明の一例として積層セラミックコンデンサについて本実施の形態にて説明する。

[0014] 1. 積層セラミックコンデンサ

この発明の実施の形態にかかる積層セラミックコンデンサの一例である積層セラミックコンデンサ10について説明する。図1は、この発明の実施の

形態にかかる積層セラミックコンデンサの一例である積層セラミックコンデンサを示す外観斜視図である。図2は、この発明の実施の形態にかかる積層セラミックコンデンサの一例である積層セラミックコンデンサを示す正面図である。図3は、この発明の実施の形態にかかる積層セラミックコンデンサの一例である積層セラミックコンデンサを示す平面図である。図4は、図1にかかる線ⅠⅤ－ⅠⅤにおける断面模式図である。図5は、図1にかかる線Ⅴ－Ⅴにおける断面模式図である。図6は、図4にかかる線ⅤⅠ－ⅤⅠにおける断面模式図である。図4は、図1にかかる線ⅤⅠ－ⅤⅠⅠにおける断面模式図である。

[0015] 積層セラミックコンデンサ10は、積層体12と、外部電極30とを有する。積層体12は、複数の誘電体層14と複数の内部電極層16が交互に積層され、容量を発現する内層部15aと、内層部15aを上下主面側から挟み込むように配置された第1の外層部15b1および第2の外層部15b2から構成されている。

[0016] 以下、積層体12、内部電極層16、外部電極30の順に、各構成を説明する。

[0017] (積層体)

積層体12は、積層された複数の誘電体層14と複数の内部電極層16とを有する。さらに、積層体12は、複数の誘電体層14の積層方向である高さ方向xに相対する第1の主面12aおよび第2の主面12bと、高さ方向xに直交する幅方向yに相対する第1の側面12cおよび第2の側面12dと、高さ方向xおよび幅方向yに直交する長さ方向zに相対する第1の端面12eおよび第2の端面12fとを含む。なお、長さ方向zは、第1の端面12eおよび第2の端面12fを結ぶ方向であるL方向としても定義される。幅方向yは、第1の側面12cおよび第2の側面12dを結ぶ方向であるW方向としても定義される。高さ方向xは、第1の主面12aおよび第2の主面12bを結ぶ方向であるT方向としても定義される。

[0018] 積層体12は、直方体形状である。前記「直方体形状」には、角部や稜線

部が丸められた直方体が含まれるものとする。なお、角部とは、積層体 1 2 の隣接する 3 面が交わる部分のことであり、稜線部とは、積層体 1 2 の隣接する 2 面が交わる部分のことである。すなわち、「直方体形状」の部材とは、第 1 の主面 1 2 a および第 2 の主面 1 2 b、第 1 の側面 1 2 c および第 2 の側面 1 2 d ならびに第 1 の端面 1 2 e および第 2 の端面 1 2 f を有する部材全般を意味する。

[0019] 第 1 の主面 1 2 a および第 2 の主面 1 2 b、第 1 の側面 1 2 c および第 2 の側面 1 2 d、ならびに第 1 の端面 1 2 e および第 2 の端面 1 2 f の一部または全部に凹凸などが形成されていてもよい。

[0020] 積層体 1 2 は、図 4 および図 5 に示すように、第 1 の主面 1 2 a および第 2 の主面 1 2 b 同士を結ぶ高さ方向 x において、複数の内部電極層 1 6 が対向する内層部 1 5 a と、最も第 1 の主面 1 2 a 側に位置する内部電極層 1 6 と第 1 の主面 1 2 a との間に位置する複数の誘電体層 1 4 から形成される第 1 の外層部 1 5 b 1 と、最も第 2 の主面 1 2 b 側に位置する内部電極層 1 6 と第 2 の主面 1 2 b との間に位置する複数の誘電体層 1 4 から形成される第 2 の外層部 1 5 b 2 と、を有する。

[0021] 第 1 の外層部 1 5 b 1 は、積層体 1 2 の第 1 の主面 1 2 a 側に位置し、第 1 の主面 1 2 a と最も第 1 の主面 1 2 a に近い内部電極層 1 6 との間に位置する複数の誘電体層 1 4 の集合体である。

[0022] 第 2 の外層部 1 5 b 2 は、積層体 1 2 の第 2 の主面 1 2 b 側に位置し、第 2 の主面 1 2 b と最も第 2 の主面 1 2 b に近い内部電極層 1 6 との間に位置する複数の誘電体層 1 4 の集合体である。

[0023] そして第 1 の外層部 1 5 b 1 および第 2 の外層部 1 5 b 2 に挟まれた領域が内層部 1 5 a である。

[0024] 積層体 1 2 は、内層部 1 5 a と第 1 の端面 1 2 e との間、内層部 1 5 a と第 2 の端面 1 2 f との間に位置し、後述する第 1 の内部電極層 1 6 a および第 2 の内部電極層 1 6 b のいずれか一方の引出電極部を含む積層体 1 2 の端部 2 2 b (L ギャップ) を含む。

[0025] 積層される誘電体層 1 4 の枚数は、特に限定されないが、第 1 の外層部 1 5 b 1 および第 2 の外層部 1 5 b 2 を含み、5 0 枚以上 1 0 0 0 枚以下であることが好ましい。また、誘電体層 1 4 の厚みは、例えば、0. 5 μ m 以上 1 0 μ m 以下程度であることが好ましい。

[0026] 誘電体層 1 4 の材料としては、例えば、誘電体材料により形成することができる。誘電体材料としては、例えば、 BaTiO_3 、 CaTiO_3 、 SrTiO_3 、または CaZrO_3 などの主成分からなる誘電体セラミックを用いることができる。また、所望する積層体の特性に応じて、たとえば、Mn 化合物、Fe 化合物、Cr 化合物、Co 化合物、Ni 化合物などの主成分よりも含有量の少ない副成分を添加したものを用いてもよい。特に、本実施の形態においては、誘電体層 1 4 の添加物として、Mg を単体または化合物として含むことが好ましい。ここでは MgO とした。

[0027] (内部電極層)

内部電極層 1 6 は、図 4 および図 5 に示されるように、第 1 の内部電極層 1 6 a と第 2 の内部電極層 1 6 b とを有している。第 1 の内部電極層 1 6 a と第 2 の内部電極層 1 6 b は、誘電体層 1 4 を介して交互に積層される。

[0028] 第 1 の内部電極層 1 6 a は、誘電体層 1 4 の表面に配置される。第 1 の内部電極層 1 6 a は、第 2 の内部電極層 1 6 b と対向する第 1 の対向電極部 1 8 a と、第 1 の内部電極層 1 6 a の一端側に位置し、第 1 の対向電極部 1 8 a から積層体 1 2 の第 1 の端面 1 2 e まで達する第 1 の引出電極部 2 0 a を有する。第 1 の引出電極部 2 0 a は、その端部が第 1 の端面 1 2 e に引き出され、露出している。詳細には、第 1 の引出電極部 2 0 a の端部は、第 2 の端面 1 2 f から少しだけ後退している。

[0029] 第 1 の内部電極層 1 6 a の第 1 の対向電極部 1 8 a の形状は、特に限定されないが平面視矩形状であることが好ましい。もっとも、平面視コーナ一部を丸められていたり、コーナ一部を平面視斜めに形成したりしてよい（テーパー状）。

[0030] 第 1 の内部電極層 1 6 a の第 1 の引出電極部 2 0 a の形状は、特に限定さ

れないが平面視矩形状であることが好ましい。もっとも、平面視コーナ一部を丸められていたり、コーナ一部を平面視斜めに形成したりしてよい（テーパ状）。また、どちらかに向かうにつれて傾斜がついている平面視テーパ状であってもよい。

[0031] 第2の内部電極層16bは、第1の内部電極層16aが配置される誘電体層14と異なる誘電体層14の表面に配置される。第1の内部電極層16aと対向する第2の対向電極部18bと、第2の内部電極層16bの一端側に位置し、第2の対向電極部18bから積層体12の第2の端面12fまで達する第2の引出電極部20bを有する。第2の引出電極部20bは、その端部が第2の端面12fに引き出され、露出している。詳細には、第2の引出電極部20bの端部は、第1の端面12eから少しだけ後退している。

[0032] 第2の内部電極層16bの第2の対向電極部18bの形状は、特に限定されないが平面視矩形状であることが好ましい。もっとも、平面視コーナ一部を丸められていたり、コーナ一部を平面視斜めに形成したりしてよい（テーパ状）。

[0033] 第2の内部電極層16bの第2の引出電極部20bの形状は、特に限定されないが平面視矩形状であることが好ましい。もっとも、平面視コーナ一部を丸められていたり、コーナ一部を平面視斜めに形成したりしてよい（テーパ状）。また、どちらかに向かうにつれて傾斜がついている平面視テーパ状であってもよい。

[0034] 本実施の形態では、第1の内部電極層16aの第1の対向電極部18aと第2の内部電極層16bの第2の対向電極部18bとが誘電体層14を介して対向することにより、静電容量が形成され、コンデンサの特性が発現する。

[0035] 積層される内部電極層16の枚数は、特に限定されないが、50枚以上1000枚以下であることが好ましい。また、内部電極層16の厚みは、0.2 μ m以上2.0 μ m以下程度であることが好ましい。

[0036] さらに、本実施の形態では、内部電極層16の第1の内部電極層16aお

よび第2の内部電極層16bが、積層体12の第1の側面12cおよび第2の側面12dに露出している。

[0037] 具体的には、第1の内部電極層16aは、図5および図6に示されるように、幅方向yに沿った両縁の一方の第1の縁16a1が第1の側面12cに引き出され、露出している。第1の内部電極層16aは、幅方向yに沿った両縁のその他方の第2の縁16a2が、第2の側面12dに引き出され、露出している。

[0038] 第2の内部電極層16bは、図5および図7に示されるように、幅方向yに沿った両縁の一方の第3の縁16b1が第1の側面12cに引き出され、露出している。第2の内部電極層16bは、幅方向yに沿った両縁の他方の第4の縁16b2が、第2の側面12dに引き出され、露出している。

[0039] このように、第1の内部電極層16aおよび第2の内部電極層16bは、積層体12において、第1の側面12cおよび第2の側面12dに露出している。これにより、容量発現に寄与する内部電極の有効面積を拡大することができる。また、第1の側面12cおよび第2の側面12dが位置する幅方向yの側端側に誘電体層を形成する工程を省くことができ、製造コストを削減することができる。

[0040] 内部電極層16は、例えば、Ni、Cu、Ag、Pd、Auなどの金属や、Ag-Pd合金等の、それらの金属の少なくとも一種を含む合金などの適宜の導電材料により構成することができる。特に、本実施の形態では、少なくともNiを含むことが好ましい。

[0041] さらに、本実施の形態では、内部電極層16の積層体12の第1の側面12cおよび第2の側面12dの各々の露出部分に沿った領域には、絶縁性のNi-Mg-O相が形成されていることが好ましい。

[0042] 具体的には、第1の内部電極層16aは、特に図5、6に示されるように、第1の側面12c側の第1の縁16a1に沿った第1の領域23aと、第2の側面12d側の第2の縁16a2に沿った第2の領域25aとを有する。そして、第1の領域23aおよび第2の領域25aには、Ni-Mg-O

相が配置されている。

[0043] 第2の内部電極層16bは、特に図5、7に示されるように、第1の側面12c側の第3の縁16b1に沿った第3の領域23bと、第2の側面12d側の第4の縁16b2に沿った第4の領域25bを有する。そして、第3の領域23bおよび第4の領域25bには、Ni-Mg-O相が配置されている。

[0044] これにより、第1の内部電極層16aの第1の側面12cおよび第2の側面12dにおける露出部分の絶縁性が担保される。また、第2の内部電極層16bの第1の側面12cおよび第2の側面12dにおける露出部分の絶縁性が担保される。

[0045] なお、Mgが添加物として誘電体層14の原材料であるセラミックスに含まれており、Niが内部電極層16の原材料として含まれていることにより、積層体12の焼成時に、第1の内部電極層16aの第1の領域23aおよび第2の領域25aにて、内部電極層16側にて生じるNiOと誘電体層14に含まれるMgOとが固溶する。同様に、第2の内部電極層16bの第3の領域23bおよび第4の領域25bにて、NiOとMgOとが固溶する。これにより、第1の領域23a、第2の領域25a、第3の領域23bおよび第4の領域25bにおいてNi-Mg-O相が配置される。

[0046] なお、積層体12の焼成時に生ずる酸化物NiOも絶縁性を有するが、Ni-Mg-O相を配置することは、以下の点で有利である。すなわち、Ni-Mg-O相は固溶体であり、一度形成されると酸化還元反応では元に戻ることはできない。一方、NiOは還元雰囲気ではNi単体に戻る。このように、Ni-Mg-O相は、NiOと比べて化学安定性が高いため、積層体12の第1の側面12cおよび第2の側面12dにおける内部電極層16の露出部分の絶縁性を、信頼性高く担保することができる。

[0047] 第1の領域23a、第2の領域25a、第3の領域23bおよび第4の領域25bにおけるNi-Mg-O相の存否はFE-WDXにて分析を行うことができる。また、通常SEM観察においても、2次電子像と反射電子像の

2枚の画像から識別できる。

[0048] 第1の内部電極層16aにおいて、第1の領域23aの幅方向yの寸法WE1、および第2の領域25aの幅方向yの寸法WE2、すなわち幅方向yの寸法は、 $5\mu\text{m}$ 以上 $50\mu\text{m}$ 以下であることが好ましい。

[0049] 第2の内部電極層16bにおいて、第3の領域23bの幅方向yの寸法WE3、および第4の領域25bの幅方向yの寸法WE4は、すなわち幅方向yの寸法は、 $5\mu\text{m}$ 以上 $50\mu\text{m}$ 以下であることが好ましい。

[0050] これは以下の理由に基づく。すなわち、幅方向yの寸法WE1～WE4が $5\mu\text{m}$ 未満では各領域の絶縁性が保てなくなる。一方、幅方向yの寸法WE1～WE4が $50\mu\text{m}$ より大きくなると、静電容量の発現に寄与する内部電極の有効面積が小さくなる。具体的には、内層部15aと第1の側面12cとの間、内層部15aと第2の側面12dとの間に位置する絶縁性の領域（Wギャップ部）が大きくなってしまう。

[0051] 第1の領域23aおよび第2の領域25aにおける第1の内部電極層16aの誘電体層14に対する被覆率K1は、積層体12の幅方向yの中央部C₁における第1の内部電極層16aの誘電体層14に対する被覆率K2よりも低いことが好ましい。なお、積層体12の幅方向yの中央部C₁とは、第1の内部電極層16aの幅方向yにおいて、第1の領域23aと第2の領域25aによって挟まれる領域をいう。

[0052] 第3の領域23bおよび第4の領域25bにおける第2の内部電極層16bの誘電体層14に対する被覆率K3は、積層体12の幅方向yの中央部C₂における第2の内部電極層16bの誘電体層14に対する被覆率K4よりも低いことが好ましい。なお、積層体12の幅方向yの中央部C₂とは、第2の内部電極層16bの幅方向yにおいて、第3の領域23bと第4の領域25bによって挟まれる領域をいう。

[0053] これにより、実質的にWギャップ部の寸法が小さくなり、各領域における絶縁性担保の効果をより高めることができる。

[0054] 被覆率K1は、40%以上70%以下であり、被覆率K3は、40%以上

70%以下であることが好ましい。被覆率K1、K3が40%未満になると、Ni-Mg-O相の体積膨張により積層体12にマイクロクラックが生じ、耐湿試験での不良発生率が増加する。一方、被覆率K1、K3が70%より大きくなると、各領域においてNi-Mg-O相の割合が少なくなり絶縁性が低下するため、ショート不良率が増加する。

[0055] ここで、内部電極層16の誘電体層14における被覆率は、一般に、以下のように測定される。すなわち、積層体12のT方向における中央部に位置する内部電極層16と誘電体層14とを電界剥離などにより引き剥がす。次に、露出した内部電極層16の中央部（W方向の1/2且つL方向の1/2の位置）付近を、顕微鏡を用いて倍率100倍程度で観察する。そして、得られた画像を解析することにより、露出した部分における内部電極層16が占める面積の割合を、被覆率として求める。

[0056] なお、図1に示す積層体12は、図8に示されるように、第1の内部電極層16aおよび第2の内部電極層16bに加えて、第1の端面12eおよび第2の端面12fのどちらにも引き出されない浮き内部電極層16cが設けられており、浮き内部電極層16cによって、対向電極部26cが複数に分割された構造としてもよい。たとえば、図8(a)に示される2連、図8(b)に示される3連、図8(c)に示されるような4連構造であり、4連以上の構造でもよいことは言うまでもない。このように、対向電極部26cを複数個に分割した構造とすることによって、対向する第1の内部電極層16a、第2の内部電極層16b、浮き内部電極層16c間において複数のコンデンサ成分が形成され、これらのコンデンサ成分が直列に接続された構成となる。そのため、それぞれのコンデンサ成分に印加される電圧が低くなり、積層セラミックコンデンサ10の高耐圧化を図ることができる。

[0057] また、浮き内部電極層16cは、第1の内部電極層16aおよび第2の内部電極層16bと同様に、たとえば、Ni、Cu、Ag、Pd、Auなどの金属や、Ag-Pd合金等の、それらの金属の少なくとも一種を含む合金などの適宜の導電材料により構成することができる。

- [0058] 積層体 1 2 の第 1 の端面 1 2 e 側および第 2 の端面 1 2 f 側には、図 1 ないし図 3 に示されるように、外部電極 3 0 が配置される。
- [0059] 外部電極 3 0 は、金属成分およびガラスを含む下地電極層 3 2 と、下地電極層 3 2 の表面に配置されるめっき層 3 4 とを含む。
- [0060] 外部電極 3 0 は、第 1 の外部電極 3 0 a および第 2 の外部電極 3 0 b を有する。
- [0061] 第 1 の外部電極 3 0 a は、第 1 の内部電極層 1 6 a に接続され、少なくとも第 1 の端面 1 2 e の表面に配置されている。また、第 1 の外部電極 3 0 a は、積層体 1 2 の第 1 の端面 1 2 e から延伸して第 1 の主面 1 2 a の一部および第 2 の主面 1 2 b の一部、ならびに第 1 の側面 1 2 c の一部および第 2 の側面 1 2 d の一部にも配置される。この場合、第 1 の外部電極 3 0 a は、第 1 の内部電極層 1 6 a の第 1 の引出電極部 2 0 a と電氣的に接続される。
- [0062] 第 2 の外部電極 3 0 b は、第 2 の内部電極層 1 6 b に接続され、少なくとも第 2 の端面 1 2 f の表面に配置されている。また、第 2 の外部電極 3 0 b は、積層体 1 2 の第 2 の端面 1 2 f から延伸して第 1 の主面 1 2 a の一部および第 2 の主面 1 2 b の一部、ならびに第 1 の側面 1 2 c の一部および第 2 の側面 1 2 d の一部にも配置される。この場合、第 2 の外部電極 3 0 b は、第 2 の内部電極層 1 6 b の第 2 の引出電極部 2 0 b と電氣的に接続される。
- [0063] 積層体 1 2 内においては、第 1 の内部電極層 1 6 a の第 1 の対向電極部 1 8 a と第 2 の内部電極層 1 6 b の第 2 の対向電極部 1 8 b とが誘電体層 1 4 を介して対向することにより、静電容量が形成されている。そのため、第 1 の内部電極層 1 6 a が接続された第 1 の外部電極 3 0 a と第 2 の内部電極層 1 6 b が接続された第 2 の外部電極 3 0 b との間に、静電容量を得ることができ、コンデンサの特性が発現する。
- [0064] 下地電極層 3 2 は、第 1 の下地電極層 3 2 a および第 2 の下地電極層 3 2 b を有する。
- [0065] 第 1 の下地電極層 3 2 a は、第 1 の内部電極層 1 6 a に接続され、第 1 の端面 1 2 e の表面に配置されている。また、第 1 の下地電極層 3 2 a は、第

1の端面12eから延伸して第1の主面12aの一部および第2の主面12bの一部、ならびに第1の側面12cの一部および第2の側面12dの一部にも配置される。この場合、第1の下地電極層32aは、第1の内部電極層16aの第1の引出電極部20aと電氣的に接続される。

[0066] 第2の下地電極層32bは、第2の内部電極層16bに接続され、第2の端面12fの表面に配置されている。また、第2の下地電極層32bは、第2の端面12fから延伸して第1の主面12aの一部および第2の主面12bの一部、ならびに第1の側面12cの一部および第2の側面12dの一部にも配置される。この場合、第2の下地電極層32bは、第2の内部電極層16bの第2の引出電極部20bと電氣的に接続される。

[0067] 下地電極層32は、焼付け層、導電性樹脂層、および薄膜層等から選ばれる少なくとも1つを含む。

[0068] 以下、下地電極層32を上記の焼付け層、導電性樹脂層、および薄膜層とした場合の各構成について説明する。

[0069] (焼付け層の場合)

焼付け層は、金属成分とガラスとを含む。焼付け層の金属成分としては、たとえば、Cu、Ni、Ag、Pd、Ag-Pd合金、Au等から選ばれる少なくとも1つを含む。焼付け層は、ガラスおよび金属を含む導電性ペーストを積層体に塗布して焼付けたものである。焼付け層は、内部電極層16および誘電体層14を有する積層チップと積層チップに塗布した導電性ペーストとを同時焼成して形成するが、内部電極層16および誘電体層14を有する積層チップを焼成した後に焼き付けてもよい。焼付け層は、複数層であってもよい。

[0070] 第1の端面12eに位置する第1の下地電極層32aの高さ方向xの中央部における第1の端面12eおよび第2の端面12fを結ぶ長さ方向zの厚みは、たとえば、 $10\mu\text{m}$ 以上 $150\mu\text{m}$ 以下程度であることが好ましい。

[0071] 第2の端面12fに位置する第2の下地電極層32bの高さ方向xの中央部における第1の端面12eおよび第2の端面12fを結ぶ長さ方向zの厚

みは、たとえば、 $10\mu\text{m}$ 以上 $150\mu\text{m}$ 以下程度であることが好ましい。

[0072] 第1の主面12aおよび第2の主面12bの一部に位置する第1の下地電極層32aの第1の端面12eおよび第2の端面12fを結ぶ長さ方向zの中央部における第1の主面12aおよび第2の主面12bを結ぶ高さ方向xの厚みは、たとえば、 $10\mu\text{m}$ 以上 $100\mu\text{m}$ 以下程度であることが好ましい。

[0073] また、第1の主面12aおよび第2の主面12bの一部に位置する第2の下地電極層32bの第1の端面12eおよび第2の端面12fを結ぶ長さ方向zの中央部における第1の主面12aおよび第2の主面12bを結ぶ高さ方向xの厚みは、たとえば、 $10\mu\text{m}$ 以上 $100\mu\text{m}$ 以下程度であることが好ましい。

[0074] 第1の側面12cおよび第2の側面12dの一部に位置する第1の下地電極層32aの第1の端面12eおよび第2の端面12fを結ぶ長さ方向zの中央部における第1の側面12cおよび第2の側面12dを結ぶ幅方向yの厚みは、たとえば、 $10\mu\text{m}$ 以上 $100\mu\text{m}$ 以下程度であることが好ましい。

[0075] また、第1の側面12cおよび第2の側面12dの一部に位置する第2の下地電極層32bの第1の端面12eおよび第2の端面12fを結ぶ長さ方向zの中央部における第1の側面12cおよび第2の側面12dを結ぶ幅方向yの厚みは、たとえば、 $10\mu\text{m}$ 以上 $100\mu\text{m}$ 以下程度であることが好ましい。

[0076] (導電性樹脂層の場合)

導電性樹脂層は、第1の導電性樹脂層と第2の導電性樹脂層とを有する。

[0077] 第1の導電性樹脂層は、第1の下地電極層32aとして焼付け層等の他の層を更に覆うように配置されていることが好ましく、第2の導電性樹脂層は、第2の下地電極層32bとして焼付け層等の他の層を更に覆うように配置されていることが好ましい。

[0078] 具体的には、第1の導電性樹脂層および第2の導電性樹脂層は、第1の下

地電極層 3 2 a および第 2 の下地電極層 3 2 b として、第 1 の端面 1 2 e および第 2 の端面 1 2 f 上に位置する焼付け層等の他の層の上に配置され、第 1 の主面 1 2 a および第 2 の主面 1 2 b、並びに第 1 の側面 1 2 c および第 2 の側面 1 2 d 上に位置する焼付け層等の他の層上にも至るように設けられていることが好ましい。もっとも、第 1 の導電性樹脂層および第 2 の導電性樹脂層は、第 1 の端面 1 2 e および第 2 の端面 1 2 f 上に位置する焼付け層等の他の層上にのみに配されていてもよい。

[0079] 第 1 の導電性樹脂層と第 2 の導電性樹脂層の厚みは、例えば、 $10\ \mu\text{m}$ 以上 $200\ \mu\text{m}$ 以下程度であることが好ましい。

[0080] 第 1 の導電性樹脂層および第 2 の導電性樹脂層は、熱硬化性樹脂と金属成分と、を含む。

[0081] 第 1 の導電性樹脂層および第 2 の導電性樹脂層は、熱硬化性樹脂を含むため、例えば、めっき膜や導電性ペーストの焼成物からなる下地電極層 3 2 よりも柔軟性に富んでいる。このため、積層セラミックコンデンサ 1 0 に物理的な衝撃や熱サイクルに起因する衝撃が加わった場合であっても、導電性樹脂層が緩衝層として機能し、積層セラミックコンデンサ 1 0 へのクラックを防止することができる。

[0082] 熱硬化性樹脂の具体例としては、例えば、エポキシ樹脂、フェノール樹脂、ウレタン樹脂、シリコーン樹脂、ポリイミド樹脂などの公知の種々の熱硬化性樹脂を使用することができる。その中でも、耐熱性、耐湿性、密着性などに優れたエポキシ樹脂は最も適切な樹脂の一つである。

[0083] 第 1 の導電性樹脂層および第 2 の導電性樹脂層には、熱硬化性樹脂とともに、硬化剤を含むことが好ましい。硬化剤としては、ベース樹脂としてエポキシ樹脂を用いる場合、エポキシ樹脂の硬化剤としては、フェノール系、アミン系、酸無水物系、イミダゾール系など公知の種々の化合物を使用することができる。

[0084] 第 1 の導電性樹脂層および第 2 の導電性樹脂層に含まれる金属としては、Ag、Cu、またはそれらの合金を使用することができる。また、金属粉の

表面にA g コーティングされたものを使用することができる。金属粉の表面にA g コーティングされたものを使用する際には金属粉としてC uやN iを用いることが好ましい。

[0085] またC uに酸化防止処理を施したものを使用することもできる。A g コーティングされた金属を用いる理由としては、上記のA gの特性は保ちつつ、母材の金属を安価なものにすることが可能になるためである。

[0086] 第1の導電性樹脂層および第2の導電性樹脂層に含まれる金属は、導電性樹脂全体の体積に対して、35 v o l %以上75 v o l %以下で含まれていることが好ましい。

[0087] 第1の導電性樹脂層および第2の導電性樹脂層に含まれる金属の形状は、特に限定されない。導電性フィラーは、球状、扁平状等であってもよい。

[0088] 第1の導電性樹脂層および第2の導電性樹脂層に含まれる金属の平均粒径は、特に限定されない。導電性フィラーの平均粒径は、例えば、0.3 μ m以上10 μ m以下程度であってもよい。

[0089] 第1の導電性樹脂層および第2の導電性樹脂層に含まれる金属は、主に導電性樹脂層の通電性を担う。具体的には、導電性フィラーどうしが接触することにより、導電性樹脂層内部に通電経路が形成される。

[0090] 第1の導電性樹脂層および第2の導電性樹脂層に含まれる金属は、球形状、扁平状などのものを用いることができるが、球形状金属粉と扁平状金属粉とを混合して用いるのが好ましい。

[0091] 導電性樹脂層は、焼付け層を形成せずに積層体上に直接形成してもよい。

[0092] (薄膜層の場合)

下地電極層32を薄膜層で形成する場合、薄膜層は、スパッタ法または蒸着法等の薄膜形成法により形成され、金属粒子が堆積された10 μ m以下の層である。

[0093] 続いて、下地電極層32の上に配置されるめっき層34である第1のめっき層34a及び第2のめっき層34bについて、図2及び図3を参照して説明する。

[0094] 第1のめっき層34a及び第2のめっき層34bとしては、例えば、Cu、Ni、Sn、Ag、Pd、Ag-Pd合金、Au等から選ばれる少なくとも1つを含む。

[0095] 第1のめっき層34aは、第1の下地電極層32aを完全に覆うように配置されている。

第2のめっき層34bは、第2の下地電極層32bを完全に覆うように配置されている。

[0096] 第1のめっき層34a及び第2のめっき層34bは、複数層により形成されていてもよい。この場合、めっき層34は、下地電極層32上に形成されるNiめっきによる下層めっき層（Niめっき層）と、下層めっき層上に形成されるSnめっきによる上層めっき層（Snめっき層）の2層構造であることが好ましい。

すなわち、この場合、第1のめっき層34aは、第1の下層めっき層と、第1の下層めっき層の表面に位置する第1の上層めっき層とを有する。

また、第2のめっき層34bは、第2の下層めっき層と、第2の下層めっき層の表面に位置する第2の上層めっき層とを有する。

[0097] Niめっきによる下層めっき層は、下地電極層32が積層セラミックコンデンサ10を実装する際にはんだによって侵食されることを防止するために用いられ、Snめっきによる上層めっき層は、積層セラミックコンデンサ10を実装する際の半田の濡れ性を向上させて、容易に実装することができるようにするために用いられる。

[0098] 下層めっき層および上層めっき層の各めっき層一層あたりの厚みは、1.0 μm 以上、15.0 μm 以下であることが好ましい。

[0099] 積層体12、第1の外部電極30aおよび第2の外部電極30bを含む積層セラミックコンデンサ10の長さ方向zの寸法をL寸法とし、積層体12、第1の外部電極30aおよび第2の外部電極30bを含む積層セラミックコンデンサ10の高さ方向xの寸法をT寸法とし、積層体12、第1の外部電極30aおよび第2の外部電極30bを含む積層セラミックコンデンサ1

0の幅方向yの寸法をW寸法とする。

積層セラミックコンデンサ10の寸法は、長さ方向zのL寸法が0.2mm以上10.0mm以下、幅方向yのW寸法が0.1mm以上10.0mm以下、高さ方向xのT寸法が0.1mm以上5.0mm以下である。また、積層セラミックコンデンサ10の寸法は、マイクロ스코プにより測定することができる。

[0100] 図1に示す実施の形態にかかる積層セラミックコンデンサ10は、内部電極層16の第1の内部電極層16aおよび第1の内部電極層16aの各々が、積層体12の第1の側面12cおよび第2の側面12dに露出している。これにより、積層セラミックコンデンサ10においては、容量発現に寄与する内部電極の有効面積を拡大することができる。また、第1の側面12cおよび第2の側面12dが位置する幅方向yの側端側に誘電体層を形成する工程を省くことができ、積層セラミックコンデンサ10の製造コストを削減することができる。

[0101] また、積層セラミックコンデンサ10では、内部電極層16の、積層体12の第1の側面12c側の第1の縁16a1に沿った第1の領域23a、積層体12の第2の側面12d側の第2の縁16a2に沿った第2の領域25a、積層体12の第1の側面12c側の第3の縁16b1に沿った第3の領域23b、および積層体12の第2の側面12d側の第4の縁16b2に沿った第4の領域25bには、絶縁性のNi-Mg-O相が形成されていることが好ましい。これにより、第1の内部電極層16aの第1の側面12cおよび第2の側面12dにおける露出部分、ならびに第2の内部電極層16bの第1の側面12cおよび第2の側面12dにおける露出部分の絶縁性が担保される。

[0102] さらに、積層セラミックコンデンサ10の第1の内部電極層16aにおいて、第1の領域23aの幅方向yの寸法WE1、および第2の領域25aの幅方向yの寸法WE2、すなわち幅方向yの寸法は、5μm以上50μm以下であることが好ましい。また、第2の内部電極層16bにおいて、第3の

領域 2 3 b の幅方向 y の寸法 W E 3、および第 4 の領域 2 5 b の幅方向 y の寸法 W E 4 は、 $5\text{ }\mu\text{m}$ 以上 $50\text{ }\mu\text{m}$ 以下であることが好ましい。

[0103] さらに、積層セラミックコンデンサ 1 0 においては、第 1 の領域 2 3 a および第 2 の領域 2 5 a における第 1 の内部電極層 1 6 a の誘電体層 1 4 に対する被覆率 K 1 は、積層体 1 2 の幅方向 y の中央部 C₁ における第 1 の内部電極層 1 6 a の誘電体層 1 4 に対する被覆率 K 2 よりも低いことが好ましい。また、第 3 の領域 2 3 b および第 4 の領域 2 5 b における第 2 の内部電極層 1 6 b の誘電体層 1 4 に対する被覆率 K 3 は、積層体 1 2 の幅方向 y の中央部 C₂ における第 2 の内部電極層 1 6 b の誘電体層 1 4 に対する被覆率 K 4 よりも低いことが好ましい。これにより、実質的に W ギャップの寸法が小さくなり、各領域における絶縁性担保の効果をより高めることができる。

[0104] さらに、積層セラミックコンデンサ 1 0 においては、被覆率 K 1 は、4 0 % 以上 7 0 % 以下であり、被覆率 K 3 は、4 0 % 以上 7 0 % 以下であることが好ましい。

[0105] 2. 積層セラミックコンデンサの製造方法

次に、積層セラミックコンデンサの製造方法について説明する。

[0106] (1) 誘電体シートと、内部電極層用の導電性ペーストとを準備する。誘電体シートや内部電極層用の導電性ペーストには、バインダ（たとえば、公知の有機バインダ）および溶剤（たとえば、公知の有機バインダ）が含まれる。

[0107] (2) 次に、誘電体シート上に、例えば、スクリーン印刷やグラビア印刷などによって、所定のパターンで内部電極層用の導電性ペーストをストライプ状に印刷し、第 1 の内部電極層に対応する第 1 の内部電極パターンが形成された誘電体シートおよび第 2 の内部電極層に対応する第 2 の内部電極パターンが形成された誘電体シートを準備する。なお、誘電体シートに関しては、内部電極パターンが印刷されていない外層用の誘電体シートも準備する。

[0108] (3) 内部電極パターンが形成されていない外層用の誘電体シートを所定枚数積層し、外層部となる部分を形成し、その上に第 1 の内部電極パターンが

形成された誘電体シートと第2の内部電極パターンが形成された誘電体シートとを、ストライプ状のパターンの幅方向（短手方向）にずらして順次積層し、内層部となる部分を形成する。

[0109] （4）さらに内層部の最表面に位置する内部電極層に対応する内部電極パターンの上に内部電極パターンが印刷されていない誘電体シートを所定枚数積層して外層部となる部分を形成し、積層シートが作製される。

[0110] （5）積層シートを静水圧プレスなどの手段により積層方向にプレスし積層ブロックが作製される。

[0111] （6）積層ブロックを所定のサイズにカットすることにより、積層チップが切り出される。このとき、バレル研磨などにより積層チップの角部および稜線部に丸みをつけてもよい。

[0112] （7）積層チップを焼成し積層体12を作製する。焼成温度は、セラミックや内部電極層16の材料にもよるが、900℃以上1400℃以下であることが好ましい。特に、900℃以上1100℃以下の範囲で酸素濃度を調整することで、焼成後の積層体12における内部電極層16の幅方向yの寸法の両縁に沿った領域にNi-Mg-O相を形成することができる。

[0113] （8）続いて、下地電極層が形成される。なお、下地電極層は焼付け層とした。ガラス成分と金属成分とを含む第1の下地電極層用の導電性ペーストおよび第2の下地電極層用の導電性ペースト各々について準備する。

[0114] （9）積層体12の両端面である第1の端面および第2の端面に、たとえば、ディッピングやスクリーン印刷などの方法により、導電性ペーストを塗布し、その後、焼き付け処理を行い第1の下地電極層および第2の下地電極層を形成する。なお、この時の焼き付け処理の温度は、700℃以上900℃以下であることが好ましい。

[0115] （10）なお、下地電極層を導電性樹脂層で形成する場合は、以下の方法で導電性樹脂層を形成することができる。導電性樹脂層は、焼付け層の表面に形成されてもよく、焼付け層を形成せずに導電性樹脂層を単体で積層体上に直接形成してもよい。

[0116] 導電性樹脂層の形成方法としては、熱硬化性樹脂および金属成分を含む導電性樹脂ペーストを焼付け層上もしくは積層体12上に塗布し、250℃以上550℃以下の温度で熱処理を行い、樹脂を熱硬化させ、導電性樹脂層を形成する。この時の熱処理時の雰囲気は、N₂雰囲気であることが好ましい。また、樹脂の飛散を防ぎ、かつ、各種金属成分の酸化を防ぐため、酸素濃度は100ppm以下に抑えることが好ましい。

[0117] なお、導電性樹脂ペーストの塗布方法としては、たとえば、導電性樹脂ペーストをスリットから押し出して塗布する工法やローラー転写法を用いて形成することができる。

[0118] (11) 下地電極層の表面にめっきを施し、めっき層を形成する。本実施の形態では、第1の下地電極層および第2の下地電極層の表面にめっき層を2層形成する。具体的には、第1の下地電極層および第2の下地電極層の上にNiめっき層を形成し、Niめっき層の上にSnめっき層を形成する。Niめっき層およびSnめっき層は、たとえばバレルめっき法により、順次形成される。

[0119] 以上のようにして、図1に示す実施の形態にかかる積層セラミックコンデンサ10が製造される。

[0120] 3. 実験例

次に、上述した本発明にかかる積層セラミックコンデンサの効果を確認するために、実験の試料として上述した製造方法にしたがって、試料である積層セラミックコンデンサを作製し、第1の領域ないし第4の領域の幅方向yの変化および有無にともなう絶縁性と静電容量の変化を確認する実験を行った。

[0121] (1) 実験例における試料の仕様

まず、上述した積層セラミックコンデンサの製造方法にしたがって、以下のような仕様の実施例1ないし実施例7にかかる積層セラミックコンデンサの試料を作製した。なお、比較例にかかる積層セラミックコンデンサは、製造方法の工程(7)の900℃以上1100℃以下の範囲で酸素濃度を実験

例よりも低い状態にして焼成を行った。

[0122] (積層セラミックコンデンサの仕様)

・積層セラミックコンデンサの寸法（設計値）： $L \times W \times T = 1.17 \text{ mm} \times 0.68 \text{ mm} \times 0.68 \text{ mm}$

・誘電体層の主成分のセラミック材料： BaTiO_3

・容量： $22 \mu\text{F}$

・内部電極層の材料： Ni

・外部電極の構造：導電性金属（ Cu ）とガラス成分

・めっき層

Ni めっき層と Sn めっき層との2層形成

Ni めっき層厚み：約 $3 \mu\text{m}$

Sn めっき層厚み：約 $5 \mu\text{m}$

[0123] (2) 絶縁性（ IR ）の評価方法

積層コンデンサの絶縁性は、定格電圧 $6.3 \text{ V} - 1 \text{ min}$ の測定条件で、デジタル超高抵抗／微少電流計（ ADCMT 社製 5451）にて測定した。絶縁性（ IR ）に対する判定基準は、 $\text{Log}(\text{IR})$ として 6.8 以上（ $150 \Omega \cdot \text{F}$ ）なので、ばらつきを考慮し、 6.8 以下を $\times$ 、 6.9 以上 7.4 以下を Δ 、 7.5 以上を $\bigcirc$ とした。

[0124] (3) 静電容量（ Cap ）の測定方法

静電容量（ Cap ）の測定は、メーター（ $\text{Agilent Technologies}$ 社製 4278A）を用いて、 120 Hz 、 $0.5 \text{ V}_{\text{rms}}$ の条件で得られる静電容量（ C ）を測定した。静電容量（ Cap ）の判定基準は、 18.7 以上 25.3 以下を $\bigcirc$ とし、 17.6 以上 18.7 以下を Δ とし、 17.6 以下および 25.3 以上を $\times$ とした。

[0125] (4) 結果

表1に、実施例1ないし実施例7、ならびに比較例による積層体の誘電体層の絶縁性および静電容量の判定並びに総合判定を示す。

[0126]

[表1]

	第1～第4の領域の 幅方向の寸法 (μm)	絶縁性 $\text{Log}(\text{IR})$	絶縁性の 判定	静電容量 (μF)	静電容量の 判定	総合判定
実施例1	2	7.2	$\triangle$	22.8	$\circ$	$\triangle$
実施例2	5	8.0	$\circ$	22.6	$\circ$	$\circ$
実施例3	10	8.2	$\circ$	22.3	$\circ$	$\circ$
実施例4	25	8.4	$\circ$	20.8	$\circ$	$\circ$
実施例5	50	8.3	$\circ$	19.3	$\circ$	$\circ$
実施例6	75	8.4	$\circ$	17.8	$\triangle$	$\triangle$
実施例7	100	8.4	$\circ$	16.3	$\triangle$	$\triangle$
比較例	-	0.0	$\times$	-	$\times$	$\times$

[0127] 表1によれば、実施例1ないし実施例7の各試料は、内部電極層にNi-Mg-O相の配置された第1の領域ないし第4の領域を有するので、絶縁性の確保された試料が得られた。

[0128] また、実施例2ないし実施例5の各試料は、内部電極層にNi-Mg-O相の配置された第1の領域ないし第4の領域の幅方向yの長さが、 $5\mu\text{m}$ 以上 $50\mu\text{m}$ 以下であるので、絶縁性の測定結果、7.5以上とより良好な結果が得られた。

[0129] さらに、実施例1ないし実施例7の各試料によれば、内部電極層にNi-Mg-O相の配置された第1の領域ないし第4の領域の幅方向yの長さが小さいほど、内部電極層の有効面積を拡大させることができ、静電容量を向上しうることが確認された。

[0130] 一方、比較例に係る試料では、静電容量を向上することは確認できたものの、内部電極層にNi-Mg-O相の配置された第1の領域ないし第4の領域を有さないので、絶縁性が得られなかった。

[0131] 以上の結果から、本発明では、内部電極層にNi-Mg-O相の配置された第1の領域ないし第4の領域を有すると、容量発現に寄与する内部電極の有効面積を拡大することができる。また、第1の側面および第2の側面が位置する幅方向yの側端側に誘電体層を形成する工程を省くことができ、積層セラミックコンデンサ10の製造コストを削減することができるとともに、

第1の内部電極層の第1の側面および第2の側面における露出部分、ならびに第2の内部電極層の第1の側面および第2の側面における露出部分の絶縁性が担保されることが示唆された。

[0132] なお、以上のように、本発明の実施の形態は、前記記載で開示されているが、本発明は、これに限定されるものではない。

[0133] すなわち、本発明の技術的思想および目的の範囲から逸脱することなく、以上説明した実施の形態に対し、機序、形状、材質、数量、位置または配置等に関して、様々の変更を加えることができるものであり、それらは、本発明に含まれるものである。

符号の説明

[0134] 10 積層セラミックコンデンサ

12 積層体

12a 第1の主面

12b 第2の主面

12c 第1の側面

12d 第2の側面

12e 第1の端面

12f 第2の端面

14 誘電体層

15a 内層部

15b1 第1の外層部

15b2 第2の外層部

16 内部電極層

16a 第1の内部電極層

16a1 第1の縁

16a2 第2の縁

16b 第2の内部電極層

16b1 第3の縁

- 1 6 b 2 第4の縁
- 1 6 c 浮き内部電極層
- 1 8 a 第1の対向電極部
- 1 8 b 第2の対向電極部
- 2 0 a 第1の引出電極部
- 2 0 b 第2の引出電極部
- 2 2 b 端部
- 2 3 a 第1の領域
- 2 3 b 第3の領域
- 2 5 a 第2の領域
- 2 5 b 第4の領域
- 2 6 c 対向電極部
- 3 0 外部電極
- 3 0 a 第1の外部電極
- 3 0 b 第2の外部電極
- 3 2 下地電極層
- 3 2 a 第1の下地電極層
- 3 2 b 第2の下地電極層
- 3 4 めっき層
- 3 4 a 第1のめっき層
- 3 4 b 第2のめっき層
- x 高さ方向（積層方向）
- y 幅方向
- z 長さ方向

請求の範囲

[請求項1]

積層された複数の誘電体層を含み、前記複数の誘電体層の積層方向に相対する第1の主面および第2の主面と、前記積層方向に直交する幅方向に相対する第1の側面および第2の側面と、前記積層方向および前記幅方向に直交する長さ方向に相対する第1の端面および第2の端面と、を有する積層体と、

前記複数の誘電体層上に配置され、前記第1の端面に露出された第1の内部電極層と、

前記複数の誘電体層上に配置され、前記第2の端面に露出された第2の内部電極層と、

前記第1の端面上に配置された下地電極層と、前記下地電極層の上に配置されためっき層と、を有する第1の外部電極と、

前記第2の端面上に配置された下地電極層と、前記下地電極層の上に配置されためっき層と、を有する第2の外部電極と、

を備える積層セラミックコンデンサにおいて、

前記第1の内部電極層は、前記第1の側面および第2の側面に露出し、

前記第2の内部電極層は、前記第1の側面および第2の側面に露出しており、

前記第1の内部電極層は、前記積層体の前記第1の側面側の縁に沿った第1の領域と、前記積層体の前記第2の側面側の縁に沿った第2の領域とを有し、

前記第1の領域および前記第2の領域には、 $\text{Ni}-\text{Mg}-\text{O}$ 相が形成されており、

前記第2の内部電極層は、前記積層体の前記第1の側面側の縁に沿った第3の領域と、前記積層体の前記第2の側面側の縁に沿った第4の領域とを有し、

前記第3の領域および前記第4の領域には、 $\text{Ni}-\text{Mg}-\text{O}$ 相が形

成されている、積層セラミックコンデンサ。

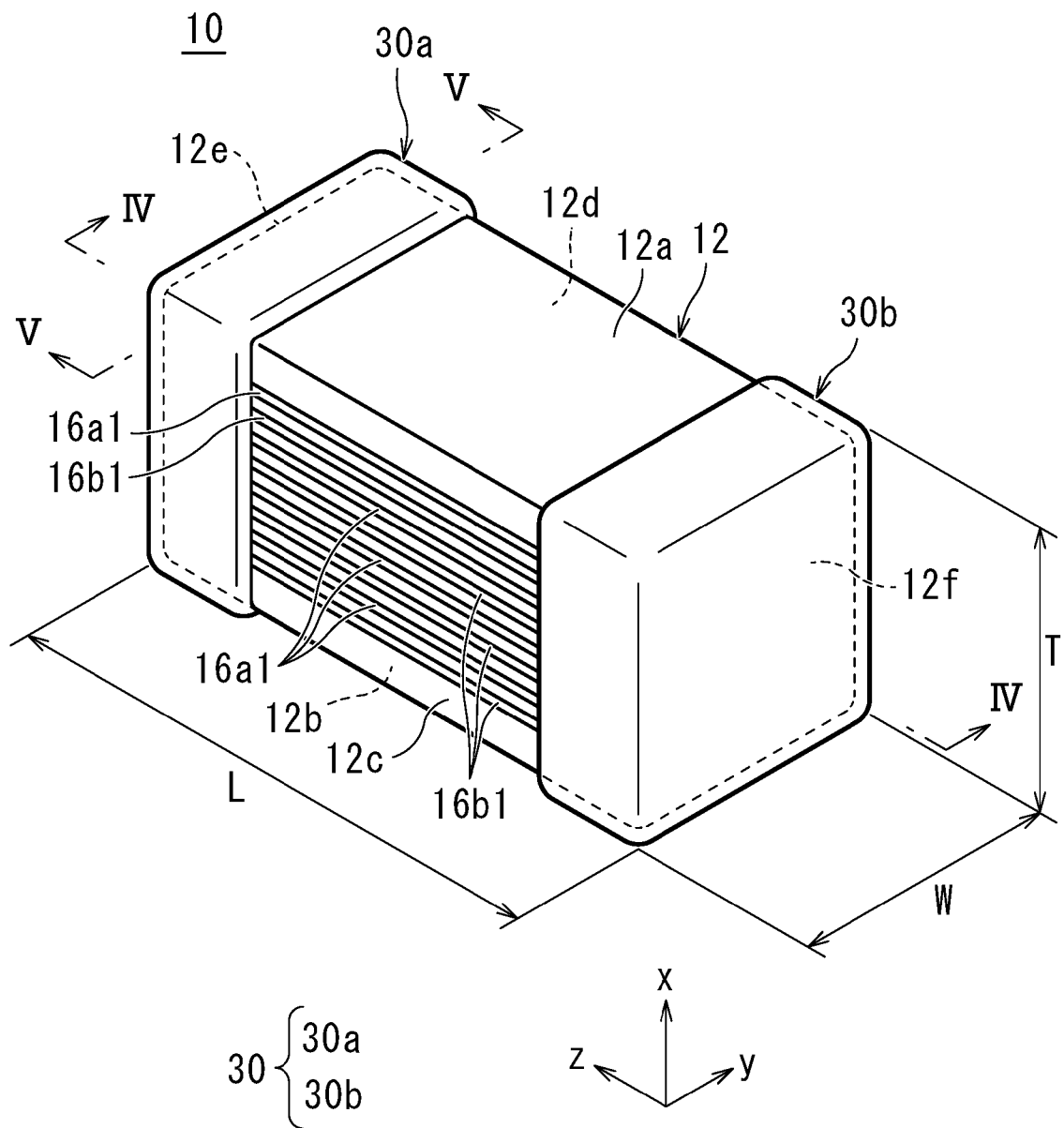
[請求項2] 前記第1の領域および前記第2の領域の各々の幅方向の寸法は、 $5\mu\text{m}$ 以上 $50\mu\text{m}$ 以下であり、

前記第3の領域および前記第4の領域の各々の幅方向の寸法は、 $5\mu\text{m}$ 以上 $50\mu\text{m}$ 以下である、請求項1に記載の積層セラミックコンデンサ。

[請求項3] 前記誘電体層は、少なくともMgを含む、請求項1または請求項2に記載の積層セラミックコンデンサ。

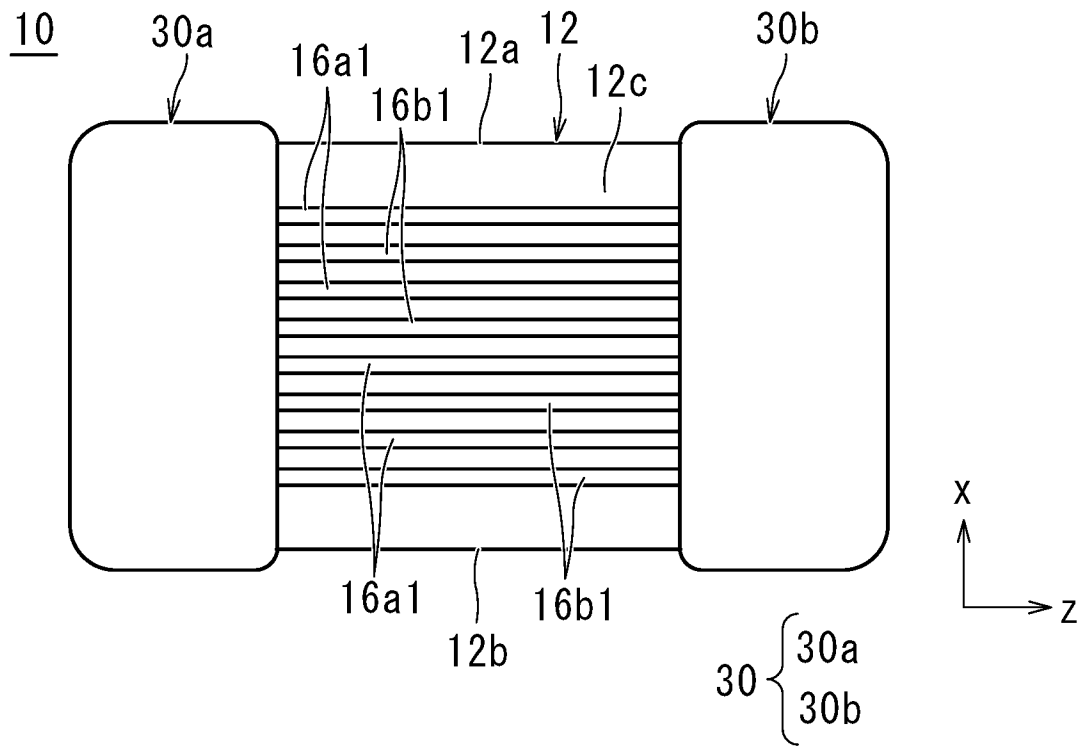
[図1]

図 1



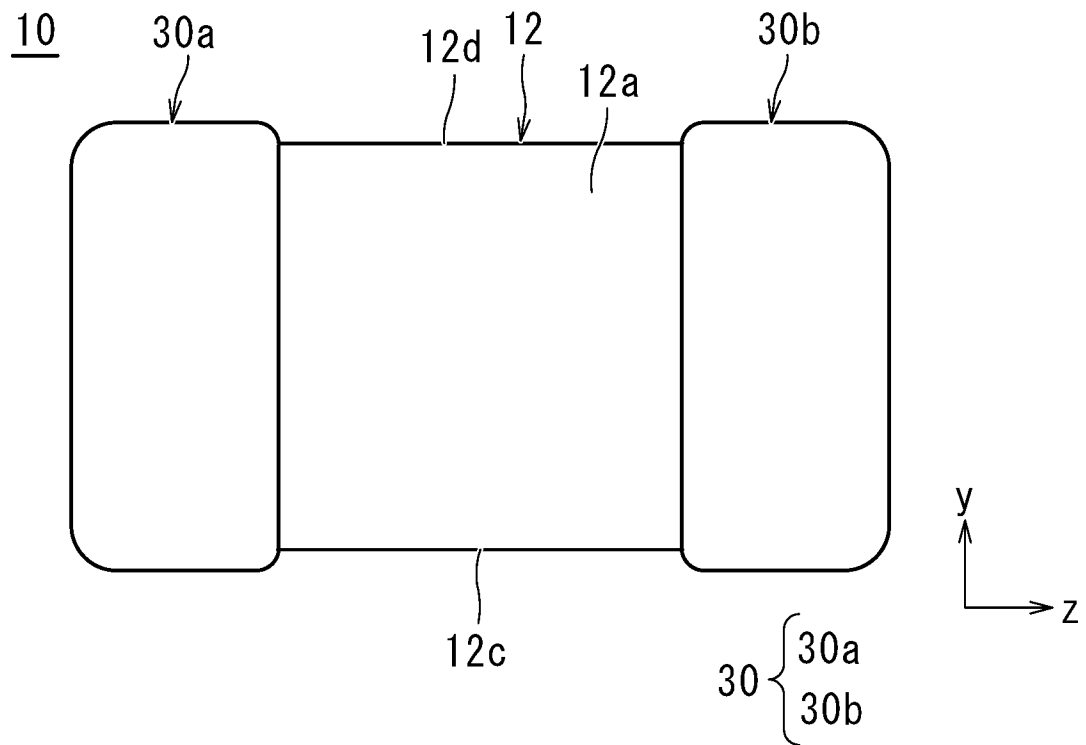
[図2]

図 2

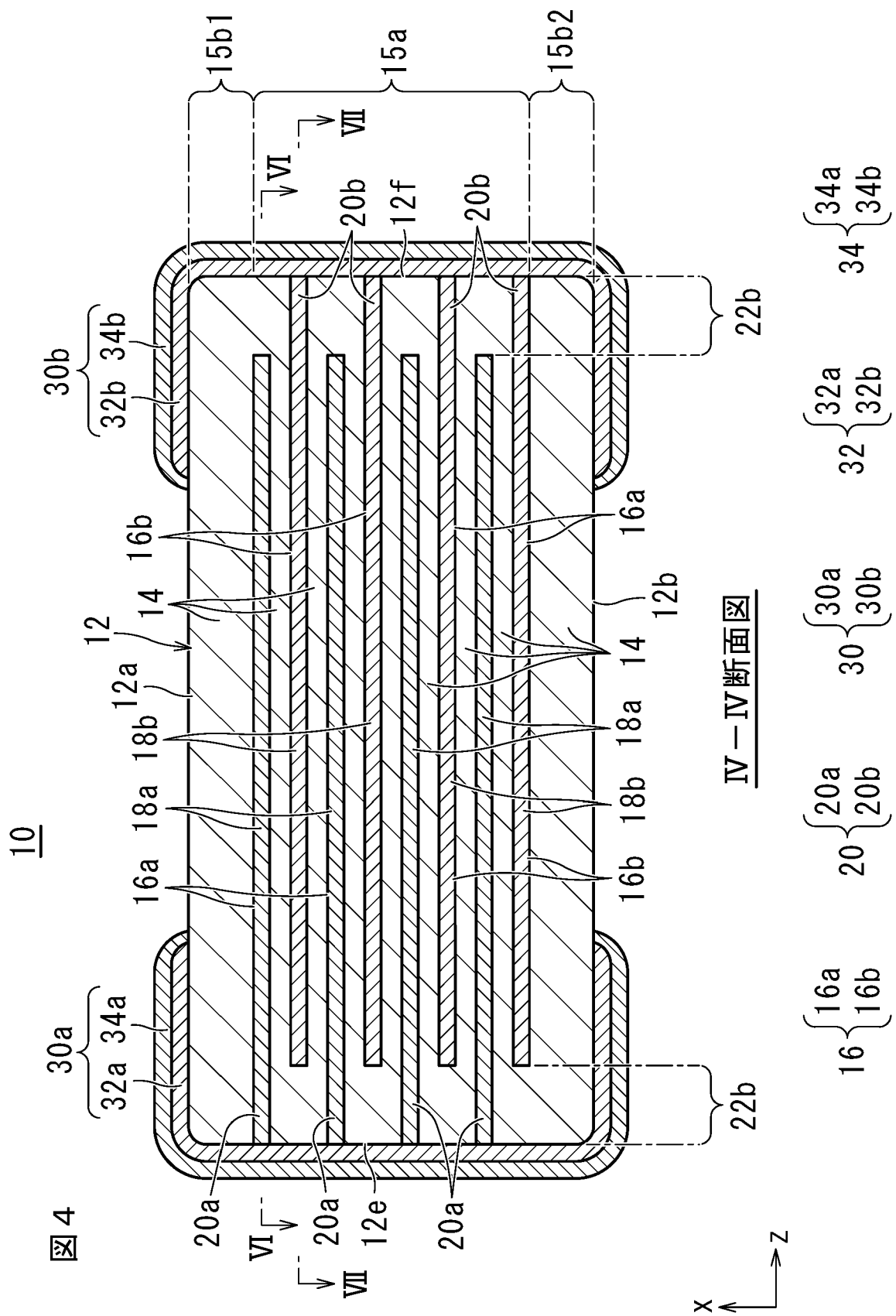


[図3]

図 3

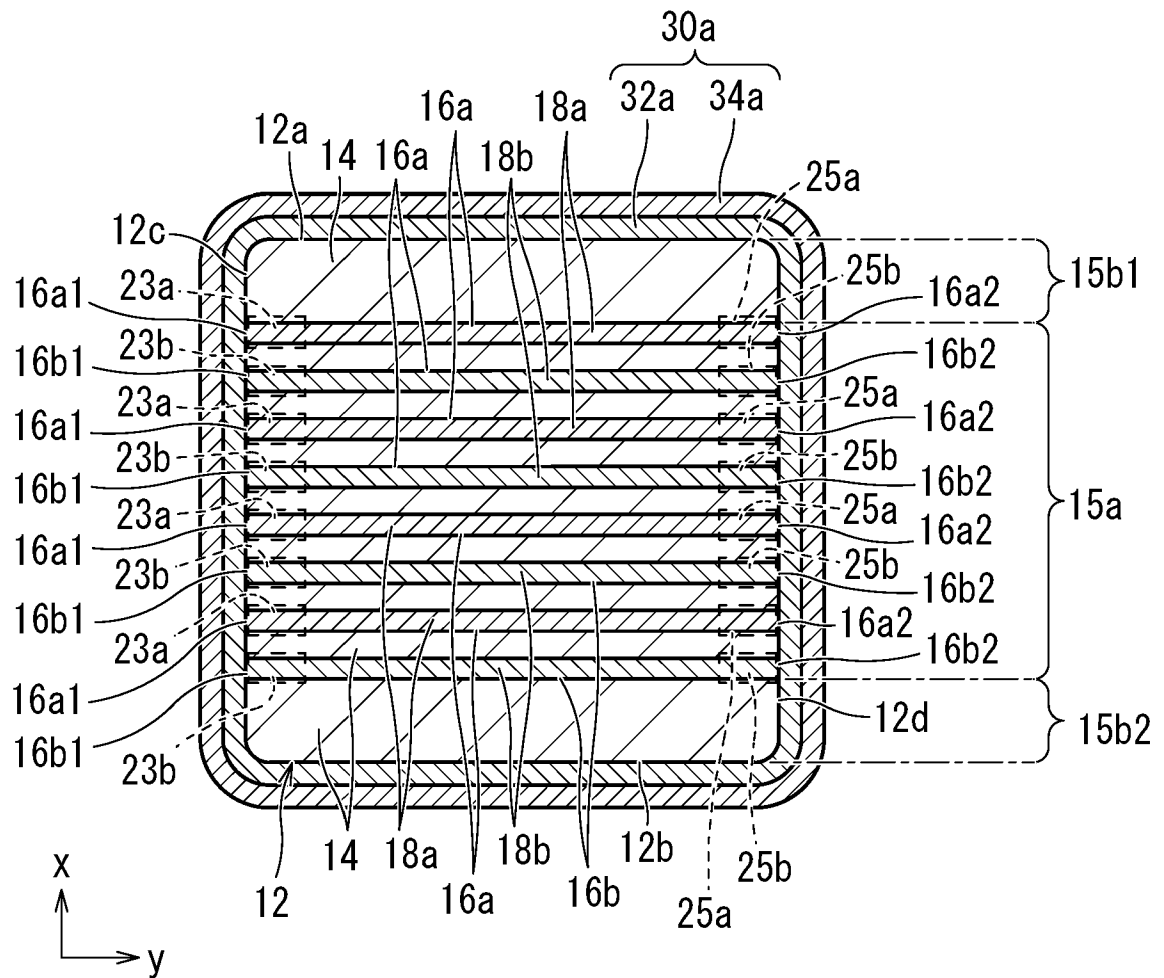


[图4]



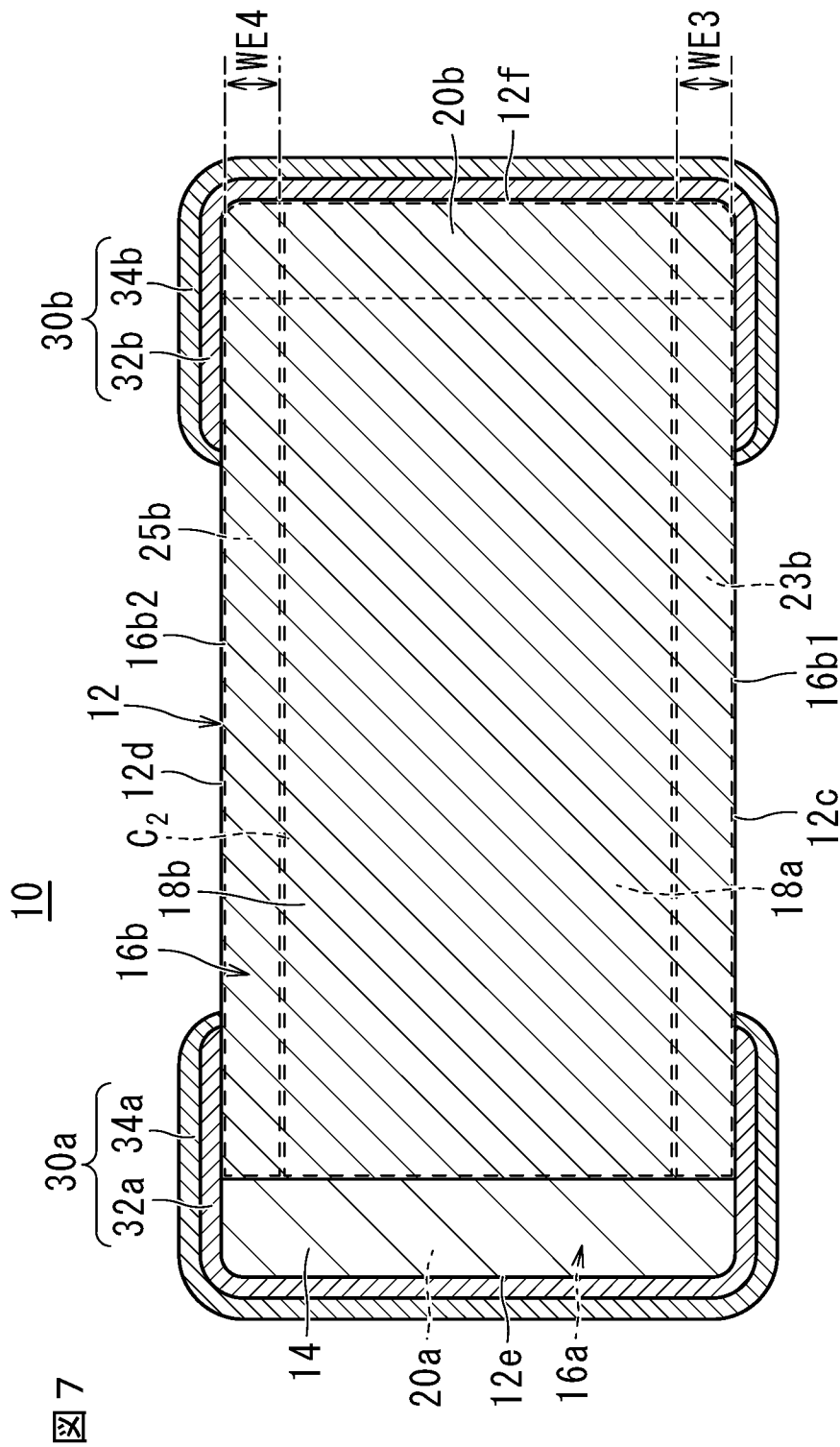
[図5]

図 5

V - V 断面図

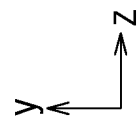
$$16 \begin{cases} 16a \\ 16b \end{cases} \quad 23 \begin{cases} 23a \\ 23b \end{cases} \quad 25 \begin{cases} 25a \\ 25b \end{cases}$$

[図7]



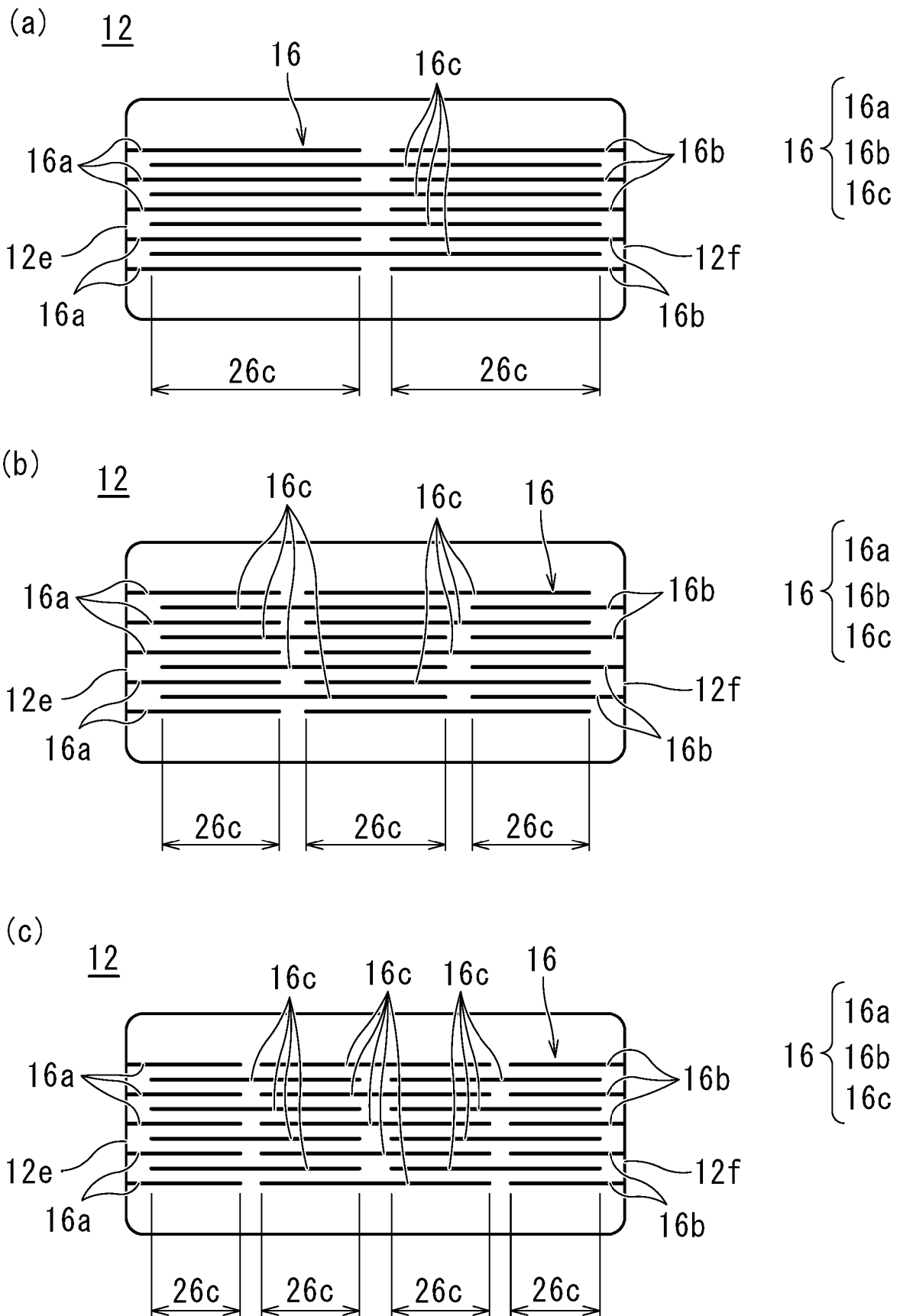
VII - VII 断面図

16 { 16a
16b }
20 { 20a
20b }
30 { 30a
30b }
32 { 32a
32b }
34 { 34a
34b }



[図8]

図 8



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/029904

A. CLASSIFICATION OF SUBJECT MATTER**H01G 4/30**(2006.01)i

FI: H01G4/30 516; H01G4/30 201C; H01G4/30 201D; H01G4/30 513

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01G4/30

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2023

Registered utility model specifications of Japan 1996-2023

Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2009-224503 A (TDK CORPORATION) 01 October 2009 (2009-10-01)	1, 3
A	paragraphs [0013]-[0015], [0026]-[0037], [0040]-[0041], fig. 1, 4-6	2
Y	JP 2012-227197 A (TAIYO YUDEN CO., LTD.) 15 November 2012 (2012-11-15)	1, 3
A	paragraphs [0015]-[0016], [0040]-[0048], fig. 5, 6	2
Y	JP 2009-016796 A (MURATA MANUFACTURING CO., LTD.) 22 January 2009 (2009-01-22)	1, 3
A	paragraphs [0030]-[0032], fig. 4	2
A	JP 11-111553 A (KYOCERA CORPORATION) 23 April 1999 (1999-04-23)	1-3
	paragraphs [0022], [0049]-[0055], fig. 5, 6, 7	

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

08 September 2023

Date of mailing of the international search report

26 September 2023

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)

3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915

Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2023/029904

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2009-224503	A	01 October 2009	(Family: none)	
JP	2012-227197	A	15 November 2012	(Family: none)	
JP	2009-016796	A	22 January 2009	US 2008/0304204 A1 paragraphs [0051]-[0054], fig. 4 CN 101320624 A KR 10-2008-0108012 A TW 200908043 A	
JP	11-111553	A	23 April 1999	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01G 4/30(2006.01)i FI: H01G4/30 516; H01G4/30 201C; H01G4/30 201D; H01G4/30 513		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） H01G4/30		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2023年 日本国実用新案登録公報 1996-2023年 日本国登録実用新案公報 1994-2023年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2009-224503 A (TDK株式会社) 01.10.2009 (2009-10-01) [0013]-[0015], [0026]-[0037], [0040]-[0041], 図1, 図4-6	1, 3
A		2
Y	JP 2012-227197 A (太陽誘電株式会社) 15.11.2012 (2012-11-15) [0015]-[0016], [0040]-[0048], 図5, 図6	1, 3
A		2
Y	JP 2009-016796 A (株式会社村田製作所) 22.01.2009 (2009-01-22) [0030]-[0032], 図4	1, 3
A		2
A	JP 11-111553 A (京セラ株式会社) 23.04.1999 (1999-04-23) [0022], [0049]-[0055], 図5, 図6, 図7	1-3
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 08.09.2023		国際調査報告の発送日 26.09.2023
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 清水 稔 5D 8525 電話番号 03-3581-1101 内線 3551

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2023/029904

引用文献			公表日	パテントファミリー文献	公表日
JP	2009-224503	A	01.10.2009	(ファミリーなし)	
JP	2012-227197	A	15.11.2012	(ファミリーなし)	
JP	2009-016796	A	22.01.2009	US 2008/0304204 A1	
				[0051]-[0054], FIG.4	
				CN 101320624 A	
				KR 10-2008-0108012 A	
				TW 200908043 A	
JP	11-111553	A	23.04.1999	(ファミリーなし)	