



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I534951 B

(45)公告日：中華民國 105 (2016) 年 05 月 21 日

(21)申請案號：102118453

(22)申請日：中華民國 102 (2013) 年 05 月 24 日

(51)Int. Cl. : H01L21/768 (2006.01)

H01L23/488 (2006.01)

H01L23/492 (2006.01)

(30)優先權：2012/05/25 南韓

10-2012-0056358

(71)申請人：L G 伊諾特股份有限公司 (南韓) LG INNOTEK CO., LTD. (KR)

南韓

(72)發明人：柳盛旭 RYU, SUNG WUK (KR)；金東先 KIM, DONG SUN (KR)；申承烈 SHIN, SEUNG YUL (KR)

(74)代理人：陳瑞田

(56)參考文獻：

KR 10-2011-0029466A

US 5641990

US 2002/0017711A1

US 2010/0071950A1

US 2011/0186991A1

審查人員：湯欽全

申請專利範圍項數：26 項 圖式數：28 共 37 頁

(54)名稱

半導體封裝基板，使用其之封裝系統及其製造方法

SEMICONDUCTOR PACKAGE SUBSTRATE, PACKAGE SYSTEM USING THE SAME AND METHOD FOR MANUFACTURING THEREOF

(57)摘要

本發明揭露之半導體封裝基板包含一絕緣基板、一絕緣基板上的電路圖案、一絕緣基板上的保護層，覆蓋於絕緣基板的電路圖案上、一保護層上的焊墊、和一保護層上的黏著元件，其中焊墊包含一埋在保護層中的第一焊墊和一第一焊墊上的第二焊墊、且第二焊墊突出於保護層外。

A semiconductor package substrate according to the embodiment includes an insulating substrate; a circuit pattern on the insulating substrate; a protective layer on the insulating substrate, the protective layer covering the circuit pattern on the insulating substrate; a pad on the protective layer; and an adhesive member on in the protective layer, wherein the pad includes a first pad buried in the protective layer and a second pad on the first pad, and the second pad protrudes over the protective layer.

指定代表圖：

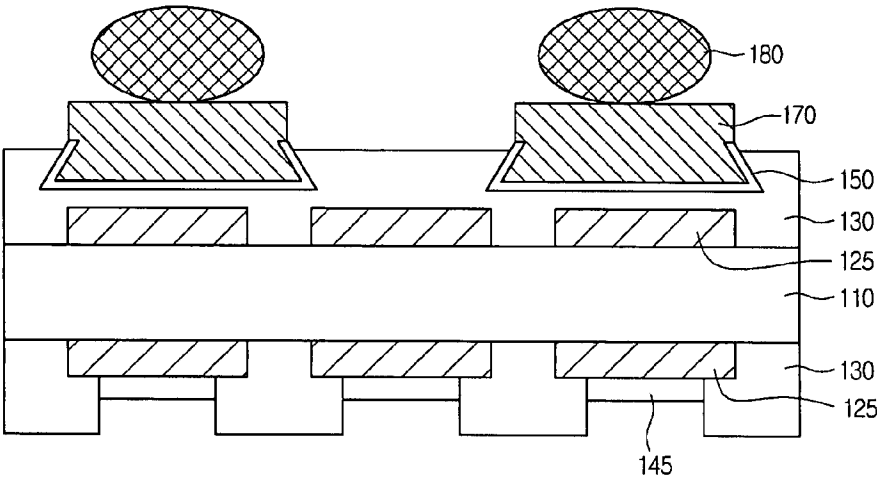


圖 2

- 符號簡單說明：
- 110 . . . 絕緣基板
 - 125 . . . 電路圖案
 - 130 . . . 保護層
 - 145 . . . 第一黏著件
 - 150 . . . 電鍍晶種層
 - 170 . . . 焊墊
 - 180 . . . 第二黏著件

發明摘要

※ 申請案號：{0211845}

※ 申請日：{02.5.29}

※IPC 分類：

H01L	21/768	(2006.1)
H01L	23/488	(2006.1)
H01L	23/492	(2006.1)

【發明名稱】(中文/英文)

半導體封裝基板，使用其之封裝系統及其製造方法/

SEMICONDUCTOR PACKAGE SUBSTRATE, PACKAGE SYSTEM USING
THE SAME AND METHOD FOR MANUFACTURING THEREOF

【中文】

本發明揭露之半導體封裝基板包含一絕緣基板、一絕緣基板上的電路圖案、一絕緣基板上的保護層，覆蓋於絕緣基板的電路圖案上、一保護層上的焊墊、和一保護層上的黏著元件，其中焊墊包含一埋在保護層中的第一焊墊和一第一焊墊上的第二焊墊、且第二焊墊突出於保護層外。

【英文】

A semiconductor package substrate according to the embodiment includes an insulating substrate; a circuit pattern on the insulating substrate; a protective layer on the insulating substrate, the protective layer covering the circuit pattern on the insulating substrate; a pad on the protective layer; and an adhesive member on in the protective layer, wherein the pad includes a first pad buried in the protective layer and a second pad on the first pad, and the second pad protrudes over the protective layer.

【代表圖】

【本案指定代表圖】：圖 2。

【本代表圖之符號簡單說明】：

110	絕緣基板
125	電路圖案
130	保護層
145	第一黏著件
150	電鍍晶種層
170	焊墊
180	第二黏著件

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

半導體封裝基板，使用其之封裝系統及其製造方法/

SEMICONDUCTOR PACKAGE SUBSTRATE, PACKAGE SYSTEM USING
THE SAME AND METHOD FOR MANUFACTURING THEREOF

【技術領域】

【0001】 本發明係主張關於 2012 年 05 月 25 日申請之韓國專利案號 No. 10-2012-0056358 之優先權，藉引用方式併入本文用作參考。

【0002】 實施例係關於一半導體基板，尤其是關於一快閃記憶體、一使用半導體基板的快閃記憶體和一製造半導體基板之方法。

【先前技術】

【0003】 隨著電子設備已提升至高性能，在尺寸有限的基板上黏附大量封裝體的技術已被提出與研究。然而，由於規定一封裝體內只能安裝一半導體晶片，因此可獲得的希望容量是被限制的。

【0004】 作為一增加一記憶體晶片容量的方法，換言之，作為一達到高度整合的方法，在一有限空間中容置大量記憶體單元的技術在業界已被廣泛地認可。然而，此方法需要高階技術(如一精確的設計規則)和大量的發展時間。因此，作為一容易達到高度整合的方法，一堆疊技術已被發展且其研究最近也被熱烈地提出。

【0005】 為此目的，一 MCP(多晶片封裝)技術最近已被利用。

【0006】 MCP 是一藉堆疊數個記憶體晶片而於一封裝成形時製備的半導體產品，MCP 不只減少半導體產品的體積，也增加資料儲存容量，因此 MCP 主要用在攜帶型電子設備中，像是一手機。

【0007】 既然如此，由於數十個半導體晶片堆疊而穩定運作的同時須縮小其厚度，從設計階段到生產階段均需要高階技術。

【0008】 圖 1 顯示一根據相關技藝的封裝系統。

【0009】 參照圖 1，封裝系統包含一半導體封裝基板 10、一虛擬晶片 20、和一記憶體晶片 30。

【0010】 半導體封裝基板 10 包含至少一形成於一絕緣基板上的電路圖案。一保護層形成於電路圖案上以保護電路圖案(半導體封裝基板 10 的最上層)。

【0011】 記憶體晶片 30 可為一儲存型快閃記憶體晶片。

【0012】 虛擬晶片 20 形成於基板 10 和記憶體晶片 30 之間。

【0013】 當將半導體基板 10 從記憶體晶片 30 分離時，虛擬晶片 20 提供一黏晶空間讓記憶體晶片 30 黏附於半導體基板 10 上。

【0014】 然而，由於為了堆疊記憶體晶片 30，上述封裝系統需在半導體基板 10 和記憶體晶片 30 之間設置虛擬晶片 20，除了一製造半導體基板 10 的程序，尚需一額外程序，導致製造的生產力減少。

【0015】 再者，由於虛擬晶片 20 是由一昂貴的矽材料所形成，整體封裝系統的成本會增加。

【0016】 除此之外，由於矽虛擬晶片 20 具有一預定的厚度，封裝系統的整體厚度將會增加。

【發明內容】

【0017】 實施例提供一具新型結構的半導體封裝基板、一使用此基板的封裝系統和一製造此基板的方法。

【0018】 再者，實施例提供一可提升一封裝系統生產力的半導體封裝基板並減少產品成本。

【0019】 能以提出的實施例完成的技術物件不受上述內容限制，而明顯地，其它未被提及的技術物件亦可被熟知此技藝者所了解。

【技術解決】

【0020】 根據實施例，提供一半導體封裝基板，包含一絕緣基板、一絕緣基板上的電路圖案、一絕緣基板上的保護層(保護層覆蓋在絕緣基板的

電路圖案上)、一於保護層上的焊墊、和一保護層上的黏著元件，其中焊墊包含一埋在保護層中的第一焊墊和一第一焊墊上的第二焊墊，第二焊墊突出於保護層外。

【0021】 再者，根據實施例，提供一包含一半導體封裝基板的封裝系統，該基板包含一絕緣基板、一形成於絕緣基板一表面上的電路圖案、和一於覆蓋電路圖案同時形成於絕緣基板上的保護層；和一黏附於半導體封裝基板上的半導體晶片，其中半導體封裝基板包含：一鍍覆於保護層上的焊墊、和一焊墊上的黏著元件，且其中半導體晶片藉黏著元件黏附於半導體封裝基板上的焊墊上。

【0022】 再者，根據實施例，提供一製造一封裝系統的方法，此法包含：形成一電路圖案於一絕緣基板的至少一表面上；形成一保護層於絕緣基板上以覆蓋電路圖案；形成一溝槽槽於保護層中；形成一具有露出溝槽槽開口的乾膜於保護層上；形成一焊墊以填充保護層的溝槽槽和乾膜的開口；以及形成一黏著元件於焊墊上。

【發明的效應】

【0023】 根據實施例，銅焊墊和黏著元件均形成於半導體封裝基板上且不需使用昂貴的虛擬晶片，因此封裝系統的生產力可提升且產品成本可減少。

【0024】 再者，根據實施例，由於焊墊是使用複數個彼此不同寬度的堆疊結構所形成，焊墊對黏著元件的黏著強度可提升，因此半導體封裝基板的可靠度可被提升。

【0025】 再者，根據實施例，由於一部份的焊墊被埋在保護層中，且焊墊被埋的部分具有突出的形狀，焊墊和保護層之間的黏著強度可增加，因此半導體封裝基板的可靠度可被提升。

【0026】 再者，根據實施例，藉使用銅球取代一昂貴的虛擬晶片以達到一良好強度是可能的。

【0027】 再者，根據實施例，由於第二黏著件是藉使用銅芯焊球 188 所形成，即使在迴焊程序之後，一高站立高度仍可被維持，因此半導體封裝基板的可靠度可被提升。

【圖式簡單說明】**【0028】**

圖 1 顯示一根據相關技藝的一封裝系統圖。

圖 2 顯示一根據第一實施例的一半導體封裝基板圖。

圖 3 顯示一圖 2 中描述的焊墊詳細結構圖。

圖 4 至 17 是以一連串程序說明圖 3 中描述的一製造一半導體封裝基板方法。

圖 18 顯示一根據第二實施例的一半導體封裝基板圖。

圖 19 顯示一圖 18 中描述的焊墊詳細結構圖。

圖 20 至 25 是以一連串程序說明圖 18 中敘述的一製造一半導體封裝基板方法。

圖 26 和 27 顯示一根據實施例的封裝系統。

圖 28 是將一根據實施例的封裝系統與一根據相關技藝的封裝系統作比較。

【實施方式】

【0001】 本發明的實施例將會參照附圖詳細描述，因此熟知本發明相關此技藝者可輕易地了解實施例。然而，本發明可以不同的改良來實現，且不限於實施例。

【0002】 下列敘述中，當一預定部分「包含」一預定的組件時，預定部分並未排除其它組件，而若是有特殊相對的敘述時會更包含其它組件。

【0003】 為達方便或清楚的效果，圖中每層的厚度與尺寸可被放大、忽略或綱要式的畫出。除此之外，元件的尺寸並非完全反映一真實的尺寸。相同的對照號碼將代表圖中的相同元件。

【0004】 實施例的敘述中，要先了解的是，當一層(或膜)、區、或板被提及在另一層(或膜)、區、或板「之上」或「之下」時，其可為「直接地」或「間接地」位在另一層(或膜)、區、或板上，或一或多個中間層也可被呈現。該層的該位置已依圖式被敘述。

【0005】 根據實施例的一半導體封裝基板，銅焊墊和黏著元件是藉凸

塊混和形成技術取代昂貴虛擬晶片形成於半導體封裝基板上，因此一封裝系統的生產力可提升且產品的成本可減少。再者，由於焊墊是藉使用複數個彼此不同寬度的堆疊結構所形成，焊墊對黏著元件的黏著強度可提升，因此半導體封裝基板的可靠度可提升。除此之外，由於部分焊墊被埋在保護層中且部分焊墊具突出的形狀，焊墊和保護層間的黏著強度會增加，因此半導體封裝基板可靠度會提升。

【0006】 圖 2 顯示根據第一實施例的一半導體封裝基板。

【0007】 參照圖 2，一半導體封裝基板 100 包含一絕緣基板 110、一形成於絕緣基板 110 至少一表面上的電路圖案 125、一形成於絕緣基板 110 上以保護電路圖案 125 的保護層 130、一第一黏著件 145 形成於黏附半導體晶片 300(請詳下文)的絕緣基板 110 之相對表面上的電路圖案 125 上、一形成於絕緣基板 110 上表面之保護層 130 上的焊墊 170、和一形成於焊墊 170 上的第二黏著件 180。

【0008】 焊墊 170 的一部份被埋在保護層 130 中，而另一部份突出於保護層 130 一表面外。

【0009】 以下，根據第一實施例的半導體封裝基板 100 將詳細說明。

【0010】 絕緣基板 110 可包含一熱固性聚合物基板、一熱塑性聚合物基板、一陶瓷基板、一有機/無機合成基板或一浸漬玻璃纖維基板。若絕緣基板 110 包含聚合樹脂，則絕緣基板 110 可包含環氧絕緣樹脂。除此之外，絕緣基板 110 可包含聚亞醯胺樹脂。

【0011】 電路圖案 125 形成於絕緣基板 110 的至少一表面上。

【0012】 電路圖案 125 可以一導電材料形成且同時可藉設計絕緣基板 110 兩表面上的薄銅層時形成。

【0013】 電路圖案 125 可以含銅合金形成且一表面粗糙可形成於電路圖案 125 一表面上。

【0014】 保護層 130 形成於絕緣基板 110 上以覆蓋形成於絕緣基板 110 上表面上的電路圖案 125，並露出一部份形成於絕緣基板 110 下表面上的電路圖案 125。

【0015】 保護絕緣基板 110 表面的保護層 130，形成於絕緣基板 110

整體表面上且具有一開口(未標示)，該開口使電路圖案 125 的表面露出，換言之，形成於下表面上的電路圖案 125 的堆疊結構表面。

【0016】 保護層 130 可包含至少一層是以 SR(阻焊劑)、氧化物和金其中之一所形成。

【0017】 一第一黏著件 145 形成於從保護層 130 露出的電路圖案 125 的表面上。

【0018】 第一黏著件 145 被形成以黏附一導電球，以便在以後的程序中與一不同的基板封裝。

【0019】 焊墊 170 形成於保護層 130 上。

【0020】 焊墊 170 形成於覆蓋電路圖案 125 整體表面的保護層 130 上，且未與絕緣基板 110 或電路圖案 125 連接。

【0021】 焊墊 170 可以一導電材料，如銅，所形成。

【0022】 焊墊 170 形成於保護層 130 上，目的是未來能將半導體晶片 300 黏附於半導體封裝基板 100 上。

【0023】 換言之，在相關技藝中，儘管一具有一矽材料的虛擬晶片形成於半導體封裝基板上，以黏附半導體晶片 300 為目的分別形成半導體封裝基板 100 的製造程序，在實施例之半導體封裝製造程序中，焊墊 170 取代虛擬晶片形成於保護層 130 上。

【0024】 圖 3 是一顯示圖 2 中描述的焊墊詳細結構圖。

【0025】 參照圖 3，焊墊 170 包含一埋在保護層 130 中且兩側具有一突出形狀的第一焊墊 172、和一形成於第一焊墊 172 上且突出於保護層 130 表面外的第二焊墊 174。

【0026】 第一焊墊 172 被埋在保護層 130 中，因此焊墊 170 與保護層 130 之間的黏著強度提升。

【0027】 此時，第一焊墊 172 形成彼此不同的一上寬度 B 和一下寬度 A。

【0028】 更詳細來說，第一焊墊 172 的上寬度 B 較第一焊墊 172 的下寬度 A 窄。換言之，第一焊墊 172 具有一往上寬度逐漸變窄的形狀，因此，第一焊墊 172 的兩側具有一突出的形狀。

【0029】 如上所述，第一焊墊 172 被埋在保護層 130 中且具有一上下寬度彼此不同的突出形狀，因此焊墊 170 與保護層 130 之間整體結構的黏著強度提升。

【0030】 第二焊墊 174 是第一焊墊 172 的一上部分且突出於保護層 130 表面外。

【0031】 第二焊墊 174 的上下寬度彼此相同。

【0032】 此時，第二焊墊 174 的上下部分與第一焊墊 172 的上部分寬度相同。

【0033】 由於第二焊墊 174 突出於保護層 130 外，半導體晶片 300 可藉後來形成的第二黏著件 180 輕易地黏附於半導體封裝基板 100 上。

【0034】 再次參照圖 2，第二黏著件 180 形成於焊墊 170 上。

【0035】 第二黏著件 180 形成於焊墊 170 上，因此半導體晶片 300 與半導體封裝基板 100 之間的黏著強度增加。

【0036】 第二黏著件 180 可以一般的焊球形成。相反地，第二黏著件 180 可藉使用黏膠或一銅芯焊球形成。

【0037】 再者，黏膠可包含一導電材料。當黏膠以導電材料形成時，黏膠可包含選自銀、銅、金、鋁、奈米碳管和其合成物之一的導電材料。

【0038】 根據上述實施例，銅焊墊和黏著元件形成於半導體封裝基板上，而未使用貴的虛擬晶片，因此封裝系統的生產力可提升且產品成本可減少。

【0039】 再者，根據實施例，由於焊墊以複數層結構形成，該結構透過凸點混合技術具多種不同寬度，焊墊與黏著元件之間的黏著強度會提升，因此半導體封裝基板的可靠度提升。

【0040】 再者，根據實施例，由於一部分焊墊被埋在保護層中且焊墊的被埋部分具突出形狀，焊墊與保護層間的黏著強度會增加，因此半導體封裝基板的可靠度會提升。

【0041】 圖 4 到 17 是以一連串程序說明圖 3 中描述的一製造一半導體封裝基板之方法。

【0042】 首先，如圖 4 所示，絕緣基板 110 被製備且一金屬層 120 貼

合於絕緣基板 110 至少其中一面上。

【0043】 此時，當絕緣基板 110 是一絕緣層時，絕緣層的疊層結構和金屬層 120 可為傳統的 CCL(銅箔積層板)。

【0044】 再者，金屬層 120 可透過一無電電鍍法形成於絕緣基板 110 上。當金屬層 120 透過無電電鍍法形成時，絕緣基板 110 的表面形成一表面粗糙，因此無電電鍍可順利地進行。

【0045】 絕緣基板 110 可包含環氧樹脂或聚亞醯胺樹脂，而不需使用一昂貴具高導熱性的陶瓷材料。絕緣基板 110 可為一包含高導熱性和低電阻薄膜之銅箔。

【0046】 接著，如圖 5 所示，電路圖案 125 藉由預定的樣式蝕刻形成於絕緣基板 110 上下表面的金屬層 120 而形成。

【0047】 此時，電路圖案 125 可藉由一微影技術或一直接利用雷射成型的製程蝕刻形成。

【0048】 再者，電路圖案 125 可形成於絕緣基板 110 的每個上下部分。相反地，電路圖案 125 只可在絕緣基板 110 的上部分形成。

【0049】 接著，如圖 6 所示，有電路圖案 125 埋於其中的保護層 130 形成於絕緣基板 110 的上下部分。

【0050】 用來保護絕緣基板 110 或電路圖案 125 表面的保護層 130，可包含至少一層是藉使用阻焊劑、氧化物或金至少其中之一所形成。

【0051】 接著，如圖 7 所示，形成於絕緣基板 110 下部份的保護層 130 被加工，如此使形成於絕緣基板 110 下表面的電路圖案 125 表面被露出。

【0052】 換言之，形成於絕緣基板 110 下部份的保護層 130 藉使用一雷射被加工，如此一露出絕緣基板 110 下方電路圖案 125 表面的開口 140 被形成。

【0053】 根據雷射程序，光線可被集中於一材料表面上，因此該材料的一部份可藉由熔化和揮發材料的某部份，以想要的方法裁修，且一複合形態的材料可透過一電腦程序輕易地加工。除此之外，一難以裁修的複合材料可被加工。

【0054】 除此之外，根據雷射程序，一材料可被裁切成一 0.005 毫米

長的直徑。除此之外，根據雷射程序，一可容許的處理厚度範圍是寬的。

【0055】 對雷射程序而言，一鈮鋁石榴石(YAG)雷射、一二氧化碳雷射、或一紫外線雷射會優先使用。鈮鋁石榴石雷射是一種用來加工一銅箔層和一絕緣層的雷射、而二氧化碳雷射是一種只加工一絕緣層的雷射。

【0056】 在雷射程序中優先的是，使用紫外線雷射形成具有一小直徑的開口。

【0057】 再者，開口 140 形成，如此只有電路圖案 125 的一部份會露出。

【0058】 換句話說，開口 140 可形成一較電路圖案 125 窄的寬度，因此只有電路圖案 125 的一邊緣區可被保護層 130 所保護。

【0059】 接著，如圖 8 所示，第一黏著件 145 形成於透過開口 140 而露出的電路圖案 125 上。

【0060】 第一黏著件 145 可藉由將黏膠塗佈於透過開口 140(藉使用保護層 130 作為一遮蔽)而露出的電路圖案 125 上而形成。

【0061】 為了黏附其它基板(未顯示)在半導體封裝基板 100 上，第一黏著件 145 用來黏附提供半導體封裝基板 100 和其它基板間黏著強度的焊球。

【0062】 接著，如圖 9 所示，絕緣基板 110 上方的保護層 130 中的一溝槽 135 被形成。

【0063】 此時，溝槽 135 形成彼此不同的上下寬度。

【0064】 換言之，溝槽 135 透過曝光能量的控制以形成彼此不同的上下寬度。

【0065】 此時，如此形成溝槽 135 以致上寬度較下寬度窄。

【0066】 換言之，溝槽 135 具有一往上寬度逐漸變窄的突出形狀。

【0067】 接著，如圖 10 所示，一電鍍晶種層 150 形成於絕緣基板 110 上的保護層 130 上。

【0068】 電鍍晶種層 150 不只形成於保護層 130 的上表面，也形成於溝槽 135 的內壁上。

【0069】 電鍍晶種層 150 可透過一化學鍍銅法形成。

【0070】 化學鍍銅法可包含一除油程序、一腐蝕程序、一初級催化處理程序、一催化處理程序、一活化程序、一無電電鍍法、和一抗氧化處理程序。

【0071】 再者，鍍銅被分為一 2 微米或更厚的重度鍍銅、一 1~2 微米的中度鍍銅、和一 1 微米或更薄的輕度鍍銅。電鍍晶種層 150 是透過中度鍍銅或輕度鍍銅形成，以滿足一 0.5~1.5 微米的厚度。

【0072】 接著，如圖 11 所示，乾膜 160 形成於電鍍晶種層 150 上。

【0073】 乾膜 160 可具開口 165 以露出一相當於焊墊 170 形成區域的部份。

【0074】 此時，乾膜 160 圍繞電鍍晶種層 150 的全部表面，如此，開口 165 可形成以露出焊墊 170 的形成區域。

【0075】 再者，乾膜 160 的開口 165 具彼此相等的一上寬度和一下寬度。除此之外，開口 165 的上下寬度與溝槽 135 的上寬度相等。

【0076】 接著，如圖 12 所示，形成於保護層 130 中的溝槽 135 和形成於乾膜 160 中的開口 165 被焊墊 170 填充。

【0077】 焊墊 170 可藉電鍍金屬形成，如將電鍍晶種層 150 作為一晶種層中使用的銅。

【0078】 如此，焊墊 170 的一部份具有一相當於溝槽 135 的形狀，且焊墊 170 的其它部分具有一相當於開口 165 的形狀。

【0079】 接著，如圖 13 所示，乾膜 160 被分為數層。

【0080】 接著，如圖 14 所示，形成於焊墊 170 形成區域外的電鍍晶種層 150 被移除。

【0081】 一部分的電鍍晶種層 150 存在於焊墊 170 的下部分。如此，焊墊 170 的全部結構包含電鍍晶種層 150。

【0082】 包含電鍍晶種層 150 的焊墊 170 透過上述方法形成於保護層 130 之上。

【0083】 換言之，焊墊 170 包含一埋在保護層 130 中且兩側具有一突出形狀的第一焊墊 172、和一形成於第一焊墊 172 上且突出於保護層 130 表面的第二焊墊 174。

【0084】 第一焊墊 172 埋在保護層 130 中，因此焊墊 170 與保護層 130 之間的黏著強度會提升。

【0085】 既然如此，第一焊墊 172 具有一相當於溝槽 135 的形狀，因此第一焊墊 172 的上寬度 B 和下寬度 A 彼此不同。

【0086】 更詳細來說，第一焊墊 172 形成以使上寬度 B 較下寬度 A 窄。換言之，第一焊墊 172 具有一寬度會往上逐漸變窄的形狀，如此，第一焊墊 172 的兩側具有一突出形狀。

【0087】 如上所述，第一焊墊 172 埋在保護層 130 中且具有一上下寬度彼此不同的突出形狀，因此焊墊 170 與保護層 130 間整體結構的黏著強度會提升。

【0088】 第二焊墊 174 是第一焊墊 172 的上部分且突出於保護層 130 表面外。

【0089】 第二焊墊 174 具有一相當於開口 165 的形狀，因此第二焊墊 174 的一上寬度與一下寬度彼此相等。

【0090】 此時，第二焊墊 174 的上下部分與第一焊墊 172 的上部分具相同寬度。

【0091】 由於第二焊墊 174 突出於保護層 130 外，半導體晶片 300 可藉後來形成的第二黏著件 180 輕易地黏附於半導體封裝基板 100 上。

【0092】 接著，如圖 15 所示，第二黏著件 180 形成於焊墊 170 上。

【0093】 根據第一實施例的第二黏著件 180 可以一焊球或一微形焊球(micro ball)製備。

【0094】 第二黏著件 180 可透過助熔劑印刷、球狀印刷、迴焊、去焊和壓印而形成於焊墊 170 上。

【0095】 相反地，如圖 16 所示，第二黏著件 180 可藉將黏膠 182 塗佈於焊墊 170 上形成。

【0096】 除此之外，如圖 17 所示，第二黏著件可藉由使用一銅芯焊球 188 形成於焊墊 170 上，銅芯焊球 188 包含一銅球 184 和圍繞於銅球 184 周圍表面的一焊料 186。

【0097】 根據上述實施例，銅焊墊和黏著元件藉使用凸塊混和形成技

術形成於半導體封裝基板上而不使用昂貴的虛擬晶片，因此封裝系統的生
產力可增加且產品成本可減少。

【0098】 再者，根據實施例，由於焊墊是以複數個不同寬度的堆疊結
構藉凸塊混和形成技術所形成，焊墊對黏著元件的黏著強度可提升，因此
半導體封裝基板的可靠度會提升。

【0099】 再者，根據實施例，由於焊墊的一部份埋在保護層中且焊墊
被埋的部分具突出形狀，焊墊和保護層之間的黏著強度會增加，因此半導
體封裝基板的可靠度會提升。

【0100】 再者，如上所述，由於第二黏著件藉使用銅芯焊球 188 形
成，即使在迴焊程序之後，一高支架高度仍可被維持，因此半導體封裝基
板的可靠度會提升。

【0101】 圖 18 顯示一根據第二實施例的一半導體封裝基板圖。

【0102】 參照圖 16，一根據第二實施例的半導體封裝基板 200 包含
一絕緣基板 210、一形成於絕緣基板 210 至少一表面上的電路圖案 225、一
形成於絕緣基板 210 上以保護電路圖案 225 的保護層 230、一第一黏著件
245(其形成於黏附半導體晶片 300(請詳下文)的絕緣基板 210 相對表面上的
電路圖案 225 上)、一形成於絕緣基板 210 上表面之保護層 230 上的焊墊
270、和一形成於焊墊 270 上的第二黏著件 280。

【0103】 焊墊 270 包含一埋在保護層 230 中的第一焊墊 272 和一形成
於第一焊墊 272 上的第二焊墊 274。

【0104】 絕緣基板 210 可包含一熱固性聚合物基板、一熱塑性聚合物
基板、一陶瓷基板、一有機/無機合成基板或一浸漬玻璃纖維基板。若絕緣
基板 210 包含聚合樹脂，則絕緣基板 210 可包含環氧絕緣樹脂。除此之外，
絕緣基板 210 可包含聚亞醯胺樹脂。

【0105】 電路圖案 225 形成於絕緣基板 210 至少一表面上。

【0106】 電路圖案 225 可以一導電材料形成且同時可藉由設計形成
於絕緣基板 210 兩表面上的薄銅層時形成。

【0107】 電路圖案 225 可以含銅合金形成且一表面粗糙可形成於電
路圖案 225 的一表面上。

【0108】 保護層 230 形成於絕緣基板 210 上以覆蓋形成於絕緣基板 210 上表面上的電路圖案 225，並露出一部份形成於絕緣基板 210 下表面上的電路圖案 225。

【0109】 保護絕緣基板 210 表面的保護層 230，形成於絕緣基板 210 整體表面上且具有一開口(未標示)，該開口使電路圖案 225 的表面露出，換言之，形成於下表面上的電路圖案 225 的堆疊結構表面。

【0110】 保護層 130 可包含至少一層是以 SR(阻焊劑)、氧化物和金其中之一形成。

【0111】 一第一黏著件 245 形成於露出穿過保護層 230 的電路圖案 225 的表面上。

【0112】 第一黏著件 245 被形成以黏附一導電球，以便將來使其分立地與一基板一起封裝。

【0113】 焊墊 270 形成於保護層 230 上。

【0114】 焊墊 270 形成於覆蓋電路圖案 225 整體表面的保護層 230 上，且未與絕緣基板 210 或電路圖案 225 連接。

【0115】 焊墊 270 可以一導電材料，如銅形成。

【0116】 焊墊 270 形成於保護層 230 上，目的是未來能將半導體晶片 300 黏附於半導體封裝基板 200 上。

【0117】 圖 19 是一顯示圖 18 中所描述的焊墊詳細結構圖。

【0118】 參照圖 19，焊墊 270 包含一埋在保護層 230 中且兩側具有一突出形狀的第一焊墊 272、和一形成於第一焊墊 272 上且突出於保護層 230 表面外的第二焊墊 274。

【0119】 第一焊墊 272 被埋在保護層 230 中，因此焊墊 270 與保護層 230 之間的黏著強度會提升。

【0120】 此時，第一焊墊 272 形成彼此不同的一上寬度 B 和一下寬度 A。

【0121】 更詳細來說，第一焊墊 272 形成以使上寬度 B 較下寬度 A 窄。換言之，第一焊墊 272 具有一往上寬度逐漸變窄的形狀，因此，第一焊墊 272 的兩側具有一突出的形狀。

【0122】 如上所述，第一焊墊 272 被埋在保護層 230 中且具上下寬度度彼此不同的突出形狀，因此焊墊 270 的整體結構與保護層 230 之間的黏著強度會提升。

【0123】 第二焊墊 274 是第一焊墊 272 的一上部分且突出於保護層 230 表面外。

【0124】 第二焊墊 274 的上下寬度彼此相同。

【0125】 第二焊墊 274 的上下部分寬度較第一焊墊 272 的上部分窄。

【0126】 由於第二焊墊 274 突出於保護層 230 外，半導體晶片 300 可藉由後來形成的第二黏著件 280 輕易地黏附於半導體封裝基板 200 上。

【0127】 第二焊墊 274 的寬度會較第一焊墊 272 的上寬度窄，因此焊墊 270 與保護層 230 之間的黏著強度會提升。

【0128】 換言之，在第二實施例中，第一和第二焊墊 272 與 274 爲了黏附半導體晶片 300 而形成。第二焊墊 274 的寬度較第一焊墊 272 的上寬度窄，因此第二黏著件 280 的黏著強度會增加。

【0129】 第二黏著件 280 形成於第二焊墊 274 上。

【0130】 第二黏著件 280 形成於第二焊墊 274 上，因此半導體晶片 300 和半導體封裝基板 200 之間的黏著強度會提升。

【0131】 第二黏著件 280 可以一一般的焊球形成。相反地，第二黏著件 280 可藉使用黏膠或一銅芯焊球所形成。

【0132】 再者，黏膠可包含一導電材料。當黏膠以導電材料形成時，黏膠可包含選自銀、銅、金、鋁、奈米碳管和其合成物之一的導電材料。

【0133】 根據上述實施例，銅焊墊和黏著元件形成於半導體封裝基板上而未使用昂貴的虛擬晶片，因此封裝系統的生產力可提升且產品成本可減少。

【0134】 圖 20 到 25 是以一連串程序說明圖 18 中描述的一製造一半導體封裝基板方法。

【0135】 首先，如圖 20 所示，絕緣基板 210 被製備且一金屬層 220 貼合於絕緣基板 210 至少其中一面上。

【0136】 此時，當絕緣基板 210 是一絕緣層時，絕緣層的疊層結構和

金屬層 220 可為傳統的 CCL(銅箔積層板)。

【0137】 再者，金屬層 220 可透過一無電電鍍法形成於絕緣基板 210 上。當金屬層 220 透過無電電鍍法形成時，一表面粗糙形成於絕緣基板 210 的表面，因此無電電鍍可順利地進行。

【0138】 絕緣基板 210 可包含環氧樹脂或聚亞醯胺樹脂，而不需使用一昂貴的具高導熱性的陶瓷材料。絕緣基板 210 可為一包含高導熱性和低電阻薄膜之銅箔。

【0139】 接著，電路圖案 225 藉由預定的樣式蝕刻形成於絕緣基板 210 上下表面的金屬層 220 而形成。

【0140】 此時，電路圖案 225 可藉透過一微影技術或一直接使用雷射形成樣式的雷射步驟執行蝕刻而形成。

【0141】 接著，有電路圖案 225 埋於其中的保護層 230 形成於絕緣基板 210 的上下部分。

【0142】 用來保護絕緣基板 210 或電路圖案 225 表面的保護層 230，可包含至少一層是藉由使用阻焊劑、氧化物或金至少其中之一形成。

【0143】 接著，形成於絕緣基板 210 下部份的保護層 230 被加工，如此使形成於絕緣基板 210 下表面的電路圖案 225 表面被露出。

【0144】 接著，第一黏著件 245 形成於露出的電路圖案 225 之上。

【0145】 為了將其它基板(未顯示)黏附於半導體封裝基板 200 上，第一黏著件 245 被用來黏附提升半導體封裝基板 200 及其它基板之間黏著強度的焊球。

【0146】 接著，溝槽 235 形成於絕緣基板 210 上方的保護層 230 之中。

【0147】 此處，溝槽 235 的上下寬度彼此不同。

【0148】 換言之，溝槽 235 透過一露出的能量控制而使上下寬度彼此不同。

【0149】 此時，如此形成溝槽 235 以致上寬度較下寬度窄。

【0150】 換言之，溝槽 235 具有一往上寬度逐漸變窄的突出形狀。

【0151】 接著，電鍍晶種層 250 形成於絕緣基板 210 上的保護層 230 之上。

【0152】 電鍍晶種層 250 不只形成於保護層 230 的上表面，也形成於溝槽 235 的內壁上。

【0153】 電鍍晶種層 250 可透過一化學鍍銅法形成。

【0154】 化學鍍銅法可包含一除油程序、一腐蝕程序、一初級催化處理程序、一催化處理程序、一活化程序、一無電電鍍法、和一抗氧化處理程序。

【0155】 接著，如圖 21 所示，乾膜 260 形成於電鍍晶種層 250 上。

【0156】 乾膜 260 可具開口 265 以露出一相當於焊墊 270 形成區域的部份。

【0157】 此時，乾膜 260 圍繞電鍍晶種層 250 的全部表面，如此，開口 265 可形成以露出焊墊 270 的形成區域。

【0158】 再者，乾膜 260 的開口 265 具彼此相等的一上寬度和一下寬度。除此之外，開口 265 的上下寬度與溝槽 235 的上寬度相等。

【0159】 接著，如圖 22 所示，形成於保護層 230 中的溝槽 235 和形成於乾膜 260 中的開口 265 被焊墊 270 填充。

【0160】 焊墊 270 可藉由電鍍金屬形成，如將電鍍晶種層 250 作為一晶種層使用的銅。

【0161】 如此，焊墊 270 的一部份具有一相當於溝槽 235 的形狀，且焊墊 270 的其它部分具有一相當於開口 265 的形狀。

【0162】 接著，如圖 23 所示，乾膜 260 被分為數層。

【0163】 接著，如圖 24 所示，形成於焊墊 270 未形成區域的電鍍晶種層 250 被移除。

【0164】 此時，一部分的電鍍晶種層 250 存在於焊墊 270 之下。如此，焊墊 270 的全部結構包含電鍍晶種層 250。

【0165】 包含電鍍晶種層 250 的焊墊 270 透過上述方法形成於保護層 230 之上。

【0166】 換言之，焊墊 270 包含一埋在保護層 230 中且兩側具有一突出形狀的第一焊墊 272、和一形成於第一焊墊 272 上且突出於保護層 230 表面的第二焊墊 274。

【0167】 第一焊墊 272 埋在保護層 230 中，因此焊墊 270 與保護層 230 之間的黏著強度會提升。

【0168】 此時，第一焊墊 272 具有彼此不同寬度的一上寬度 B 和一下寬度 A。

【0169】 更詳細來說，第一焊墊 272 形成以使上寬度 B 較下寬度 A 窄。換言之，第一焊墊 272 具有一往上寬度會逐漸漸窄的形狀，如此，第一焊墊 272 的兩側具有一突出形狀。

【0170】 如上所述，第一焊墊 272 埋在保護層 230 中且具有一上下寬度彼此不同的突出形狀，因此焊墊 270 與保護層 230 間整體結構的黏著強度會提升。

【0171】 第二焊墊 274 是第一焊墊 272 的一上部分且突出於保護層 230 表面外。

【0172】 第二焊墊 274 的上下寬度彼此相等。

【0173】 第二焊墊 274 的上下部分寬度較第一焊墊 272 的上部分窄。

【0174】 由於第二焊墊 274 突出於保護層 230 外，半導體晶片 300 可藉後來形成的第二黏著件 280 輕易地黏附於半導體封裝基板 200 上。

【0175】 第二焊墊 274 的寬度較第一焊墊 272 的上寬度窄，因此焊墊 270 與半導體晶片 300 之間的黏著強度會提升。

【0176】 接著，如圖 25 所示，第二黏著件 280 形成於焊墊 270 上。

【0177】 第二黏著件 280 可以一焊球或一微形焊球形成。相反地，第二黏著件 280 可以一黏膠或一包含一銅球和一圍繞於銅球周邊表面的焊料之銅芯焊球所形成。

【0178】 根據上述實施例，銅焊墊和黏著元件藉使用凸塊混和形成技術形成於半導體封裝基板上，而不使用昂貴的虛擬晶片，因此封裝系統的生產力可提升且產品成本可減少。

【0179】 再者，根據實施例，由於焊墊是以複數個不同寬度的堆疊結構藉由凸塊混和形成技術所形成，焊墊對黏著元件的黏著強度可提升，因此半導體封裝基板的可靠度會提升。

【0180】 再者，根據實施例，由於焊墊的一部份埋在保護層中且焊墊

被埋的部分具突出形狀，焊墊和保護層之間的黏著強度會增加，因此半導體封裝基板的可靠度會提升。

【0181】 圖 26 和 27 顯示一根據實施例的封裝系統。

【0182】 參照圖 26，封裝系統包含一半導體封裝基板 100 和一形成於半導體封裝基板 100 上的記憶體晶片 300。

【0183】 記憶體晶片 300 可以是一儲存型快閃記憶體晶片。

【0184】 此時，記憶體晶片 300 與形成於半導體封裝基板 100 上的焊墊 170 及第二黏著件 180 一同黏附於半導體封裝基板 100 上。

【0185】 如上所述，爲了使製造半導體封裝基板 100 製程與黏附記憶體晶片 300 分開，藉使用凸塊混和形成技術，記憶體晶片 300 黏附於焊墊 170 及第二黏著件 180(均於組裝半導體封裝基板 100 的程序時形成)上，而不需形成一昂貴的虛擬晶片。

【0186】 再者，焊墊 170 的一部份具突出形狀且埋在保護層 130 中，因此高可靠度可在決定焊墊可靠度因素的焊球剪力測試與焊球拉力測試中獲得。

【0187】 圖 28 是比較一根據實施例的封裝系統與一根據相關技藝的封裝系統。

【0188】 參照圖 28，根據相關技藝，昂貴的虛擬晶片 20 形成於一封裝基板 10 上，因此記憶體晶片 30 形成於虛擬晶片 20 上。

【0189】 如此，一根據相關技藝組裝一封裝系統的程序，實際上會分爲三個步驟。

【0190】 三個步驟的第一步驟中，封裝基板 10 被製造。

【0191】 接著，在第二步驟中，虛擬晶片 20 形成於封裝基板 10 上。此時，由於製程特性，第一和第二步驟無法一次完成，而須以數個步驟進行。

【0192】 最後，在第三步驟中，半導體晶片 30 形成於虛擬晶片 20 上。

【0193】 然而，根據實施例，藉使用凸點混合技術，記憶體晶片 300 被黏附於焊墊 170 與第二黏著件 180 上。

【0194】 如此，根據實施例，製造一封裝系統的程序可分為兩個步驟。

【0195】 在兩個步驟的第一步驟中，封裝基板 100 被組裝。此時，藉使用凸點混合技術，組裝封裝基板 100 的步驟包含形成焊墊 170 與第二黏著件 180 的步驟。

【0196】 接著，在第二步驟中，藉使用凸點混合技術，記憶體晶片 300 被黏附於焊墊 170 與第二黏著件 180 上。

【0197】 如上所述，根據實施例，藉使用凸點混合技術而不使用一昂貴的虛擬晶片，記憶體晶片 300 黏附於焊墊 170 與第二黏著件 180 上，因此組裝成本可被減少，且除此之外，組裝程序可被簡化。

【0198】 儘管實施例已被其一些說明性實施例描述，須被理解的是，在發明原理的精神和範疇內，熟知此項技藝者可想出更多改良方式和實施例。更特定地說，在本發明、圖示和附加的申請專利範疇內，零件及/或標的物合併配置的各種變化及修改都是可能的。對熟知此項技藝者而言，除了零件和/或配置的變化和修改，替代用途亦屬顯而易見。

【符號說明】

【0199】	
20	虛擬晶片
100	半導體封裝基板
110	絕緣基板
120	金屬層
125	電路圖案
130	保護層
135	溝槽
140	開口
145	第一黏著件
150	電鍍晶種層
160	乾膜
165	開口

170	焊墊
172	第一焊墊
174	第二焊墊
180	第二黏著件
182	黏膠
184	銅球
186	焊料
188	焊球
210	絕緣基板
225	電路圖案
230	保護層
235	溝槽
245	第一黏著件
250	電鍍晶種層
260	乾膜
265	開口
270	焊墊
272	第一焊墊
274	第二焊墊
280	第二黏著件
300	半導體晶片
A	下寬度
B	上寬度

【生物材料寄存】

國內寄存資訊【請依寄存機構、日期、號碼順序註記】

國外寄存資訊【請依寄存國家、機構、日期、號碼順序註記】

【序列表】(請換頁單獨記載)

申請專利範圍

1. 一種半導體封裝基板，包含：

一絕緣基板；

一電路圖案形成於該絕緣基板上；

一保護層於該絕緣基板上，該保護層覆蓋在該絕緣基板上的該電路圖案；

一焊墊於該保護層上；以及

一黏著元件於該保護層上，

其中該焊墊包含埋在該保護層中的一第一焊墊，以及

在該第一焊墊上的一第二焊墊，該第二焊墊突出於該保護層外，

其中該第一焊墊與該保護層接觸，但不與該電路圖案及該絕緣基板接觸。

2. 如申請專利範圍第 1 項所述之半導體封裝基板，其中該第一焊墊具有下寬度與上寬度彼此不同的突出形狀。

3. 如申請專利範圍第 2 項所述之半導體封裝基板，其中該第一焊墊具有往上逐漸變窄的一寬度。

4. 如申請專利範圍第 1 項所述之半導體封裝基板，其中該第二焊墊具有一下寬度與一上寬度彼此相等的圓柱狀。

5. 如申請專利範圍第 4 項所述之半導體封裝基板，其中該第二焊墊具有與該第一焊墊的上寬度相等的一寬度。

6. 如申請專利範圍第 4 項所述之半導體封裝基板，其中該第二焊墊具有較該第一焊墊的上寬度窄的一寬度。
7. 如申請專利範圍第 1 項所述之半導體封裝基板，其中該黏著元件在該焊墊與黏附於該焊墊上的半導體晶片之間提供一黏著強度。
8. 如申請專利範圍第 1 項所述之半導體封裝基板，其中該第一焊墊更包含形成於該第一焊墊下部分的一電鍍晶種層。
9. 如申請專利範圍第 1 項所述之半導體封裝基板，其中該黏著元件包含一焊球、一微形焊球、一黏膠以及一銅芯焊球其中之一。
10. 如申請專利範圍第 1 項所述之半導體封裝基板，其中該保護層包含阻焊劑、氧化物以及金其中之一。
11. 一種封裝系統，包含：
 - 一半導體封裝基板，包括：一絕緣基板、一電路圖案形成於該絕緣基板的一表面上、和一保護層形成於該絕緣基板上同時覆蓋該電路圖案；以及
 - 一半導體晶片黏附於該半導體封裝基板上，
 - 其中該半導體封裝基板包含：
 - 一焊墊鍍覆於該保護層上；以及
 - 一黏著元件於該焊墊上，且
 - 其中該半導體晶片附於藉由該黏著元件形成於該半導體封裝基板

上的該焊墊上，

其中該焊墊與該保護層接觸，但不與該電路圖案及該絕緣基板接觸。

12. 如申請專利範圍第 11 項所述之封裝系統，其中該焊墊包含一第一焊墊掩埋在該保護層中，以及
一第二焊墊於該第一焊墊上，該第二焊墊突出於該保護層表面之外。
13. 如申請專利範圍第 12 項所述之封裝系統，其中該第一焊墊具有往上漸窄的寬度。
14. 如申請專利範圍第 12 項所述之封裝系統，其中該第二焊墊具有下寬度與上寬度彼此相等的圓柱狀。
15. 如申請專利範圍第 14 項所述之封裝系統，其中該第二焊墊具有與該第一焊墊的上寬度相等或較窄的寬度。
16. 如申請專利範圍第 11 項所述之封裝系統，其中該黏著元件包含一焊球、一微形焊球、一黏膠和一銅芯焊球其中之一。
17. 如申請專利範圍第 11 項所述之封裝系統，其中該保護層包含阻焊劑、氧化物和金其中之一。
18. 一種製造封裝系統的方法，該方法包含：

形成一電路圖案於一絕緣基板的至少一表面上；

形成一保護層於該絕緣基板上以覆蓋該電路圖案；

形成一溝槽於該保護層中；

形成具有露出該保護層上該溝槽之一開口的一乾膜；

形成一焊墊以填充該保護層的該溝槽與該乾膜的該開口；以及

形成一黏著元件於該焊墊上，

其中該焊墊的形成包含將該焊墊形成於該保護層上使該焊墊與該保護層接觸，但不與該絕緣基板及該電路圖案接觸。

19. 如申請專利範圍第 18 項所述之方法，其中形成該溝槽包含：形成的該溝槽用以開放該保護層的上表面，且

其中該溝槽包含彼此不同寬度的上寬度和下寬度。

20. 如申請專利範圍第 19 項所述之方法，其中形成該溝槽包含：形成的該溝槽具有寬度往上逐漸變窄的突出形狀。

21. 如申請專利範圍第 20 項所述之方法，其中形成該乾膜包含：形成具有上、下寬度彼此相等的圓柱狀之一開口的該乾膜。

22. 如申請專利範圍第 21 項所述之方法，其中該開口的寬度相等或較窄於該溝槽的上寬度。

23. 如申請專利範圍第 22 項所述之方法，其中形成該焊墊包含：

形成一第一焊墊以填充該溝槽，該第一焊墊具有對應於該溝槽的形

狀；以及

形成一第二焊墊以填充該開口，該第二焊墊具有對應於該開口的形狀。

24. 如申請專利範圍第 23 項所述之方法，更包含：

形成一電鍍晶種層於具有該溝槽的該保護層上，

其中該第一焊墊的一下部分和一側邊部分形成有該電鍍晶種層。

25. 如申請專利範圍第 18 項所述之方法，其中形成該黏著元件包含：形成

一焊球、一微形焊球、一黏膠和一銅芯焊球至少其中之一於該焊墊上。

26. 如申請專利範圍第 18 項所述之方法，更包含：

黏附一半導體晶片於該黏著元件上。

圖式

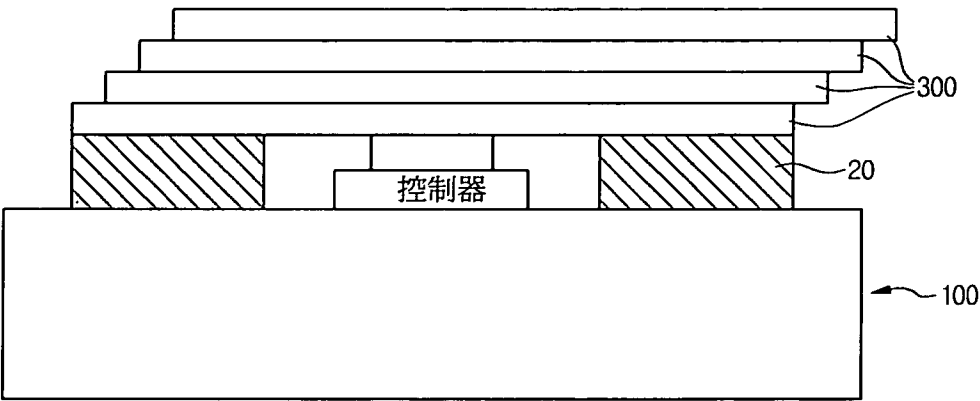


圖 1

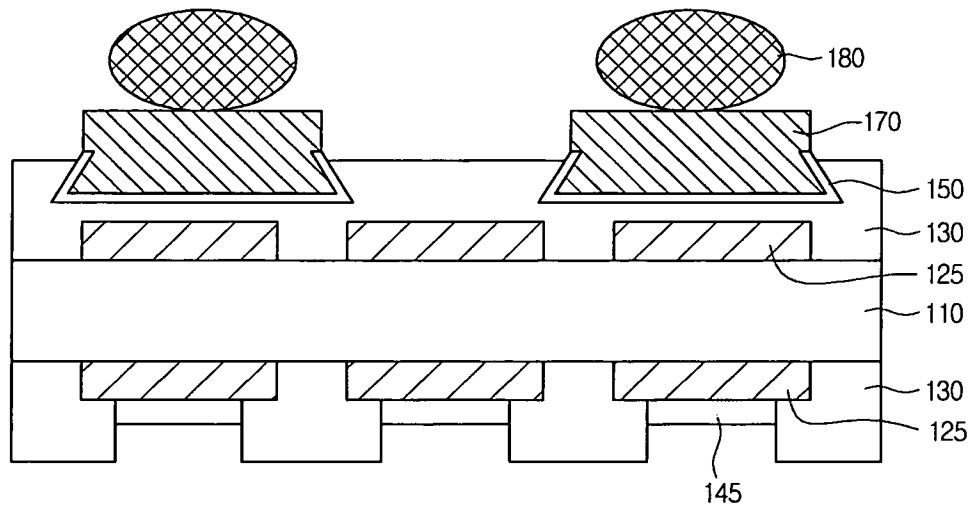


圖 2

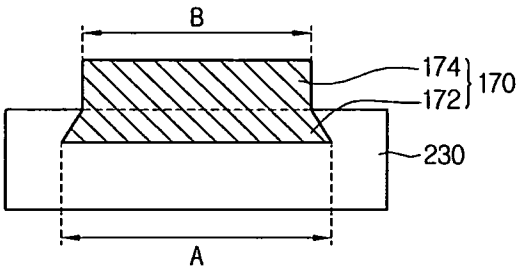


圖 3

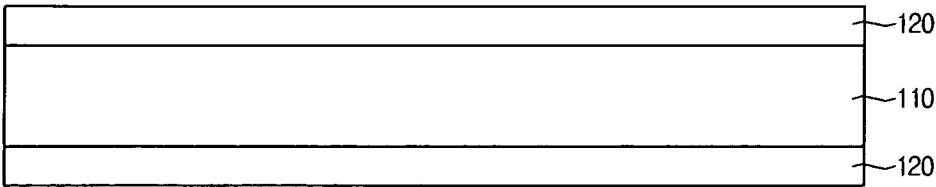


圖 4

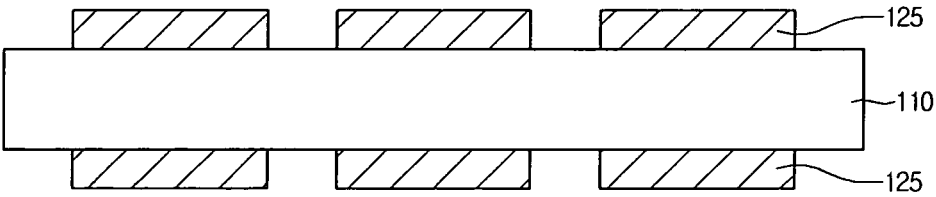


圖 5

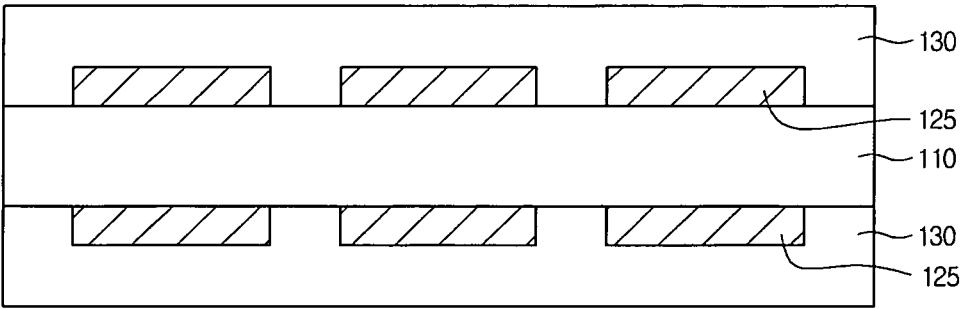


圖 6

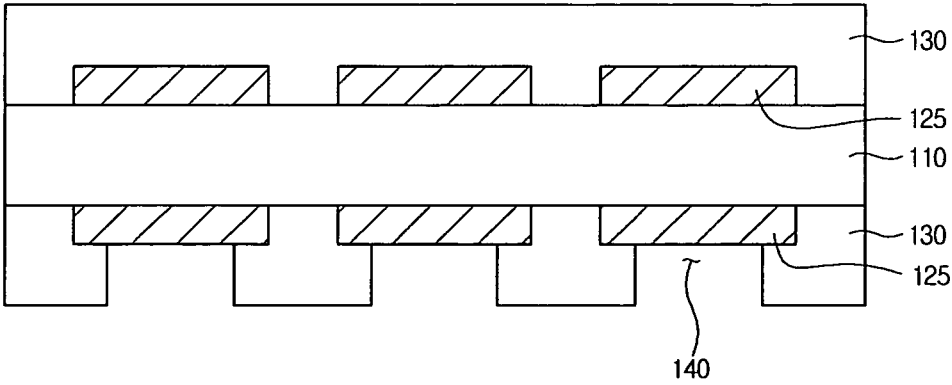


圖 7

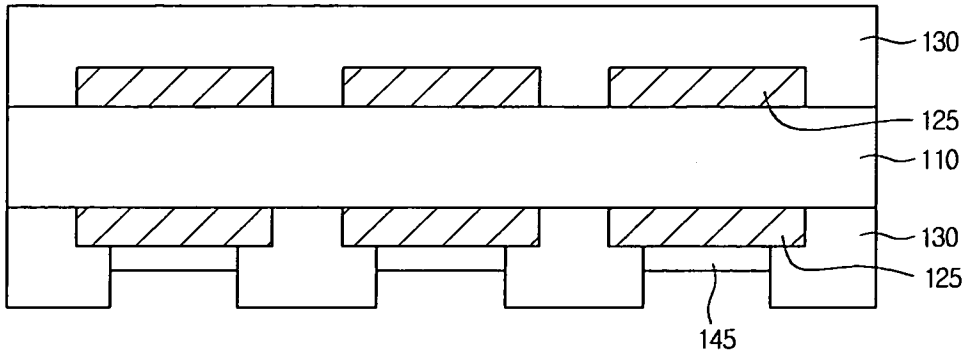


圖 8

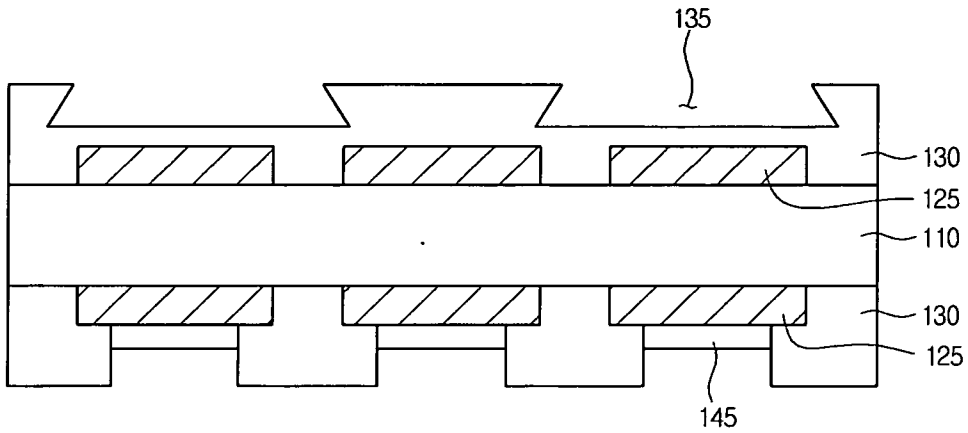


圖 9

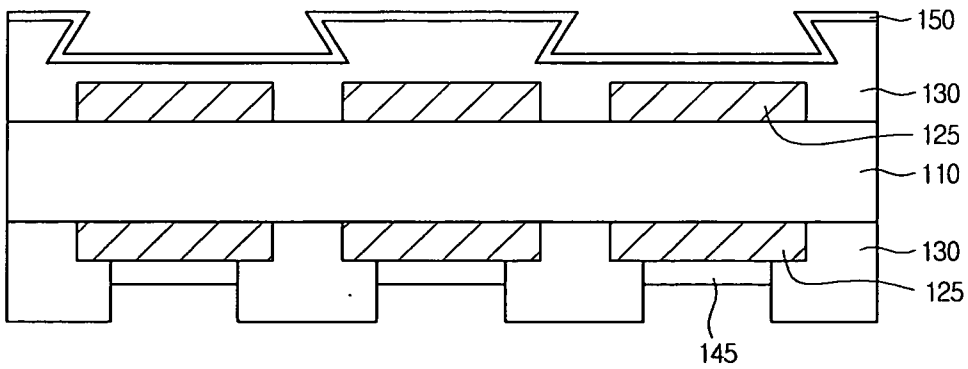


圖 10

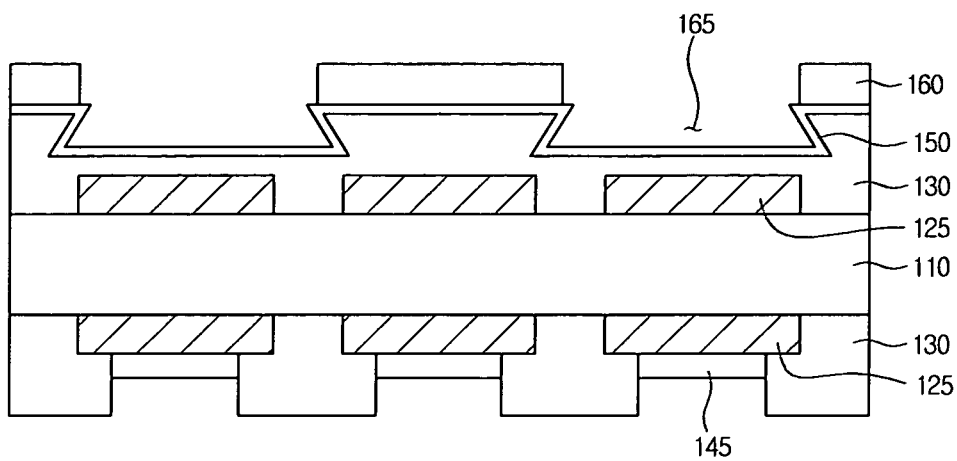


圖 11

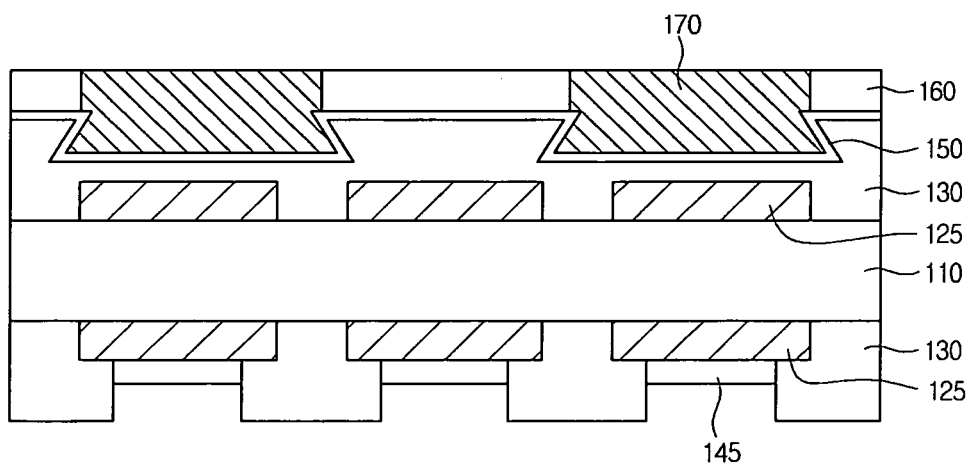


圖 12

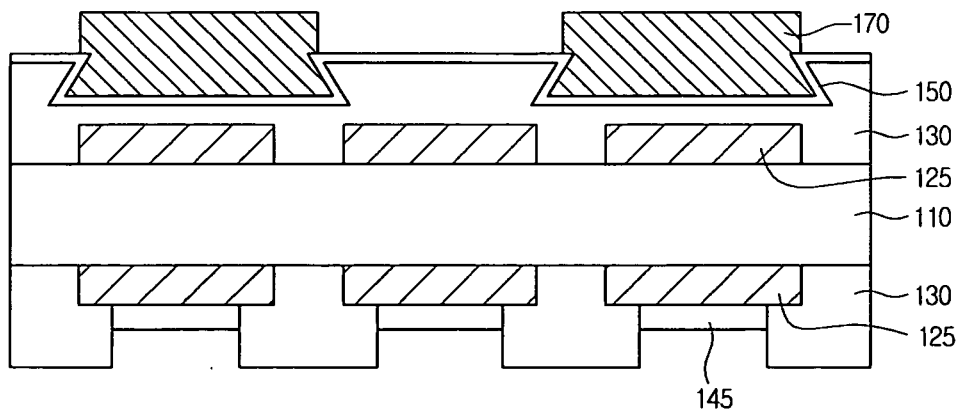


圖 13

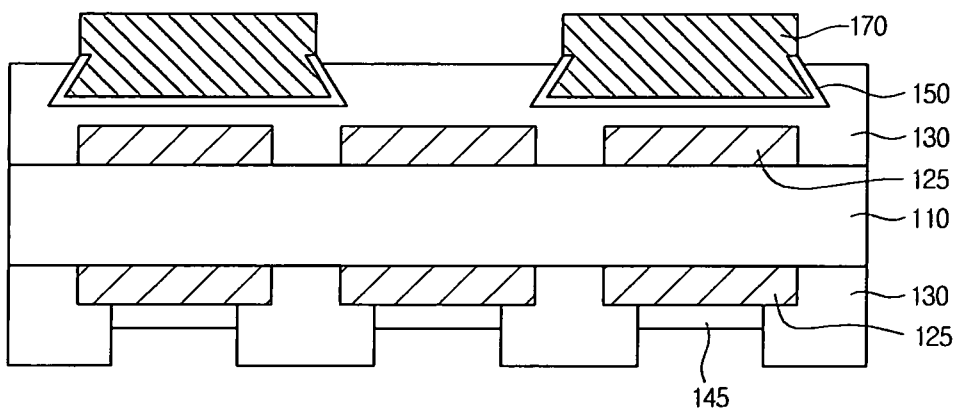


圖 14

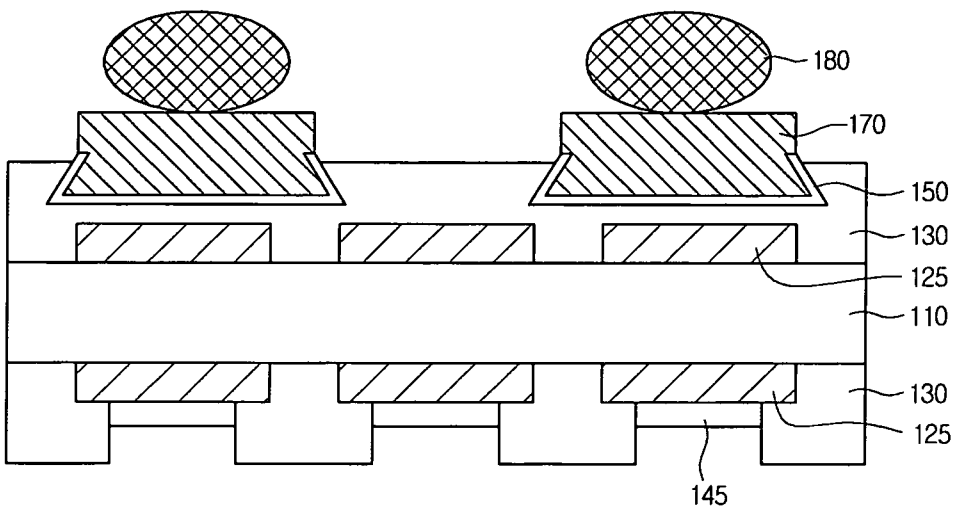


圖 15

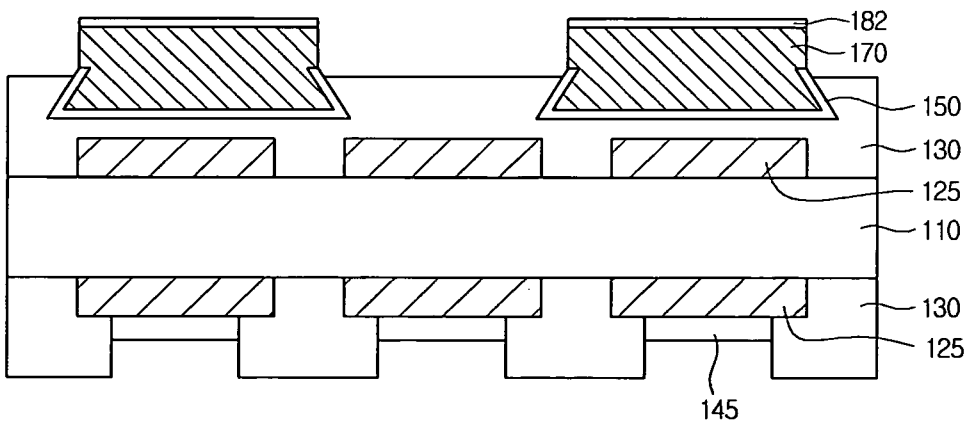


圖 16

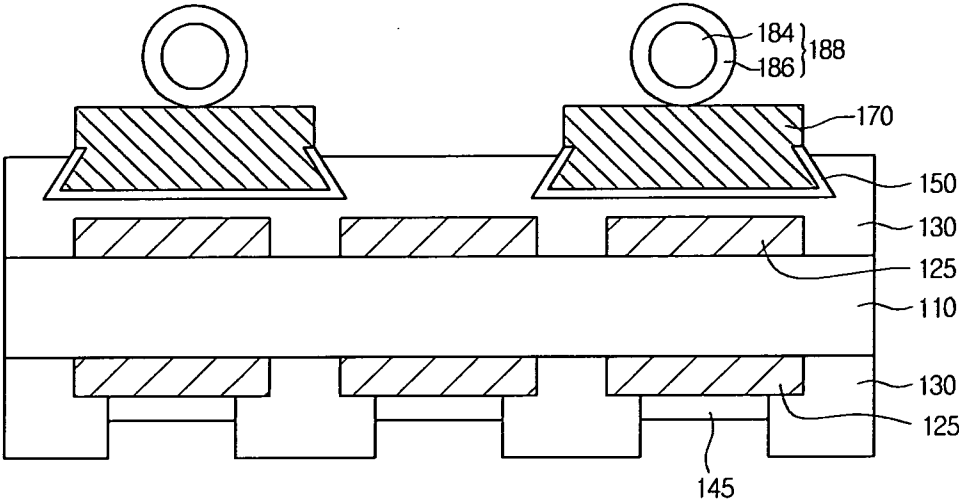


圖 17

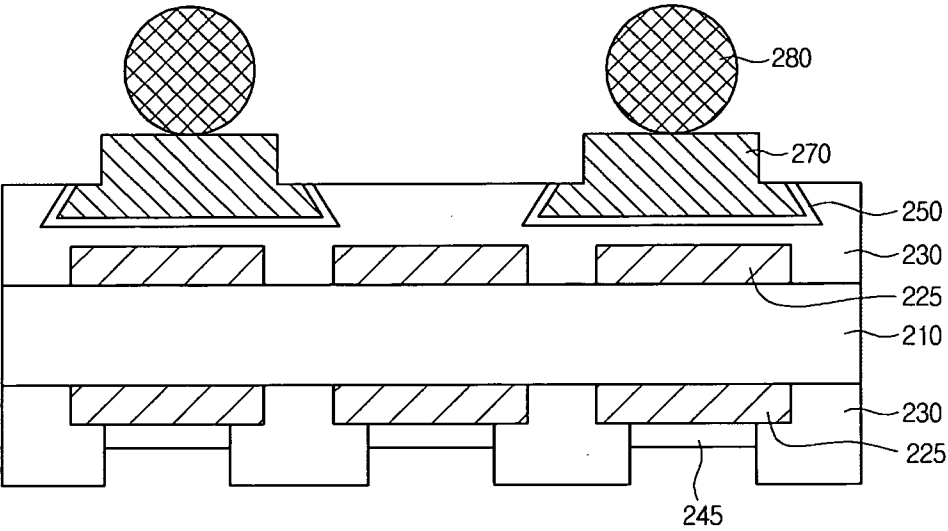


圖 18

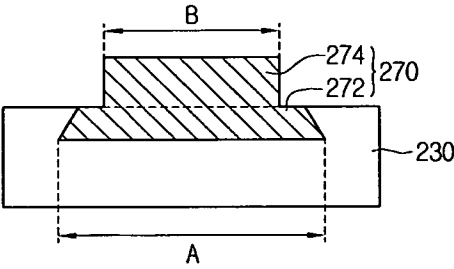


圖 19

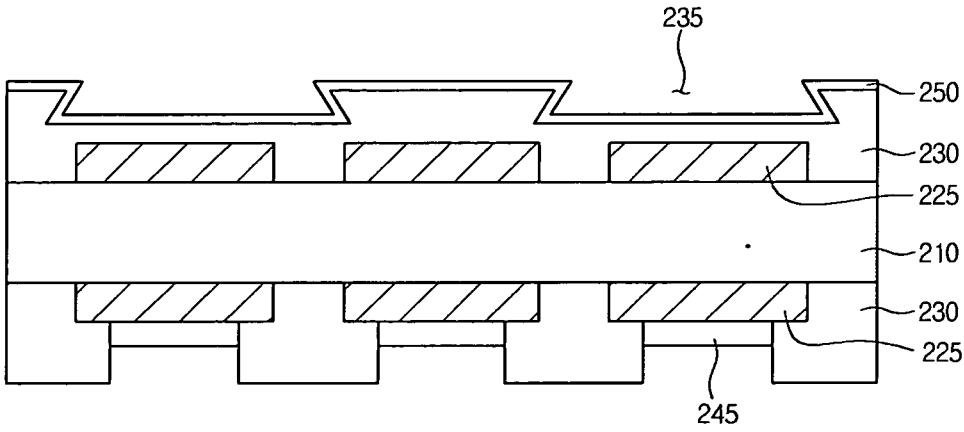


圖 20

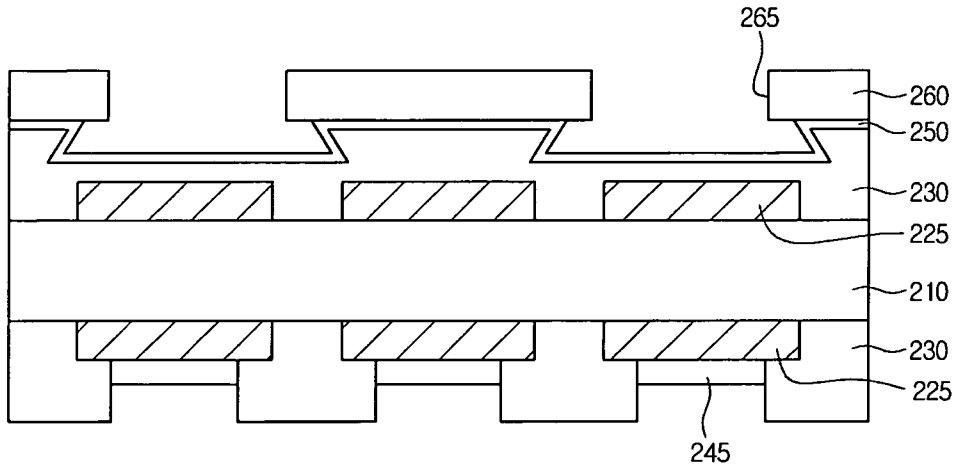


圖 21

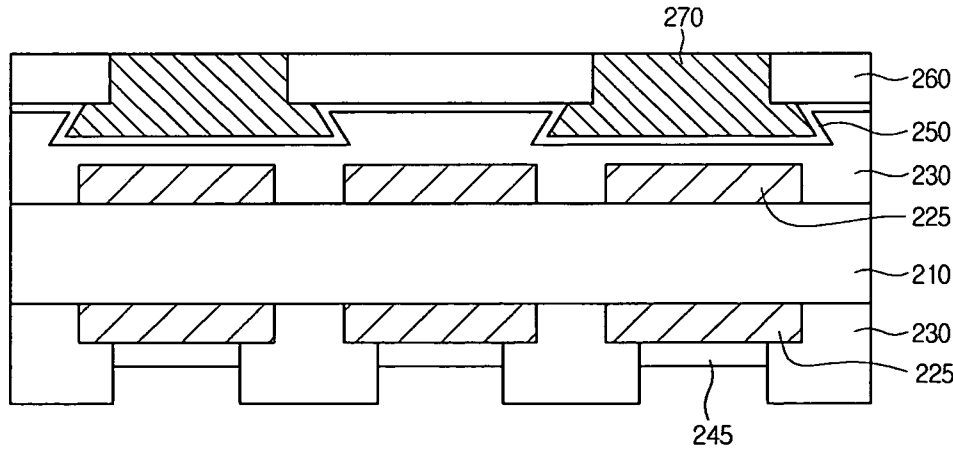


圖 22

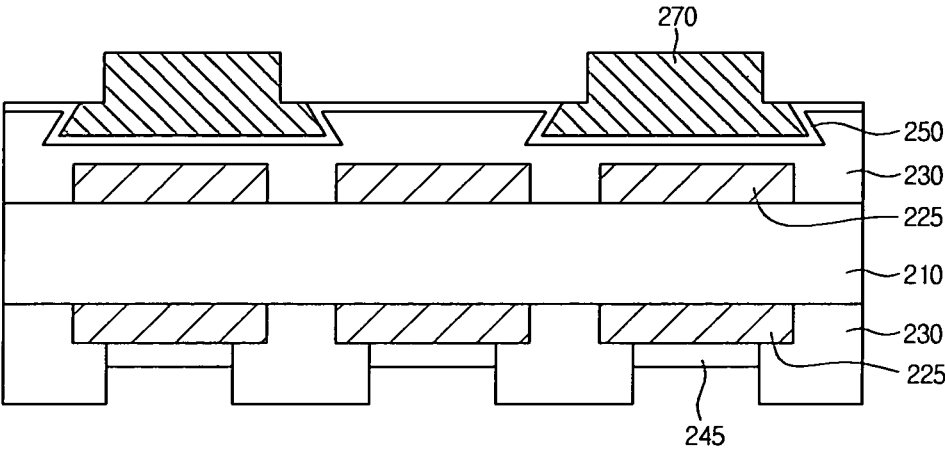


圖 23

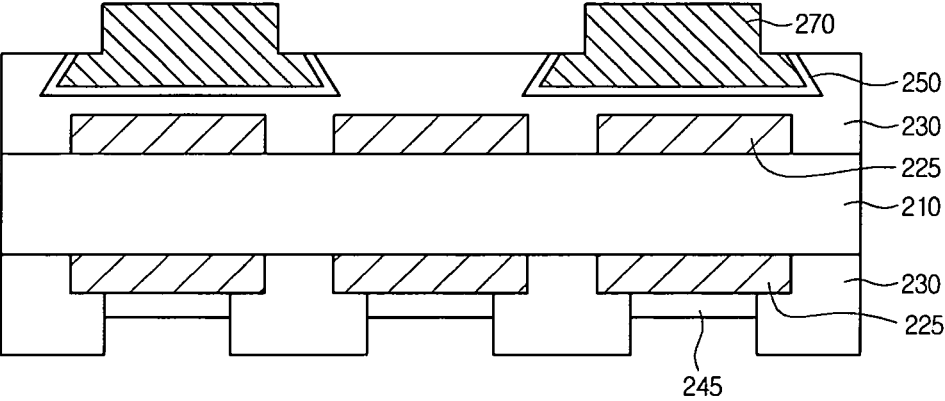


圖 24

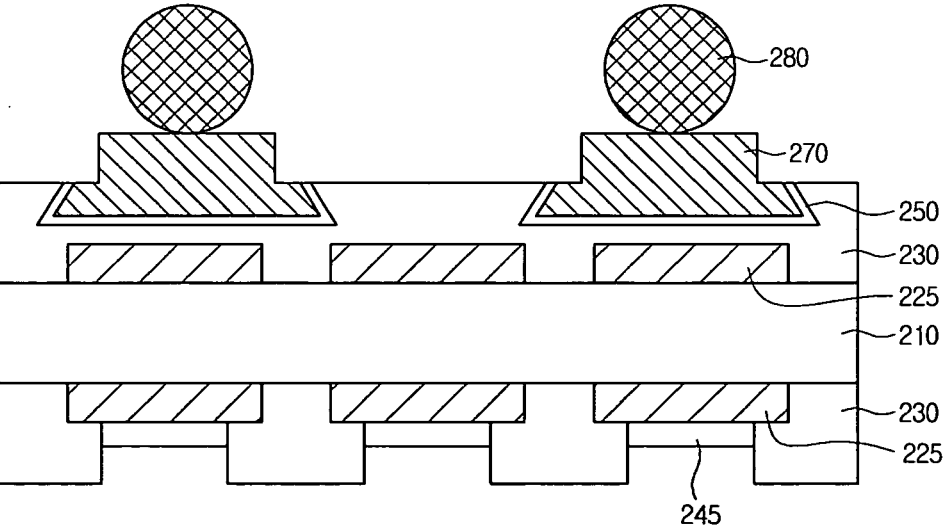


圖 25

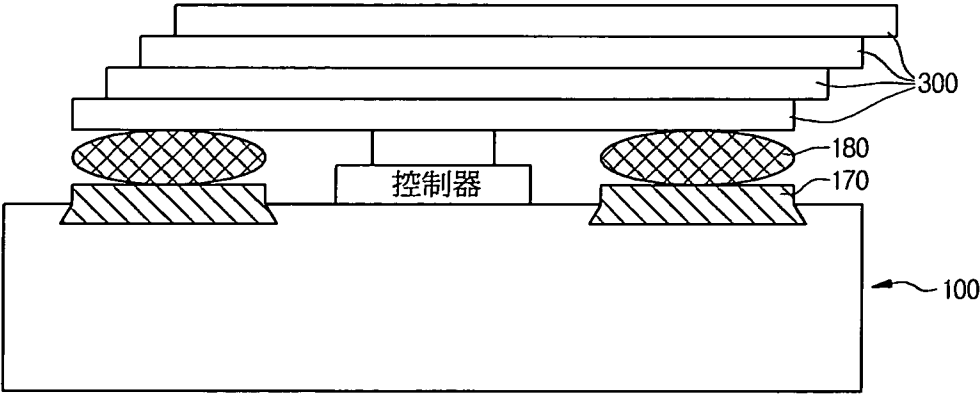


圖 26

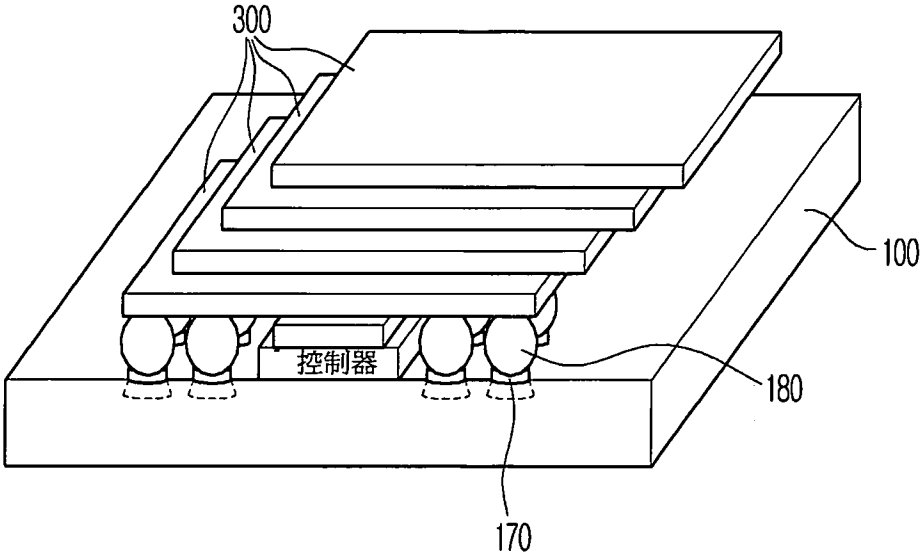


圖 27

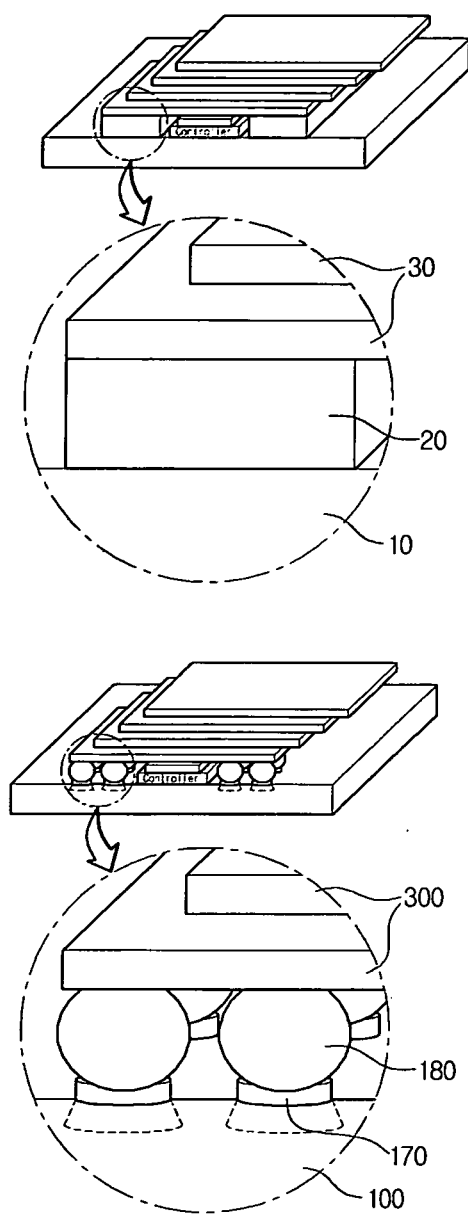


圖 28