

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017年6月22日(22.06.2017)



(10) 国際公開番号
WO 2017/104751 A1

- (51) 国際特許分類:
H01L 21/329 (2006.01) H01L 21/205 (2006.01)
C30B 25/20 (2006.01) H01L 21/66 (2006.01)
C30B 29/36 (2006.01) H01L 29/861 (2006.01)
H01L 21/20 (2006.01) H01L 29/868 (2006.01)
- (21) 国際出願番号: PCT/JP2016/087389
- (22) 国際出願日: 2016年12月15日(15.12.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2015-247955 2015年12月18日(18.12.2015) JP
特願 2016-150855 2016年7月29日(29.07.2016) JP
- (71) 出願人: 富士電機株式会社(FUJI ELECTRIC CO., LTD.) [JP/JP]; 〒2109530 神奈川県川崎市川崎区田辺新田1番1号 Kanagawa (JP).
- (72) 発明者: 俵 武志(TAWARA, Takeshi); 〒3058569 茨城県つくば市小野川16-1 国立研究開発法人産業技術総合研究所内 Ibaraki (JP).
- (74) 代理人: 酒井 昭徳(SAKAI, Akinori); 〒1020094 東京都千代田区紀尾井町3番12号 紀尾井町ビル7階 酒井総合特許事務所 Tokyo (JP).

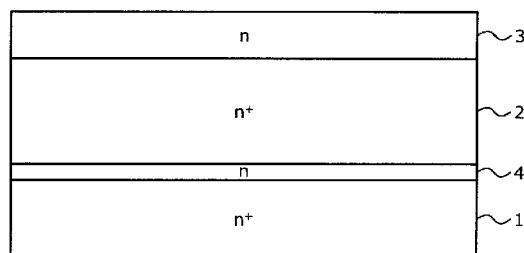
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーロパ (AM, AZ, BY, KG, KZ, RU, TJ, TM), ユーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告 (条約第21条(3))
- 補正された請求の範囲及び説明書 (条約第19条(1))

(54) Title: SILICON CARBIDE SEMICONDUCTOR SUBSTRATE, METHOD FOR PRODUCING SILICON CARBIDE SEMICONDUCTOR SUBSTRATE, SEMICONDUCTOR DEVICE, AND METHOD FOR PRODUCING SEMICONDUCTOR DEVICE

(54) 発明の名称: 炭化珪素半導体基板、炭化珪素半導体基板の製造方法、半導体装置および半導体装置の製造方法



(57) Abstract: Provided is a silicon carbide semiconductor substrate that includes: an n⁺-type silicon carbide substrate (1); an n-type epitaxial layer (4) that is provided on the top surface of the n⁺-type silicon carbide substrate (1) and that has a lower impurity concentration than the n⁺-type silicon carbide substrate (1); an n⁺-type silicon carbide buffer layer (2) that is provided on the surface of the n-type epitaxial layer (4) on the opposite side from the side of the n⁺-type silicon carbide substrate (1) and that has an impurity concentration similar to that of the n⁺-type silicon carbide substrate (1); and an n-type drift layer (3) that is provided on the surface of the n⁺-type silicon carbide buffer layer (2) on the opposite side from the side of the n⁺-type silicon carbide substrate (1) and that has a lower impurity concentration than the n⁺-type silicon carbide buffer layer (2).

(57) 要約:

[続葉有]

WO 2017/104751 A1



炭化珪素半導体基板は、 n^+ 型炭化珪素基板（１）と、 n^+ 型炭化珪素基板（１）のおもて面に設けられ、 n^+ 型炭化珪素基板（１）より低不純物濃度の n 型エピタキシャル層（４）と、 n 型エピタキシャル層（４）の n^+ 型炭化珪素基板（１）側に対して反対側の表面に設けられた、 n^+ 型炭化珪素基板（１）と同程度の不純物濃度の n^+ 型炭化珪素バッファ層（２）と、 n^+ 型炭化珪素バッファ層（２）の n^+ 型炭化珪素基板（１）側に対して反対側の表面に設けられた、 n^+ 型炭化珪素バッファ層（２）より低不純物濃度の n 型ドリフト層（３）と、を含む。

明 細 書

発明の名称：

炭化珪素半導体基板、炭化珪素半導体基板の製造方法、半導体装置および半導体装置の製造方法

技術分野

[0001] この発明は、炭化珪素半導体基板、炭化珪素半導体基板の製造方法、半導体装置および半導体装置の製造方法に関する。

背景技術

[0002] 基板上に炭化珪素（SiC）をエピタキシャル成長させたエピタキシャルウェハ（炭化珪素半導体基板、以下、単に基板と略する）には、多くの結晶欠陥・転移が存在しており、これらが炭化珪素半導体装置の特性に悪影響を与えていると考えられている。特に、エピタキシャル成長させた層中の基底面転位（BPD：Basal Plane Dislocation）は、半導体装置をバイポーラ動作させた際に積層欠陥に拡張し、電流を流れにくくすることにより半導体装置のオン電圧を上昇させ「バイポーラ劣化」の発生につながる。

[0003] BPDは、基板に数百～数千個/cm²の密度で存在する。その多くは、エピタキシャル成長中に、貫通刃状転位（TED：Threading Edge Dislocation）に変換されるが、BPDは、エピタキシャル成長後、基板に1～100個/cm²の密度で残る。この場合、この基板から作製（製造）した炭化珪素半導体装置をバイポーラ動作させる際、過剰に電流を流すと、基板内のBPDが拡張し、三角・帯状の積層欠陥が発生する。

[0004] 図6は、従来の炭化珪素半導体基板に発生した積層欠陥のフォトルミネッセンス発光を撮影した上面図である。従来の炭化珪素半導体基板から形成したpin（p-intrinsic-n）ダイオードを、600A/cm²の電流密度で1時間程度バイポーラ動作させた後、アノード電極を剥離し、室

温で420nm近傍のバンドパスフィルターを用いて、基板に対してフォトルミネッセンス発光の測定を行った結果である。図6には、基板内に、基板の左右両端に亘って長く延びた帯状積層欠陥と複数の三角形状積層欠陥が共に発光した状態が示されている。

[0005] 帯状積層欠陥、三角形状積層欠陥が発生する原因として、基板中での電子-ホール再結合が挙げられる。この再結合を抑制するため、基板上のエピタキシャル成長（以下、エピ成長と略する）させたバッファ層を厚くすることにより、基板への過剰なホール注入を防ぐ技術がある（例えば、非特許文献1参照）。

先行技術文献

非特許文献

[0006] 非特許文献1：J. J. スマーケリス (Sumakeris) 他、「バイポーラ型SiC半導体装置の順方向電圧安定化へのアプローチ (Approaches to Stabilizing the Forward Voltage of Bipolar SiC Devices)」、(米国)、マテリアルサイエンスフォーラム (Materials Science Forum)、オンライン第457-460巻、2004年 p. 1113-1116

発明の概要

発明が解決しようとする課題

[0007] しかしながら、厚いバッファ層の成膜は、エピ成長のスループット低下によるコスト増大、欠陥密度増加による歩留まり低下および基板の抵抗増大につながる。このため、基板と同程度の不純物濃度のバッファ層を成膜することで、バッファ層の厚みを抑制しつつ、大電流でバイポーラ動作させても、基板内の三角・帯状積層欠陥の発生を効果的に抑制することが可能な炭化珪素半導体基板（以下、積層欠陥抑制半導体基板と略する）が提案されている。

[0008] 図7は、積層欠陥抑制半導体基板の構成を示す断面図である。図7に示すように、積層欠陥抑制基板は、 n^+ 型炭化珪素基板1の第1主面（おもて面）、例えば（0001）面（Si面）、に n^+ 型炭化珪素バッファ層2が堆積されている。

[0009] n^+ 型炭化珪素基板1は、例えば窒素（N）がドーピングされた炭化珪素単結晶基板である。 n^+ 型炭化珪素バッファ層2は、 n^+ 型炭化珪素基板1と同程度の不純物濃度で、例えば窒素がドーピングされているバッファ層である。 n^+ 型炭化珪素バッファ層2の、 n^+ 型炭化珪素基板1側に対して反対側の表面側は、 n 型ドリフト層3が形成されている。 n 型ドリフト層3は、 n^+ 型炭化珪素基板1および n^+ 型炭化珪素バッファ層2より低不純物濃度で、例えば窒素がドーピングされているドリフト層である。

[0010] 積層欠陥抑制半導体基板は、 n^+ 型炭化珪素バッファ層2内で電子-ホール再結合を促進し、 n^+ 型炭化珪素基板1に注入されるホール密度を抑えることで、三角・帯状積層欠陥の発生を効果的に抑制する。

[0011] しかしながら、積層欠陥抑制半導体基板は、 n^+ 型炭化珪素基板1と n^+ 型炭化珪素バッファ層2とが同程度の不純物濃度のため、 n^+ 型炭化珪素基板1と n^+ 型炭化珪素バッファ層2との界面で赤外光の反射が少なくなる。

[0012] 図8は、積層欠陥抑制半導体基板の赤外光の反射を説明する図である。図8に示すように、積層欠陥抑制半導体基板に入射された赤外線は、積層欠陥抑制半導体基板の表面で反射され、表面反射光 R_{ef} が返ってくる。また、この赤外線は、 n^+ 型炭化珪素バッファ層2と n 型ドリフト層3とでは、不純物濃度が異なるため、 n^+ 型炭化珪素バッファ層2と n 型ドリフト層3との界面で反射され、界面反射光 C が返ってくる。しかしながら、 n^+ 型炭化珪素基板1と n^+ 型炭化珪素バッファ層2とでは、不純物濃度が同程度であるため、 n^+ 型炭化珪素基板1と n^+ 型炭化珪素バッファ層2との界面で反射が少なく、界面反射光は返ってこない。

[0013] 図9は、積層欠陥抑制半導体基板のFT-IR（Fourier Transform Infrared Spectroscopy）干渉波形を

模式的に示したグラフである。横軸は膜厚を示し、縦軸は $FTIR$ 信号スペクトルを示す。図 9 に示すように、積層欠陥抑制半導体基板の干渉波形は、 n^+ 型炭化珪素基板 1 と n^+ 型炭化珪素バッファ層 2 との界面で界面反射光がないため、表面反射光 R_{ef} と、 n^+ 型炭化珪素バッファ層 2 と n 型ドリフト層 3 との界面からの界面反射光 C の干渉波形 ($R_{ef} + C$) のみとなる。このため、 n^+ 型炭化珪素バッファ層 2 の膜厚を測定することができない。このように、積層欠陥抑制半導体基板では、従来の $FTIR$ 法（フーリエ変換赤外分光法）で n^+ 型炭化珪素バッファ層 2 の膜厚が測定できないという課題がある。そして、バッファ層 2 の膜厚を正確に測定できないため、炭化珪素半導体基板の歩留まり低下や基板の抵抗増大等の問題を解決できない。

[0014] この発明は、上述した技術による問題点を解消するため、基板と同程度の不純物濃度のバッファ層を基板上に成膜して積層欠陥を抑制した場合でも、従来の $FTIR$ 法でバッファ層の膜厚を測定可能とする炭化珪素半導体基板、炭化珪素半導体基板の製造方法、半導体装置および半導体装置の製造方法を提供することを目的とする。

課題を解決するための手段

[0015] 上述した課題を解決し、本発明の目的を達成するため、この発明にかかる炭化珪素半導体基板は、次の特徴を有する。炭化珪素半導体基板は、第 1 導電型の炭化珪素基板と、第 1 導電型のエピタキシャル層と、第 1 導電型のバッファ層と、第 1 導電型のドリフト層と、を含む。第 1 導電型のエピタキシャル層は、前記炭化珪素基板のおもて面に設けられ、前記炭化珪素基板より低不純物濃度である。第 1 導電型のバッファ層は、前記エピタキシャル層の前記炭化珪素基板側に対して反対側の表面に設けられ、前記炭化珪素基板と同程度の不純物濃度である。第 1 導電型のドリフト層は、前記バッファ層の前記炭化珪素基板側に対して反対側の表面に設けられ、前記バッファ層より低不純物濃度であることを特徴とする。

[0016] また、この発明にかかる炭化珪素半導体基板は、上述した発明において、前記エピタキシャル層の不純物濃度は、前記炭化珪素基板または前記バッ

ァ層の不純物濃度の $1/3$ 以下であることを特徴とする。

[0017] また、この発明にかかる炭化珪素半導体基板は、上述した発明において、前記エピタキシャル層の膜厚は、 $5\text{ }\mu\text{m}$ 以下であることを特徴とする。

[0018] また、この発明にかかる炭化珪素半導体基板は、上述した発明において、前記エピタキシャル層の不純物濃度は、 $1 \times 10^{17}/\text{cm}^3$ 以上であり、前記エピタキシャル層の膜厚は、 $0.1\text{ }\mu\text{m}$ 以上であることを特徴とする。

[0019] また、この発明にかかる炭化珪素半導体基板は、上述した発明において、前記エピタキシャル層の不純物濃度は、 $1 \times 10^{18}/\text{cm}^3$ 以下であり、前記エピタキシャル層の膜厚は、 $1\text{ }\mu\text{m}$ 以上であることを特徴とする。

[0020] 上述した課題を解決し、本発明の目的を達成するため、この発明にかかる炭化珪素半導体基板の製造方法は、次の特徴を有する。まず、炭化珪素基板のおもて面に、前記炭化珪素基板より低不純物濃度の第1導電型のエピタキシャル層を形成する。次に、前記エピタキシャル層の前記炭化珪素基板側に対して反対側の表面に、前記炭化珪素基板と同程度の不純物濃度の第1導電型のバッファ層を形成する。次に、前記バッファ層の前記炭化珪素基板側に対して反対側の表面に、前記バッファ層より低不純物濃度の第1導電型のドリフト層を形成する。

[0021] 上述した課題を解決し、本発明の目的を達成するため、この発明にかかる半導体装置は、次の特徴を有する。半導体装置は、第1導電型の炭化珪素基板と、第1導電型のエピタキシャル層と、第1導電型のバッファ層と、第1導電型のドリフト層と、を含む炭化珪素半導体基板を有する。ここで、第1導電型のエピタキシャル層は、前記炭化珪素基板のおもて面に設けられ、前記炭化珪素基板より低不純物濃度である。第1導電型のバッファ層は、前記エピタキシャル層の前記炭化珪素基板側に対して反対側の表面に設けられ、前記炭化珪素基板と同程度の不純物濃度である。第1導電型のドリフト層は、前記バッファ層の前記炭化珪素基板側に対して反対側の表面に設けられ、前記バッファ層より低不純物濃度である。

[0022] 上述した課題を解決し、本発明の目的を達成するため、この発明にかかる

半導体装置の製造方法は、次の特徴を有する。半導体装置の製造方法は、第1導電型の炭化珪素基板と、第1導電型のエピタキシャル層と、第1導電型のバッファ層と、第1導電型のドリフト層と、を含む炭化珪素半導体基板を用いる。ここで、第1導電型のエピタキシャル層は、前記炭化珪素基板のおもて面に設けられ、前記炭化珪素基板より低不純物濃度である。第1導電型のバッファ層は、前記エピタキシャル層の前記炭化珪素基板側に対して反対側の表面に設けられ、前記炭化珪素基板と同程度の不純物濃度である。第1導電型のドリフト層は、前記バッファ層の前記炭化珪素基板側に対して反対側の表面に設けられ、前記バッファ層より低不純物濃度である。

[0023] 上述した発明によれば、バッファ層の不純物濃度と厚さによって積層欠陥を抑制できる。そして、炭化珪素基板とエピタキシャル層、または、エピタキシャル層とバッファ層との界面で赤外光が反射するため、表面反射光と界面反射光との干渉波形から、フーリエ変換によりバッファ層の膜厚を測定できる。このため、従来のFTIR法でバッファ層の厚さが測定可能となる。これにより、例えば、バッファ層の膜厚を評価、管理できるため、炭化珪素半導体基板の歩留まり向上に貢献できる。

[0024] また、エピタキシャル層の不純物濃度が、炭化珪素基板またはバッファ層の不純物濃度の $1/3$ 以下であることより、界面での反射光が強くなり、表面反射光と界面反射光との干渉波形を得ることができる。

[0025] また、エピタキシャル層の膜厚を $5\mu\text{m}$ 以下とすることより、エピタキシャル層の抵抗を抑え、エピタキシャル層による抵抗増大を抑えることができる。また、エピタキシャル層の不純物濃度を、 $1 \times 10^{17}/\text{cm}^3$ 以上とすることより、エピタキシャル層の抵抗を抑え、エピタキシャル層による抵抗増大を抑えることができる。

発明の効果

[0026] 本発明にかかる炭化珪素半導体基板、炭化珪素半導体基板の製造方法、半導体装置および半導体装置の製造方法によれば、基板と同程度の不純物濃度のバッファ層を用い積層欠陥の抑制した場合でも、従来のFTIR法でバ

ツファ層の膜厚を測定可能であるという効果を奏する。

図面の簡単な説明

[0027] [図1]実施の形態にかかる炭化珪素半導体基板の構成を示す断面図である。

[図2]実施の形態にかかる炭化珪素半導体基板の赤外光の反射を説明する図である。

[図3]実施の形態にかかる炭化珪素半導体基板のFTIR干渉波形を模式的に示したグラフである。

[図4]実施の形態にかかる炭化珪素半導体基板の実施例における各層の不純物濃度および厚さを示す表である。

[図5]実施の形態にかかる炭化珪素半導体基板の実施例におけるFTIR信号を示すグラフである。

[図6]従来の炭化珪素半導体基板に発生した積層欠陥のフォトルミネッセンス発光を撮影した上面図である。

[図7]積層欠陥抑制半導体基板の構成を示す断面図である。

[図8]積層欠陥抑制半導体基板の赤外光の反射を説明する図である。

[図9]積層欠陥抑制半導体基板のFTIR干渉波形を模式的に示したグラフである。

発明を実施するための形態

[0028] 以下に添付図面を参照して、この発明にかかる炭化珪素半導体基板、炭化珪素半導体基板の製造方法、半導体装置および半導体装置の製造方法の好適な実施の形態を詳細に説明する。本明細書および添付図面においては、nまたはpを冠記した層や領域では、それぞれ電子または正孔が多数キャリアであることを意味する。また、nやpに付す+および-は、それぞれそれが付されていない層や領域よりも高不純物濃度および低不純物濃度であることを意味する。+および-を含めたnやpの表記が同じ場合は近い濃度であることを示し濃度が同等とは限らない。なお、以下の実施の形態の説明および添付図面において、同様の構成には同一の符号を付し、重複する説明を省略する。また、本明細書では、ミラー指数の表記において、“-”はその直後の指

数につくバーを意味しており、指数の前に“-”を付けることで負の指数をあらわしている。

[0029] (実施の形態)

図1は、実施の形態にかかる炭化珪素半導体基板の構成を示す断面図である。図1に示すように、実施の形態にかかる炭化珪素半導体基板は、 n^+ 型炭化珪素基板（第1導電型の炭化珪素基板）1の第1主面（おもて面）、例えば（0001）面（Si面）、に n 型エピタキシャル層（第1導電型のエピタキシャル層）4が堆積されている。

[0030] n^+ 型炭化珪素基板1は、例えば窒素がドーピングされた炭化珪素単結晶基板である。 n^+ 型炭化珪素基板1は、不純物濃度を例えば $1 \times 10^{18} / \text{cm}^3$ 以上、 $2 \times 10^{19} / \text{cm}^3$ 以下とした。 n 型エピタキシャル層4は、 n^+ 型炭化珪素基板1および後述する n^+ 型炭化珪素バッファ層（第1導電型のバッファ層）2より低不純物濃度で、例えば窒素がドーピングされているエピタキシャル層である。また、 n 型エピタキシャル層4の不純物濃度は、 n^+ 型炭化珪素基板1または n^+ 型炭化珪素バッファ層2の不純物濃度の $1/3$ 以下であることが好ましい。これは、以下で詳細に説明するように、 n^+ 型炭化珪素基板1と n 型エピタキシャル層4の界面、または、 n^+ 型炭化珪素バッファ層2と n 型エピタキシャル層4の界面において、 n^+ 型炭化珪素バッファ層2の膜厚を測定するために必要な界面反射光を得るためである。また、 n 型エピタキシャル層4の膜厚は、 $0.1 \mu\text{m}$ 以上 $5 \mu\text{m}$ 以下であることが好ましい。厚すぎると n 型エピタキシャル層4による抵抗が増大するためである。また、 n 型エピタキシャル層4の不純物濃度は、 $1 \times 10^{17} / \text{cm}^3$ 以上であることが好ましい。不純物濃度が薄すぎると n 型エピタキシャル層4による抵抗が増大するためである。

[0031] この際、望ましくは n 型エピタキシャル層4の不純物濃度が、 $1 \times 10^{18} / \text{cm}^3$ 以下であり、 n 型エピタキシャル層4の膜厚が $1 \mu\text{m}$ 以上あると良い。これにより、 n 型エピタキシャル層4の中で発生した基底面転位をフォトルミネッセンスによる蛍光で検出できるようになる。

[0032] ここで、発明者らの経験から、フォトルミネッセンスで基底面転位を高いコントラストで検出するためには、十分な量の自由キャリアが存在することが必要である。しかしながら、従来のように高不純物濃度層を設ける場合、高不純物濃度層における非発光再結合過程が支配的になることで基底面転位の発光に必要なキャリア量が確保できないため、基底面転位の検出が困難である。

[0033] 一方、本発明では、低濃度のn型エピタキシャル層4を設けることにより、発生した基底面転位を蛍光により検出することが可能になる。このため、積層欠陥が発生する可能性がある素子を検知して除去できるようになり、従来、製造後に実施していた検査を省略することでコスト低減が可能になる。

[0034] n型エピタキシャル層4の、n⁺型炭化珪素基板1側に対して反対側の表面側は、n⁺型炭化珪素バッファ層2が設けられている。n⁺型炭化珪素バッファ層2は、n⁺型炭化珪素基板1と同程度の不純物濃度で、例えば窒素がドーピングされているバッファ層である。n⁺型炭化珪素バッファ層2の、n⁺型炭化珪素基板1側に対して反対側の表面側は、n型ドリフト層（第1導電型のドリフト層）3が形成されている。n型ドリフト層3は、n⁺型炭化珪素基板1およびn⁺型炭化珪素バッファ層2より低不純物濃度で、例えば窒素がドーピングされているドリフト層である。

[0035] （実施の形態にかかる炭化珪素半導体基板の製造方法）

次に、実施の形態にかかる炭化珪素半導体基板の製造方法について説明する。まず、n型の炭化珪素でできたn⁺型炭化珪素基板1を用意する。n⁺型炭化珪素基板1は、例えば、不純物濃度が $5 \times 10^{18} / \text{cm}^3$ である炭化珪素単結晶基板である。そして、このn⁺型炭化珪素基板1の第1主面上に、n型の不純物、例えば窒素原子をドーピングしながら炭化珪素でできたn型エピタキシャル層4を、例えば5 μm 程度の厚さまでエピタキシャル成長させる。n型エピタキシャル層4を形成するためのイオン注入時のドーズ量を、例えば不純物濃度が $1 \times 10^{18} / \text{cm}^3$ 程度となるように設定してもよい。

[0036] 次に、n型エピタキシャル層4の表面上に、n型の不純物、例えば窒素原

子をドーピングしながら n^+ 型炭化珪素バッファ層2を、例えば $30\mu\text{m}$ 程度の厚さまでエピタキシャル成長させる。 n^+ 型炭化珪素バッファ層2を形成するためのイオン注入時のドーズ量を、例えば、不純物濃度が $5 \times 10^{18}/\text{cm}^3$ 程度となるように設定してもよい。これにより、 n^+ 型炭化珪素バッファ層2の不純物濃度が、 n^+ 型炭化珪素基板1の不純物濃度と同程度になる。 n^+ 型炭化珪素バッファ層2の不純物濃度としては、 $1 \times 10^{18}/\text{cm}^3$ 以上、 $2 \times 10^{19}/\text{cm}^3$ 以下とするのがよい。 n^+ 型炭化珪素バッファ層2の不純物濃度を $7 \times 10^{18}/\text{cm}^3$ 以上で $3\mu\text{m}$ 以上の厚さとすることで、 n 型エピタキシャル層4の不純物濃度が低くても積層欠陥が抑制される。

[0037] 次に、 n^+ 型炭化珪素バッファ層2の表面上に、 n 型の不純物、例えば窒素原子をドーピングしながら n 型ドリフト層3を、例えば $10\mu\text{m}$ 程度の厚さまでエピタキシャル成長させる。 n 型ドリフト層3を形成するためのイオン注入時のドーズ量を、例えば、不純物濃度が $1 \times 10^{16}/\text{cm}^3$ 程度となるように設定してもよい。以上のようにして、図1に示す炭化珪素半導体基板が完成する。

[0038] 図2は、実施の形態にかかる炭化珪素半導体基板の赤外光の反射を説明する図である。図2に示すように、実施の形態にかかる炭化珪素半導体基板に入射された赤外線は、炭化珪素半導体基板の表面で反射され、表面反射光 R_{ef} が返ってくる。また、この赤外線は、 n^+ 型炭化珪素基板1と n 型エピタキシャル層4とでは、不純物濃度が異なるため、 n^+ 型炭化珪素基板1と n 型エピタキシャル層4との界面で反射され、界面反射光Aが返ってくる。さらに、この赤外線は、 n 型エピタキシャル層4と n^+ 型炭化珪素バッファ層2とでは、不純物濃度が異なるため、 n 型エピタキシャル層4と n^+ 型炭化珪素バッファ層2との界面で反射され、界面反射光Bが返ってくる。さらに、この赤外線は、 n^+ 型炭化珪素バッファ層2と n 型ドリフト層3とでは、不純物濃度が異なるため、 n^+ 型炭化珪素バッファ層2と n 型ドリフト層3との界面で反射され、界面反射光Cが返ってくる。

[0039] 図3は、実施の形態にかかる炭化珪素半導体基板のFT-IR干渉波形を

模式的に示したグラフである。横軸は膜厚を示し、縦軸はFTIR信号スペクトルを示す。図3に示すように、実施の形態にかかる炭化珪素半導体基板のFTIR干渉波形では、表面反射光 R_{ef} と界面反射光Aとの干渉波形($R_{ef} + A$)、表面反射光 R_{ef} と界面反射光Bとの干渉波形($R_{ef} + B$)、および表面反射光 R_{ef} と界面反射光Cとの干渉波形($R_{ef} + C$)が測定される。このため、表面反射光 R_{ef} と界面反射光Bとの干渉波形、および表面反射光 R_{ef} と界面反射光Cとの干渉波形から、フーリエ変換により n^+ 型炭化珪素バッファ層2の膜厚を測定することが可能になる。

[0040] (実施例)

図4は、実施の形態にかかる炭化珪素半導体基板の実施例における各層の不純物濃度および厚さを示す表である。実施例においては、 n^+ 型炭化珪素基板1(図4では、基板と略する)の不純物濃度、厚さを、それぞれ $5.0 \times 10^{18} / \text{cm}^3$ 、 $350 \mu\text{m}$ に固定した。また、 n 型エピタキシャル層4(図4では、エピ層と略する)の不純物濃度、厚さを、それぞれ $1.0 \times 10^{18} / \text{cm}^3$ 、 $1 \mu\text{m}$ に固定した。そして、 n^+ 型炭化珪素バッファ層2(図4では、バッファ層と略する)の厚さを $30 \mu\text{m}$ に固定し、不純物濃度を変化させた。

[0041] ここで、 n^+ 型炭化珪素バッファ層2の不純物濃度は、実施例Aでは、 $1.0 \times 10^{18} / \text{cm}^3$ であり、実施例Bでは、 $3.0 \times 10^{18} / \text{cm}^3$ であり、実施例Cでは、 $5.0 \times 10^{18} / \text{cm}^3$ であり、実施例Dでは、 $8.5 \times 10^{18} / \text{cm}^3$ である。このように、 n^+ 型炭化珪素バッファ層2の不純物濃度と n 型エピタキシャル層4の不純物濃度との比を、実施例Aでは1、実施例Bでは3、実施例Cでは5、実施例Dでは8.5に設定した。

[0042] 図5は、実施の形態にかかる炭化珪素半導体基板の実施例におけるFTIR信号を示すグラフである。各グラフにおいて、横軸は膜厚を示し、縦軸はFTIR信号スペクトルを示す。単位は、それぞれ、 μm 、%である。実施例Aでは、 n^+ 型炭化珪素バッファ層2の不純物濃度と n 型エピタキシャル層4の不純物濃度が同程度であるため、表面反射光 R_{ef} と界面反射C

との干渉波形 A 1 のみが測定された。干渉波形 A 1 は、図 3 の R e f. + C に対応する。このため、実施例 A では、 n^+ 型炭化珪素バッファ層 2 の膜厚を測定することはできない。

[0043] 一方、実施例 B では、 n^+ 型炭化珪素バッファ層 2 の不純物濃度と n 型エピタキシャル層 4 の不純物濃度との比が 3 であり、不純物濃度が異なる。このため、表面反射光 R e f. と界面反射光 C との干渉波形 B 1、表面反射光 R e f. と界面反射光 A、B との干渉波形 B 2 が測定された。干渉波形 B 1 は、図 3 の R e f. + C に対応し、干渉波形 B 2 は、図 3 の R e f. + A と R e f. + B に対応する。ここで、 n 型エピタキシャル層 4 は薄いため、表面反射光 R e f. と界面反射光 A との干渉波形、および表面反射光 R e f. と界面反射光 B との干渉波形は、同じ干渉波形として測定される。このため、実施例 B では、干渉波形 B 1 と干渉波形 B 2 とから、 n^+ 型炭化珪素バッファ層 2 の膜厚を測定することができる。

[0044] 同様に、実施例 C、D では、 n^+ 型炭化珪素バッファ層 2 の不純物濃度と n 型エピタキシャル層 4 の不純物濃度との比が、それぞれ 5、8.5 であり、不純物濃度が異なる。このため、表面反射光 R e f. と界面反射光 C との干渉波形 C 1、D 1、表面反射光 R e f. と界面反射光 A、B との干渉波形 C 2、D 2 が測定された。このため、実施例 C、D では、干渉波形 C 1、D 1 と干渉波形 C 2、D 2 とから、 n^+ 型炭化珪素バッファ層 2 の膜厚を測定することができる。

[0045] このように、実施例から、 n^+ 型炭化珪素バッファ層 2 の不純物濃度と n 型エピタキシャル層 4 の不純物濃度との比が 3 倍以上であれば、F T - I R 信号を分離して、 n^+ 型炭化珪素バッファ層 2 の膜厚を評価することが可能であることが分かった。また、この結果から、 n^+ 型炭化珪素基板 1 の不純物濃度と n 型エピタキシャル層 4 の不純物濃度との比が 3 倍以上であれば、F T - I R 信号を分離して、フーリエ変換により n^+ 型炭化珪素バッファ層 2 の膜厚を測定することが可能である。

[0046] (半導体装置の製造方法)

実施の形態にかかる炭化珪素半導体基板から、 $p-i-n$ ダイオードを製造する場合を例に説明する。例えば、実施の形態にかかる炭化珪素半導体基板を n 型とし、 n チャネル型 $p-i-n$ ダイオードを製造する場合、 n^+ 型炭化珪素基板 1 はカソード領域となり、 n^+ 型炭化珪素バッファ層 2 はバッファ層として機能し、 n 型ドリフト層 3 は真性半導体層 (i 層) として機能する。まず、 n 型ドリフト層 3 の n^+ 型炭化珪素バッファ層 2 と反対側の表面層に p 型の不純物、例えばアルミニウム (Al) をイオン注入法により注入することにより p^+ 型のアノード領域を形成する。次に、アノード領域の上面に、ニッケル (Ni) 等でアノード電極を形成し、カソード領域の上面にカソード電極を形成する。これにより、 n チャネル型 $p-i-n$ ダイオードが製造できる。

[0047] ここで、例えば、 n 型エピタキシャル層 4 の不純物濃度は、 n 型ドリフト層 3 の不純物濃度の 100 分の 1 以下であり、 n 型エピタキシャル層 4 の膜厚は、 n 型ドリフト層 3 の膜厚の 10 分の 1 以下である。これにより、 n 型エピタキシャル層 4 の抵抗は、 n 型ドリフト層 3 の抵抗の 1000 分の 1 以下となる。このため、 n 型エピタキシャル層 4 は、大きな抵抗成分にはならず、 n チャネル型 $p-i-n$ ダイオードの性能に大きな影響を及ぼすことはない。

[0048] また、ここでは、 n チャネル型 $p-i-n$ ダイオードを例にして、半導体装置の製造方法の説明を行ったが、本発明の半導体基板は、パイポーラ素子、 $IGBT$ ($Insulated\ Gate\ Bipolar\ Transistor$) 素子、 MOS ($Metal\ Oxide\ Semiconductor$) 構造の寄生ダイオード等にも適用可能である。また、実施の形態では、 n^+ 型炭化珪素基板 1 のおもて面に、 n 型エピタキシャル層 4、 n^+ 型炭化珪素バッファ層 2 および n 型ドリフト層 3 を積層した例を示したが、 p^+ 型炭化珪素基板のおもて面に、 p 型エピタキシャル層、 p^+ 型炭化珪素バッファ層および p 型ドリフト層を積層した構成であってもよい。

[0049] 以上、説明したように、実施の形態にかかる炭化珪素半導体基板によれば、 n^+ 型炭化珪素基板と n 型エピタキシャル層、または、 n 型エピタキシャル

層と n^+ 型炭化珪素バッファ層との界面で赤外光が反射するため、表面反射光と界面反射光との干渉波形から、フーリエ変換により n^+ 型炭化珪素バッファ層の膜厚を測定できる。このため、従来のFTIR法で n^+ 型炭化珪素バッファ層の厚さが測定可能となる。これにより、例えば、 n^+ 型炭化珪素バッファ層の膜厚を評価、管理できるため、炭化珪素半導体基板の歩留まり向上に貢献できる。

[0050] また、 n 型エピタキシャル層の不純物濃度が、 n^+ 型炭化珪素基板または n^+ 型炭化珪素バッファ層の不純物濃度の $1/3$ 以下であることにより、界面での反射光が強くなり、表面反射光と界面反射光との干渉波形を得ることができる。

[0051] また、 n 型エピタキシャル層の膜厚を $5\mu\text{m}$ 以下とすることにより、 n 型エピタキシャル層の抵抗を抑え、 n 型エピタキシャル層による抵抗増大を抑えることができる。また、 n 型エピタキシャル層の不純物濃度を、 $1 \times 10^{17}/\text{cm}^3$ 以上とすることにより、 n 型エピタキシャル層の抵抗を抑え、 n 型エピタキシャル層による抵抗増大を抑えることができる。

産業上の利用可能性

[0052] 以上のように、本発明にかかる半導体基板は、電力変換装置や種々の産業用機械などの電源装置などに使用される高耐圧半導体装置の半導体基板に有用である。

符号の説明

- [0053]
- 1 n^+ 型炭化珪素基板
 - 2 n^+ 型炭化珪素バッファ層
 - 3 n 型ドリフト層
 - 4 n 型エピタキシャル層

請求の範囲

- [請求項1] 第1導電型の炭化珪素基板と、
前記炭化珪素基板のおもて面に設けられた、前記炭化珪素基板より低不純物濃度の第1導電型のエピタキシャル層と、
前記エピタキシャル層の前記炭化珪素基板側に対して反対側の表面に設けられた、前記炭化珪素基板と同程度の不純物濃度の第1導電型のバッファ層と、
前記バッファ層の前記炭化珪素基板側に対して反対側の表面に設けられた、前記バッファ層より低不純物濃度の第1導電型のドリフト層と、
を含むことを特徴とする炭化珪素半導体基板。
- [請求項2] 前記エピタキシャル層の不純物濃度は、前記炭化珪素基板または前記バッファ層の不純物濃度の $1/3$ 以下であることを特徴とする請求項1に記載の炭化珪素半導体基板。
- [請求項3] 前記エピタキシャル層の膜厚は、 $5\ \mu\text{m}$ 以下であることを特徴とする請求項1に記載の炭化珪素半導体基板。
- [請求項4] 前記エピタキシャル層の不純物濃度は、 $1 \times 10^{17}/\text{cm}^3$ 以上であり、前記エピタキシャル層の膜厚は、 $0.1\ \mu\text{m}$ 以上であることを特徴とする請求項3に記載の炭化珪素半導体基板。
- [請求項5] 前記エピタキシャル層の不純物濃度は、 $1 \times 10^{18}/\text{cm}^3$ 以下であり、前記エピタキシャル層の膜厚は、 $1\ \mu\text{m}$ 以上であることを特徴とする請求項3に記載の炭化珪素半導体基板。
- [請求項6] 炭化珪素基板のおもて面に、前記炭化珪素基板より低不純物濃度の第1導電型のエピタキシャル層を形成する工程と、
前記エピタキシャル層の前記炭化珪素基板側に対して反対側の表面に、前記炭化珪素基板と同程度の不純物濃度の第1導電型のバッファ層を形成する工程と、
前記バッファ層の前記炭化珪素基板側に対して反対側の表面に、前

記バッファ層より低不純物濃度の第1導電型のドリフト層を形成する工程と、

を含むことを特徴とする炭化珪素半導体基板の製造方法。

[請求項7]

第1導電型の炭化珪素基板と、

前記炭化珪素基板のおもて面に設けられた、前記炭化珪素基板より低不純物濃度の第1導電型のエピタキシャル層と、

前記エピタキシャル層の前記炭化珪素基板側に対して反対側の表面に設けられた、前記炭化珪素基板と同程度の不純物濃度の第1導電型のバッファ層と、

前記バッファ層の前記炭化珪素基板側に対して反対側の表面に設けられた、前記バッファ層より低不純物濃度の第1導電型のドリフト層と、

を含む炭化珪素半導体基板を有することを特徴とする半導体装置。

[請求項8]

第1導電型の炭化珪素基板と、

前記炭化珪素基板のおもて面に設けられた、前記炭化珪素基板より低不純物濃度の第1導電型のエピタキシャル層と、

前記エピタキシャル層の前記炭化珪素基板側に対して反対側の表面に設けられた、前記炭化珪素基板と同程度の不純物濃度の第1導電型のバッファ層と、

前記バッファ層の前記炭化珪素基板側に対して反対側の表面に設けられた、前記バッファ層より低不純物濃度の第1導電型のドリフト層と、

を含む炭化珪素半導体基板を用いることを特徴とする半導体装置の製造方法。

補正された請求の範囲
[2017年4月27日(27.04.2017)国際事務局受理]

[請求項1] (補正後) 第1導電型の炭化珪素基板と、

前記炭化珪素基板のおもて面に設けられた、 $1 \times 10^{17} / \text{cm}^3$ 以上 $1 \times 10^{18} / \text{cm}^3$ 以下の不純物濃度を有する、膜厚が $1 \mu\text{m}$ 以上 $5 \mu\text{m}$ 以下の第1導電型のエピタキシャル層と、

前記エピタキシャル層の前記炭化珪素基板側に対して反対側の表面に設けられた、第1導電型のバッファ層と、

前記バッファ層の前記炭化珪素基板側に対して反対側の表面に設けられた、前記バッファ層より低不純物濃度の第1導電型のドリフト層と、

を含むことを特徴とする炭化珪素半導体基板。

[請求項2] (補正後) 前記バッファ層の不純物濃度は、前記エピタキシャル層の3倍以上高濃度であり、厚みは $3 \mu\text{m}$ 以上であることを特徴とする請求項1に記載の炭化珪素半導体基板。

[請求項3] (削除)

[請求項4] (削除)

[請求項5] (削除)

[請求項6] (補正後) 炭化珪素基板のおもて面に、 $1 \times 10^{17} / \text{cm}^3$ 以上 $1 \times 10^{18} / \text{cm}^3$ 以下の不純物濃度を有する、膜厚が $1 \mu\text{m}$ 以上 $5 \mu\text{m}$ 以下の第1導電型のエピタキシャル層を形成する工程と、

前記エピタキシャル層の前記炭化珪素基板側に対して反対側の表面に、第1導電型のバッファ層を形成する工程と、

前記バッファ層の前記炭化珪素基板側に対して反対側の表面に、前記バッファ層より低不純物濃度の第1導電型のドリフト層を形成する工程と、

を含むことを特徴とする炭化珪素半導体基板の製造方法。

[請求項7] (補正後) 第1導電型の炭化珪素基板と、

前記炭化珪素基板のおもて面に設けられた、 $1 \times 10^{17} / \text{cm}^3$ 以上 $1 \times 10^{18} / \text{cm}^3$ 以下の不純物濃度を有する、膜厚が $1 \mu\text{m}$ 以上 $5 \mu\text{m}$ 以下の第1導電型のエピタキシャル層と、

前記エピタキシャル層の前記炭化珪素基板側に対して反対側の表面に設けられた、第1導電型のバッファ層と、

前記バッファ層の前記炭化珪素基板側に対して反対側の表面に設けられた、前記バッファ層より低不純物濃度の第1導電型のドリフト層と、

を含む炭化珪素半導体基板を有することを特徴とする半導体装置。

[請求項8] (補正後) 第1導電型の炭化珪素基板と、

前記炭化珪素基板のおもて面に設けられた、 $1 \times 10^{17} / \text{cm}^3$ 以上 $1 \times 10^{18} / \text{cm}^3$ 以下の不純物濃度を有する、膜厚が $1 \mu\text{m}$ 以上 $5 \mu\text{m}$ 以下の第1導電型のエピタキシャル層と、

前記エピタキシャル層の前記炭化珪素基板側に対して反対側の表面に設けられた、第1導電型のバッファ層と、

前記バッファ層の前記炭化珪素基板側に対して反対側の表面に設けられた、前記バッファ層より低不純物濃度の第1導電型のドリフト層と、

を含む炭化珪素半導体基板を用いることを特徴とする半導体装置の製造方法。

[請求項9] (追加) 前記バッファ層の不純物濃度は、前記エピタキシャル層の3倍以上高濃度であり、厚みは $3 \mu\text{m}$ 以上であることを特徴とする請求項6に記載の炭化珪素半導体基板の製造方法。

[請求項10] (追加) 前記バッファ層の不純物濃度は、前記エピタキシャル層の3倍以上高濃度であり、厚みは $3 \mu\text{m}$ 以上であることを特徴とする請求項7に記載の半導体装置

。

[請求項11] (追加) 前記バッファ層の不純物濃度は、前記エピタキシャル層の3倍以上高濃度であり、厚みは $3 \mu\text{m}$ 以上であることを特徴とする請求項8に記載の半導体装置の製造方法。

条約第19条（1）に基づく説明書

請求の範囲第1項は、出願時の請求の範囲第1、3～5項の記載に基づくものです。

請求の範囲第2項は、出願時の請求の範囲第2項、明細書の段落0036の記載に基づくものです。

請求の範囲第3～5項は、削除しました。

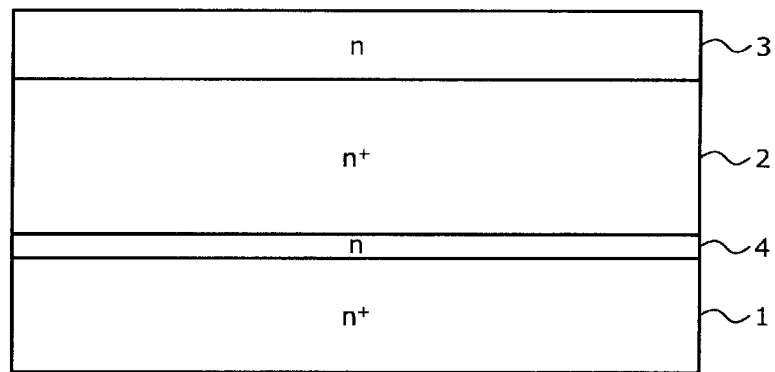
請求の範囲第6項は、出願時の請求の範囲第3～6項の記載に基づくものです。

請求の範囲第7項は、出願時の請求の範囲第3～5、7項の記載に基づくものです。

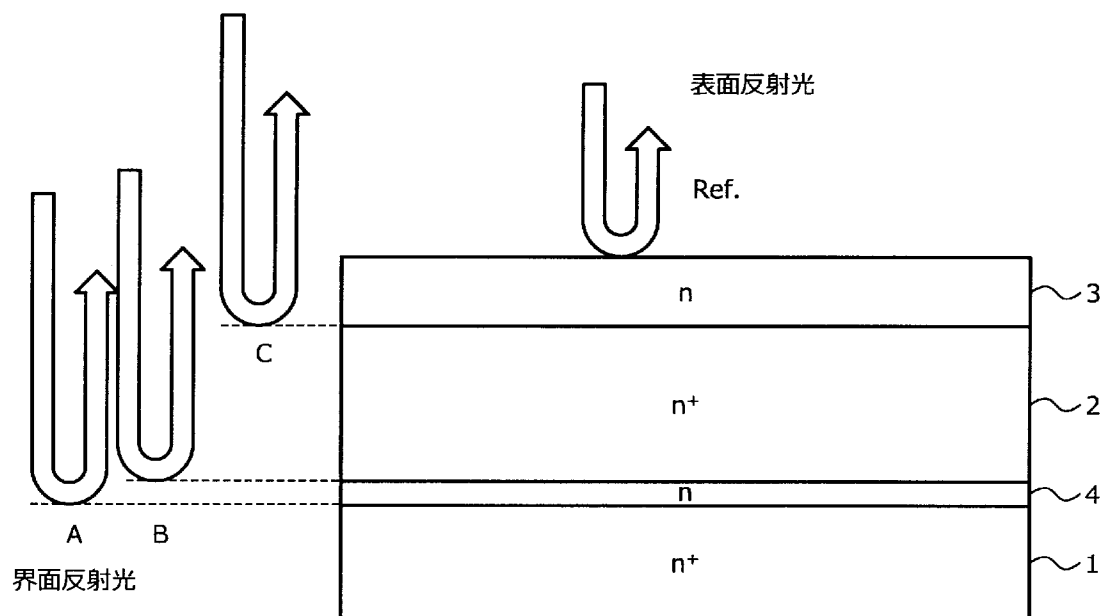
請求の範囲第8項は、出願時の請求の範囲第3～5、8項の記載に基づくものです。

請求の範囲第9～11項は、出願時の請求の範囲第2項、明細書の段落0036の記載に基づいて追加を行いました。

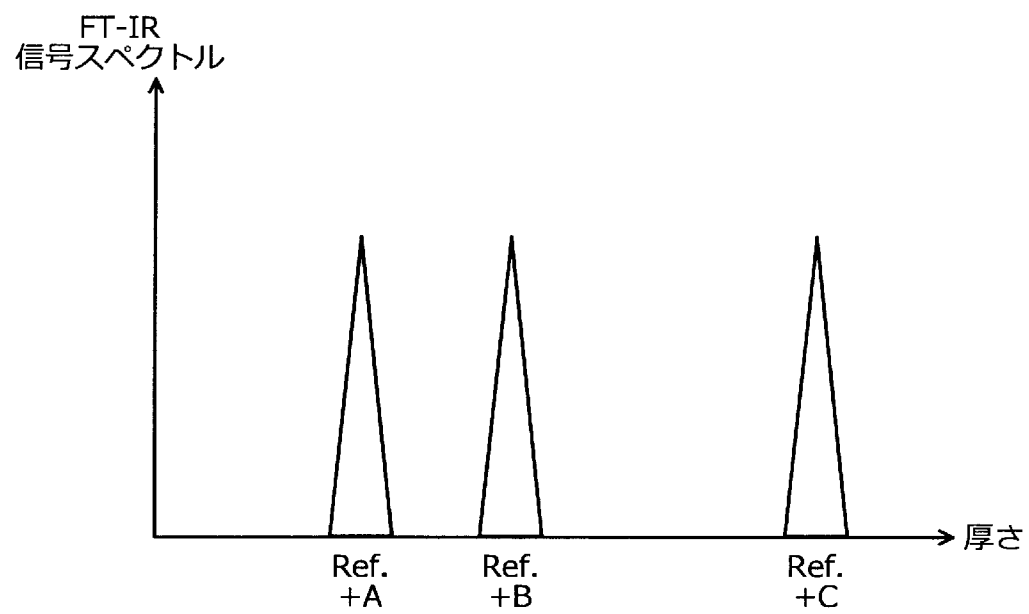
[図1]



[図2]



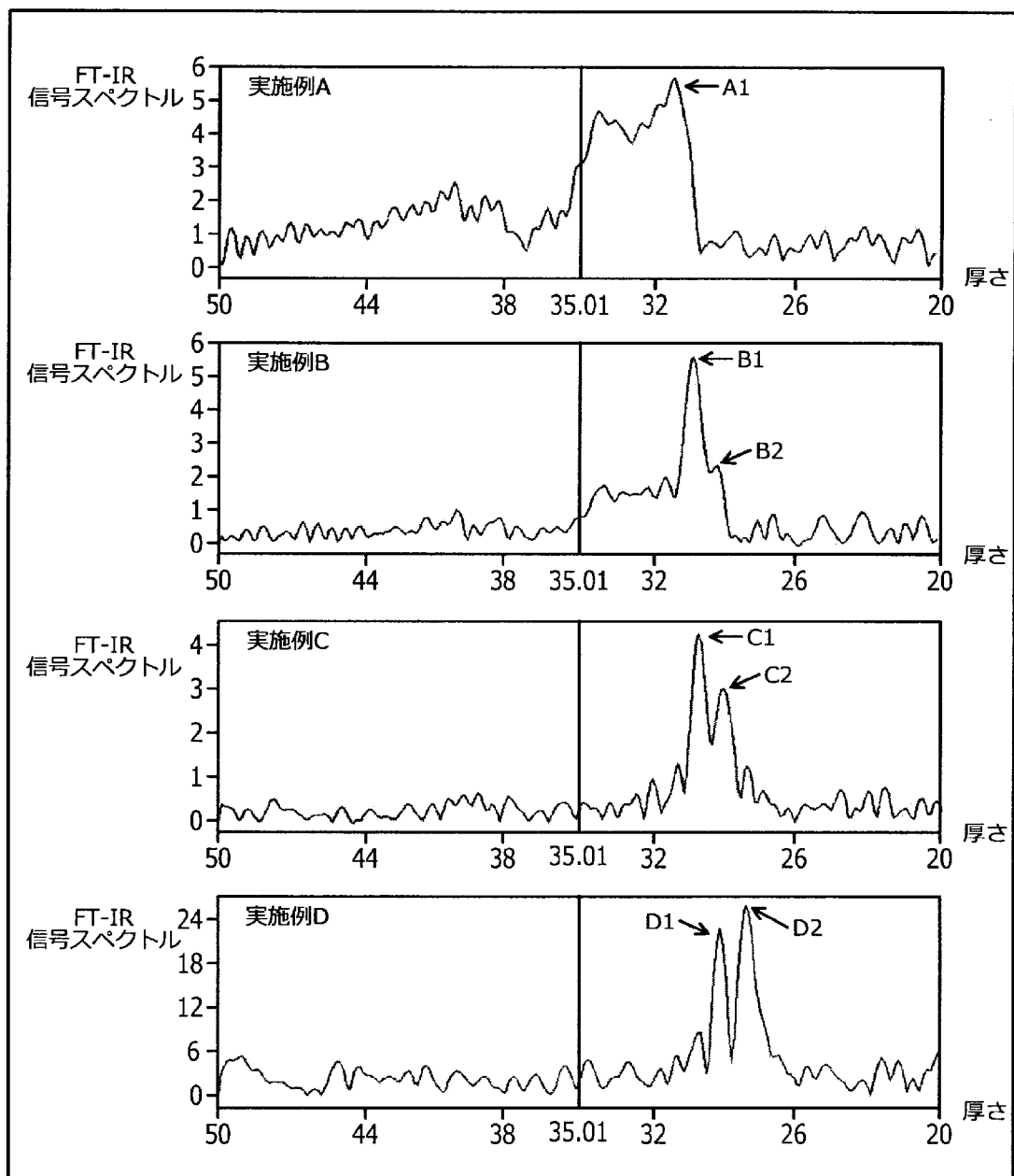
[図3]



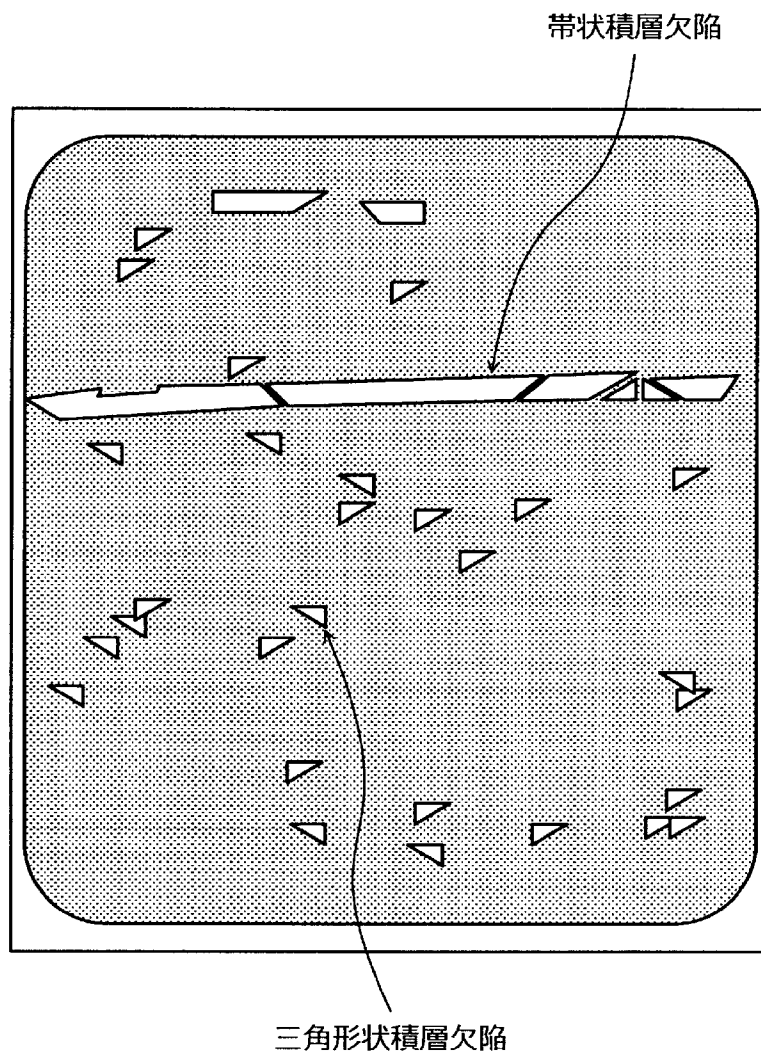
[図4]

	n型不純物ドーピング濃度 [cm ⁻³]			厚さ [μm]	
	基板	エピ層	バッファ層	エピ層	バッファ層
実施例A	5.0E+18	1.0E+18	1.0E+18	1	30
実施例B	5.0E+18	1.0E+18	3.0E+18	1	30
実施例C	5.0E+18	1.0E+18	5.0E+18	1	30
実施例D	5.0E+18	1.0E+18	8.5E+18	1	30

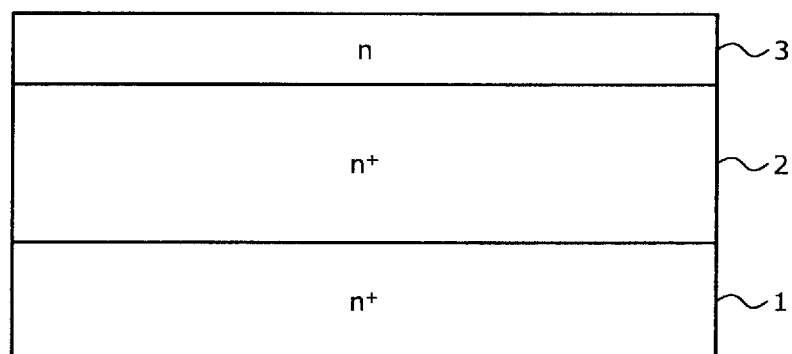
[図5]



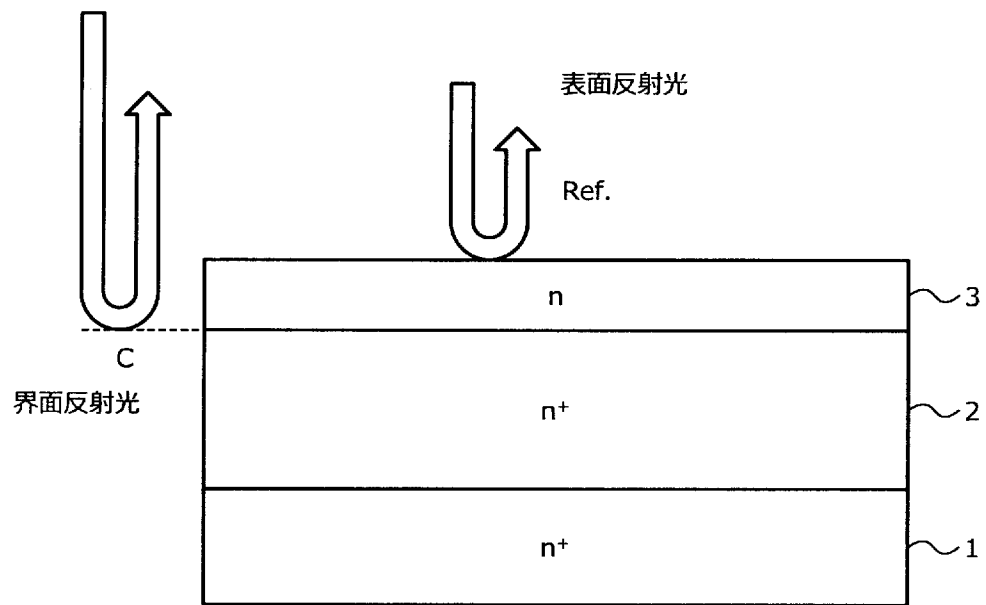
[図6]



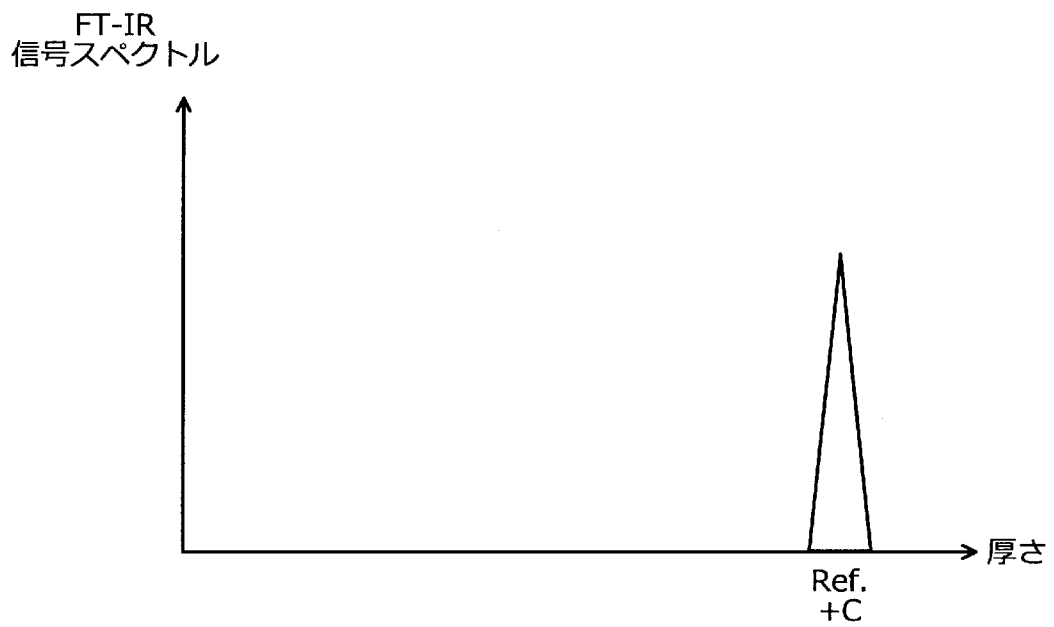
[図7]



[図8]



[図9]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/087389

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/329(2006.01)i, C30B25/20(2006.01)i, C30B29/36(2006.01)i, H01L21/20(2006.01)i, H01L21/205(2006.01)i, H01L21/66(2006.01)i, H01L29/861(2006.01)i, H01L29/868(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/329, C30B25/20, C30B29/36, H01L21/20, H01L21/205, H01L21/66, H01L29/861, H01L29/868

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	WO 2012/026234 A1 (Mitsubishi Electric Corp.), 01 March 2012 (01.03.2012), paragraphs [0016] to [0057]; fig. 1 to 7 & US 2013/0099253 A1 paragraphs [0031] to [0072]; fig. 1 to 7 & DE 112011102787 T5 & JP 5506938 B2	1-3, 5-8 4
X A	JP 2009-088223 A (Hitachi Cable Ltd.), 23 April 2009 (23.04.2009), paragraphs [0063] to [0082]; fig. 5 to 6 & US 2009/0085044 A1 paragraphs [0074] to [0093]; fig. 5 to 6 & DE 102008037357 A1	1-3, 6-8 4-5

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
21 February 2017 (21.02.17)

Date of mailing of the international search report
28 February 2017 (28.02.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/087389

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2007-250693 A (Mitsubishi Materials Corp.), 27 September 2007 (27.09.2007), paragraphs [0017] to [0030]; fig. 1 to 3 (Family: none)	1-8
Y	JP 2012-031014 A (Denso Corp.), 16 February 2012 (16.02.2012), paragraphs [0003], [0037] & US 2012/0025153 A1 paragraphs [0004], [0038] & DE 102011079855 A1 & CN 102400224 A & SE 1150726 A1	1-8
P, A	WO 2016/059670 A1 (Mitsubishi Electric Corp.), 21 April 2016 (21.04.2016), paragraphs [0001] to [0090]; fig. 1 to 11 (Family: none)	1-8

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H01L21/329(2006.01)i, C30B25/20(2006.01)i, C30B29/36(2006.01)i, H01L21/20(2006.01)i,
H01L21/205(2006.01)i, H01L21/66(2006.01)i, H01L29/861(2006.01)i, H01L29/868(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H01L21/329, C30B25/20, C30B29/36, H01L21/20, H01L21/205, H01L21/66, H01L29/861, H01L29/868

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X A	WO 2012/026234 A1 (三菱電機株式会社) 2012.03.01, 段落 0016-0057, 図 1-7 & US 2013/0099253 A1, 段落 0031-0072, 図 1-7 & DE 112011102787 T5 & JP 5506938 B2	1-3, 5-8 4
X A	JP 2009-088223 A (日立電線株式会社) 2009.04.23, 段落 0063-0082, 図 5-6 & US 2009/0085044 A1, 段落 0074-0093, 図 5-6 & DE 102008037357 A1	1-3, 6-8 4-5

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー	の日の後に公表された文献
「A」特に関連のある文献ではなく、一般的技術水準を示すもの	「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)	「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」口頭による開示、使用、展示等に言及する文献	「&」同一パテントファミリー文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日

21.02.2017

国際調査報告の発送日

28.02.2017

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

綿引 隆

5 F

2934

電話番号 03-3581-1101 内線 3516

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2007-250693 A (三菱マテリアル株式会社) 2007. 09. 27, 段落 0017-0030, 図 1-3 (ファミリーなし)	1-8
Y	JP 2012-031014 A (株式会社デンソー) 2012. 02. 16, 段落 0003, 0037 & US 2012/0025153 A1, 段落 0004, 0038 & DE 102011079855 A1 & CN 102400224 A & SE 1150726 A1	1-8
P A	WO 2016/059670 A1 (三菱電機株式会社) 2016. 04. 21, 段落 0001-0090, 図 1-11 (ファミリーなし)	1-8