

發明專利說明書 200529083

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：93112844

※申請日期：93.5.7

※IPC 分類：G06K19/06

壹、發明名稱：(中文/英文)

RFID記憶體之電流源控制

CURRENT SOURCE CONTROL IN RFID MEMORY

貳、申請人：(共2人)

姓名或名稱：(中文/英文)

1.財團法人工業技術研究院

INDUSTRIAL TECHNOLOGY RESEARCH INSTITUTE.

2.貝勒無線辨識有限公司

BELLA ID SOLUTIONS, INC.

代表人：(中文/英文) 1.翁政義/WENG, CHENG I

2.布魯斯 羅聖尼/BRUCE ROESNER

住居所或營業所地址：(中文/英文)

1.新竹縣竹東鎮中興路4段195號

No. 195, Sec. 4, Chung Hsing Rd. Chutung, Hsinchu, Taiwan R.O.C.

2.美國加州92128聖地牙哥普拉微街13034號

13034 Polvera Avenue San Diego, CA 92128, U.S.A.

國籍：(中文/英文) 1.中華民國/TW；2.美國/US

參、發明人：(共2人)

姓 名：(中文/英文)

1. 布魯斯 羅聖尼/BRUCE ROESNER
2. 彼得 納拿瓦/PETER NANAWA

住居所地址：(中文/英文)

1. 美國加州 92128 聖地牙哥普拉微街 13034 號
13034 Polvera Avenue San Diego, CA 92128, U.S.A.
2. 美國加州 92128 聖地牙哥普拉微街 13034 號
13034 Polvera Avenue San Diego, CA 92128, U.S.A.

國 籍：(中文/英文) 1. 美國/US ; 2. 美國/US

肆、聲明事項：

本案係符合專利法第二十條第一項 第一款但書或 第二款但書規定之期間，其日期為： 年 月 日。

◎本案申請前已向下列國家(地區)申請專利 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 美國 2004/2/25；10/787,875

2.

3.

4.

5.

主張國內優先權(專利法第二十五條之一)：

【格式請依：申請日；申請案號數 順序註記】

1.

2.

主張專利法第二十六條微生物：

國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

熟習該項技術者易於獲得，不須寄存。

玖、發明說明：

【發明所屬之技術領域】

本發明係有關於射頻辨識（RFID）標記之設計與使用，舉例而言，其係為一種有助於程式化並且抹除包括於該RFID標記內之一非揮發性記憶體之RFID晶片設計。

【先前技術】

傳統的RFID標記包括有非揮發性記憶體，例如電性可抹除之可程式化唯讀記憶體（EEPROM）。RFID記憶體之程式化涉及適當地設定該電壓，由於程式化EEPROM記憶胞常常需要高電壓，使得適當地設定該電壓可能會很複雜。此外，在程式化過程中，EEPROM記憶胞所捕獲的電荷會隨著電壓而呈現指數性的改變。為了要確保記憶胞的程式化，必須提供足夠的電壓，但是過高的電壓會造成電路之損壞。

程式化EEPROM記憶胞之一典型的方式為嘗試錯誤法。在程式化程序中，首先施加一低電壓，以確保電路不會受損以及記憶體並未承受過高的電壓，因其會造成可靠度的問題。如果在之後記憶體的讀取操作中發現程式化已成功完成，就不需要進一步的程式化。然而，在很多情形中，這樣的程式化會被證實未完成，因此需要一次施加稍高電壓的第二道程序，而且可能必須重複許多次直到記憶體被適當地程式化。這項技術可能需要數道程序以及可觀的時間。

【發明內容】

本發明所揭包括有關於射頻辨識（RFID）標記之系統與技術，包括RFID記憶體之電流源控制。根據本發明之一方面，一種射頻辨識標記包括：一天線；與該天線耦合之一射頻介面；以及一非揮發性記憶體，其包括有複數個記憶胞，該複數個記憶胞之至少一者包括一浮動閘極、一控制閘極、以及一設置於上述兩者之間的介電質。該非揮發性記憶體包括一受控電流源，其可修正該至少一記憶胞。此外，該非揮發性記憶體係可包括一電壓供應線調整器，其根據一感應之操作電流以限制電壓供應，該操作電流係產生於該非揮發性記憶體內之受控電流源。

根據本發明之另一方面，一種系統包括：一射頻辨識標記傳送器；一基板，其上具有複數個RFID標記，每一RFID標記包括一非揮發性記憶體，其包括一受控電流源，其可修正該非揮發性記憶體內之記憶胞；以及一程式處理器。該基板可以為一卷筒形式的基板，而且該RFID標記傳送器包括至少兩個捲筒。此外，該程式處理器可以被設置以讀取該RFID標記、抹除該RFID標記、以及程式化該RFID標記。

使用上述之系統與技術，一RFID標記的非揮發性記憶體內之一記憶胞可以藉由在該非揮發性記憶體之一位元線內施加一電流持續一段預設時間而被修正（程式化或抹除）。所述之系統與技術可以造成較快的程式化時間並且有助於精準控制晶片上之電壓，以避免對電路造成損壞。

一或多個實施方式之詳細說明將在以下搭配圖式而被呈現。其他特色與優點將可顯而易見於說明、圖式與專利申請範圍中。

【實施方式】

圖1繪示一種包括RFID記憶體內之電流源控制的RFID標記100。RFID標記100包括一天線110、一射頻（RF）介面120、以及一非揮發性記憶體140。該標記100也可包括控制邏輯130。

RFID標記100可以是一個低頻或高頻標記，而且一般而言，所述之系統與技術可以被應用至RFID的全部範圍（諸如，目前所包括之125KHz、13.56MHz、900Mhz以及2.45GHz之標記）。舉例而言，天線110可以為一近場耦合元件，其係設置以操作於高頻帶。RFID標記100可以是一被動或主動RFID元件。該標記100可以從一種標記至環繞一讀取線圈之能量的電感性耦合（inductive coupling）獲得其電源。可替代地，該標記100也可以使用放射性耦合（radiative coupling）。

射頻介面120、控制邏輯130與非揮發性記憶體140可以被整合於一單一的積體電路（IC）中，諸如低功率互補式金氧半（CMOS）IC晶片。射頻介面120可以為IC之類比部分，而且控制邏輯130與非揮發性記憶體140可以為IC之數位部分。

該IC也可以包括調整電容之天線以及專為天線110而

設計的射頻對直流 (RF-to-DC) 整流器，其可為標記100之耦合元件。天線110可以使得RFID標記100獲得電源以活化標記所在的晶片上。天線110可以擁有許多不同的形狀與尺寸，取決於所使用之RFID耦合系統型式的不同。控制邏輯130可以同時包括數位控制與資料調變電路。非揮發性記憶體140包括一使用於修正（程式化或抹除）裡面的記憶胞之受控電流源，而且非揮發性記憶體140可以為一電性可抹除之可程式化唯讀記憶體（EEPROM）。

圖2繪示一種非揮發性記憶胞200，其係被耦合至一字元線210以及一位元線220，諸如可以被使用於圖1之RFID標記中。非揮發性記憶胞200包括一浮動閘極202、一控制閘極204、以及一設置於上述兩者之間的介電質206。介電質206可以為任何數目之介電材料，取決於其應用，例如一種氧化層或一種氧化／氮化層。

富爾諾罕（Fowler Nordheim，FN）穿隧電流係使用於記憶胞200的程式化中。由於電流對電場之變動係呈指數方式，這種FN穿隧電流可能非常難以控制。跨越介電質之電場強度係同時為所施電壓與介電質厚度之函數。電場強度會隨著所施電壓而直線增加，但隨著介電質厚度而減少。使用典型矽晶圓業者所提供之測量數據，用來描述關係式的指數項大約為30：

$$(1) \quad I = C_1 \times (V/t)^{30}$$

其中 I =電流、 V =電壓、 t =氧化層厚度、而且 C_1 =常數。

使用此一關係式，電流的變動可以被看得非常清楚。

在程式化電性可抹除之可程式化唯讀記憶體（EEPROM）胞時所使用的電流係與累積在浮動閘極上的電荷成正比。所需之程式化時間則與電流成反比：

$$(2) \quad T = C_2 / I$$

其中 T = 程式化時間、 C_1 = 常數。因此，程式化時間對於電壓與氧化層厚度具有相同之指數關係：

$$(3) \quad T = C_3 \times (t/V)^{30}$$

其中 $C_3 = C_2 / C_1$ 。

假設氧化層厚度可能每個晶圓、每批晶圓都有至少 +/-2% 的不同，程式化時間之比值將有 3.32 之倍數的改變。如果橫跨閘極到源極之總程式化電壓被控制在 17.5 至 18.5 伏特之間的限制內，將會影響 5.29 之倍數的程式化時間。因此，根據上述兩個獨立參數，程式化時間將會有 17.6 之倍數的改變。正確地說，如果晶片設計係為了最高電壓與最薄氧化層之目的，那麼以最低電壓與最厚氧化層進行程式化將花費 17.6 倍的時間（最難程式化）。如果電壓窗口僅被控制在 2 伏特，該數值將變成 93.4。即使電壓可能只有 0.5 伏特的控制範圍，程式化時間將改變 7.6 倍。

解決之道在於控制程式化電流。如此消除了介電質厚度與電壓控制之變動性。典型的電流源可以被控制在 1.5 之倍數的 +/-20%。此一結果遠優於上述有電壓調整的條件下之 7.6 倍的最佳情形。此外，電路與電流需求也可以減少。

控制流通記憶胞的電流以進行程式化，可以消除嘗試錯誤的需要。藉由確保適當的程式化電流，記憶胞的過高

壓力與不足之程式化可被消除。

圖3繪示RFID記憶體電路300之範例，其包括一受控電流源。這類型的電路可以被用於控制流經RFID標記之非揮發性記憶體之記憶胞的電流。當字元線2 (WL2) 被設定於一低電壓 (例如，0伏特) 時，字元線1 (WL1) 可以被設定於一高電壓 (例如，12伏特)，因而禁止連接到字元線2 (WL2) 之記憶胞的寫入動作。在電晶體N2導通時，電晶體N1可以被截止。如此確保在位元線1 (BL1) 未被程式化時，位元線2 (BL2) 被程式化。位元線之源極端可以為-V，而其汲極端保持浮接。電晶體NTM被用來作為電流鏡，以在每一位元線內建立固定電流 (例如，在N2導通而N1截止時，該電流流經NT2而非NT1)。每一位元線尋找其電壓位準以確保電流之適當位準，藉以保持程式化之一致性。

雖然每一個別之位元與字元線電壓可以被控制，以避免到達過量電壓，解碼電路與電壓供應線可到達更高的位準，除非經過調整。圖3的電路可以被加強以控制內部的電壓供應線或施加至RFID晶片的電壓。

圖4繪示RFID記憶體電路400之範例，其包括一電壓供應線調整器以及一受控電流源。藉著增加一個啞記憶胞 (BLD，其可以為包括電晶體ND之完整位元線上的複數個啞記憶胞之一者)，該啞記憶胞在每一程式化週期內被程式化，其電流可以被感應且被使用來限制晶片的電壓。電流源NTD的源極電壓在獲得所欲之電流時會上升。一旦電壓上升超過其臨界值時，電晶體NTC會導通。電晶體NTC

之大小必須足以負載電壓供應線410並且使得電壓被控制。

因此，該電路係作為一個回授迴路，使得一旦電壓線欲上升而超過足以程式化記憶包之電壓時，會感應NTD之源極並且會造成供應線之額外負載（電流係從該供應線被拉出）。雖然此範例保留每一位元線上之電流控制，其也可以適用於沒有個別之電流源的情形。由於電壓可以藉由啞記憶胞而被良好控制，而且晶片之記憶體內的記憶胞之變動通常很小，監控啞記憶胞之單一電壓調整器可以勝任控制程式化。此外，儘管圖4與圖5討論了記憶體之程式化，所敘述之系統與技術也可被使用於抹除記憶體。

圖5與圖8~25繪示RFID記憶體電路500之另一範例，其包括一電壓供應線調整器以及一受控電流源。RFID記憶體電路500包括記憶體陣列電路540以及位元線控制電路520。記憶體陣列電路540係為一種33x33的記憶體陣列，而電路540的詳細內容則如區域542~560之圖8~17中所繪示。

位元線控制電路520的詳細內容則如區域522~536之圖18~25中所繪示。在位元線控制電路520中，電流係由使用參考電壓（VREFN）之電流鏡所建立，其可在其他區域被產生，藉著選擇六個N通道（I93~I98）與六個P通道（I100~I104，I114）電晶體之不同組合，透過位元線所選擇之電流可以改變36倍。如此達成程式化時間之設定。該程式化時間可以藉由增加位元線電流而減少。

進入每個位元線的電流因此可以透過P通道電晶體I15以及I26~I57而單獨地被控制。交換電晶體I25以及I59~I90

控制即將被程式化的位元。在正常抹除模態中，所有的交換電晶體均被導通，使得所有的位元同時被抹除。此外，P通道電流源只需要在程式化與抹除模態中被啟動，在此時PR為高態而電晶體I106被導通。四組位元線（每組八條位元線）接著饋入記憶體陣列。

額外的P通道電晶體電流源(I92)與交換電晶體（I91）被增加於位元控制電路。BLB4線被使用來建立晶片電壓供應之電壓調整。

所敘述之系統與技術可以被使用於程式化與抹除配置於RFID標記內之RFID記憶體（亦即標記已經被附加於標地物上）或作為RFID製程之一部分。圖6繪示一種RFID標記程式化系統。該系統包括一種RFID標記傳送器，其包括兩個捲筒610與620，其可移動一捲筒形式的基板600，該筒形式的基板600藉由一個程式處理器630而具有複數個RFID標記。程式處理器630可以包括允許RFID標記之讀取、抹除與程式化的功能。舉例來說，這些標記可以在使用之前即已製作完成、以編錄資料預先程式化、並且儲存於捲筒610。接著，當標記即將被販售以使用於特定用途時，基板600可被附加於第二捲筒620、由程式處理器630所傳送並且為了特定用途而加以準備：使得該編錄資料被讀取與抹除，並且以新的特殊應用資訊加以程式化。

使用上述之系統與技術，標記內的RFID記憶體可以視需求而很快速地藉由在位元線內施加一電流持續一段預設時間而被修正。在給定RFID標記之設定以及修正記憶體所

需之相對的定義時間之條件下，施加至記憶胞之總電荷係為已知，而且該等標記可以在沒有測試操作的情況下適當地被程式化。

此外，RFID標記在本質上係可以被模組化，提供標記之製程上的額外彈性。圖7繪示一種捲筒形式的基板700，其上具有模組化之RFID標記。模組化標記710包括一天線720與一模組730，其包括一導電圖案以及一晶片740。關於模組化標記設計以及可能製程之更詳細的內容，請參閱美國專利申請案「ATTACHMENT of RFID MODULES TO ANTENNAS」，申請號No.10/692,497，申請日期為2003年10月24日；以及美國專利申請案「CHIP ATTACHMENT of RFID MODULES TO ANTENNAS」，申請號No.10/396,932，申請日期為2003年3月25日。

因此，本發明案在目的及功效上均深富實施之進步性，極具產業之利用價值，且為目前市面上前所未見之運用，依專利法之精神所述，本發明案完全符合發明專利之要件。

唯以上所述者，僅為本發明之較佳實施例而已，當不能以之限定本發明所實施之範圍，即大凡依本發明申請專利範圍所作之均等變化與修飾，皆應仍屬於本發明專利涵蓋之範圍內，謹請 貴審查委員明鑑，並祈惠准，是所至禱。

為進一步對本發明有更深入的說明，乃藉由以下圖示、圖號說明及發明詳細說明，冀能對 貴審查委員於審查工作有所助益，其中：

【圖式簡單說明】

圖1繪示一種包括RFID記憶體內之電流源控制的RFID標記；

圖2繪示一種非揮發性記憶胞；

圖3繪示RFID記憶體電路之範例，其包括一受控電流源；

圖4繪示RFID記憶體電路之範例，其包括一電壓供應線調整器以及一受控電流源；

圖5與圖8~25繪示RFID記憶體電路之另一範例，其包括一電壓供應線調整器以及一受控電流源；

圖6繪示一種RFID標記程式化系統；以及

圖7繪示一種捲筒形式的基板，其上具有模組化之RFID標記。

不同圖式中類似的參考符號代表類似元件。

圖號說明：

100-RFID標記

110-天線

120-射頻介面

130-控制邏輯

140-非揮發性記憶體

200-非揮發性記憶胞

202-浮動閘極

204-控制閘極
206-介電質
210-字元線
220-位元線
300-RFID記憶體電路
WL1-字元線1
WL2-字元線2
N1-電晶體
N2-電晶體
BL1-位元線1
BL2-字元線2
NTM-電晶體
400-RFID記憶體電路
BLD-啞記憶胞
ND-電晶體
NTD-電流源
NTC-電晶體
410-電壓供應線
500-RFID記憶體電路
520-位元線控制電路
540-記憶體陣列電路
I91-交換電晶體
I92-P通道電流源
I93~I98-N通道電晶體

I100~I104，I114-P通道電晶體

I15，I26~I57-P通道電晶體

I25，I59~I90-交換電晶體

610，620-捲筒

600-捲筒形式的基板

630-程式處理器

700-捲筒形式的基板

710-模組化標記

720-天線

730-模組

740-晶片

伍、中文發明摘要：

本發明所揭包括有關於射頻辨識（RFID）標記之系統與技術，包括RFID記憶體之電流源控制。根據本發明之一方面，一種射頻辨識標記包括：一天線；與該天線耦合之一射頻介面；以及一非揮發性記憶體，其包括有複數個記憶胞，該複數個記憶胞之至少一者包括一浮動閘極、一控制閘極、以及一設置於上述兩者之間的介電質。該非揮發性記憶體包括一受控電流源，其可修正該至少一記憶胞。此外，該非揮發性記憶體係可包括一電壓供應線調整器，其根據一感應之操作電流以限制電壓供應，該操作電流係產生於該非揮發性記憶體內之受控電流源。

陸、英文發明摘要：

The present disclosure includes systems and technologies related to RFID tags including current source control in RFID memory. According to an aspect, a radio frequency identification tag includes an antenna, a radio frequency interface coupled with the antenna, and a non-volatile memory including multiple memory cells, at least one of the memory cells including a floating gate, a control gate, and a dielectric there between. The non-volatile memory includes a controlled current source operable to modify the at least one memory cell. Additionally, the non-volatile memory can include a voltage supply line regulator that limits voltage

supply based on a sensed operational current that results from the controlled current source in the non-volatile memory.

拾、申請專利範圍：

- 1.一種射頻辨識標記，包括：
 - 一天線；
 - 一射頻介面，其與該天線耦合；以及
 - 一非揮發性記憶體，其包括有複數個記憶胞，該複數個記憶胞之至少一者包括一浮動閘極、一控制閘極、以及一設置於上述兩者之間的介電質，而且該非揮發性記憶體更包括一受控電流源，其可修正該至少一記憶胞。
- 2.如申請專利範圍第1項所述之射頻辨識標記，其中該受控電流源包括一電流鏡，其可調整該非揮發性記憶體之複數條位元線內之電流。
- 3.如申請專利範圍第1項所述之射頻辨識標記，其中該受控電流源包括：複數個電晶體，其與該非揮發性記憶體之位元線耦合；以及一額外電晶體，其係設置以具有一受迫電流並且為飽和狀態，該額外電晶體具有一閘極，其與該複數個電晶體之閘極耦合。
- 4.如申請專利範圍第1項所述之射頻辨識標記，其中該非揮發性記憶體更包括有一電壓供應線調整器，其根據一感應之操作電流以限制電壓供應，該操作電流係產生於該非揮發性記憶體內之受控電流源。
- 5.如申請專利範圍第4項所述之射頻辨識標記，其中該電壓供應線調整器包括：一啞記憶胞；一電晶體，其與該非揮發性記憶體之一電壓供應線耦合；以及一電流鏡，其透過一第二線與該啞記憶胞耦合，該電晶體具有一與該

第二線耦合之閘極。

- 6.如申請專利範圍第5項所述之射頻辨識標記，其中該第二線包括一位元線，其連接至該非揮發性記憶體之包括該啞記憶胞之複數個啞記憶胞。
- 7.如申請專利範圍第6項所述之射頻辨識標記，其中該非揮發性記憶體包括複數個電晶體，其與該非揮發性記憶體之資料位元線以及該電流鏡耦合。
- 8.如申請專利範圍第6項所述之射頻辨識標記，其中流經該非揮發性記憶體之複數條位元線的電流可以被控制於36個等級。
- 9.如申請專利範圍第1項所述之射頻辨識標記，其中該受控電流源控制在至少一記憶胞進行程式化時流經該至少一記憶胞之電流。
- 10.如申請專利範圍第1項所述之射頻辨識標記，其中該天線包括一近場耦合元件，其係設置以操作於高頻帶。
- 11.如申請專利範圍第1項所述之射頻辨識標記，其中該射頻介面包括一互補式金氧半積體電路之一類比部分，而且該非揮發性記憶體包括該互補式金氧半積體電路之一數位部分。
- 12.如申請專利範圍第1項所述之射頻辨識標記，其中該介電質包括一氧化層。
- 13.如申請專利範圍第1項所述之射頻辨識標記，其中該非揮發性記憶體包括一電性可抹除之可程式化唯讀記憶體。
- 14.一種系統，包括：

- 一射頻辨識標記傳送器；
- 一基板，其上具有複數個RFID標記，每一RFID標記包括
 - 一非揮發性記憶體，其包括一受控電流源，其可修正該非揮發性記憶體內之記憶胞；以及
 - 一程式處理器。
- 15.如申請專利範圍第14項所述之系統，其中該非揮發性記憶體更包括有一電壓供應線調整器，其根據一感應之操作電流以限制電壓供應，該操作電流在該程式處理器修正儲存於該記憶胞內的數值時產生於該非揮發性記憶體內之受控電流源。
- 16.如申請專利範圍第15項所述之系統，其中該電壓供應線調整器包括：
 - 一啞記憶胞；
 - 一電晶體，其與該非揮發性記憶體之一電壓供應線耦合；
 - 以及一電流鏡，其透過一第二線與該啞記憶胞耦合，該電晶體具有一與該第二線耦合之閘極。
- 17.如申請專利範圍第14項所述之系統，其中該基板包括一卷筒形式的基板，而且該RFID標記傳送器包括至少兩個捲筒。
- 18.如申請專利範圍第14項所述之系統，其中該RFID標記包括模組化之RFID標記。
- 19.如申請專利範圍第14項所述之系統，其中該程式處理器係設置以讀取該RFID標記、抹除該RFID標記、以及程式化該RFID標記。
- 20.一種方法，包括：

修正一射頻辨識標記之非揮發性記憶體內之一記憶胞，
其係藉由在該非揮發性記憶體之一位元線內施加一電
流持續一段預設時間。

21.如申請專利範圍第20項所述之方法，其中修正該記憶胞
係包括程式化該記憶胞。

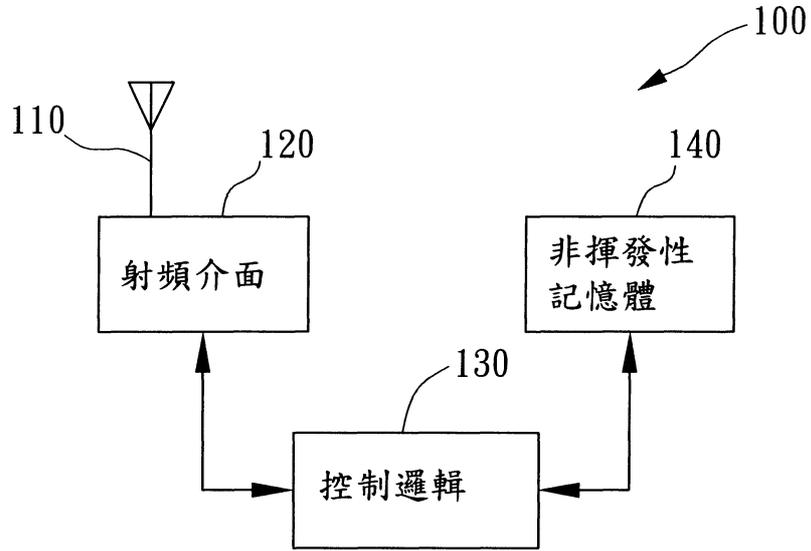
22.一種裝置，包括：

一天線；

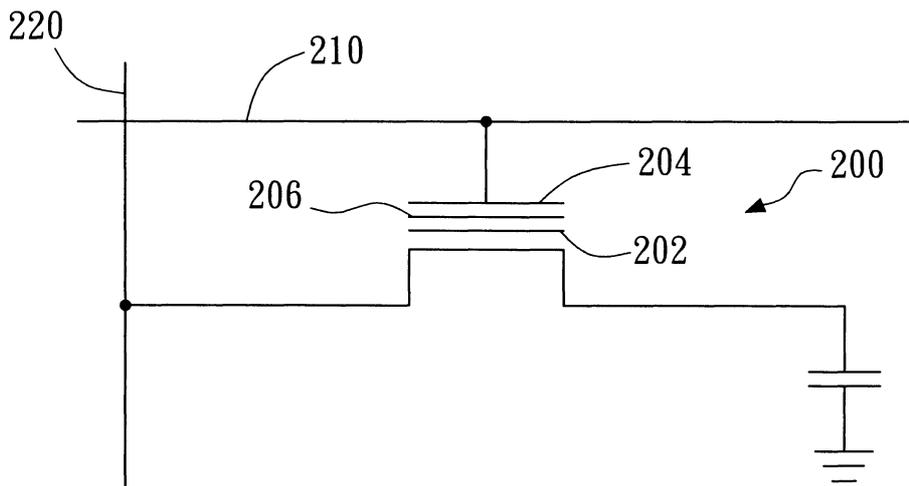
一射頻介面，其與該天線耦合；以及

一非揮發性記憶體，其包括用來在該非揮發性記憶體之
一位元線內施加一電流持續一段預設時間以修正該非
揮發性記憶體內之一記憶胞的機構。

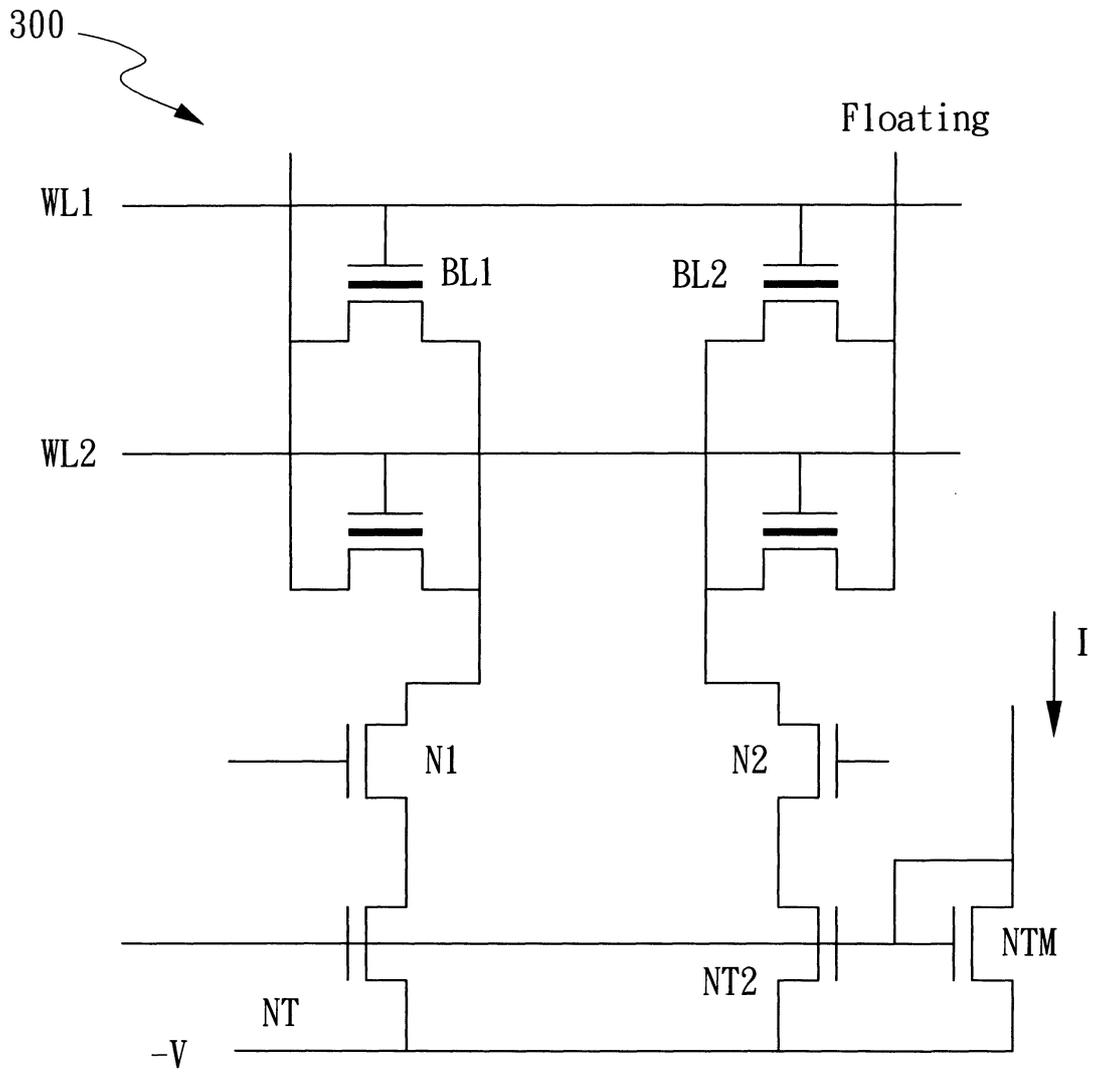
23.如申請專利範圍第22項所述之裝置，其中該位元線包括
一啞位元線，而且該非揮發性記憶體更包括用來感應該
啞位元線內之電流並且根據該感應電流以限制被供應至
該記憶胞之電壓的機構。



圖一



圖二



圖三

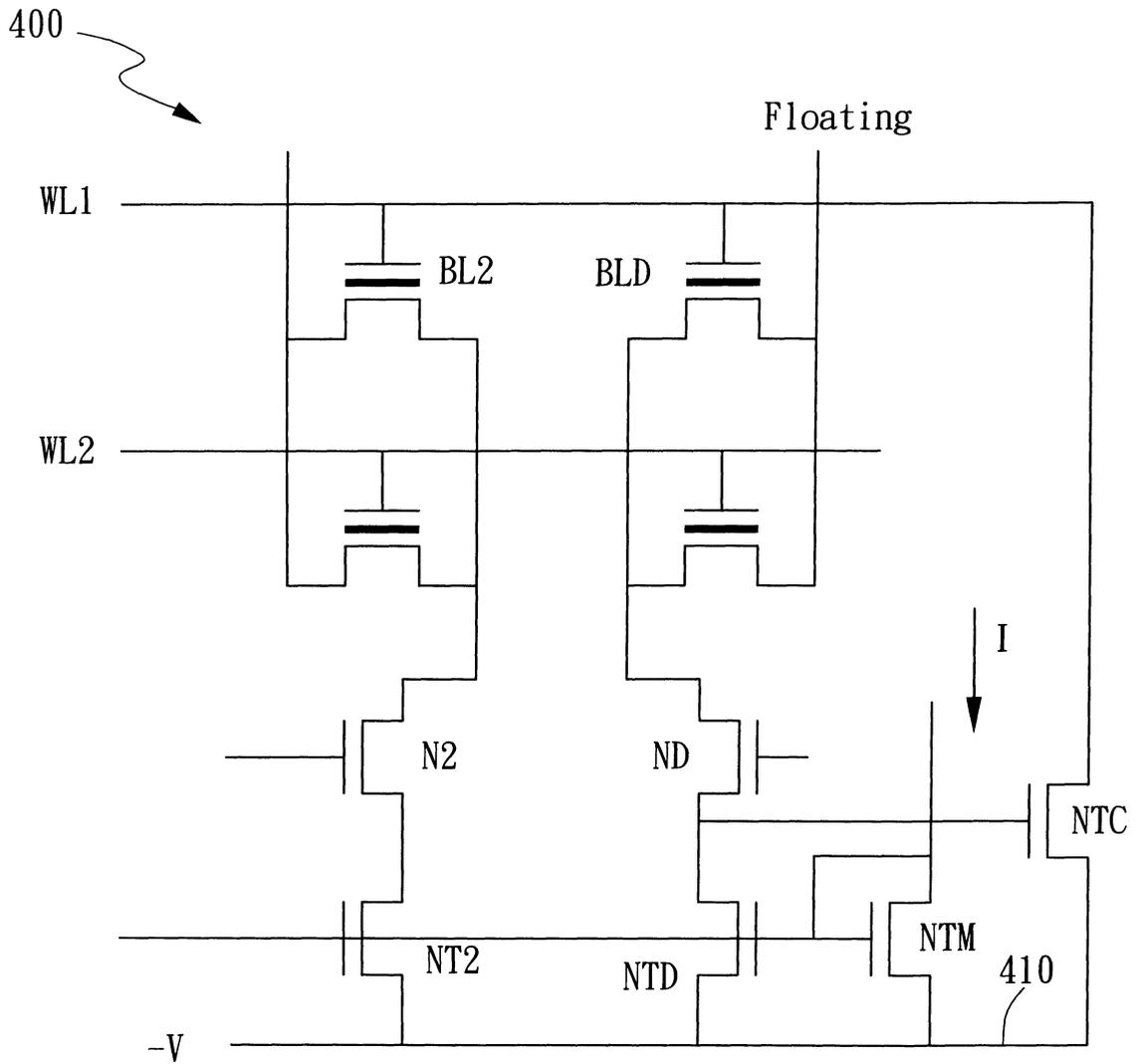


圖 四

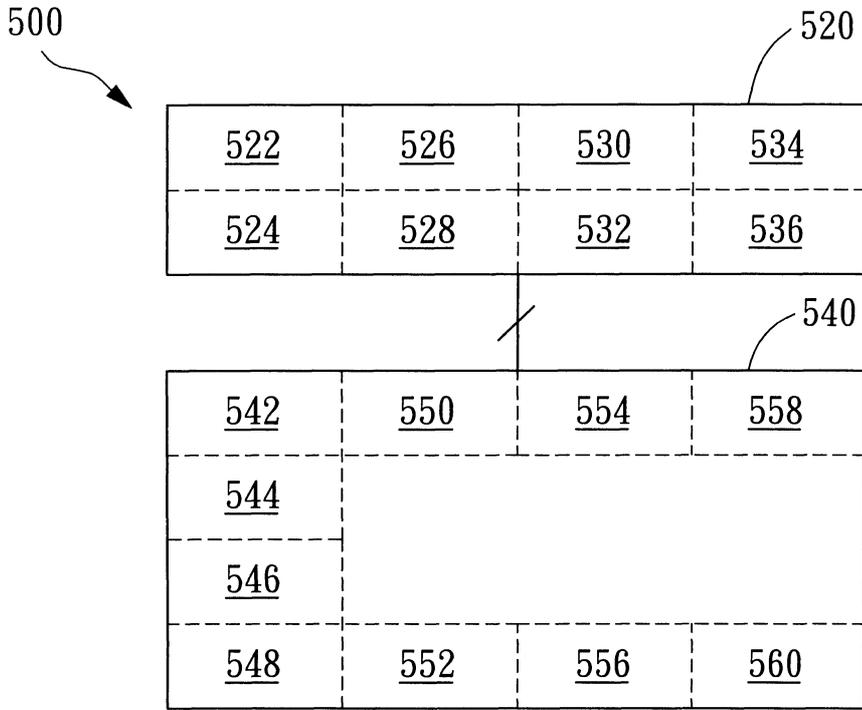


圖 五

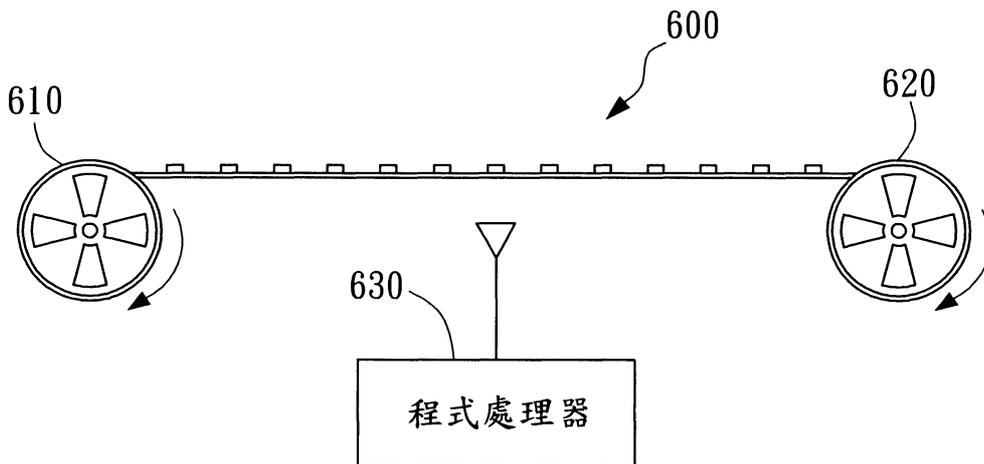


圖 六

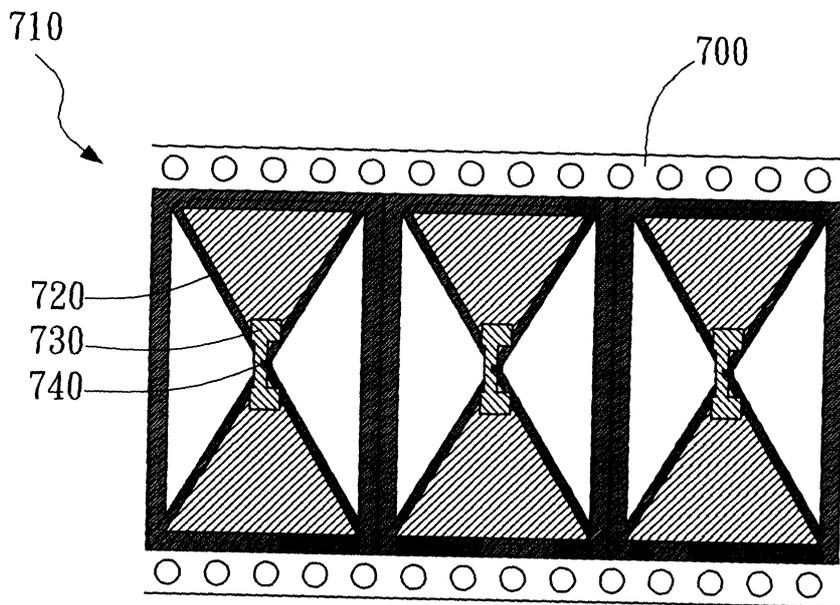
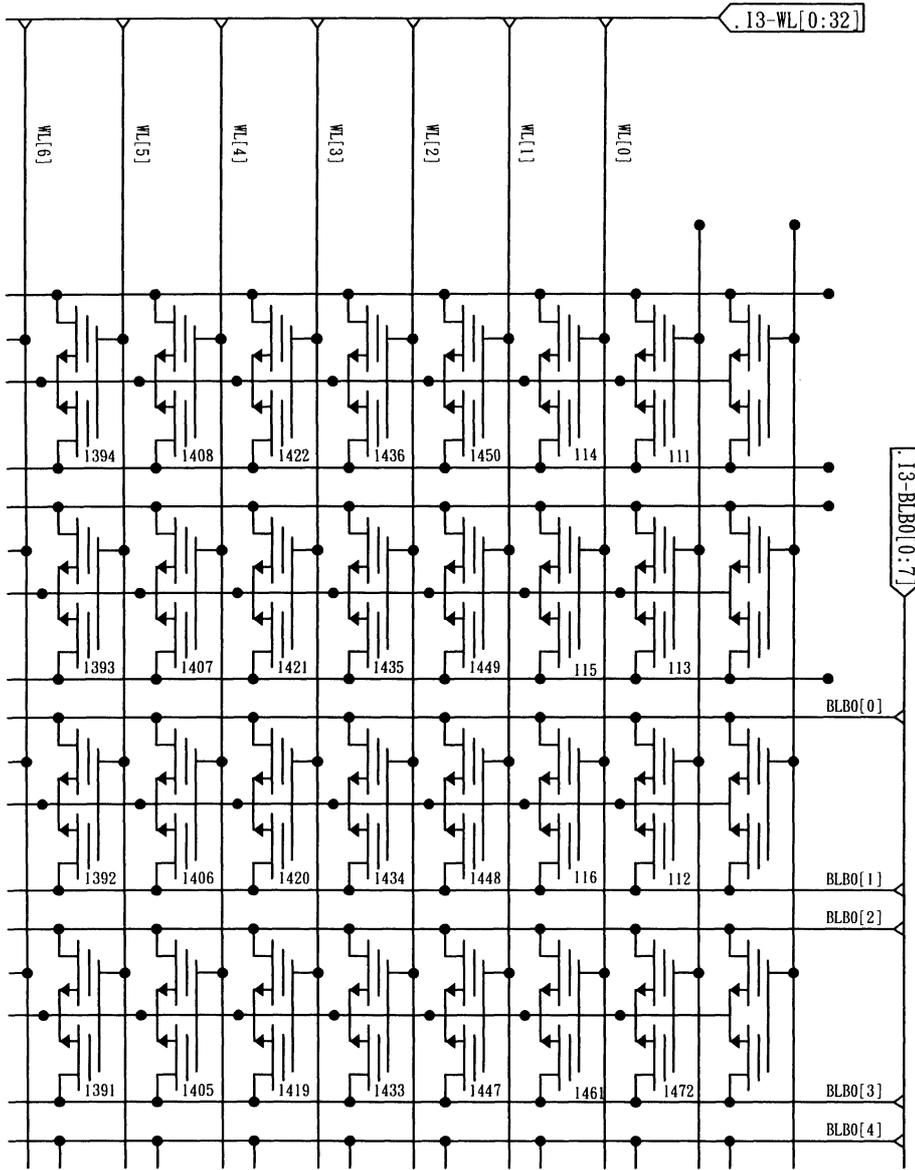


圖 七

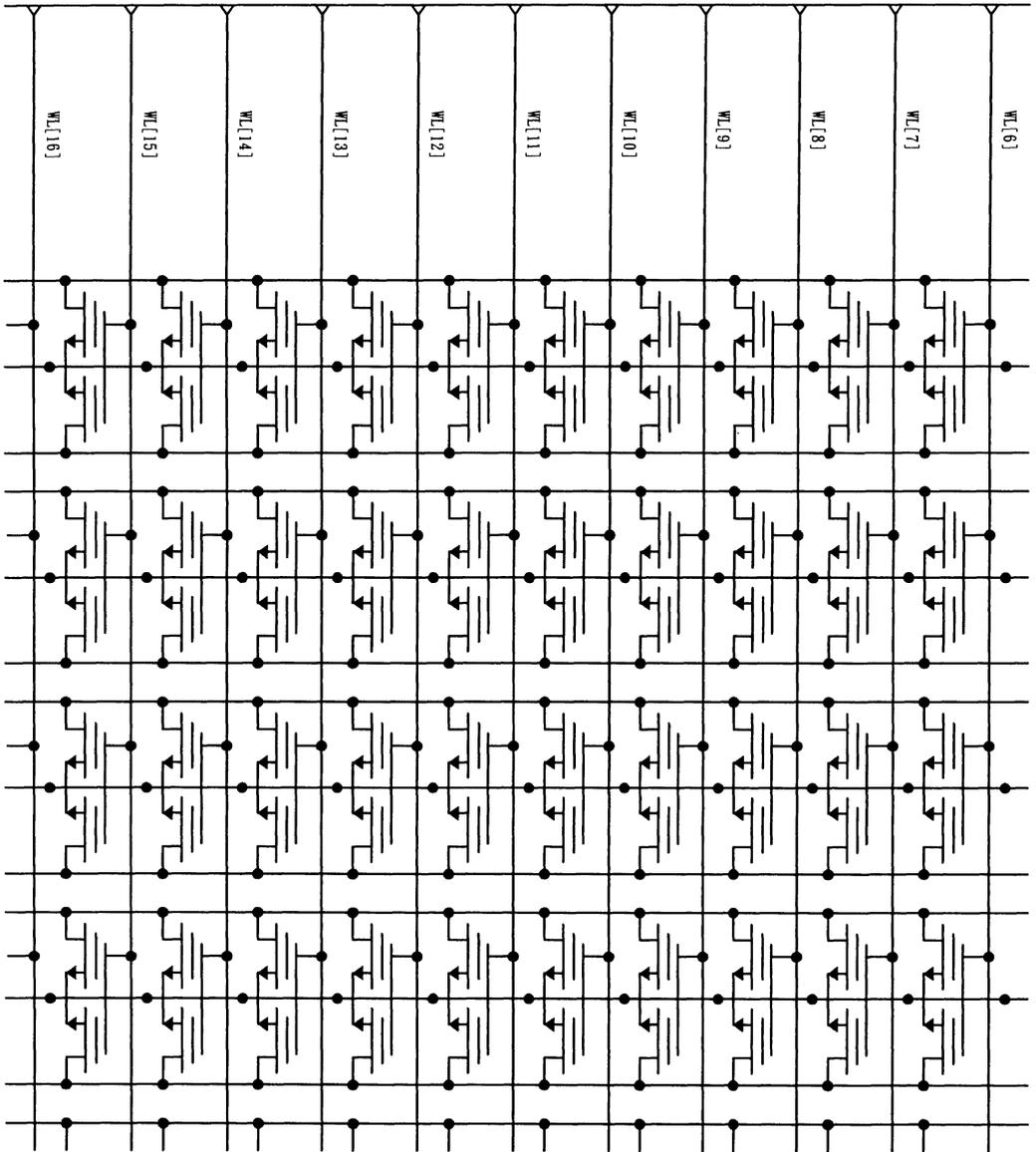
圖

八



圖九

544



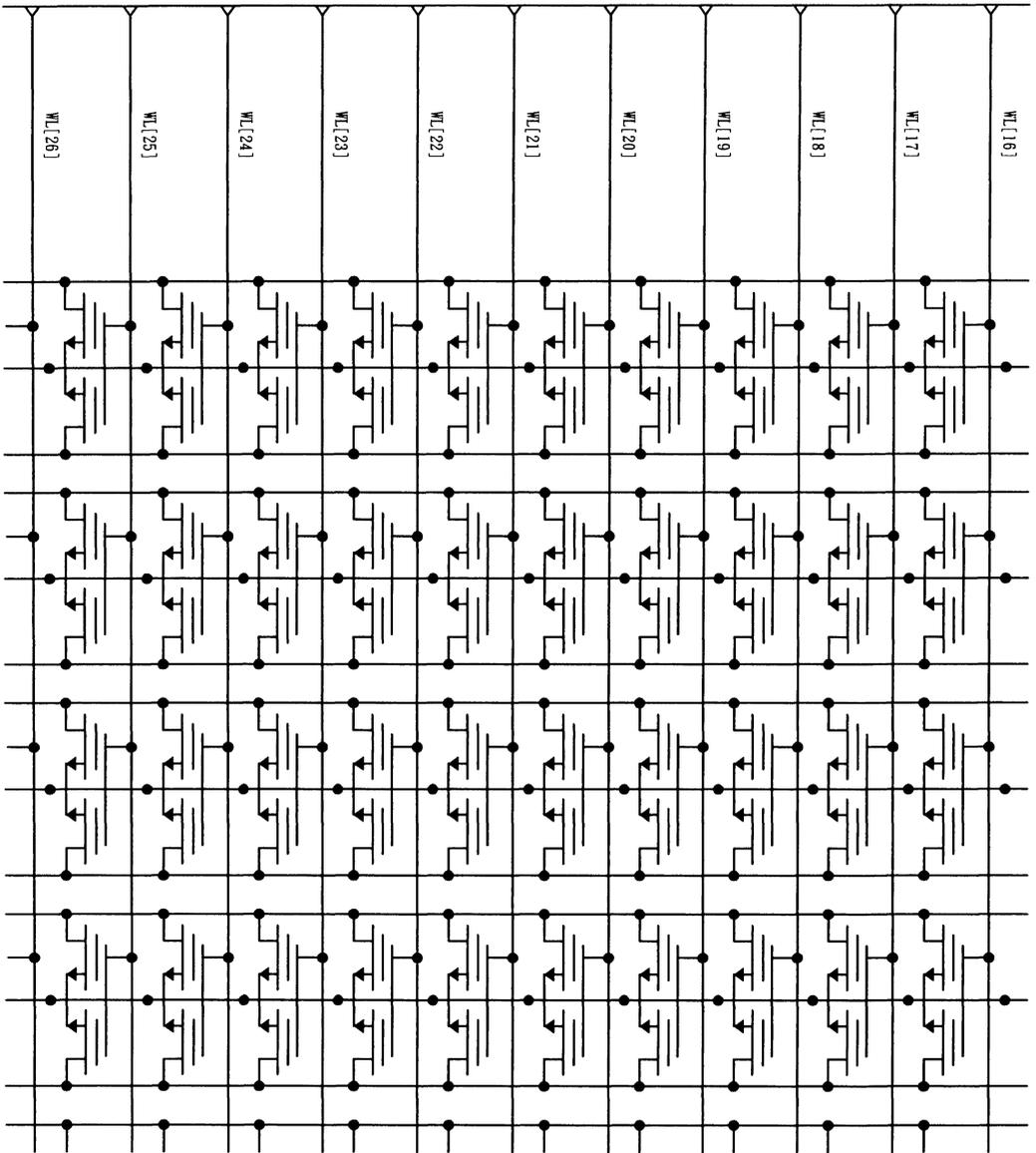


圖 十

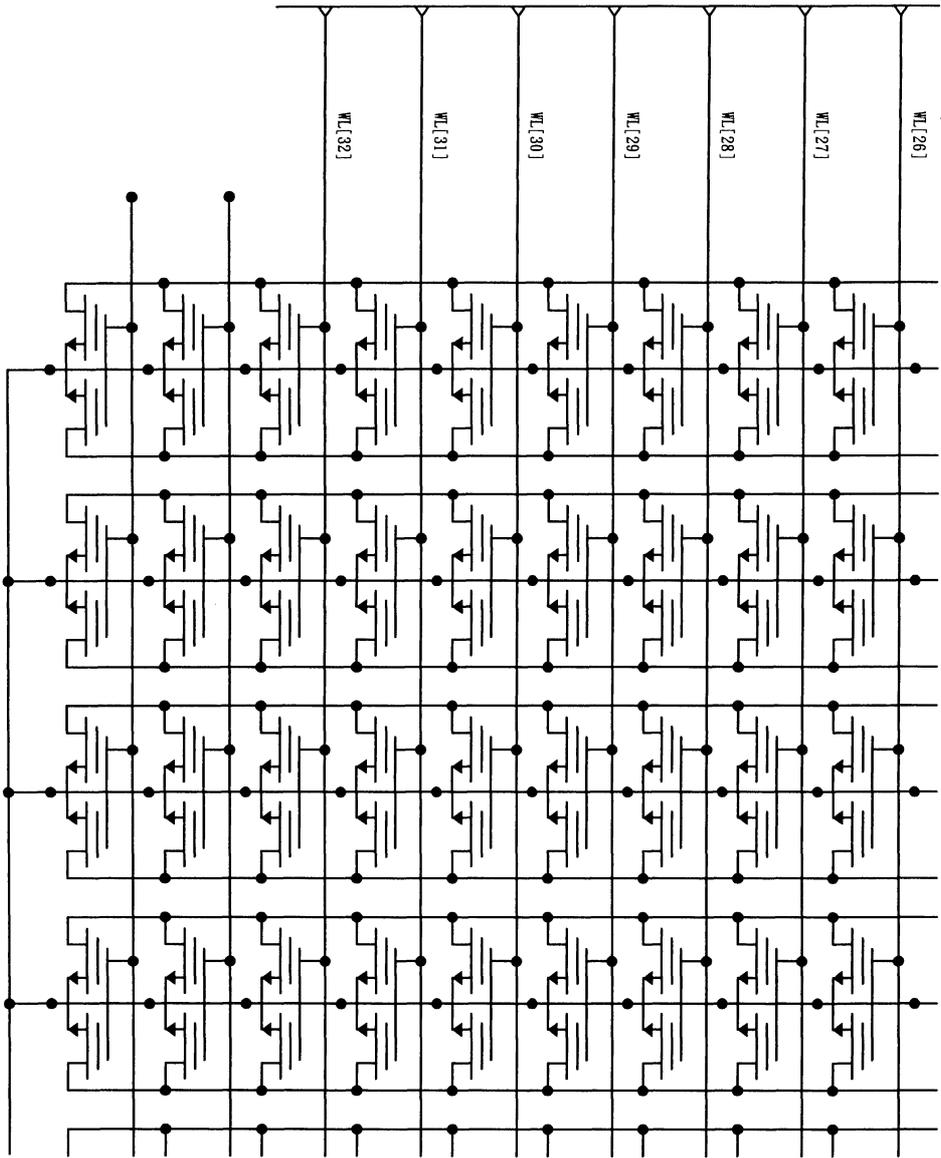
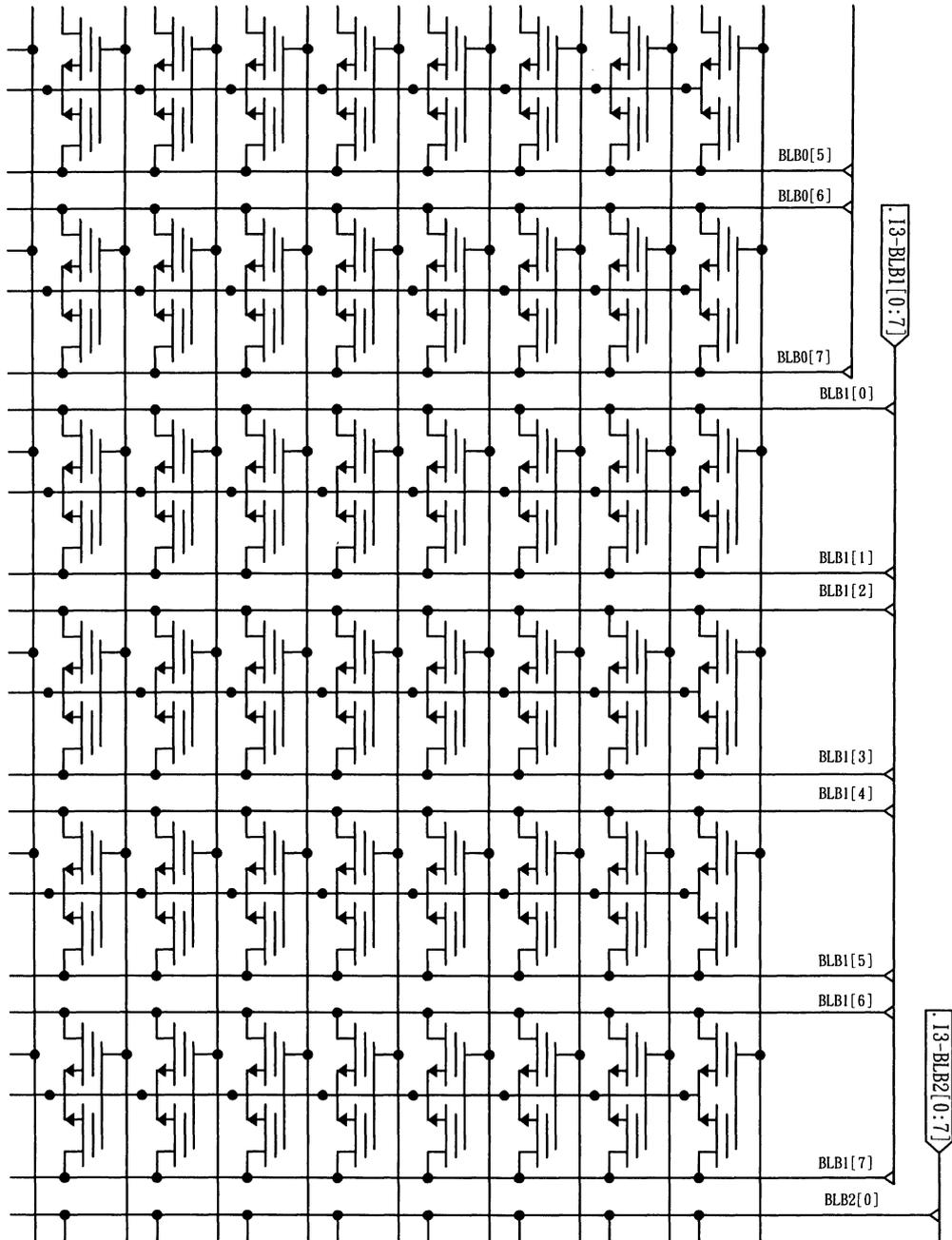


圖 十二

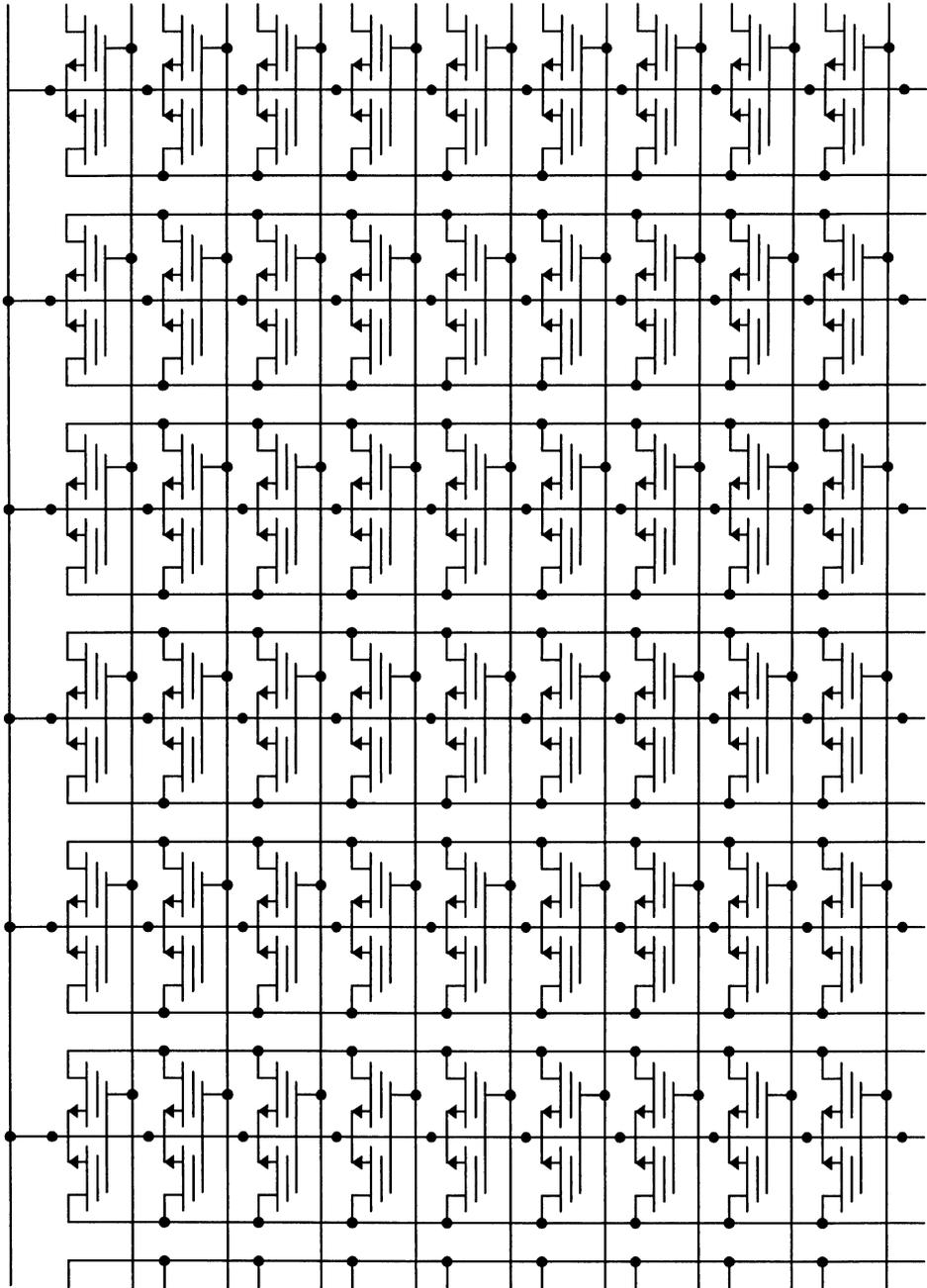


550

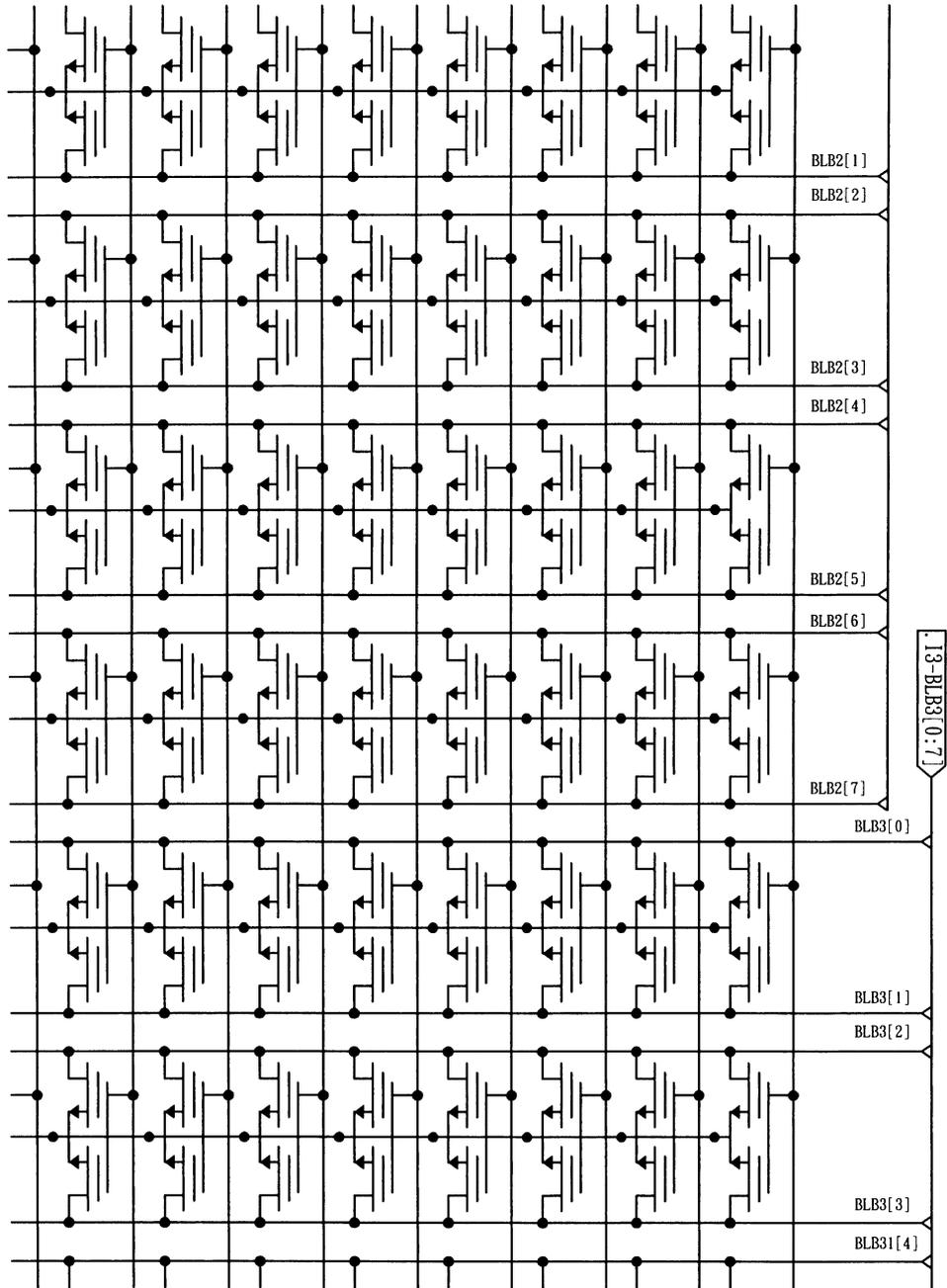


圖十三

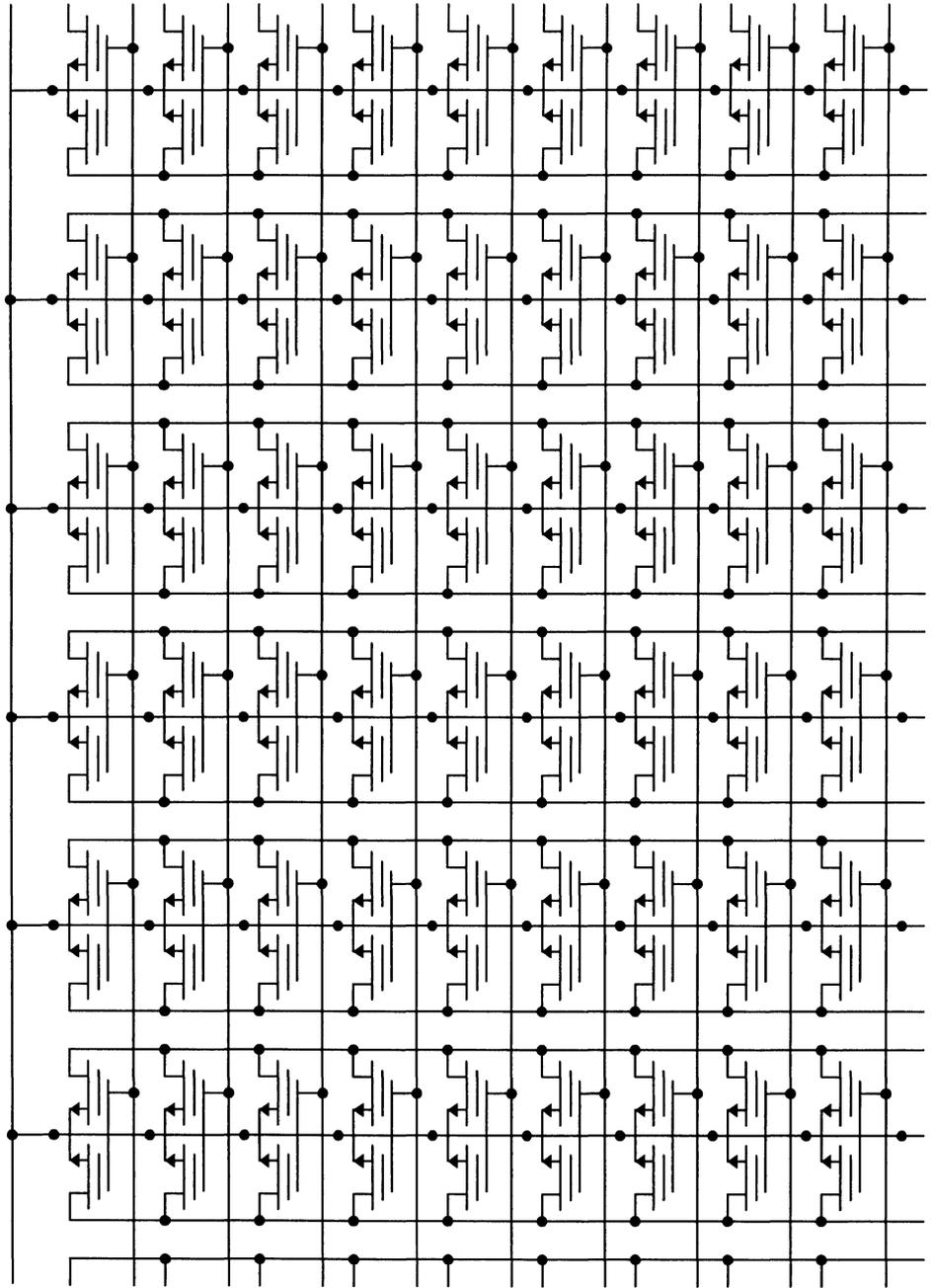
552



圖十四

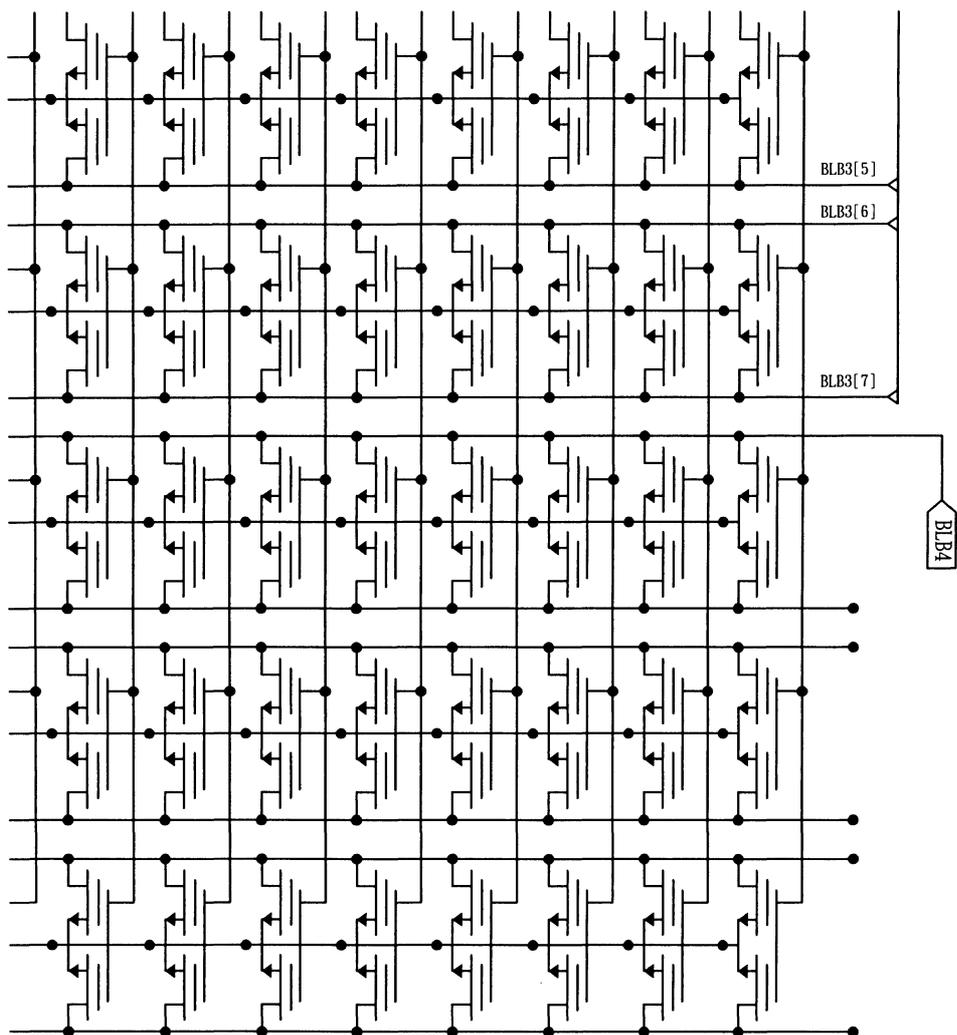


圖十五



556

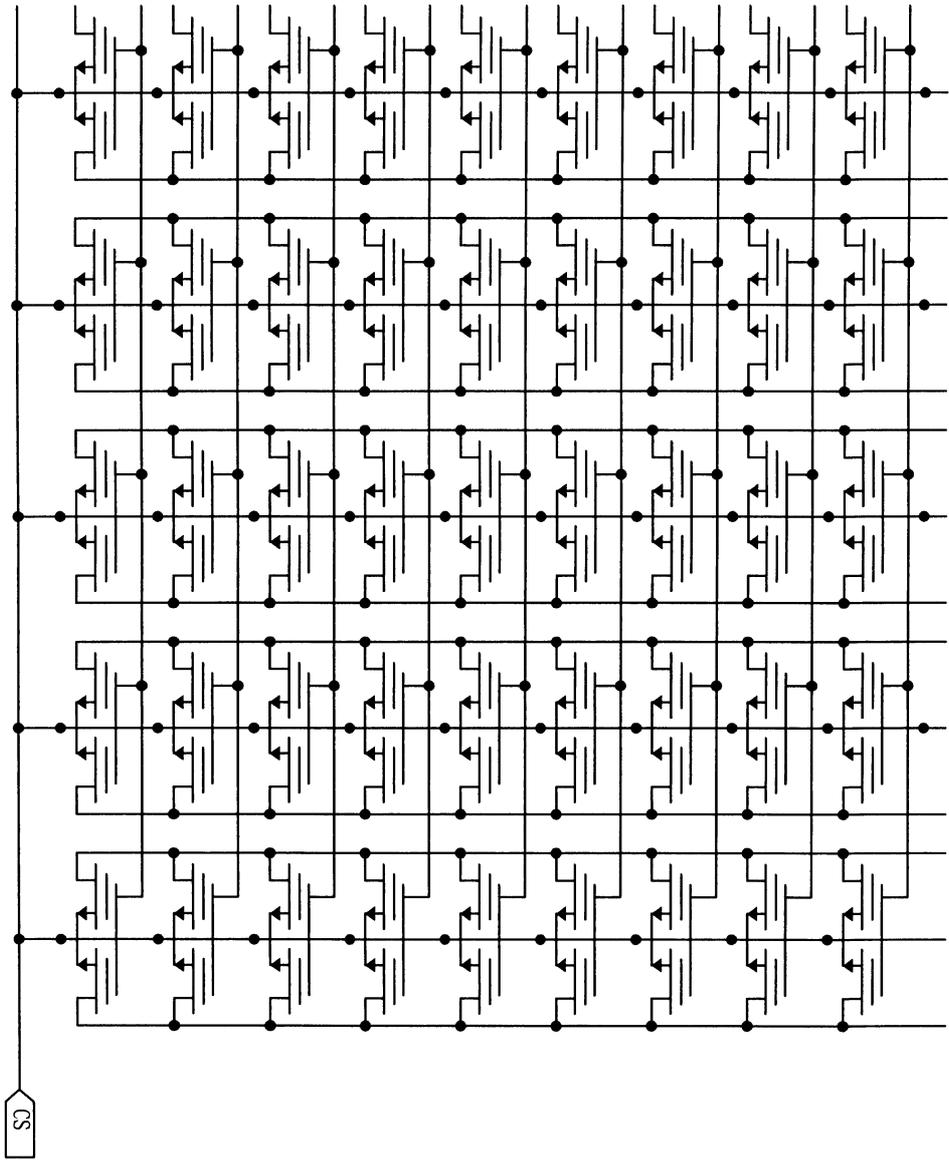
圖 十六



558



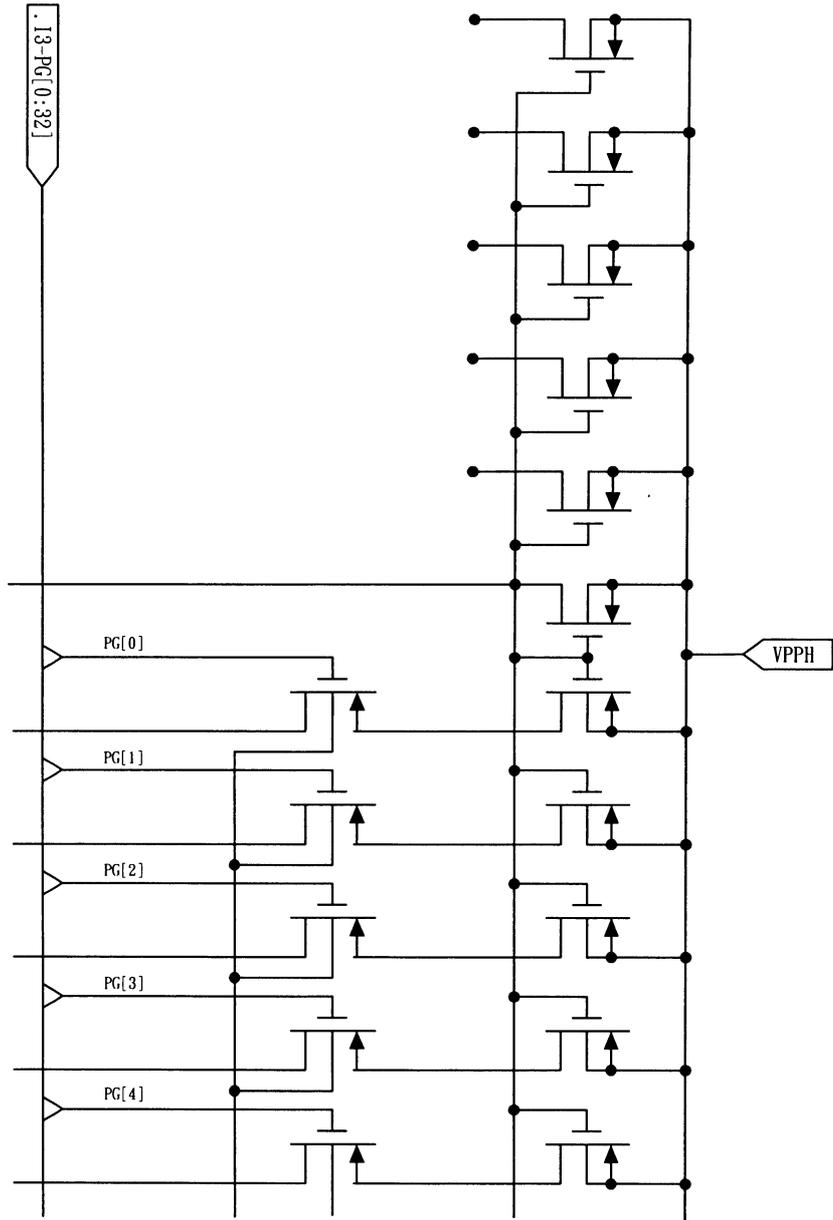
圖十七



560

圖 十八

522



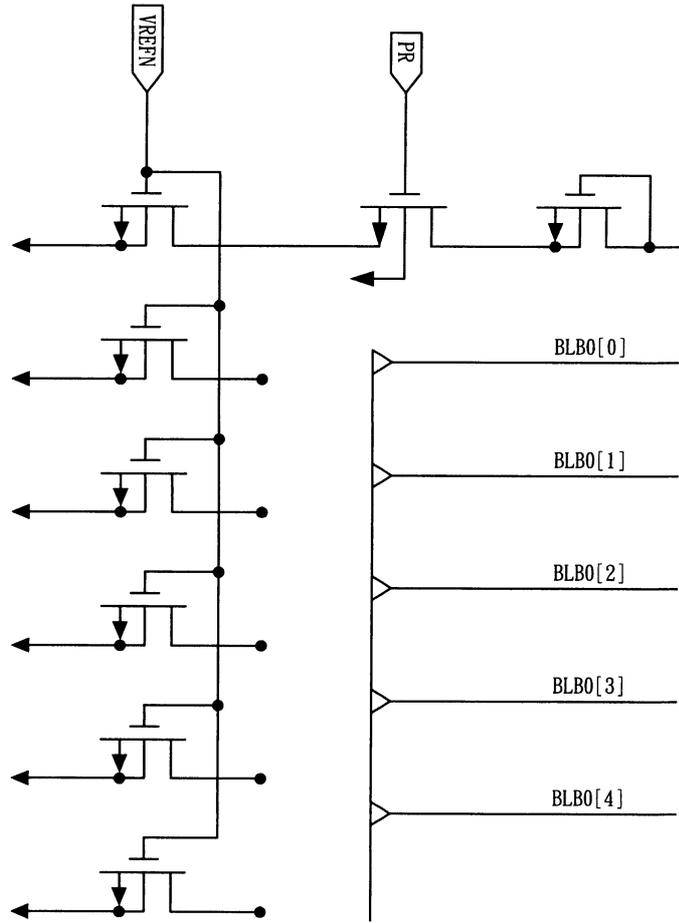
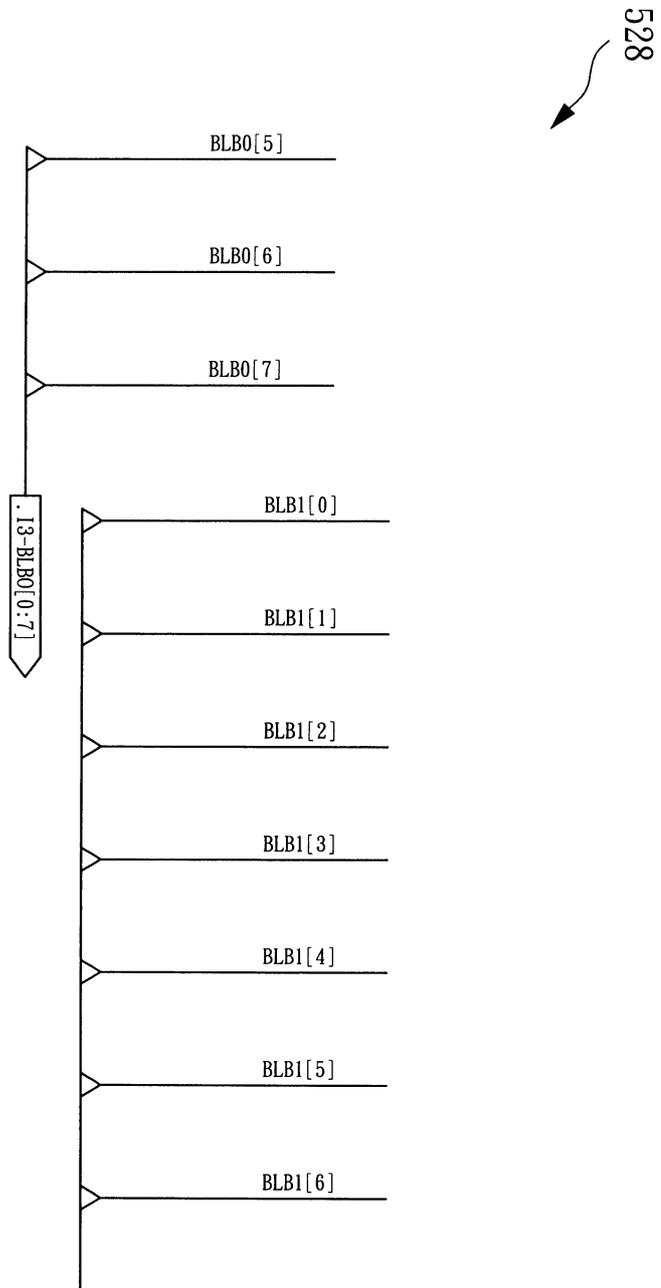
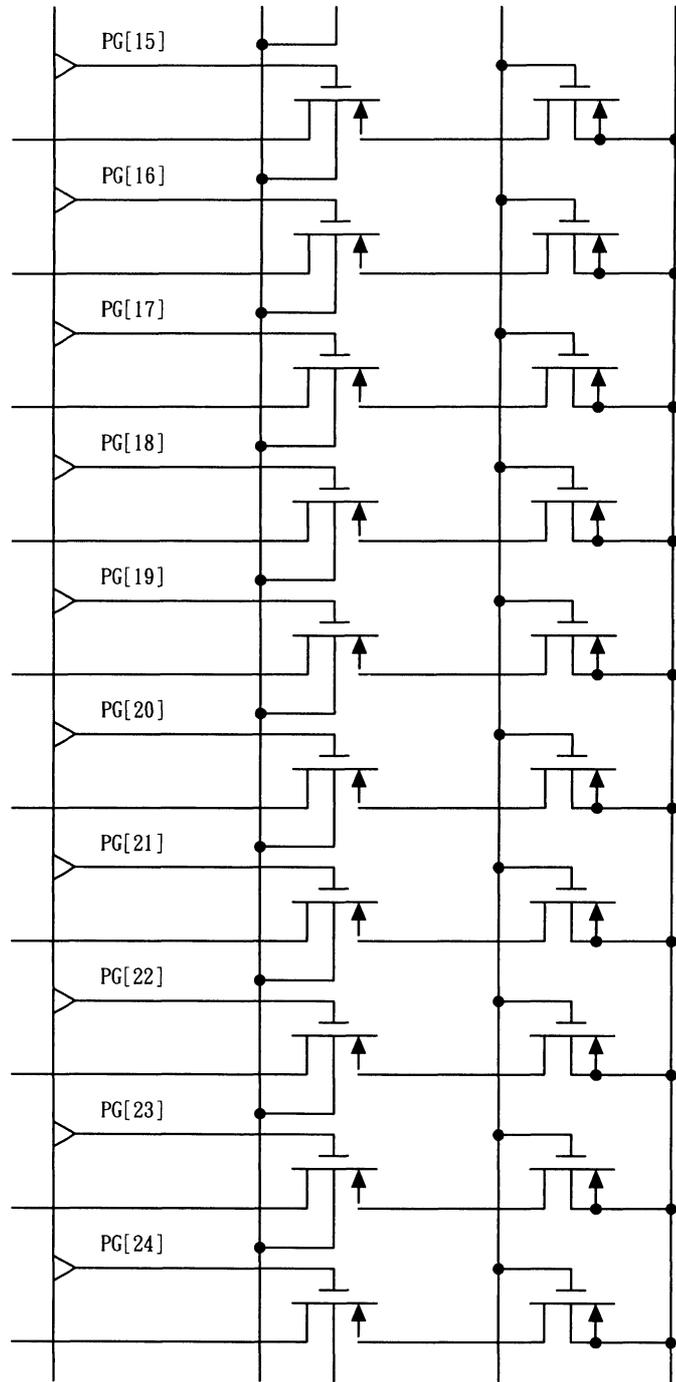


圖 十九

圖二十一



圖二十一



530

圖 三十三

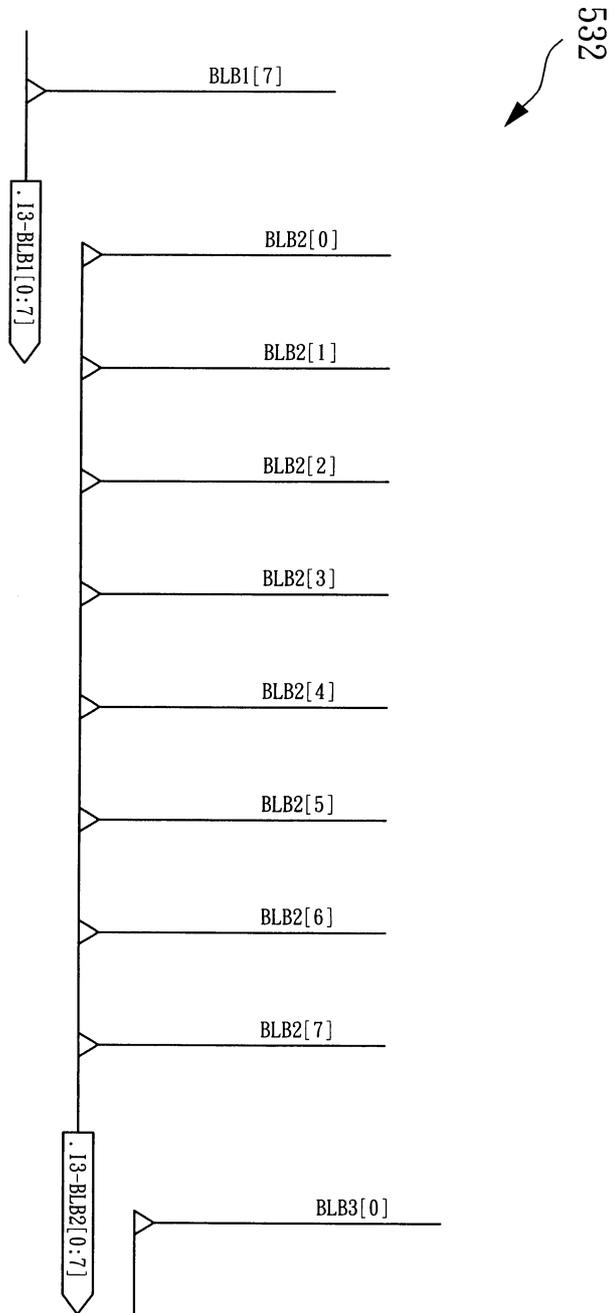
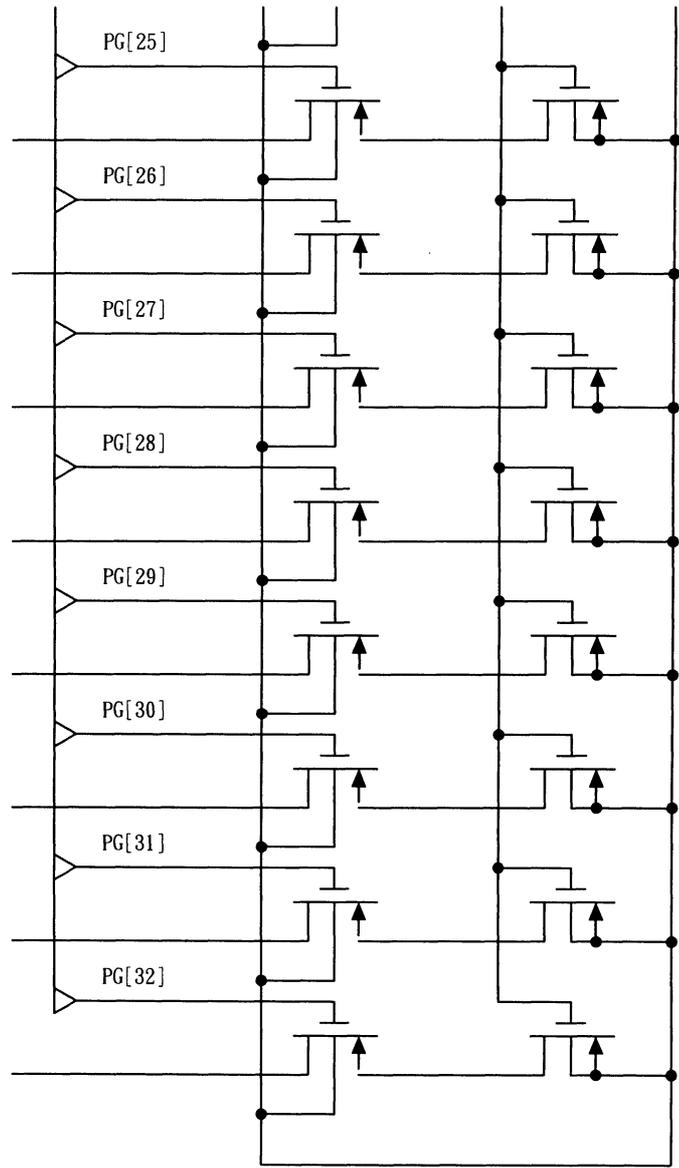


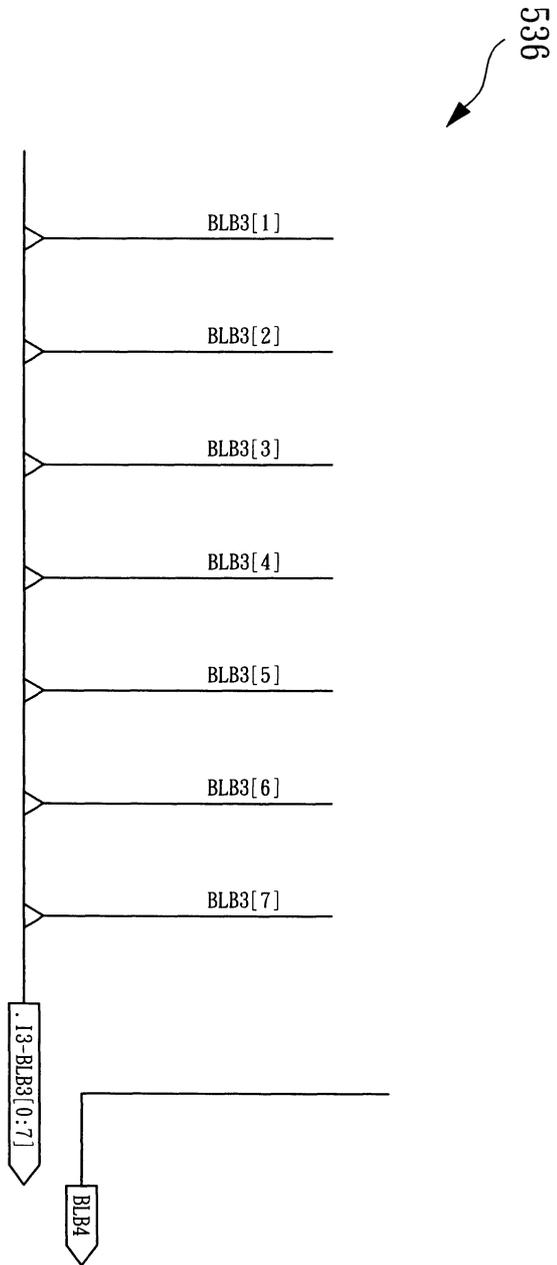
圖 二十四



534



圖 二十五



柒、指定代表圖：

(一)本案指定代表圖為：第(圖一)圖。

(二)本代表圖之元件代表符號簡單說明：

100-RFID標記

110-天線

120-射頻介面

130-控制邏輯

140-非揮發性記憶體

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：