

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2017年8月10日(10.08.2017)



(10) 国際公開番号  
**WO 2017/135395 A1**

- (51) 国際特許分類:  
*H05K 1/11* (2006.01) *H05K 3/40* (2006.01)  
*H01L 23/32* (2006.01) *H05K 3/46* (2006.01)  
*H05K 1/02* (2006.01)
- (21) 国際出願番号: PCT/JP2017/003892
- (22) 国際出願日: 2017年2月3日(03.02.2017)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2016-021288 2016年2月5日(05.02.2016) JP
- (71) 出願人: 大日本印刷株式会社(DAI NIPPON PRINTING CO., LTD.) [JP/JP]; 〒1628001 東京都新宿区市谷加賀町一丁目1番1号 Tokyo (JP).
- (72) 発明者: 前川 慎志(MAEKAWA Shinji); 〒1628001 東京都新宿区市谷加賀町一丁目1番1号 大日本印刷株式会社内 Tokyo (JP). 馬渡 宏(MAWATARI Hiroshi); 〒1628001 東京都新宿区市谷加賀町一丁目1番1号 大日本印刷株式会社内 Tokyo (JP).
- (74) 代理人: 永井 浩之, 外(NAGAI Hiroshi et al.); 〒1000005 東京都千代田区丸の内1丁目6番6号

日本生命丸の内ビル 協和特許法律事務所  
Tokyo (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

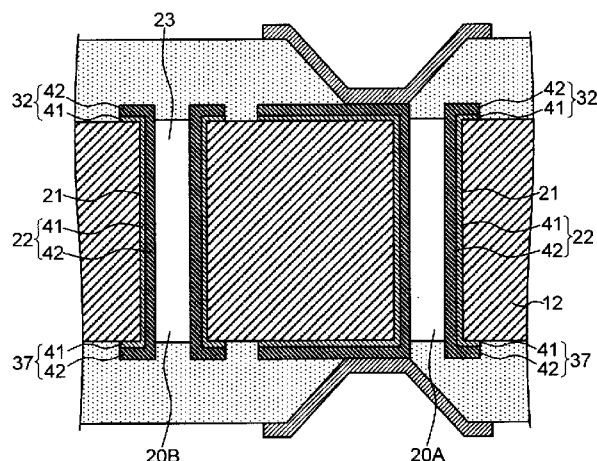
添付公開書類:

— 国際調査報告 (条約第21条(3))

(54) Title: THROUGH-ELECTRODE SUBSTRATE AND METHOD FOR MANUFACTURING SAME

(54) 発明の名称: 貫通電極基板及びその製造方法

[図2B]



(57) Abstract: A through-electrode substrate comprises: a substrate; a plurality of holes provided in the substrate; hole electrode parts provided inside the holes; first electrode parts provided on the first face side of the substrate; second electrode parts provided on the second face side of the substrate. The plurality of holes includes: a plurality of first holes in which the hole electrode part is electrically connected both to the first electrode part on the first face side of the substrate and to the second electrode part on the second face side of the substrate; and a plurality of second holes in which the hole electrode part is electrically isolated from the first electrode part on the first face side of the substrate or is electrically isolated from the second electrode part on the second face side of the substrate.

(57) 要約:

[続葉有]

WO 2017/135395 A1



---

貫通電極基板は、基板と、基板に設けられた複数の孔と、孔の内部に設けられた孔電極部と、基板の第1面側に設けられた第1電極部と、基板の第2面側に設けられた第2電極部と、を備える。複数の孔は、孔電極部が基板の第1面側において第1電極部に電氣的に接続され、且つ、孔電極部が基板の第2面側において第2電極部に電氣的に接続されている複数の第1孔と、孔電極部が基板の第1面側において第1電極部から電氣的に絶縁され、又は、孔電極部が基板の第2面側において第2電極部から電氣的に絶縁されている複数の第2孔と、を含む。

## 明 細 書

発明の名称：貫通電極基板及びその製造方法

### 技術分野

[0001] 本開示の実施形態は、貫通電極基板及びその製造方法に関する。

### 背景技術

[0002] 第1面及び第2面を含む基板と、基板に設けられた複数の孔と、基板の第1面側から第2面側へ至るように孔の内部に設けられた電極部と、を備える部材、いわゆる貫通電極基板が、様々な用途で利用されている。例えば特許文献1は、貫通電極基板を、LSIの実装密度を高めるために複数のLSIチップを積層させる際に2つのLSIチップの間に介在させるインターポーザとして利用する例を開示している。また、貫通電極基板は、LSIチップなどの素子とマザーボードなどの実装基板との間に介在されることもある。なお、以下の記載において、孔の内部に設けられた電極部のことを、孔電極部と称することもある。

### 先行技術文献

#### 特許文献

[0003] 特許文献1：特開2011-3925号公報

### 発明の開示

[0004] 基板に孔を設けると、孔が設けられた領域において基板の剛性が低下し、この結果、孔が設けられた領域において基板が変形し易くなる。言い換えると、基板のうち孔が設けられた領域と孔が設けられていない領域とでは、剛性や変形のし易さなどが異なる。基板の剛性や変形のし易さが場所によって異なる場合、基板に反りや歪みなどが生じやすい。従って、基板に複数の孔を設ける場合、基板の面内における孔の分布密度が均一になるように孔を配置することが好ましい。

[0005] 一方、貫通電極基板の孔は、LSIチップなどの素子の端子のレイアウトに応じて設けられる。このため、素子の端子のレイアウトに偏りが存在する

場合、貫通電極基板における孔のレイアウトも偏ることになる。例えば、貫通電極基板における孔の分布密度が不均一になってしまう。この結果、貫通電極基板に反りや歪みなどの不具合が生じてしまうことが考えられる。

[0006] 本開示の実施形態は、このような点を考慮してなされたものであり、反りや歪みなどが生じることを抑制することができる貫通電極基板及びその製造方法を提供することを目的とする。

[0007] 本開示の一実施形態は、第1面及び前記第1面の反対側に位置する第2面を含み、複数の孔が設けられた基板と、前記基板の前記孔の内部に設けられた孔電極部と、前記基板の前記第1面側に設けられた第1電極部と、前記基板の前記第2面側に設けられた第2電極部と、を備え、前記複数の孔は、前記孔電極部が前記基板の前記第1面側において前記第1電極部に電氣的に接続され、且つ、前記孔電極部が前記基板の前記第2面側において前記第2電極部に電氣的に接続されている複数の第1孔と、前記孔電極部が前記基板の前記第1面側において前記第1電極部から電氣的に絶縁され、又は、前記孔電極部が前記基板の前記第2面側において前記第2電極部から電氣的に絶縁されている複数の第2孔と、を含む、貫通電極基板である。

[0008] 本開示の一実施形態による貫通電極基板において、前記第2孔は、前記孔電極部が前記基板の前記第1面側において前記第1電極部から電氣的に絶縁され、且つ、前記孔電極部が前記基板の前記第2面側において前記第2電極部から電氣的に絶縁されていてもよい。

[0009] 本開示の一実施形態による貫通電極基板は、前記基板の前記第1面側に設けられた第1絶縁層と、前記基板の前記第2面側に設けられた第2絶縁層と、を備え、前記第2孔は、前記基板の前記第1面側において前記第1絶縁層によって覆われ、又は、前記基板の前記第2面側において前記第2絶縁層によって覆われていてもよい。

[0010] 本開示の一実施形態による貫通電極基板において、前記孔電極部は、前記孔の側壁上に設けられた導電層を含み、前記貫通電極基板は、前記孔の内部において前記孔電極部よりも前記孔の中心側に設けられた充填部材を更に備

えていてもよい。

[0011] 本開示の一実施形態による貫通電極基板は、前記基板の前記第1面側に設けられた第1絶縁層と、前記基板の前記第2面側に設けられた第2絶縁層と、を備え、前記充填部材のうち前記複数の第2孔に設けられた前記充填部材の少なくとも一部は、前記第1絶縁層又は前記第2絶縁層に接続されていてもよい。

[0012] 本開示の一実施形態は、複数の端子を有する素子が搭載される貫通電極基板の製造方法であって、第1面及び前記第1面の反対側に位置する第2面を含む基板を準備する工程と、前記基板に形成する複数の孔の配置を決定する配置工程と、前記配置工程で決定された配置に基づいて前記基板に前記複数の孔を形成する孔形成工程と、前記複数の孔の内部に孔電極部を形成する孔電極部形成工程と、を備え、前記配置工程は、前記素子の前記端子に電氣的に接続される複数の第1孔の配置を決定する第1配置工程と、前記素子の前記端子に電氣的に接続されない複数の第2孔の配置を決定する第2配置工程と、を有する、貫通電極基板の製造方法である。

[0013] 本開示の実施形態によれば、反りや歪みなどが生じることを抑制することができる貫通電極基板を提供することができる。

### 図面の簡単な説明

[0014] [図1]第1の実施の形態に係る貫通電極基板を示す平面図である。

[図2A]図1の貫通電極基板をII A—II A方向から見た断面図である。

[図2B]図2 Aの貫通電極基板の孔電極部を拡大して示す断面図である。

[図3A]基板に孔を形成する工程を示す図である。

[図3B]基板の第1面及び第2面並びに孔の側壁にシード層を形成する工程を示す図である。

[図3C]基板の第1面及び第2面に部分的にレジスト層を形成する工程を示す図である。

[図3D]シード層上にめっき層を形成する工程を示す図である。

[図3E]レジスト層及びシード層の一部を除去する工程を示す図である。

[図3F]基板の第1面及び第2面に絶縁層を形成する工程を示す図である。

[図3G]基板の第1面及び第2面に電極部を形成する工程を示す図である。

[図4A]第1の実施の形態の第1変形例に係る貫通電極基板を示す断面図である。

[図4B]第1の実施の形態の第1変形例に係る貫通電極基板を示す断面図である。

[図5A]第1の実施の形態の第2変形例において、孔の内部に孔電極部を形成する工程を示す図である。

[図5B]第1の実施の形態の第2変形例において、基板の第1面及び第2面に絶縁層を形成する工程を示す図である。

[図5C]第1の実施の形態の第2変形例において、基板の第1面及び第2面に配線を形成する工程を示す図である。

[図5D]第1の実施の形態の第2変形例において、基板の第1面及び第2面に電極部を形成する工程を示す図である。

[図6A]第1の実施の形態の第3変形例において、基板の第1面及び第2面に配線を形成する工程を示す図である。

[図6B]第1の実施の形態の第3変形例において、基板の第1面及び第2面に絶縁層を形成する工程を示す図である。

[図6C]第1の実施の形態の第3変形例において、基板の第1面及び第2面に電極部を形成する工程を示す図である。

[図7]第2の実施の形態に係る貫通電極基板を示す断面図である。

[図8A]基板の第1面及び第2面に絶縁層を形成する工程を示す図である。

[図8B]孔の内部に充填部材を設ける工程を示す図である。

[図9]第2の実施の形態の第1変形例に係る貫通電極基板を示す断面図である。

[図10]第3の実施の形態に係る貫通電極基板を示す断面図である。

[図11A]基板の第2面側に第1シード層を形成する工程を示す図である。

[図11B]基板の第2面側に第1めっき層を形成する工程を示す図である。

[図11C]基板の第1面側から基板の第1面及び孔の側壁に第2シード層を形成する工程を示す図である。

[図11D]基板の第1面側から第2シード層上に第2めっき層を形成する工程を示す図である。

[図11E]基板の第1面上及び第2面上のめっき層及びシード層を除去する工程を示す図である。

[図12A]第4の実施の形態に係る貫通電極基板を示す断面図である。

[図12B]第4の実施の形態の一変形例に係る貫通電極基板を示す断面図である。  
。

[図12C]第4の実施の形態の一変形例に係る貫通電極基板を示す断面図である。  
。

[図13A]第5の実施の形態に係る貫通電極基板を示す断面図である。

[図13B]第5の実施の形態の一変形例に係る貫通電極基板を示す断面図である。  
。

[図13C]第5の実施の形態の一変形例に係る貫通電極基板を示す断面図である。  
。

[図14]第6の実施の形態に係る貫通電極基板を示す断面図である。

[図15]各実施の形態において説明した孔のバリエーションをまとめて示す図である。

[図16]複数の孔の配置の第1変形例を示す平面図である。

[図17]複数の孔の配置の第2変形例を示す平面図である。

[図18]複数の孔の配置の第3変形例を示す平面図である。

[図19]図18に示す貫通電極基板の一応用例を示す図である。

[図20]開口部が形成されている貫通電極基板の一例を示す図である。

[図21]複数の孔の配置の第3変形例を示す平面図である。

[図22]ウェハに複数の貫通電極基板を割り付ける例を示す平面図である。

[図23]本開示の実施形態に係る貫通電極基板をインターポーザとして利用する一例を示す図である。

[図24]本開示の実施形態に係る貫通電極基板が搭載される製品の例を示す図である。

### 発明を実施するための形態

[0015] 以下、本開示の実施形態に係る貫通電極基板の構成及びその製造方法について、図面を参照しながら詳細に説明する。なお、以下に示す実施形態は本開示の実施形態の一例であって、本開示はこれらの実施形態に限定して解釈されるものではない。また、本明細書において、「基板」、「基材」、「シート」や「フィルム」など用語は、呼称の違いのみに基づいて、互いから区別されるものではない。例えば、「基板」や「基材」は、シートやフィルムと呼ばれ得るような部材も含む概念である。更に、本明細書において用いる、形状や幾何学的条件並びにそれらの程度を特定する、例えば、「平行」や「直交」等の用語や長さや角度の値等については、厳密な意味に縛られることなく、同様の機能を期待し得る程度の範囲を含めて解釈することとする。また、本実施形態で参照する図面において、同一部分または同様な機能を有する部分には同一の符号または類似の符号を付し、その繰り返しの説明は省略する場合がある。また、図面の寸法比率は説明の都合上実際の比率とは異なる場合や、構成の一部が図面から省略される場合がある。

[0016] [第1の実施の形態]

以下、図1乃至図3Gを参照して、第1の実施の形態について説明する。

[0017] 貫通電極基板

まず、図1及び図2Aを参照して、本実施の形態に係る貫通電極基板10について説明する。図1は、貫通電極基板10を示す平面図である。また、図2Aは、一点鎖線に沿って切断した図1の貫通電極基板10をIIA-IIA方向から見た断面図である。

[0018] 貫通電極基板10は、基板12、基板12に設けられた複数の孔、及び、孔の内部に設けられた孔電極部22を備える。なお、後述するように、孔は、第1孔20A及び第2孔20Bという2種類の孔を少なくとも含む。以下の説明において、孔の構成のうち第1孔20A及び第2孔20Bの両方に当

てはまる構成を説明する場合には、第1孔20A及び第2孔20Bの両方を総称して孔20と称する。

[0019] また、貫通電極基板10は、基板12の第1面13側に設けられた第1電極部31、第1配線32及び第1絶縁層33、並びに、基板12の第2面14側に設けられた第2電極部36、第2配線37及び第2絶縁層38を更に備える。

[0020] 以下、貫通電極基板10の各構成要素について説明する。

[0021] (基板)

基板12は、第1面13及び第1面13の反対側に位置する第2面14を含む。基板12は、一定の絶縁性を有する材料から構成されている。例えば、基板12は、ガラス基板、石英基板、サファイア基板、樹脂基板、シリコン基板、炭化シリコン基板、アルミナ( $\text{Al}_2\text{O}_3$ )基板、窒化アルミ( $\text{AlN}$ )基板、酸化ジルコニア( $\text{ZrO}_2$ )基板など、又は、これらの基板が積層されたものである。基板12は、アルミニウム基板、ステンレス基板など、導電性を有する材料から構成された基板を含んでいてもよい。

[0022] 基板12の厚さは特に制限はないが、例えば、 $100\mu\text{m}$ 以上且つ $800\mu\text{m}$ 以下の厚さの基板12を使用することが好ましい。より好ましくは、基板12は、 $200\mu\text{m}$ 以上且つ $600\mu\text{m}$ 以下の厚さを有する。基板12の厚さを $100\mu\text{m}$ 以上とすることにより、基板12のたわみが大きくなることを抑制できる。このため、製造工程における基板12のハンドリングが困難になったり、基板12上に形成する薄膜等の内部応力に起因して基板12が反ってしまったりを抑制できる。また、基板12の厚さを $800\mu\text{m}$ 以下とすることにより、基板12に孔20を形成する工程に要する時間が長くなり、貫通電極基板10の製造コストが上昇してしまうことを抑制できる。

[0023] (孔)

孔20は、基板12の第1面13から第2面14に至るよう基板12に設けられる。言い換えると、孔20は、基板12を貫通している。孔20の直

径は、例えば $20\text{ }\mu\text{m}$ 以上且つ $150\text{ }\mu\text{m}$ 以下の範囲内である。また、隣接する2つの孔20の間の間隔、すなわち孔20の配列ピッチは、例えば $50\text{ }\mu\text{m}$ 以上且つ $300\text{ }\mu\text{m}$ 以下の範囲内である。

[0024] (孔電極部)

孔電極部22は、孔20の内部に設けられた、導電性を有する部材である。例えば、孔電極部22は、図2Aに示すように、第1面13側から第2面14側まで至るように孔20の側壁21に沿って延びる導電層である。複数の孔20のうち後述する第1孔20Aにおいては、孔電極部22が、基板12の第1面13側に設けられた第1電極部31と、基板12の第2面14側に設けられた第2電極部36とを、孔20を介して電氣的に接続する。

[0025] 孔電極部22の構成の一例について、図2Bを参照して説明する。図2Bは、孔電極部22を拡大して示す断面図である。孔電極部22は、孔20の側壁21上に設けられた導電層を含む。導電層が導電性を有する限りにおいて、導電層の形成方法は特に限定されない。例えば、導電層は、蒸着法やスパッタリング法などの物理成膜法で形成されていてもよく、化学成膜法やめっき法で形成されていてもよい。また、導電層は、1つの層から構成されていてもよく、若しくは、複数の層を含んでいてもよい。本実施の形態においては、孔電極部22の導電層が、シード層41と、シード層41上に設けられためっき層42と、を含む例について説明する。

[0026] シード層41は、めっき層42を形成するめっき工程の際に、めっき液中の金属イオンを析出させてめっき層42を成長させるための土台となる、導電性を有する層である。シード層41の材料としては、好ましくは、基板12の材料に対する高い密着性を有する導電性材料が用いられる。例えば、シード層41の材料として、チタン、モリブデン、タングステン、タンタル、ニッケル、クロム、アルミニウム、これらの化合物、これらの合金など、又はこれらを積層したものを使用することができる。

[0027] シード層41に堆積されるめっき層42が銅を含む場合、シード層41の材料としては、好ましくは、銅が基板12の内部に拡散することを抑制する

材料を使用する。例えば、窒化チタン、窒化モリブデン、窒化タンタル等、又はこれらを積層したものをを用いることができる。シード層41の厚さは、例えば、20nm以上且つ500nm以下の範囲内である。

[0028] めっき層42は、孔電極部22の導電性を高めるためにシード層41上に設けられる、導電性を有する層である。めっき層42の材料としては、好ましくは、シード層41に対する高い密着性を有し、且つ高い導電性を有する導電性材料が用いられる。例えば、めっき層42の材料として、銅、金、銀、白金、ロジウム、スズ、アルミニウム、ニッケル、クロムなどの金属又はこれらを用いた合金など、あるいはこれらを積層したものを使用することができる。めっき層42の厚さは、例えば、1μm以上且つ10μm以下の範囲内である。

[0029] めっき層42の厚みは、孔電極部22に対して求められる導電性に応じて定められる。例えば、孔電極部22が電源ラインや接地ラインを導通させるための部材である場合、十分な厚さを有するめっき層42が用いられる。また、孔電極部22が微弱な電気信号を導通させるための部材である場合、小さな厚みを有するめっき層42を用いてもよい。又は、図示はしないが、めっき層42を設けることなくシード層41のみを孔20に設けてもよい。

[0030] 図2A及び図2Bに示すように、孔電極部22のめっき層42は、孔20の内部に中空部23が形成されるようにシード層41上に設けられていてもよい。中空部23とは、孔20の内部の領域のうちシード層41やめっき層42などの固体が存在しない領域のことである。

また、後述するように、孔電極部22が孔20の内部の全域に充填されていてもよい。

[0031] (電極部)

第1電極部31及び第2電極部36はそれぞれ、貫通電極基板10のうち、貫通電極基板10が取り付けられる素子や実装基板の端子に接続される部分であり、パッドやランドとも称される部分である。第1電極部31は、基板12の第1面13側において貫通電極基板10の表面に露出している。ま

た、第2電極部36は、基板12の第2面14側において貫通電極基板10の表面に露出している。電極部31、36の材料としては、金属など、導電性を有する材料が用いられる。例えば、電極部31、36は、金を含むめっき液を基板12に供給することによって形成される金めっき層を含む。

[0032] (配線)

第1配線32は、孔電極部22と第1電極部31とを電氣的に接続するよう基板12の第1面13側に設けられた導電層である。同様に、第2配線37は、孔電極部22と第2電極部36とを電氣的に接続するよう基板12の第2面14側に設けられた導電層である。配線32、37の材料としては、金属など、導電性を有する材料が用いられる。

[0033] 配線32、37は、孔電極部22と同一の層構成を有していてもよい。例えば、図2Bに示すように、孔電極部22がシード層41及びめっき層42を含む場合、配線32、37も、シード層41及びめっき層42を含んでいてもよい。また、図示はしないが、配線32、37は、孔電極部22とは異なる構成の導電層を含んでいてもよい。

[0034] (絶縁層)

第1絶縁層33は、基板12の第1面13の領域のうち外部からの電氣的なアクセスが不要な領域を覆うよう第1面13上に設けられた、絶縁性を有する層である。例えば、図2Aに示すように、第1絶縁層33は、複数の孔20のうち、少なくとも、孔電極部22が第1電極部31に電氣的に接続されていない孔20を覆っている。また、第2絶縁層38は、基板12の第2面14の領域のうち外部からの電氣的なアクセスが不要な領域を覆うよう第2面14上に設けられた、絶縁性を有する層である。例えば、図2Aに示すように、第2絶縁層38は、複数の孔20のうち、少なくとも、孔電極部22が第2電極部36に電氣的に接続されていない孔20を覆っている。絶縁層33、38の材料としては、エポキシ樹脂などの樹脂材料、酸化ケイ素などの無機材料、感光性ネガ型ドライフィルムレジストなど、絶縁性を有する材料が用いられる。

[0035] 図2Aに示すように、第1絶縁層33には、第1配線32又は孔電極部22を第1絶縁層33から露出させるための開口部が形成されている。上述の第1電極部31は、第1配線32又は孔電極部22に接続するように第1絶縁層33の開口部に設けられる。同様に、第2絶縁層38には、第2配線37又は孔電極部22を第2絶縁層38から露出させるための開口部が形成されている。上述の第2電極部36は、第2配線37又は孔電極部22に接続するように第2絶縁層38の開口部に設けられる。

[0036] 図1及び図2Aに示すように、複数の孔20の一部は、電極部31、36に電氣的に接続され、複数の孔20のその他の一部は、電極部31、36に電氣的に接続されていない。本実施の形態において、複数の孔20のうち、孔20に設けられた孔電極部22が基板12の第1面13側において第1電極部31に電氣的に接続され、且つ、孔20に設けられた孔電極部22が基板12の第2面14側において第2電極部36に電氣的に接続されている孔20のことを、第1孔20Aと称する。第1孔20Aに設けられた孔電極部22は、第1電極部31と第2電極部36とを電氣的に接続する貫通電極として機能する。また、複数の孔20のうち、孔20に設けられた孔電極部22が基板12の第1面13側において第1電極部31から電氣的に絶縁され、且つ、孔20に設けられた孔電極部22が基板12の第2面14側において第2電極部36から電氣的に絶縁されている孔20のことを、第2孔20Bと称する。

[0037] 本実施の形態においては、第2孔20Bに設けられた孔電極部22は、第1面13側において第1絶縁層33が第2孔20Bを覆うことにより、第1電極部31から絶縁されている。また、第2孔20Bに設けられた孔電極部22は、第2面14側において第2絶縁層38が第2孔20Bを覆うことにより、第2電極部36から絶縁されている。なお、第2孔20Bの孔電極部22を電極部31、36から電氣的に絶縁する方法が上述の方法に限られることはない。例えば、図示はしないが、孔電極部22と電極部31、36との間に隙間を設けることにより、孔電極部22を電極部31、36から電気

的に絶縁してもよい。

[0038] 本実施の形態において、複数の第1孔20Aは、基板12の外縁に沿って並ぶよう配置されている。一方、複数の第2孔20Bは、複数の第1孔20Aが配置されている領域よりも内側の領域に配置されている。複数の第1孔20A及び複数の第2孔20Bを含む複数の孔20は、図1に示すように、平面視において複数の孔20が、基板12の外縁が延びる方向に沿って並ぶよう、配置されている。

[0039] 以下、第1孔20A及び第2孔20Bという2種類の孔を基板12に設けることの利点について説明する。

[0040] 上述の第1孔20Aは、電力や電気信号を基板12の第1面13側と第2面14側との間で伝達するために基板12に設けられた孔である。従来の貫通電極基板においては、第1孔20Aが、LSIチップなどの素子の端子にレイアウトに応じて基板12に設けられていた。この場合、素子の端子のレイアウトに偏りが存在すると、基板12における第1孔20Aのレイアウトも偏ることになる。例えば、基板12における複数の第1孔20Aの分布密度が不均一になってしまう。この結果、基板12に反りや歪みなどの不具合が生じてしまうことが考えられる。このため、基板12に第1孔20Aを形成した後の貫通電極基板10の製造工程や貫通電極基板10を利用した製品の製造工程において、基板12の搬送不良が生じたり、基板12のハンドリングが困難になったりすることが考えられる。

[0041] これに対して、本実施の形態によれば、貫通電極基板10は、上述の複数の第1孔20Aに加えて、複数の第2孔20Bを更に備える。第2孔20Bに設けられた孔電極部22は、第1絶縁層33及び第2絶縁層38によって覆われているので、第2孔20Bは、第1面13側と第2面14側との間での電力や電気信号の伝達には寄与しない。すなわち、第2孔20Bは、電気的な機能を果たす孔ではない。このような第2孔20Bを基板12に設けることにより、複数の第1孔20Aのレイアウトに依らず、基板12における孔20の分布密度をより均一にすることができる。これによって、基板12

の剛性や変形のし易さなどが場所によってばらつくことを抑制することができる。このことにより、貫通電極基板 10 の製造工程や貫通電極基板 10 を利用した製品の製造工程において、基板 12 に反りや歪みなどが生じることを抑制することができる。

[0042] 好ましくは、複数の孔 20 は、基板 12 の第 1 面 13 及び第 2 面 14 における孔 20 の分布密度が場所に依らず均一になるように基板 12 に形成されている。例えば、面方向において基板 12 を仮想的に N 等分した場合の、N 個の領域に形成された孔 20 の数が、平均値  $\pm 20\%$  の範囲内になる。ここで、N は適切な整数であり、例えば 16 である。好ましくは、複数の孔 20 の各々は、等しい容積を有する。

[0043] 貫通電極基板の製造方法

以下、貫通電極基板 10 の製造方法の一例について、図 3 A 乃至図 3 G を参照して説明する。

[0044] まず、複数の孔 20 の配置を設計する設計工程を実施する。例えば、コンピュータ上において、基板 12 を仮想的に配置する。続いて、コンピュータ上において、基板 12 における複数の孔 20 の配置を決定する配置工程を実施する。

[0045] 配置工程においては、まず、貫通電極基板 10 に搭載される素子の複数の端子に電氣的に接続される複数の第 1 孔 20 A の配置を決定する第 1 配置工程を実施する。続いて、素子の複数の端子に電氣的に接続されない複数の第 2 孔 20 B の配置を決定する第 2 配置工程を実施する。第 2 配置工程は、複数の第 2 孔 20 B の配置を、第 2 孔 20 B が第 1 孔 20 A に重ならず、且つ、複数の第 1 孔 20 A 及び複数の第 2 孔 20 B を含む複数の孔 20 の分布密度が基板 12 の面方向において均一になるよう決定する。

[0046] その後、基板 12 を準備し、続いて、図 3 A に示すように、配置工程で決定された配置に基づいて基板 12 を加工して基板 12 に複数の孔 20 A, 20 B を形成する孔形成工程を実施する。例えば、図示はしないが、まず、基板 12 の面 13, 14 のうち孔 20 A, 20 B が形成されない領域をレジス

ト層で覆う。続いて、基板12の面13, 14のうちレジスト層で覆われていない領域を除去して、複数の孔20A, 20Bを形成する。レジスト層で覆われていない領域を除去する方法としては、反応性イオンエッチング法、深掘り反応性イオンエッチング法などのドライエッチング法や、ウェットエッチング法などを用いることができる。

[0047] ウェットエッチング法のためのエッチング液としては、フッ化水素 ( $\text{HF}$ )、硫酸 ( $\text{H}_2\text{SO}_4$ )、硝酸 ( $\text{HNO}_3$ )、塩酸 ( $\text{HCl}$ ) のいずれか、又はこれらのうちの混合物を用いることができる。

[0048] ドライエッチング法としては、プラズマを用いたドライエッチングRIE (Reactive Ion Etching) 法、ボッシュプロセスを用いたDRIE (Deep Reactive Ion EtchingRIE) 法、サンドブラスト法、レーザアブレーション等のレーザ加工等を用いることができる。

[0049] レーザ加工のためのレーザとしては、エキシマレーザ、Nd:YAGレーザ、フェムト秒レーザ等を用いることができる。Nd:YAGレーザを採用する場合、波長が1064nmの基本波、波長が532nmの第2高調波、波長が355nmの第3高調波等を用いることができる。

[0050] また、レーザ照射とウェットエッチングを適宜組み合わせることもできる。具体的には、まず、レーザ照射によって基板12のうち孔20A, 20Bが形成されるべき領域に変質層を形成する。続いて、基板12をフッ化水素などに浸漬して、変質層をエッチングする。これによって、基板12に孔20A, 20Bを形成することができる。

[0051] 続いて、基板12の孔20A, 20Bの内部に孔電極部22を形成する孔電極部形成工程を実施する。例えば、まず、図3Bに示すように、基板12の第1面13及び第2面14並びに孔20A, 20Bの側壁21にシード層41を形成する。シード層41を形成する方法としては、例えば、蒸着法やスパッタリング法などの物理成膜法や、化学成膜法などを用いることができる。

[0052] 続いて、図3Cに示すように、基板12の第1面13上及び第2面14上に部分的にレジスト層43を形成するレジスト層形成工程を実施する。レジスト層形成工程は、基板12の第1面13及び第2面14のうち第1配線32及び第2配線37が設けられない領域がレジスト層43によって覆われるよう、レジスト層43を形成する。

[0053] 続いて、図3Dに示すように、基板12にめっき液を供給してシード層41上にめっき層42を形成するめっき工程を実施する。続いて、図3Eに示すように、レジスト層43及びレジスト層43によって覆われているシード層41を除去する。このようにして、シード層41及びめっき層42を含む孔電極部22を孔20A、20Bの内部に形成する。

このとき、図3Eに示すように、シード層41及びめっき層42を含み、基板12の第1面13側に設けられる第1配線32と、シード層41及びめっき層42を含み、基板12の第2面14側に設けられる第2配線37とが、孔電極部22と同時に得られる。

[0054] 続いて、図3Fに示すように、基板12の第1面13上に第1絶縁層33を形成し、基板12の第2面14上に第2絶縁層38を形成する絶縁層形成工程を実施する。第1絶縁層33は、第1孔20Aに設けられた孔電極部22又は孔電極部22に接続された第1配線32を外部に露出させ、且つ、第2孔20Bに設けられた孔電極部22又は孔電極部22に接続された第1配線32を覆うよう、形成される。同様に、第2絶縁層38は、第1孔20Aに設けられた孔電極部22又は孔電極部22に接続された第2配線37を外部に露出させ、且つ、第2孔20Bに設けられた孔電極部22又は孔電極部22に接続された第2配線37を覆うよう、形成される。

[0055] 絶縁層形成工程においては、例えば、まず、支持層と、支持層上に設けられた絶縁性材料を含む絶縁層とを有するフィルムを、基板12の第1面13及び第2面14のそれぞれに貼り付ける。続いて、基板12に貼り付けられたフィルムの支持層を絶縁層から剥がす。続いて、絶縁層に、第1孔20Aの孔電極部22に接続された配線32、37を外部に露出させるための開口

部を加工する。このようにして、図3Fに示す絶縁層33, 38を得ることができる。

[0056] なお、図示はしないが、絶縁層形成工程においては、絶縁性材料を含む液体を基板12に塗布し、その後に液体を固化させることにより、絶縁層33, 38を形成してもよい。

[0057] 続いて、図3Gに示すように、絶縁層33, 38の開口部に電極部31, 36を形成する電極部形成工程を実施する。例えば、まず、金属層をめっき法やスパッタリング法などによって形成し、続いて、金属層をエッチング法などによってパターニングすることにより、絶縁層33, 38の開口部に電極部31, 36を形成する。このようにして、電極部31, 36に電氣的に接続された孔電極部22が設けられた複数の第1孔20Aと、電極部31, 36から電氣的に絶縁された孔電極部22が設けられた複数の第2孔20Bと、を備える貫通電極基板10を得ることができる。

[0058] 本実施の形態によれば、複数の第1孔20A及び複数の第2孔20Bを基板12に形成することにより、基板12における孔20A, 20Bの分布密度をより均一にすることができる。このため、めっき工程の際、孔20A, 20Bの周囲においてめっき液の温度や流れにばらつきや乱れが生じる場合であっても、そのようなばらつきや乱れを基板12の面方向の各場所において均一に生じさせることができる。従って、めっき層42の厚みが場所によってばらついたり、めっき層42に凹凸が生じたりすることを抑制することができる。このことにより、めっき層42の厚みの不均一さに起因する反りや歪みが基板12に生じることを抑制することができる。

[0059] (第1変形例)

上述の本実施の形態においては、第1孔20A及び第2孔20Bのいずれも、基板12の第1面13側から第2面14側へ貫通する貫通孔である例を示した。しかしながら、これに限られることはなく、第2孔20Bは、基板12を貫通しない非貫通孔であってもよい。例えば、図4Aに示すように、第2孔20Bは、基板12の第2面14に至らないよう第1面13に形成さ

れた非貫通孔であってもよい。また、第2孔20Bは、図4Bに示すように、基板12の第1面13に至らないよう第2面14に形成された非貫通孔であってもよい。第2孔20Bが非貫通孔である場合、第2孔20Bは、側壁21及び底部24を含む。孔電極部22は、側壁21上及び底部24上に設けられる。

[0060] 第2孔20Bが非貫通孔である場合であっても、第1孔20Aに加えて第2孔20Bを基板12に設けることにより、基板12における孔20A、20Bの分布密度をより均一にすることができる。これによって、基板12の剛性や変形のし易さなどが場所によってばらつくことを抑制することができる。このことにより、貫通電極基板10の製造工程や貫通電極基板10を利用した製品の製造工程において、基板12に反りや歪みなどが生じることを抑制することができる。

[0061] (第2変形例)

上述の本実施の形態においては、孔電極部22と同一の層構成を有する配線32、37を孔電極部22と同時に形成する例を示した。しかしながら、これに限られることはなく、孔電極部22と異なる構成の配線32、37を、孔電極部22とは異なるタイミングで形成してもよい。以下、本変形例における貫通電極基板10の製造方法を、図5A乃至図5Dを参照して説明する。

[0062] まず、上述の本実施の形態の場合と同様にして基板12の孔20A、20Bにシード層41及びめっき層42を形成して、上述の図3Eに示す状態の中間製品を得る。続いて、図5Aに示すように、シード層41及びめっき層42のうち基板12の第1面13上及び第2面14上に存在する部分を除去する。第1面13上及び第2面14上のシード層41及びめっき層42を除去する方法としては、例えば、化学機械研磨法を用いることができる。

[0063] 続いて、図5Bに示すように、基板12の第1面13上に第1絶縁層33を形成し、基板12の第2面14上に第2絶縁層38を形成する絶縁層形成工程を実施する。第1絶縁層33は、第1孔20Aに設けられた孔電極部2

2を外部に露出させ、且つ、第2孔20Bに設けられた孔電極部22を覆うよう、形成される。同様に、第2絶縁層38は、第1孔20Aに設けられた孔電極部22を外部に露出させ、且つ、第2孔20Bに設けられた孔電極部22を覆うよう、形成される。

[0064] 続いて、図5Cに示すように、基板12の第1面13上に第1配線32を形成し、基板12の第2面14上に第2配線37を形成する配線形成工程を実施する。例えば、絶縁層33、38の開口部に、第1孔20Aの孔電極部22に接続される配線32、37を形成する。このとき、図示はしないが、第1孔20Aの孔電極部22には接続されない配線32、37を形成してもよい。この場合、絶縁層33、38には、第1孔20Aには対応しない箇所に、配線32、37を形成するための開口部が設けられている。

[0065] 続いて、図5Dに示すように、配線32、37に接続される電極部31、36を形成する電極部形成工程を実施する。このようにして、電極部31、36に電氣的に接続された孔電極部22が設けられた複数の第1孔20Aと、電極部31、36から電氣的に絶縁された孔電極部22が設けられた複数の第2孔20Bと、を備える貫通電極基板10を得ることができる。

[0066] 本変形例においては、上述のように、シード層41及びめっき層42のうち基板12の第1面13上及び第2面14上に存在する部分を化学機械研磨法によって除去する工程を実施する。ところで、化学機械研磨法においては、除去されるべき部分に圧力を加える。このとき、圧力を加えられる部分、ここではめっき層42の厚みが場所によってばらついていたり、めっき層42に凹凸が生じたりしていると、めっき層42に加えられる圧力が場所によってばらつくことになる。この結果、めっき層42及びシード層41が不均一に除去されてしまう。例えば、場所によってめっき層42及びシード層41が十分に除去されず、導電性材料の残渣が生じることが考えられる。

[0067] ここで、本変形例においては、複数の第1孔20A及び複数の第2孔20Bを基板12に形成することにより、めっき層42の厚みが場所によってばらついていたり、めっき層42に凹凸が生じたりすることが抑制されている。こ

のため、化学機械研磨法を実施する際、基板 12 の第 1 面 13 及び第 2 面 14 に加わる圧力が場所によってばらつくことを抑制することができる。このことにより、導電性材料の残渣が生じることを抑制することができる。

[0068] (第 3 変形例)

上述の第 2 変形例の形態においては、絶縁層 33, 38 を形成した後に配線 32, 37 を形成する例を示した。しかしながら、これに限られることはなく、配線 32, 37 を形成した後に絶縁層 33, 38 を形成してもよい。以下、本変形例における貫通電極基板 10 の製造方法を、図 6 A 乃至図 6 C を参照して説明する。

[0069] まず、上述の第 2 変形例の場合と同様にして、上述の図 5 A に示す状態の中間製品を得る。続いて、図 6 A に示すように、基板 12 の第 1 面 13 上に第 1 配線 32 を形成し、基板 12 の第 2 面 14 上に第 2 配線 37 を形成する配線形成工程を実施する。例えば、第 1 面 13 上及び第 2 面 14 上に、第 1 孔 20 A の孔電極部 22 に接続される配線 32, 37 を形成する。このとき、図示はしないが、第 1 孔 20 A の孔電極部 22 には接続されない配線 32, 37 を形成してもよい。

[0070] 続いて、図 6 B に示すように、基板 12 の第 1 面 13 上に第 1 絶縁層 33 を形成し、基板 12 の第 2 面 14 上に第 2 絶縁層 38 を形成する絶縁層形成工程を実施する。第 1 絶縁層 33 は、第 1 孔 20 A に設けられた孔電極部 22 に接続された第 1 配線 32 を外部に露出させ、且つ、第 2 孔 20 B に設けられた孔電極部 22 に接続された第 1 配線 32 を覆うよう、形成される。同様に、第 2 絶縁層 38 は、第 1 孔 20 A に設けられた孔電極部 22 に接続された第 2 配線 37 を外部に露出させ、且つ、第 2 孔 20 B に設けられた孔電極部 22 に接続された第 2 配線 37 を覆うよう、形成される。

[0071] 続いて、図 6 C に示すように、絶縁層 33, 38 の開口部に電極部 31, 36 を形成する電極部形成工程を実施する。このようにして、電極部 31, 36 に電氣的に接続された孔電極部 22 が設けられた複数の第 1 孔 20 A と、電極部 31, 36 から電氣的に絶縁された孔電極部 22 が設けられた複数

の第2孔20Bと、を備える貫通電極基板10を得ることができる。

[0072] 本変形例においても、複数の第1孔20A及び複数の第2孔20Bを基板12に形成することにより、めっき層42の厚みが場所によってばらついたり、めっき層42に凹凸が生じたりすることが抑制されている。このため、化学機械研磨法を実施する際、基板12の第1面13及び第2面14に加わる圧力が場所によってばらつくことを抑制することができる。このことにより、導電性材料の残渣が生じることを抑制することができる。

[0073] [第2の実施の形態]

次に、図7乃至図9を参照して、第2の実施の形態について説明する。第2の実施の形態は、孔20A、20Bに充填部材25が充填されている点が異なるのみであり、他の構成は、上述の第1の実施の形態と略同一である。第2の実施の形態において、第1の実施の形態と同一部分には同一符号を付して詳細な説明は省略する。また、第1の実施の形態において得られる作用効果が本実施の形態においても得られることが明らかである場合、その説明を省略することもある。

[0074] 図7は、本実施の形態に係る貫通電極基板10を示す断面図である。貫通電極基板10は、孔20A、20Bの内部において孔電極部22よりも孔20A、20Bの中心側に設けられた充填部材25を更に備える。なお、「中心側に設けられた」とは、孔20A、20Bの内部において、充填部材25と側壁21との間の距離が孔電極部22と側壁21との間の距離よりも大きいことを意味する。充填部材25は、例えば、ポリイミド、ベンゾシクロブテン等の絶縁性樹脂材料や、酸化シリコンや窒化シリコンなどの無機材料を含む。

[0075] 以下、孔20A、20Bの内部に充填部材25を設けることの利点について説明する。

[0076] 貫通電極基板10の製造工程においては、孔20A、20B及び孔電極部22を形成した後、金を含むめっき液などを基板12に供給して電極部31、36を形成する工程を実施することがある。このとき、孔20A、20B

に中空部 23 が存在していると、基板 12 と絶縁層 33, 38 との間の隙間などに浸入しためっき液が孔 20A, 20B の中空部 23 に入ってしまうことが考えられる。

[0077] また、シード層 41 及びめっき層 42 などの導電層のうち基板 12 の第 1 面 13 上及び第 2 面 14 上に存在する部分を化学機械研磨法によって除去する工程を実施する場合、導電性材料の屑などが残渣として孔 20A, 20B の中空部 23 に残ってしまうことも考えられる。

[0078] また、貫通電極基板 10 の用途の 1 つとして、まず、貫通電極基板 10 上に素子を搭載し、続いて、素子を樹脂で封止して、デバイスを作製するという用途がある。この場合、樹脂を含む液体を貫通電極基板 10 上に供給し、液体を固化させることによって、素子を封止する樹脂を形成する。このとき、孔 20A, 20B に中空部 23 が存在していると、基板 12 と絶縁層 33, 38 との間の隙間などに浸入した、樹脂を含む液体が、孔 20A, 20B の中空部 23 に入ってしまうことが考えられる。

[0079] これに対して、本変形例によれば、孔 20A, 20B の内部に充填部材 25 を設けることにより、不要な物質が孔 20A, 20B の内部に入ってしまうことを抑制することができる。これによって、貫通電極基板 10 や貫通電極基板 10 を利用した製品の歩留まりを向上させたり、貫通電極基板 10 の品質を向上させたりすることができる。

#### [0080] 貫通電極基板の製造方法

以下、貫通電極基板 10 の製造方法の一例について、図 8A 及び図 8B を参照して説明する。

[0081] まず、上述の本実施の形態の場合と同様にして基板 12 の孔 20A, 20B にシード層 41 及びめっき層 42 を形成して、上述の図 3E に示す状態の中間製品を得る。続いて、図 8A に示すように、基板 12 の第 1 面 13 上に第 1 絶縁層 33 を設ける。具体的には、まず、第 1 絶縁層 33 及び支持層を含むフィルムを準備する。続いて、周囲の雰囲気圧力が第 1 圧力である環境において、フィルムを基板 12 の第 1 面 13 に貼り付けて、第 1 面 13 上

に第1絶縁層33を設ける。同様にして、基板12の第2面14上に第2絶縁層38を設ける。

[0082] 続いて、第1絶縁層33及び第2絶縁層38が設けられた基板12を、周囲の雰囲気圧力が上述の第1圧力よりも高い第2圧力である環境に配置する。この結果、孔20A、20Bの内部の圧力と絶縁層33、38の周囲の圧力との差に基づいて、図8Bに示すように、絶縁層33、38が孔20A、20Bの内部に押し込まれる。このようにして、孔20A、20Bの内部に充填部材25を設けることができる。

[0083] その後、絶縁層33、38に開口部を形成し、続いて、絶縁層33、38の開口部に電極部31、36を形成する。このようにして、孔20A、20Bの内部に充填部材25が設けられた貫通電極基板10を得ることができる。

[0084] 第2圧力の方が第1圧力よりも高い限りにおいて、第1圧力及び第2圧力の具体的な値は特に限られない。例えば、第1圧力は、300 Torr以下であり、第2圧力は、大気圧である。また、第1圧力と第2圧力の差は、460 Torr以上である。なお、第1圧力と第2圧力との差が小さい場合や、絶縁層33、38の流動性が低い場合には、図9に示すように、孔20A、20Bの内部が完全には充填部材25で充填されず、隙間26が残る場合がある。

[0085] なお、上述の本実施の形態においては、孔20A、20Bに充填される充填部材25を構成する絶縁性材料と、基板12の第1面13及び第2面14を覆う絶縁層33、38を構成する絶縁性材料とが同一である例を示した。しかしながら、これに限られることはなく、充填部材25を構成する絶縁性材料と、絶縁層33、38を構成する絶縁性材料とが異なってもよい。

[0086] また、本実施の形態においても、上述の第1の実施の形態の第1変形例の場合と同様に、複数の第2孔20Bが非貫通孔を含んでいてもよい。また、本実施の形態においても、上述の第1の実施の形態の第2変形例又は第3変形例の場合と同様に、孔電極部22、配線32、37及び絶縁層33、38

を形成する順序が特に限られることはない。

[0087] 〔第3の実施の形態〕

次に、図10乃至図11Eを参照して、第3の実施の形態について説明する。

第3の実施の形態は、孔20A、20Bに孔電極部22が充填されている点異なるのみであり、他の構成は、上述の第1の実施の形態と略同一である。第3の実施の形態において、第1の実施の形態と同一部分には同一符号を付して詳細な説明は省略する。また、第1の実施の形態において得られる作用効果が本実施の形態においても得られることが明らかである場合、その説明を省略することもある。

[0088] 図10は、本実施の形態に係る貫通電極基板10を示す断面図である。本実施の形態において、孔電極部22は、孔20A、20Bの内部に充填されている。このように孔20A、20Bの内部を固体で充填することにより、本実施の形態においても、上述の第2の実施の形態の場合と同様に、不要な物質が孔20A、20Bの内部に入ってしまうことを抑制することができる。

[0089] 貫通電極基板の製造方法

以下、貫通電極基板10の製造方法の一例について、図11A乃至図11Eを参照して説明する。

[0090] まず、上述の本実施の形態の場合と同様にして基板12に複数の孔20A、20Bを形成して、上述の図3Aに示す状態の中間製品を得る。続いて、図11Aに示すように、基板12の第2面14側に第1シード層41aを形成する。具体的には、基板12の第2面14上及び孔20A、20Bの側壁21のうち第2面14に接続される部分に第1シード層41aを形成する。第1シード層41aを形成する方法としては、シード層41の場合と同様に、蒸着法やスパッタリング法などの物理成膜法や、化学成膜法などを用いることができる。

[0091] 続いて、図11Bに示すように、基板12にめっき液を供給して第1シ

ド層 4 1 a 上に第 1 めっき層 4 2 a を形成する。このとき、図 1 1 B に示すように、電界密度の高い孔 2 0 A, 2 0 B の部分において集中的に第 1 シード層 4 1 a 上に第 1 めっき層 4 2 a が析出することにより、第 2 面 1 4 側において第 1 めっき層 4 2 a によって孔 2 0 A, 2 0 B を閉塞することができる。

[0092] 続いて、図 1 1 C に示すように、基板 1 2 の第 1 面 1 3 側から基板 1 2 の第 1 面 1 3 上及び孔 2 0 A, 2 0 B の側壁 2 1 上に第 2 シード層 4 1 b を形成する。第 2 シード層 4 1 b を形成する方法としては、シード層 4 1 や第 2 シード層 4 1 b の場合と同様に、蒸着法やスパッタリング法などの物理成膜法や、化学成膜法などを用いることができる。

[0093] 続いて、図 1 1 D に示すように、基板 1 2 にめっき液を供給して第 2 シード層 4 1 b 上及び第 1 めっき層 4 2 a 上に第 2 めっき層 4 2 b を形成する。この工程は、例えば、図 1 1 D に示すように、孔 2 0 A, 2 0 B に対応する場所において第 1 面 1 3 側で盛り上がる盛り上がり部 4 2 c が第 2 めっき層 4 2 b に形成されるようになるまで、実施する。

[0094] 続いて、図 1 1 E に示すように、シード層 4 1 a, 4 1 b 及びめっき層 4 2 a, 4 2 b のうち基板 1 2 の第 1 面 1 3 上及び第 2 面 1 4 上に存在する部分を除去する。第 1 面 1 3 上及び第 2 面 1 4 上のシード層 4 1 a, 4 1 b 及びめっき層 4 2 a, 4 2 b を除去する方法としては、例えば、化学機械研磨法を用いることができる。

[0095] その後、基板 1 2 の第 1 面 1 3 上及び第 2 面 1 4 上に配線 3 2, 3 7、絶縁層 3 3, 3 8 及び電極部 3 1, 3 6 を形成する。このようにして、孔 2 0 A, 2 0 B の内部に孔電極部 2 2 が充填された貫通電極基板 1 0 を得ることができる。

[0096] 本実施の形態においては、上述のように、シード層 4 1 a, 4 1 b 及びめっき層 4 2 a, 4 2 b のうち基板 1 2 の第 1 面 1 3 上及び第 2 面 1 4 上に存在する部分を化学機械研磨法によって除去する工程を実施する。ここで、本変形例においては、複数の第 1 孔 2 0 A 及び複数の第 2 孔 2 0 B を基板 1 2

に形成することにより、孔 20A、20B に対応する場所に形成される第 2 めっき層 42b の盛り上がり部 42c を、基板 12 の第 1 面 13 上により均一に分布させることができる。このため、化学機械研磨法を実施する際、第 2 めっき層 42b に加わる圧力が場所によってばらつくことを抑制することができる。このことにより、導電性材料の残渣が生じることを抑制することができる。

[0097] なお、本実施の形態においても、上述の第 1 の実施の形態の第 1 変形例の場合と同様に、複数の第 2 孔 20B が非貫通孔を含んでいてもよい。また、本実施の形態においても、上述の第 1 の実施の形態の第 2 変形例又は第 3 変形例の場合と同様に、孔電極部 22、配線 32、37 及び絶縁層 33、38 を形成する順序が特に限られることはない。

〔第 4 の実施の形態〕

[0098] 次に、図 12A を参照して、第 4 の実施の形態について説明する。第 4 の実施の形態は、孔 20B の孔電極部 22 が第 1 電極部 31 又は第 2 電極部 36 に接続されている点が異なるのみであり、他の構成は、上述の第 1 の実施の形態と略同一である。第 4 の実施の形態において、第 1 の実施の形態と同一部分には同一符号を付して詳細な説明は省略する。また、第 1 の実施の形態において得られる作用効果が本実施の形態においても得られることが明らかである場合、その説明を省略することもある。

[0099] 本実施の形態において、第 2 孔 20B は、孔電極部 22 が基板 12 の第 1 面 13 側又は第 2 面 14 側の一方において電極部に電氣的に接続され、且つ、第 1 面 13 側又は第 2 面 14 側の他方において電極部から電氣的に絶縁されている孔として定義される。例えば、図 12A に示すように、第 2 孔 20B に設けられた孔電極部 22 は、基板 12 の第 1 面 13 側において第 1 電極部 31 に電氣的に接続され、且つ、基板 12 の第 2 面 14 側において第 2 電極部 36 から電氣的に絶縁されている。若しくは、図示はしないが、第 2 孔 20B に設けられた孔電極部 22 は、基板 12 の第 1 面 13 側において第 1 電極部 31 から電氣的に絶縁され、且つ、基板 12 の第 2 面 14 側において

第2電極部36に電氣的に接続されていてもよい。

[0100] 本実施の形態においても、複数の第1孔20A及び複数の第2孔20Bを基板12に形成することにより、基板12における孔20の分布密度をより均一にすることができる。これによって、基板12の剛性や変形のし易さなどが場所によってばらつくことを抑制することができる。このことにより、貫通電極基板10の製造工程や貫通電極基板10を利用した製品の製造工程において、基板12に反りや歪みなどが生じることを抑制することができる。

[0101] (変形例)

図12Aにおいては、複数の第2孔20Bのうちの一部の第2孔20Bの孔電極部22が、基板12の第1面13側において第1電極部31に電氣的に接続され、且つ、基板12の第2面14側において第2電極部36から電氣的に絶縁されている例を示した。しかしながら、これに限られることはなく、図12Bに示すように、全ての第2孔20Bの孔電極部22が、基板12の第1面13側において第1電極部31に電氣的に接続され、且つ、基板12の第2面14側において第2電極部36から電氣的に絶縁されていてもよい。若しくは、図示はしないが、全ての第2孔20Bの孔電極部22が、基板12の第1面13側において第1電極部31から電氣的に絶縁され、且つ、基板12の第2面14側において第2電極部36に電氣的に接続されていてもよい。

[0102] また、図12Cに示すように、一部の第2孔20Bの孔電極部22が、第1電極部31に電氣的に接続され、その他の全ての第2孔20Bの孔電極部22が、第2電極部36に電氣的に接続されていてもよい。この場合、基板12の第1面13側において第1電極部31に電氣的に接続されている孔電極部22は、基板12の第2面14側において第2電極部36から電氣的に絶縁されている。また、基板12の第1面13側において第1電極部31から電氣的に絶縁されている孔電極部22は、基板12の第2面14側において第2電極部36に電氣的に接続されている。

[0103] 第2孔20Bの孔電極部22に接続される第1電極部31及び第2電極部36は、規則的に分布していてもよい。例えば、基板12の面方向に沿って複数の第2孔20Bの孔電極部22を見た場合に、第1電極部31に接続された孔電極部22と第2電極部36に接続された孔電極部22とが交互に並んでいてもよい。また、第2孔20Bの孔電極部22に接続される第1電極部31及び第2電極部36は、不規則に分布していてもよい。

[0104] 図12A乃至図12Cに示すように、孔20Bの孔電極部22と第1電極部31又は第2電極部36とを接続することにより、孔20Bの孔電極部22に蓄積した電荷を第1電極部31又は第2電極部36を介して外部へ放電することができる。また、孔20Bの孔電極部22に第1電極部31又は第2電極部36を接続することにより、孔20Aの孔電極部22にのみ第1電極部31又は第2電極部36が接続される場合に比べて、第1電極部31又は第2電極部36を基板12の面方向において均一に分布させることができる。このことにより、例えば、第1電極部31又は第2電極部36と第1配線32又は第2配線37との間に応力が生じている場合に、応力に起因して基板12や後述するウェハ60に反りが生じることを抑制することができる。また、第1電極部31又は第2電極部36をめっき処理によって形成する場合に、第1電極部31又は第2電極部36の厚みが場所によってばらついたり、第1電極部31又は第2電極部36に凹凸が生じたりすることを抑制することができる。

〔第5の実施の形態〕

[0105] 次に、図13Aを参照して、第5の実施の形態について説明する。第5の実施の形態は、孔20Bの孔電極部22がダミー配線に接続されている点が異なるのみであり、他の構成は、上述の第1の実施の形態と略同一である。第5の実施の形態において、第1の実施の形態と同一部分には同一符号を付して詳細な説明は省略する。また、第1の実施の形態において得られる作用効果が本実施の形態においても得られることが明らかである場合、その説明を省略することもある。

[0106] 本実施の形態において、第2孔20Bは、孔電極部22が基板12の第1面13側又は第2面14側においてダミー配線に接続されている。例えば、図13Aに示すように、第2孔20Bに設けられた孔電極部22は、基板12の第1面13側においてダミー配線34に接続されている。ダミー配線34とは、基板12の第1面13又は第2面14に設けられた、第1電極部31又は第2電極部36には接続されない配線である。図13Aに示す例において、ダミー配線34は、基板12の第1面13に設けられ、且つ、第1絶縁層33によって覆われている。若しくは、図示はしないが、第2孔20Bに設けられた孔電極部22は、基板12の第2面14に設けられたダミー配線に接続されていてもよい。また、第2孔20Bに設けられた孔電極部22は、第1面13側及び第2面14側の両方においてダミー配線に接続されていてもよい。

[0107] 本実施の形態においても、複数の第1孔20A及び複数の第2孔20Bを基板12に形成することにより、基板12における孔20の分布密度をより均一にすることができる。これによって、基板12の剛性や変形のし易さなどが場所によってばらつくことを抑制することができる。このことにより、貫通電極基板10の製造工程や貫通電極基板10を利用した製品の製造工程において、基板12に反りや歪みなどが生じることを抑制することができる。

[0108] (変形例)

図13Aにおいては、1つのダミー配線34が、1つの第2孔20Bの孔電極部22に接続されている例を示した。しかしながら、これに限られることはなく、1つのダミー配線34が、複数の第2孔20Bの孔電極部22に接続されていてもよい。例えば、図13Bに示すように、1つのダミー配線34が、2つの第2孔20Bの孔電極部22の両方に接続されていてもよい。言い換えると、2つの第2孔20Bの孔電極部22が、基板12の第1面13側においてダミー配線34によって電氣的に接続されていてもよい。また、2つの第2孔20Bの孔電極部22が、基板12の第2面14側におい

てダミー配線 3 9 によって電氣的に接続されていてもよい。ダミー配線 3 4 又はダミー配線 3 9 によって電氣的に接続される 2 つの第 2 孔 2 0 B の孔電極部 2 2 は、隣り合う 2 つの第 2 孔 2 0 B の孔電極部 2 2 であってもよく、若しくは、隣り合わない 2 つの第 2 孔 2 0 B の孔電極部 2 2 であってもよい。

[0109] また、図 1 3 C に示すように、ダミー配線 3 4 又はダミー配線 3 9 によってその他の第 2 孔 2 0 B の孔電極部 2 2 に電氣的に接続された第 2 孔 2 0 B の孔電極部 2 2 に、更に第 1 電極部 3 1 又は第 2 電極部 3 6 が接続されていてもよい。この場合、1 つの第 2 孔 2 0 B の孔電極部 2 2 に接続されたダミー配線及び電極部がいずれも、基板 1 2 の同一の側に位置していてもよい。例えば、図 1 3 C に示すように、基板 1 2 の第 1 面 1 3 側においてその他の第 2 孔 2 0 B の孔電極部 2 2 にダミー配線 3 4 によって接続された第 2 孔 2 0 B の孔電極部 2 2 に、第 1 面 1 3 側において第 1 電極部 3 1 が接続されていてもよい。また、1 つの第 2 孔 2 0 B の孔電極部 2 2 に接続されたダミー配線及び電極部が、基板 1 2 の異なる側に位置していてもよい。例えば、図 1 3 C に示すように、基板 1 2 の第 1 面 1 3 側においてその他の第 2 孔 2 0 B の孔電極部 2 2 にダミー配線 3 4 によって接続された第 2 孔 2 0 B の孔電極部 2 2 に、第 2 面 1 4 側において第 2 電極部 3 6 が接続されていてもよい。図 1 3 C に示す例によれば、図 1 2 A 乃至図 1 2 C に示す例の場合と同様に、孔 2 0 B の孔電極部 2 2 に蓄積した電荷を第 1 電極部 3 1 又は第 2 電極部 3 6 を介して外部へ放電することができる。

[0110] また、図 1 3 A 乃至図 1 3 C に示すように、第 1 面 1 3 上にダミー配線 3 4 を設け、又は第 2 面 1 4 上にダミー配線 3 9 を設けることにより、第 1 面 1 3 上又は第 2 面 1 4 上に配線をより均一に分布させることができる。このことにより、例えば、第 1 配線 3 2 やダミー配線 3 4 などの第 1 面 1 3 上の配線と基板 1 2 との間に応力が生じている場合に、応力に起因して基板 1 2 に反りが生じることを抑制することができる。同様に、第 1 配線 3 7 やダミー配線 3 9 などの第 2 面 1 4 上の配線と基板 1 2 との間に応力が生じている

場合に、応力に起因して基板 1 2 や後述するウェハ 6 0 に反りが生じることができる。また、第 1 面 1 3 上の配線や第 2 面 1 4 上の配線をめっき処理によって形成する場合に、配線の厚みが場所によってばらついたり、配線に凹凸が生じたりすることを抑制することができる。

〔第 6 の実施の形態〕

[0111] 次に、図 1 4 を参照して、第 6 の実施の形態について説明する。第 6 の実施の形態は、孔 2 0 B に孔電極部 2 2 が設けられていない点が異なるのみであり、他の構成は、上述の第 2 の実施の形態と略同一である。第 5 の実施の形態において、第 2 の実施の形態と同一部分には同一符号を付して詳細な説明は省略する。また、第 2 の実施の形態において得られる作用効果が本実施の形態においても得られることが明らかである場合、その説明を省略することもある。

[0112] 本実施の形態において、第 1 孔 2 0 A 及び第 2 孔 2 0 B には、充填部材 2 5 が充填されている。一方、第 1 孔 2 0 A には孔電極部 2 2 が設けられているが、第 2 孔 2 0 B には孔電極部 2 2 が設けられていない。なお、図示はしないが、上述の図 9 に示すように、孔 2 0 A, 2 0 B の内部が完全には充填部材 2 5 で充填されず、隙間 2 6 が残っていてもよい。また、充填部材 2 5 を構成する絶縁性材料と、絶縁層 3 3, 3 8 を構成する絶縁性材料とは、同一であってもよく、異なってもよい。

[0113] 本実施の形態においても、孔 2 0 A, 2 0 B の内部に充填部材 2 5 を設けることにより、不要な物質が孔 2 0 A, 2 0 B の内部に入ってしまうことを抑制することができる。これによって、貫通電極基板 1 0 や貫通電極基板 1 0 を利用した製品の歩留まりを向上させたり、貫通電極基板 1 0 の品質を向上させたりすることができる。

[0114] 〔孔のバリエーション〕

上述の第 1 乃至第 3 の実施の形態において説明した孔 2 0 A, 2 0 B のバリエーションを、図 1 4 にまとめて示す。図 1 5 (a) は、上述の第 1 の実施の形態で説明した、内部に中空部 2 3 が形成された孔 2 0 A, 2 0 B を示

す。図 15 (b) は、上述の第 2 の実施の形態で説明した、内部に充填部材 25 が設けられた孔 20A, 20B を示す。図 15 (c) は、上述の第 2 の実施の形態の変形例で説明した、孔電極部 22 と充填部材 25 との間に隙間 26 が形成された孔 20A, 20B を示す。図 15 (d) は、上述の第 3 の実施の形態の変形例で説明した、内部に孔電極部 22 が充填された孔 20A, 20B を示す。

[0115] 〔孔の配置の変形例〕

上述の第 1 の実施の形態においては、平面視において複数の孔 20 が、基板 12 の外縁が延びる方向に沿って並ぶ例を示した。しかしながら、基板 12 における複数の孔 20 の分布密度をより均一にすることができる限りにおいて、複数の孔 20 の具体的な配置方法が特に限られることはない。

[0116] 例えば、図 16 に示すように、複数の孔 20 は、基板 12 の外縁が延びる方向から逸れた方向に沿って並んでいてもよい。また、図 17 に示すように、複数の孔 20 は、同心円状に並んでいてもよい。

[0117] また、上述の第 1 の実施の形態においては、複数の孔 20 の分布密度が場所に依らず均一である例を示したが、これに限られることはない。例えば、図 18 に示すように、基板 12 には、孔 20 が存在しない無孔領域 16 があってもよい。無孔領域 16 は、例えば、複数の第 1 孔 20A 及び複数の第 2 孔 20B が配置されている領域よりも内側に存在する。以下、このような無孔領域 16 を設けることの利点について、図 19 を参照して説明する。

[0118] 図 19 は、図 18 に示す貫通電極基板 10 の一応用例として、貫通電極基板 10 を備える光デバイス 50 を示す断面図である。光デバイス 50 は、例えば、カメラ用のイメージセンサモジュールである。光デバイス 50 は、基板 12 の中央部に無孔領域 16 が設けられた貫通電極基板 10 と、貫通電極基板 10 の無孔領域 16 に光 L を導くレンズ 52 と、無孔領域 16 を透過した光 L を受ける受光素子 51 と、を備える。図 19 に示す光デバイス 50 によれば、基板 12 に無孔領域 16 を設けることにより、意図しない反射が生じることを抑制しながら、レンズ 52 を透過した光 L を受光素子 51 へ到達

させることができる。

[0119] 図19に示す光デバイス50との比較対象として、図20に示すように、レンズ52を透過した光Lを受光素子51へ到達させるため、基板12のうち光Lが通る領域に開口部101が形成されている貫通電極基板100及び光デバイス150を考える。この場合、光Lが開口部を通るため、意図しない反射が生じることを防ぐことができる。一方、貫通電極基板の基板12の中央部に開口部が形成されているため、基板12の剛性が低下する。従って、基板12全体の剛性を十分に確保するために、基板12の厚みを大きくする必要がある。

[0120] これに対して、図19に示す光デバイス50によれば、基板12のうち光Lが通過する領域に開口部を形成しないので、開口部が形成される場合に比べて、基板12の剛性が高くなる。このため、開口部が形成される場合に比べて、基板12の厚みを小さくすることができ、この結果、基板12の無孔領域16を光が通過する際の減衰度も小さくなる。

[0121] また、図19に示す光デバイス50の貫通電極基板10においても、基板12のうち無孔領域16以外の領域には、上述の各実施形態の場合と同様に、複数の第1孔20Aに加えて複数の第2孔20Bが設けられている。このため、複数の第1孔20Aのみが設けられる場合に比べて、基板12の剛性や変形のし易さなどが場所によってばらつくことを抑制することができる。このことにより、貫通電極基板10や光デバイス50の製造工程において、基板12に反りや歪みなどが生じることを抑制することができる。

[0122] また、上述の第1の実施の形態においては、複数の第2孔20Bが、複数の第1孔20Aが配置されている領域よりも内側の領域に配置されている例を示したが、これに限られることはない。例えば図21に示すように、複数の第2孔20Bが、複数の第1孔20Aが配置されている領域よりも外側の領域に配置されていてもよい。

[0123] [ウェハに複数の貫通電極基板を割り付ける例]

貫通電極基板10の製造方法においては、図22に示すように、ウェハ6

0などの大型基板に複数の貫通電極基板10が形成されるようにウェハ60を加工し、その後、ウェハ60を切断して個々の貫通電極基板10を得ることがある。この場合、図22に示すように、貫通電極基板10が形成されない領域にも孔20を形成してもよい。貫通電極基板10が形成されない領域に形成される孔20は、第1孔20A又は第2孔20Bのいずれであってもよい。貫通電極基板10が形成されない領域にも孔20を形成することにより、ウェハ60の剛性や変形のし易さなどが、貫通電極基板10が形成される領域と貫通電極基板10が形成されない領域とで相違することを抑制することができる。このことにより、貫通電極基板10の製造工程や貫通電極基板10を利用した製品の製造工程において、ウェハ60に反りや歪みなどが生じることを抑制することができる。また、ウェハ60にめっき処理が施される場合に、めっき層の厚みが場所によってばらついたり、めっき層に凹凸が生じたりすることを抑制することができる。

[0124] 〔貫通電極基板の応用例〕

以下、図23を参照して、実施形態に係る貫通電極基板10をインターポーザとして利用する例について説明する。図23は、実施形態に係る貫通電極基板10を備えるデバイス55を示す断面図である。

[0125] デバイス55は、積層されたLSIチップなどの複数の素子53と、2つの素子53の間に介在された貫通電極基板10と、を備える。素子53の端子54は、貫通電極基板10の第1孔20Aに設けられた孔電極部22に電気的に接続された電極部31、36に接続されている。

[0126] なお、貫通電極基板10に搭載される素子53が、LSIチップなどのアクティブ素子に限られることはない。貫通電極基板10に搭載される素子53は、抵抗器やインダクタなどのパッシブ素子であってもよい。

[0127] 〔貫通電極基板が搭載される製品の例〕

図24は、実施形態に係る貫通電極基板10が搭載されることができると製品の例を示す図である。実施形態に係る貫通電極基板10は、様々な製品において利用され得る。例えば、ノート型パーソナルコンピュータ110、タ

ブレット端末 1 2 0、携帯電話 1 3 0、スマートフォン 1 4 0、デジタルビデオカメラ 1 5 0、デジタルカメラ 1 6 0、デジタル時計 1 7 0等に搭載される。

### 符号の説明

- [0128]    1 0    貫通電極基板
- 1 2    基板
- 1 3    第 1 面
- 1 4    第 2 面
- 1 6    無孔領域
- 2 0    孔
- 2 0 A    第 1 孔
- 2 0 B    第 2 孔
- 2 1    側壁
- 2 2    孔電極部
- 2 3    中空部
- 2 4    底部
- 2 5    充填部材
- 2 6    隙間
- 3 1    第 1 電極部
- 3 2    第 1 配線
- 3 3    第 1 絶縁層
- 3 4    ダミー配線
- 3 6    第 2 電極部
- 3 7    第 2 配線
- 3 8    第 2 絶縁層
- 3 9    ダミー配線
- 4 1    シード層
- 4 1 a    第 1 シード層

4 1 b 第2シード層

4 2 めっき層

4 2 a 第1めっき層

4 2 b 第2めっき層

4 2 c 盛り上がり部

4 3 レジスト層

5 0 光デバイス

5 1 受光素子

5 2 レンズ

5 3 素子

5 5 デバイス

6 0 ウェハ

## 請求の範囲

- [請求項1] 第1面及び前記第1面の反対側に位置する第2面を含み、複数の孔が設けられた基板と、  
前記基板の前記孔の内部に設けられた孔電極部と、  
前記基板の前記第1面側に設けられた第1電極部と、  
前記基板の前記第2面側に設けられた第2電極部と、を備え、  
前記複数の孔は、前記孔電極部が前記基板の前記第1面側において前記第1電極部に電氣的に接続され、且つ、前記孔電極部が前記基板の前記第2面側において前記第2電極部に電氣的に接続されている複数の第1孔と、前記孔電極部が前記基板の前記第1面側において前記第1電極部から電氣的に絶縁され、又は、前記孔電極部が前記基板の前記第2面側において前記第2電極部から電氣的に絶縁されている複数の第2孔と、を含む、貫通電極基板。
- [請求項2] 前記第2孔は、前記孔電極部が前記基板の前記第1面側において前記第1電極部から電氣的に絶縁され、且つ、前記孔電極部が前記基板の前記第2面側において前記第2電極部から電氣的に絶縁されている、請求項1に記載の貫通電極基板。
- [請求項3] 前記貫通電極基板は、前記基板の前記第1面側に設けられた第1絶縁層と、前記基板の前記第2面側に設けられた第2絶縁層と、を備え、  
前記第2孔は、前記基板の前記第1面側において前記第1絶縁層によって覆われ、又は、前記基板の前記第2面側において前記第2絶縁層によって覆われている、請求項1に記載の貫通電極基板。
- [請求項4] 前記貫通電極基板は、前記基板の前記第1面側に設けられた第1絶縁層と、前記基板の前記第2面側に設けられた第2絶縁層と、を備え、  
前記第2孔は、前記基板の前記第1面側において前記第1絶縁層によって覆われ、又は、前記基板の前記第2面側において前記第2絶縁

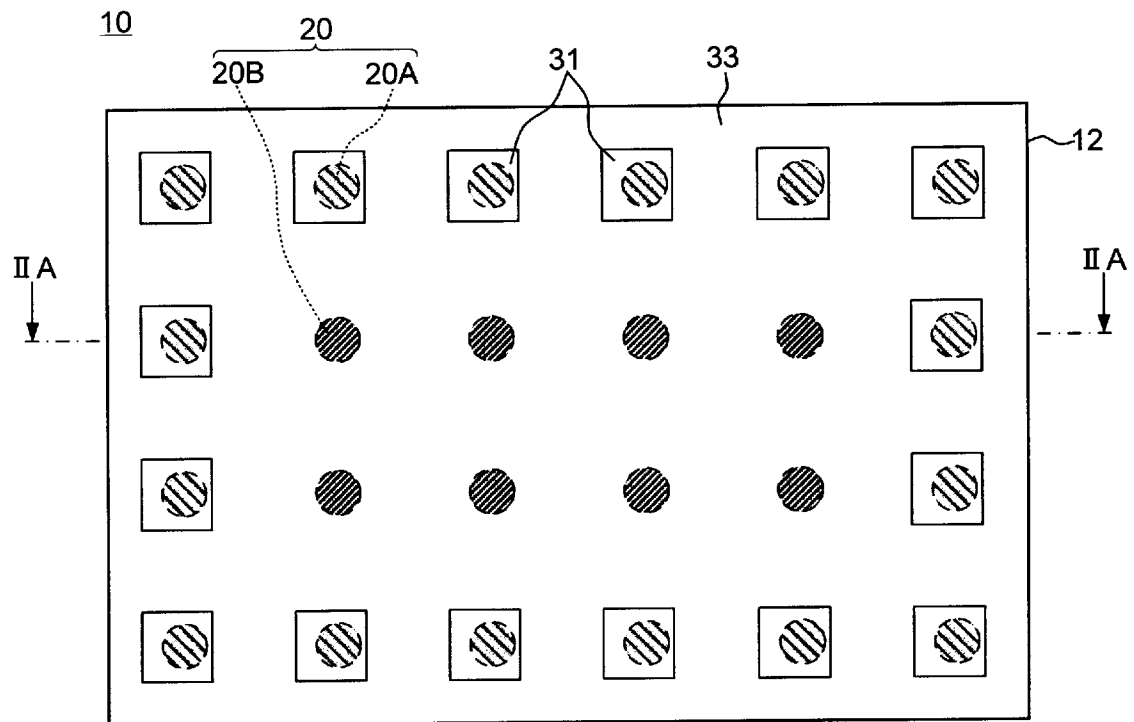
層によって覆われている、請求項 2 に記載の貫通電極基板。

[請求項5] 前記孔電極部は、前記孔の側壁上に設けられた導電層を含み、  
前記貫通電極基板は、前記孔の内部において前記孔電極部よりも前記孔の中心側に設けられた充填部材を更に備える、請求項 1 乃至 4 のいずれか一項に記載の貫通電極基板。

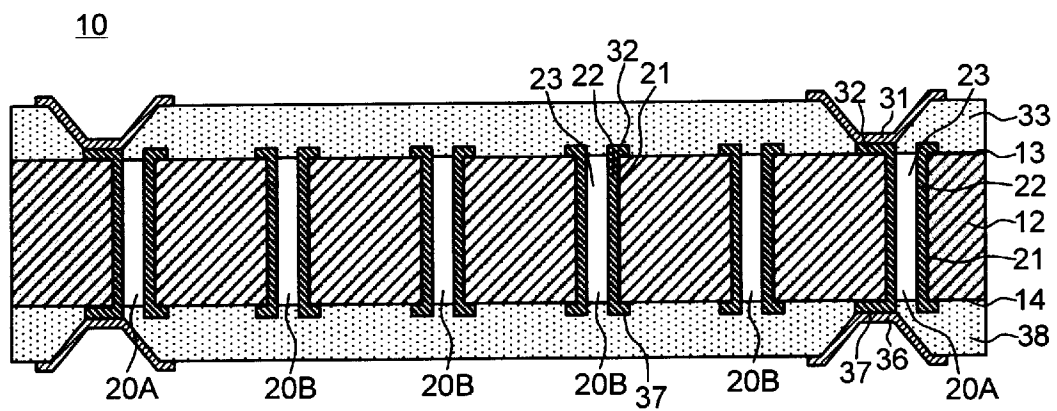
[請求項6] 前記貫通電極基板は、前記基板の前記第 1 面側に設けられた第 1 絶縁層と、前記基板の前記第 2 面側に設けられた第 2 絶縁層と、を備え、  
前記充填部材のうち前記複数の第 2 孔に設けられた前記充填部材の少なくとも一部は、前記第 1 絶縁層又は前記第 2 絶縁層に接続されている、請求項 5 に記載の貫通電極基板。

[請求項7] 複数の端子を有する素子が搭載される貫通電極基板の製造方法であって、  
第 1 面及び前記第 1 面の反対側に位置する第 2 面を含む基板を準備する工程と、  
前記基板に形成する複数の孔の配置を決定する配置工程と、  
前記配置工程で決定された配置に基づいて前記基板に前記複数の孔を形成する孔形成工程と、  
前記複数の孔の内部に孔電極部を形成する孔電極部形成工程と、を備え、  
前記配置工程は、前記素子の前記端子に電氣的に接続される複数の第 1 孔の配置を決定する第 1 配置工程と、前記素子の前記端子に電氣的に接続されない複数の第 2 孔の配置を決定する第 2 配置工程と、を有する、貫通電極基板の製造方法。

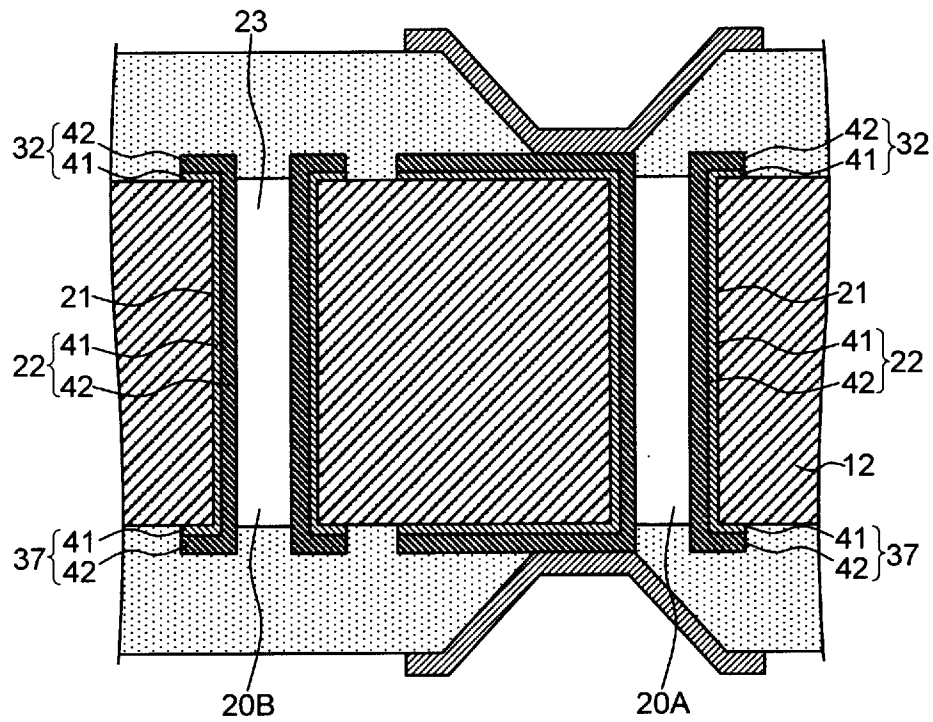
[図1]



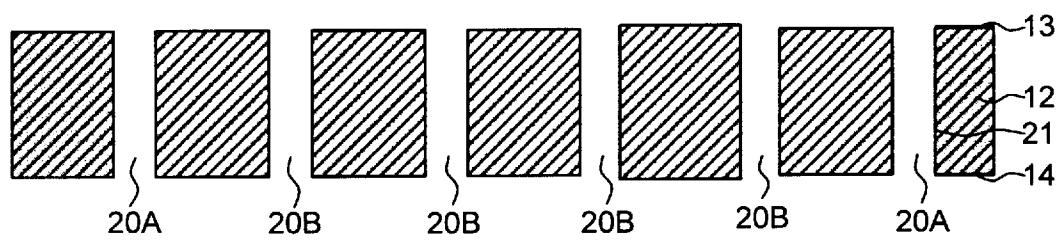
[図2A]



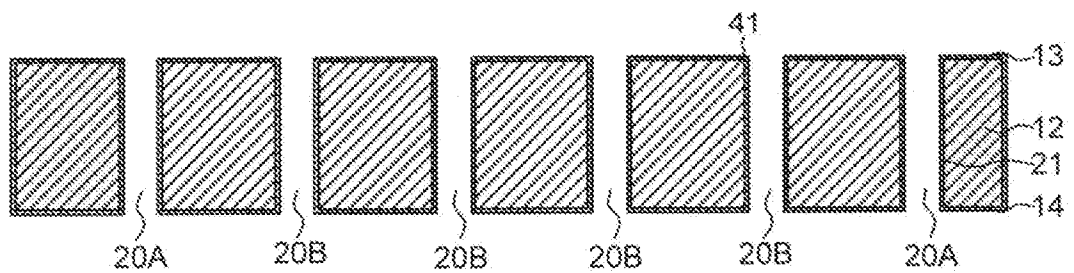
[図2B]



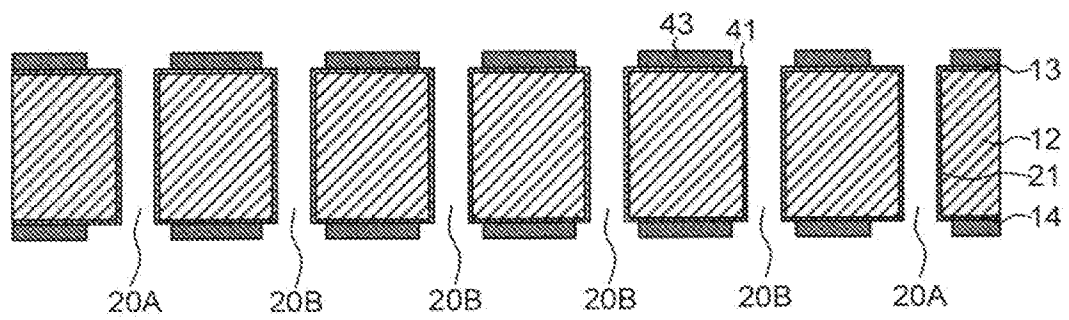
[図3A]



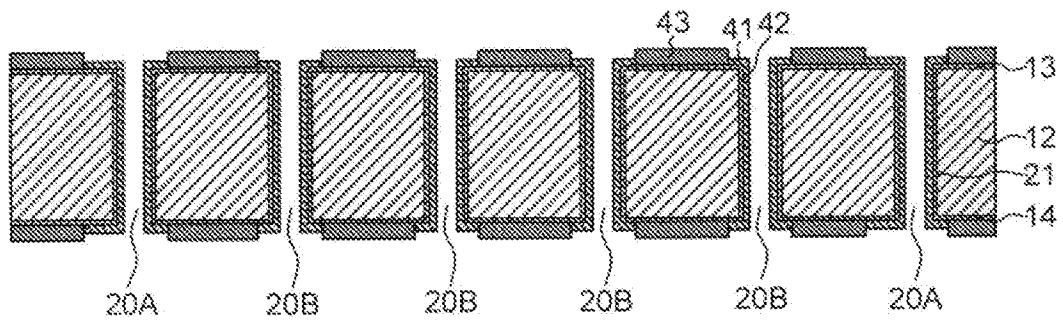
[図3B]



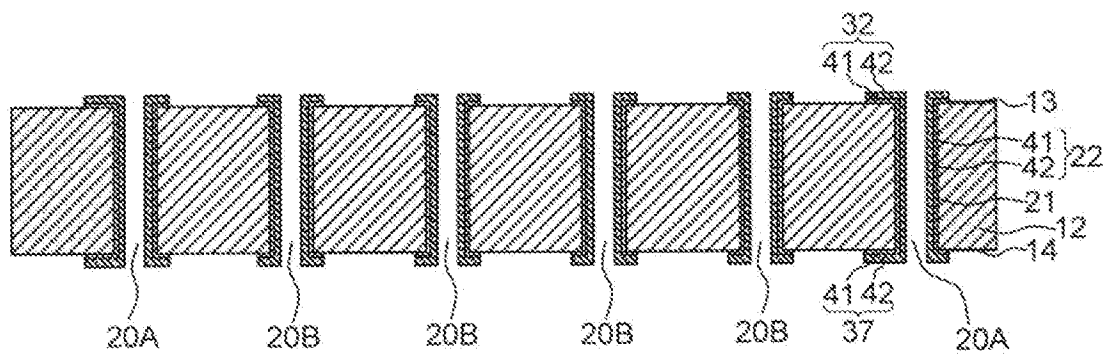
[図3C]



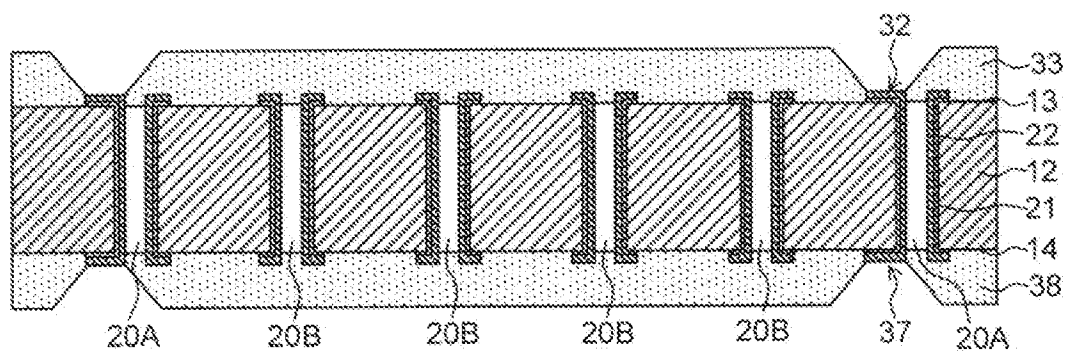
[図3D]



[図3E]



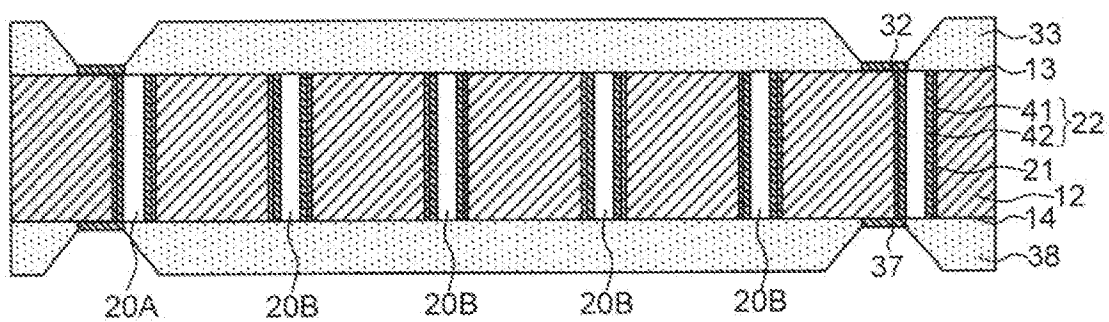
[図3F]



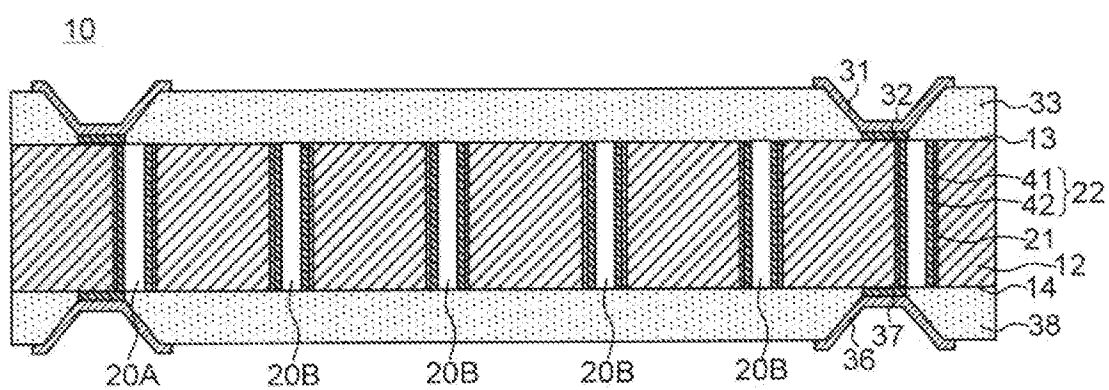




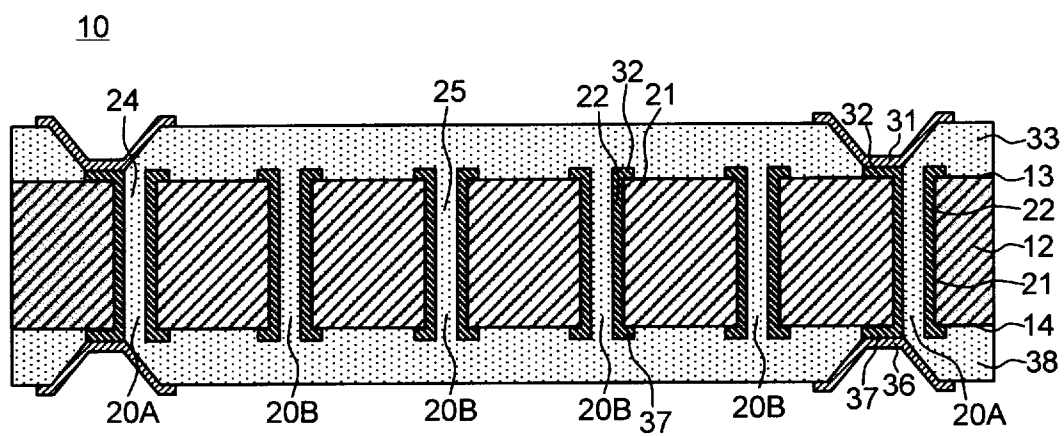
[図6B]



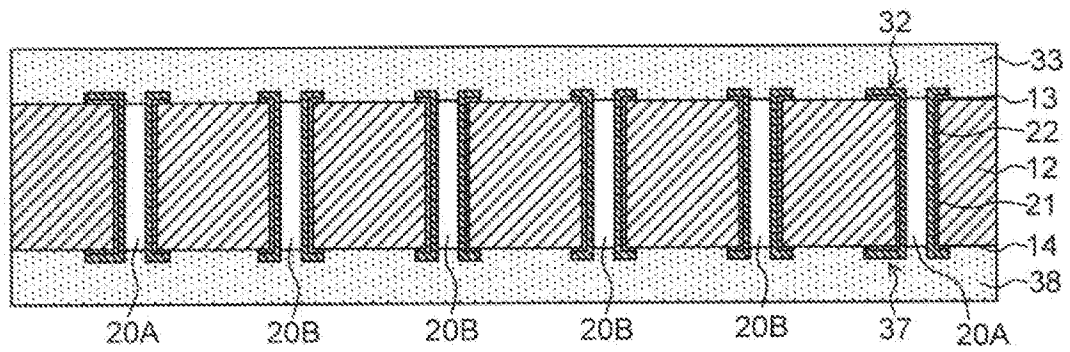
[図6C]



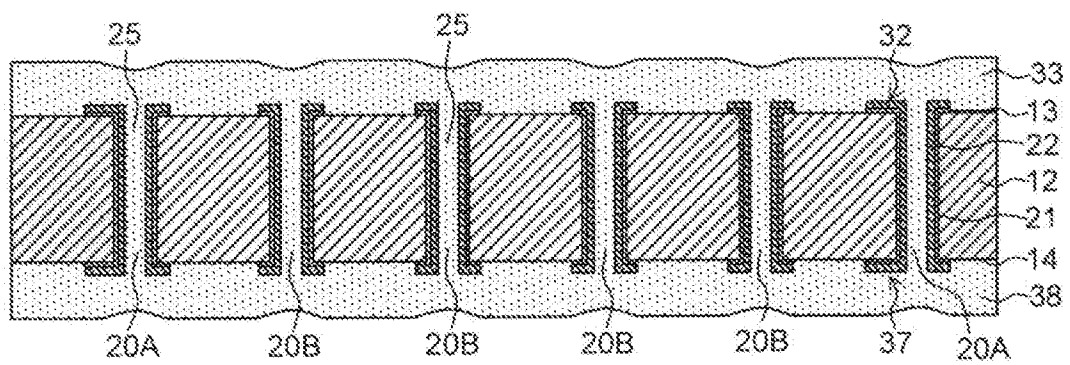
[図7]



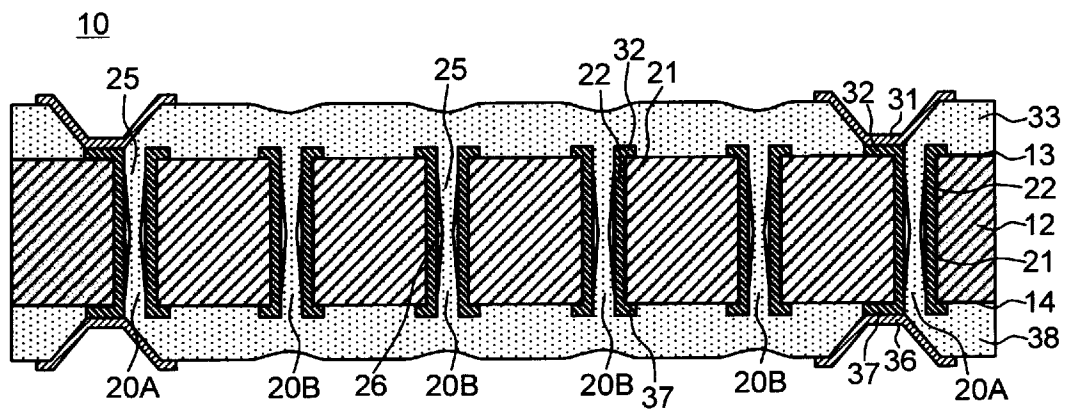
[図8A]



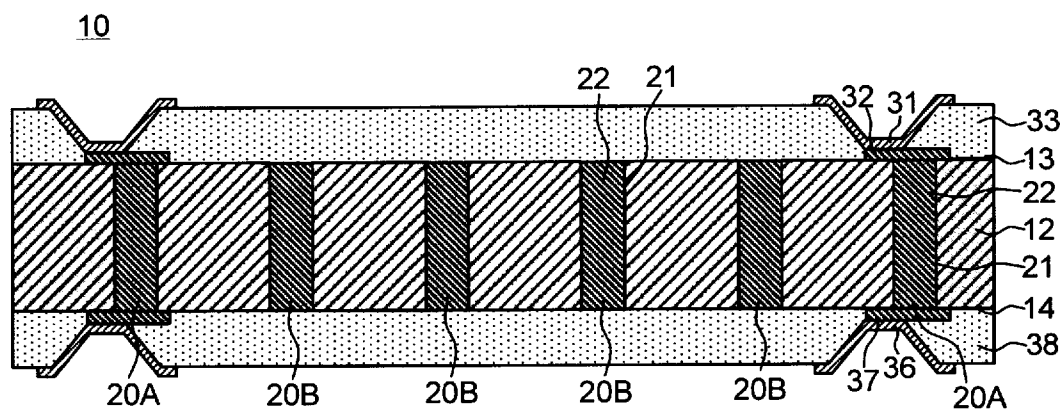
[図8B]



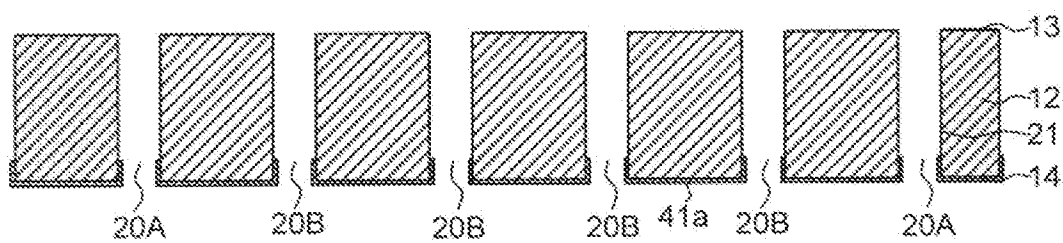
[図9]



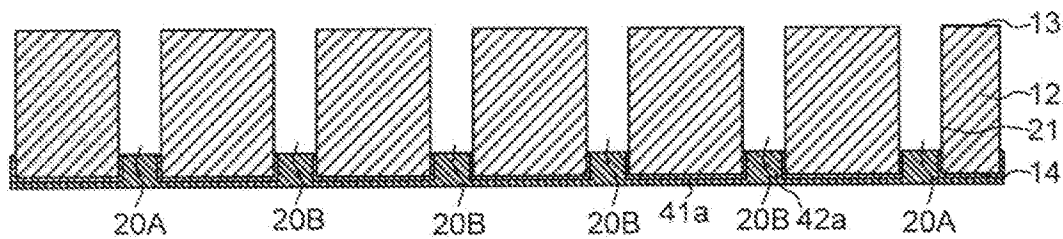
[図10]



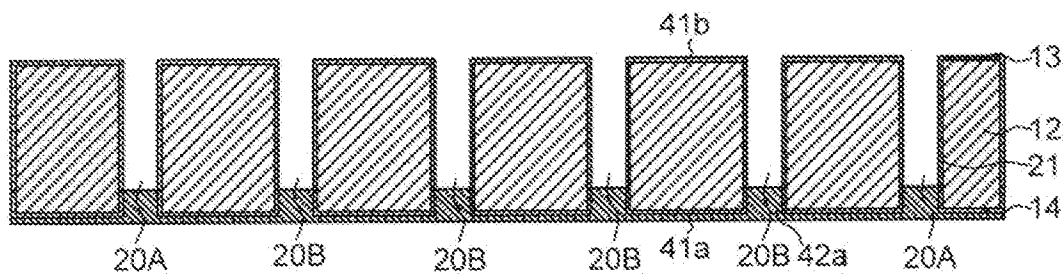
[図11A]



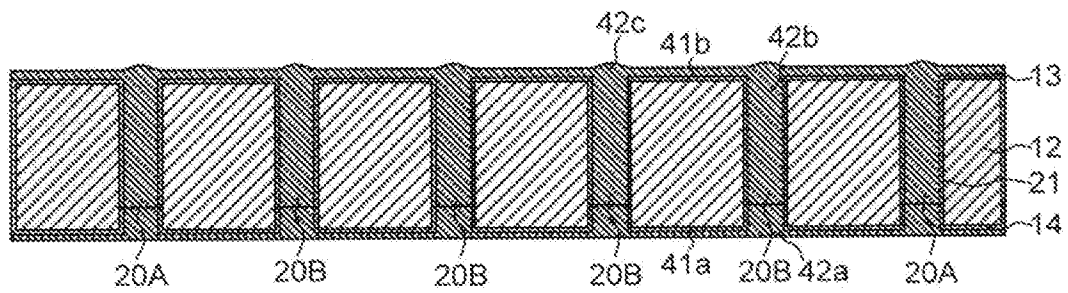
[図11B]



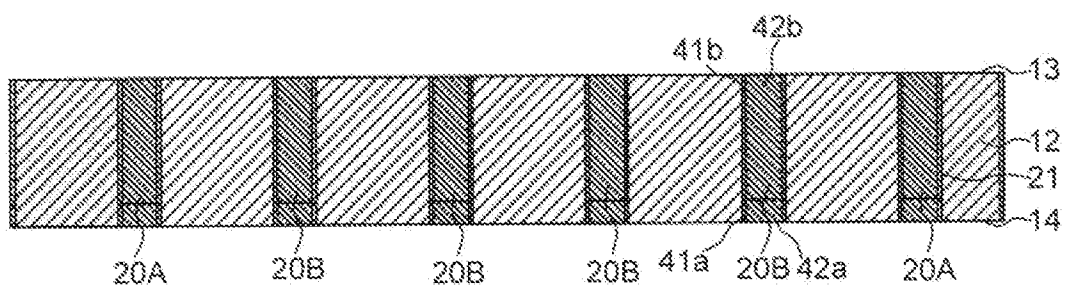
[図11C]



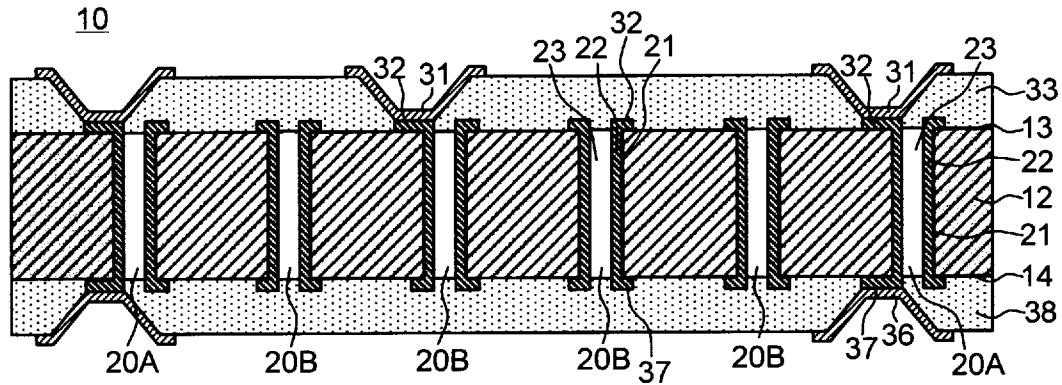
[図11D]



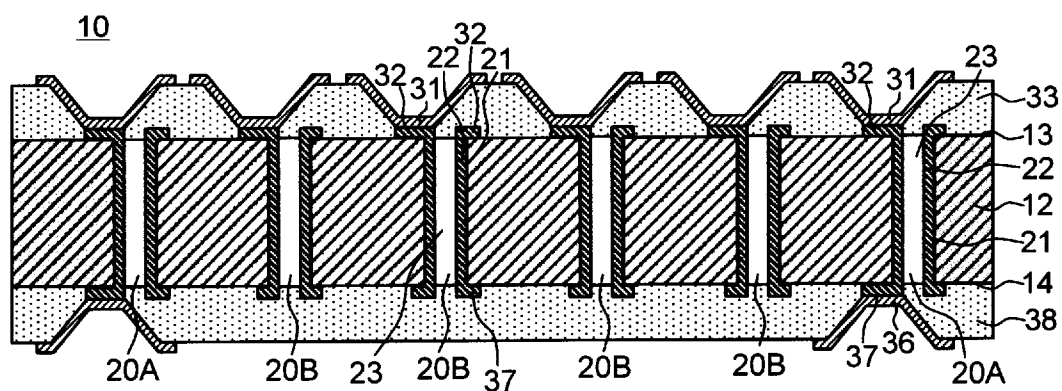
[図11E]



[図12A]

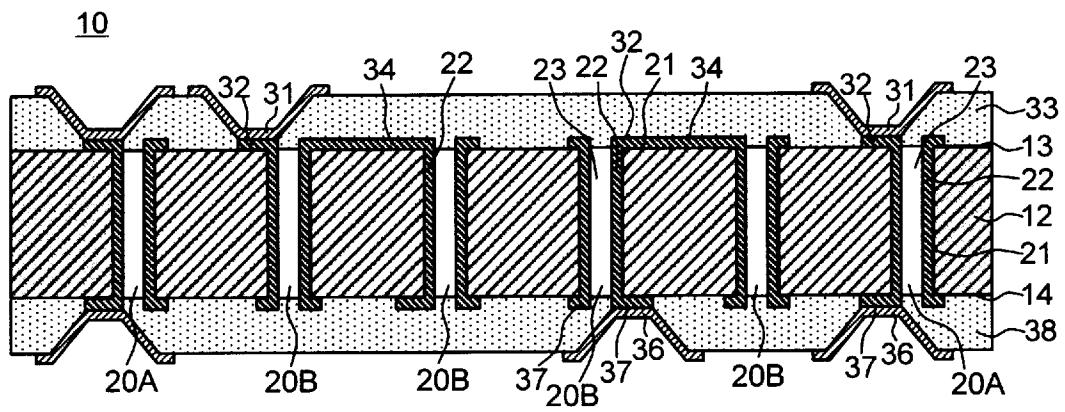


[図12B]

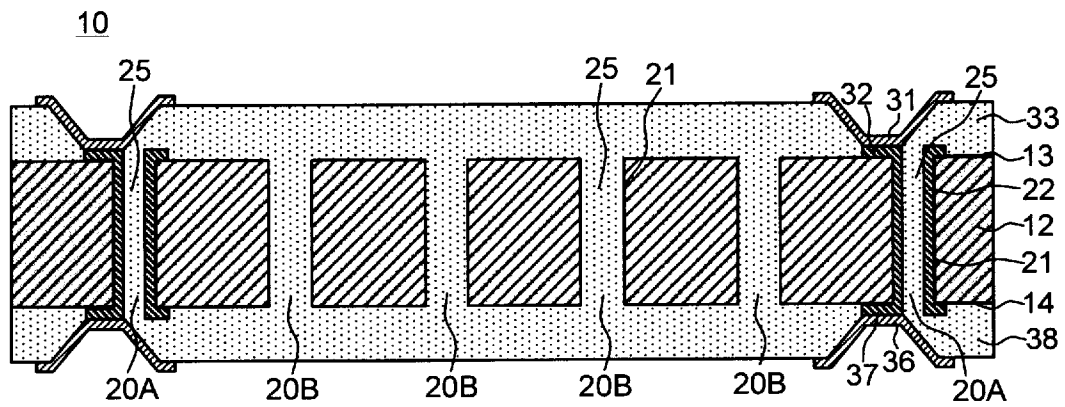




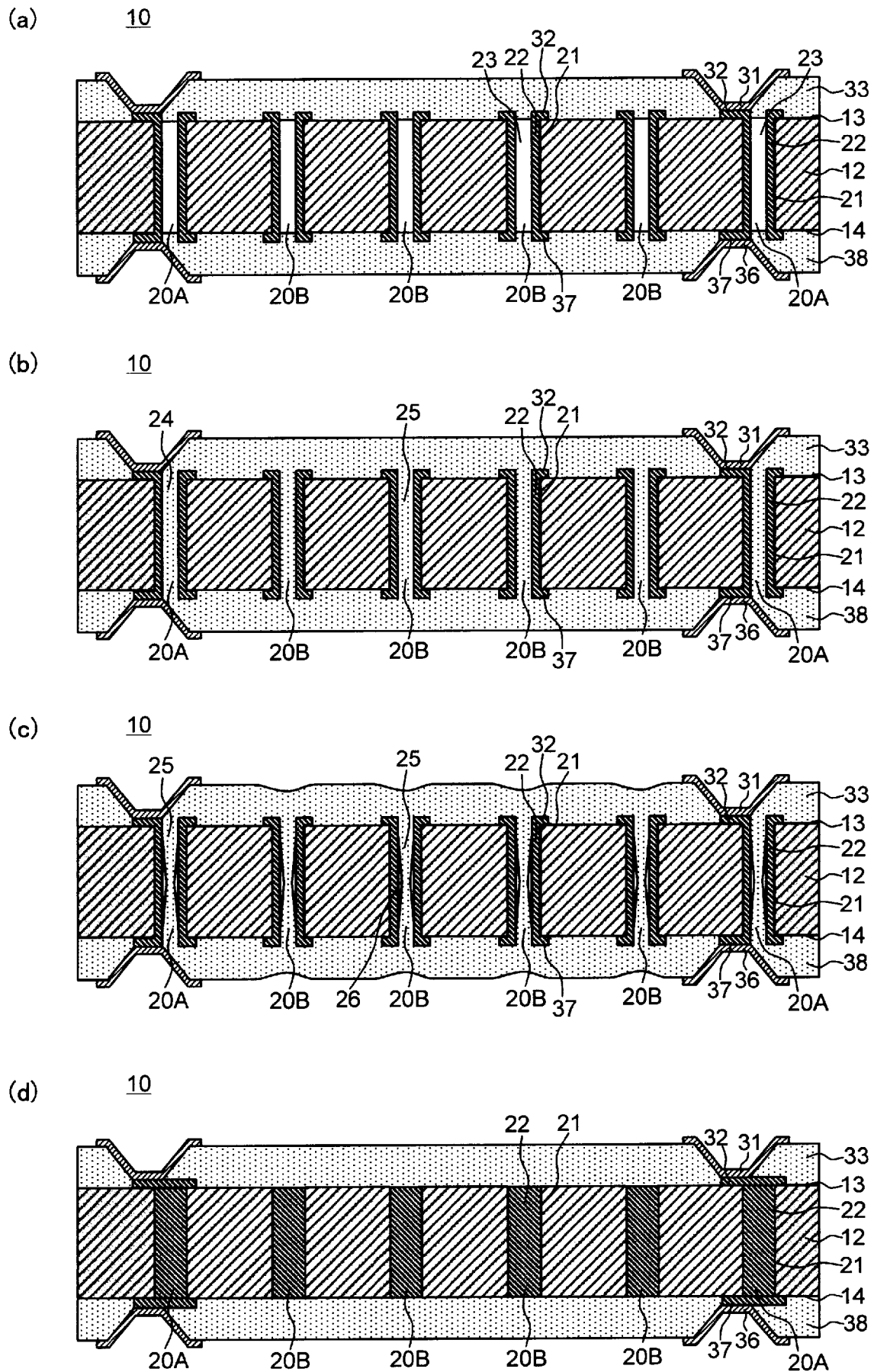
[図13C]



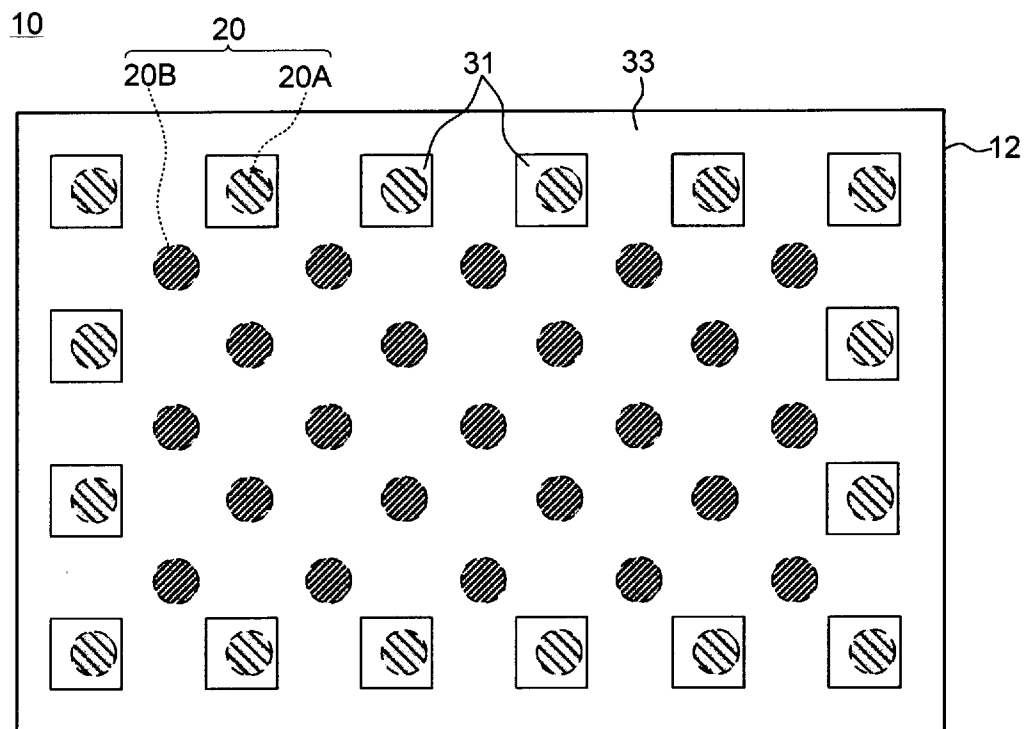
[図14]



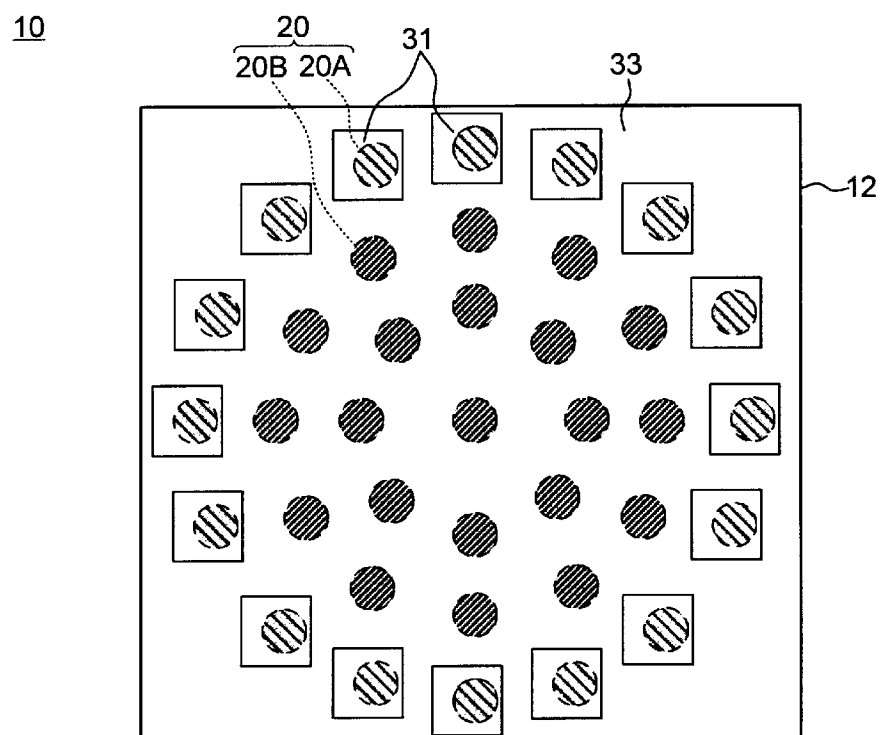
[図15]



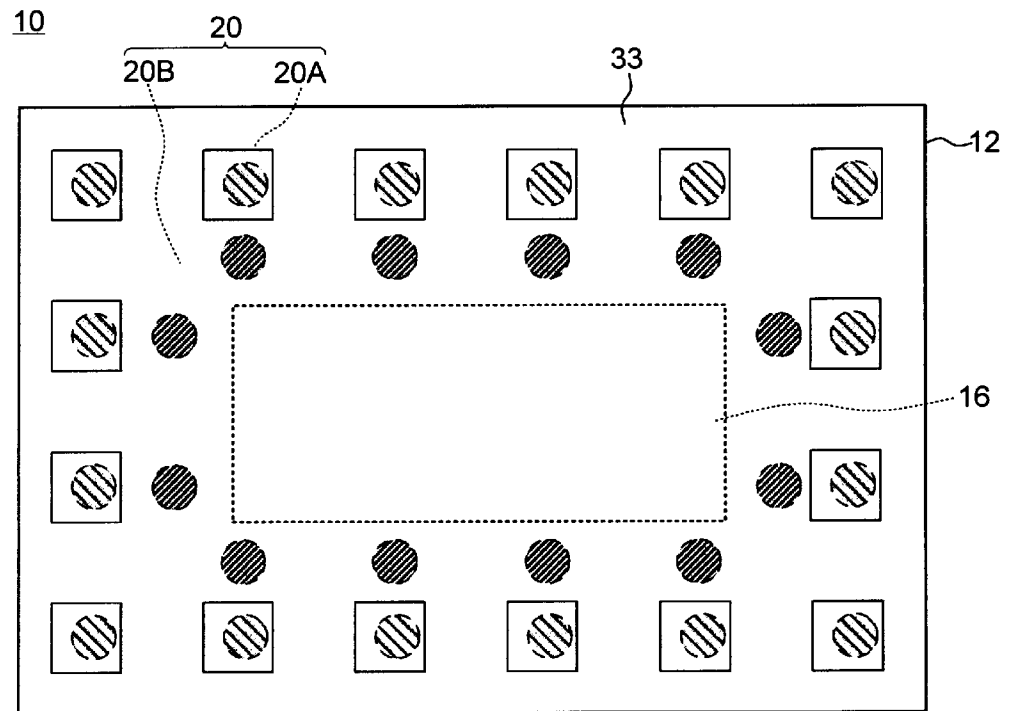
[図16]



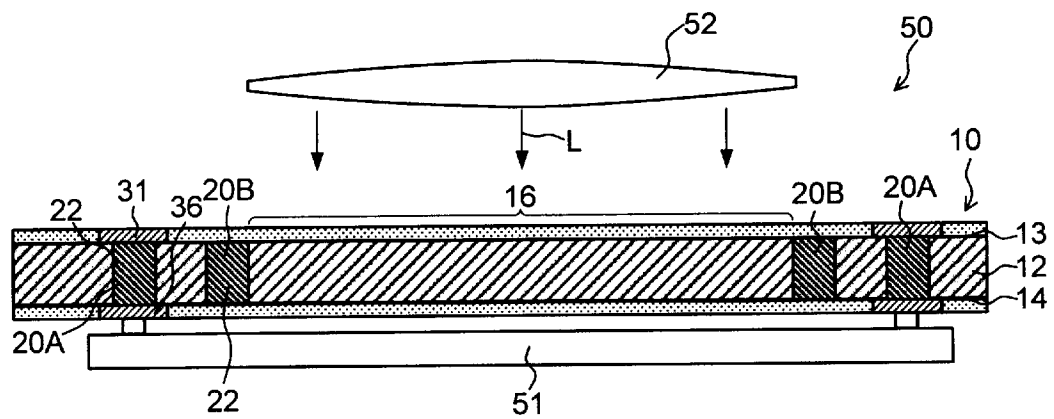
[図17]



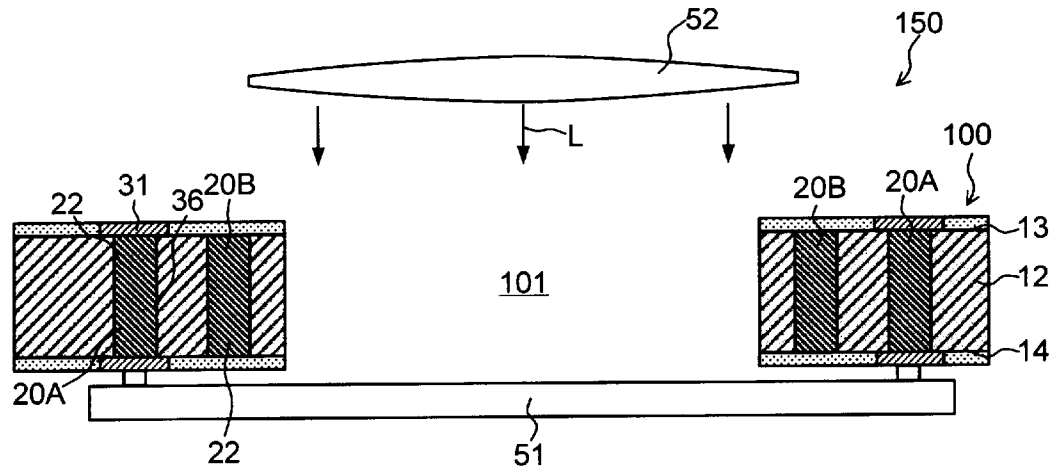
[図18]



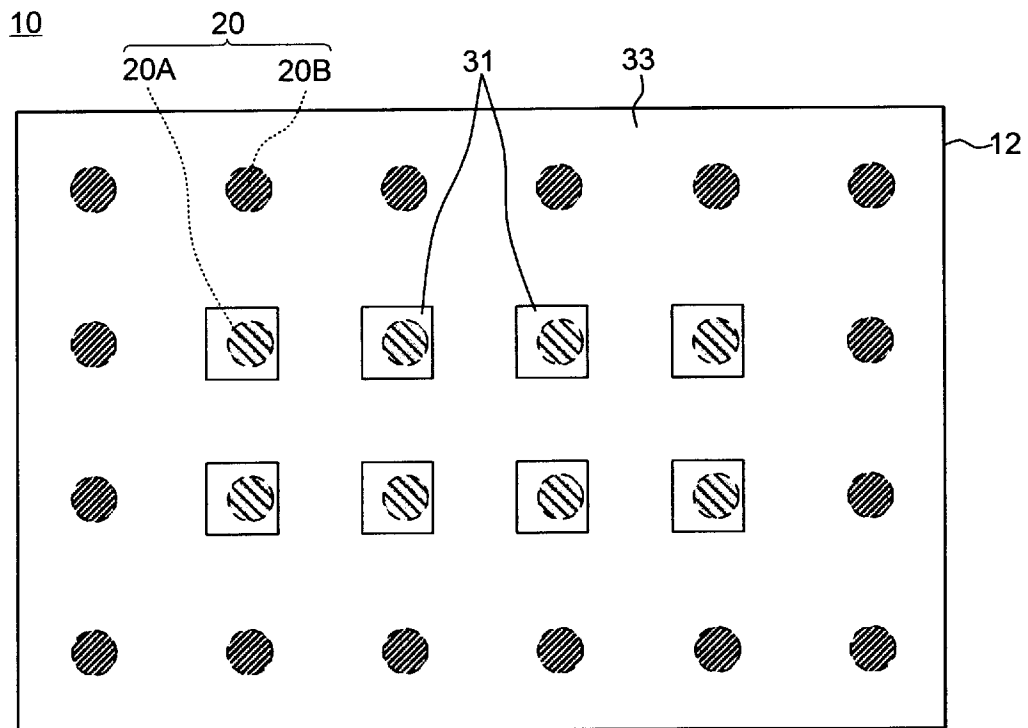
[図19]



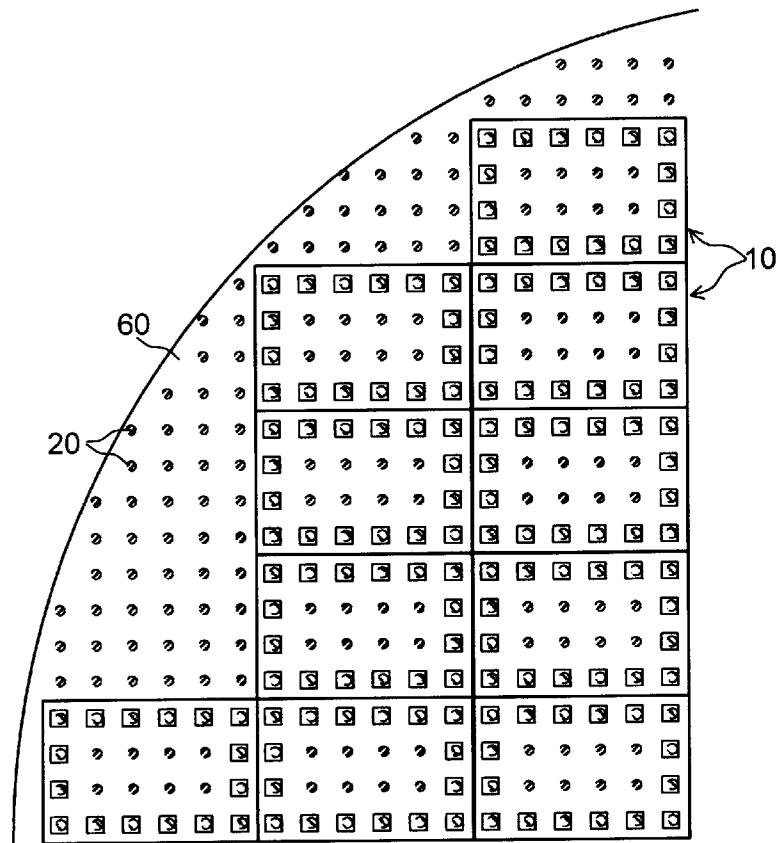
[図20]



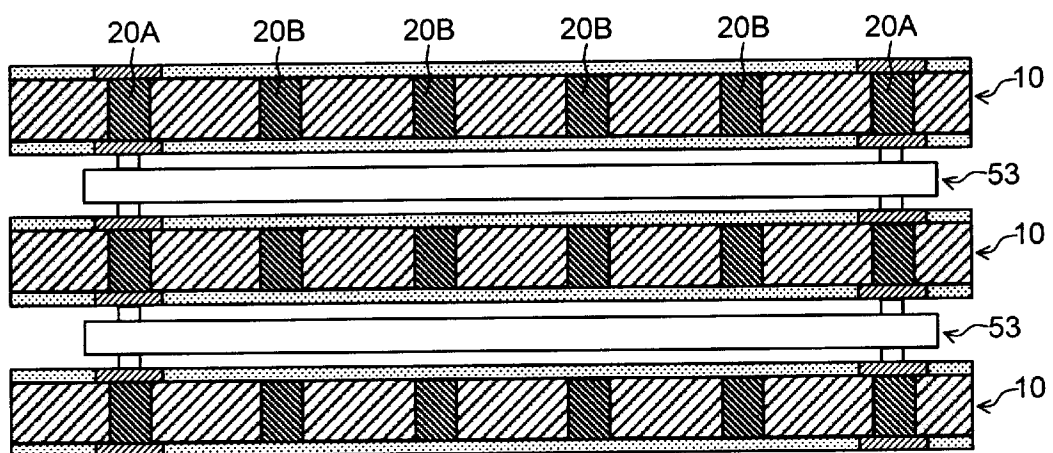
[図21]



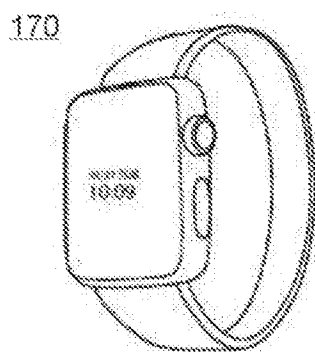
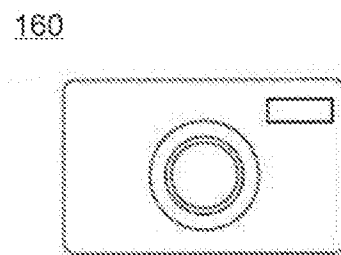
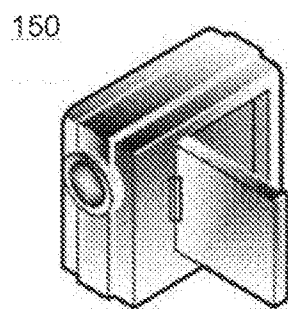
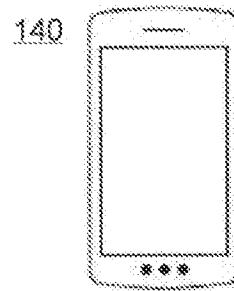
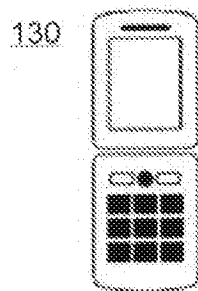
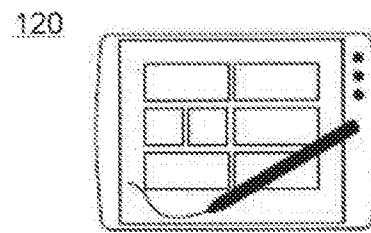
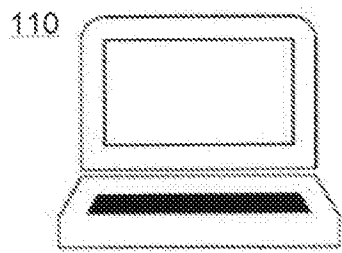
[図22]



[図23]



[図24]



# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/003892

## A. CLASSIFICATION OF SUBJECT MATTER

H05K1/11(2006.01)i, H01L23/32(2006.01)i, H05K1/02(2006.01)i, H05K3/40(2006.01)i, H05K3/46(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05K1/11, H01L23/32, H05K1/02, H05K3/40, H05K3/46

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

|                           |           |                            |           |
|---------------------------|-----------|----------------------------|-----------|
| Jitsuyo Shinan Koho       | 1922-1996 | Jitsuyo Shinan Toroku Koho | 1996-2017 |
| Kokai Jitsuyo Shinan Koho | 1971-2017 | Toroku Jitsuyo Shinan Koho | 1994-2017 |

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                                                | Relevant to claim No. |
|-----------|---------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| X         | JP 2015-211147 A (KYOCERA Circuit Solutions, Inc.),<br>24 November 2015 (24.11.2015),<br>paragraphs [0008] to [0022]; fig. 1, 2<br>(Family: none) | 1-7                   |
| A         | JP 2004-31812 A (NGK Spark Plug Co., Ltd.),<br>29 January 2004 (29.01.2004),<br>entire text<br>(Family: none)                                     | 1-7                   |

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search  
10 April 2017 (10.04.17)

Date of mailing of the international search report  
18 April 2017 (18.04.17)

Name and mailing address of the ISA/  
Japan Patent Office  
3-4-3, Kasumigaseki, Chiyoda-ku,  
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2017/003892

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                                                                                                          | Relevant to claim No. |
|-----------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| A         | JP 2001-217508 A (Toshiba Corp., Victor Company of Japan, Ltd., Ajinomoto Co., Inc.),<br>10 August 2001 (10.08.2001),<br>entire text<br>& US 2001/0010274 A1<br>entire text<br>& TW 488189 B & CN 1309525 A | 1-7                   |

## A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H05K1/11(2006.01)i, H01L23/32(2006.01)i, H05K1/02(2006.01)i, H05K3/40(2006.01)i, H05K3/46(2006.01)i

## B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H05K1/11, H01L23/32, H05K1/02, H05K3/40, H05K3/46

最小限資料以外の資料で調査を行った分野に含まれるもの

|             |            |
|-------------|------------|
| 日本国実用新案公報   | 1922-1996年 |
| 日本国公開実用新案公報 | 1971-2017年 |
| 日本国実用新案登録公報 | 1996-2017年 |
| 日本国登録実用新案公報 | 1994-2017年 |

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

## C. 関連すると認められる文献

| 引用文献の<br>カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                                                                        | 関連する<br>請求項の番号 |
|-----------------|--------------------------------------------------------------------------------------------------------------------------|----------------|
| X               | JP 2015-211147 A（京セラサーキットソリューションズ株式会社）<br>2015.11.24, 段落[008]-[0022], 図1, 2（ファミリーなし）                                     | 1-7            |
| A               | JP 2004-31812 A（日本特殊陶業株式会社）2004.01.29, 全文<br>（ファミリーなし）                                                                   | 1-7            |
| A               | JP 2001-217508 A（株式会社東芝, 日本ビクター株式会社, 味の素株<br>式会社）2001.08.10, 全文 & US 2001/0010274 A1, 全文<br>& TW 488189 B & CN 1309525 A | 1-7            |

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

|                                                               |                                                                     |
|---------------------------------------------------------------|---------------------------------------------------------------------|
| 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの                                | 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの     |
| 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの                        | 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの                     |
| 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） | 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの |
| 「O」 口頭による開示、使用、展示等に言及する文献                                     | 「&」 同一パテントファミリー文献                                                   |
| 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願                                  |                                                                     |

国際調査を完了した日

10.04.2017

国際調査報告の発送日

18.04.2017

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

原田 貴志

5 D

4 6 9 0

電話番号 03-3581-1101 内線 3551